

(43) 공개일자 2020년06월02일

- (71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
- (72) 발명자
우창승
경기도 파주시 월롱면 엘지로 245
- 장형욱**
경기도 파주시 월롱면 엘지로 245
- 홍순환**
경기도 파주시 월롱면 엘지로 245
- (74) 대리인
특허법인천문

(54) 발명의 명칭 유기발광 표시패널 및 이를 이용한 유기발광 표시장치

대표도 - 도2



(52) CPC특허분류

H01L 27/3213 (2013.01)

H01L 27/3262 (2013.01)

H01L 51/50 (2013.01)

명세서

청구범위

청구항 1

광을 출력하는 유기발광 다이오드와 상기 유기발광 다이오드를 구동하는 픽셀구동회로를 포함하는 픽셀들; 및
상기 픽셀구동회로와 연결되는 신호 라인들을 포함하고,
상기 픽셀구동회로는 상기 유기발광 다이오드로 공급되는 전류의 양을 제어하는 구동 트랜지스터와 스토리지 커패시터를 포함하고,
상기 신호 라인들은 서로 나란하게 구비되는 제1 스캔 라인과 초기화 라인을 포함하고,
상기 제1 스캔 라인과 상기 초기화 라인은 제1 방향으로 연장되어 있고,
상기 제1 스캔 라인과 상기 초기화 라인은 서로 다른 층에 구비되어 있고,
상기 제1 스캔 라인과 상기 초기화 라인은 서로 인접되어 있고,
상기 스토리지 커패시터의 일단은 상기 초기화 라인에 연결되며,
상기 스토리지 커패시터의 타단은 상기 구동 트랜지스터의 게이트와 제1 단자에 연결되어 있는 유기발광 표시패널.

청구항 2

제 1 항에 있어서,
상기 초기화 라인은,
에미션 라인과 상기 제1 스캔 라인 사이에 구비되고,
상기 제1 스캔 라인은, 상기 구동 트랜지스터의 제1 단자와 상기 스토리지 커패시터 사이에 연결된 제1 트랜지스터 및 상기 구동 트랜지스터의 제2 단자와 상기 데이터 라인 사이에 연결된 제2 트랜지스터와 연결되며,
상기 에미션 라인은, 상기 제1 방향으로 연장되어 있고, 상기 에미션 라인으로는 상기 유기발광 다이오드의 발광 타이밍을 제어하는 에미션 신호가 공급되는 유기발광 표시패널.

청구항 3

제 1 항에 있어서,
상기 신호 라인들은,
상기 제1 방향과 다른 제2 방향으로 연장되어 있고 데이터 전압이 공급되는 데이터 라인;
상기 제2 방향으로 연장되어 있고 제1 구동전압이 공급되는 제1 구동전압라인;
상기 제1 방향으로 연장되어 있는 상기 제1 스캔 라인;
상기 제1 방향으로 연장되어 있는 제2 스캔 라인;
상기 제1 방향으로 연장되어 있고 상기 유기발광 다이오드의 발광 타이밍을 제어하는 에미션 신호가 공급되는 에미션 라인; 및
상기 제1 방향으로 연장되어 있고 초기화 전압이 공급되는 상기 초기화 라인을 포함하는 유기발광 표시패널.

청구항 4

제 3 항에 있어서,
상기 제1 스캔 라인, 상기 제2 스캔 라인 및 상기 에미션 라인은 동일한 층에 구비되고,

상기 초기화 라인은 상기 제1 스캔 라인, 상기 제2 스캔 라인 및 상기 에미션 라인과 다른 층에 구비되며,
상기 제1 구동전압라인 및 상기 데이터 라인은, 상기 초기화 라인, 상기 제1 스캔 라인, 상기 제2 스캔 라인 및 상기 에미션 라인과 다른 층에 구비되는 유기발광 표시패널.

청구항 5

제 1 항에 있어서,
하나의 픽셀 내에서 상기 초기화 라인은,
상기 제1 방향으로 직선 형태로 연장된 직선부; 및
상기 직선부로부터 상기 제2 방향으로 돌출되어 있는 돌출부를 포함하며,
상기 직선부와 상기 돌출부는 하나의 라인을 형성하는 유기발광 표시패널.

청구항 6

제 1 항에 있어서,
하나의 픽셀 내에서 상기 초기화 라인은,
상기 제1 방향으로 연장되어 있으며, 서로 이격되어 있는 제1 초기화 패턴 및 제2 초기화 패턴;
상기 제1 초기화 패턴 및 상기 제2 초기화 패턴과 상기 제2 방향으로 이격되어 있고, 상기 제1 방향으로 연장되어 있는 제3 초기화 패턴;
상기 제1 방향과 다른 제2 방향으로 연장되어 있고, 상기 제3 초기화 패턴의 일측 끝단과 상기 제1 초기화 패턴을 연결시키는 제4 초기화 패턴; 및
상기 제2 방향으로 연장되어 있고, 상기 제3 초기화 패턴의 타측 끝단과 상기 제2 초기화 패턴을 연결시키는 제5 초기화 패턴을 포함하는 유기발광 표시패널.

청구항 7

제 6 항에 있어서,
상기 제1 초기화 패턴은 인접되어 있는 픽셀에 구비된 상기 제2 초기화 패턴과 연결되며,
상기 제2 초기화 패턴은 인접되어 있는 또 다른 픽셀에 구비된 상기 제1 초기화 패턴과 연결되는 유기발광 표시패널.

청구항 8

제 6 항에 있어서,
데이터 전압이 공급되는 데이터 라인은 상기 제1 초기화 패턴과 중첩되도록 상기 제2 방향을 따라 배치되고, 제1 구동전압이 공급되는 제1 구동전압라인은 상기 제2 초기화 패턴과 중첩되도록 상기 제2 방향을 따라 배치되는 유기발광 표시패널.

청구항 9

제 6 항에 있어서,
상기 제1 초기화 패턴과 상기 제2 초기화 패턴은 상기 제1 스캔 라인과 인접되어 있고,
상기 제3 초기화 패턴은 상기 제1 초기화 패턴 및 상기 제2 초기화 패턴보다 상기 제1 스캔 라인으로부터 더 멀리 배치되어 있는 유기발광 표시패널.

청구항 10

제 6 항에 있어서,
상기 제5 초기화 패턴의 폭과 상기 제4 초기화 패턴의 폭은 서로 다른 유기발광 표시패널.

청구항 11

제 3 항에 있어서,

상기 초기화 라인에는 상기 제1 스캔 라인, 상기 제2 스캔 라인 및 상기 에미션 라인을 커버하는 제1 절연막 상단에 구비되며,

상기 제1 구동전압라인과, 상기 데이터 라인은, 상기 초기화 라인을 커버하는 제2 절연막 상단에 구비되는 유기 발광 표시패널.

청구항 12

제 3 항에 있어서,

상기 픽셀구동회로는,

제1 단자, 제2 단자 및 게이트로 구성된 상기 구동 트랜지스터;

게이트가 상기 제1 스캔 라인에 연결되고, 제1 단자가 상기 스토리지 커패시터 및 상기 구동 트랜지스터의 게이트에 연결되며, 제2 단자가 상기 구동 트랜지스터의 상기 제1 단자에 연결되어 있는 제1 트랜지스터;

게이트가 상기 제1 스캔 라인에 연결되고, 제1 단자가 상기 데이터 라인 및 상기 구동 트랜지스터의 상기 게이트에 연결되며, 제2 단자가 상기 구동 트랜지스터의 상기 제2 단자에 연결되어 있는 제2 트랜지스터;

제1 단자가 상기 제1 구동전압라인에 연결되고, 제2 단자가 상기 구동 트랜지스터의 상기 제1 단자에 연결되어 있으며, 게이트가 상기 에미션 라인에 연결되어 있는 제3 트랜지스터;

게이트가 상기 제2 스캔 라인에 연결되고, 제1 단자가 상기 초기화 라인에 연결되며, 제2 단자가 상기 구동 트랜지스터의 게이트에 연결되어 있는 제5 트랜지스터; 및

게이트가 상기 제2 스캔 라인에 연결되고, 제1 단자가 상기 초기화 라인에 연결되며, 제2 단자가 상기 구동 트랜지스터의 상기 제2 단자에 연결되어 있는 제6 트랜지스터를 포함하고,

상기 유기발광 다이오드의 제1 단자는 상기 구동 트랜지스터의 상기 제2 단자에 연결되어 있는 유기발광 표시패널.

청구항 13

제 1 항에 있어서,

상기 초기화 라인들은 상하로 인접한 픽셀들 사이에서 서로 이격되어 있으며,

상기 초기화 라인들은 상기 초기화 라인들과 다른 층에 구비되는 금속 패턴들에 의해 전기적으로 연결되는 유기발광 표시패널.

청구항 14

제 1 항에 기재된 상기 유기발광 표시패널;

상기 데이터 라인으로 데이터 전압을 공급하는 데이터 드라이버;

상기 스캔 라인들로 스캔 신호들을 공급하는 게이트 드라이버; 및

상기 데이터 드라이버와 상기 게이트 드라이버의 구동을 제어하는 제어부를 포함하는 유기발광 표시장치.

청구항 15

제 14 항에 있어서,

제1 기간에, 상기 구동 트랜지스터의 게이트와 연결되어 있는 제1 노드의 전압은 상기 제1 기간 이전의 전압으로 유지되고,

제2 기간에, 상기 제1 노드에는 상기 초기화 라인을 통해 공급되는 초기화 전압이 공급되고,

제3 기간에, 상기 제1 노드에는 상기 구동 트랜지스터의 문턱전압과 상기 신호라인들을 구성하는 데이터 라인을

통해 공급되는 데이터 전압이 충전되고,

제4 기간에, 상기 제1 노드의 전압은 상기 구동 트랜지스터의 문턱전압과 상기 데이터 전압의 합으로 유지되며,

제5 기간에, 상기 데이터 전압에 대응되는 전류가 상기 구동 트랜지스터를 통해 상기 유기발광 다이오드로 공급되는 유기발광 표시장치.

청구항 16

제 14 항에 있어서,

상기 신호 라인들은,

데이터 전압이 공급되는 데이터 라인;

제1 구동전압이 공급되는 제1 구동전압라인;

상기 제1 스캔 라인;

제2 스캔 신호가 공급되는 제2 스캔 라인;

상기 유기발광 다이오드의 발광 타이밍을 제어하는 에미션 신호가 공급되는 에미션 라인; 및

초기화 전압이 공급되는 상기 초기화 라인을 포함하는 유기발광 표시장치.

청구항 17

제 16 항에 있어서,

상기 픽셀구동회로는,

제1 단자와 제2 단자가 상기 제1 구동전압라인에 연결되어 있는 상기 구동 트랜지스터;

게이트가 상기 제1 스캔 라인에 연결되고, 제1 단자가 상기 스토리지 커패시터 및 상기 구동 트랜지스터의 게이트에 연결되며, 제2 단자가 상기 구동 트랜지스터의 상기 제1 단자에 연결되어 있는 제1 트랜지스터;

게이트가 상기 제1 스캔 라인에 연결되고, 제1 단자가 상기 데이터 라인 및 상기 구동 트랜지스터의 게이트에 연결되며, 제2 단자가 상기 구동 트랜지스터의 상기 제2 단자에 연결되어 있는 제2 트랜지스터;

제1 단자가 상기 제1 구동전압라인에 연결되고, 제2 단자가 상기 구동 트랜지스터의 상기 제1 단자에 연결되어 있으며, 게이트가 상기 에미션 라인에 연결되어 있는 제3 트랜지스터;

게이트가 상기 제2 스캔 라인에 연결되고, 제1 단자가 상기 초기화 라인에 연결되며, 제2 단자가 상기 구동 트랜지스터의 게이트에 연결되어 있는 제5 트랜지스터; 및

게이트가 상기 제2 스캔 라인에 연결되고, 제1 단자가 상기 초기화 라인에 연결되며, 제2 단자가 상기 구동 트랜지스터의 상기 제2 단자에 연결되어 있는 제6 트랜지스터를 포함하고,

상기 유기발광 다이오드의 제1 단자는 상기 구동 트랜지스터의 상기 제2 단자에 연결되어 있는 유기발광 표시장치.

청구항 18

제 17 항에 있어서,

제1 기간에, 상기 구동 트랜지스터의 게이트와 연결되어 있는 제1 노드의 전압은 상기 제1 기간 이전의 전압으로 유지되고,

제2 기간에, 상기 제1 노드에는 상기 초기화 라인을 통해 공급되는 초기화 전압이 공급되고,

제3 기간에, 상기 제1 노드에는 상기 구동 트랜지스터의 문턱전압과 상기 신호라인들을 구성하는 데이터 라인을 통해 공급되는 데이터 전압이 충전되고,

제4 기간에, 상기 제1 노드의 전압은 상기 구동 트랜지스터의 문턱전압과 상기 데이터 전압의 합으로 유지되며,

제5 기간에, 상기 데이터 전압에 대응되는 전류가 상기 구동 트랜지스터를 통해 상기 유기발광 다이오드로 공급

되는 유기발광 표시장치.

청구항 19

제 18 항에 있어서,

상기 제1 기간에, 상기 제1 내지 제6 트랜지스터들은 모두 턴오프되고,

상기 제2 기간에, 상기 제1 내지 제4 트랜지스터들은 모두 턴오프되며, 상기 제5 트랜지스터 및 상기 제6 트랜지스터는 턴온되고,

상기 제3 기간에, 상기 구동 트랜지스터, 상기 제1 트랜지스터 및 상기 제2 트랜지스터는 턴온되며, 상기 제3 내지 제6 트랜지스터들은 모두 턴오프되고,

상기 제4 기간에, 상기 제1 내지 제6 트랜지스터들은 모두 턴오프되며,

상기 제5 기간에, 상기 제1 트랜지스터, 상기 제2 트랜지스터, 상기 제5 트랜지스터 및 상기 제6 트랜지스터는 턴오프되고, 상기 제3 트랜지스터 및 상기 제4 트랜지스터는 턴온되는 유기발광 표시장치.

청구항 20

제 19 항에 있어서

상기 제5 기간에 상기 유기발광 다이오드로 공급되는 전류는 상기 구동 트랜지스터의 문턱전압에 영향을 받지 않는 유기발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광표시패널 및 이를 이용한 유기발광표시장치에 관한 것이다.

배경 기술

[0002] 유기발광 표시패널의 해상도가 증가함에 따라, 유기발광 표시패널의 가로 방향으로 나란하게 연장되어 있는 두 개의 가로 라인들의 간격이 좁아지고 있다.

[0003] 특히, 상기 두 개의 가로 라인들이 서로 다른 층에 구비되는 경우, 상기 두 개의 가로 라인들 사이에는, 상기 두 개의 가로 라인들이 형성된 이후에 수행되는 금속 라인 제조 공정에서 이용되었던 금속 물질이 잔존할 수 있다.

[0004] 이 경우, 상기 유기발광 표시패널의 세로 방향으로 연장되어 있는 서로 다른 종류의 두 개의 세로 라인들이, 상기 두 개의 가로 라인들 사이에 잔존하는 금속 물질에 의해 전기적으로 연결될 수 있다.

[0005] 상기 두 개의 세로 라인들이 상기 금속 물질에 의해 전기적으로 연결되면, 상기 유기발광 표시패널은 정상적으로 구동되지 못할 수 있으며, 또는, 상기 유기발광 표시패널이 훼손될 수도 있다.

발명의 내용

해결하려는 과제

[0006] 상술한 문제점을 해결하기 위해 제안된 본 발명의 목적은, 서로 다른 층에 구비되어 있으며 서로 인접되어 있는 두 개의 신호 라인들 중 어느 하나의 신호 라인이 굴곡진 형태로 형성되어 있는, 유기발광 표시패널 및 이를 이용한 유기발광 표시장치를 제공하는 것이다.

과제의 해결 수단

[0007] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 유기발광 표시패널은, 광을 출력하는 유기발광 다이오드와 상기 유기발광 다이오드를 구동하는 픽셀구동회로를 포함하는 픽셀들; 및 상기 픽셀구동회로와 연결되는 신호 라인들을 포함한다. 상기 픽셀구동회로는 상기 유기발광 다이오드로 공급되는 전류의 양을 제어하는 구동 트랜지스터와 스토리지 커패시터를 포함하고, 상기 신호 라인들은 서로 나란하게 구비되는 제1 스캔 라인과 초기화

라인을 포함한다. 상기 제1 스캔 라인과 상기 초기화 라인은 제1 방향으로 연장되어 있고, 상기 제1 스캔 라인과 상기 초기화 라인은 서로 다른 층에 구비되어 있고, 상기 제1 스캔 라인과 상기 초기화 라인은 서로 인접되어 있다. 상기 스토리지 커패시터의 일단은 상기 초기화 라인에 연결되며, 상기 스토리지 커패시터의 타단은 상기 구동 트랜지스터의 게이트와 제1 단자에 연결되어 있다.

[0008] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 유기발광 표시장치는, 상기 유기발광 표시패널, 상기 데이터 라인으로 데이터 전압을 공급하는 데이터 드라이버, 상기 스캔 라인들로 스캔 신호들을 공급하는 게이트 드라이버, 및 상기 데이터 드라이버와 상기 게이트 드라이버의 구동을 제어하는 제어부를 포함한다.

발명의 효과

[0009] 본 발명에 의하면, 서로 다른 층에 구비되어 있으며 서로 인접되어 있는 두 개의 신호 라인들 중 어느 하나의 신호 라인이 굴곡진 형태로 형성되어 있기 때문에, 상기 두 개의 가로 라인들 사이에 금속 물질이 잔존할 가능성이 감소될 수 있다. 이에 따라, 상기 두 개의 신호 라인들과 중첩되는 서로 다른 라인들이 상기 금속 물질에 의해 전기적으로 연결되는 불량이 방지될 수 있다.

도면의 간단한 설명

[0010] 도 1은 본 발명에 따른 유기발광 표시장치의 구성을 나타낸 예시도.
 도 2는 본 발명에 따른 유기발광 표시장치에 적용되는 픽셀의 구성을 나타낸 예시도.
 도 3 내지 도 7은 본 발명에 따른 유기발광 표시패널의 제조 방법을 설명하기 위한 예시도들.
 도 8은 본 발명에 따른 유기발광 표시패널의 일 실시예 평면도.
 도 9는 본 발명에 따른 유기발광 표시패널에 구비되는 초기화 라인 및 제1 스캔 라인을 나타낸 예시도.
 도 10은 본 발명에 따른 유기발광 표시장치에 적용되는 신호들의 파형들을 나타낸 예시도.
 도 11 내지 도 14는 본 발명에 따른 유기발광 표시장치가 구동되는 방법을 나타낸 예시도들.

발명을 실시하기 위한 구체적인 내용

[0011] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0012] 본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다.

[0013] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0014] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0015] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.

[0016] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.

[0017] '적어도 하나'의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, '제1 항목, 제2 항목 및 제3 항목 중에서 적어도 하나'의 의미는 제1 항목, 제2 항목

또는 제 3 항목 각각 뿐만 아니라 제1 항목, 제 2 항목 및 제 3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미한다.

- [0018] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0019] 본 발명의 여러 실시 예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시 예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0020] 이하, 첨부된 도면을 참조하여 본 발명의 실시 예가 상세히 설명된다.
- [0021] 도 1은 본 발명에 따른 유기발광 표시장치의 구성을 나타낸 예시도이며, 도 2는 본 발명에 따른 유기발광 표시 장치에 적용되는 픽셀의 구성을 나타낸 예시도이다. 도 2에는 P타입으로 구성된 트랜지스터들이 도시되어 있으나, 본 발명에 따른 유기발광 표시패널이 P타입 트랜지스터들에 한정되는 것은 아니다.
- [0022] 본 발명에 따른 유기발광 표시장치는, 도 1 및 도 2에 도시된 바와 같이, 광을 출력하는 유기발광 다이오드(OLED)와 상기 유기발광 다이오드(OLED)를 구동하는 픽셀구동회로(PDC)를 포함하는 픽셀(110)들과 상기 픽셀구동회로(PDC)와 연결되는 신호 라인들을 포함하는 유기발광 표시패널(100), 상기 유기발광 표시패널(100)에 구비된 데이터 라인들(DL1 to DLd)을 통해, 상기 픽셀(110)들에 구비된 상기 픽셀구동회로(PDC)들로 데이터 전압(Vdata)들을 공급하는 데이터 드라이버(300), 상기 유기발광 표시패널(100)에 구비된 제1 스캔 라인들(GL1 to GLg)로 제1 스캔 신호(SCAN(n))를 공급하는 게이트 드라이버(200) 및 상기 데이터 드라이버(300)와 상기 게이트 드라이버(200)의 구동을 제어하는 제어부(400)를 포함한다. 또한, 상기 유기발광 표시장치는 상기 구성요소들에서 필요한 전원을 공급하는 전원 공급부를 포함한다.
- [0023] 이하에서는, 상기 구성요소들이 순차적으로 설명된다.
- [0024] 첫째, 상기 유기발광 표시패널(100)에는, 도 2에 도시된 바와 같이, 상기 픽셀(110)들 및 상기 신호 라인들이 구비된다.
- [0025] 상기 신호 라인들은, 제1 방향으로 연장되어 있고, 서로 다른 층에 구비되어 있고, 서로 인접되어 있으며, 서로 나란하게 구비되는 제1 스캔 라인(GL)과 초기화 라인(IL)을 포함한다. 상기 제1 스캔 라인(GL)과 상기 초기화 라인 이외에도, 상기 신호 라인들은, 도 2에 도시된 바와 같이, 데이터 라인(DL)들, 제2 스캔 라인(SCL)들, 제1 구동전압라인(PLA)들, 제2 구동전압라인(PLB)들 및 에미션 라인(EL)들을 포함한다.
- [0026] 상기 제1 스캔 라인(GL)들은 상기 유기발광 표시패널(100)의 제1 방향, 예를 들어, 가로 방향을 따라 일정한 간격을 가지도록 나란하게 형성된다.
- [0027] 상기 제2 스캔 라인(SCL)들은 상기 제1 방향을 따라 상기 제1 스캔 라인(GL)들과 나란하게 형성된다.
- [0028] 상기 데이터 라인(DL)들은, 상기 제1 스캔 라인(GL), 상기 제2 스캔 라인(SCL), 상기 초기화 라인(IL) 및 상기 에미션 라인(EL)과 교차하도록, 상기 유기발광 표시패널(100)의 제2 방향, 예를 들어, 세로 방향을 따라 일정한 간격을 가지도록 나란하게 형성된다. 상기 데이터 라인(DL)들로는 데이터 전압(Vdata)이 공급된다.
- [0029] 상기 제1 구동전압라인(PLA)들은 상기 제2 방향을 따라 상기 데이터 라인(DL)들과 나란하도록 형성되어 있으며, 상기 데이터 라인(DL)들과 일정한 간격으로 이격되어 있다. 상기 제1 구동전압라인(PLA)들은 상기 전원 공급부에 연결되어 상기 전원 공급부로부터 공급되는 제1 구동전압(EVDD)들을 상기 픽셀(110)들로 공급한다.
- [0030] 상기 제2 구동전압라인(PLB)들은 상기 전원 공급부로부터 공급되는 제2 구동전압(EVSS)들을 상기 픽셀(110)들로 공급한다.
- [0031] 상기 에미션 라인(EL)들은 상기 제1 방향으로 연장되어 있으며, 상기 유기발광 다이오드(OLED)의 발광 타이밍을 제어하는 에미션 신호(EM)를 상기 픽셀(110)들로 공급한다.
- [0032] 상기 초기화 라인(IL)들은 상기 제1 방향으로 연장되어 있으며, 초기화 전압(Vinit)들을 상기 픽셀(110)들로 공급한다. 상기 초기화 전압(Vinit)은 상기 전원 공급부 또는 상기 게이트 드라이버(200)로부터 상기 초기화 라인(IL)들로 공급될 수 있다.
- [0033] 상기 픽셀(110)들 각각에는, 상기 유기발광 다이오드(OLED) 및 상기 픽셀구동회로(PDC)가 구비된다.

- [0034] 상기 픽셀구동회로(PDC)는 상기 유기발광 다이오드(OLED)로 공급되는 전류의 양을 제어하는 구동 트랜지스터(Tdr)와 스토리지 커패시터(C1)를 포함한다. 상기 픽셀구동회로(PDC)는 상기 구동 트랜지스터(Tdr) 및 상기 스토리지 커패시터(C1) 이외에도, 도 2에 도시된 바와 같이, 제1 내지 제6 트랜지스터들(T1 to T6) 및 제2 커패시터(C2)를 포함한다.
- [0035] 즉, 상기 픽셀구동회로(PDC)는, 제1 단자, 제2 단자 및 게이트로 구성된 상기 구동 트랜지스터(Tdr), 게이트가 상기 제1 스캔 라인(GL)에 연결되고, 제1 단자가 상기 스토리지 커패시터(C1) 및 상기 구동 트랜지스터(Tdr)의 게이트에 연결되며, 제2 단자가 상기 구동 트랜지스터(Tdr)의 상기 제1 단자에 연결되어 있는 제1 트랜지스터(T1), 게이트가 상기 제1 스캔 라인(GL)에 연결되고, 제1 단자가 상기 데이터 라인(DL) 및 상기 구동 트랜지스터(Tdr)의 게이트에 연결되며, 제2 단자가 상기 구동 트랜지스터(Tdr)의 상기 제2 단자에 연결되어 있는 제2 트랜지스터(T2), 제1 단자가 상기 제1 구동전압라인(PLA)에 연결되고, 제2 단자가 상기 구동 트랜지스터(Tdr)의 상기 제1 단자에 연결되어 있으며, 게이트가 상기 에미션 라인(EL)에 연결되어 있는 제3 트랜지스터(T3), 제1 단자가 구동 트랜지스터(Tdr)의 상기 제2 단자에 연결되고, 제2 단자가 상기 유기발광 다이오드(OLED)에 연결되어 있으며, 게이트가 상기 에미션 라인(EL)에 연결되어 있는 제4 트랜지스터(T4), 게이트가 상기 제2 스캔 라인(SCL)에 연결되고, 제1 단자가 상기 초기화 라인(IL)에 연결되며, 제2 단자가 상기 구동 트랜지스터(Tdr)의 게이트에 연결되어 있는 제5 트랜지스터(T5) 및 게이트가 상기 제2 스캔 라인(SCL)에 연결되고, 제1 단자가 상기 초기화 라인(IL)에 연결되며, 제2 단자가 상기 구동 트랜지스터의 상기 제2 단자 또는 상기 제4 트랜지스터의 상기 제2 단자에 연결되어 있는 제6 트랜지스터를 포함한다.
- [0036] 이 경우, 상기 유기발광 다이오드(OLED)의 제1 단자는 상기 구동 트랜지스터(Tdr)의 상기 제2 단자 또는 상기 제4 트랜지스터(T4)의 상기 제2 단자에 연결되어 있으며, 제2 단자는 상기 제2 구동전압 라인(PLB)에 연결되어 있다.
- [0037] 상기 스토리지 커패시터(C1)의 일단은 상기 초기화 라인(IL)에 연결되며, 상기 스토리지 커패시터(C1)의 타단은 상기 구동 트랜지스터(Tdr)의 게이트와 제1 단자에 연결되어 있다. 이 경우, 상기 스토리지 커패시터(C1)의 상기 타단은 상기 구동 트랜지스터(Tdr)의 상기 제1 단자와 상기 스토리지 커패시터(C1) 사이에 연결되어 있는 상기 제1 트랜지스터(T1)의 상기 제1 단자에 연결된다. 상기 스토리지 커패시터(C1)는 상기 데이터 라인(DL)을 통해 공급되는 데이터 전압(Vdata)을 충전한다.
- [0038] 상기 구동 트랜지스터(Tdr)는 상기 스토리지 커패시터(C1)에 저장된 상기 데이터 전압(Vdata)에 의해 턴온되며, 상기 데이터 전압(Vdata)에 따라 상기 제1 구동전압라인(PLA)으로부터 상기 유기발광 다이오드(OLED)로 흐르는 전류의 양을 제어한다.
- [0039] 상기 유기발광 다이오드(OLED)는 상기 구동 트랜지스터(Tdr)로부터 공급되는 전류에 의해 발광하여 상기 전류에 대응되는 휘도를 가지는 광을 방출한다.
- [0040] 상기 제3 트랜지스터(T3)와 상기 제4 트랜지스터(T4)는 상기 에미션 라인(EL)을 통해 전송되는 상기 에미션 신호(EM)에 의해 턴온되어, 상기 유기발광 다이오드(OLED)의 발광 타이밍을 제어한다. 이 경우, 상기 제3 트랜지스터(T3)와 상기 제4 트랜지스터(T4) 중 어느 하나만이 상기 픽셀구동회로(PDC)에 구비되더라도, 상기 발광 타이밍이 제어될 수 있다.
- [0041] 상기 제2 커패시터(C2)는 상기 유기발광 다이오드(OLED)에 인가되는 전압을 일정하게 유지시키는 기능을 수행할 수 있다.
- [0042] 상기 신호 라인들의 구체적인 배치 구조 및 형태는 이하에서, 도 3 내지 도 9를 참조하여 상세히 설명된다.
- [0043] 또한, 상기 제1 내지 제6 트랜지스터들(T1 to T6)과 상기 구동 트랜지스터(Tdr)의 구동 방법은 이하에서, 도 10 내지 도 14를 참조하여 상세히 설명된다.
- [0044] 둘째, 상기 게이트 드라이버(200)는, 상기 제어부(400)로부터 전송되어온 게이트 제어신호(GCS)들을 이용하여, 순차적으로 상기 제1 스캔 라인들(GL1 to GLg)로 게이트 펄스를 공급한다.
- [0045] 여기서, 상기 게이트 펄스는 상기 제1 스캔 라인들(GL1 to GLg)에 연결되어 있는 상기 제1 트랜지스터(T1) 및 상기 제2 트랜지스터(T2)를 턴온시킬 수 있는 신호를 의미한다. 상기 제1 트랜지스터(T1) 및 상기 제2 트랜지스터(T2)를 턴오프시킬 수 있는 신호는 게이트 오프 신호라 한다. 상기 게이트 펄스와 상기 게이트 오프 신호를 총칭하여 상기 제1 스캔 신호(SCAN(n))라 한다.
- [0046] 상기 게이트 드라이버(200)는, 상기 제1 스캔 신호(SCAN(n)) 이외에도, 상기 제2 스캔 라인(SCL)들로, 상기 제2

스캔 신호(SCAN(n-1))들을 공급한다. 상기 제2 스캔 신호(SCAN(n-1)) 역시, 상기 제5 트랜지스터(T5) 및 상기 제6 트랜지스터(T6)를 턴온시킬 수 있는 게이트 펄스와 상기 제5 트랜지스터(T5) 및 상기 제6 트랜지스터(T6)를 턴오프시킬 수 있는 게이트 오프 신호를 포함한다.

[0047] 또한, 상기 게이트 드라이버(200)는 상기 에미션 라인(EL)들로, 상기 에미션 신호(EM)들을 공급한다. 상기 에미션 신호(EM) 역시, 상기 제3 트랜지스터(T3) 및 상기 제4 트랜지스터(T4)를 턴온시킬 수 있는 게이트 펄스와 상기 제3 트랜지스터(T3) 및 상기 제4 트랜지스터(T4)를 턴오프시킬 수 있는 게이트 오프 신호를 포함한다.

[0048] 상기 게이트 드라이버(200)는, 상기 유기발광 표시패널(100)과 독립되게 형성되어, 테이프 캐리어 패키지(TCP), 칩온필름(COF) 또는 연성인쇄회로기판(FPCB) 등을 통해 상기 유기발광 표시패널(100)에 연결될 수 있다. 그러나, 상기 게이트 드라이버(200)는, 게이트 인 패널(Gate In Panel: GIP) 방식을 이용하여, 상기 픽셀구동회로(PDC)들의 제조 공정을 통해, 상기 유기발광 표시패널(100)의 외곽에 직접 형성될 수도 있다.

[0049] 셋째, 상기 전원 공급부는 상기 게이트 드라이버(200), 상기 데이터 드라이버 및 상기 제어부(400)로 전원을 공급한다. 특히, 상기 전원 공급부는 상기 초기화 라인(IL)들로 상기 초기화 전압(Vinit)들을 공급할 수 있다.

[0050] 넷째, 상기 제어부(400)는 외부 시스템으로부터 입력되는 타이밍 동기 신호를 이용하여, 상기 게이트 드라이버(200)의 구동을 제어하기 위한 게이트 제어신호(GCS)와 상기 데이터 드라이버(300)의 구동을 제어하기 위한 데이터 제어 신호(DCS)를 각각 생성한다. 또한, 상기 제어부(400)는 상기 외부 시스템으로부터 입력되는 입력 영상데이터들을 영상데이터(Data)들로 변환하여, 상기 영상데이터(Data)들을 상기 데이터 드라이버(300)로 전송한다.

[0051] 상기한 바와 같은 기능을 수행하기 위해, 상기 제어부(400)는, 상기 외부 시스템으로부터 전송되어온 타이밍 동기신호를 이용하여, 상기 외부 시스템으로부터 전송되어온 입력 영상데이터들을 재정렬하여 재정렬된 영상데이터들을 상기 데이터 드라이버(300)로 공급하기 위한 데이터 정렬부, 상기 타이밍 동기신호를 이용하여 상기 게이트 제어신호(GCS)와 상기 데이터 제어신호(DCS)를 생성하기 위한 제어신호 생성부, 상기 외부 시스템으로부터 전송되어온 상기 타이밍 동기신호와 상기 입력 영상데이터들을 상기 데이터 정렬부와 상기 제어신호 생성부로 분배하는 입력부, 및 상기 데이터 정렬부에서 생성된 상기 영상데이터들과 상기 제어신호 생성부에서 생성된 상기 게이트 제어신호들(DCS, GCS)을 상기 데이터 드라이버(300) 또는 상기 게이트 드라이버(200)로 출력하기 위한 출력부를 포함할 수 있다.

[0052] 도 3 내지 도 7은 본 발명에 따른 유기발광 표시패널의 제조 방법을 설명하기 위한 예시도들이며, 특히, 네 개의 픽셀들에 대한 제조 방법을 설명하기 위한 예시도들이다.

[0053] 우선, 베이스 기판에 멀티 버퍼가 형성된다.

[0054] 상기 베이스 기판은 폴리이미드(PI), 산화실리콘(SiO_2) 및 폴리이미드(PI)가 적층된 형태로 형성될 수 있다.

[0055] 상기 멀티 버퍼는 질화실리콘(SiNx)으로 형성된 버퍼 또는 산화 실리콘(SiO_2)으로 형성된 버퍼를 적어도 하나 포함할 수 있다.

[0056] 예를 들어, 질화 실리콘(SiNx)으로 형성된 버퍼의 상단에, 산화 실리콘(SiO_2)으로 형성된 버퍼가 증착되어 상기 멀티 버퍼가 형성될 수 있다. 또한, 질화 실리콘(SiNx)과 산화 실리콘(SiO_2)으로 형성된 버퍼의 상단에 산화 실리콘(SiO_2)이 증착되어 상기 멀티 버퍼가 형성될 수도 있다.

[0057] 다음, 상기 멀티 버퍼 상단에, 도 3에 도시된 바와 같은 형태로 반도체 패턴(10)들이 형성될 수 있다. 예를 들어, 상기 반도체 패턴은 아모퍼스 실리콘(a-Si)으로 형성될 수 있다. 상기에서 설명된 바와 같이, 도 3은 상기 유기발광 표시패널(100)을 구성하는 픽셀(110)들 중 서로 인접되어 있는 네 개의 픽셀들을 나타낸다. 도 3에서 픽셀(110)들 사이는 점선으로 표시되어 있다.

[0058] 다음, 상기 반도체 패턴(10)과 상기 멀티 버퍼의 전체면은 게이트 절연막에 의해 커버된다. 상기 게이트 절연막은 산화 실리콘(SiO_2)으로 형성될 수 있다.

[0059] 다음, 상기 게이트 절연막 상단에, 도 4에 도시된 바와 같은 형태로 제1 금속 패턴들이 형성된다. 상기 제1 금속 패턴들은 예를 들어, 몰리브덴(Mo)과 같은 금속으로 형성될 수 있다.

[0060] 상기 제1 금속 패턴들 중 하나의 픽셀(110)의 제일 상단에 배치되는 제1 금속 패턴은 상기 제2 스캔 라인(SCL)

으로 이용되고, 상기 제2 스캔 라인(SCL)의 아래에 배치되는 제1 금속 패턴은 상기 제1 스캔 라인(GL)으로 이용되며, 상기 제1 스캔 라인(GL) 아래에 배치되는 제1 금속 패턴은 상기 에미션 라인(EL)으로 이용된다.

- [0061] 즉, 상기 제2 스캔 라인(SCL), 상기 제1 스캔 라인(GL) 및 상기 에미션 라인(EL)은 동일한 물질에 의해 동일한 공정을 통해 형성되며, 따라서, 동일한 층에 구비된다.
- [0062] 이 경우, 상기 제2 스캔 라인(SCL), 상기 제1 스캔 라인(GL) 및 상기 에미션 라인(EL)은 상기 유기발광 표시패널(100)의 상기 제1 방향에 배치된 모든 픽셀(110)들로 연장되어 있다.
- [0063] 상기 제1 금속 패턴들 중, 상기 제1 스캔 라인(GL)과 상기 에미션 라인(EL) 사이에 배치되는 제1 금속 패턴은 상기 스토리지 커패시터(C1)의 어느 하나의 단자(C1T1)를 형성한다. 상기 스토리지 커패시터(C1)의 어느 하나의 단자(C1T1)를 형성하는 상기 제1 금속 패턴은 도 4에 도시된 바와 같이 각 픽셀(110)에 독립적으로 구비된다.
- [0064] 다음, 상기 제1 금속 패턴들과 상기 게이트 절연막의 전체면은 제1 절연막에 의해 커버된다. 상기 제1 절연막은 질화 실리콘(SiNx)으로 형성될 수 있다.
- [0065] 다음, 상기 제1 절연막 상단에, 도 5에 도시된 바와 같은 형태로 제2 금속 패턴들이 형성된다. 상기 제2 금속 패턴들은 예를 들어, 몰리브덴(Mo)과 같은 금속으로 형성될 수 있다.
- [0066] 상기 제2 금속 패턴들은 상기 제1 방향에 배치된 모든 픽셀(110)들로 연장되어 있으며, 상기 초기화 라인(IL)들로 이용된다.
- [0067] 즉, 상기 초기화 라인(IL)은 상기 제1 방향으로 인접되어 있는 모든 픽셀(110)들을 따라 연장되어 있다.
- [0068] 상기 초기화 라인(IL)은 상기 제1 금속 패턴들에 의해 형성되는 상기 제1 스캔 라인(GL), 상기 제2 스캔 라인(SCL) 및 상기 에미션 라인(EL)과 다른 층에 구비된다.
- [0069] 예를 들어, 상기 제1 스캔 라인(GL), 상기 제2 스캔 라인(SCL) 및 상기 에미션 라인(EL)이 상기 제1 절연막에 의해 커버된 후, 상기 제1 절연막 상단에 상기 초기화 라인(IL)이 형성되기 때문에, 상기 초기화 라인(IL)은 상기 제1 절연막을 사이에 두고, 상기 제1 스캔 라인(GL), 상기 제2 스캔 라인(SCL) 및 상기 에미션 라인(EL)과 다른 층에 구비된다.
- [0070] 상기 초기화 라인은 도 5에 도시된 바와 같이, 굴곡진 형태로 형성되어 있다.
- [0071] 즉, 하나의 픽셀 내에서 상기 초기화 라인(IL)은, 상기 제1 방향으로 직선 형태로 연장된 직선부(ILP1, ILP2) 및 상기 직선부(ILP1, ILP2)로부터 상기 제2 방향으로 돌출되어 있는 돌출부(ILP3, ILP4, ILP5, ILP6)를 포함하며, 상기 직선부(ILP1, ILP2)와 상기 돌출부(ILP3, ILP4, ILP5, ILP6)는 하나의 라인을 형성하고 있다.
- [0072] 보다 구체적으로 설명하면, 하나의 픽셀(110) 내에서, 상기 초기화 라인(IL)은, 도 5에 도시된 바와 같이, 상기 제1 방향으로 연장되어 있으며, 서로 이격되어 있는 제1 초기화 패턴(ILP1) 및 제2 초기화 패턴(ILP2), 상기 제1 초기화 패턴(ILP1) 및 상기 제2 초기화 패턴(ILP2)과 상기 제2 방향으로 이격되어 있고, 상기 제1 방향으로 연장되어 있는 제3 초기화 패턴(ILP3), 상기 제1 방향과 다른 상기 제2 방향으로 연장되어 있고, 상기 제3 초기화 패턴(ILP3)의 일측 끝단과 상기 제1 초기화 패턴(ILP1)을 연결시키는 제4 초기화 패턴(ILP4), 및 상기 제2 방향으로 연장되어 있고, 상기 제3 초기화 패턴(ILP3)의 타측 끝단과 상기 제2 초기화 패턴(ILP2)을 연결시키는 제5 초기화 패턴(ILP5)을 포함한다. 여기서, 상기 제1 초기화 패턴(ILP1) 및 상기 제2 초기화 패턴(ILP2)은 상기 직선부를 형성하고 있으며, 상기 제3 내지 제5 초기화 패턴들(ILP3, ILP4, ILP5)은 상기 돌출부를 형성한다.
- [0073] 상기 제1 내지 제5 초기화 패턴들(ILP1 to ILP5) 모두는 동일한 층에 형성되어 있으며, 특히, 상기 제1 절연막 상단에 형성되어 있다.
- [0074] 상기 제1 내지 제5 초기화 패턴들(ILP1 to ILP5)은 상기 초기화 라인(IL)을 형성하고 있기 때문에, 상기 제1 내지 제5 초기화 패턴들(ILP1 to ILP5)로는 동일한 신호, 즉, 상기 초기화 전압(Vinit)이 공급된다. 상기 제3 초기화 패턴(ILP3)이 상기에서 설명된 바와 같이, 상기 제1 초기화 패턴(ILP1) 및 상기 제2 초기화 패턴(ILP2)과 상기 제2 방향으로 이격되어 있고, 상기 제3 초기화 패턴(ILP3)이 상기 제4 초기화 패턴(ILP4) 및 상기 제5 초기화 패턴(ILP5)에 의해 상기 제1 초기화 패턴(ILP1) 및 상기 제2 초기화 패턴(ILP2)과 연결되기 때문에, 하나의 픽셀(110) 내에서, 상기 초기화 라인(IL)은 U자 형태를 이루고 있다.
- [0075] 어느 하나의 픽셀(110)에 구비된 상기 제1 초기화 패턴(ILP1)은 상기 제1 방향을 따라 인접되어 있는 픽셀에 구

비된 상기 제2 초기화 패턴(ILP2)과 연결된다. 또한, 상기 어느 하나의 픽셀(110)에 구비된 상기 제2 초기화 패턴(ILP2)은 상기 제1 방향을 따라 인접되어 있는 또 다른 픽셀에 구비된 상기 제1 패턴(ILP1)과 연결된다.

- [0076] 또한, 상기 초기화 라인(IL)은 상기 제2 방향으로 인접되어 있으며, 상기 제1 방향으로 연장되어 있는 또 다른 초기화 라인(IL)과도 연결된다. 이를 위해, 상기 초기화 라인(IL)의 상기 제3 초기화 패턴(ILP3)에는, 도 5에 도시된 바와 같이, 상기 제2 방향으로 제6 초기화 패턴(ILP6)이 연장되어 있다. 상기 제6 초기화 패턴(ILP6)은 상기 돌출부를 형성할 수 있다.
- [0077] 상기 제6 초기화 패턴(ILP6)은 이하에서 설명되는 제3 금속 패턴을 통해 상기 제2 방향으로 인접되어 있는 또 다른 초기화 라인(IL)과 전기적으로 연결될 수 있다.
- [0078] 즉, 상기 초기화 라인(IL)들은 상하로 인접한 픽셀들 사이에서 서로 이격되어 있으며, 상하로 이격되어 있는 상기 초기화 라인(IL)들은 상기 초기화 라인들과 다른 층에 구비되는 금속 패턴들, 예를 들어, 이하에서 설명되는 제3 금속 패턴들을 통해 전기적으로 연결될 수 있다.
- [0079] 다음, 상기 제2 금속 패턴들과 상기 제1 절연막의 전체면은 제2 절연막에 의해 커버된다. 상기 제2 절연막은 질화 실리콘(SiNx) 또는 산화 실리콘(SiO₂)으로 형성될 수 있다.
- [0080] 다음, 상기 제2 절연막 상단에, 도 6에 도시된 바와 같은 형태로 컨택홀(CH)들이 형성된다. 본 발명에 의하면, 하나의 픽셀에 7개의 컨택홀(CH)들이 형성될 수 있다.
- [0081] 다음, 상기 제2 절연막 상단에, 도 7에 도시된 바와 같은 형태로 제3 금속 패턴들이 형성된다. 상기 제3 금속 패턴들은 예를 들어, 티타늄(Ti) 또는 알루미늄(Al) 중 적어도 어느 하나로 형성될 수 있다.
- [0082] 상기 제3 금속 패턴들 중 하나의 픽셀(110)의 제일 좌측에 배치되는 제3 금속 패턴은 상기 데이터 라인(DL)으로 이용되며, 상기 픽셀(110)의 제일 우측에 배치되는 제3 금속 패턴은 상기 제1 구동전압라인(PLA)으로 이용된다. 또한, 상기 데이터 라인(DL)과 상기 제1 구동전압라인(PLA) 사이에 구비되는 상기 제3 금속 패턴들은 상기 제1 금속 패턴들을 전기적으로 연결시키거나, 상기 제2 금속 패턴들을 전기적으로 연결시키거나, 상기 제1 금속패턴들과 상기 제2 금속 패턴들을 전기적으로 연결시켜주는 기능을 수행한다.
- [0083] 즉, 상기 데이터 라인(DL) 및 상기 제1 구동전압라인(PLA)은 동일한 물질에 의해 동일한 공정을 통해 형성되며, 따라서, 동일한 층에 구비된다.
- [0084] 또한, 상기 데이터 라인(DL) 및 상기 제1 구동전압라인(PLA)이 상기 초기화 라인(IL)을 커버하는 상기 제2 절연막 상단에 구비되기 때문에, 상기 제1 구동전압라인(PLA) 및 상기 데이터 라인(DL)은, 상기 초기화 라인(IL)과는 다른 층에 구비된다.
- [0085] 또한, 상기 초기화 라인(IL)이 상기 제1 스캔 라인(GL), 상기 제2 스캔 라인(SCL) 및 상기 에미션 라인(EL)을 커버하는 상기 제1 절연막 상단에 구비되기 때문에, 상기 초기화 라인(IL)은 상기 제1 스캔 라인(GL), 상기 제2 스캔 라인(SCL) 및 상기 에미션 라인(EL)과 다른 층에 구비된다.
- [0086] 따라서, 상기 제1 구동전압라인(PLA) 및 상기 데이터 라인(DL)은, 상기 초기화 라인(IL), 상기 제1 스캔 라인(GL), 상기 제2 스캔 라인(SCL) 및 상기 에미션 라인(EL)과 다른 층에 구비된다.
- [0087] 이 경우, 상기 데이터 라인(DL) 및 상기 제1 구동전압라인(PLA) 각각은 상기 유기발광 표시패널(100)의 상기 제2 방향을 따라 인접되어 있는 모든 픽셀(110)들로 연장되어 있다.
- [0088] 상기 제3 금속 패턴들 중, 상기 데이터 라인(DL)과 상기 제1 구동전압라인(PLA) 사이에 구비되는 상기 제3 금속 패턴들은 하나의 픽셀(110) 내에서 독립된 형태로 존재하며, 상기에서 설명된 바와 같이, 상기 금속 패턴들을 전기적으로 연결시켜주는 기능을 수행한다.
- [0089] 마지막으로, 상기 제3 금속 패턴들과 상기 제2 절연막의 전체면은 보호막에 의해 커버되고, 상기 보호막 상단에는 상기 픽셀구동회로(PDC)를 완성시키기 위한 각종 금속층들 및 절연막 등이 구비되며, 상기 유기발광 다이오드(OLED)도 구비될 수 있다. 이에 따라, 본 발명에 따른 유기발광 표시패널이 제조될 수 있다.
- [0090] 여기서, 상기 제3 금속 패턴들이 형성된 이후의 공정은 현재의 일반적인 유기발광 표시패널의 제조 방법과 동일 또는 유사하며, 본 발명의 특징이 아니다. 따라서, 상기 제3 금속 패턴들이 형성된 이후의 공정에 대한 상세한 설명은 생략된다.
- [0091] 도 8은 본 발명에 따른 유기발광 표시패널의 일실시에 평면도이며, 특히, 도 3 내지 도 7을 통해 제조된 구성들

이 모두 표현된 평면도이다. 도 9는 본 발명에 따른 유기발광 표시패널에 구비되는 초기화 라인 및 제1 스캔 라인을 나타낸 예시도이다.

- [0092] 즉, 도 8에 도시된 바와 같이, 하나의 픽셀(100)에서, 상기 반도체 패턴(10)과 상기 제1 금속 패턴 또는 상기 제2 금속 패턴이 교차하는 영역에는 상기 제1 내지 제6 트랜지스터들(T1 to T6) 및 상기 구동 트랜지스터(Tdr)가 형성되고, 상기 제1 금속 패턴에 의해 형성된 상기 단자(C1T1)와 상기 제1 내지 제5 초기화 패턴들(ILP1 to ILP5)이 중첩되는 영역에는 상기 스토리지 커패시터(C1)가 형성되며, 상기 구동 트랜지스터(Tdr)는 상기 유기발광 다이오드(OLED)와 연결된다.
- [0093] 특히, 상기 단자(C1T1)와 상기 초기화 라인이 중첩되는 영역을 증가시키기 위해, 상기 제4 초기화 패턴(ILP4) 및 상기 제5 초기화 패턴(ILP5)의 폭은 넓을수록 좋다. 그러나, 상기 픽셀구동회로(PDC)에서 상기 제4 초기화 패턴(ILP4) 및 상기 제5 초기화 패턴(ILP5)의 폭은 무한정 커질 수 없으며, 또한, 상기 제4 초기화 패턴(ILP4)과 상기 제5 초기화 패턴(ILP5) 근처의 라인들의 배치 구조에 따라, 상기 제4 초기화 패턴(ILP4)의 폭과 상기 제5 초기화 패턴(ILP5)의 폭은 서로 다를 수 있다.
- [0094] 예를 들어, 도 8에는 상기 제5 초기화 패턴(ILP5)의 폭이 상기 제4 초기화 패턴(ILP4)의 폭보다 크게 형성되어 있으나, 상기 픽셀구동회로(PDC)의 배치 구조에 따라 상기 제4 초기화 패턴(ILP4)의 폭이 상기 제5 초기화 패턴(ILP5)의 폭보다 크게 형성될 수도 있다.
- [0095] 이 경우, 상기 제1 트랜지스터(T1)와 상기 제5 트랜지스터(T5) 각각은, 도 8에 도시된 바와 같이, 두 개의 트랜지스터들로 구성될 수 있다.
- [0096] 또한, 도 3 내지 도 7을 참조하여 설명된 바와 같이, 상기 제1 금속 패턴들 중 하나의 픽셀(110)의 제일 상단에 배치되는 제1 금속 패턴은 상기 제2 스캔 라인(SCL)으로 이용되고, 상기 제2 스캔 라인(SCL)의 아래에 배치되는 제1 금속 패턴은 상기 제1 스캔 라인(GL)으로 이용되고, 상기 제1 스캔 라인(GL) 아래에 배치되는 제1 금속 패턴은 상기 에미션 라인(EL)으로 이용되며, 상기 제2 금속 패턴들은 상기 초기화 라인(IL)들 및 상기 스토리지 커패시터(C1)로 이용된다.
- [0097] 상기 제2 스캔 라인(SCL), 상기 제1 스캔 라인(GL), 상기 에미션 라인(EL) 및 상기 초기화 라인(IL)은 상기 제1 방향으로 인접되어 있는 모든 픽셀(110)들을 따라 연장되어 있다. 특히, 도 9에는 상기 제1 방향으로 연장되어 있는 상기 제1 스캔 라인(GL)과 상기 초기화 라인(IL)이 도시되어 있다.
- [0098] 상기 초기화 라인(IL)은, 도 8에 도시된 바와 같이, 상기 제1 스캔 라인(GL) 및 상기 에미션 라인(EL) 사이에 구비되어 있다. 특히, 상기 초기화 라인(IL)은 도 9에 도시된 바와 같이, 상기 제1 스캔 라인(GL)과 인접되어 있다.
- [0099] 이 경우, 상기 제1 스캔 라인(GL)은, 도 2 및 도 8에 도시된 바와 같이, 상기 구동 트랜지스터(Tdr)의 제1 단자와 상기 스토리지 커패시터(C1) 사이에 연결된 상기 제1 트랜지스터(T1) 및 상기 구동 트랜지스터(Tdr)의 제2 단자와 상기 데이터 라인(DL) 사이에 연결된 상기 제2 트랜지스터(T2)와 연결되어 있다. 상기 에미션 라인(EL)은 상기 제1 방향으로 연장되어 있으며, 상기 에미션 라인(EL)으로는 상기 유기발광 다이오드(OLED)의 발광 타이밍을 제어하는 에미션 신호가 공급된다.
- [0100] 상기 초기화 라인(IL)은 상기 제1 금속 패턴들에 의해 형성되는 상기 제1 스캔 라인(GL), 상기 제2 스캔 라인(SCL) 및 상기 에미션 라인(EL)과 다른 층에 구비되며, 상기 제3 금속 패턴들에 의해 형성되는 상기 데이터 라인(DL) 및 상기 제1 구동전압라인(PLA)과도 다른 층에 구비된다.
- [0101] 상기 초기화 라인(IL)은 도 8 및 도 9에 도시된 바와 같이, 굴곡진 형태로 형성되어 있다.
- [0102] 예를 들어, 하나의 픽셀(110) 내에서, 상기 초기화 라인(IL)은, 상기 제1 방향으로 연장되어 있으며 서로 이격되어 있는 제1 초기화 패턴(ILP1) 및 제2 초기화 패턴(ILP2), 상기 제1 초기화 패턴(ILP1) 및 상기 제2 초기화 패턴(ILP2)과 상기 제2 방향으로 이격되어 있고 상기 제1 방향으로 연장되어 있는 제3 초기화 패턴(ILP3), 상기 제1 방향과 다른 상기 제2 방향으로 연장되어 있고 상기 제3 초기화 패턴(ILP3)의 일측 끝단과 상기 제1 초기화 패턴(ILP1)을 연결시키는 제4 초기화 패턴(ILP4), 및 상기 제2 방향으로 연장되어 있고 상기 제3 초기화 패턴(ILP3)의 타측 끝단과 상기 제2 초기화 패턴(ILP2)을 연결시키는 제5 초기화 패턴(ILP5)을 포함한다.
- [0103] 어느 하나의 픽셀(110)에 구비된 상기 제1 초기화 패턴(ILP1)은 상기 제1 방향을 따라 인접되어 있는 픽셀에 구비된 상기 제2 초기화 패턴(ILP2)과 연결된다. 또한, 상기 어느 하나의 픽셀(110)에 구비된 상기 제2 초기화

패턴(ILP2)은 상기 제1 방향을 따라 인접되어 있는 또 다른 픽셀에 구비된 상기 제1 패턴(ILP1)과 연결된다.

- [0104] 상기 제3 초기화 패턴(ILP3)이 상기에서 설명된 바와 같이, 상기 제1 초기화 패턴(ILP1) 및 상기 제2 초기화 패턴(ILP2)과 상기 제2 방향으로 이격되어 있고, 상기 제3 초기화 패턴(ILP3)이 상기 제4 초기화 패턴(ILP4) 및 상기 제5 초기화 패턴(ILP5)에 의해 상기 제1 초기화 패턴(ILP1) 및 상기 제2 초기화 패턴(ILP2)과 연결되기 때문에, 하나의 픽셀(110) 내에서, 상기 초기화 라인(IL)은 U자 형태를 이루고 있다.
- [0105] 즉, 상기 초기화 라인(IL)은, 도 8 및 도 9에 도시된 바와 같이, 상기 제1 스캔 라인(GL)과 인접되어 있는 상기 제1 초기화 패턴(ILP1)들과 상기 제2 초기화 패턴(ILP2)들, 상기 제1 초기화 패턴(ILP1)들과 상기 제2 초기화 패턴(ILP2)들보다 상기 제1 스캔 라인(GL)으로부터 더 멀리 배치되어 있는 상기 제3 초기화 패턴(ILP3)들, 및 상기 제3 초기화 패턴(ILP3)들을 상기 제1 초기화 패턴(ILP1)들과 상기 제2 초기화 패턴(ILP2)들에 연결시키는 제4 초기화 패턴(ILP4)들 및 상기 제5 초기화 패턴(ILP5)들을 포함하며, 각각의 픽셀(110)에는 상기 제1 내지 상기 제5 초기화 패턴들(ILP1 to ILP5)에 의해 U자 형태로 형성되는 이격영역(X1)이 형성된다. 상기 제1 초기화 패턴(ILP1)들 및 상기 제2 초기화 패턴(ILP2)들과 상기 제1 스캔 라인(GL) 사이의 인접된 영역은 인접영역(X2)이라 한다.
- [0106] 즉, 상기 이격영역(X1)에서는 상기 초기화 라인(IL)과 상기 제1 스캔 라인(GL)이 최대로 이격되어 있으며, 상기 인접영역(X2)에서는 상기 초기화 라인(IL)과 상기 제1 스캔 라인(GL)이 최대로 인접되어 있다.
- [0107] 본 발명에 따른 상기 유기발광 표시패널(110)에 구비되는 상기 초기화 라인(IL)에는 상기 이격영역(X1)이 존재한다. 따라서, 초기화 라인 및 상기 초기화 라인과 다른 층에 구비되는 제1 스캔 라인 또는 제2 스캔 라인이 서로 인접된 상태로 직선 형태로 연장되어 있는 종래의 유기발광 표시패널과 비교할 때, 본 발명에 따른 유기발광 표시패널에서는 상기 제1 스캔 라인(GL)과 상기 초기화 라인(IL)이 인접되어 있는 영역이 감소될 수 있다.
- [0108] 상기 이격영역(X1)에서는, 상기 제1 스캔 라인(GL)과 상기 초기화 라인(IL)이 충분히 이격되어 있기 때문에, 상기 이격영역(X1)에서는 상기 제1 스캔 라인(GL)과 상기 초기화 라인(IL)을 커버하는 절연막이 심각하게 파여지는 현상이 방지될 수 있다. 따라서, 상기 이격영역(X1)에는 상기 절연막 상단에 구비되는 금속 물질이 잔존할 가능성이 감소되며, 이에 따라, 상기 이격영역(X1)에 잔존하는 금속 물질에 의해, 상기 절연막 상단에 구비되는 서로 다른 종류의 금속 라인들이 전기적으로 연결되는 문제가 방지될 수 있다.
- [0109] 예를 들어, 상기 유기발광 표시패널에서, 데이터 전압이 공급되는 상기 데이터 라인(DL)은, 도 8에 도시된 바와 같이, 상기 제1 초기화 패턴(ILP1)과 중첩되도록 상기 제2 방향을 따라 배치되고, 제1 구동전압이 공급되는 상기 제1 구동전압라인(PLA)은 상기 제2 초기화 패턴(ILP2)과 중첩되도록 상기 제2 방향을 따라 배치된다.
- [0110] 이 경우, 상기 인접영역(X2)들에 상기 데이터 라인(DL) 및 상기 제1 구동전압라인(PLA)이 구비되더라도, 상기 데이터 라인(DL) 및 상기 제1 구동전압라인(PLA) 사이에는 상기 이격영역(X1)이 존재하기 때문에, 상기 데이터 라인(DL)이 구비되어 있는 인접영역(X2)에 잔존하는 금속 물질이 상기 이격영역(X1)을 통해 상기 제1 구동전압라인(PLA)이 구비되어 있는 인접영역(X2)까지 연장되기는 어렵다.
- [0111] 따라서, 하나의 픽셀에 구비된 상기 데이터 라인(DL)과 상기 제1 구동전압라인(PLA)이 상기 제1 스캔 라인(GL)과 상기 초기화 라인(IL) 사이에 잔존하는 금속 물질에 의해 전기적으로 연결될 가능성은 크지 않다.
- [0112] 또한, 상기한 바와 같은 이유로, 상기 이격영역(X1)에, 도 8에 도시된 바와 같이, 상기 제3 금속 패턴(MP3)이 구비되더라도, 상기 제3 금속 패턴(MP3)과 동일한 층에 형성되어 상기 제3 금속 패턴(MP3)과 인접되어 있는 다른 금속 라인들, 예를 들어, 상기 데이터 라인(DL) 또는 상기 제1 구동전압라인(PLA)이, 상기 제3 금속 패턴(MP3)과 전기적으로 연결될 가능성이 낮아진다. 이에 따라, 유기발광 표시패널의 불량률이 감소될 수 있다.
- [0113] 또한, 본 발명에서는, 서로 다른 픽셀(110)에 구비되어 있으며, 상기 인접영역(X2)에 구비되는 상기 데이터 라인(DL)과 상기 제1 구동전압라인(PLA)의 간격이 최대한 이격되도록 함으로써, 서로 다른 픽셀(110)에 구비되어 있는 상기 데이터 라인(DL)과 상기 제1 구동전압라인(PLA)이 상기 인접영역(X2)에 잔존하는 금속 물질에 의해 전기적으로 연결되는 문제가 방지될 수 있다.
- [0114] 이하에서는, 도 1 내지 도 14를 참조하여 본 발명에 따른 유기발광 표시장치가 구동되는 방법이 설명된다. 이하의 설명 중, 도 1 내지 도 9를 참조하여 설명된 내용과 동일하거나 유사한 내용은 생략되거나 간단히 설명된다.
- [0115] 도 10은 본 발명에 따른 유기발광 표시장치에 적용되는 신호들의 파형들을 나타낸 예시도이며, 도 11 내지 도

14는 본 발명에 따른 유기발광 표시장치가 구동되는 방법을 나타낸 예시도들이다.

- [0116] 우선, 제1 기간(A)에는 도 10에 도시된 바와 같이, 하이 레벨의 제1 스캔 신호(SCAN(n))가 상기 제1 트랜지스터(T1) 및 상기 제2 트랜지스터(T2)로 공급되고, 하이 레벨의 제2 스캔 신호(SCAN(n-1))가 상기 제5 트랜지스터(T5) 및 상기 제6 트랜지스터(T6)로 공급되며, 하이 레벨의 에미션 신호(EM)가 상기 제3 트랜지스터(T3) 및 상기 제4 트랜지스터(T4)로 공급된다.
- [0117] 이에 따라, 도 11에 도시된 바와 같이, 상기 제1 내지 제6 트랜지스터들(T1 to T6)은 모두 턴오프된다.
- [0118] 이 경우, 상기 구동 트랜지스터(Tdr)의 게이트와 연결되어 있는 제1 노드(N1)의 전압, 즉, 제1 노드 전압(VN1)은 상기 제1 기간(A) 이전의 전압으로 유지된다.
- [0119] 다음, 제2 기간(B)에는 도 10에 도시된 바와 같이, 하이 레벨의 제1 스캔 신호(SCAN(n))가 상기 제1 트랜지스터(T1) 및 상기 제2 트랜지스터(T2)로 공급되고, 로우 레벨의 제2 스캔 신호(SCAN(n-1))가 상기 제5 트랜지스터(T5) 및 상기 제6 트랜지스터(T6)로 공급되며, 하이 레벨의 에미션 신호(EM)가 상기 제3 트랜지스터(T3) 및 상기 제4 트랜지스터(T4)로 공급된다.
- [0120] 이에 따라, 도 12에 도시된 바와 같이, 상기 제1 내지 제4 트랜지스터들(T1 to T4)은 모두 턴오프되며, 상기 제5 트랜지스터(T5) 및 상기 제6 트랜지스터(T6)는 턴온된다.
- [0121] 이 경우, 상기 초기화 전압(Vinit)이 상기 제1 노드(N1)로 공급된다.
- [0122] 따라서, 상기 제1 노드 전압(VN1)은 상기 초기화 전압(Vinit)이 된다.
- [0123] 상기 제1 노드(N1)에 상기 초기화 전압(Vinit)이 충전되기 때문에, 상기 제2 기간(B)은 초기화 기간이라고 한다.
- [0124] 다음, 제3 기간(C)에는 도 10에 도시된 바와 같이, 로우 레벨의 제1 스캔 신호(SCAN(n))가 상기 제1 트랜지스터(T1) 및 상기 제2 트랜지스터(T2)로 공급되고, 하이 레벨의 제2 스캔 신호(SCAN(n-1))가 상기 제5 트랜지스터(T5) 및 상기 제6 트랜지스터(T6)로 공급되며, 하이 레벨의 에미션 신호(EM)가 상기 제3 트랜지스터(T3) 및 상기 제4 트랜지스터(T4)로 공급된다. 상기 구동 트랜지스터(Tdr)의 게이트에는 상기 초기화 전압(Vinit)이 공급된다.
- [0125] 이에 따라, 도 13에 도시된 바와 같이, 상기 구동 트랜지스터(Tdr), 상기 제1 트랜지스터 및 상기 제2 트랜지스터(T2)는 턴온되며, 제3 내지 제6 트랜지스터들(T3 to T6)은 모두 턴오프된다.
- [0126] 이 경우, 상기 데이터 라인(DL)을 통해 공급된 데이터 전압(Vdata)에 의해 상기 구동 트랜지스터(Tdr)로 전류가 흐른다. 따라서, 상기 제1 노드(N1)에는 상기 구동 트랜지스터(Tdr)의 문턱전압(Vth)과 상기 데이터 전압(Vdata)이 충전된다.
- [0127] 상기 제1 노드(N1)에 상기 문턱전압(Vth)이 충전되기 때문에, 상기 제3 기간(C)은 샘플링 기간이라고 한다.
- [0128] 다음, 제4 기간(D)에는 도 10에 도시된 바와 같이, 하이 레벨의 제1 스캔 신호(SCAN(n))가 상기 제1 트랜지스터(T1) 및 상기 제2 트랜지스터(T2)로 공급되고, 하이 레벨의 제2 스캔 신호(SCAN(n-1))가 상기 제5 트랜지스터(T5) 및 상기 제6 트랜지스터(T6)로 공급되며, 하이 레벨의 에미션 신호(EM)가 상기 제3 트랜지스터(T3) 및 상기 제4 트랜지스터(T4)로 공급된다. 이에 따라, 상기 제1 내지 제6 트랜지스터들(T1 to T6)은 모두 턴오프된다.
- [0129] 이 경우, 상기 제1 노드 전압(VN1)은 상기 구동 트랜지스터(Tdr)의 문턱전압(Vth)과 상기 데이터 전압(Vdata)의 합으로 유지된다.
- [0130] 마지막으로, 제5 기간(E)에는 도 10에 도시된 바와 같이, 하이 레벨의 제1 스캔 신호(SCAN(n))가 상기 제1 트랜지스터(T1) 및 상기 제2 트랜지스터(T2)로 공급되고, 하이 레벨의 제2 스캔 신호(SCAN(n-1))가 상기 제5 트랜지스터(T5) 및 상기 제6 트랜지스터(T6)로 공급되며, 로우 레벨의 에미션 신호(EM)가 상기 제3 트랜지스터(T3) 및 상기 제4 트랜지스터(T4)로 공급된다.
- [0131] 이에 따라, 상기 제1 트랜지스터(T1), 상기 제2 트랜지스터(T2), 상기 제5 트랜지스터(T5) 및 상기 제6 트랜지스터(T6)는 턴오프되며, 상기 제3 트랜지스터(T3) 및 상기 제4 트랜지스터(T4)는 턴온된다.
- [0132] 또한, 상기 구동 트랜지스터(Tdr)의 게이트에는, 상기 데이터 전압(Vdata)과 상기 문턱전압(Vth)이 공급되기 때

문에, 상기 구동 트랜지스터(Tdr) 역시 턴온된다.

[0133] 이에 따라, 상기 제3 트랜지스터(T3), 상기 구동 트랜지스터(Tdr) 및 상기 제4 트랜지스터(T4)를 통해 상기 유기발광 다이오드(OLED)로 전류가 공급될 수 있으며, 상기 유기발광 다이오드(OLED)는 상기 전류에 대응되는 밝기의 광을 출력할 수 있다.

[0134] 이 경우, 상기 구동 트랜지스터(Tdr)의 게이트에 인가되는 전압은 $[V_{data} + V_{th}]$ 이고, 상기 구동 트랜지스터(Tdr)의 소스에 인가되는 전압은 상기 제1 구동전압(EVDD)이며, 상기 구동 트랜지스터(Tdr)를 통과하는 전류는 상기 구동 트랜지스터(Tdr)의 게이트와 소스의 차전압($V_{gs}=V_{data}+V_{th}-EVDD$)에서 상기 구동 트랜지스터(Tdr)의 문턱전압(V_{th})을 뺀 전압에 비례한다.

[0135] 즉, 상기 구동 트랜지스터(Tdr)를 통해 상기 유기발광 다이오드(OLED)로 공급되는 전류(I)는 아래의 [수학식 1]로 표현될 수 있다.

수학식 1

$$[I \propto (V_{gs}-V_{th})^2 = (V_{data}+V_{th}-EVDD-V_{th})^2 = (V_{data}-EVDD)^2]$$

[0136]

[0137] 즉, 상기 구동 트랜지스터(Tdr)를 통해 상기 유기발광 다이오드(OLED)로 공급되는 전류는 상기 데이터 전압(V_{data}) 및 상기 제1 구동전압(EVDD)에 의해 결정되며, 상기 구동 트랜지스터(Tdr)의 문턱전압에 의해서는 결정되지 않는다.

[0138] 일반적으로, 상기 구동 트랜지스터(Tdr)는 상기 유기발광 표시장치가 장시간 사용됨에 따라, 열화될 수 있으며, 이에 따라, 상기 구동 트랜지스터(Tdr)의 문턱전압(V_{th})은 변경될 수 있다.

[0139] 또한, 상기 유기발광 표시패널(100)에 형성되는 상기 픽셀(110)에 구비되는 상기 구동 트랜지스터(Tdr)의 열화 정도들은 다양한 원인들에 의해 서로 달라질 수 있다.

[0140] 상기 구동 트랜지스터(Tdr)들의 열화 정도들이 달라지면, 상기 구동 트랜지스터(Tdr)들의 문턱전압들 역시 서로 달라진다.

[0141] 구동 트랜지스터(Tdr)들의 문턱전압들이 달라지면, 동일한 데이터 전압(V_{data})들이 상기 구동 트랜지스터(Tdr)들로 공급되더라도, 상기 구동 트랜지스터(Tdr)들을 통해 상기 유기발광 다이오드(OLED)들로 공급되는 전류의 크기들이 달라질 수 있다. 따라서, 동일한 데이터 전압(V_{data})이 공급된 픽셀들에 구비된 유기발광 다이오드(OLED)들은 서로 다른 밝기의 광을 출력할 수 있다.

[0142] 본 발명은 상기한 바와 같은 문제를 해결하기 위해, 상기 구동 트랜지스터(Tdr)를 흐르는 전류가 상기 구동 트랜지스터(Tdr)의 문턱전압(V_{th})에 의해 영향을 받지 않도록 구성되어 있다.

[0143] 즉, 본 발명에서는, 도 2에 도시된 바와 같은 픽셀의 구조 및 도 10 내지 도 14를 참조하여 설명된 구동 방법에 의해, 상기 구동 트랜지스터(Tdr)를 통과하는 전류(I)의 크기가, [수학식 1]에 기재된 바와 같이, 상기 구동 트랜지스터(Tdr)의 문턱전압에 영향을 받지 않고 있다.

[0144] 따라서, 본 발명에 의하면, 구동 트랜지스터(Tdr)들이 열화되더라도, 각 픽셀에서는 데이터 전압(V_{data})에 대응되는 정상적인 전류가 상기 유기발광 다이오드(OLED)에 공급될 수 있으며, 이에 따라, 유기발광 다이오드(OLED)는 상기 데이터 전압(V_{data})에 비례하는 밝기의 광을 출력할 수 있다.

[0145] 특히, 본 발명에서는, 상기 제1 방향으로 인접되어 있는 픽셀들을 따라 연장되어 있고, 서로 다른 층에 형성되어 있으며, 서로 인접되어 있는 상기 초기화 라인(IL) 및 상기 제1 스캔 라인(GL)의 사이가 상기 이격영역(X1)에 의해 이격될 수 있다. 따라서, 상기 초기화 라인(IL) 및 상기 제1 스캔 라인(GL)이 생성된 이후의 제조 과정에서 상기 초기화 라인(IL) 및 상기 제1 스캔 라인(GL) 사이에 금속 물질이 잔존하는 문제가 방지될 수 있다. 이에 따라, 상기 제2 방향을 따라 배치되며, 상기 초기화 라인(IL) 및 상기 제1 스캔 라인(GL)과 중첩되는 상기 제3 금속 패턴들이, 상기 초기화 라인(IL) 및 상기 제1 스캔 라인(GL) 사이에 잔존하는 상기 금속 물질에 의해 전기적으로 연결되는 것이 방지될 수 있다.

[0146] 이를 위해, 상기 초기화 라인(IL)은 상기 이격영역(X1)을 갖도록 굴곡진 형태로 형성된다.

[0147] 또한, 800ppi 이상의 고해상도 유기발광 표시패널의 픽셀에서, 상기한 바와 같은 구조가 형성될 수 있도록, 상기 스토리지 커패시터(C1)는 상기 초기화 라인(IL)과 상기 제1 금속 패턴을 이용하여 형성된다.

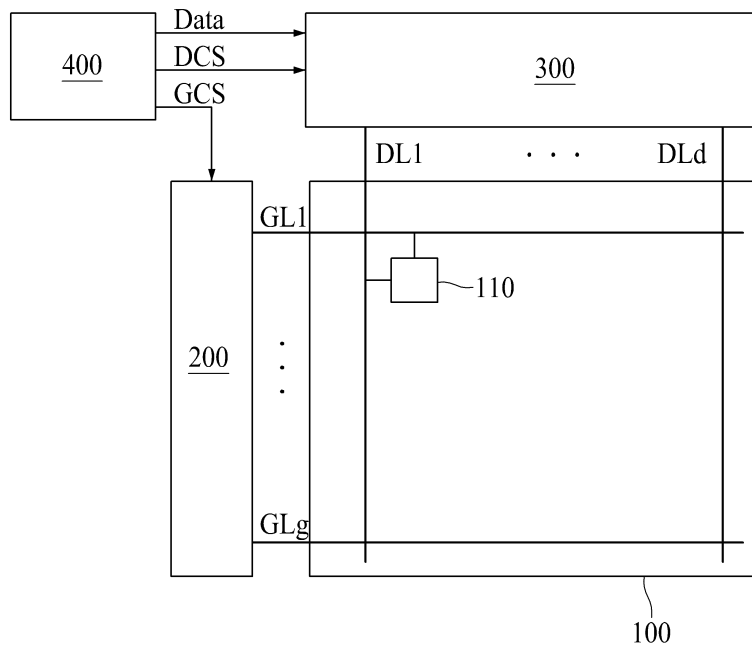
[0148] 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등과 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

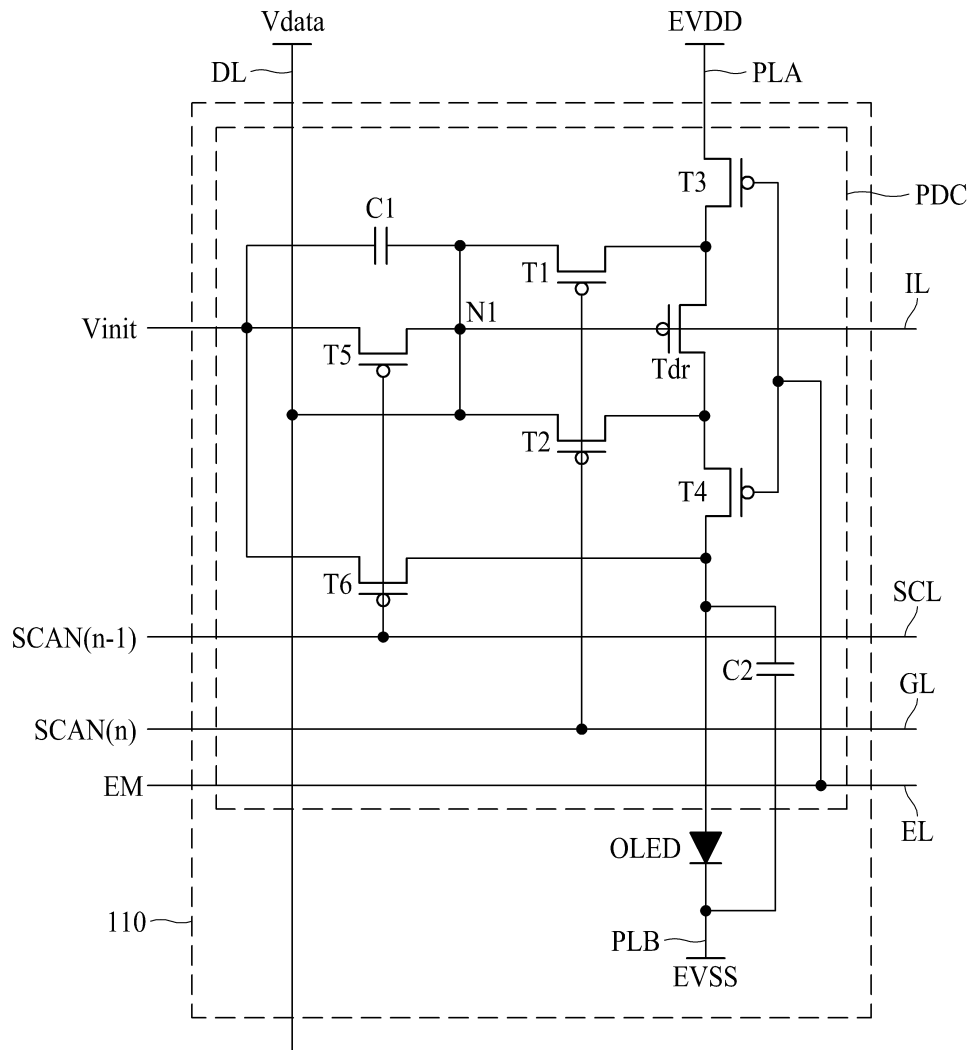
[0149] 100: 패널 200: 게이트 드라이버
300: 데이터 드라이버 400: 제어부

도면

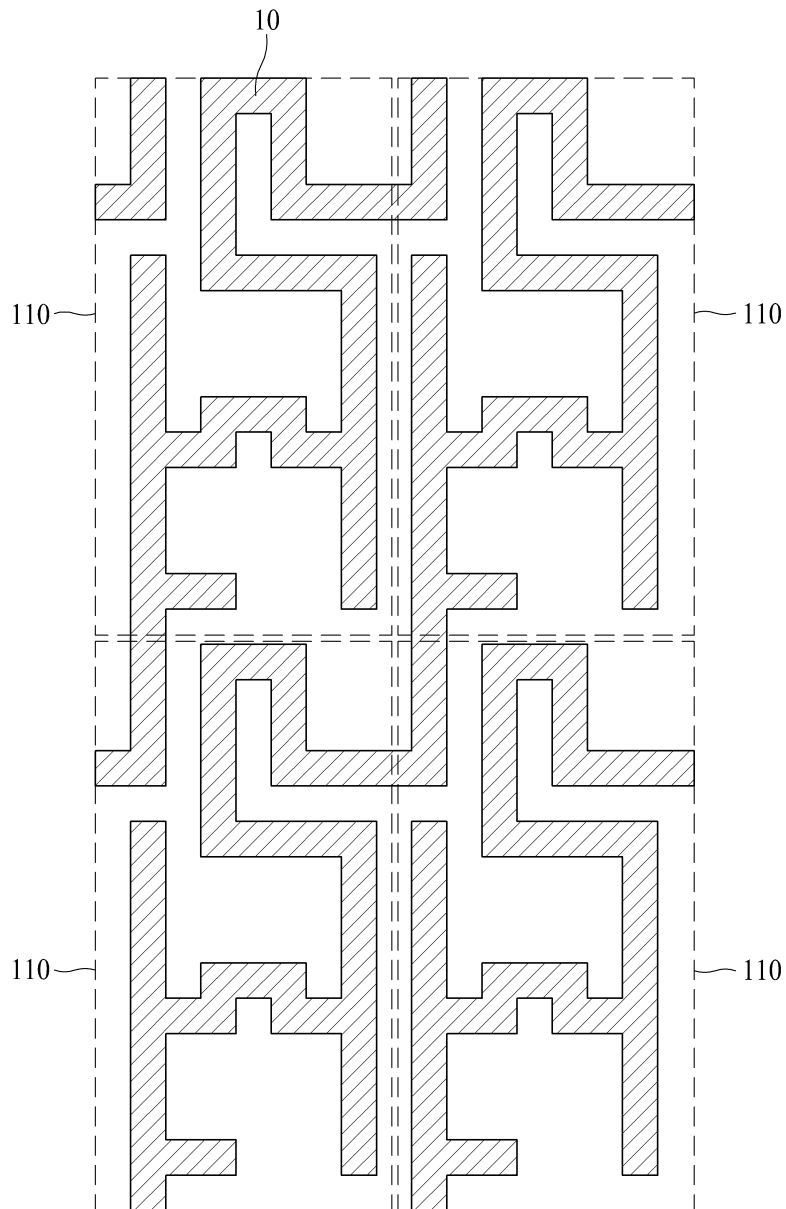
도면1



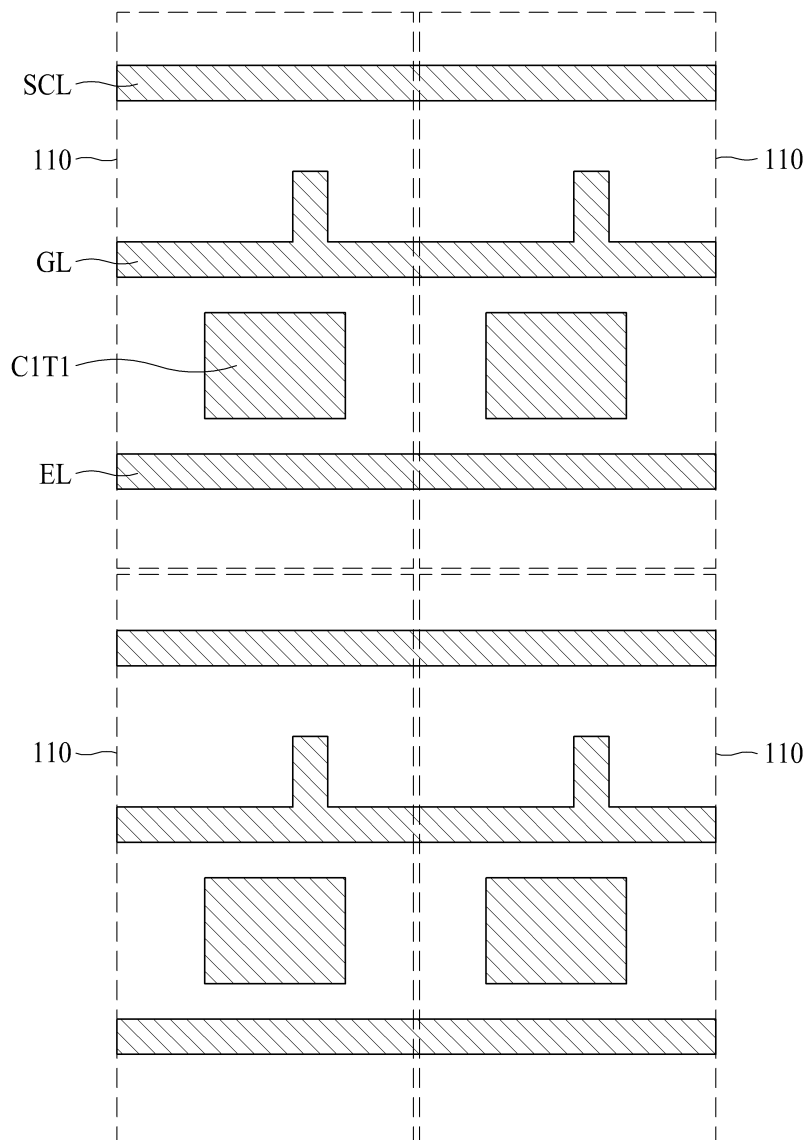
도면2



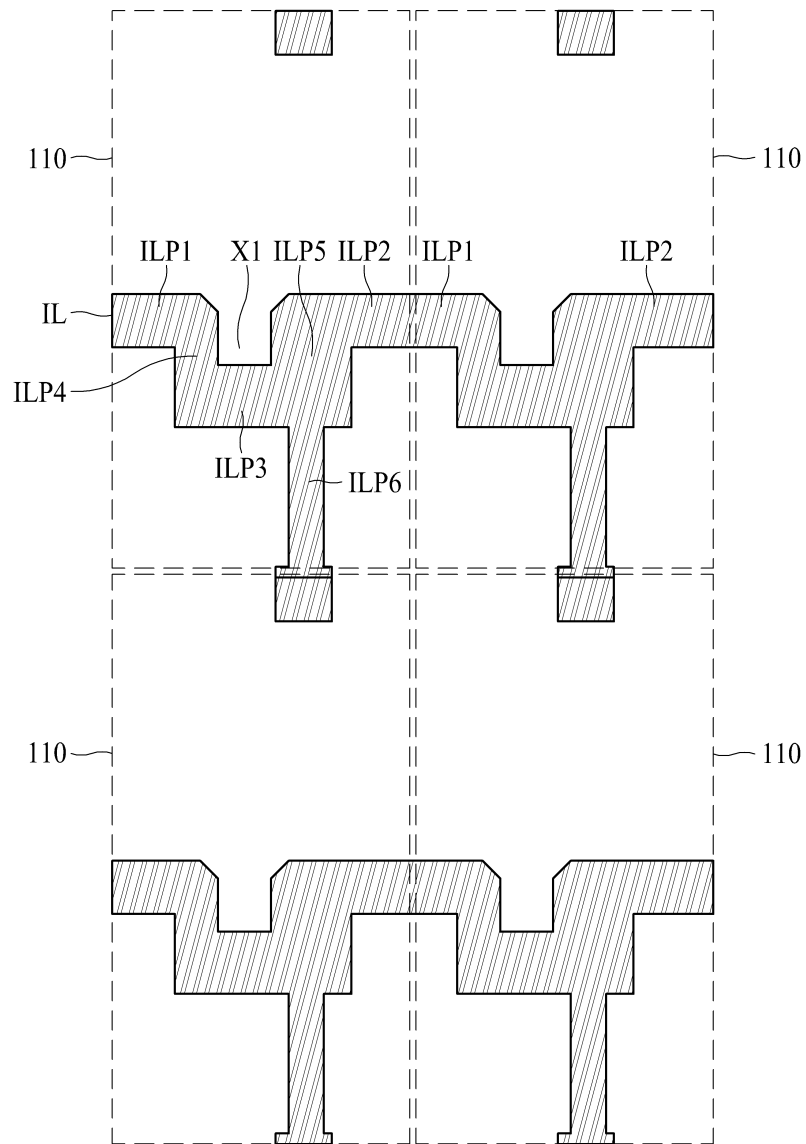
도면3



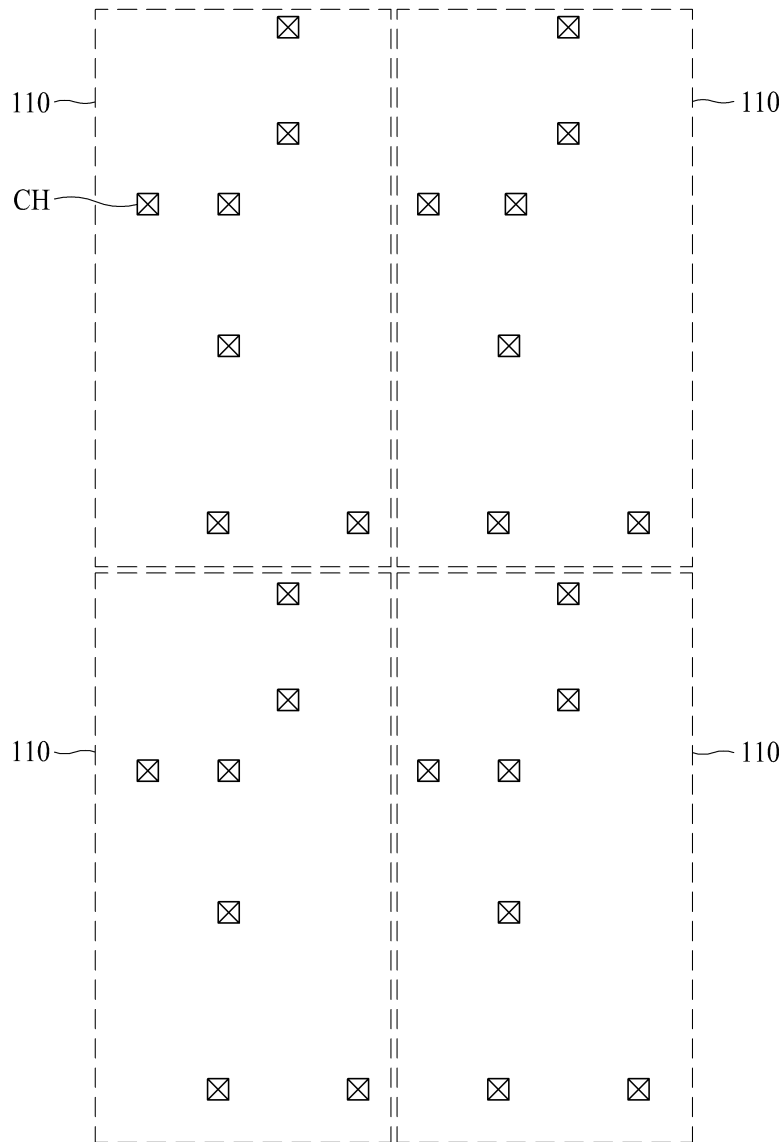
도면4



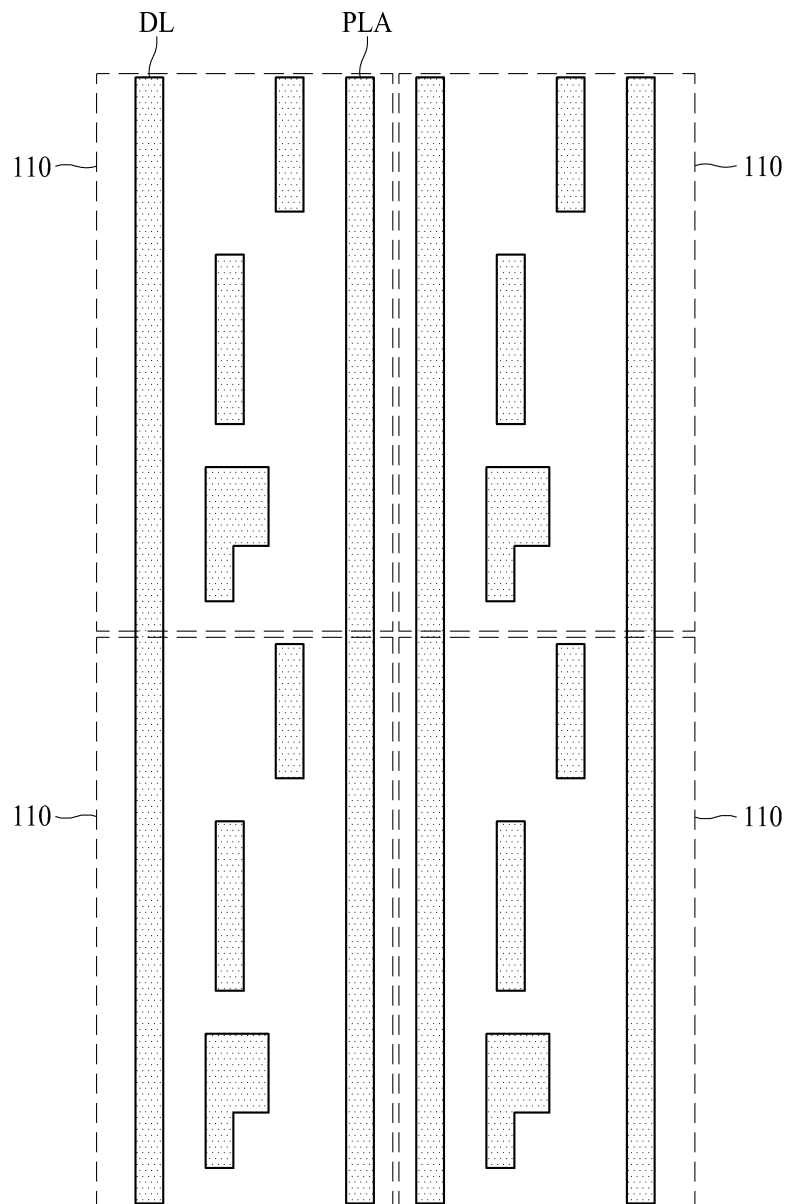
도면5



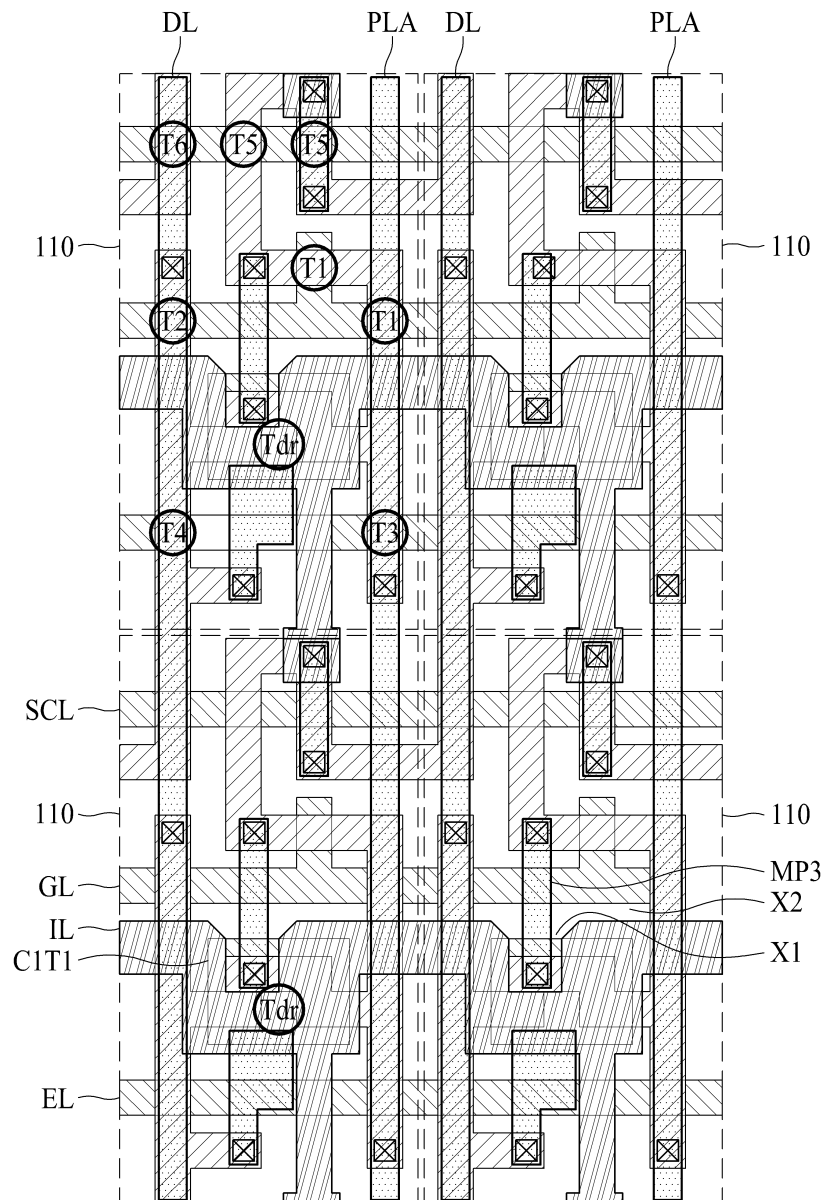
도면6



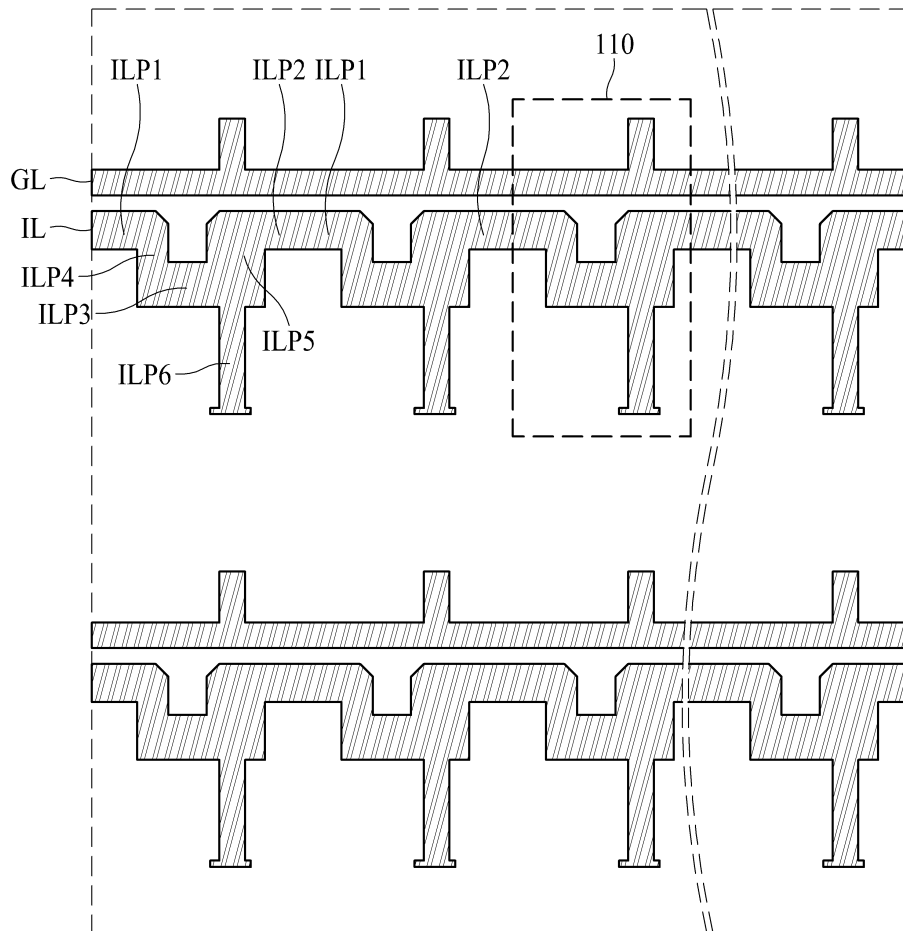
도면7



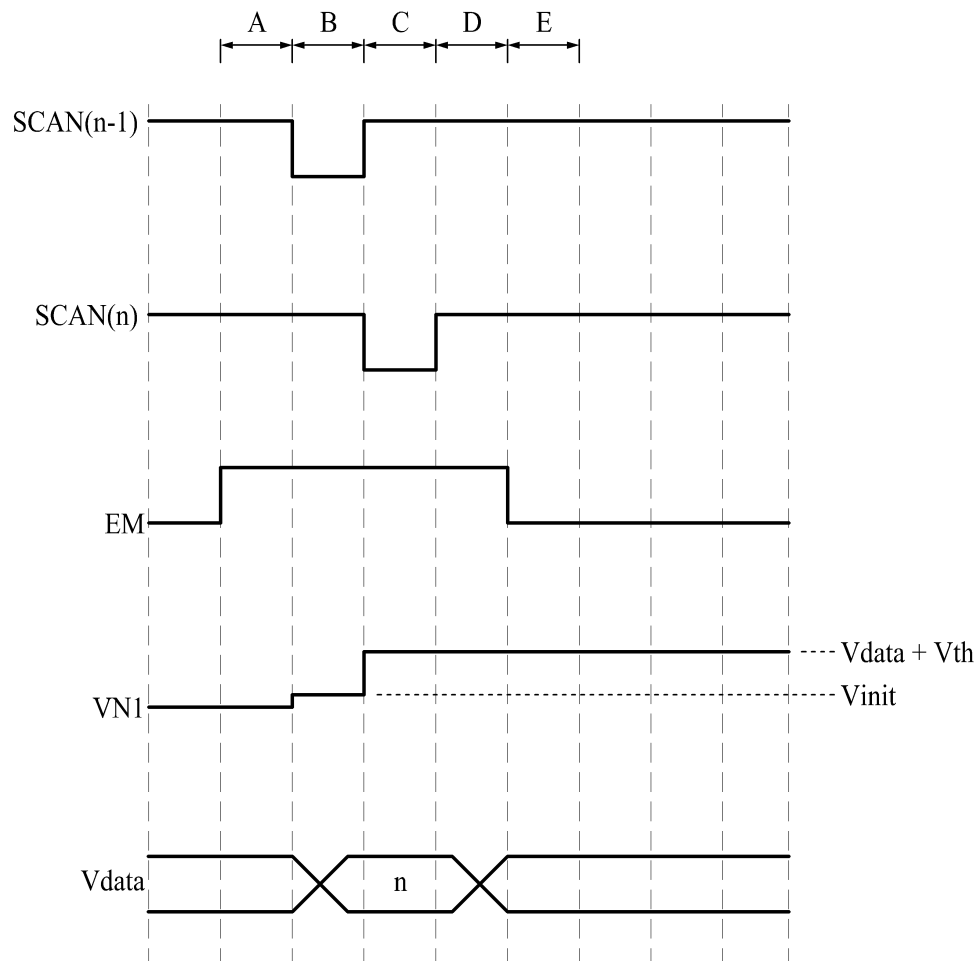
도면8



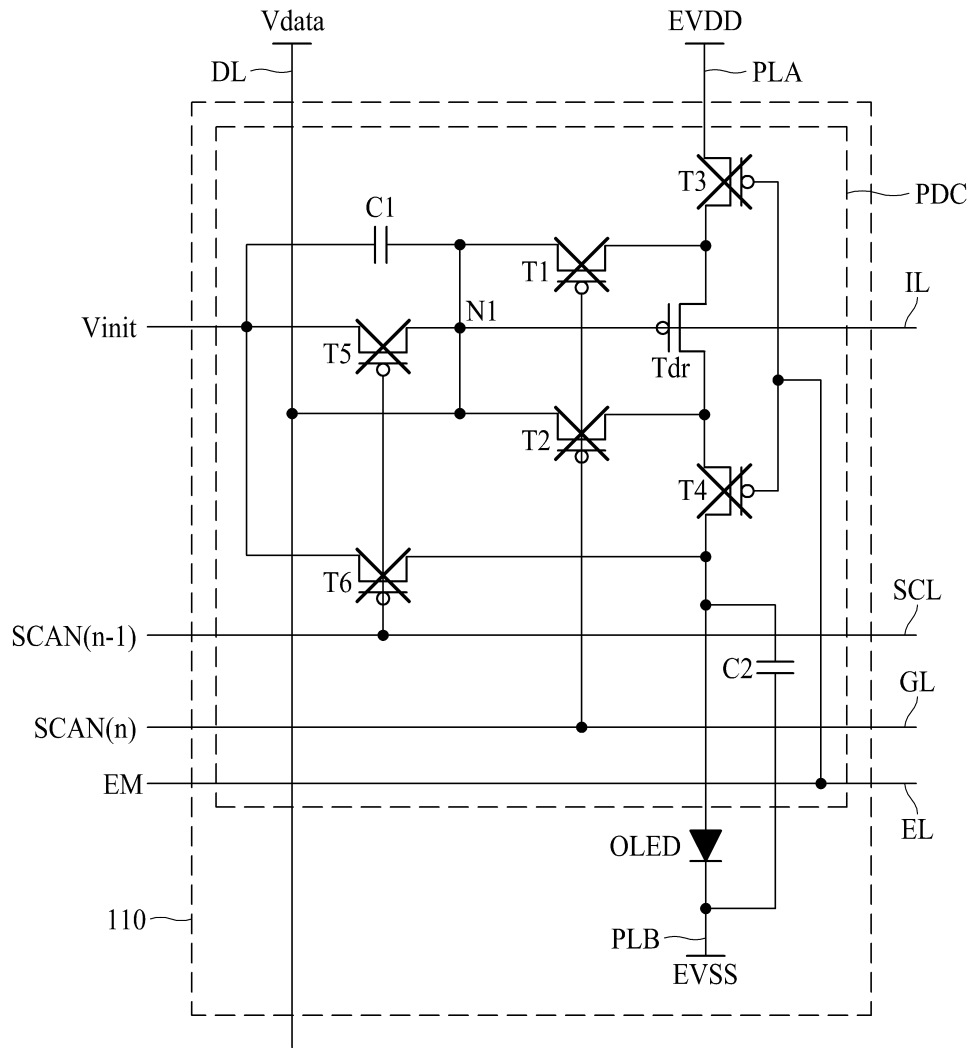
도면9



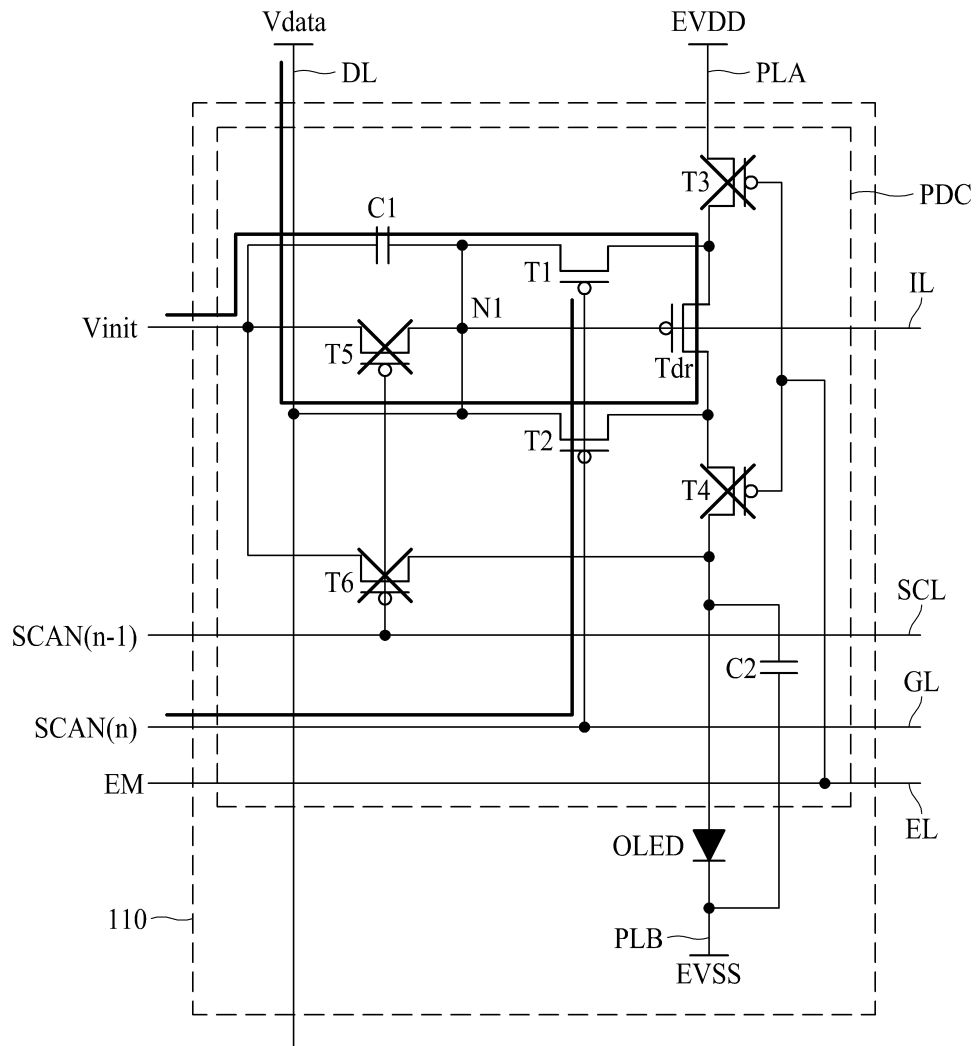
도면10



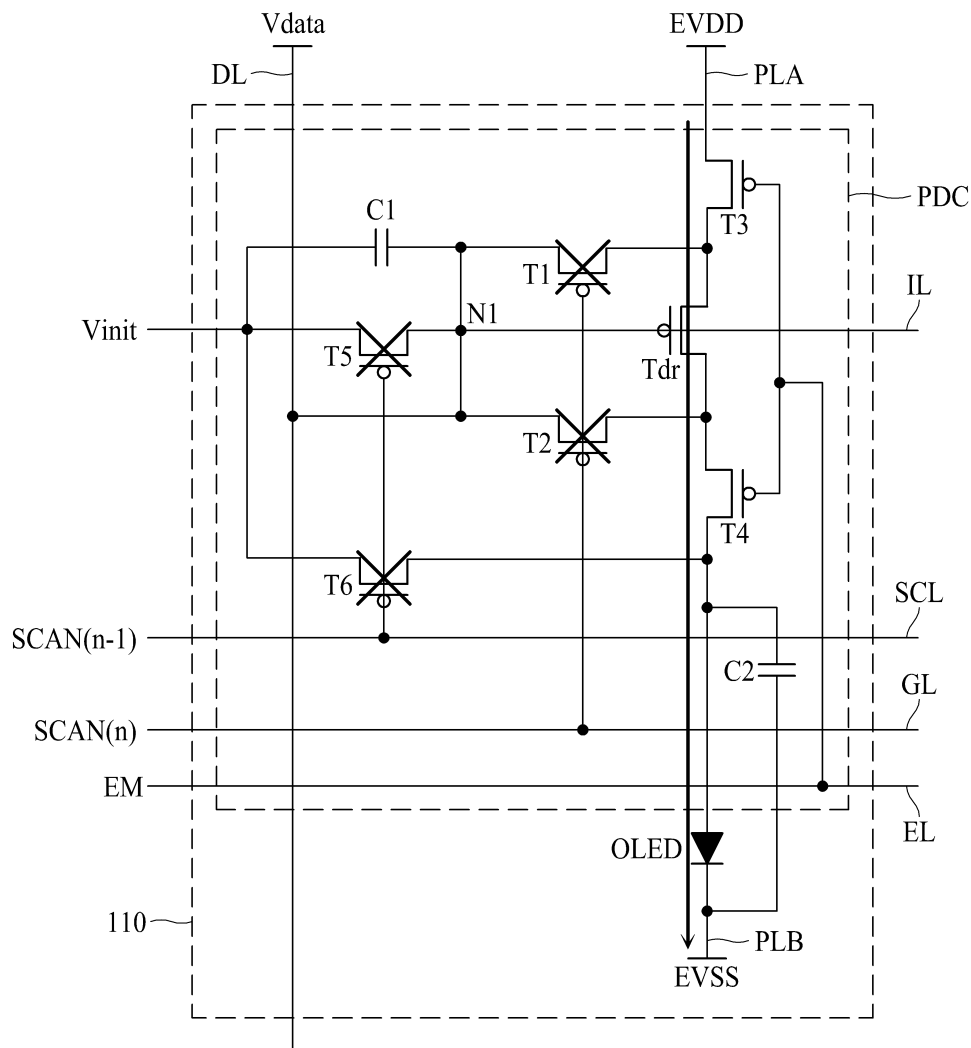
도면11



도면13



도면14



专利名称(译)	有机发光显示面板和使用该有机发光显示面板的有机发光显示装置		
公开(公告)号	KR1020200061146A	公开(公告)日	2020-06-02
申请号	KR1020180146565	申请日	2018-11-23
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	우창승 장형욱 홍순환		
发明人	우창승 장형욱 홍순환		
IPC分类号	H01L27/32 G09G3/3208 H01L51/50		
CPC分类号	H01L27/3276 G09G3/3208 H01L27/3213 H01L27/3262 H01L51/50		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种有机发光显示面板以及使用该有机发光显示面板的有机发光显示装置，该有机发光显示面板设置在不同的层中并且以彼此相邻的两条信号线之一的弯曲形式形成。 是要做的。

