



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0062646
(43) 공개일자 2016년06월02일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) *H01L 51/56* (2006.01)
(21) 출원번호 10-2014-0165688
(22) 출원일자 2014년11월25일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김경만
경기도 고양시 일산서구 주엽로 124(주엽동, 문촌
마을16단지) 1611동 1103호
(74) 대리인
오세일

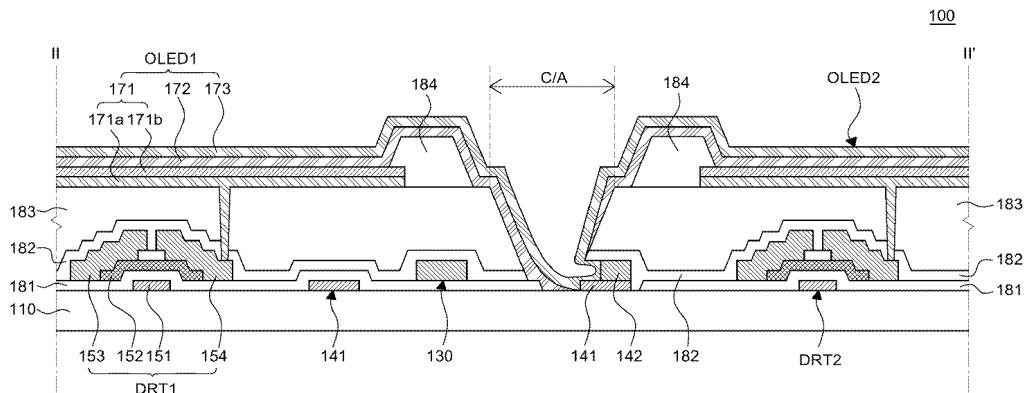
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 유기 발광 표시 장치 및 그 제조 방법

(57) 요약

유기 발광 표시 장치가 제공된다. 유기 발광 표시 장치는 기판 상에 배치되고, 게이트 전극을 포함하는 박막 트랜지스터, 박막 트랜지스터의 게이트 전극과 이격되며, 컨택 영역에서 노출된 상면을 갖는 제1 보조 전극, 제1 보조 전극 상에 배치되고, 컨택 영역에서 노출된 측면을 갖는 제2 보조 전극, 박막 트랜지스터 및 제2 보조 전극의 상면을 덮으며, 컨택 영역에서 노출된 하면을 갖는 패시베이션층, 애노드, 유기 발광층 및 캐소드를 포함한다. 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 격벽 없이 제1 보조 전극의 노출된 상면 또는 제2 보조 전극의 노출된 측면과 연결된 캐소드를 포함하므로, 격벽을 형성하는 과정에서 발생되는 기판 불량이 감소될 수 있다.

대표도



명세서

청구범위

청구항 1

기판 상에 배치되고, 게이트 전극, 액티브층, 소스 전극 및 드레인 전극을 포함하는 박막 트랜지스터;

상기 게이트 전극과 이격되며, 상기 기판의 컨택 영역에서 노출된 상면을 갖는 제1 보조 전극;

상기 제1 보조 전극 상에 배치되며, 상기 컨택 영역에서 노출된 측면을 갖는 제2 보조 전극;

상기 제2 보조 전극 상에 배치되며, 상기 컨택 영역에서 노출된 하면을 갖는 패시베이션층;

상기 박막 트랜지스터와 전기적으로 연결된 애노드;

상기 애노드 상에 배치된 유기 발광층; 및

상기 유기 발광층 상에 배치된 캐소드를 포함하되,

상기 캐소드는 상기 컨택 영역에서 상기 제1 보조 전극의 노출된 상면 또는 상기 제2 보조 전극의 노출된 측면과 접하는 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 2

제1항에 있어서,

상기 컨택 영역에서 상기 제1 보조 전극의 측면은 상기 제2 보조 전극의 노출된 측면보다 둘출된 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 3

제2항에 있어서,

동일한 에체트에 대하여 상기 제1 보조 전극의 예칭 선택비는 상기 제2 보조 전극의 예칭 선택비보다 작은 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 4

제2항에 있어서,

상기 제1 보조 전극은,

상기 컨택 영역에서 노출된 상면을 갖는 하부층; 및

상기 컨택 영역에서 상기 하부층의 내측으로 배치된 상부층을 포함하는 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 5

제1항에 있어서,

상기 제1 보조 전극의 하면으로부터 상기 패시베이션층의 노출된 하면까지의 높이는 상기 유기 발광층의 두께보다 큰 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 6

제1항에 있어서,

상기 제1 보조 전극은 상기 게이트 전극과 동일한 물질로 이루어지며,

상기 제2 보조 전극은 상기 소스 전극 또는 상기 드레인 전극과 동일한 물질로 이루어진 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 7

제1항에 있어서,

상기 기판의 외곽부에 배치되고, 상기 캐소드 및 상기 제1 보조 전극과 전기적으로 연결된 전압 공급 패드부를 더 포함하고,

상기 캐소드, 상기 제1 보조 전극 및 상기 제2 보조 전극에는 동일한 전압이 인가되는 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 8

제1항에 있어서,

상기 제1 보조 전극은 기 설정된 방향으로 연장되고, 상기 컨택 영역에서 상기 제1 보조 전극의 일 외곽선으로부터 돌출된 확장부를 포함하며,

상기 제2 보조 전극은 상기 확장부의 내측에 배치되고,

상기 제1 보조 전극의 확장부의 상면은 상기 컨택 영역에서 노출된 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 9

제1항에 있어서,

상기 애노드는 반사층 및 상기 반사층 상에 배치된 투명 전극을 포함하고,

상기 캐소드는 금속 전극 및 상기 금속 전극 상에 배치되고 TCO(transparent conductive oxide)로 이루어진 투명 도전층을 포함하며,

상기 캐소드의 상기 투명 도전층은 상기 컨택 영역에서 노출된 상기 제1 보조 전극의 상면 또는 상기 제2 보조 전극의 측면과 접촉하는 것을 특징으로 하는, 유기 발광 표시 장치.

청구항 10

기판 상에 서로 분리된 게이트 전극 및 제1 보조 전극을 형성하는 단계;

상기 게이트 전극을 덮으며, 상기 제1 보조 전극의 상면이 노출되도록 게이트 절연층을 형성하는 단계;

상기 게이트 전극과 중첩하도록 상기 게이트 절연층 상에 액티브층을 형성하는 단계;

상기 제1 보조 전극의 상기 상면과 접하는 제2 보조 전극 및 상기 액티브층과 연결된 소스 전극 및 드레인 전극을 형성하는 단계;

상기 소스 전극, 상기 드레인 전극 및 상기 제2 보조 전극의 상면을 덮도록 패시베이션층을 형성하는 단계;

컨택 영역에서 상기 제2 보조 전극의 측면 및 상기 제1 보조 전극의 상면의 일부가 각각 노출되도록 상기 패시베이션층의 일부 및 상기 제2 보조 전극의 일부를 제거하는 단계;

상기 소스 전극 또는 상기 드레인 전극과 전기적으로 연결되도록 애노드를 형성하는 단계;

상기 애노드 상에 유기 발광층을 형성하는 단계; 및

상기 컨택 영역에서 노출된 상기 제1 보조 전극의 상면의 일부 또는 상기 제2 보조 전극의 측면과 접촉되도록 상기 유기 발광층 상에 캐소드를 형성하는 단계를 포함하는 것을 특징으로 하는, 유기 발광 표시 장치의 제조 방법.

청구항 11

제10항에 있어서,

상기 게이트 전극 및 상기 제1 보조 전극을 형성하는 단계는,

상기 기판을 덮도록 제1 도전층을 형성하는 단계; 및

상기 제1 도전층을 패터닝함으로써, 서로 전기적으로 분리된 상기 게이트 전극 및 상기 제1 보조 전극을 형성하는 단계를 포함하는 것을 특징으로 하는, 유기 발광 표시 장치의 제조 방법.

청구항 12

제10항에 있어서,

상기 제2 보조 전극, 상기 소스 전극 및 상기 드레인 전극을 형성하는 단계는,

상기 액티브층 및 상기 제1 보조 전극의 상면을 덮도록 제2 도전층을 형성하는 단계; 및

상기 제2 도전층을 패터닝함으로써, 서로 전기적으로 분리된, 상기 제2 보조 전극, 상기 소스 전극 및 상기 드레인 전극을 형성하는 단계를 포함하는 것을 특징으로 하는, 유기 발광 표시 장치의 제조 방법.

청구항 13

제10항에 있어서,

상기 패시베이션층의 일부 및 상기 제2 보조 전극의 일부를 제거하는 단계는,

상기 컨택 영역에서 상기 제2 보조 전극의 측면이 노출되도록 상기 패시베이션층을 부분적으로 제거하는 단계; 및

상기 제1 보조 전극의 상면의 일부가 노출되도록 상기 제2 보조 전극을 부분적으로 제거하는 단계를 포함하는 것을 특징으로 하는, 유기 발광 표시 장치의 제조 방법.

청구항 14

제13항에 있어서,

상기 캐소드를 형성하는 단계는,

상기 유기 발광층 상에 금속 전극을 형성하는 단계; 및

상기 금속 전극을 덮으며, 상기 컨택 영역에서 노출된 상기 제1 보조 전극의 상면의 일부 또는 상기 제2 보조 전극의 측면과 접하도록 투명 도전층을 형성하는 단계를 포함하는 것을 특징으로 하는, 유기 발광 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것으로서, 보다 상세하게는 화면의 전 영역에서 휘도가 균일하고, 생산 수율이 향상된 유기 발광 표시 장치 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치(organic light emitting display device)는 자체 발광형 표시 장치로서, 액정 표시 장치(liquid crystal display device)와는 달리 별도의 광원이 필요하지 않아 경량 박형으로 제조 가능하다. 또한, 유기 발광 표시 장치는 저전압 구동에 따라 소비 전력 측면에서 유리할 뿐만 아니라, 응답 속도, 시야각 및 명암 대비비(contrast ratio)도 우수하여, 차세대 디스플레이로서 연구되고 있다.

[0003] 탑 에미션(top-emission) 방식의 유기 발광 표시 장치의 경우, 유기 발광층에서 발광된 빛을 상부로 발광시키기 위해 상부 전극(즉, 캐소드)으로 투과 전극 또는 반투과 전극을 사용한다. 캐소드로 투과 전극 또는 반투과 전극을 사용하는 경우 투과율을 향상시키기 위해 캐소드의 두께를 얇게 형성하는데, 캐소드 두께의 감소는 캐소드의 전기적 저항을 증가시킨다. 또한, 대면적의 유기 발광 표시 장치의 경우 전압 공급 패드부로부터 거리가 멀어질수록 전압 강하 현상이 더 심하게 발생하여 유기 발광 표시 장치의 휘도 불균일 문제점을 발생시킬 수 있다. 본 명세서에서 전압 강하 현상은 유기 발광 소자에서 형성되는 전위차가 감소하는 현상을 의미하는 것으로서, 구체적으로 유기 발광 소자의 애노드와 캐소드 사이의 전위차가 감소하는 현상을 의미한다.

선행기술문헌

특허문헌

[0004]

(특허문헌 0001) 듀얼패널 탑입 유기전계 발광소자 및 그 제조 방법(특허출원번호 제2006-0055779호)

발명의 내용

해결하려는 과제

[0005]

앞서 언급한 전압 강하 현상에 의한 휘도 불균일 문제를 개선하기 위해, 보조 전극이 사용될 수 있다. 보조 전극과 캐소드를 서로 전기적으로 연결시키는 방법으로는 격벽을 이용한 방법이 있다.

[0006]

격벽을 이용한 캐소드와 보조 전극의 연결 방법은 캐소드를 구성하는 물질과 유기 발광층을 구성하는 물질의 단차 피복성(step coverage) 차이를 이용하여 캐소드를 격벽의 측면과 뱅크의 측면 사이에서 노출된 보조 전극의 상면과 서로 접촉시키는 방법이다. 구체적으로, 뱅크는 테이퍼(taper) 형상을 가지며, 격벽은 역테이퍼 형상을 갖는다. 테이퍼 형상이란 기판을 기준으로 기판에서 점점 멀어질수록 단면적이 줄어드는 형상을 의미한다. 즉, 뱅크의 단면적은 기판으로부터 멀어질수록 줄어들지만, 격벽의 단면적은 기판으로부터 멀어질수록 증가한다. 격벽의 역테이퍼 형상에 의해 격벽 아래에 형성된 보조 전극의 상면 일부 영역에는 그늘이 발생된다.

[0007]

한편, 유기 발광층은 유기물을 기판 상에 증착하는 방식으로 형성될 수 있는데, 상술한 바와 같이, 유기물의 단차 피복성은 낮으므로, 격벽의 역테이퍼 형상에 의해 발생되는 보조 전극 상면의 그늘 영역에는 유기물이 증착되지 않는다. 즉, 유기 발광층을 구성하는 유기물은 뱅크의 상면과 측면 및 격벽의 상면에 증착되고, 격벽의 역테이퍼 형상으로 경사진 측면 및 역테이퍼 형상에 의해 발생되는 보조 전극 상면의 그늘 영역에는 증착되지 않는다. 따라서, 유기물이 격벽의 역테이퍼 형상에 의해 뱅크와 격벽 사이에서 분리되며, 보조 전극의 상면에서 보조 전극과 캐소드가 서로 접촉될 수 있는 물리적 공간이 확보될 수 있다.

[0008]

반면 캐소드는 단차 피복성이 높은 물질로 구성되므로, 뱅크의 상면과 측면 및 격벽의 상면과 측면을 따라 이어지도록 증착될 수 있다. 따라서, 캐소드는 보조 전극 상면의 영역, 즉, 유기물이 증착되지 않은 영역을 통해 보조 전극과 접촉된다.

[0009]

그러나, 본 발명의 발명자는 앞서 언급한 격벽을 이용한 캐소드와 보조 전극의 연결 방법에서는 역테이퍼 형상의 격벽을 형성하는 공정이 추가됨으로 인해, 유기 발광 표시 장치의 제조 비용 및 공정 택타임(tack time)이 증가되어 유기 발광 표시 장치의 생산성을 저하시킨다는 점을 인식하였다.

[0010]

또한, 본 발명의 발명자는 역테이퍼 형상의 격벽을 형성하기 위해 네거티브 포토레지스트(negative photoresist)를 사용하는 경우, 네거티브 포토레지스트의 리페어(repair) 공정 시 기판 불량과 같은 심각한 문제가 추가로 야기될 수 있다는 점도 인식하였다. 이에 대해 보다 구체적으로 설명하면, 네거티브 포토레지스트는 노광된 부분을 제외한 나머지 부분이 현상을 통해 제거되고, 노광된 부분은 단단하게 굳어진다. 이 때, 노광 불량 등과 같은 공정 상의 문제로 인해 네거티브 포토레지스트가 원하지 않는 형상으로 형성된 경우, 잘못 형성된 네거티브 포토레지스트를 기판으로부터 제거한 후, 새로운 네거티브 포토레지스트를 기판상에 도포하여 재현하여 네거티브 포토레지스트의 리페어(repair) 공정이 진행된다. 그런데, 이미 단단하게 굳어진 네거티브 포토레지스트를 분리하는 과정에서 기판에는 손상이 발생될 수 있고, 기판의 손상이 심한 경우, 기판 전체가 폐기 처리 될 수 밖에 없으며, 기판 상에 형성된 박막 트랜지스터 또한 함께 폐기 처리된다. 이로 인해 유기 발광 표시 장치의 제조 비용이 증가되고, 생산 수율이 저하될 수 있다.

[0011]

이에, 본 발명의 발명자는 네거티브 포토레지스트를 사용하지 않으면서 역테이퍼 형상을 갖는 구조물을 형성할 수 있는 방법에 대해 다양한 연구를 진행하였다. 이에 따라, 본 발명의 발명자는, 격벽을 형성하기 위한 별도의 공정 추가없이, 박막 트랜지스터 및 패시베이션층의 형성 과정에서 테이퍼 형상과 유사한 처마 형상의 보조 전극을 형성할 수 있는 방법에 대해 고민함으로써, 새로운 구조의 유기 발광 표시 장치 및 그 제조 방법을 발명하였다.

[0012]

이에, 본 발명이 해결하고자 하는 과제는 박막 트랜지스터의 게이트 전극과 동일한 물질로 이루어진 층, 박막 트랜지스터의 소스/드레인 전극과 동일한 물질로 이루어진 층 및 패시베이션층을 이용하여 처마 형상의 보조 전극을 구성함으로써, 전압 강하 현상에 의한 휘도 불균일 문제를 개선할 수 있는 유기 발광 표시 장치 및 그 제조 방법이다.

조 방법을 제공하는 것이다.

[0013] 본 발명이 해결하고자 하는 다른 과제는, 격벽을 형성하기 위한 별도의 공정 추가 없이 쳐마 형상의 보조 전극을 구성함으로써, 생산성이 향상된 유기 발광 표시 장치 및 그 제조 방법을 제공하는 것이다.

[0014] 본 발명의 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0015] 전술한 바와 같은 과제를 해결하기 위하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 박막 트랜지스터, 제1 보조 전극, 제2 보조 전극, 패시베이션층, 애노드, 유기 발광층 및 캐소드를 포함한다. 박막 트랜지스터는 기판 상에 배치되고, 게이트 전극, 액티브층, 소스 전극 및 드레인 전극을 포함한다. 제1 보조 전극은 게이트 전극과 이격되며, 컨택 영역에서 노출된 상면을 갖는다. 제2 보조 전극은 컨택 영역에서 제1 보조 전극의 상에 배치되고, 컨택 영역에서 노출된 측면을 갖는다. 패시베이션층은 박막 트랜지스터 및 제2 보조 전극의 상면을 덮으며, 컨택 영역에서 노출된 하면을 갖는다. 애노드는 패시베이션층 상에서 박막 트랜지스터와 전기적으로 연결된다. 유기 발광층은 애노드 상에 배치되고, 캐소드는 유기 발광층 상에 배치되고, 컨택 영역에서 노출된 제1 보조 전극의 상면 또는 제2 보조 전극의 측면과 접하는 것을 특징으로 한다. 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 컨택 영역에서 노출된 상면을 갖는 제1 보조 전극, 컨택 영역에서 노출된 측면을 갖는 제2 보조 전극 및 컨택 영역에서 노출된 하면을 갖는 패시베이션층을 포함하므로, 유기 발광 표시 장치의 캐소드는 격벽 없이 제1 보조 전극의 노출된 상면 또는 제2 보조 전극의 노출된 측면과 연결될 수 있다. 즉, 격벽을 별도로 형성할 필요가 없으므로, 보조 전극을 형성하는 공정이 단순화될 수 있고, 격벽을 형성하는 과정에서 발생되는 기판 불량이 감소될 수 있다.

[0016] 본 발명의 다른 특징에 따르면, 컨택 영역에서 제1 보조 전극의 측면은 제2 보조 전극의 노출된 측면보다 돌출된 것을 특징으로 한다.

[0017] 본 발명의 또 다른 특징에 따르면, 동일한 에체트에 대한 제1 보조 전극의 예칭 선택비는 제2 보조 전극의 예칭 선택비보다 작은 것을 특징으로 한다.

[0018] 본 발명의 또 다른 특징에 따르면, 상기 제1 보조 전극은 컨택 영역에서 노출된 상면을 갖는 하부층 및 컨택 영역에서 하부층의 내측으로 배치된 상부층을 포함하는 것을 특징으로 한다.

[0019] 본 발명의 또 다른 특징에 따르면, 제1 보조 전극의 하면으로부터 패시베이션층의 하면까지의 높이는 유기 발광층의 두께보다 큰 것을 특징으로 한다.

[0020] 본 발명의 또 다른 특징에 따르면, 제1 보조 전극은 게이트 전극과 동일한 물질로 이루어지며, 제2 보조 전극은 소스 전극 또는 드레인 전극과 동일한 물질로 이루어진 것을 특징으로 한다.

[0021] 본 발명의 또 다른 특징에 따르면, 기판의 외곽부에 배치되고, 캐소드 및 제1 보조 전극과 전기적으로 연결된 전압 공급 패드부를 더 포함하고, 캐소드, 제1 보조 전극 및 제2 보조 전극에는 동일한 전압이 인가되는 것을 특징으로 한다.

[0022] 본 발명의 또 다른 특징에 따르면, 제1 보조 전극은 기 설정된 방향으로 연장되고, 컨택 영역에서 제1 보조 전극의 일 외곽선으로부터 돌출된 확장부를 포함하며, 제2 보조 전극은 확장부의 내측에 배치되고, 제1 보조 전극의 확장부의 상면은 컨택 영역에서 노출된 것을 특징으로 한다.

[0023] 본 발명의 또 다른 특징에 따르면, 애노드는 반사층 및 반사층 상에 배치된 투명 전극을 포함하고, 캐소드는 금속 전극 및 금속 전극 상에 배치되고 TCO로 이루어진 투명 도전층을 포함하며, 캐소드의 투명 도전층은 컨택 영역에서 노출된 제1 보조 전극의 상면 또는 제2 보조 전극의 측면과 접촉하는 것을 특징으로 한다.

[0024] 전술한 바와 같은 과제를 해결하기 위하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법은 기판 상에 서로 분리된 게이트 전극 및 제1 보조 전극을 형성하는 단계, 게이트 전극을 덮으며 제1 보조 전극의 상면이 노출되도록 게이트 절연층을 형성하는 단계, 게이트 전극과 중첩하도록 게이트 절연층 상에 액티브층을 형성하는 단계, 제1 보조 전극의 상면과 접하는 제2 보조 전극 및 액티브층과 연결된 소스 전극 및 드레인 전극을 형성하는 단계, 소스 전극, 드레인 전극 및 제2 보조 전극의 상면을 덮도록 패시베이션층을 형성하는 단계, 컨택 영역에서 제2 보조 전극의 측면 및 제1 보조 전극의 상면이 각각 노출되도록 패시베이션층의 일부 및 제2 보조 전극의 일부를 제거하는 단계, 소스 전극 또는 드레인 전극과 전기적으로 연결되도록 애노드를 형성하는

단계, 애노드 상에 유기 발광층을 형성하는 단계 및 컨택 영역에서 노출된 제1 보조 전극의 상면 또는 제2 보조 전극의 측면과 접촉되도록 유기 발광층 상에 캐소드를 형성하는 단계를 포함하는 것을 특징으로 한다. 본 발명의 일 실시예에 따른 투명 유기 발광 표시 장치의 제조 방법은 제1 보조 전극을 게이트 전극과 함께 형성하고, 제2 보조 전극을 소스 전극 및 드레인 전극과 함께 형성하므로, 보조 전극을 형성하기 위한 공정이 단순화될 수 있다. 또한, 네거티브 포토레지스트를 사용하지 않고, 캐소드와 보조 전극을 서로 연결시킬 수 있으므로, 네거티브 포토레지스트가 원하지 않는 형상으로 형성된 경우, 이를 리페어하는 과정에서 발생될 수 있는 기판 불량이 감소될 수 있다. 이에, 유기 발광 표시 장치의 생산 수율이 향상될 수 있다.

[0025] 본 발명의 다른 특징에 따르면, 게이트 전극 및 제1 보조 전극을 형성하는 단계는 기판을 덮도록 제1 도전층을 형성하는 단계 및 제1 도전층을 패터닝함으로써, 서로 전기적으로 분리된 게이트 전극 및 제1 보조 전극을 형성하는 단계를 포함하는 것을 특징으로 한다.

[0026] 본 발명의 또 다른 특징에 따르면, 제2 보조 전극, 소스 전극 및 드레인 전극을 형성하는 단계는 액티브층 및 제1 보조 전극의 상면을 덮도록 제2 도전층을 형성하는 단계 및 제2 도전층을 패터닝함으로써, 서로 전기적으로 분리된 제2 보조 전극, 소스 전극 및 드레인 전극을 형성하는 단계를 포함하는 것을 특징으로 한다.

[0027] 본 발명의 또 다른 특징에 따르면, 패시베이션층의 일부 및 제2 보조 전극의 일부를 제거하는 단계는 컨택 영역에서 제2 보조 전극의 측면이 노출되도록 패시베이션층을 부분적으로 제거하는 단계 및 제1 보조 전극의 상면의 일부가 노출되도록 제2 보조 전극을 부분적으로 제거하는 단계를 포함하는 것을 특징으로 한다.

[0028] 본 발명의 또 다른 특징에 따르면, 캐소드를 형성하는 단계는 유기 발광층 상에 금속 전극을 형성하는 단계 및 금속 전극을 덮으며, 컨택 영역에서 노출된 제1 보조 전극의 상면 또는 제2 보조 전극의 측면과 접하도록 투명 도전층을 형성하는 단계를 포함하는 것을 특징으로 한다.

[0029] 기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

[0030] 본 발명은 처마 형상의 보조 전극을 형성하여 캐소드와 접촉시킴으로써, 전압 강하 현상에 의한 휘도 불균일 문제를 개선할 수 있는 효과가 있다.

[0031] 또한, 본 발명은 네거티브 포토레지스트를 사용하지 않으면서 격벽의 형상과 유사한 형상을 갖는 처마 형상의 보조 전극을 형성함으로써, 네거티브 포토레지스트를 사용함으로 인해 발생되는 유기 발광 표시 장치의 생산 수율 저하 문제 및 제조 비용 상승 문제가 개선되는 효과가 있다.

[0032] 또한, 본 발명은 보조 전극을 박막 트랜지스터 및 패시베이션층과 동일한 물질로 구성함으로써, 격벽을 형성하기 위한 별도의 재료나 별도의 공정이 필요 없으므로, 유기 발광 표시 장치의 제조 공정이 단순화되는 효과가 있다.

[0033] 본 발명에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

[0034] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 평면도이다.

도 2는 도 1의 II-II'에 대한 개략적인 단면도이다.

도 3은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 단면도이다.

도 4는 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 평면도이다.

도 5는 도 4의 V-V'에 대한 개략적인 단면도이다.

도 6은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 평면도이다.

도 7은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법을 설명하기 위한 순서도이다.

도 8a 내지 도 8e는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법을 설명하기 위한 개략적인 단면도들이다.

발명을 실시하기 위한 구체적인 내용

[0035]

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시 예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0036]

본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것으로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0037]

구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0038]

위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치 할 수도 있다.

[0039]

소자 또는 층이 다른 소자 또는 층 "위 (on)"로 지칭되는 것은 다른 소자 바로 위에 또는 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다.

[0040]

비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이를 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.

[0041]

명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

[0042]

도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 도시된 것이며, 본 발명이 도시된 구성의 크기 및 두께에 반드시 한정되는 것은 아니다.

[0043]

본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.

[0044]

이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다.

[0045]

도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 평면도이다. 도 2는 도 1의 II-II'에 대한 개략적인 단면도이다. 도 1 및 도 2를 참조하면, 유기 발광 표시 장치(100)는 기판(110), 박막 트랜지스터, 제1 보조 전극(141), 제2 보조 전극(142), 패시베이션층(182), 애노드(171), 유기 발광층(172) 및 캐소드(173)를 포함한다. 설명의 편의를 위해, 도 1에는 2개의 서브-화소를 개략적으로 도시하였고, 각각의 서브-화소를 2개의 박막 트랜지스터와 1개의 커패시터로 구성된 2T1C구조로 도시하였으나, 이에 반드시 한정되는 것은 아니며, 각 서브-화소는 3T1C 또는 4T2C 등 다양한 구조로 구성될 수 있다. 한편, 도 1에는 유기 발광 소자의 유기 발광층(172) 및 캐소드(173)가 각각 생략되어 있고, 각 배선들의 두께 및 형상은 개략적으로 도시되어 있다.

[0046]

본 발명의 일 실시예에 따른 유기 발광 표시 장치(100)는 유기 발광층(172)에서 발광된 빛이 기판(110)의 상면 방향으로 방출되는 탑 에미션 방식의 유기 발광 표시 장치(100)이다. 도 2를 참고하면, 탑 에미션의 유기 발광 표시 장치(100)는 애노드(171)에 반사층(171a)이 구비되고, 유기 발광층(172)에서 발광된 빛은 캐소드(173)를 투과하여 방출된다.

[0047]

기판(110)은 유기 발광 표시 장치(100)의 여러 구성 요소들을 지지하기 위한 구성 요소이며, 유리 기판 또는 플라스틱 기판일 수 있다.

[0048]

데이터 배선(130) 및 게이트 배선(120)은 기판(110) 상에서 서로 교차한다. 데이터 배선(130) 및 게이트 배선(120)이 교차하여 정의되는 영역은 화소 영역(pixel area) 또는 표시 영역(display area)으로 지칭될 수 있으

며, 데이터 배선(130) 및 게이트 배선(120)이 교차하여 정의되는 영역에 서브-화소가 배치된다. 도 1에는 제1 서브-화소 및 제2 서브-화소가 도시되어 있다. 비록, 도 1에는 직선 형상의 데이터 배선(130) 및 게이트 배선(120)이 도시되어 있지만, 게이트 배선(120) 및 데이터 배선(130)의 형상은 곡선 또는 지그재그 형상일 수 있다. 데이터 배선(130)은 각각의 서브-화소에 데이터 신호를 전달하며, 게이트 배선(120)은 각각의 서브-화소에 게이트 신호를 전달한다.

[0049] VDD 배선(160)은 데이터 배선(130) 및 게이트 배선(120)과 전기적으로 분리되며, 각각의 서브-화소에 VDD 전압을 제공한다.

[0050] 제1 서브-화소는 제1 스위칭 박막 트랜지스터(SWT1), 제1 구동 트랜지스터(DRT1), 제1 스토리지 커패시터(Cst1) 및 제1 유기 발광 소자(OLED1)을 포함하고, 제2 서브-화소는 제2 스위칭 박막 트랜지스터(SWT2), 제2 구동 트랜지스터(DRT2), 제2 스토리지 커패시터(Cst2) 및 제2 유기 발광 소자(OLED2)를 포함한다. 제1 서브-화소와 제2 서브-화소는 위치만 상이할 뿐 동일한 구성 요소를 포함하므로, 이하 제1 서브-화소를 기준으로 각 구성 요소를 설명하기로 한다.

[0051] 제1 스위칭 박막 트랜지스터(SWT1) 및 제1 구동 박막 트랜지스터(DRT1)는 각각 게이트 전극, 소스 전극 및 드레인 전극을 포함하며, P형 박막 트랜지스터 또는 N형 박막 트랜지스터일 수 있다. 도 1에는 P형 박막 트랜지스터를 도시하였으나, 반드시 이에 제한되는 것은 아니다. 또한, 도 2에서는 게이트 전극(151)이 액티브층(152) 하부에 배치된 인버티드 스탠더드(inverted staggered) 구조의 박막 트랜지스터가 도시되었으나, 박막 트랜지스터는 코플라나(coplanar) 구조로 형성될 수도 있다.

[0052] 제1 스위칭 박막 트랜지스터(SWT1)는 게이트 배선(120), 데이터 배선(130), 제1 스토리지 커패시터(Cst1) 및 제1 구동 박막 트랜지스터(DRT1)와 연결된다. 제1 구동 박막 트랜지스터(DRT1)는 VDD 배선(160), 제1 스토리지 커패시터(Cst1), 제1 스위칭 박막 트랜지스터(SWT1) 및 제1 유기 발광 소자(OLED1)의 애노드(171)와 연결된다. 제1 스토리지 커패시터(Cst1)는 제1 스위칭 박막 트랜지스터(SWT1), 제1 구동 박막 트랜지스터(DRT1) 및 VDD 배선(160)과 연결된다.

[0053] 도 2를 참조하면, 게이트 전극(151)은 기판(110) 상에 배치되고, 애노드(171) 하부에 배치된다. 게이트 전극(151)은 액티브층(152)과 중첩하며, 액티브층(152)에 채널을 형성하기 위한 전극으로 기능한다. 게이트 전극(151)은 도전성 물질로 이루어진 단층 구조 또는 복층 구조로 형성될 수 있다.

[0054] 게이트 절연층(181)은 게이트 전극(151) 상에 배치된다. 게이트 절연층(181)은 게이트 전극(151)과 액티브층(152) 사이를 절연시키기 위한 절연층으로, 실리콘 옥사이드(SiO_x), 실리콘 나이트라이드(SiN_x) 또는 이들의 복층으로 구성될 수 있으나, 이에 제한되지 않고, 다양한 물질로 구성될 수 있다.

[0055] 액티브층(152)은 게이트 절연층(181) 상에 배치되고, 게이트 전극(151)과 중첩한다. 액티브층(152)은 채널이 형성되는 채널 영역, 소스 전극(153)과 연결되는 소스 영역 및 드레인 전극(154)과 연결되는 드레인 영역을 포함할 수 있다.

[0056] 소스 전극(153) 및 드레인 전극(154)은 액티브층(152) 상에 배치되며, 액티브층(152)과 전기적으로 연결된다. 예를 들어, 소스 전극(153) 및 드레인 전극(154)은 액티브층(152)의 소스 영역 및 드레인 영역과 직접 접촉함으로써 연결될 수 있다. 몇몇 실시예에서, 소스 전극(153) 및 드레인 전극(154)과 액티브층(152) 사이에 추가적인 접촉 부재가 배치될 수 있고, 소스 전극(153) 및 드레인 전극(154)은 각각 접촉 부재를 통해 액티브층(152)의 소스 영역 및 드레인 영역과 연결될 수 있다. 소스 전극(153) 및 드레인 전극(154)은 각각 도전성 물질로 이루어진 단층 구조 또는 복층 구조로 형성될 수 있다.

[0057] 도 1 및 도 2를 참고하면, 제1 보조 전극(141)은 게이트 배선(120), 데이터 배선(130) 및 VDD 배선(160)과 각각 전기적으로 분리된다. 제1 보조 전극(141)은 컨택 영역(C/A)에서 캐소드(173)와 전기적으로 연결되고, 캐소드(173)의 저항에 의해 발생하는 전압 강하 현상을 최소화하기 위해 도전성 물질로 이루어진다. 제1 보조 전극(141)의 저항은 제1 보조 전극(141)의 폭, 길이, 두께 및 물질의 종류 등으로부터 계산될 수 있다.

[0058] 도면에 도시되진 않았으나, 제1 보조 전극(141)은 기판(110)의 외곽부에 배치된 전압 공급 패드부와 전기적으로 연결되며, 보조 배선으로 지칭될 수도 있다. 제1 보조 전극(141)은 전압 공급 패드부를 통해 VSS 전압을 공급받으며, VSS 전압은 그라운드 또는 음의 전압일 수 있다. 또한, 전압 공급 패드부는 캐소드(173)와도 전기적으로 연결되며, 캐소드(173)와 제1 보조 전극(141)에는 동일한 VSS 전압이 인가될 수 있다.

[0059] 제1 보조 전극(141)은 전기적으로 연결된 캐소드(173)의 저항을 낮출 수 있다. 낮아진 캐소드(173)의 저항은 대

면적 표시 장치에서 애노드(171)와 캐소드(173) 사이의 전위차가 감소하는 현상인 전압 강하 현상을 완화시킬 수 있다. 제1 보조 전극(141)은 대면적 표시 장치의 전압 강하 현상을 개선할 수 있도록 유기 발광 표시 장치의 크기에 적합한 폭과 두께로 형성될 수 있다.

[0060] 도 2를 참조하면, 제1 보조 전극(141)은 제1 구동 박막 트랜지스터(DRT1)의 게이트 전극(151) 및 제2 구동 박막 트랜지스터(DRT2)의 게이트 전극과 동일 평면에 배치되며, 게이트 전극(151)과 분리된다. 제1 보조 전극(141) 및 게이트 전극(151)은 동일한 물질로 이루어질 수 있다. 예를 들어, 제1 보조 전극(141) 및 게이트 전극(151)은 크롬(Cr), 티타늄(Ti), 몰리브덴 티타늄 합금(MoTi) 등과 같은 금속으로 이루어질 수 있으며, 인듐 주석 산화물(ITO), 인듐 아연 산화물(IZO), 인듐 주석 아연 산화물(ITZO), 아연 산화물(Zinc Oxide) 및 주석 산화물(Tin Oxide) 등과 같은 투명 도전성 산화물(transparent conductive oxide: TCO)로 이루어질 수 있다.

[0061] 컨택 영역(C/A)에서 제1 보조 전극(141) 상에 제2 보조 전극(142)이 배치된다. 도 1에 도시된 바와 같이, 컨택 영역(C/A)은 제1 서브-화소의 화소 영역과 제2 서브-화소의 화소 영역 사이에 배치될 수 있다.

[0062] 제2 보조 전극(142)은 소스 전극(153) 또는 드레인 전극(154)과 전기적으로 분리되며, 소스 전극(153) 또는 드레인 전극(154)과 동일한 물질로 이루어질 수 있다. 예를 들어, 제2 보조 전극(142)은 구리(Cu) 또는 알루미늄(Al)으로 이루어질 수 있다.

[0063] 제2 보조 전극(142)은 컨택 영역(C/A)에서 제1 보조 전극(141)의 내측으로 배치된다. 즉, 도 2에 도시된 바와 같이, 제1 보조 전극(141)의 측면은 제2 보조 전극(142)의 측면보다 돌출된다. 따라서, 컨택 영역(C/A)에서 제1 보조 전극(141)의 일부 상면은 노출된다.

[0064] 제1 보조 전극(141)의 에칭 선택비는 동일한 에칠헥실에 대하여 제2 보조 전극(142)의 에칭 선택비보다 작을 수 있다. 보다 구체적으로, 제2 보조 전극(142)의 측면을 에칭하기 위한 에칠헥실에 대하여, 제2 보조 전극(142)의 에칭 선택비가 제1 보조 전극(141)의 에칭 선택비보다 크게 구성되면, 제2 보조 전극(142)은 제1 보조 전극(141)보다 빠르게 에칭될 수 있다. 이에 따라, 제2 보조 전극(142)의 측면은 제1 보조 전극(141)의 측면보다 내측에 형성될 수 있다. 예를 들어, 제1 보조 전극(141)이 몰리브덴 티타늄 합금(MoTi)로 이루어지고, 제2 보조 전극(142)이 구리(Cu)로 이루어진 경우, 구리를 에칭하기 위한 에칠헥실에 대해 제2 보조 전극(142)은 제1 보조 전극(141)보다 빠르게 에칭될 수 있다.

[0065] 패시베이션층(182)은 제1 구동 박막 트랜지스터(DRT1), 제2 구동 박막 트랜지스터(DRT2), 제1 보조 전극(141), 제2 보조 전극(142) 및 데이터 배선(130)을 덮는다. 패시베이션층(182)은 제1 구동 박막 트랜지스터(DRT1)의 드레인 전극(154) 및 제2 구동 박막 트랜지스터(DRT2)의 드레인 전극을 노출하는 컨택홀을 갖는다. 또한, 패시베이션층(182)은 컨택 영역(C/A)에서 제2 보조 전극(142)의 측면 및 제1 보조 전극(141)의 상면을 노출하는 개구부를 갖는다. 몇몇 실시예에서, 패시베이션층(182)의 개구부를 통해 제1 보조 전극(141)의 측면 및 기판(110)의 일부 상면이 노출될 수도 있다.

[0066] 패시베이션층(182)은 컨택 영역(C/A)에서 노출된 하면을 갖는다. 패시베이션층(182)의 측면은 제2 보조 전극(142)의 측면으로부터 돌출되고, 컨택 영역(C/A)에서 패시베이션층(182)의 하면은 노출된다. 도 2에 도시된 바와 같이, 컨택 영역(C/A)에서 패시베이션층(182)의 형상은 마치 제2 보조 전극(142)을 덮는 지붕 형상이다. 즉, 제2 보조 전극(142)의 측면으로부터 돌출된 패시베이션층(182)의 측면 및 하면 부분은 지붕의 처마(eaves) 형상과 같다. 설명의 편의를 위해, 도 2에 도시된 컨택 영역(C/A)에서 제1 보조 전극(141), 제2 보조 전극(142) 및 패시베이션층(182)이 이루는 구조를 처마 구조 또는 처마 형상으로 정의한다.

[0067] 처마 구조의 높이 즉, 제1 보조 전극(141)의 하면으로부터 패시베이션층(182)의 노출된 하면까지의 높이, 또는 제1 보조 전극(141)의 높이와 제2 보조 전극(142)의 높이의 합은 유기 발광층(172)의 두께보다 크다. 예를 들어, 제1 보조 전극(141)의 하면으로부터 패시베이션층(182)의 하면까지의 높이는 약 4000 Å 이상일 수 있다. 이 경우, 처마 구조의 높이가 유기 발광층(172)의 두께보다 크므로 캐소드(173)와 제1 보조 전극(141) 또는 캐소드(173)와 제2 보조 전극(142)이 서로 연결되기 위한 물리적 공간이 확보된다.

[0068] 평탄화층(183)은 패시베이션층(182) 상에 배치된다. 평탄화층(183)은 하부에 위치한 박막 트랜지스터 및 스토리지 커페시터를 보호함과 동시에, 박막 트랜지스터 상부에 다른 엘리먼트가 형성 또는 배치되기 용이하게 하도록 박막 트랜지스터 상부의 표면을 평탄화한다. 예를 들어, 도 2에 도시된 바와 같이, 평탄화층(183)은 제1 구동 박막 트랜지스터(DRT1) 및 제2 구동 박막 트랜지스터(DRT2)를 덮도록 패시베이션층(182) 상에 배치되고, 패시베이션층(182)의 상면을 평탄화한다. 평탄화층(183)은 애노드(171), 유기 발광층(172) 및 캐소드(173)를 포함하는 제1 유기 발광 소자(OLED1) 및 제2 유기 발광소자(OLED2)의 형성을 위해 패시베이션층(182) 상부의 표면을 평탄화한다.

화할 수 있을 만큼 두꺼운 두께를 갖는다. 평탄화층(183)은 유기 절연물로 이루어질 수 있다. 또한, 평탄화층(183)은 제1 구동 박막 트랜지스터(DRT1)의 드레인 전극(154) 및 제2 구동 박막 트랜지스터의 드레인 전극을 노출시키는 컨택홀을 갖는다. 또한, 평탄화층(183)은 컨택 영역(C/A)에 대응하는 개구부를 갖는다. 평탄화층(183)의 개구부에 대응하도록 패시베이션층(182)의 측면 및 하면이 각각 노출되고, 패시베이션층(182)의 하부에서 제1 보조 전극(141)의 상면 및 제2 보조 전극(142)의 측면이 각각 노출된다.

[0069] 도 1에 도시된 바와 같이, 애노드(171)는 각각의 서브-화소에서 서로 분리된다. 도 2에 도시된 바와 같이, 제1 서브-화소에서 애노드(171)는 평탄화층(183)의 컨택홀 및 패시베이션층(182)의 컨택홀을 통해 제1 구동 박막 트랜지스터(DRT1)와 전기적으로 연결되며, 제2 서브-화소에서 애노드는 패시베이션층(183)의 컨택홀 및 패시베이션층(182)의 컨택홀을 통해 제2 구동 박막 트랜지스터(DRT2)와 전기적으로 연결된다. 제1 서브-화소의 애노드(171)와 제2 서브-화소의 애노드는 동일하므로, 제1 서브-화소의 애노드(171)를 기준으로 설명한다.

[0070] 애노드(171)는 반사층(171a) 및 투명 전극(171b)을 포함한다. 반사층(171a)은 유기 발광층(172)에서 발광된 빛을 상부로 반사시킨다. 반사층(171)은 반사율이 우수한 은(Ag), 니켈(Ni), 금(Au), 백금(Pt), 알루미늄, 구리, 몰리브덴/알루미늄네오듐(Mo/AlNd)으로 이루어질 수 있다. 투명 전극(171b)은 유기 발광층(173)에 정공(hole)을 제공한다. 투명 전극(171b)은 정공을 용이하게 제공하기 위해 일함수가 높은 물질로 이루어질 수 있으며, 예를 들어, ITO, IZO, ITZO, 아연 산화물 및 주석 산화물 등과 같은 TCO(transparent conductive oxide)로 이루어질 수 있다.

[0071] 뱅크(184)는 평탄화층(183) 상에 배치되고, 화소 영역 및 컨택 영역(C/A)에 대응하는 개구부를 갖는다. 즉, 뱅크(184)는 제1 서브-화소의 애노드(171) 및 제2 서브-화소의 애노드의 주변을 각각 둘러싸며, 화소 영역에 대응하는 개구부에 의해 애노드(171)의 상면이 노출된다. 또한, 뱅크(184)는 컨택 영역(C/A)의 주변을 둘러싸며, 컨택 영역(C/A)에 대응하는 개구부를 갖는다. 컨택 영역(C/A)에 대응하는 뱅크(184)의 개구부에 의해 처마 구조가 노출된다.

[0072] 뱅크(184)는 유기 절연물로 이루어질 수 있고, 뱅크(184)의 형상은 테이퍼 형상일 수 있다. 뱅크(184)는 포토레지스트로 이루어질 수 있다. 뱅크(184)는 인접하는 제1 서브-화소와 제2 서브-화소를 서로 구분하고, 인접하는 제1 서브-화소의 화소 영역과 제2 서브-화소의 화소 영역을 서로 구분할 수 있는 두께를 갖는다.

[0073] 유기 발광층(172)은 애노드(171) 및 뱅크(184) 상에 배치된다. 유기 발광층(172)은 화소 영역에서 애노드(171)로부터 전달받은 정공 및 캐소드(173)로부터 전달받은 전자(electron)에 기초하여, 적색, 녹색, 청색 또는 백색 광을 발광한다.

[0074] 한편, 컨택 영역(C/A)에서 유기 발광층(172)은 노출된 평탄화층(183)의 측면을 덮는다. 또한, 유기 발광층(172)은 도 2에 도시된 바와 같이, 컨택 영역(C/A)에서 노출된 게이트 절연층(181) 및 기판(110)의 일부 상면을 덮는다. 그러나, 유기 발광층(172)은 컨택 영역(C/A)에서 제1 보조 전극(141)의 노출된 상면 및 제2 보조 전극(142)의 노출된 측면을 덮지 않는다.

[0075] 유기 발광층(172)은 애노드(171), 뱅크(184) 및 평탄화층(183)을 모두 덮도록 기판(110) 전면에 유기 발광 물질을 증착하는 방식으로 형성될 수 있다. 일반적으로, 유기 발광 물질은 단차 피복성이 낮은 물질로 구성된다. 유기 발광 물질의 단차 피복성에 기인하여, 컨택 영역(C/A)에서 제1 보조 전극(141)의 노출된 상면 및 제2 보조 전극(142)의 노출된 측면에는 유기 발광 물질이 증착되지 않는다. 즉, 패시베이션층(182)과 제2 보조 전극(142) 및 제1 보조 전극(141)이 이루는 처마 구조에 의해 제1 보조 전극(141)의 상면 상에는 그늘이 발생되고, 유기 발광 물질의 낮은 단차 피복성 때문에, 유기 발광 물질은 그늘 영역에 증착되지 못한다. 이는 눈이 내리는 날 지붕의 처마 밑에는 눈이 쌓이지 않는 것과 동일한 원리로 이해될 수 있다. 따라서, 패시베이션층(183)의 노출된 하면과 제1 보조 전극(141)의 노출된 상면 사이에서 캐소드(173)와 제1 보조 전극(141)의 노출된 상면 또는 제2 보조 전극(142)의 노출된 측면의 접촉을 위한 물리적 공간이 확보될 수 있다.

[0076] 몇몇 실시예에서, 유기 발광 물질의 낮은 단차 피복성에도 불구하고, 제1 보조 전극(141)의 노출된 상면이 유기 발광층(172)에 의해 덮힐 수 있다. 그러나, 상술한 바와 같이, 패시베이션층(182)의 노출된 하면으로부터 제1 보조 전극(141)의 하면까지의 높이는 유기 발광층(172)의 두께보다 높으므로, 제1 보조 전극(141)의 노출된 상면이 유기 발광층(172)에 의해 덮히더라도, 제2 보조 전극(142)의 측면의 적어도 일부는 여전히 노출될 수 있다. 이에, 캐소드(173)는 제2 보조 전극(142)의 노출된 측면과 접촉될 수 있다.

[0077] 캐소드(173)는 유기 발광층(172) 상에 배치된다. 캐소드(173)는 유기 발광층(172)에 전자(electron)를 공급해야 하기 때문에 캐소드(173)는 일함수가 낮은 물질로 이루어질 수 있다. 예를 들어, 캐소드(173)는 은(Ag), 티타늄

(Ti), 알루미늄(Al), 몰리브덴(Mo) 또는 은(Ag)과 마그네슘(Mg)의 합금 등과 같은 금속 물질로 이루어질 수 있다. 앞서 언급하였듯이, 탑 에미션 방식의 유기 발광 표시 장치에서 캐소드(173)는 유기 발광 소자(172)에서 발광된 빛을 투과할 수 있어야 하므로, 캐소드(173)의 금속 전극은 광을 투과할 수 있는 얇은 두께를 갖는다. 예를 들어, 캐소드(173)는 수백 Å 이하의 두께, 예를 들어, 200Å 이하의 두께로 형성된다.

[0078] 캐소드(173)는 제1 보조 전극(141) 또는 제2 보조 전극(142)과의 원활한 접촉을 위하여 금속 전극 상에 투명 도전층을 더 형성할 수 있다. 예를 들어, 캐소드(173)의 금속 전극의 두께가 너무 얕은 경우, 캐소드(173)의 금속 전극이 유기 발광층(172) 상에 증착되는 과정에서 처마 구조를 따라 이어져서 형성되지 못하고, 유기 발광층(172)처럼 분리되는 문제가 발생될 수 있다. 이러한 문제를 해결하기 위하여, 금속 전극 상에 단차 피복성이 높은 물질로 이루어진 투명 도전층을 더 배치하게 되면, 금속 전극의 일부가 처마 구조에서 분리되더라도 투명 도전층을 통해 제1 보조 전극(141) 또는 제2 보조 전극(142)과 연결될 수 있고, 보다 안정적으로 캐소드(173)와 보조 전극들(141, 142)이 접촉될 수 있다.

[0079] 캐소드(173)의 투명 도전층은 예를 들어, TCO(transparent conductive oxide)로 이루어질 수 있으며, 약 1000 Å 이상의 두께를 가질 수 있다.

[0080] 비록, 도 1 및 도 2에는 제1 서브-화소와 제2 서브-화소 사이에 배치된 1개의 컨택 영역(C/A)을 도시하였지만, 유기 발광 표시 장치(100)는 복수의 컨택 영역(C/A)을 포함할 수 있으며, 캐소드(173)는 복수의 지점에서 제1 보조 전극(141) 또는 제2 보조 전극(142)과 연결될 수 있다.

[0081] 앞서 언급하였듯이, 캐소드(173)는 매우 얕은 두께의 금속 전극으로 구성되므로, 기판(110)의 외곽부에 배치된 전압 공급 패드부로부터 캐소드(173)가 멀어질수록 캐소드(173)의 저항은 커지게 된다. 즉, 전압 공급 패드부에 인접하는 서브-화소의 캐소드에 인가되는 전압과 전압 공급 패드부로부터 멀리 이격된 서브-화소의 캐소드에 인가되는 전압은 서로 다를 수 있다. 따라서, 애노드(171)에 인가되는 전압과 캐소드(173)에 인가되는 전압의 전위차는 전압 공급 패드부로부터 멀어질수록 감소되므로, 전압 강하 현상에 의한 휘도 불균일 문제가 발생될 수 있다.

[0082] 그러나, 본 발명의 일 실시예에서는, 캐소드(173)가 전압 공급 패드부로부터 전압을 공급받을 뿐만 아니라, 보조 전극을 통해서도 동일한 전압을 공급받을 수 있다. 즉, 캐소드(173)가 전압 공급 패드부로부터 멀어지더라도 보조 전극을 통해 동일한 전압을 지속적으로 공급받을 수 있으므로, 애노드(171)에 인가되는 전압과 캐소드(173)에 인가되는 전압의 전위차는 일정하게 유지될 수 있다. 따라서, 유기 발광 표시 장치(100)의 서브-화소들은 전압 공급 패드부의 위치와 상관 없이, 균일한 휘도로 발광할 수 있고, 전압 강하로 인한 유기 발광 표시 장치(100)의 휘도 불균일 현상은 개선될 수 있다.

[0083] 또한, 캐소드(173)와 보조 전극은 역테이퍼 형상의 격벽 구조물 없이, 패시베이션층(182), 제2 보조 전극(142) 및 제1 보조 전극(141)으로 구성된 처마 구조를 통해 컨택 영역(C/A)에서 서로 연결된다. 따라서, 격벽 구조물을 별도로 형성할 필요가 없으므로, 격벽 구조물을 형성함으로 인해 발생될 수 있는 유기 발광 표시 장치(100)의 생산 수율 저하 문제 및 유기 발광 표시 장치(100)의 제조 비용 증가 문제를 개선할 수 있다.

[0084] 도 3은 본 발명의 다른 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 단면도이다. 도 3에 도시된 유기 발광 표시 장치(300)는 제1 보조 전극(341)이 하부층(341a) 및 상부층(341b)으로 구성되고, 게이트 전극(351)이 하부층(351a) 및 상부층(351b)로 구성되며, 제1 구동 박막 트랜지스터(DRT1) 및 제2 구동 박막 트랜지스터(DRT2)가 코플라나 구조인 것을 제외하고는 도 1 및 도 2에 도시된 유기 발광 표시 장치(100)와 동일하므로, 이에 대한 중복 설명은 생략한다.

[0085] 도 3을 참조하면, 제1 구동 박막 트랜지스터(DRT1) 및 제2 구동 박막 트랜지스터(DRT2)는 게이트 전극(351)이 액티브층(352) 상부에 배치되는 코플라나 구조의 박막 트랜지스터이다. 즉, 제1 구동 박막 트랜지스터(DRT1)에서 기판(110) 상에 액티브층(352)이 배치되고, 액티브층(352)을 덮도록 게이트 절연층(181)이 배치되며, 게이트 절연층(181) 상에 액티브층(352)과 중첩되도록 게이트 전극(351)이 배치될 수 있다. 게이트 절연층(181)에는 액티브층(352)의 소스 영역 및 드레인 영역을 노출하는 컨택홀이 구비될 수 있다.

[0086] 게이트 전극(351)은 하부층(351a) 및 상부층(351b)을 포함한다. 하부층(351a)과 상부층(351b)은 각각 도전성 물질로 이루어질 수 있으며, 상부층(351b)과 하부층(351a)은 서로 상이한 도전성 물질로 이루어질 수 있다. 예를 들어, 게이트 전극(351)의 하부층(351a)은 몰리브덴 티타늄(Mo-Ti) 합금, 티타늄(Ti), 크롬(Cr) 등과 같은 금속으로 이루어지거나, ITO, IZO, ITZO 등과 같은 TCO(transparent conductive oxide)로 이루어 질 수 있으며, 상부층(351b)은 구리, 알루미늄 등과 같은 금속으로 이루어질 수 있다.

- [0087] 게이트 전극(351)을 덮도록 충간 절연층(385)이 배치된다. 예를 들어, 충간 절연층(385)은 게이트 전극(351) 및 게이트 절연층(181)을 모두 덮을 수 있다. 충간 절연층(385)은 게이트 절연층(181)과 동일하게 실리콘 옥사이드 (SiO_x), 실리콘 나이트라이드(SiN_x) 또는 이들의 복층으로 형성될 수 있으나, 이에 제한되지 않고, 다양한 물질로 이루어질 수 있다. 충간 절연층(385)은 액티브층(352)의 소스 영역 및 드레인 영역을 노출하는 컨택홀을 갖는다.
- [0088] 소스 전극(353) 및 드레인 전극(354)은 액티브층(352)의 소스 영역 및 드레인 영역에 각각 연결된다. 예를 들어, 소스 전극(353) 및 드레인 전극(354)은 충간 절연층(385)의 컨택홀 및 게이트 절연층(181)의 컨택홀을 통해 액티브층(352)의 소스 영역 및 드레인 영역과 각각 연결된다.
- [0089] 제1 보조 전극(341)은 게이트 전극(351)과 동일한 물질로 이루어질 수 있으며, 게이트 전극(351)과 동일하게 하부층(341a) 및 상부층(341b)으로 구성될 수 있다. 제1 보조 전극(341)의 하부층(341a)은 게이트 전극(351)의 하부층(351a)과 동일한 도전성 물질로 이루어질 수 있으며, 제1 보조 전극(341)의 상부층(341b)은 게이트 전극(351)의 상부층(351b)과 동일한 도전성 물질로 이루어질 수 있다.
- [0090] 제1 보조 전극(341)의 하부층(341a)의 상면은 컨택 영역(C/A)에서 노출된다. 또한, 제1 보조 전극(341)의 상부층(341b)의 측면은 컨택 영역(C/A)에서 노출된다. 즉, 도 3에 도시된 바와 같이, 제1 보조 전극(341)의 하부층(341a)의 측면은 제1 보조 전극(341)의 상부층(341b)의 측면으로부터 돌출된다. 또한, 제2 보조 전극(342)의 측면은 컨택 영역(C/A)에서 노출된다. 도 3에 도시된 바와 같이, 제1 보조 전극(341)의 상부층(341b)의 노출된 측면은 제2 보조 전극(142)의 노출된 측면과 연결된다. 그러나, 제1 보조 전극(341)의 상부층(341b)의 노출된 측면과 제2 보조 전극(142)의 노출된 측면이 반드시 연결되어야 하는 것은 아니며, 제1 보조 전극(341)의 상부층(341b)의 노출된 측면은 제2 보조 전극(142)의 노출된 측면보다 돌출되거나, 내측으로 함몰될 수 있다.
- [0091] 제1 보조 전극(341)의 상부층(341b)은 하부층(341a)에 비해 높은 에칭 선택비를 갖는다. 예를 들어, 동일한 에체트에 대해서 제1 보조 전극(341)의 상부층(341b)의 에칭 선택비는 하부층(341a)의 에칭 선택비보다 높다. 예를 들어, 제2 보조 전극(142) 및 제1 보조 전극(341)의 상부층(341b)은 구리로 이루어지고, 하부층(341a)은 몰리브덴 티타늄 합금으로 이루어질 수 있다. 구리는 몰리브덴 티타늄 합금에 비해 에칭 선택비가 높으므로, 제1 보조 전극(341)의 상부층(341b)은 하부층(341a)에 비해 빠르게 에칭될 수 있다.
- [0092] 도 3에 도시된 바와 같이, 캐소드(173)는 컨택 영역(C/A)에서 제1 보조 전극(341) 하부층(341a)의 노출된 상면, 제1 보조 전극(341) 상부층(341b)의 노출된 측면 또는 제2 보조 전극(142)의 노출된 측면과 연결된다.
- [0093] 컨택 영역(C/A)에서 제1 보조 전극(341)의 하부층(341a)의 하면으로부터 패시베이션층(182)의 하면까지의 높이, 즉, 제1 보조 전극(341)의 두께와 제2 보조 전극(342)의 두께의 합은 유기 발광층(172)의 두께보다 크다. 이에, 유기 발광층(172)이 컨택 영역(C/A)에서 노출된 제1 보조 전극(341) 하부층(341a)의 상면을 덮더라도 캐소드(173)는 여전히 노출된 제1 보조 전극(341) 상부층(341b)의 측면 또는 제2 보조 전극(142)의 노출된 측면과 연결될 수 있다.
- [0094] 이에, 캐소드(173)의 전체적인 저항은 감소될 수 있고, 캐소드(173)의 저항에 의해 발생하는 전압 강하 현상은 감소될 수 있다.
- [0095] 본 발명의 다른 실시예에 따른 유기 발광 표시 장치(300)는 도 3에 도시된 바와 같이, 상부층(341b)과 하부층(341a)으로 구성된 다층 구조의 제1 보조 전극(341)을 포함할 수 있다. 이 경우, 처마 구조의 높이 즉, 제1 보조 전극(341)의 하부층(341a)의 하면으로부터 패시베이션층(182)의 하면까지의 높이가 추가로 확보될 수 있다. 즉, 컨택 영역(C/A)에서 제1 보조 전극(341)의 상부층(341b)의 상면은 노출되지 않으며 제1 보조 전극(341)의 하부층(341a)의 상면이 노출된다. 따라서, 캐소드(173)가 접촉할 수 있는 물리적 공간이 더욱 확보될 수 있으며, 캐소드(173)는 제1 보조 전극(341) 또는 제2 보조 전극(342)과 안정적으로 연결될 수 있다.
- [0096] 도 4는 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 평면도이다. 도 5는 도 4의 V-V'에 대한 개략적인 단면도이다. 도 4 및 도 5에 도시된 유기 발광 표시 장치(400)는 컨택 영역(C/A)에서 패시베이션층(482), 제2 보조 전극(442) 및 제1 보조 전극(441)의 형상이 상이할 뿐 도 1 및 도 2에 도시된 유기 발광 표시 장치(100)와 실질적으로 동일하므로, 중복 설명은 생략한다. 도 5에는 설명의 편의를 위해 컨택 영역(C/A)의 단면이 부분적으로 도시되어 있다.
- [0097] 도 4를 참조하면, 제1 보조 전극(441)은 기 설정된 방향으로 연장될 수 있다. 예를 들어, 도 4에 도시된 바와 같이, 제1 보조 전극(441)은 게이트 배선(120)과 평행한 방향으로 연장될 수 있다. 그러나, 이에 한정되는 것은

아니며, 제1 보조 전극(441)은 게이트 배선(120)과 상이한 방향으로 연장될 수 있다. 몇몇 실시예에서, 제1 보조 전극(441)은 메쉬(mesh) 패턴으로 배치될 수 있다. 이 경우, 메쉬 패턴으로 촘촘하게 배치된 제1 보조 전극(441)을 통해 각 서브-화소의 캐소드(173)에는 동일한 전압이 제공될 수 있으므로, 전압 강하에 의한 휘도 불균일 현상은 현저하게 감소될 수 있다.

[0098] 컨택 영역(C/A)은 제1 보조 전극(441) 양단을 각각 노출시킨다. 예를 들어, 도 4에 도시된 바와 같이, 컨택 영역(C/A)과 중첩하는 제1 보조 전극(441)의 양단이 노출된다. 비록 도 4에 도시된 컨택 영역(C/A)은 사각형의 형상을 갖지만, 컨택 영역(C/A)은 사각형을 제외한 다각형, 원형 또는 타원형의 형상을 가질 수 있다.

[0099] 도 5를 참조하면, 제2 보조 전극(442)은 제1 보조 전극(441)의 내측에 배치된다. 즉, 제1 보조 전극(441) 양단의 상면은 모두 노출된다. 패시베이션층(482)은 제2 보조 전극(442) 상에 배치되고, 제2 보조 전극(442)의 노출된 측면으로부터 돌출된 측면을 갖는다. 이에, 패시베이션층(482)의 하면은 컨택 영역(C/A)에서 노출된다. 예를 들어, 도 5에 도시된 바와 같이, 패시베이션층(482)의 하면은 제1 보조 전극(441)의 노출된 상면에 대응하도록 노출된다. 따라서, 패시베이션층(482)에 의해 제1 보조 전극(441) 상면에 그늘이 발생된다. 패시베이션층(482) 상에는 평탄화층(483)이 배치된다. 즉, 컨택 영역(C/A)에서 평탄화층(483)은 컨택 영역(C/A)을 제외한 다른 부분의 평탄화층과 격리되어 아일랜드(island) 형태로 배치될 수 있다.

[0100] 유기 발광층(172)은 컨택 영역(C/A)에서 노출된 제1 보조 전극(441)의 상면 및 제2 보조 전극(442)의 측면은 덮지 못한다. 반면, 캐소드(173)는 컨택 영역(C/A)에서 노출된 제1 보조 전극(441)의 상면 및 제2 보조 전극(442)의 측면을 덮으며, 패시베이션층(482)의 측면, 평탄화층(483)의 측면 및 상면까지 이어지도록 형성될 수 있다.

[0101] 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치(400)는 컨택 영역(C/A)에서 양단이 노출된 제1 보조 전극(441)을 포함하므로, 캐소드(173)는 컨택 영역(C/A)에서 노출된 제1 보조 전극(441) 양단의 상면, 제2 보조 전극(442) 양단의 측면과 각각 접촉될 수 있다. 이에, 캐소드(173)는 보다 안정적으로 제1 보조 전극(441)과 전기적으로 연결될 수 있으며, 캐소드(173)에는 안정적으로 VSS 전압이 제공될 수 있다. 이에, 전압 강하 현상은 더욱 감소될 수 있다.

[0102] 도 6은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 개략적인 평면도이다. 도 6에 도시된 유기 발광 표시 장치(600)는 컨택 영역(C/A)에서 제1 보조 전극(641)의 일 외곽선으로부터 돌출된 확장부(643)를 더 포함하는 것을 제외하고는 도 1에 도시된 유기 발광 표시 장치(100)와 동일하므로, 이에 대한 중복 설명은 생략한다.

[0103] 도 6을 참조하면, 제1 보조 전극(641)은 기 설정된 방향으로 연장되고, 확장부(643)는 컨택 영역(C/A)에서 제1 보조 전극(641)의 일 외곽선으로부터 돌출되도록 형성된다. 비록, 도 6에는 확장부(643)의 형상이 사각형으로 도시되어 있지만, 확장부(643)는 반원형 또는 사각형을 제외한 다각형으로 형성될 수 있다. 제2 보조 전극(642)은 확장부(643) 상에 배치되고, 확장부(643)의 내측에 배치된다. 확장부(643)의 일부 상면은 컨택 영역(C/A)에서 노출된다. 패시베이션층은 제2 보조 전극(642)을 덮으며, 컨택 영역(C/A)에서 확장부(643)와 중첩한다. 이에, 제1 보조 전극(641)의 노출된 상면에 대응하는 패시베이션층의 하면이 컨택 영역(C/A)에서 노출될 수 있다.

[0104] 유기 발광층은 컨택 영역(C/A)에서 노출된 확장부(643)의 상면 또는 제2 보조 전극(642)의 측면을 덮지 못하지만, 캐소드는 컨택 영역(C/A)에서 노출된 확장부(643)의 상면 또는 제2 보조 전극(642)의 측면에 접할 수 있다.

[0105] 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치(600)는 컨택 영역(C/A)에서 제1 보조 전극(641)으로부터 돌출된 확장부(643)를 포함한다. 도 6에 도시된 바와 같이, 확장부(643)의 형상이 사각형이 경우, 캐소드는 확장부(643)의 삼면에서 노출된 상면과 모두 접할 수 있다. 따라서, 캐소드와 보조 전극이 안정적으로 연결되고, 캐소드는 보조 전극을 통해 VSS 전압을 안정적으로 제공받을 수 있다.

[0106] 도 7은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법을 설명하기 위한 순서도이다. 도 8a 내지 도 8e는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법을 설명하기 위한 개략적인 단면도들이다. 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법에 의해 제조된 유기 발광 표시 장치는 도 1에 도시된 유기 발광 표시 장치(100)와 실질적으로 동일하므로, 중복 설명은 생략한다.

[0107] 도 7을 참조하면, 먼저, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법은 기판 상에 서로 분리된 게이트 전극 및 제1 보조 전극을 형성(S710)한다.

[0108] 도 8a를 참조하면, 기판(110)을 덮도록 제1 도전층이 형성된다. 제1 도전층은 예를 들어, 몰리브덴 티타늄 합금

또는 TCO(transparent conductive oxide)를 스퍼터링(sputtering), 원자층 증착(atomic layer deposition: ALD) 등과 같은 증착 공정으로 기판(110) 상에 증착함으로써 형성될 수 있다. 그러나, 제1 도전층의 형성 방법이 이에 한정되는 것은 아니며, 제1 도전층은 프린팅 또는 코팅 등과 같은 다양한 공정에 의해 형성될 수도 있다. 이후, 제1 도전층을 패터닝함으로써, 전기적으로 분리된 게이트 전극(151) 및 제1 보조 전극(846)이 형성된다. 예를 들어, 게이트 전극(151) 및 제1 보조 전극(846)은 포지티브 포토레지스트를 사용하여 포토리소그래피(photolithography) 공정을 수행함으로써, 형성될 수 있다.

- [0109] 이후, 게이트 전극을 덮으며, 제1 보조 전극의 상면이 노출되도록 게이트 절연층을 형성(S720)한다.
- [0110] 게이트 절연층(181)은 무기 절연물을 증착하는 방식으로 형성될 수 있으며, 제1 보조 전극(846)의 상면을 노출시키기 위해 포토리소그래피 공정이 수행될 수 있다.
- [0111] 이후, 게이트 전극과 중첩하도록 게이트 절연층 상에 액티브층을 형성(S730)한다.
- [0112] 액티브층(152)은 예를 들어, 실리콘(Si)을 게이트 절연층(181) 상에 형성하고, 이를 결정화 시키는 방식으로 형성될 수 있으나, 이에 한정되지 않으며, 액티브층(152)을 구성하는 물질에 따라 다양한 방법으로 형성될 수 있다.
- [0113] 이후, 제1 보조 전극의 노출된 상면과 접하도록 제2 보조 전극을 형성하고, 액티브층과 연결되도록 소스 전극 및 드레인 전극을 형성(S740)한다.
- [0114] 소스 전극(153), 드레인 전극(154) 및 제2 보조 전극(847)은 제2 도전층을 사용하여 함께 형성될 수 있다. 예를 들어, 액티브층(152), 게이트 절연층(181) 및 제1 보조 전극(846)의 노출된 상면을 덮도록 제2 도전층이 형성된다. 제2 도전층은 제1 도전층보다 예칭 선택비가 높은 도전성 물질을 증착하는 방식으로 형성될 수 있다. 예를 들어, 제2 도전층은 구리 또는 알루미늄을 스퍼터링 또는 ALD 공정으로 증착함으로써 형성될 수 있다. 이후, 제2 도전층을 포지티브 포토레지스트를 사용한 포토 리소그래피 공정을 통해 패터닝함으로써, 소스 전극(153), 드레인 전극(154) 및 제2 보조 전극(847)이 형성될 수 있다.
- [0115] 이후, 소스 전극, 드레인 전극 및 제2 보조 전극의 상면을 덮도록 패시베이션층을 형성(S750)한다.
- [0116] 패시베이션층(886)은 소스 전극(153), 드레인 전극(154) 및 제2 보조 전극(142)의 상면을 덮도록 무기 절연물을 증착하는 방식으로 형성될 수 있다. 예를 들어, 패시베이션층(886)은 실리콘 옥사이드 또는 실리콘 나이트라이드를 화학 기상 증착(chemical vapour deposition: CVD), ALD 등과 같은 공정으로 증착함으로써 형성될 수 있으나, 이에 한정되지 않으며, 열산화(thermal oxidation)를 사용하여 형성될 수도 있다. 패시베이션층(886)은 단일층 또는 복층 구조로 형성될 수 있다.
- [0117] 이후, 컨택 영역에서 제2 보조 전극의 측면 및 제1 보조 전극의 상면이 각각 노출되도록 패시베이션층의 일부 및 제2 보조 전극의 일부를 제거(S760)한다.
- [0118] 도 8b를 참조하면, 제1 구동 박막 트랜지스터(DRT1)의 드레인 전극(154) 및 제2 구동 박막 트랜지스터(DRT2)의 드레인 전극이 노출되도록 컨택홀이 형성되고, 컨택 영역에서 제2 보조 전극(847)의 측면이 노출되도록 개구부가 형성될 수 있다. 도 8b에 도시된 패시베이션층(182)은 컨택홀과 개구부가 형성된 이후의 패시베이션층을 나타내며, 도 8a에 도시된 패시베이션층(886)은 컨택홀과 개구부가 형성되기 전의 패시베이션층을 나타낸다. 따라서, 도 8a 및 도 8b에서 패시베이션층은 각각 다른 도면 부호를 갖는다. 컨택홀과 개구부는 포지티브 포토레지스트를 사용한 포토리소그래피 공정을 통해 수득될 수 있다. 예를 들어, 패시베이션층(886)을 덮도록 포지티브 포토레지스트가 도포되고, 컨택홀과 개구부가 형성될 영역을 노출시키는 마스크를 사용하여 노광이 수행된다. 이후, 노광된 포토레지스트를 현상하여 포토레지스트 패턴을 형성하고, 포토레지스트 패턴에 기초하여 예칭을 수행함으로써, 컨택홀과 개구부가 형성될 수 있다.
- [0119] 도 8c를 참조하면, 제1 보조 전극(141)의 상면이 노출되도록 제2 보조 전극(142)이 부분적으로 제거된다. 도 8c에 도시된 제1 보조 전극(141)은 도 8a 및 도 8b에 도시된 제1 보조 전극(846)에 비해 노출된 상면을 가지며, 도 8c에 도시된 제2 보조 전극(142)은 도 8a 및 도 8b에 도시된 제2 보조 전극(847)에 비해 함몰된 측면을 갖는다. 따라서, 도 8c에 도시된 제1 보조 전극(141) 및 제2 보조 전극(142)은 도 8a 및 도 8b에 도시된 제1 보조 전극(846) 및 제2 보조 전극(847)과 다른 도면 부호를 갖는다. 즉, 도 8a 및 도 8b에 도시된 제2 보조 전극(847)의 일부가 예칭 공정을 통해 제거됨으로써, 도 8c에 도시된 제1 보조 전극(141) 및 제2 보조 전극(142)이 형성된다. 예칭은 제2 보조 전극(142)을 예칭하기 위한 예천트를 사용하여 수행될 수 있다. 예를 들어, 제2 보조 전극(142)이 구리로 형성된 경우, 황산(H₂SO₄), 질산(HNO₃) 또는 인산(H₃PO₄) 등을 포함하는 산혼합물을 주성

분으로 하는 구리 에천트가 제2 보조 전극(142)을 에칭하기 위해 사용될 수 있다. 앞서 언급하였듯이, 제2 보조 전극(142)의 에칭 선택비는 제1 보조 전극(141)의 에칭 선택비에 비하여 높으므로, 제2 보조 전극(142)이 제1 보조 전극(141)보다 상대적으로 더 에칭될 수 있다. 제2 보조 전극(142)의 에칭 정도는 에칭 시간(etching time)을 조절하거나, 에천트에 첨가물을 추가함으로써 조절될 수 있다.

[0120] 한편, 제2 보조 전극(142)을 에칭하는 과정에서 컨택홀을 통해 에천트가 제1 구동 박막 트랜지스터(DRT1)의 드레인 전극(154) 및 제2 구동 트랜지스터(DRT2)의 드레인 전극에 유입될 수 있다. 드레인 전극(154)의 손상을 방지하기 위해 컨택홀은 포지티브 포토레지스트에 의해 보호될 수 있다. 구체적으로, 제2 보조 전극(142)을 에칭하기 전에 컨택홀과 개구부를 모두 덮도록 포지티브 포토레지스트가 도포된다. 이후, 포지티브 포토레지스트를 노광하고, 노광된 포지티브 포토레지스트를 현상함으로써, 개구부 영역에 대응되는 포지티브 포토레지스트 부분이 제거될 수 있다. 이후, 제2 보조 전극(142)을 부분적으로 에칭함으로써, 드레인 전극(154)의 손상 없이 제2 보조 전극(142)만을 선택적으로 제거할 수 있다.

[0121] 이후, 제1 구동 박막 트랜지스터의 드레인 전극 및 제2 구동 박막 트랜지스터의 드레인 전극과 전기적으로 연결되도록 애노드를 형성(S770)한다.

[0122] 도 8d를 참조하면, 패시베이션층(182)을 덮도록 평탄화층(183)이 형성된다. 평탄화층(183)은 유기 절연물을 사용하여 형성된다. 이후, 제1 구동 박막 트랜지스터(DRT1)의 드레인 전극(154)을 노출하는 컨택홀 및 제2 구동 박막 트랜지스터(DRT2)의 드레인 전극을 노출하는 컨택홀을 형성하고, 컨택 영역(C/A)에 대응하는 개구부가 형성된다. 이후, 평탄화층(183) 상에 제1 구동 박막 트랜지스터(DRT1)와 연결되는 반사층(171a) 및 투명 전극(171b)이 형성된다. 반사층(171a) 및 투명 전극(171b)는 각각을 구성하는 물질을 중착한 후 이를 패터닝함으로써, 각각 형성될 수 있다. 이후, 제1 서브-화소의 애노드(171)를 둘러싸고 제2 서브-화소의 애노드를 둘러싸도록 뱅크(184)가 형성된다. 예를 들어, 뱅크(184)는 애노드(171) 및 패시베이션층(182)을 덮도록 유기 절연물을 코팅한 후, 각 서브-화소의 화소 영역에 대응하는 개구부를 갖는 마스크를 사용하여 유기 절연물을 패터닝함으로써 형성될 수 있다.

[0123] 이후, 애노드 상에 유기 발광층을 형성(S770) 한다.

[0124] 도 8e를 참조하면, 유기 발광층(172)은 제1 서브-화소의 애노드(171), 제2 서브-화소의 애노드, 뱅크(184) 및 평탄화층(183)을 덮도록 형성된다. 유기 발광층(172)는 예를 들어, 포토레지스트 공정을 통해 수득될 수 있다. 구체적으로, 불소(Fluorine)를 함유하는 물질로 형성된 포토레지스트 패턴, 현상액 및 스트리퍼(stripaper)를 사용하는 포토레지스트 공정을 통해 유기 발광층(172)이 형성될 수 있다. 그러나, 유기 발광층(172)의 형성 방법이 이에 한정되는 것은 아니며, 유기 발광층(172)은 LITI(Laser Induced Thermal Imaging), LIPS(Laser Induced Pattern-wise Sublimation), Soluble Printing 등 마스크-프리(mask-free) 공정을 통해 수득될 수 있다.

[0125] 캐소드(173)가 금속 전극과 투명 도전층을 포함하는 경우, 유기 발광층(172)을 덮도록 금속 전극이 형성되고, 컨택 영역(C/A)에서 노출된 제1 보조 전극(141)의 상면 및 제2 보조 전극(142)의 측면과 접촉하도록 투명 도전층이 형성될 수 있다. 앞서 언급하였듯이, 금속 전극을 이루는 금속 물질은 단차 피복성이 낮으므로, 유기 발광층(172)과 동일하게 제1 보조 전극(141)의 노출된 상면 또는 제2 보조 전극(142)의 측면을 덮지 못할 수 있다. 그러나, 투명 도전층을 이루는 TCO(transparent conductive oxide)는 단차 피복성이 높으므로, 제1 보조 전극(141)의 노출된 상면 또는 제2 보조 전극(142)의 측면과 접하도록 형성될 수 있다. 이로써, 보조 전극과 전기적으로 연결된 캐소드(173)가 형성된다.

[0126] 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법은 도 8a 내지 도 8e에 도시된 바와 같이, 격벽을 형성하지 않으므로, 네거티브 포토레지스트는 사용되지 않을 수 있다. 이에, 네거티브 포토레지스트의 노광이 잘못됨으로 인해 발생되는 기판 불량이 현저하게 감소될 수 있으며, 불량으로 인해 폐기 처리되는 기판이 줄어들 수 있다. 이에, 유기 발광 표시 장치의 생산 수율이 향상될 수 있다. 또한, 캐소드(173)와 보조 전극의 연결을 위한 쳐마 구조물은 제1 구동 박막 트랜지스터(DRT1) 및 제2 구동 박막 트랜지스터(DRT2)를 형성하는 공정 과정을 통해 함께 형성될 수 있으므로, 캐소드(173)와 연결되는 보조 전극이 용이하게 제조될 수 있다. 이에, 유기 발광 표시 장치의 제조 비용이 절감될 수 있다.

[0127] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한

것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

[0128]

100, 300, 400, 600: 유기 발광 표시 장치

110: 기판

120: 게이트 배선

130: 데이터 배선

141, 341, 441, 641: 제1 보조 전극

142, 342, 442, 642: 제2 보조 전극

341a: 제1 보조 전극의 하부층

341b: 제1 보조 전극의 상부층

151, 351: 게이트 전극

351a: 게이트 전극의 하부층

351b: 게이트 전극의 상부층

152, 352: 액티브층

153, 353: 소스 전극

154, 354: 드레인 전극

160: VDD 배선

171: 애노드

171a: 애노드의 반사층

171b: 애노드의 투명 전극

172: 유기 발광층

173: 캐소드

181: 게이트 절연층

182, 482: 패시베이션층

183, 483: 평탄화층

184: 뱅크

385: 층간 절연층

643: 제1 보조 전극의 확장부

SWT1: 제1 스위칭 박막 트랜지스터

SWT2: 제2 스위칭 박막 트랜지스터

DRT1: 제1 구동 박막 트랜지스터

DRT2: 제2 구동 박막 트랜지스터

Cst1: 제1 스토리지 커패시터

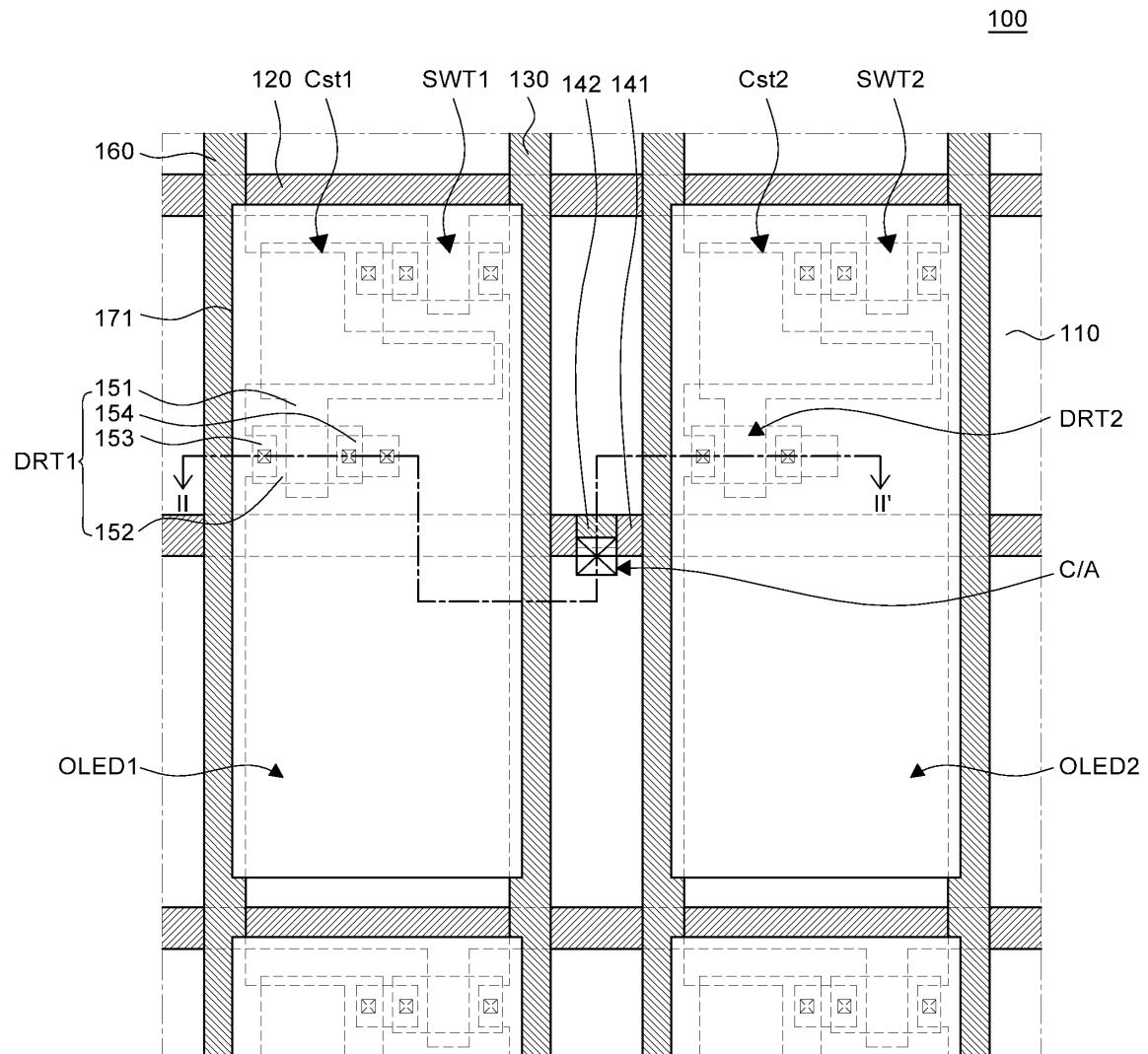
Cst2: 제2 스토리지 커뮤니케이터

OLED1: 제1 유기 발광 소자

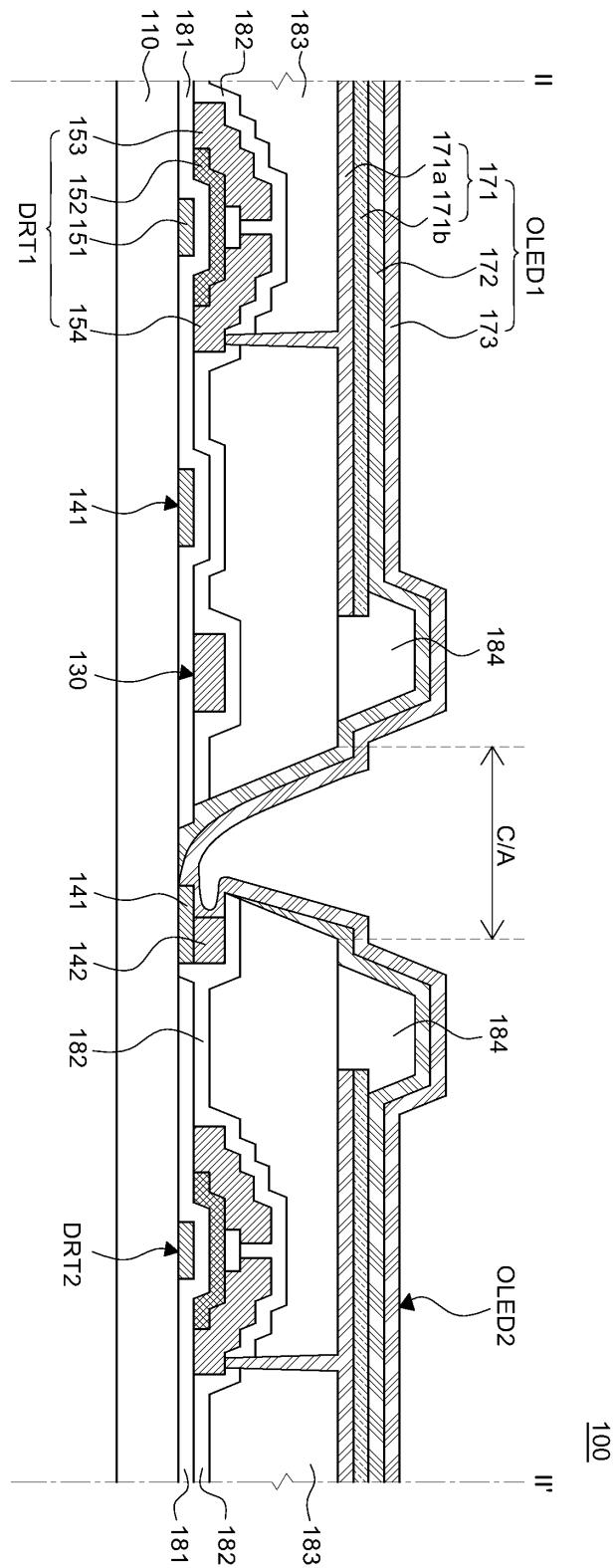
OLED2: 제2 유기 발광 소자

도면

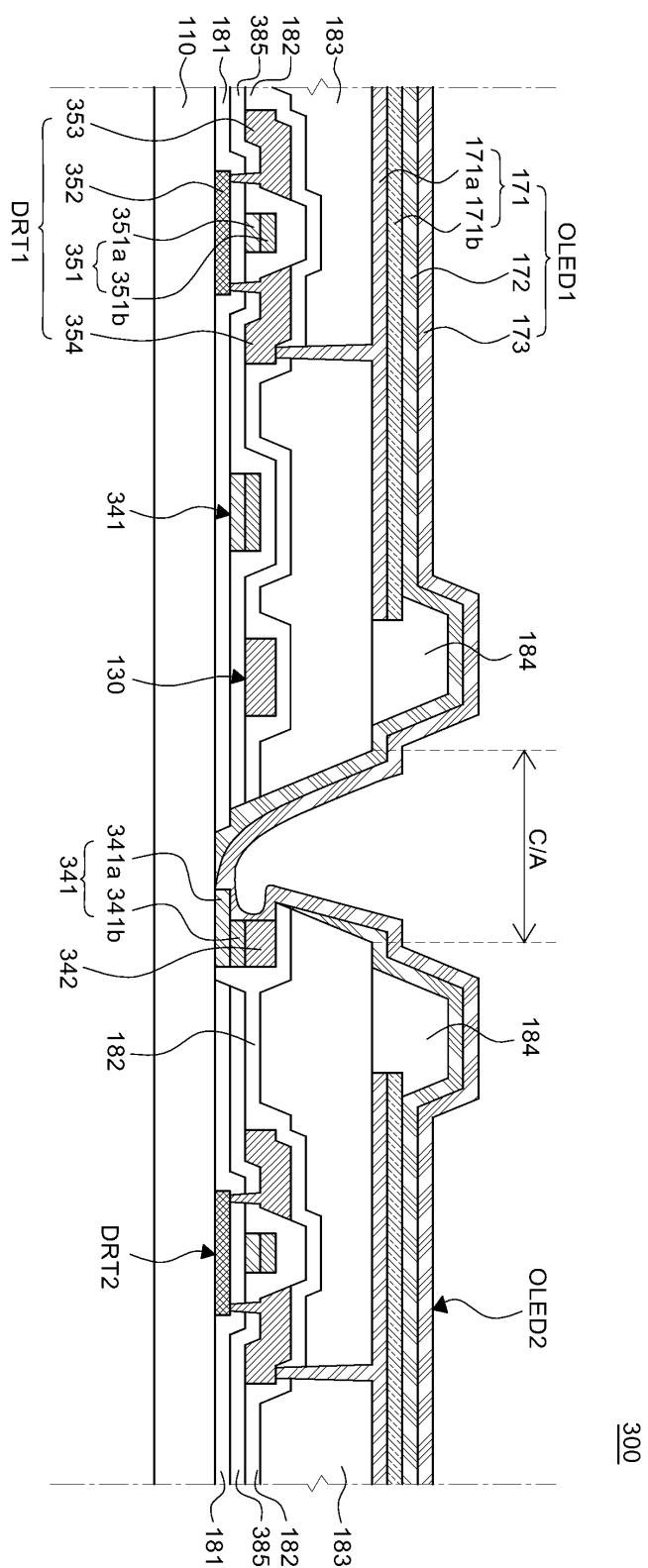
도면1



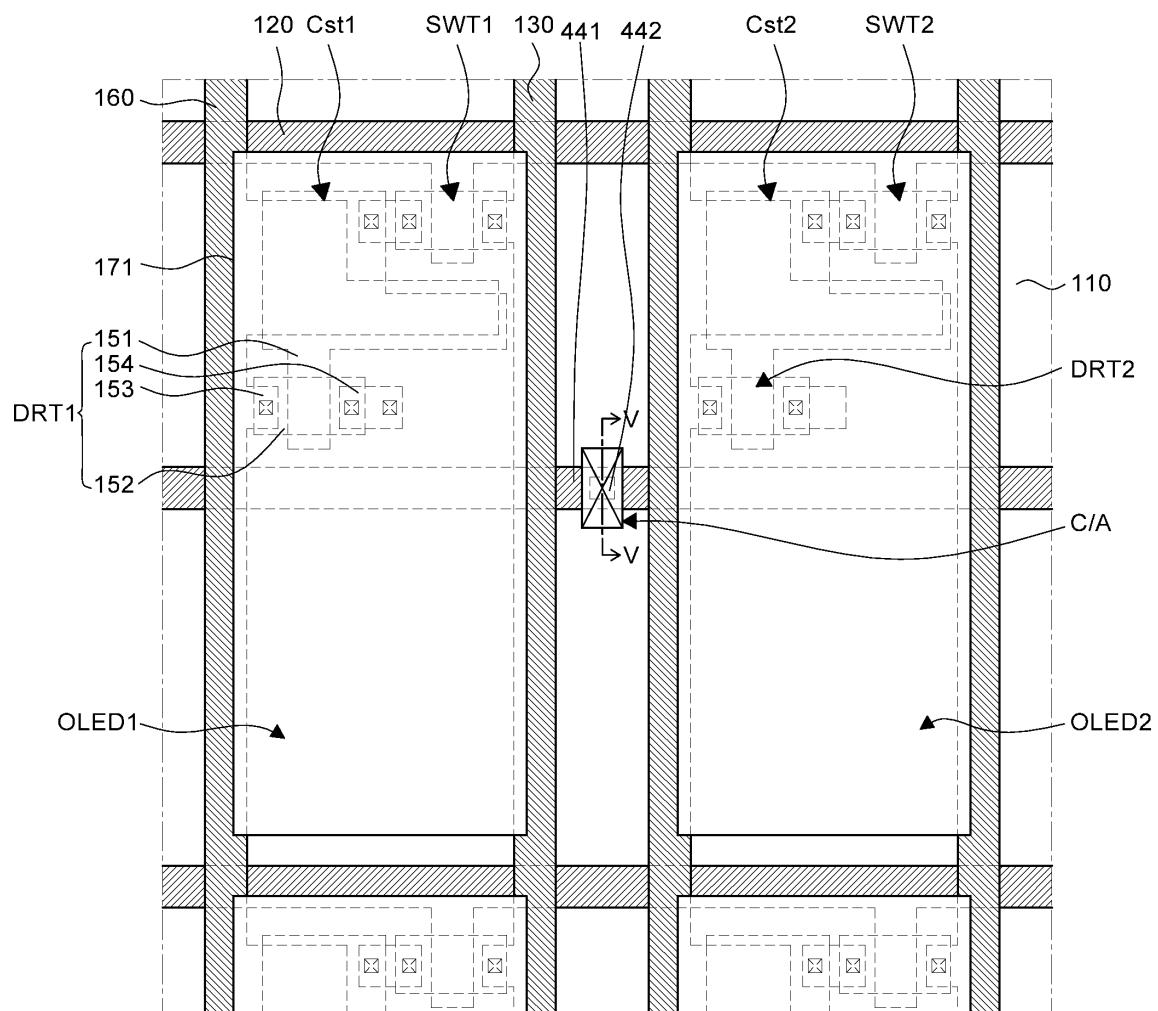
도면2



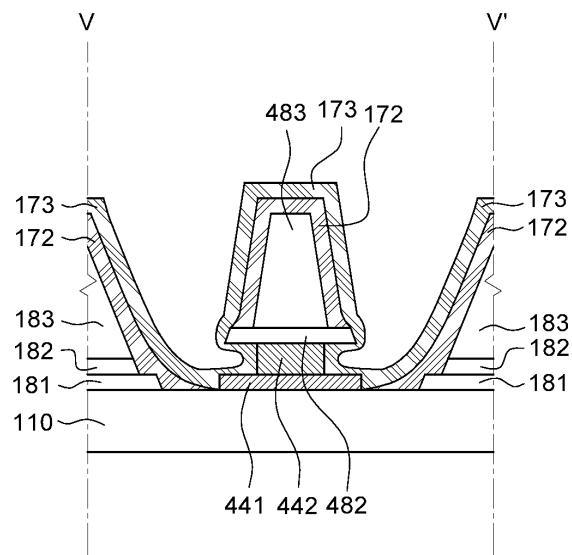
도면3



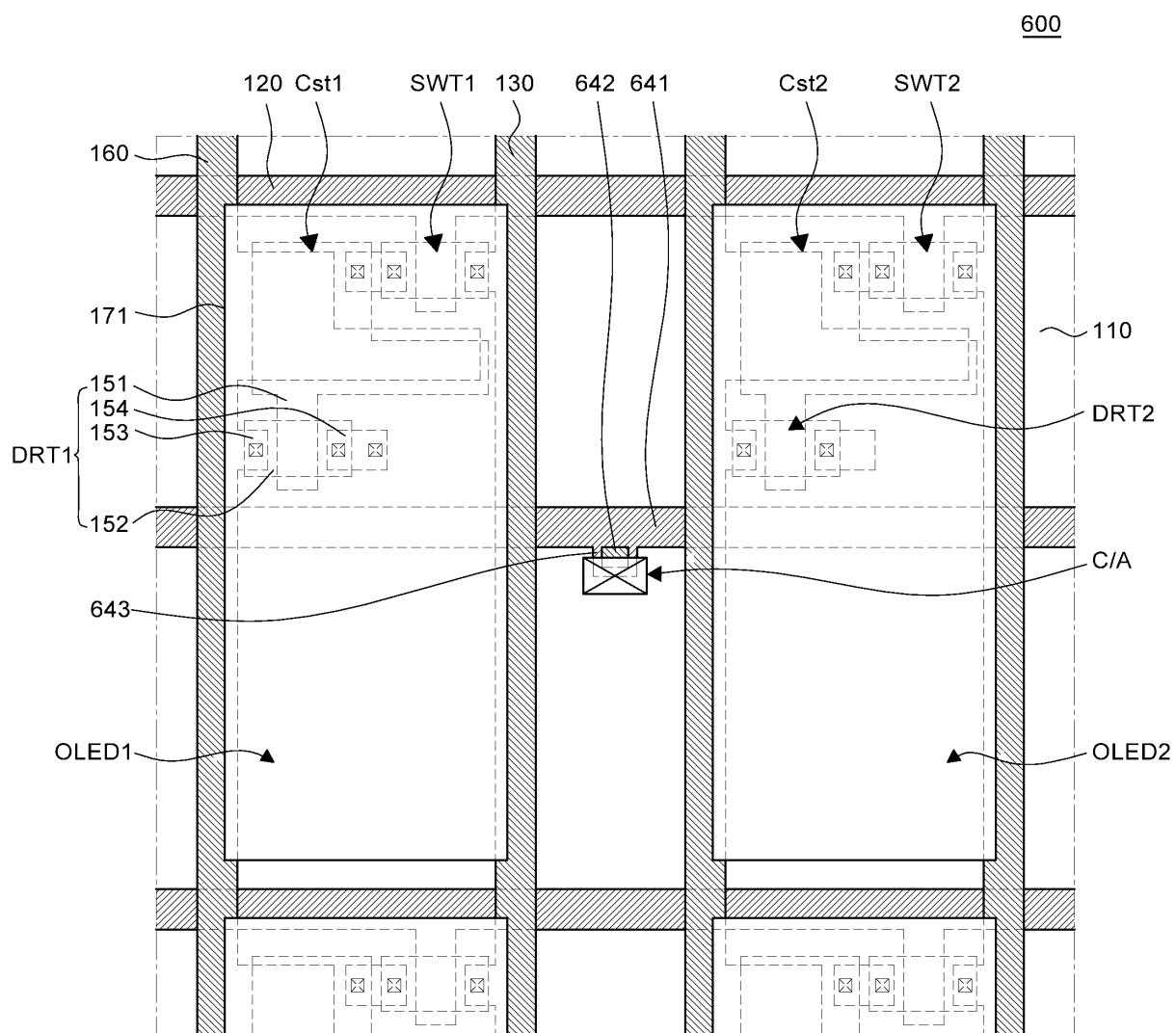
도면4

400

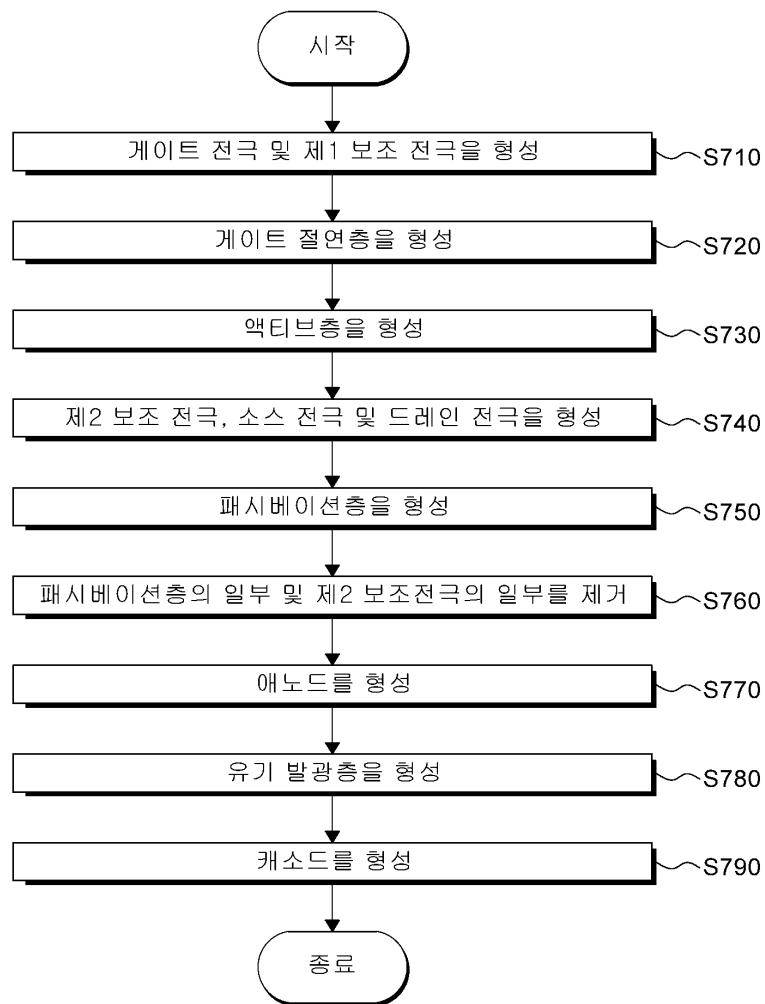
도면5



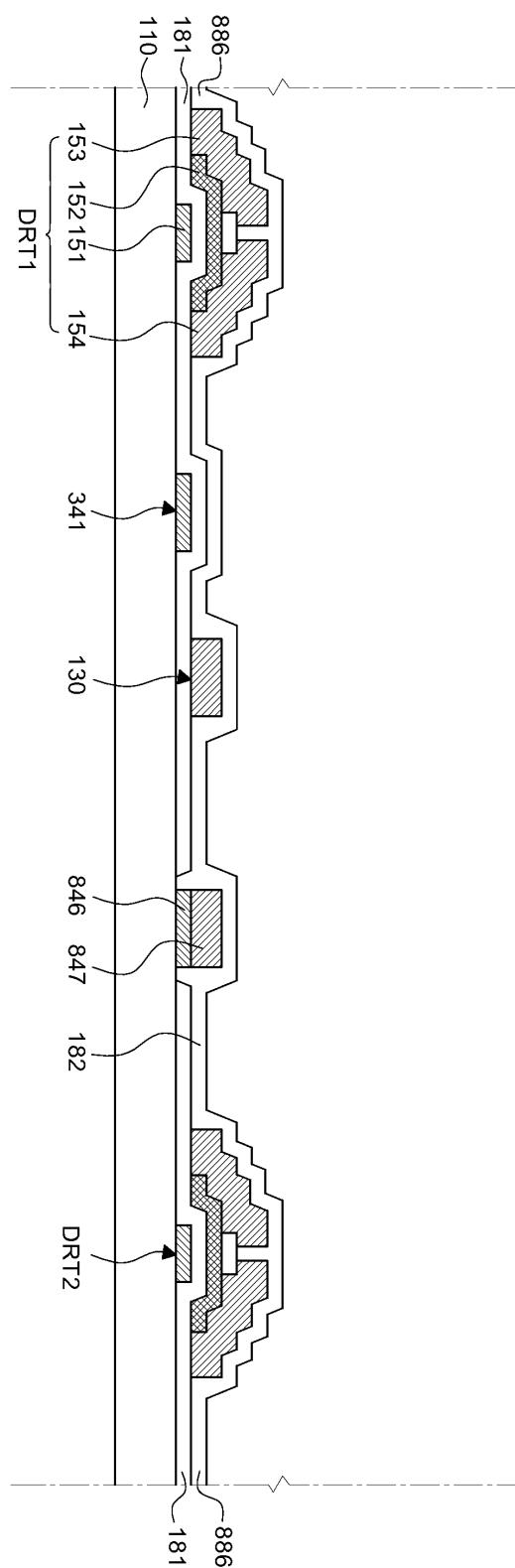
도면6



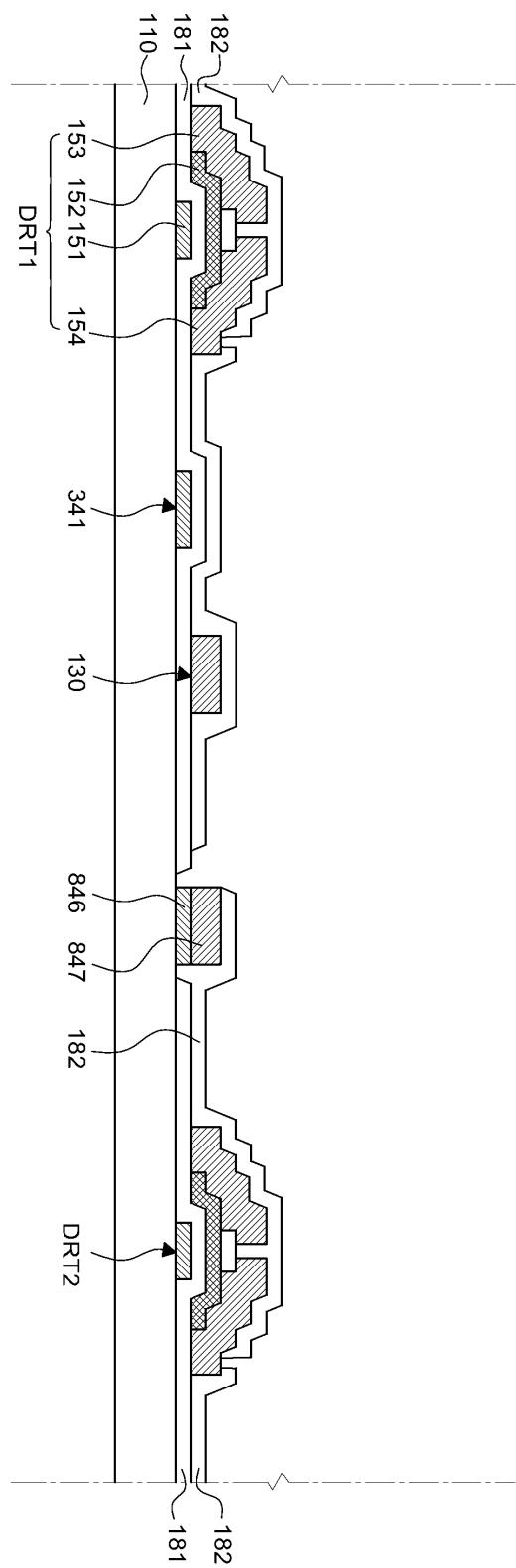
도면7



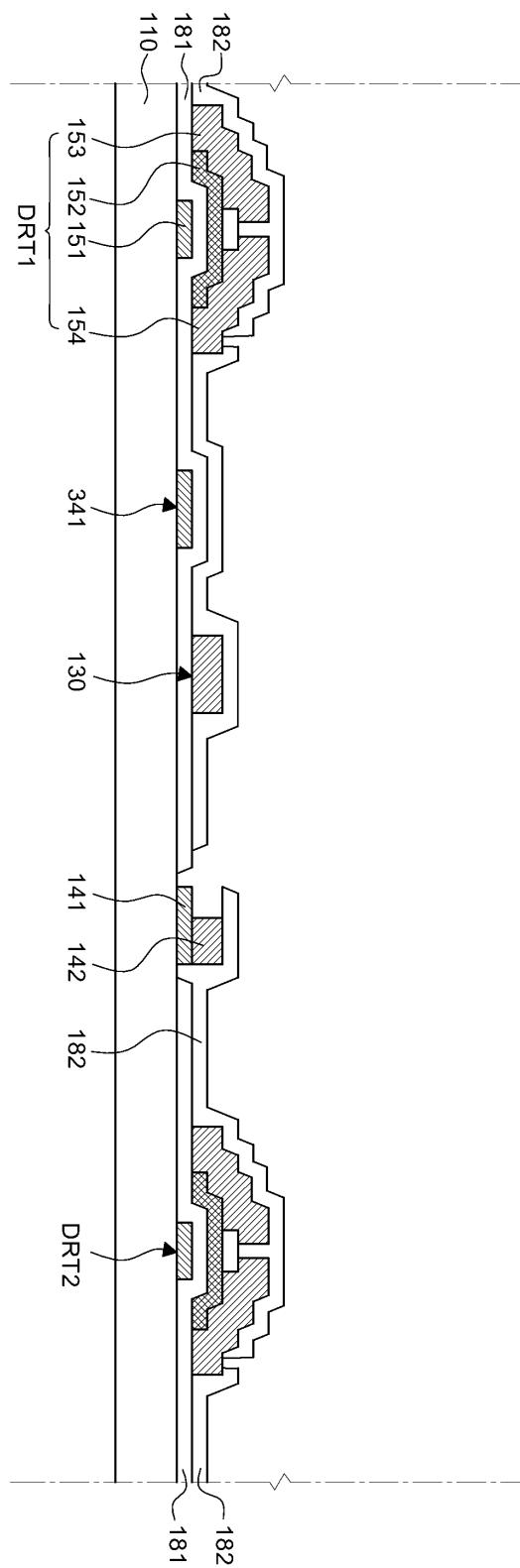
도면8a



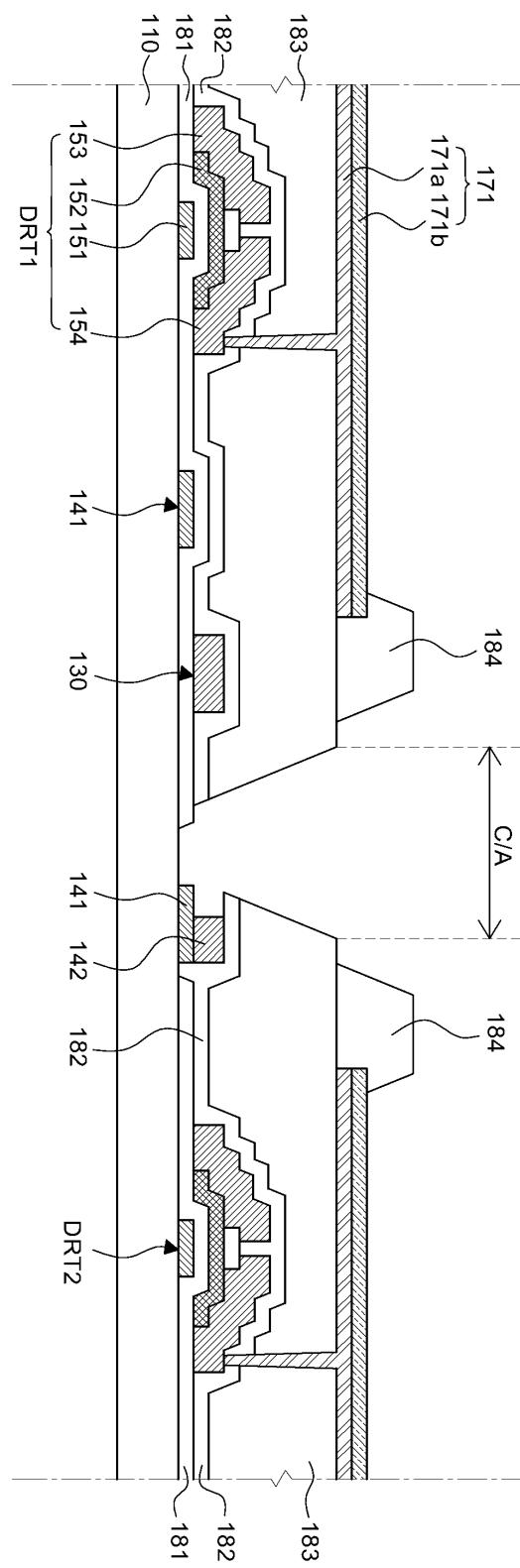
도면8b



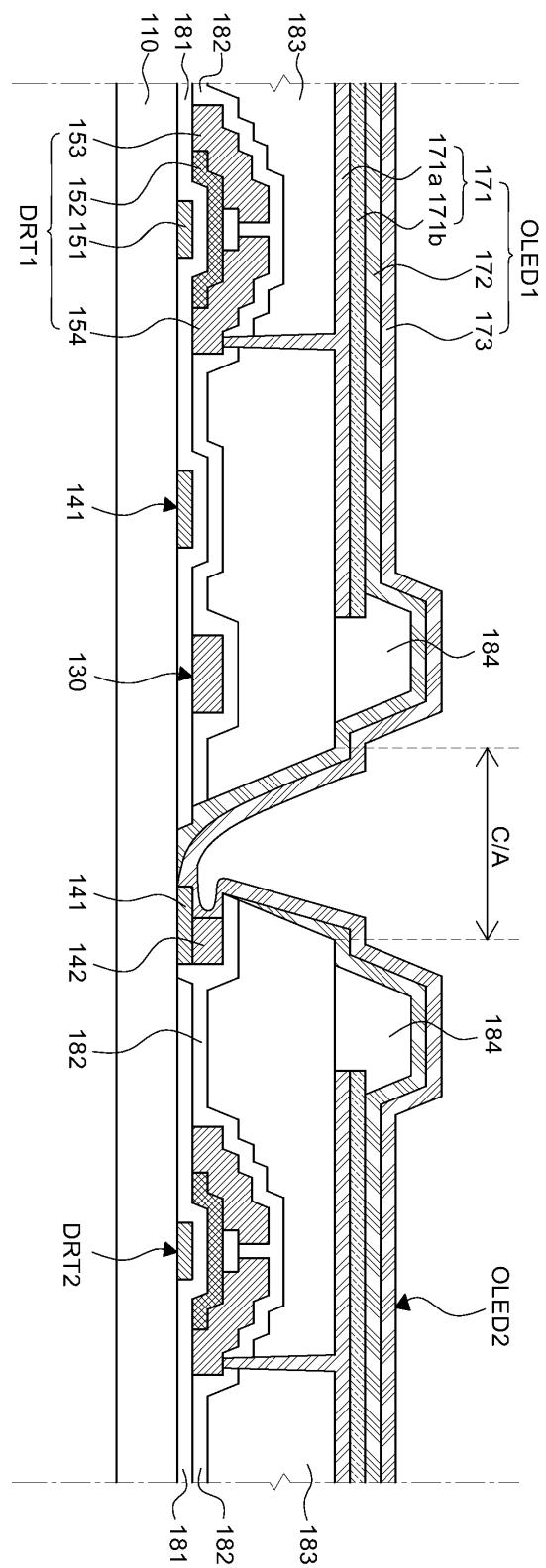
도면8c



도면8d



도면8e



专利名称(译)	有机发光显示器及其制造方法		
公开(公告)号	KR1020160062646A	公开(公告)日	2016-06-02
申请号	KR1020140165688	申请日	2014-11-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM KYUNG MAN 김경만		
发明人	김경만		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/3246 H01L27/3258 H01L27/3276 H01L27/3279 H01L51/5228		
外部链接	Espacenet		

摘要(译)

提供了一种有机发光显示装置。有机发光二极管显示器设置在基板上，包括栅极的薄膜晶体管与薄膜晶体管的栅极间隔开，并设置在第一辅助电极和具有在接触区域中暴露的上表面的第一辅助电极上，它包括钝化层，阳极，有机发光层和覆盖第二辅助电极，薄膜晶体管和第二辅助电极的阴极的阴极，该第二辅助电极的一侧暴露在接触区域中，而底表面暴露在接触区域中。由于根据本发明示例性实施方式的有机发光二极管显示器包括连接至第一辅助电极的暴露顶表面或第二辅助电极的暴露侧表面而没有分隔壁的阴极，因此可以防止在形成分隔壁的过程中产生的基板缺陷。可以减少。

