



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0038494
(43) 공개일자 2016년04월07일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/56 (2006.01)
(21) 출원번호 10-2014-0131655
(22) 출원일자 2014년09월30일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김태환
경기도 고양시 일산서구 주화로 207 장성마을 1단
지아파트 동익아파트 109동 1106호
(74) 대리인
오세일

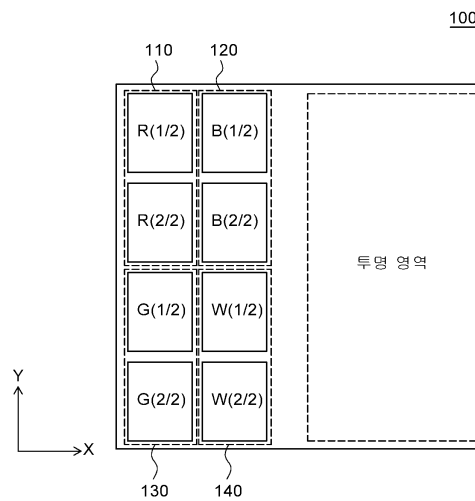
전체 청구항 수 : 총 19 항

(54) 발명의 명칭 유기발광표시장치 및 그 제조 방법

(57) 요약

본 명세서는 유기발광표시장치를 개시한다. 상기 장치는 다수의 픽셀을 포함하고, 상기 픽셀(pixel)은, 상기 픽셀의 일 측에 배열된 다수 개의 서브 픽셀(sub-pixel)을 포함하고, 상기 서브 픽셀은 동일한 색을 표현하는 제1 영역 및 제2 영역으로 구성되며, 상기 제1 영역 및 상기 제2 영역은 각각 대응되는 제1 구동회로 및 제2 구동회로를 포함하며, 상기 제1 구동회로 및 상기 제2 구동회로는 데이터 라인, 스캔 라인 및 전원전압 라인을 공유한다.

대표도 - 도3a



명세서

청구범위

청구항 1

다수 개의 픽셀을 포함하는 유기발광표시장치(OLED)로서,
상기 픽셀(pixel)은, 상기 픽셀의 일 측에 배열된 다수 개의 서브 픽셀(sub-pixel)을 포함하고,
상기 서브 픽셀은 동일한 색을 표현하는 제1 영역 및 제2 영역으로 구성되며,
상기 제1 영역 및 상기 제2 영역은 각각 대응되는 제1 구동회로 및 제2 구동회로를 포함하며,
상기 제1 구동회로 및 상기 제2 구동회로는 데이터 라인, 스캔 라인 및 전원전압 라인을 공유하는 유기발광표시장치.

청구항 2

제1 항에 있어서,
상기 제1 영역 및 상기 제2 영역은 상기 서브 픽셀 내에 소정 방향으로 연속되도록 배치되며,
상기 제1 영역 및 상기 제2 영역 사이에 다른 색을 표현하는 서브 픽셀이 위치하지 않는 유기발광표시장치.

청구항 3

제1 항에 있어서,
제1 구동회로 및 제2 구동회로는 상기 전원전압라인과 절단 가능하도록 연결되는 유기발광표시장치.

청구항 4

제1 항에 있어서,
상기 제1 영역 및 상기 제2 영역은 각각 대응되는 애노드(anode) 전극을 더 포함하며,
상기 제1 구동회로 및 상기 제2 구동회로는 상기 애노드 전극과 절단 가능하도록 연결되는 유기발광표시장치.

청구항 5

제3 또는 제4 항에 있어서,
상기 제2 구동회로는 레이저 절단 과정을 통하여 상기 전원전압라인 또는 상기 애노드 전극과 절단되는 유기발광표시장치.

청구항 6

제3 또는 제4 항에 있어서,
상기 제2 구동회로가 상기 전원전압라인 또는 상기 애노드 전극과 절단되는 경우,
상기 제1 구동회로는, 상기 제2 구동회로가 상기 전원전압라인 및 상기 애노드 전극에 연결된 경우에 비하여 증가된 전류가 흐르도록 제어되는 유기발광표시장치.

청구항 7

제6 항에 있어서,
상기 제1 구동회로는 상기 데이터 라인을 통하여 상기 제2 구동회로의 절단에 따라 조정된 데이터 값을 수신하여 전류를 증가시키는 유기발광표시장치.

청구항 8

제1 항에 있어서,

상기 데이터 라인을 통하여 상기 제1 구동회로 및 상기 제2 구동회로의 동작 데이터를 전달하는 데이터 구동부를 더 포함하는 유기발광표시장치.

청구항 9

제8 항에 있어서,

상기 데이터 구동부는 상기 제1 구동회로 및 제2 구동회로의 절단을 감지하는 회로를 더 포함하는 유기발광표시장치.

청구항 10

제8 항에 있어서,

상기 데이터 구동부는 상기 제1 구동회로 및 제2 구동회로의 애노드 전압을 통하여 상기 제1 구동회로 및 제2 구동회로의 절단을 감지하는 유기발광표시장치.

청구항 11

제9 항에 있어서,

상기 데이터 구동부는 상기 제1 영역에 대응되는 구동회로의 절단을 감지하면,

상기 제2 영역의 동작 만으로 상기 서브 픽셀이 상기 절단 전과 동일한 밝기를 유지하기 위해 필요한 상기 제2 영역의 동작 조건을 계산하고,

상기 계산된 동작 조건에 대응되는 데이터 값을 결정하여 상기 결정된 데이터 값을 상기 제2 영역에 대응되는 구동회로에 전달하는 유기발광표시장치.

청구항 12

제1 항에 있어서,

상기 제1 구동회로 및 상기 제2 구동회로를 구성하는 TFT 어레이(array)와,

상기 TFT 어레이는 소스(source) 전극, 드레인(drain) 전극 및 게이트(gate) 전극을 포함하며;

상기 TFT 어레이 상의 절연층(passivation layer);

상기 절연층 상의 평탄화층(planarization layer); 및

상기 소스 또는 상기 드레인 전극과 연결되는 상기 평탄화층 상의 애노드(anode) 전극을 포함하는 유기발광표시장치.

청구항 13

제12 항에 있어서,

상기 소스 전극 또는 상기 드레인 전극과 동일 층에 배치된 보조 전극을 더 포함하는 유기발광표시장치.

청구항 14

제12 항에 있어서,

상기 애노드 전극과 동일 층에 배치된 보조 전극을 더 포함하는 유기발광표시장치.

청구항 15

제1 항에 있어서,

상기 픽셀은, 상기 다수 개의 서브 픽셀이 차지하는 부분을 제외한 부분에 위치한 투명 영역을 더 포함하는 유기발광표시장치.

청구항 16

제15 항에 있어서,

상기 투명 영역 및 상기 서브 픽셀은, 상기 서브 픽셀 내에 상기 제1 영역 및 상기 제2 영역이 배열되는 방향에 대하여 수직인 방향으로 배치되는 유기발광표시장치.

청구항 17

제1 항에 있어서,

상기 제1 구동회로는, 상기 서브 픽셀의 적층 방향에 대하여, 상기 제1 영역이 차지하는 공간에 포함되도록 위치하고,

상기 제2 구동회로는, 상기 서브 픽셀의 적층 방향에 대하여, 상기 제2 영역이 차지하는 공간에 포함되도록 위치하는 유기발광표시장치.

청구항 18

유기발광표시장치(OLED)를 제조하는 방법으로서,

서브 픽셀의 제1 영역 및 제2 영역에 각각 대응되는 제1 구동회로 및 제2 구동회로를 형성하는 단계;

상기 제1 구동회로 및 제2 구동회로 상에 절연층(passivation layer)을 형성하는 단계;

상기 절연층 상에 평탄화층(planarization layer)을 형성하는 단계;

상기 평탄화층 상에 상기 제1 구동회로 및 제2 구동회로와 연결되는 애노드(anode) 전극을 형성하는 단계를 포함하며,

상기 제1 구동회로 및 상기 제2 구동회로는 데이터 라인, 스캔 라인 및 전원전압 라인을 공유하고, 상기 전원전압 라인과 절단 가능하도록 연결되며,

상기 제2 구동회로가 상기 전원전압라인과 절단되는 경우,

상기 제1 구동회로는, 상기 제2 구동회로가 상기 전원전압라인에 연결된 경우에 비하여 증가된 전류가 흐르도록 구성되는 것을 특징으로 하는 방법.

청구항 19

동일한 색을 표현하는 제1 영역 및 제2 영역으로 구성된 서브 픽셀을 포함하는 유기발광표시장치(OLED)의 데이터 구동부가 서브 픽셀을 제어하는 방법으로서,

상기 제1 영역에 대응되는 구동회로의 절단을 감지하는 단계;

상기 제2 영역의 동작 만으로 상기 서브 픽셀이 상기 절단 전과 동일한 밝기를 유지하기 위해 필요한 상기 제2 영역의 동작 조건을 계산하는 단계;

상기 계산된 동작 조건에 대응되는 데이터 값을 결정하는 단계;

상기 결정된 데이터 값을 상기 제2 영역에 대응되는 구동회로에 전달하는 단계를 포함하는 방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광표시장치 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있으며, 근래에는 액정표시장치(LCD: Liquid Crystal Display), 플라즈마표시장치(Plasma Display), 유기발광표시장치(OLED: Organic Light Emitting Display) 등과 같은 여러 가지 표시장치가 활용되고 있다.

[0003] 한편, 요즈음, 기존의 표시장치와는 다르게 투명성을 갖는 투명표시장치에 대한 개발이 되고 있다. 하지만, 투명성을 제공하기 위하여, 표시패널에 형성되어야 하는 구성들이 투명 재질의 구성으로 대체하는 등에만 초점이 맞추어져 있다. 이러한 점 때문에, 투명표시패널 및 투명표시장치의 효율적인 구현이 되고 있지 못하는 문제점이 있다.

[0004] 또 한편, 픽셀 불량이 발생한 경우, 픽셀 불량에 대한 리페어(repair)를 하기 위한 기존의 리페어 구조 및 리페어 처리 방식은, 투명성이 없는 기존의 표시장치에만 적합하도록 개발되었기 때문에, 투명표시패널에서의 픽셀 불량을 리페어하기에는 적합하지 않은 문제점이 있다.

발명의 내용

해결하려는 과제

[0005] 본 명세서의 목적은, 유기발광표시장치 및 그 제조 방법을 제공하는 데 있다. 보다 구체적으로 본 명세서는 불량 픽셀을 리페어하는 데에 적합한 픽셀 및 서브 픽셀의 구조를 제공하는 데 그 목적이 있다. 또한, 본 명세서의 또 다른 목적은 더 단순한 공정과 높은 생산 수율을 갖는 유기발광표시장치의 픽셀 구조를 제공하는 데 있다.

과제의 해결 수단

[0006] 본 명세서의 일 실시예에 따라 유기발광표시장치가 제공된다. 상기 장치는 다수 개의 픽셀을 포함하고, 상기 픽셀(pixel)은, 상기 픽셀의 일 측에 제1 방향으로 배열된 다수 개의 서브픽셀(sub-pixel)을 포함하고, 상기 서브픽셀은 동일한 색을 발광하는 제1 영역 및 제2 영역으로 구성되며, 상기 제1 영역 및 상기 제2 영역은 각각 대응되는 제1 구동회로 및 제2 구동회로를 포함하며, 상기 제1 구동회로 및 상기 제2 구동회로는 데이터 라인, 스캔 라인 및 전원전압 라인을 공유한다.

[0007] 본 명세서의 다른 실시예에 따라 유기발광표시장치의 제조 방법이 제공된다. 상기 방법은 서브픽셀의 제1 영역 및 제2 영역에 각각 대응되는 제1 구동회로 및 제2 구동회로를 형성하는 단계; 상기 제1 구동회로 및 제2 구동회로 상에 절연층(passivation layer)을 형성하는 단계; 상기 절연층 상에 평탄화층(planarization layer)을 형성하는 단계; 상기 평탄화층 상에 상기 제1 구동회로 및 제2 구동회로와 연결되는 애노드(anode) 전극을 형성하는 단계를 포함하며,

[0008] 상기 제1 구동회로 및 상기 제2 구동회로는 데이터 라인, 스캔 라인 및 전원전압 라인을 공유하고, 상기 전원전압압라인과 절단 가능하도록 연결되며, 상기 제2 구동회로가 상기 전원전압라인과 절단되는 경우, 상기 제1 구동회로는, 상기 제2 구동회로가 상기 전원전압라인에 연결된 경우에 비하여 증가된 전류가 흐르도록 구성된다.

발명의 효과

[0009] 본 명세서의 실시예에 의하면 불량 픽셀을 리페어하는 데에 더 적합한 픽셀 및 서브 픽셀의 구조를 형성할 수 있다. 특히 본 명세서의 실시예에 따른 픽셀 구조는 투명표시장치의 픽셀 리페어에 더 효과적이다.

[0010] 또한, 본 명세서에 의하면 종래 기술에 비해 단순화된 적층 구조를 갖는 유기발광표시 패널을 제조할 수 있으므로, 본 명세서의 실시예들은 공정 단순화에 따른 생산 비용 절감과 생산 수율 향상에 효과적으로 기여할 수 있다.

도면의 간단한 설명

[0011] 도 1a 및 도 1b는 유기발광표시 패널에 적용되는 픽셀 리페어 방법을 나타낸 개념도이다.

도 2a 및 도 2b는 투명 픽셀의 구조를 나타낸 평면도 및 단면도이다.

도 3a 및 도 3b는 본 명세서의 실시예에 따른 픽셀 구조 및 회로 구성을 도시한 도면이다.

도 4a 및 4b는 본 명세서의 실시예에 따른 픽셀 구조 및 회로 구성을 구체적으로 나타낸 도면이다.

도 5는 본 명세서의 실시예에 따른 서브 픽셀들의 동작을 나타낸 도면이다.

도 6a 및 6b는 본 명세서의 실시예에 따른 픽셀 및 보조 배선의 구조를 나타낸 도면이다.

도 7은 본 명세서의 실시예에 따른 픽셀 및 보조 전극 구조의 실시예들을 나타낸 도면이다.

도 8은 본 명세서의 실시예에 따른 유기발광표시 장치의 제조 방법을 나타낸 흐름도이다.

발명을 실시하기 위한 구체적인 내용

- [0012] 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다. 소자 또는 층이 다른 소자 또는 층 "위(on)"로 지칭되는 것은 다른 소자 바로 위에 또는 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 도시된 것이며, 본 발명이 도시된 구성의 크기 및 두께에 한정되는 것은 아니다.
- [0013] 본 명세서에서 “표시 장치”로 지칭될 수도 있는 “유기 발광 장치”는 유기 발광 다이오드 패널 및 그러한 유기 발광 다이오드 패널을 채용한 표시 장치에 대한 일반 용어로서 사용된다. 일반적으로, 유기 발광 표시 장치의 2개의 상이한 타입으로, 백색 유기 발광 타입 및 RGB 유기 발광 타입이 있다. 백색 유기 발광 타입에서, 화소의 각각의 서브 픽셀들은 백색 광을 발광하도록 구성되고, 컬러 필터들의 세트가 대응하는 서브 픽셀에서 적색 광, 녹색 광 및 청색 광을 생성하도록 백색 광을 필터링하는데 사용된다. 또한, 백색 유기 발광 타입은 백색 광을 생성하기 위한 서브 픽셀을 형성하기 위해 컬러 필터 없이 구성된 서브 픽셀을 포함할 수도 있다. RGB 유기 발광 타입에서, 각각의 서브 픽셀에서의 유기 발광층은 지정된 색의 광을 발광하도록 구성된다. 예를 들어, 하나의 픽셀은 적색 광을 발광하는 유기 발광층을 갖는 적색 서브 픽셀, 녹색 광을 발광하는 유기 발광층을 갖는 녹색 서브 픽셀, 및 청색 광을 발광하는 유기 발광층을 갖는 청색 서브 픽셀을 포함한다.
- [0014] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 당업자에 의해 기술적으로 다양한 연동 및 구동될 수 있으며, 각 실시예들이 서로에 대하여 독립적으로 실시되거나 또는 연관 관계로 함께 실시될 수도 있다.
- [0015] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다.
- [0016] 도 1a 및 1b는 유기발광표시 패널에 적용되는 픽셀 리페어 방법을 나타낸 개념도이다.
- [0017] 유기발광표시장치는 도 1a와 같은 형태의 픽셀(pixel)을 다수 포함할 수 있다. 여기서, 하나의 픽셀(100 또는 200)은 서로 다른 색상(예: red(R), green(G), blue(B), white(W))으로 발광하는 복수 개의 서브 픽셀(sub-pixel)로 구성될 수 있다.
- [0018] 이 때 어느 하나의 픽셀 또는 서브 픽셀, 예를 들어 R 서브 픽셀(210)에 TFT(Thin Film Transistor) 또는 이물 에 의한 암점/휘점 불량 발생한 경우, 해당 서브 픽셀(210)은, 도 1b와 같이, TFT 또는 애노드(anode) 전극이 절단되고 인접 서브 픽셀(110)의 애노드와 연결됨으로써 수리(repair)된다. 특히 대면적의 유기발광표시 패널에서는 암점/휘점의 리페어를 위해 위와 같은 애노드 또는 TFT 배선 커팅(cutting) 및 웰딩(welding)이 사용된다. 불량 화소를 리페어하기 위한 커팅 및 웰딩 방법은, 동일한 색상을 표현하는 서브 픽셀이 서로 인접하고 있기 때문에 수행될 수 있다.
- [0019] 여기서, 상기 리페어(Repair)는 제품 출하 이전에 패널 제작 공정 시에 이루어질 수도 있고, 제품 출하 이후에 고객으로부터 애프터 서비스 요청에 따라 이루어질 수도 있다.
- [0020] 도 2a 및 2b는 투명 픽셀의 구조를 나타낸 평면도 및 단면도이다.
- [0021] 투명 유기발광표시장치에 적용되는 픽셀(이하 투명 픽셀)의 경우, 투명도 확보와 헤이즈(haze) 저감을 위해서 렌더링(rendering)되거나, 동일한 색의 서브 픽셀이 픽셀 사이에서 인접 하지 않도록 분리 배치되는 경우가 일반적이다. 예를 들어, 도 2a와 같이, 투명 유기발광표시장치의 픽셀은 투과율(투명도)를 최대로 확보하기 위해 픽셀 내부의 한쪽에 발광부가 모여있는 구조를 사용한다. 즉, 도 2a에 도시한 바대로, 픽셀의 일 측(예: 좌측)에 서브 픽셀들이 배열되고, 픽셀의 타 측(예: 우측)에 투명 영역이 배열된다. 이러한 픽셀의 경우, 같은 구조의 픽셀이 인접하더라도, 동일한 색의 서브 픽셀은 서로 인접하여 위치하지 않는다. 또한, 투명 영역의 존재로 인하여 서브 픽셀들의 배열 방향과 각 서브 픽셀을 제어하는 구동회로의 배열 방향이 달라지게 된다. 도 2a에 도시된 예에서는, 서브 픽셀들(110, 120, 130)의 배열 방향(세로 방향)과 각 서브 픽셀을 제어하는 구동회로(115, 125, 135)의 배열 방향(가로 방향)이 다른 것을 볼 수 있다. 이에 따라, 투명 픽셀에 도 1에서 설명한 픽

셀 리페어 방법을 적용하는 것은 매우 어렵게 된다. 즉, 투명 픽셀의 구조 상, 커팅 후에 웰딩할 서브 픽셀이 가까이에 위치하지 않기 때문에, 어느 하나의 서브 픽셀에 형성된 트랜지스터 또는 픽셀 전극에 문제가 발생한 경우, 바로 인접한 서브 픽셀을 이용하여 리페어(Repair) 처리를 할 수 없는 제약이 발생한다.

- [0022] 투명 픽셀의 단면 구조는 도 2b와 같다. 기판(Substrate) 위에 버퍼(Buf), TFT 어레이, 절연층(PAS), 평탄화층(PAC 1, PAC 2) 순으로 적층되며, 평탄화층 상에는 애노드 전극이 형성된다. TFT 어레이 층에는 소스/드레인 전극(SD), 게이트 전극(Gate), 게이트 절연막(GI), 액티브(ACT) 등이 포함된다. 평탄화층 사이에 전극(electrode)이 위치할 수 있으며, 이 전극은 애노드와 트랜지스터 전극을 연결하는 용도로 사용된다.
- [0023] 투명 픽셀에 보조 전극(auxiliary electrode)이 추가되는 경우에는, 보조 전극과 기존 전극(TFT 전극 및 애노드 전극)의 배열 상 편의를 위하여, 평탄화 층을 하나 더 두는 것이 일반적이다. 이러한 구조를 통하여 동일 평면에서의 배선 교차에 따른 설계상 난점이 회피된다. 결국 보조 전극이 포함되는 투명 픽셀을 형성하기 위해서는 평탄화층이 두 번 적용된 TFT 구조가 사용되는 것이다.
- [0024] 도 3a 및 도 3b는 본 명세서의 실시예에 따른 픽셀 구조 및 회로 구성을 도시한 도면이다.
- [0025] 본 명세서의 실시예에 따른 유기발광표시장치는 이하에서 설명하는 구조를 지닌 픽셀을 포함한다. 상기 유기발광표시장치는 다수의 데이터 라인 및 다수의 게이트 라인 및 다수의 픽셀이 구비된 표시패널; 다수의 데이터 라인으로 데이터 전압을 출력하여 데이터 라인을 구동하는 데이터 구동부; 다수의 게이트 라인으로 스캔신호를 순차적으로 출력하여 게이트 라인을 구동하는 게이트 구동부; 각종 제어 신호를 출력하여 데이터 구동부 및 게이트 구동부를 제어하는 타이밍 컨트롤러; 등을 포함한다.
- [0026] 상기 데이터 구동부는 다수의 데이터 구동 집적회로(소스 구동 집적회로라고도 함)를 포함할 수 있는데, 이러한 데이터 구동 집적회로는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 표시패널의 본딩 패드(Bonding Pad)에 연결되거나, 표시패널(110)에 직접 형성될 수도 있으며, 경우에 따라서, 표시패널에 집적화되어 형성될 수도 있다.
- [0027] 상기 게이트 구동부는, 구동 방식에 따라서 표시패널의 한 측에만 위치할 수도 있고, 2개로 나누어져 표시패널의 양측에 위치할 수도 있다. 또한, 게이트 구동부는, 다수의 게이트 구동 집적회로를 포함할 수 있는데, 이러한 게이트 구동 집적회로는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 표시패널의 본딩 패드(Bonding Pad)에 연결되거나, GIP(Gate In Panel) 타입으로 구현되어 표시패널에 직접 형성될 수도 있으며, 경우에 따라서, 표시패널에 집적화되어 형성될 수도 있다.
- [0028] 이하에서 서술하는 본 명세서의 실시예들은 탑 에미션(Top Emission) 방식의 유기발광표시장치에 효과적으로 적용될 수 있다.
- [0029] 도 3a는 본 명세서의 실시예에 따른 픽셀 구조를 나타낸 평면도이다. 설명의 편의를 위하여 상기 픽셀은 투명 영역을 포함하는 투명 픽셀의 경우인 것으로 가정하고 서술한다. 그러나 본 명세서의 실시예는 투명 영역이 포함되지 않은 일반적인 픽셀에도 적용될 수 있다.
- [0030] 본 명세서의 실시예에 따른 픽셀(100)은, 다수 개의 서브 픽셀(sub-pixel)을 포함하고, 상기 서브 픽셀들은 픽셀의 일 측에 특정 방향으로 배열될 수 있다. 도 3a에서는 다수 개의 서브 픽셀(110, 120, 130, 140)들이 x 및 y 방향으로 배열된 것으로 도시되었지만, 상기 서브 픽셀들은 y 방향에 따라 차례로 배열될 수도 있다.
- [0031] 상기 서브 픽셀(110, 120, 130, 140)은 동일한 색을 발광하는 제1 영역 및 제2 영역으로 구성된다. 예를 들어, 레드(red) 서브 픽셀(110)은 도 3a와 같이 R(1/2)와 R(2/2)의 두 영역으로 구성되고, 블루(blue) 서브 픽셀(120)은 B(1/2)와 B(2/2)의 두 영역으로 구성되고, 그린(green) 서브 픽셀(130)은 G(1/2)와 G(2/2)의 두 영역으로 구성되고, 화이트(white) 서브 픽셀(140)은 W(1/2)와 W(2/2)의 두 영역으로 구성된다.
- [0032] 즉, 상기 각 서브 픽셀은 두 개(또는 그 이상)의 영역으로 분리된 구조로 이루어진다. 이때 각 분리된 영역(제1 영역 및 제2 영역)은 하나의 서브 픽셀 안에 소정 방향(제1 방향, 도 3a에서는 y 방향)으로 배치된다. 한편, 픽셀 내의 투명 영역은, 상기 서브 픽셀에 대하여 상기 제1 방향과는 다른 제2 방향(예: 수직방향, 도 3a에서는 x 방향)으로 배치될 수 있다.
- [0033] 상기 제1 영역 및 상기 제2 영역은 각각 대응되는 제1 구동회로 및 제2 구동회로를 포함하게 된다. 다시 말해, 각각 상기 제1 구동회로는 상기 제1 영역과 연결되어 그 동작을 제어하고, 상기 제2 구동회로는 상기 제2 영역과 연결되어 그 동작을 제어한다. 이러한 연결 관계는 도 3b에 개념적으로 도시되어 있다. 예를 들어, 레드(red) 서브 픽셀(110)의 두 영역(R(1/2)와 R(2/2))은 각각 개별적으로 구동회로와 연결된다. 다른 서브 픽셀(G,

B, W)도 마찬가지이다.

- [0034] 특정 서브 픽셀의 제1 영역 및 제2 영역에 대응되는 제1 구동회로 및 제2 구동회로는, 데이터 라인, 스캔 라인, 전원전압 라인을 공유하게 된다. 도 3b에는 전원전압 라인(VDD)만을 도시하였지만, 특정 서브 픽셀의 제1 영역 및 제2 영역은 동일 시점(timing)에 동일한 색상을 나타내어야 하므로, 데이터 라인과 스캔 라인을 공유해야 함은 당연하다.
- [0035] 제1 영역 및 제2 영역으로 분리된 서브 픽셀 중 하나에 불량(예: 암점 또는 휘점 불량)이 발생하는 경우, 본 명세서의 서브 픽셀은 커팅을 통해 불량 영역의 동작을 중단시킬 수 있다. 이 경우, 본 명세서의 서브 픽셀은 정상적으로 구동하는 영역을 더 밝게 구동됨으로써, 전체 동작이 정상화될 수 있다. 이러한 과정에는 웰딩(welding)이 필요없으며, 도 3b를 참조하여 설명하면 다음과 같다.
- [0036] 일 예로, 제2 영역(B(2/2))에 이물이 존재하여 애노드와 캐소드가 단락되어 암점이 발생했을 때는, C 부분을 절단하고 제1 영역(B(1/2))의 휘도를 높여 전체 휘도를 절단 전과 동일하게 할 수 있다. 상기 C 부분은 구동회로와 애노드 전극 사이이며, 예를 들어, 구동 트랜지스터(n-type)의 소스 전극과 애노드 전극 사이일 수 있다.
- [0037] 다른 예로, 제1 영역(W(1/2))에 대응되는 TFT의 이상으로 인하여 휘점 불량이 발생했을 때는, D 부분을 절단하고 제2 영역(W(2/2))의 휘도를 높여 전체 휘도를 절단 전과 동일하게 할 수 있다. 상기 D 부분은 전원전압 라인과 구동회로 사이이며, 예를 들어, 전원전압라인(VDD)과 구동 트랜지스터(n-type)의 드레인 전극 사이일 수 있다.
- [0038] 상기 불량 픽셀(영역)의 검출에는 비전(vision)검사가 사용될 수 있다. 즉, 비전 검사 장비를 통해 불량 픽셀(영역)의 좌표를 검출한다. 검출된 불량 픽셀(영역)은 레이저(laser) 장비를 이용하여 절단될 수 있다(laser cutting). 레이저는 유기/무기층에는 영향을 주지 않으며 금속(metal)에만 열 충격을 가하여 회로부를 절단하게 된다.
- [0039] 도 4a 및 4b는 본 명세서의 실시예에 따른 픽셀 구조 및 회로 구성을 구체적으로 나타낸 도면이다.
- [0040] 도 4a는 본 명세서의 실시예에 따른 픽셀 구조를 나타낸 평면도이다. 도 4a에서는, 도 3a와는 다르게, R, G, W 서브 픽셀(110, 130, 140)이 배치된 픽셀이 도시되었다.
- [0041] 상기 서브 픽셀(110, 130, 140)은 동일한 색을 발광하는 제1 영역 및 제2 영역으로 구성된다. 예를 들어, 레드(red) 서브 픽셀(110)은 도 4a와 같이 R(1/2)와 R(2/2)의 두 영역으로 구성되고, 그린(green) 서브 픽셀(130)은 G(1/2)와 G(2/2)의 두 영역으로 구성되고, 화이트(white) 서브 픽셀(140)은 W(1/2)와 W(2/2)의 두 영역으로 구성된다.
- [0042] 상기 제1 영역 및 상기 제2 영역은 각각 대응되는 제1 구동회로 및 제2 구동회로를 포함하게 된다. 이때 상기 제1 구동회로 및 제2 구동회로는 각각 상기 제1 영역 및 상기 제2 영역이 차지하는 면적 부분에 위치할 수 있다. 즉, 제1 구동회로는 도 4a와 같이 레드 서브 픽셀의 제1 영역(R(1/2))이 차지하는 수평 방향 면적 이하로 구성되어, 제1 영역의 (적층 방향) 위쪽 또는 아래 쪽에 위치할 수 있다. 레드 서브 픽셀의 제2 영역(R(2/2))에 대응되는 구동회로도 같은 방식으로 배치될 수 있으며, 그린 서브 픽셀 및 화이트 서브 픽셀의 각 영역에 대응되는 구동회로의 경우도 마찬가지이다.
- [0043] 도 4b에는 구동회로의 상기 제1 구동회로 및 상기 제2 구동회로의 일 구현 예를 도시하였다. 제1 구동회로는, 구동 트랜지스터(DR-R-1), 스위칭 트랜지스터(SW-R-1), 캐패시터(C-R-1)를 포함할 수 있다. 또한 제2 구동회로는 구동 트랜지스터(DR-R-2), 스위칭 트랜지스터(SW-R-2), 캐패시터(C-R-2)를 포함할 수 있다. 각 구동회로는 유기발광 다이오드와 연결된다. 제1 구동회로 및 제2 구동회로는, 도 4b와 같이 데이터 라인(Data), 스캔 라인(Scan), 전원전압 라인(VDD)을 공유하며, 전원전압라인(VDD)과 절단 가능하도록 연결된다.
- [0044] 제1 영역 및 제2 영역으로 분리된 서브 픽셀 중 하나에 불량(예: 암점 또는 휘점 불량)이 발생하는 경우, 도 4b의 구동회로는 점선 부분의 커팅을 통해 불량 영역의 동작을 중단시킬 수 있다. 이 경우, 커팅되지 않은 회로에는 다른 회로가 커팅되기 전(즉, 모든 구동회로가 정상 연결되어 있을 때) 보다 증가된 양의 전류가 흐르도록 제어될 수 있다. 예컨대, 어느 하나의 구동 회로(예: 제2 구동회로)가 커팅된 후에는, 다른 회로(예: 제1 구동회로)에 데이터 라인을 통해 입력되는 데이터의 값(예: Vdata)이 조정(증가)됨으로써, 상기 다른 회로(예: 제1 구동회로)에 커팅 전 보다 많은 양의 전류가 흐르게 된다. 위에 서술된, 일 영역의 절단에 따른 다른 영역의 동작 조정은 데이터 구동부(예: data driver IC)가 수행할 수 있다. 즉 상기 데이터 구동부는 서브 픽셀의 영역 중 어느 한 영역(예: 제2 영역)이 커팅되었음을 감지하면; 연결이 유지된 다른 영역(예: 제1 영역)의 동작만으

로도 서브 픽셀이 커팅 전 휘도를 유지할 수 있는 상기 제1 영역의 동작 조건(예: 발광량 등)을 결정할 수 있다. 다음으로 상기 데이터 구동부는 상기 연결이 유지된 다른 영역(예: 제1 영역)의 동작 조건에 대응되는 데이터 값(예: Vdata)을 결정하고; 상기 결정된 데이터 값을 연결이 유지된 다른 영역(예: 제1 영역)에 전달할 수 있다. 이로써 상기 데이터 구동부는, 연결이 유지된 다른 영역(예: 제1 영역)이 더 밝게 발광하여 전체 서브 픽셀의 밝기가 커팅 전과 동일하게 되도록, 서브 픽셀들을 제어할 수 있다.

[0045] 이에 따라 상기 다른 회로(예: 제1 구동회로)에 대응되는 영역(예: 제1 영역)의 발광량이 증가하고, 결과적으로 서브 픽셀의 전체 휘도는 커팅 전후로 일정하게 유지될 수 있다. 이와 같은 휘도 보상을 위해 상기 제1 구동회로 및 상기 제2 구동회로는, Anode 전압 센싱을 위한 소자가 더 포함된 회로(예컨대, 3T(transistor)+1C(capacitor), 4T+2C 등)로 구성될 수 있다. 또한 이러한 감지(특정 구동회로의 절단 및/또는 애노드 전압 변화)는 센싱 회로를 구비한 데이터 구동부에서 수행될 수도 있다.

[0046] 도 5는 본 명세서의 실시예에 따른 서브 픽셀들의 동작을 나타낸 도면이다.

[0047] 도 5의 (a)에서는 한 서브 픽셀(R)의 제1 영역과 제2 영역이 모두 정상적으로 동작하고 있다. 이때 도 5의 (b)와 같이 어느 한 영역(예: 제2 영역)에 불량 발생하여 비정상 동작을 하게 되면, 대응되는 구동회로를 절단하고, 다른 영역(예: 제1 영역)의 휘도를 증가시킴으로써, 해당 서브 픽셀의 전체적인 동작이 정상화될 수 있다.

[0048] 도 6a 및 6b는 본 명세서의 실시예에 따른 픽셀 및 보조 배선의 구조를 나타낸 도면이다.

[0049] 본 명세서의 실시예에 따른 픽셀은 보조 전극(auxiliary electrode)을 더 포함할 수도 있다. 디스플레이 장치는 패널 전체에 걸친 균일한 휘도가 요구되며, 이에 따라 각 픽셀에 공급되는 전원전압(예: Vss)의 변화가 최소화되어야 한다. 이를 위해 픽셀에 보조 전극(Vss 보조 전극)이 추가되는 구조가 많이 사용된다. 투명 유기발광표시장치에 보조 전극을 추가하는 경우에는, 도 2b에서 설명한 바와 같이, 서브 픽셀 및 투명 영역의 배치에 따른 제약에 의하여 보조 전극 추가를 위한 추가 평탄화층(planarization layer)이 필요하다. 하지만, 본 명세서의 실시예에 따른 픽셀 구조에서는 보조 전극 형성을 위한 추가 평탄화층이 불필요하다. 이에 대하여는 아래에서 설명한다.

[0050] 본 명세서의 일 실시예에 따른 픽셀의 평면 구조는 도 6a와 같다. 서브 픽셀(110, 130, 140)은 상기 픽셀(100)의 일 측에 배치된다. 이때 각 서브 픽셀은 동일한 색상을 표현하는 2 이상의 영역(예: R(1/2) 및 R(2/2))으로 구분된다. 상기 영역은 하나의 서브 픽셀 내에서 제1 방향(예: 도 6a에서는 세로 방향)으로 배열된다. 상기 2 이상의 영역은 각각 대응되는 구동회로를 포함할 수 있다. 상기 구동회로들은 각각 대응되는 영역이 차지하는 면적(공간) 내에 위치할 수 있다. 즉, R(1/2)에 대응되는(즉, R(1/2) 영역을 구동하는) 구동회로는 도 6a와 같이 레드 서브 픽셀(110)의 일 영역(R(1/2))이 차지하는 수평 방향 면적 이내에 구성되며, 해당 영역의 (도 6a에서의 연직 방향) 아래 쪽에 위치할 수 있다.

[0051] 또한 상기 픽셀(100)은 타 측에 투명 영역이 배치될 수 있다. 이때 상기 투명 영역은 하나의 픽셀 내에서 서브 픽셀들이 차지하는 부분을 제외한 나머지 부분에 배치되며, 예컨대 서브 픽셀들의 위치에 대하여, 서브 픽셀 내에서 2 이상의 영역이 배열된 방향(제1 방향)과는 다른 제2 방향(예: 도 6a에서의 가로 방향)으로 배열될 수 있다.

[0052] 한편 보조 전극은 평면 상에서 상기 제1 방향으로 배열될 수 있다. 도 6a에서 상기 보조 전극은 서브 픽셀들과 투명 영역 사이에 위치하는 것으로 도시되었으나, 구현 예에 따라 서브 픽셀들(110, 130, 140)의 좌측 또는 투명 영역의 우측에 위치할 수도 있다.

[0053] 본 명세서의 실시예에 따른 픽셀의 적층 구조는 도 6b와 같다.

[0054] 가장 하부에는 기판(substrate)이 위치하고, 기판 위에는 버퍼(Buf)가 적층된다. 상기 버퍼(buffer) 상에는 상기 제1 구동회로 및 제2 구동회로를 포함하는 TFT 어레이가 형성되며, TFT 어레이 상에는 절연층(PAS)이 형성된다. 상기 절연층(passivation layer) 상에는 평탄화층(PAC)이 형성되고, 상기 평탄화층(planarization layer) 상에는 애노드 전극이 형성된다. 상기 애노드 전극은 TFT(소스 또는 드레인 전극)와 연결된다. 이와 같은 적층 구조에서 보조 전극의 배치를 위한 추가 평탄화층은 불필요하다. 서브 픽셀 내의 특정 영역을 구성하는 애노드 전극 및 구동 회로(TFT 등)는, 도 6a에서 전술한 바와 같이, 상기 특정 영역이 차지하는 수평 방향 면적 이내에 위치하기 때문에, 보조 전극과 동일 층에서 교차되지 않는다. 그러므로 보조 전극은 구동 회로와 동일 층상에 형성될 수 있고, 이에 대한 설명은 이하에서 서술한다.

[0055] 도 7은 본 명세서의 실시예에 따른 픽셀 및 보조 전극 구조의 실시예들을 나타낸 도면이다.

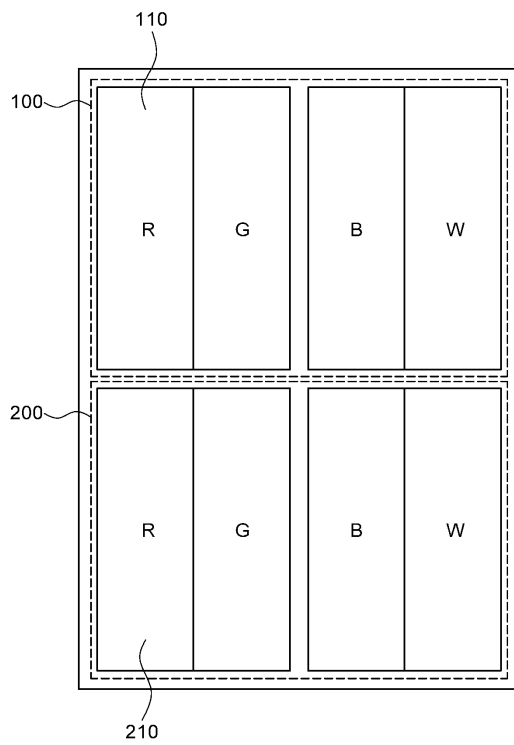
- [0056] 본 명세서에 따른 픽셀 구조에서, 보조 전극(Vss 보조 전극)은 도 7의 (a) 내지 (c)와 같이 형성될 수 있다. 도 7의 (a)는 픽셀과 Vss 보조 전극의 적층 구조를 함께 도시한 도면이고, 도 7의 (b) 및 (c)는 도 7의 (a)와 중복되는 픽셀 구조는 생략하고, 보조 전극의 적층 구조만을 도시한 도면이다.
- [0057] Vss 보조 전극은, 도 7의 (a)와 같이 소스-드레인(S-D)과 같은 층상(layer)에 형성되거나, 도 7의 (b)와 같이 애노드와 같은 층상에 형성되거나, 또는 도 7의 (c)와 같이 소스-드레인(S-D) 및 애노드를 동시에 사용하는 이중 배선구조로 형성될 수 있다.
- [0058] 도 8은 본 명세서의 실시예에 따른 유기발광표시 장치의 제조 방법을 나타낸 흐름도이다.
- [0059] 상기 제조 방법은 유기발광표시장치의 제조장비에 의해 실행될 수 있다. 또한 상기 유기발광표시장치는 도 1 내지 도 7에서 설명한 특징을 지닌다.
- [0060] 상기 제조 방법은 픽셀 형성 단계로서, 서브 픽셀의 제1 영역 및 제2 영역에 각각 대응되는 제1 구동회로 및 제2 구동회로를 형성하는 단계(S810)를 포함한다.
- [0061] 상기 제1 영역 및 제2 영역은 동일한 색상을 표현한다. 이를 위하여 상기 제1 구동회로 및 상기 제2 구동회로는 데이터 라인, 스캔 라인 및 전원전압 라인을 공유한다. 한편 상기 제1 구동회로 및 상기 제2 구동회로는 상기 전원전압라인과 절단(cutting) 가능하도록 연결된다. 또한, 상기 제1 구동회로는, 상기 제2 구동회로가 상기 전원전압라인과 절단되는 경우, 상기 제2 구동회로가 상기 전원전압라인에 연결된 경우에 비하여 증가된 전류가 흐르도록 구성될 수 있다. 이로써 본 명세서의 서브 픽셀은, 일 영역에 불량 발생하면 해당 영역을 회로적으로 단절한 후, 다른 영역이 불량 영역을 보상하도록 동작할 수 있다.
- [0062] 상기 제조 방법은 상기 제1 구동회로 및 제2 구동회로 상에 절연층(passivation layer)을 형성하는 단계(S820)를 포함한다.
- [0063] 상기 제조 방법은 상기 절연층 상에 평탄화층(planarization layer)을 형성하는 단계(S830)를 포함한다. 이때 상기 평탄화층은 포토 아크릴(photo acrylic)일 수 있다.
- [0064] 상기 제조 방법은 상기 평탄화층 상에 상기 제1 구동회로 및 제2 구동회로와 연결되는 애노드(anode) 전극을 형성하는 단계(S840)를 포함한다.
- [0065] 또한 상기 제조 방법은 투명 영역을 형성하는 단계를 더 포함할 수도 있다. 이때 상기 투명 영역은, 픽셀의 일 측에 형성되며, 서브 픽셀들은 상기 픽셀 내의 나머지 영역에 형성된다.
- [0066] 또한 상기 제조 방법은 Vss 보조 전극을 형성하는 단계를 더 포함할 수 있다. 상기 보조 전극은 구동 회로 또는 애노드 전극과 동일한 층상에 형성될 수 있다.
- [0067] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

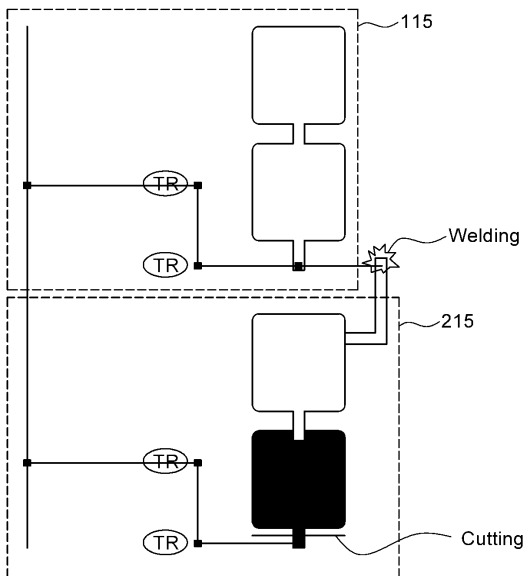
- [0068] 100: 픽셀
110, 120, 130, 140: 서브 픽셀
115, 125, 135, 145: 구동 회로

도면

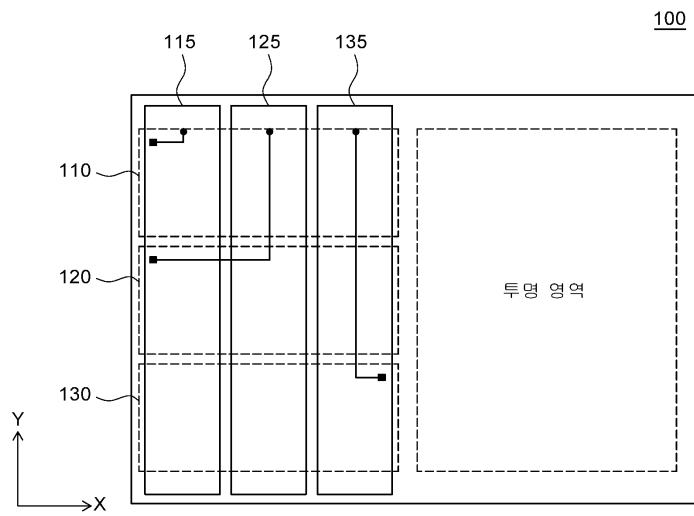
도면1a



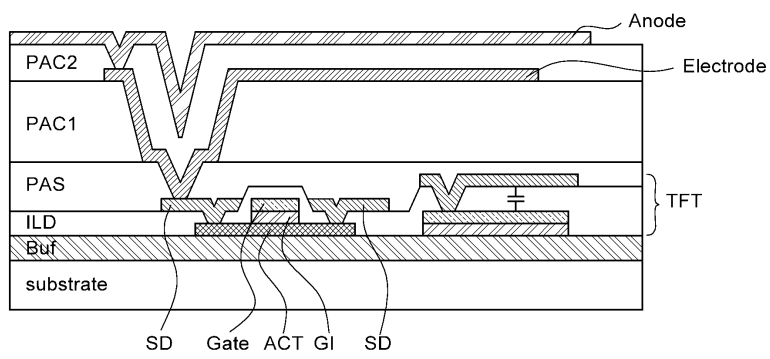
도면1b



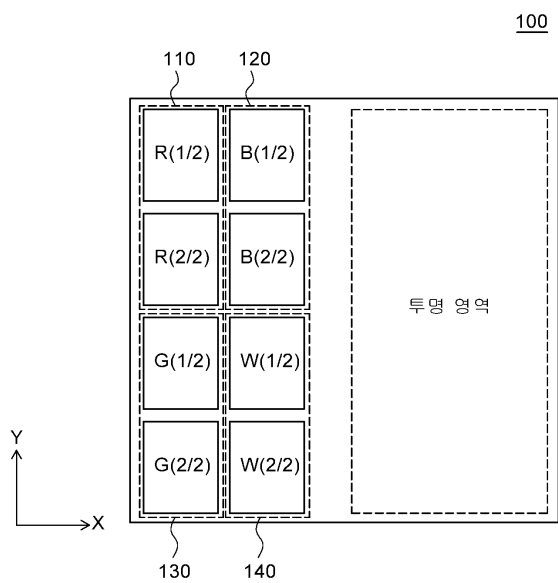
도면2a



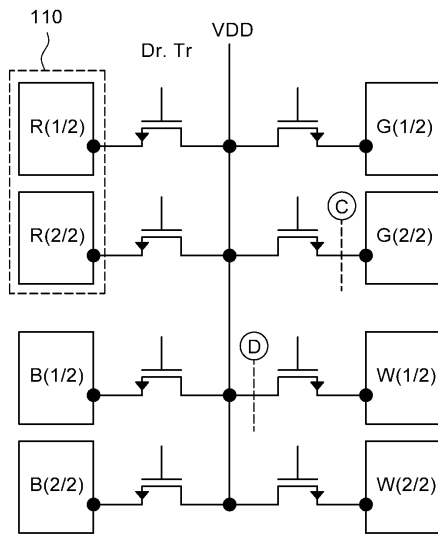
도면2b



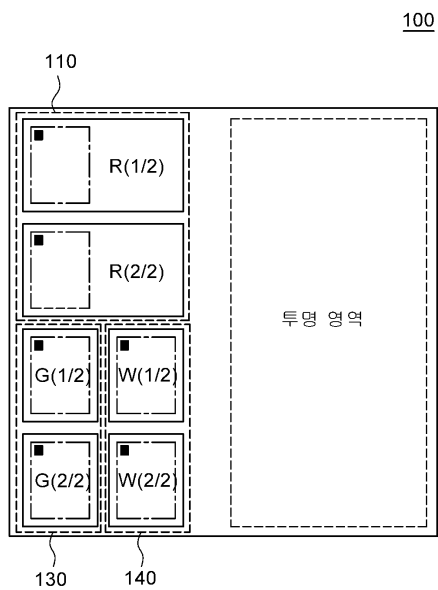
도면3a



도면3b



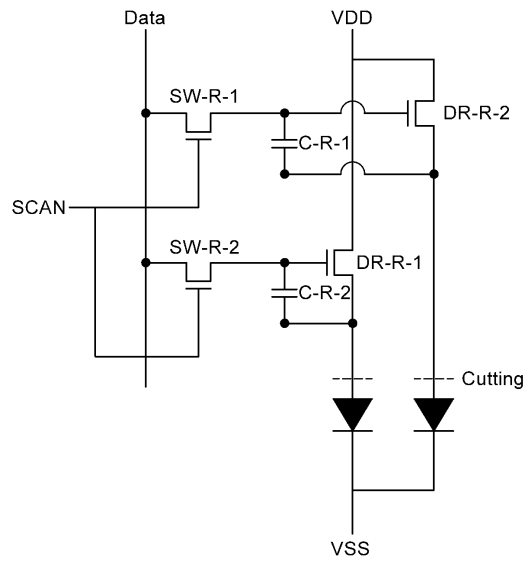
도면4a



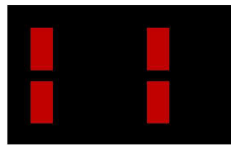
■ Dr. Tr(Source)와 Anode contact 부

구동 회로 부

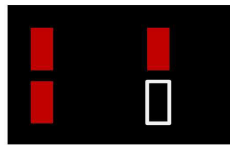
도면4b



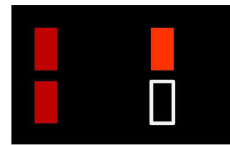
도면5



정상

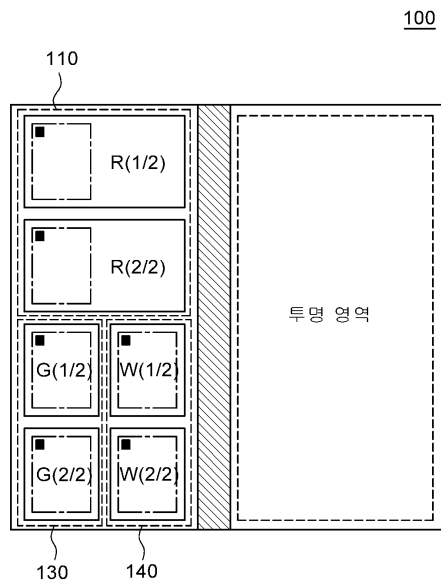


제2 영역에 암점 발생

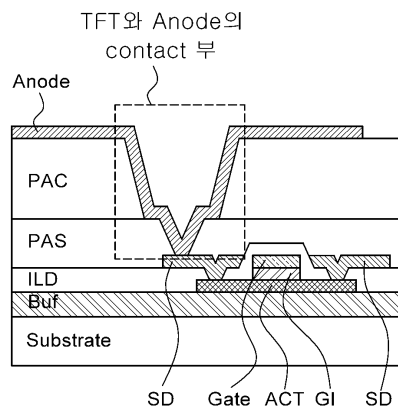


제1 영역의 휘도 증가

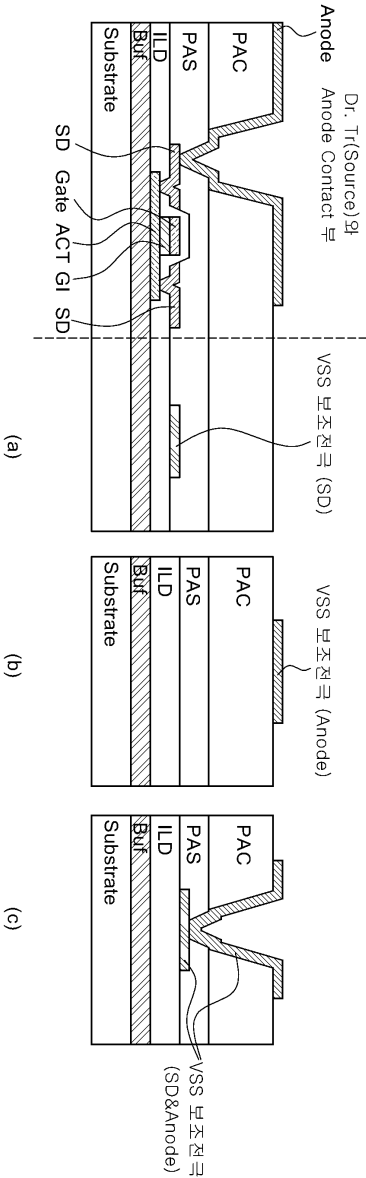
도면6a



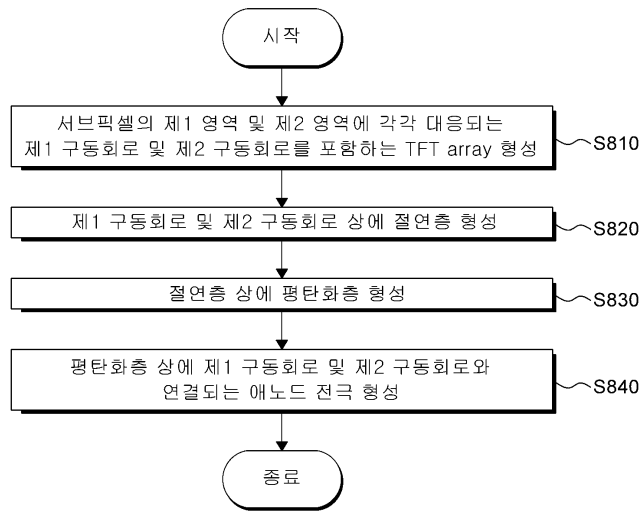
도면6b



도면7



도면8



专利名称(译)	标题：OLED显示器及其制造方法		
公开(公告)号	KR1020160038494A	公开(公告)日	2016-04-07
申请号	KR1020140131655	申请日	2014-09-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM TAE HWAN 김태환		
发明人	김태환		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/3276 G09G3/3233 G09G3/3275 H01L27/3211		
外部链接	Espacenet		

摘要(译)

本说明书公开了一种具有高产量的有机发光显示装置。该设备包括多个像素。像素分别包括布置在像素一侧的多个子像素。子像素分别包括表示相同颜色的第一区域和第二区域。第一区域和第二区域包括分别对应于第一区域和第二区域的第一驱动电路和第二驱动电路。第一驱动电路和第二驱动电路共享数据线，扫描线和电压线。COPYRIGHT KIPO 2016

