



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0061756
(43) 공개일자 2015년06월05일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/52 (2006.01)
(21) 출원번호 10-2013-0145839
(22) 출원일자 2013년11월28일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
문진영
서울 성북구 동소문로13가길 76-3, (동소문동4가)
부삼열
서울 송파구 올림픽로 99, 136동 1201호 (잠실동, 잠실엘스아파트)
(74) 대리인
특허법인로알

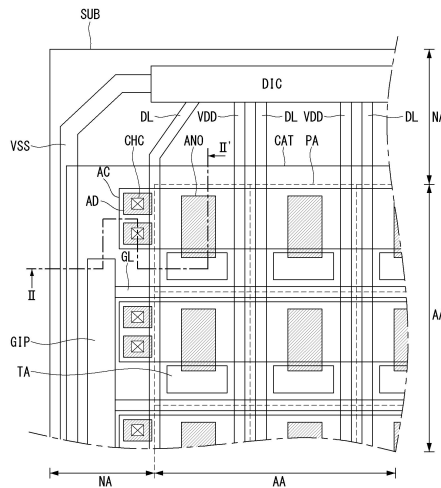
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 **대면적 유기발광 다이오드 표시장치**

(57) 요약

본 발명은 대면적 유기발광 다이오드 표시장치에 관한 것이다. 본 발명에 의한 유기발광 다이오드 표시장치는, 매트릭스 방식으로 배열된 복수 개의 화소 영역들이 정의된 표시 영역 및 상기 표시 영역 주변에 배치된 비 표시 영역을 구비하는 기관; 상기 각 화소 영역 내에 형성된 박막 트랜지스터; 상기 박막 트랜지스터의 일부 요소와 동일한 층에 형성된 보조 캐소드 전극; 상기 박막 트랜지스터 및 상기 보조 캐소드를 덮는 평탄화 막; 상기 평탄화 막 위에서 상기 박막 트랜지스터에 연결되며, 상기 각 화소 영역 내에 형성된 애노드 전극; 상기 애노드 전극 위에 적층된 유기발광 층; 상기 유기발광 층 위에서 상기 애노드 전극과 대향하여 상기 표시 영역 전체를 덮도록 형성된 캐소드 전극; 상기 평탄화 막에 형성된 캐소드 콘택홀을 통해 노출된 상기 보조 캐소드 전극을 덮으며, 상기 캐소드 전극과 접촉하는 보호 전극을 포함한다.

대표도 - 도3



명세서

청구범위

청구항 1

매트릭스 방식으로 배열된 복수 개의 화소 영역들이 정의된 표시 영역 및 상기 표시 영역 주변에 배치된 비 표시 영역을 구비하는 기관;

상기 각 화소 영역 내에 형성된 박막 트랜지스터;

상기 박막 트랜지스터의 일부 요소와 동일한 층에 형성된 보조 캐소드 전극;

상기 박막 트랜지스터 및 상기 보조 캐소드를 덮는 평탄화 막;

상기 평탄화 막 위에서 상기 박막 트랜지스터에 연결되며, 상기 각 화소 영역 내에 형성된 애노드 전극;

상기 애노드 전극 위에 적층된 유기발광 층;

상기 유기발광 층 위에서 상기 애노드 전극과 대향하여 상기 표시 영역 전체를 덮도록 형성된 캐소드 전극;

상기 평탄화 막에 형성된 캐소드 콘택홀을 통해 노출된 상기 보조 캐소드 전극을 덮으며, 상기 캐소드 전극과 접촉하는 보호 전극을 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 보호 전극은,

상기 애노드 전극과 동일한 물질로 형성된 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 3

제 1 항에 있어서,

상기 보조 캐소드 전극은, 상기 비 표시 영역과 표시 영역에 걸쳐 연장되도록 형성되고,

상기 캐소드 콘택홀은, 상기 비 표시 영역에 배치된 상기 보조 캐소드 전극의 일부를 노출하는 제1 캐소드 콘택홀을 포함하고,

상기 보호 전극은, 상기 캐소드 콘택홀을 통해 노출된 상기 보조 캐소드 전극을 덮도록 형성된 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 4

제 3 항에 있어서,

상기 캐소드 콘택홀은,

상기 표시 영역에 배치된 상기 보조 캐소드 전극의 일부를 노출하는 제2 캐소드 콘택홀을 더 포함하고,

상기 제2 캐소드 콘택홀에 노출된 상기 보조 캐소드 전극을 덮는 상기 보호 전극 위에는 상기 유기발광 층과 상기 캐소드 전극이 적층되며,

상기 제2 캐소드 콘택홀 영역에는 상기 보호 전극, 상기 캐소드 전극 및 보조 캐소드 전극을 전기적으로 연결하기 위한 용접점이 형성된 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 5

제 1 항에 있어서,

상기 비 표시 영역에서 상기 기관의 최 외곽부에 배치된 기저 배선을 더 포함하고,

상기 캐소드 전극은 상기 비 표시 영역까지 연장되어 상기 기저 배선과 접촉하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 6

제 1 항에 있어서,

상기 비 표시 영역에서 상기 기관의 최 외곽부에 배치된 기저 배선을 더 포함하고,

상기 보호 전극은, 상기 애노드 전극과 일정 거리 이격하여 배치되며, 상기 비 표시 영역까지 연장되어 상기 기저 배선과 접촉하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 7

제 1 항에 있어서,

상기 박막 트랜지스터는,

상기 기관 위에 형성된 게이트 요소;

상기 게이트 요소를 덮는 게이트 절연막;

상기 게이트 절연막 위에서 상기 게이트 요소와 중첩하는 소스-드레인 요소; 그리고

상기 소스-드레인 요소를 덮는 평탄화 막을 포함하고,

상기 보조 캐소드 전극은,

상기 게이트 요소 및 상기 소스-드레인 요소 중 어느 하나와 동일한 층에 동일한 물질로 형성되는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 8

제 1 항에 있어서,

상기 보조 캐소드 전극의 상부에 형성되어, 상기 캐소드 전극이 상기 보호 전극과 전기적으로 접촉하도록 하는 용접점을 더 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

청구항 9

제 1 항에 있어서,

상기 보조 캐소드 전극은,

구리를 포함하는 금속층; 그리고

상기 금속층과 적층된 적어도 하나의 도전층을 포함하는 것을 특징으로 하는 유기발광 다이오드 표시장치.

발명의 설명

기술분야

[0001] 본 발명은 대면적 유기발광 다이오드 표시장치에 관한 것이다. 특히, 본 발명은 캐소드 전극의 면 저항을 낮추기 위한 보조 캐소드 전극과 보조 캐소드 전극을 보호하기 위한 보호 전극을 구비한 대면적 유기발광 다이오드 표시장치에 관한 것이다.

배경기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치에는 액정 표시장치(Liquid Crystal Display, LCD), 전계 방출 표시장치(Field Emission Display, FED), 플라즈마 디스플레이 패널(Plasma Display Panel, PDP) 및 전계발광장치(Electro-Luminescence device, EL) 등이 있다.

[0003] 도 1은 종래 기술에 의한 능동소자인 박막 트랜지스터를 이용한 유기발광 다이오드 표시장치(Organic Light Emitting Diode Display: OLED)의 구조를 나타내는 평면도이다. 도 2는 도 1에서 절취선 I-I'로 자른 단면으로 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다.

[0004] 도 1 및 2를 참조하면, 유기발광 다이오드 표시장치는 박막 트랜지스터(ST, DT) 및 박막 트랜지스터(ST, DT)와 연결되어 구동되는 유기발광 다이오드(OLED)가 형성된 박막 트랜지스터 기판, 박막 트랜지스터 기판과 대향하여 유기 접합층(FS)을 사이에 두고 접합하는 캡(TS)을 포함한다. 박막 트랜지스터 기판은 스위칭 TFT(ST), 스위칭 TFT(ST)와 연결된 구동 TFT(DT), 구동 TFT(DT)에 접속된 유기발광 다이오드(OLED)를 포함한다.

[0005] 유리 기판(SUB) 위에 스위칭 TFT(ST)는 게이트 배선(GL)과 데이터 배선(DL)이 교차하는 부위에 형성되어 있다. 스위칭 TFT(ST)는 화소를 선택하는 기능을 한다. 스위칭 TFT(ST)는 게이트 배선(GL)에서 분기하는 게이트 전극(SG)과, 반도체 층(SA)과, 소스 전극(SS)과, 드레인 전극(SD)을 포함한다. 그리고, 구동 TFT(DT)는 스위칭 TFT(ST)에 의해 선택된 화소의 애노드 전극(ANO)을 구동하는 역할을 한다. 구동 TFT(DT)는 스위칭 TFT(ST)의 드레인 전극(SD)과 연결된 게이트 전극(DG)과, 반도체 층(DA), 구동 전류 전송 배선(VDD)에 연결된 소스 전극(DS)과, 드레인 전극(DD)을 포함한다. 구동 TFT(DT)의 드레인 전극(DD)은 유기발광 다이오드의 애노드 전극(ANO)과 연결되어 있다.

[0006] 도 2에서는 일례로, 탑 게이트(Top Gate) 구조의 박막 트랜지스터를 도시하였다. 이 경우, 스위칭 TFT(ST)의 반도체 층(SA) 및 구동 TFT(DT)의 반도체 층(DA)들이 기판(SUB) 위에 먼저 형성되고, 그 위를 덮는 게이트 절연막(GI) 위에 게이트 전극들(SG, DG)이 반도체 층들(SA, DA)의 중심부에 증착되어 형성된다. 그리고, 반도체 층들(SA, DA)의 양 측면에는 콘택홀을 통해 소스 전극들(SS, DS) 및 드레인 전극들(SD, DD)이 연결된다. 소스 전극(SS, DS) 및 드레인 전극(SD, DD)들은 게이트 전극들(SG, DG)을 덮는 절연막(IN) 위에 형성된다.

[0007] 또한, 화소 영역이 배치되는 표시 영역의 외주부에는, 각 게이트 배선(GL)의 일측 단부에 형성된 게이트 패드(GP), 각 데이터 배선(DL)의 일측 단부에 형성된 데이터 패드(DP), 그리고 각 구동 전류 전송 배선(VDD)의 일측 단부에 형성된 구동 전류 패드(VDP)가 배치된다. 스위칭 TFT(ST)와 구동 TFT(DT)가 형성된 기판(SUB) 위에 보호막(PAS)이 전면 도포된다. 그리고, 게이트 패드(GP), 데이터 패드(DP), 구동 전류 패드(VDP), 그리고, 구동 TFT(DT)의 드레인 전극(DD)을 노출하는 콘택홀들이 형성된다. 그리고, 기판(SUB) 중에서 표시 영역 위에는 평탄화 막(PL)이 도포된다. 평탄화 막(PL)은 유기발광 다이오드를 구성하는 유기물질을 매끈한 평면 상태에서 도포하기 위해 기판 표면의 거칠기를 균일하게 하는 기능을 한다.

[0008] 평탄화 막(PL) 위에는 콘택홀을 통해 구동 TFT(DT)의 드레인 전극(DD)과 접촉하는 애노드 전극(ANO)이 형성된다. 또한, 평탄화 막(PL)이 형성되지 않은 표시 영역의 외주부에서도, 보호막(PAS)에 형성된 콘택홀들을 통해 노출된 게이트 패드(GP), 데이터 패드(DP) 그리고 구동 전류 패드(VDP) 위에 형성된 게이트 패드 단자(GPT), 데이터 패드 단자(DPT) 그리고 구동 전류 패드 단자(VDPT)가 각각 형성된다. 표시 영역 내에서 특히 화소 영역을 제외한 기판(SUB) 위에 बैं크(BA)가 형성된다.

[0009] बैं크(BA) 및 बैं크(BA)를 통해 노출된 애노드 전극(ANO) 위에 유기발광 층(OL)이 도포된다. 그리고, 유기발광 층(OL) 위에는 캐소드 전극(CAT)이 도포된다. 이로써 애노드 전극(ANO), 유기발광 층(OL) 그리고 캐소드 전극(CAT)이 적층된 구조를 갖는 유기발광 다이오드(OLED)가 완성된다.

[0010] 상기와 같은 구조를 갖는 박막 트랜지스터 기판 위에 일정 간격을 유지하는 캡(TS)이 합착된다. 이 경우, 박막 트랜지스터 기판과 캡(TS)은 그 사이에 유기 접합층(FS)을 개재하여, 일정한 간격을 유지하면서 완전 밀봉 합착

하도록 하는 것이 바람직하다. 유기 접합층(FS)은 박막 트랜지스터 기관과 캡(TS)을 서로 면 접촉하며 밀봉하여 외부에서 수분 및 가스가 침투하는 것을 방지한다. 게이트 패드(GP) 및 게이트 패드 단자(GPT) 그리고 데이터 패드(DP) 및 데이터 패드 단자(DPT)는 캡(TS) 외부에 노출되어 각종 연결 수단을 통해 외부에 설치되는 장치와 연결된다.

[0011] 또한, 캡(TS)의 내측 표면에는 비 발광 영역에 형성된 블랙 매트릭스(BM)과 발광 영역에 형성된 칼라 필터(CF)를 더 포함할 수 있다. 특히, 유기발광 층(OL)이 백색광을 발현하는 경우, 칼라 필터(CF)를 이용하여 적(R)-녹(G)-청(B)의 색상을 구현할 수 있다.

[0012] 이와 같은 구조를 갖는 유기발광 다이오드 표시장치에서, 기본적인 전압을 갖는 캐소드 전극이 표시 패널의 기관 전체 표면에 걸쳐 도포되는 구조를 갖는다. 캐소드 전극을 비 저항 값이 낮은 금속 물질로 형성할 경우에는 큰 문제가 없지만, 투과도를 확보하기 위해 투명 도전물질로 형성하는 경우, 면 저항이 커져서 화질에 문제가 발생할 수 있다.

[0013] 예를 들어, 캐소드 전극에 투명한 도전물질이나 금속보다 비 저항이 큰 물질인 인듐-주석 산화물 혹은 인듐-아연 산화물을 포함할 경우, 면 저항이 커진다. 그러면, 캐소드 전극이 표시 패널 전체 면적에 걸쳐 일정한 전압 값을 갖지 못하는 문제가 발생한다. 특히, 대면적 유기발광 다이오드 표시장치로 개발할 경우, 전체 화면에 걸쳐서 표시장치의 휘도가 불균일해지는 현상이 더욱 중요한 문제로 대두될 수 있다.

발명의 내용

해결하려는 과제

[0014] 본 발명의 목적은 상기 종래 기술의 문제점들을 해결하고자 안출된 발명으로서, 캐소드 전극의 면 저항을 낮추기 위한 보조 캐소드 전극을 구비한 대면적 유기발광 다이오드 표시장치를 제공하는 데 있다. 본 발명의 다른 목적은, 캐소드 전극의 저항을 낮추기 위해 추가된 보조 캐소드 전극이 후속 공정에서 손상되는 것을 방지할 수 있는 보호 전극을 더 구비한 대면적 유기발광 다이오드 표시장치를 제공하는 데 있다.

과제의 해결 수단

[0015] 상기 목적을 달성하기 위하여, 본 발명에 의한 유기발광 다이오드 표시장치는, 매트릭스 방식으로 배열된 복수 개의 화소 영역들이 정의된 표시 영역 및 상기 표시 영역 주변에 배치된 비 표시 영역을 구비하는 기관; 상기 각 화소 영역 내에 형성된 박막 트랜지스터; 상기 박막 트랜지스터의 일부 요소와 동일한 층에 형성된 보조 캐소드 전극; 상기 박막 트랜지스터 및 상기 보조 캐소드를 덮는 평탄화 막; 상기 평탄화 막 위에서 상기 박막 트랜지스터에 연결되며, 상기 각 화소 영역 내에 형성된 애노드 전극; 상기 애노드 전극 위에 적층된 유기발광 층; 상기 유기발광 층 위에서 상기 애노드 전극과 대향하여 상기 표시 영역 전체를 덮도록 형성된 캐소드 전극; 상기 평탄화 막에 형성된 캐소드 콘택홀을 통해 노출된 상기 보조 캐소드 전극을 덮으며, 상기 캐소드 전극과 접촉하는 보호 전극을 포함한다.

[0016] 상기 보호 전극은, 상기 애노드 전극과 동일한 물질로 형성된 것을 특징으로 한다.

[0017] 상기 보조 캐소드 전극은, 상기 비 표시 영역과 표시 영역에 걸쳐 연장되도록 형성되고, 상기 캐소드 콘택홀은, 상기 비 표시 영역에 배치된 상기 보조 캐소드 전극의 일부를 노출하는 제1 캐소드 콘택홀을 포함하고, 상기 보호 전극은, 상기 캐소드 콘택홀을 통해 노출된 상기 보조 캐소드 전극을 덮도록 형성된 것을 특징으로 한다.

[0018] 상기 캐소드 콘택홀은, 상기 표시 영역에 배치된 상기 보조 캐소드 전극의 일부를 노출하는 제2 캐소드 콘택홀을 더 포함하고, 상기 제2 캐소드 콘택홀에 노출된 상기 보조 캐소드 전극을 덮는 상기 보호 전극 위에는 상기 유기발광 층과 상기 캐소드 전극이 적층되며, 상기 제2 캐소드 콘택홀 영역에는 상기 보호 전극, 상기 캐소드 전극 및 보조 캐소드 전극을 전기적으로 연결하기 위한 용접점이 형성된 것을 특징으로 한다.

[0019] 상기 비 표시 영역에서 상기 기관의 최 외곽부에 배치된 기저 배선을 더 포함하고, 상기 캐소드 전극은 상기 비 표시 영역까지 연장되어 상기 기저 배선과 접촉하는 것을 특징으로 한다.

[0020] 상기 비 표시 영역에서 상기 기관의 최 외곽부에 배치된 기저 배선을 더 포함하고, 상기 보호 전극은, 상기 애노드 전극과 일정 거리 이격하여 배치되며, 상기 비 표시 영역까지 연장되어 상기 기저 배선과 접촉하는 것을 특징으로 한다.

[0021] 상기 박막 트랜지스터는, 상기 기관 위에 형성된 게이트 요소; 상기 게이트 요소를 덮는 게이트 절연막; 상기

게이트 절연막 위에서 상기 게이트 요소와 중첩하는 소스-드레인 요소; 그리고 상기 소스-드레인 요소를 덮는 평탄화 막을 포함하고, 상기 보조 캐소드 전극은, 상기 게이트 요소 및 상기 소스-드레인 요소 중 어느 하나와 동일한 층에 동일한 물질로 형성되는 것을 특징으로 한다.

[0022] 상기 보조 캐소드 전극의 상부에 형성되어, 상기 캐소드 전극이 상기 보호 전극과 전기적으로 접촉하도록 하는 용접점을 더 포함하는 것을 특징으로 한다.

[0023] 상기 보조 캐소드 전극은, 구리를 포함하는 금속층; 그리고 상기 금속층과 적층된 적어도 하나의 도전층을 포함하는 것을 특징으로 한다.

발명의 효과

[0024] 본 발명에 의한 유기발광 다이오드 표시장치는 비 저항값이 낮은 구리와 같은 물질을 포함하는 게이트 요소 또는 소스-드레인 요소를 형성할 때, 캐소드 전극과 연결되는 보조 캐소드 전극을 더 형성한다. 이로써, 캐소드 전극의 면 저항을 더 낮출 수 있어, 표시 패널 전체에 걸쳐 밝기 분포에 차이가 없이 균일한 휘도를 갖는 유기전계발광 표시장치를 얻을 수 있다. 또한, 보조 캐소드 전극과 캐소드 전극 사이에 개재된 보호 전극을 더 구비하여, 보조 캐소드 전극이 벗겨지거나 접촉 불량에 발생하는 것을 방지한다. 이로써, 유기전계발광 표시장치를 대면적으로 제조하더라도, 전체 면적에 걸쳐 기저 전압의 값을 편차 없이 균일하게 확보할 수 있다.

도면의 간단한 설명

[0025] 도 1은 종래 기술에 의한 능동소자인 박막 트랜지스터를 이용한 유기발광 다이오드 표시장치의 구조를 나타내는 평면도.

도 2는 도 1에서 절취선 I-I'로 자른 단면으로 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

도 3은 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치의 개략적인 구조를 나타내는 평면 확대도.

도 4는 도 3에서 절취선 II-II'으로 자른 도면으로 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

도 5는 본 발명의 제2 실시 예에 의한 유기발광 다이오드 표시장치의 개략적인 구조를 나타내는 평면 확대도.

도 6a는 도 5에서 절취선 III-III'으로 자른 도면으로 본 발명의 제2 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

도 6b는 도 6a에서 캐소드 콘택홀 부위에서 적층된 보조 캐소드 전극, 보호 전극 및 캐소드 전극을 전기적으로 연결하기 위한 용접점이 형성된 경우를 도시하는 단면도.

도 7은 본 발명의 제3 실시 예에 의한 유기발광 다이오드 표시장치의 개략적인 구조를 나타내는 평면 확대도.

도 8은 도 7에서 절취선 IV-IV'으로 자른 도면으로 본 발명의 제3 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

발명을 실시하기 위한 구체적인 내용

[0026] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 또한, 이하의 설명에서 사용되는 구성요소 명칭은 명세서 작성의 용이함을 고려하여 선택된 것일 수 있는 것으로서, 실제 제품의 부품 명칭과는 상이할 수 있다.

[0027] 도 3은 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치의 개략적인 구조를 나타내는 평면 확대도이다. 도 4는 도 3에서 절취선 II-II'으로 자른 도면으로 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다.

[0028] 먼저, 도 3 및 4를 참조하여, 본 발명의 제1 실시 예에 대하여 설명한다. 본 발명의 핵심은 캐소드 전극의 저항을 낮추기 위한 보조 전극의 구조에 있다. 따라서, 종래 기술에 의한 특징과 큰 차이가 없는 박막 트랜지스터 및 유기발광 다이오드에 대한 상세한 설명은 생략한다.

- [0029] 먼저, 도 3을 참조하여, 평면상에서의 구조에 대하여 설명한다. 본 발명의 제1 실시 예에 의한 유기발광 다이오드 표시장치는 영상 정보를 표시하는 표시 영역(AA)과, 표시 영역(AA)을 구동하기 위한 여러 소자들이 배치되는 비 표시 영역(NA)으로 구분된 기판(SUB)을 포함한다. 표시 영역(AA)에는 매트릭스 방식으로 배열된 복수 개의 화소 영역(PA)들이 정의된다. 도 3에서는 점선으로 화소 영역(PA)들을 표시하였다.
- [0030] 예를 들어, NxM 방식의 장방형으로 화소 영역(PA)들이 정의될 수 있다. 하지만, 반드시 이러한 방식에만 국한되는 것이 아니고, 다양한 방식으로 배열될 수도 있다. 각 화소 영역들이 동일한 크기를 가질 수도 있고, 서로 다른 크기를 가질 수도 있다. 또한, RGB(적녹청) 색상을 나타내는 세 개의 서브 화소를 하나의 단위로 하여, 규칙적으로 배열될 수도 있다. 가장 단순한 구조로 설명하면, 화소 영역(PA)들은 가로 방향으로 진행되는 복수 개의 게이트 배선(GL)들과 세로 방향으로 진행되는 복수 개의 데이터 배선(DL)들 및 구동 전류 배선(VDD)들의 교차 구조로 정의할 수 있다.
- [0031] 화소 영역(PA)의 외주부에 정의된, 비 표시 영역(NA)에는 데이터 배선(DL)들에 화상 정보에 해당하는 신호를 공급하기 위한 데이터 구동부(혹은, Data Driving Integrated Circuit)(DIC)과, 게이트 배선(GL)들에 스캔 신호를 공급하기 위한 게이트 구동부(혹은, Gate Driving Integrated Circuit)(GIP)이 배치될 수 있다. 데이터 배선(DL)들 및 구동 전류 배선(VDD)들의 개수가 많아지는, VGA급보다 더 높은 고 해상도의 경우에는, 데이터 구동부(DIC)는 기판(SUB)의 외부에 실장하고, 데이터 구동부(DIC) 대신에 데이터 접속 패드들이 배치될 수도 있다.
- [0032] 표시장치의 구조를 단순하게 하기 위해, 게이트 구동부(GIP)는, 기판(SUB)의 일측 부에 직접 형성하는 것이 바람직하다. 그리고, 기판(SUB)의 최 외곽부에는 기저 전압을 공급하는 기저 배선(Vss)이 배치된다. 기저 배선(Vss)은 기판(SUB)의 외부에서 공급되는 기저 전압(Ground Voltage)을 인가받아, 데이터 구동부(DIC) 및 게이트 구동부(GIP)에 모두 기저 전압을 공급하도록 배치하는 것이 바람직하다. 예를 들어, 기저 배선(Vss)은 기판(SUB)의 상부 측면에 배치된 데이터 구동부(DIC)에 연결되고, 기판(SUB)의 좌측 및/또는 우측 면에 배치된 게이트 구동부(GIP)의 외측에서 기판을 감싸듯이 배치될 수 있다.
- [0033] 각 화소 영역(PA)에는 유기발광 다이오드 표시장치의 핵심 구성 요소들인 유기발광 다이오드와 유기발광 다이오드를 구동하기 위한 박막 트랜지스터들이 배치된다. 박막 트랜지스터들은 화소 영역(PA)의 일측 부에 정의된 박막 트랜지스터 영역(TA)에 형성될 수 있다. 유기발광 다이오드는 애노드 전극(ANO)과 캐소드 전극(CAT) 그리고, 두 전극들 사이에 개재된 유기발광 층을 포함한다. 실제로 발광하는 영역은 애노드 전극(ANO)과 중첩하는 유기발광 층의 면적에 의해 결정된다.
- [0034] 애노드 전극(ANO)은 화소 영역(PA) 중에서 일부 영역을 차지하도록 형성되며, 박막 트랜지스터 영역(TA)에 형성된 박막 트랜지스터와 연결된다. 애노드 전극(ANO) 위에 유기발광 층(OL)을 도포하는데, 애노드 전극(ANO)과 유기발광 층(OL)이 중첩된 영역이 실제 발광 영역으로 결정된다. 캐소드 전극(CAT)은 유기발광 층(OL) 위에서 적어도 화소 영역(PA)들이 배치된 표시 영역(NA)의 면적을 모두 덮도록 하나의 몸체로 형성한다.
- [0035] 캐소드 전극(CAT)은 게이트 구동부(GIP)를 넘어 기판(SUB)의 외측부에 배치된 기저 배선(Vss)와 접촉한다. 즉, 기저 배선(Vss)을 통해 캐소드 전극(CAT)에 기저 전압을 인가한다. 캐소드 전극(CAT)은 기저 전압을 인가받고, 애노드 전극(ANO)은 화상 전압을 인가받아, 그 사이의 전압차이에 의해 유기발광 층(OL)에서 빛이 발광하여 화상 정보를 표시한다.
- [0036] 캐소드 전극(CAT)은 인듐-주석 산화물(Indium Tin Oxide) 혹은 인듐-아연 산화물(Indium Zinc Oxide)와 같은 투명 도전 물질로 형성한다. 이와 같은 투명 도전물질은 금속 물질보다는 비 저항 값이 높은 편이다. 상면 발광형(Top Emission Type)의 경우, 애노드 전극(ANO)은 저항이 낮고 빛 반사율이 높은 금속 물질로 형성하기 때문에 저항 문제가 발생하지 않는다. 반면에 캐소드 전극(CAT)은, 빛이 이를 투과하여야 하므로, 투명 도전 물질로 형성한다.
- [0037] 특히, 대면적 상면 발광형의 경우에는 저항을 낮추기 위해, 캐소드 전극(CAT)에 은(Ag)과 같은 저 저항 금속 물질을 사용하기도 하는데, 빛 투과성을 고려하여 얇게 형성하여야 한다. 아무리 저 저항 금속 물질을 사용하더라도, 얇은 두께로 대면적 유기발광 표시장치의 경우, 면 저항 값은 더욱 커진다. 이로 인해, 기저 전압이 기판(SUB) 전체 면에 걸쳐 일정하지 못할 수 있다. 예를 들어, 기판(SUB)으로 인가되는 기저 전압이 들어오는 쪽인 인입 측면에서의 기저 전압 값과 인입 측면에서 가장 멀리 떨어진 대향 측면에서의 기저 전압 값의 편차가 커져, 화면의 밝기가 일정하지 않을 수 있다.
- [0038] 이를 방지하기 위해, 본 발명에서는, 비 저항이 낮은 금속 물질로 형성한 보조 캐소드 전극(AC)을 더 구비한다. 본 발명의 제1 실시 예에서는, 게이트 배선(GL)과 동일한 층에 보조 캐소드 전극(AC)을 형성한 경우를

설명한다. 이 경우, 보조 캐소드 전극(AC)은 게이트 배선(GL)과 평행하게 배치되는 다수 개의 배선 형태로 형성하는 것이 바람직하다. 보조 캐소드 전극(AC)은 캐소드 콘택홀(CHC)을 통해 캐소드 전극(CAT)과 접촉한다.

[0039] 면 저항을 효과적으로 낮추기 위해서는, 캐소드 콘택홀(CHC)의 개수가 가급적 많을수록 좋다. 하지만, 너무 많으면, 오히려 접촉 저항이 증가하여 불리할 수도 있으므로, 적절한 개수로 조절하는 것이 바람직하다. 제1 실시 예를 나타내는 도 3에서는, 표시 영역(AA)의 외측 일부에 캐소드 콘택홀(CHC)들이 배치된 경우를 도시한다. 필요하다면, 각 화소 영역(PA) 내에서도 캐소드 전극(CAT)과 보조 캐소드 전극(AC)을 서로 연결하기 위한 화소 영역 캐소드 콘택홀들을 더 형성할 수도 있다.

[0040] 상부 발광형의 경우, 유기발광 층(OL)에서 발생한 빛이 캐소드 전극(CAT) 쪽으로 출광하므로, 보조 캐소드 전극(AC)은 애노드 전극(ANO) 하부에서 애노드 전극(ANO)과 중첩하도록 넓은 띠 모양으로 형성할 수도 있다. 하부 발광형의 경우, 게이트 배선(GL)과 평행하면서, 발광 영역과 중첩하지 않도록 빈 공간에 배치하는 것이 바람직하다.

[0041] 보조 캐소드 전극(AC)이 캐소드 콘택홀(CHC)을 통해 노출된 상태에서, बैं크(BN) 및 유기 물질들을 형성한다. 이러한 공정 과정 중에 노출된 보조 캐소드 전극(AC)의 표면이 손상을 받을 수 있다. 특히, 저 저항을 확보하기 위해 보조 캐소드 전극(AC)이 구리(Cu)와 같은 금속을 포함할 경우, 표면 접합성이 저하될 수 있다. 그 결과, 보조 캐소드 전극(AC)이 들뜨거나, 캐소드 전극(CAT)을 연결할 때, 접촉이 정상적으로 이루어지지 않을 수 있다.

[0042] 이를 방지하기 위해, 본 발명의 제1 실시 예에서는, 캐소드 콘택홀(CHC)을 통해 노출된 보조 캐소드 전극(AC)을 덮는 보호 전극(AD)을 더 포함한다. 보호 전극(AC)은, 제조 공정을 고려할 때, 애노드 전극(ANO)과 동일한 물질로 동일한 층에 형성하는 것이 바람직하다.

[0043] 도 4를 더 참조하여, 제1 실시 예에 의한 유기발광 표시장치의 단면 구조를 더 상세히 설명한다. 여기서는, 편 의상 박막 트랜지스터가 바텀 게이트(Bottom Gate) 구조를 갖는 것으로 설명하였다. 하지만, 종래 기술에서 설명한, 탑 게이트(Top Gate) 구조를 본 발명의 제1 실시 예에 적용할 수 있다.

[0044] 기관(SUB) 위에 게이트 구동부(GIP)와 기저 배선(Vss)이 배치되는 비 표시 영역(NA), 그리고 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT) 및 유기발광 다이오드(OLED)가 형성되는 표시 영역(AA)이 정의된다.

[0045] 게이트 구동부(GIP)는 스위칭 박막 트랜지스터(ST) 및 구동 박막 트랜지스터(DT)를 형성하는 과정에서 함께 형성한 박막 트랜지스터를 구비할 수 있다. 화소 영역(PA)에 형성된 스위칭 박막 트랜지스터(ST)는 게이트 전극(SG), 게이트 절연막(GI), 채널층(SA), 소스 전극(SS) 및 드레인 전극(SD)을 포함한다. 또한, 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)과 연결된 게이트 전극(DG), 게이트 절연막(GI), 채널 층(DA), 소스 전극(DS) 및 드레인 전극(DD)을 포함한다.

[0046] 박막 트랜지스터들(ST, DT) 위에는 보호막(PAS)과 평탄화 막(PL)이 연속으로 도포된다. 평탄화 막(PL) 위에는 화소 영역(PA) 내의 일정 부분만을 차지하는 고립된 장방형의 애노드 전극(ANO)이 형성된다. 애노드 전극(ANO)은 보호막(PAS) 및 평탄화막(PL)을 관통하는 콘택홀을 통해 구동 박막 트랜지스터(DT)의 드레인 전극(DD)과 접촉한다.

[0047] 애노드 전극(ANO)이 형성된 기관 위에는 발광 영역을 정의하는 बैं크(BA)가 도포된다. बैं크(BA)를 패터닝하여, 애노드 전극(ANO)의 대부분을 노출한다. 캐소드 콘택홀(CHC)은 비 표시 영역(NA)에 형성하는 것이 바람직하다. बैं크(BA) 패터닝에 의해 노출된 애노드 전극(ANO) 위에는 유기발광 층(OL)을 도포한다. बैं크(BA) 위에는 투명 도전 물질을 도포하여, 캐소드 전극(CAT)을 형성한다. 이로써, 애노드 전극(ANO), 유기발광층(OL) 및 캐소드 전극(CAT)을 포함하는 유기발광 다이오드(OLED)가 형성된다.

[0048] 한편, 보조 캐소드 전극(AC)은 게이트 배선(GL) 및 박막 트랜지스터들(ST, DT)의 게이트 전극(G)과 동일한 금속 물질로 형성하여 동일한 층에 배치된다. 특히, 제1 실시 예에서 보조 캐소드 전극(AC)은 게이트 배선(GL)과 평행한 배선 형태로 형성한다. 보조 캐소드 전극(AC)은 캐소드 전극(CAT)의 면 저항을 낮추어 주기 위한 것으로 캐소드 전극(CAT)과 접촉할 수 있어야 한다. 따라서, 보조 캐소드 전극(AC)을 노출할 수 있도록 게이트 절연막(GI), 보호막(PAS) 및 평탄화 막(PL)을 관통하는 캐소드 콘택홀(CHC)을 형성한다.

[0049] 상부 발광식의 경우, 빛이 기관(SUB) 방향으로만 방출되지 않으므로, 애노드 전극(ANO)과 중첩되도록 그 하부 영역에서 게이트 배선(GL)과 평행하게 배치할 수 있다. 하부 발광식이나, 양면 발광식의 경우에는 빛이 기관(SUB) 방향으로 방출되어야 하므로, 게이트 배선(GL)과 평행하되 애노드 전극(ANO)과 중첩하지 않으면서 게이트

배선(GL)과 접촉하지 않도록 배치하는 것이 바람직하다.

- [0050] 캐소드 콘택홀(CHC)이 형성된 부분에는 애노드 전극(ANO)을 형성하는 과정에서 동일한 물질로, 보호 전극(AD)을 형성한다. 보호 전극(AD)은 애노드 전극(ANO)과 연결되지 않도록 고립된 형태로 형성하는 것이 바람직하다. 보호 전극(AD)은 캐소드 콘택홀(CHC)을 통해 노출된 보조 캐소드 전극(AC)의 표면을 보호하기 위한 것으로, 캐소드 콘택홀(CHC)보다 약간 더 큰 형태를 갖는 것이 바람직하다.
- [0051] बैं크(BA)가 형성된 기판(SUB) 위에는 유기발광 층(OL)이 도포된다. 유기발광 층(OL)이 백색광을 발현하고, 별도로 형성한 칼라 필터(CF)로 색상을 표현하도록 할 수 있다. 이 경우, 유기발광 층(OL)은 적어도 표시 영역(AA)을 모두 덮도록 형성하는 것이 바람직하다. 그리고 제1 실시 예에서는, 보조 캐소드 전극(AC)과 캐소드 전극(CAT)을 연결하는 캐소드 콘택홀(CHC) 그리고 캐소드 콘택홀(CHC)을 덮는 보호 전극(AD)이 비 표시 영역(NA)에 형성하였다. 따라서, 보호 전극(AD) 위에는 유기발광 층(OL)이 도포되지 않는다.
- [0052] 유기발광 층(OL)이 도포된 기판(SUB) 위에 캐소드 전극(CAT)을 도포한다. 캐소드 전극(CAT)은 게이트 구동부(GIP)를 넘어 기판(SUB)의 외측부에 배치된 기저 배선(Vss)와 접촉하도록 표시 영역(AA) 및 비 표시 영역(NA)에 걸쳐 형성한다. 이로써, 기저 배선(Vss)을 통해 캐소드 전극(CAT)에 기저 전압을 인가할 수 있다.
- [0053] 한편, 기저 배선(Vss)은 게이트 전극(G)과 동일한 물질로 동일한 층에 형성할 수 있다. 이 경우, 기저 배선(Vss)을 덮는 보호막(PAS) 및 게이트 절연막(GI)을 관통하는 콘택홀을 통해 캐소드 전극(AC)과 접촉할 수 있다. 다른 방법으로, 기저 배선(Vss)은 소스-드레인(SS-SD, DS-DD) 전극과 동일한 물질로 동일한 층에 형성할 수도 있다. 이 경우, 기저 배선(Vss)은 보호막(PAS)을 관통하는 콘택홀을 통해 캐소드 전극(AC)과 접촉할 수 있다.
- [0054] 이와 같이 제1 실시 예에서, 캐소드 전극(CAT)은 캐소드 콘택홀(CHC)을 통해, 보조 캐소드 전극(AC)과 접촉한다. 더 상세히는, 보조 캐소드 전극(AC)은 캐소드 콘택홀(CHC)을 통해 보호 전극(AD)과 접촉하고, 캐소드 전극(CAT)은 보호 전극(AD)과 직접 접촉하는 구조를 갖는다. 대면적 유기발광 표시장치를 구현하는 경우, 캐소드 전극(CAT)의 면적이 커지더라도, 저 저항 금속물질로 형성한 보조 캐소드 전극(AC)에 의해 면 저항이 낮아지므로, 전체 면적에 걸쳐서 기저 전압 값이 일정하게 유지될 수 있다. 또한, 보호 전극(AD)으로 인해, 보조 캐소드 전극(AC)에 구리가 포함된 경우, 캐소드 콘택홀(CHC)에 노출되더라도 계면의 안정성을 확보할 수 있다.
- [0055] 이상 제1 실시 예에서는, 보조 캐소드 전극(AC)이 게이트 배선(GL)과 동일한 층에 형성한 경우를 설명하였다. 이하 제2 실시 예에서는 보조 캐소드 전극(AC)이 소스-드레인 전극(S-D)과 동일한 층에 동일한 물질로 형성하는 경우에 대하여 설명한다.
- [0056] 도 5는 본 발명의 제2 실시 예에 의한 유기발광 다이오드 표시장치의 개략적인 구조를 나타내는 평면 확대도이다. 도 6a는 도 5에서 절취선 III-III'으로 자른 도면으로 본 발명의 제2 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다. 도 6b는 도 6a에서 캐소드 콘택홀 부위에서 적층된 보조 캐소드 전극, 보호 전극 및 캐소드 전극을 전기적으로 연결하기 위한 용접점이 형성된 경우를 도시하는 단면도.
- [0057] 본 발명의 제2 실시 예에 의한 유기발광 다이오드 표시장치는 기본적인 구성은 제1 실시 예의 것과 거의 동일하다. 차이가 있다면, 보조 캐소드 전극(CAT)이 소스-드레인 요소가 형성된 층에 동일한 물질로 형성된다는 것에 있다. 이하의 설명에서는, 이 차이점에 대해서 중점적으로 설명한다.
- [0058] 도 5, 6a 및 6b를 참조하면 본 발명의 제2 실시 예에 의한 유기발광 다이오드 표시장치는, 기판(SUB) 위에 게이트 구동부(GIP)와 기저 배선(Vss)이 배치되는 비 표시 영역(NA), 그리고 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT) 및 유기발광 다이오드(OLED)가 형성되는 표시 영역(AA)을 포함한다.
- [0059] 게이트 구동부(GIP)는 스위칭 박막 트랜지스터(ST) 및 구동 박막 트랜지스터(DT)를 형성하는 과정에서 함께 형성한 박막 트랜지스터를 구비할 수 있다. 화소 영역(PA)에 형성된 스위칭 박막 트랜지스터(ST)는 게이트 전극(SG), 게이트 절연막(GI), 채널 층(SA), 소스 전극(SS) 및 드레인 전극(SD)을 포함한다. 또한, 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)과 연결된 게이트 전극(DG), 게이트 절연막(GI), 채널 층(DA), 소스 전극(DS) 및 드레인 전극(DD)을 포함한다.
- [0060] 박막 트랜지스터들(ST, DT) 위에는 보호막(PAS)과 평탄화 막(PL)이 연속으로 도포된다. 평탄화 막(PL) 위에는 화소 영역(PA) 내의 일정 부분만을 차지하는 고립된 장방형의 애노드 전극(ANO)이 형성된다. 애노드 전극(ANO)은 보호막(PAS) 및 평탄화막(PL)을 관통하는 콘택홀을 통해 구동 박막 트랜지스터(DT)의 드레인 전극(DD)과

접촉한다.

- [0061] 에노드 전극(ANO)이 형성된 기판 위에는 발광 영역을 정의하는 बैं크(BA)가 도포된다. बैं크(BA)를 패턴하여, 에노드 전극(ANO)의 대부분을 노출한다. 캐소드 콘택홀(CHC)은 비 표시 영역(NA)에 형성하는 것이 바람직하다. बैं크(BA) 패턴에 의해 노출된 에노드 전극(ANO) 위에는 유기발광 층(OL)을 도포한다. बैं크(BA) 위에는 투명 도전 물질을 도포하여, 캐소드 전극(CAT)을 형성한다. 이로써, 에노드 전극(ANO), 유기발광층(OL) 및 캐소드 전극(CAT)을 포함하는 유기발광 다이오드(OLED)가 형성된다.
- [0062] 한편, 보조 캐소드 전극(AC)은 데이터 배선(DL) 및 박막 트랜지스터들(ST, DT)의 소스-드레인 전극들(SS-SD, DS-DD)과 동일한 금속물질로 형성하여 동일한 층에 배치된다. 특히, 제2 실시 예에서 보조 캐소드 전극(AC)은 데이터 배선(DL) 및 구동 전류 배선(VDD) 사이에서 평행한 선분 형태로 형성한다. 보조 캐소드 전극(AC)은 캐소드 전극(CAT)의 면 저항을 낮추어 주기 위한 것으로 캐소드 전극(CAT)과 접촉할 수 있어야 한다. 따라서, 보조 캐소드 전극(AC)을 노출할 수 있도록 보호막(PAS) 및 평탄화 막(PL)을 관통하는 캐소드 콘택홀(CHC)을 형성한다.
- [0063] 상부 발광식의 경우, 빛이 기판(SUB) 방향으로는 방출되지 않으므로, 에노드 전극(ANO)과 중첩되도록 그 하부 영역에서 에노드 전극(ANO)과 유사한 장방형의 모양으로 형성할 수 있다. 하부 발광식이나, 양면 발광식의 경우에는 빛이 기판(SUB) 방향으로 방출되어야 하므로, 데이터 배선(DL) 및 구동 전류 배선(VDD)과 평행하게 에노드 전극(ANO)과 중첩하지 않도록 배치하는 것이 바람직하다.
- [0064] 제2 실시 예에서는, 표시 영역(AA)과 게이트 구동부(GIP) 사이에서 데이터 배선(DL)과 평행하게 진행되는 배선 형상을 갖도록 제1 보조 캐소드 전극(AC1)을 형성하였다. 또한, 표시 영역(AA) 내의 화소 영역(PA)에서도 에노드 전극(ANO)과 중첩하는 십 모양을 갖도록 제2 보조 캐소드 전극(AC2)을 형성하였다. 도 5에서는, 박막 트랜지스터 영역(TA)에서 드레인 전극들이 게이트 배선(GL)과 평행하게 배치될 수 있으므로, 제2 보조 캐소드 전극(AC2)이 단일 화소 영역(PA) 내에서 고립된 면 전극의 형태를 갖도록 하였다. 하지만, 필요하다면, 제2 보조 캐소드 전극(AC2)은, 세로 방향으로 배열된 화소 영역(PA)들에 걸쳐서 데이터 배선(DL) 및 구동 전류 배선(VDD)과 평행하게 진행되는 배선 형상으로 형성할 수도 있다.
- [0065] 캐소드 콘택홀(CHC)이 형성된 부분에는 에노드 전극(ANO)을 형성하는 과정에서 동일한 물질로, 보호 전극(AD)을 형성한다. 보호 전극(AD)은 에노드 전극(ANO)과 연결되지 않도록 고립된 형태로 형성하는 것이 바람직하다. 보호 전극(AD)은 캐소드 콘택홀(CHC)을 통해 노출된 제1 및 제2 보조 캐소드 전극(AC1, AC2)의 표면을 보호하기 위한 것으로, 캐소드 콘택홀(CHC)보다 약간 더 큰 형태를 갖는 것이 바람직하다.
- [0066] बैं크(BA)가 형성된 기판(SUB) 위에는 유기발광 층(OL)이 도포된다. 유기발광 층(OL)이 백색광을 발현하고, 별도로 형성한 칼라 필터(CF)로 색상을 표현하도록 할 수 있다. 이 경우, 유기발광 층(OL)은 적어도 표시 영역(AA)을 모두 덮도록 형성하는 것이 바람직하다. 제2 실시 예에서는, 제1 보조 캐소드 전극(AC1)과 캐소드 전극(CAT)을 연결하는 제1 캐소드 콘택홀(CHC1), 그리고 제1 캐소드 콘택홀(CHC1)을 덮는 보호 전극(AD)은 비 표시 영역(NA)에 형성한다. 한편, 제2 보조 캐소드 전극(AC2)과 캐소드 전극(CAT)을 연결하는 제2 캐소드 콘택홀(CHC2), 그리고 제2 캐소드 콘택홀(CHC2)을 덮는 보호 전극(AD)은 표시 영역(AA), 특히 화소 영역(PA) 내에 형성한다.
- [0067] 제1 보조 캐소드 전극(AC1) 위에 형성된 보호 전극(AD) 위에는 유기발광 층(OL)이 도포될 수도 있고, 도포되지 않을 수도 있다. 하지만, 제2 보조 캐소드 전극(AC2) 위에 형성된 보호 전극(AD) 위에는 유기발광 층(OL)이 도포된다. 따라서, 제2 실시 예에서는 보호 전극(AD) 위에는 유기발광 층(OL)이 도포된 경우로 설명한다.
- [0068] 유기발광 층(OL)이 도포된 기판(SUB) 위에 캐소드 전극(CAT)을 도포한다. 캐소드 전극(CAT)은 게이트 구동부(GIP)를 넘어 기판(SUB)의 외측부에 배치된 기저 배선(Vss)와 접촉하도록 표시 영역(AA) 및 비 표시 영역(NA)에 걸쳐 형성한다. 이로써, 기저 배선(Vss)을 통해 캐소드 전극(CAT)에 기저 전압을 인가할 수 있다.
- [0069] 한편, 기저 배선(Vss)은 게이트 전극(G)과 동일한 물질로 동일한 층에 형성할 수 있다. 이 경우, 기저 배선(Vss)을 덮는 보호막(PAS) 및 게이트 절연막(GI)을 관통하는 콘택홀을 통해 캐소드 전극(AC)과 접촉할 수 있다. 다른 방법으로, 기저 배선(Vss)은 소스-드레인(SS-SD, DS-DD) 전극과 동일한 물질로 동일한 층에 형성할 수도 있다. 이 경우, 기저 배선(Vss)은 보호막(PAS)을 관통하는 콘택홀을 통해 캐소드 전극(AC)과 접촉할 수 있다.
- [0070] 이와 같이 제2 실시 예에서, 캐소드 전극(CAT)은 제1 및 제2 캐소드 콘택홀(CHC1, CHC2)을 통해, 제1 및 제2 보조 캐소드 전극(AC1, AC2)과 접촉한다. 더 상세히는, 제1 및 제2 보조 캐소드 전극(AC1, AC2)은 각각 제1 및 제2 캐소드 콘택홀(CHC1, CHC2)을 통해 보호 전극(AD)과 접촉하고, 캐소드 전극(CAT)은 보호 전극(AD)과 직접

접촉하는 구조를 갖는다. 대면적 유기발광 표시장치를 구현하는 경우, 캐소드 전극(CAT)의 면적이 커지더라도, 저 저항 금속물질로 형성한 제1 및 제2 보조 캐소드 전극(AC1, AC2)에 의해 면 저항이 낮아지므로, 전체 면적에 걸쳐서 기저 전압 값이 일정하게 유지될 수 있다. 또한, 보호 전극(AD)으로 인해, 제1 및 제2 보조 캐소드 전극(AC1, AC2)에 구리가 포함된 경우, 제1 및 제2 캐소드 콘택홀(CHC1, CHC2)에 노출되더라도 계면의 안정성을 확보할 수 있다.

[0071] 한편, 화소 영역(PA)에 형성되는 보호 전극(AD)은 제2 캐소드 콘택홀을 통해 노출된 제2 보조 캐소드 전극(AC2)을 보호한다. 더구나, 이 보호 전극(AD) 위에는 유기발광 층(OL)이 적층되고, 다시 그 위에 캐소드 전극(CAT)이 적층된다. 즉, 표시 영역(AA)에서는, 보호 전극(AD)과 캐소드 전극(CAT) 사이에 유기발광 층(OL)이 개재된 구조를 갖는다.

[0072] 이 경우, 보호 전극(AD)과 캐소드 전극(CAT)이 전기적으로 접촉되지 않아, 캐소드 전극(CAT)의 면 저항을 낮추고자 하는 제2 보조 캐소드 전극(AC2)의 기능을 원활히 못할 수 있다. 이를 해결하기 위해, 도 6b에 도시한 바와 같이, 표시 영역(AA) 내에 형성된 제2 캐소드 콘택홀(CHC2) 부분에는 레이저로 용접하여, 용접점(W)을 형성함으로써 캐소드 전극(CAT), 보호 전극(AD) 및 제2 보조 캐소드 전극(AC2)을 서로 전기적으로 등전위가 되도록 하는 것이 바람직하다. 표시 영역(AA) 내에 형성된 제2 캐소드 콘택홀(CHC2) 부분에 레이저로 용접을 수행하면, 유기발광 층(OL)을 녹임과 동시에, 상층의 캐소드 전극(CAT)과 하층의 보호 전극(AD) 및 제2 보조 캐소드 전극(AC2)이 서로 용융됨으로써, 전기적으로 도통이 이루어지는 용접점(W)이 형성된다.

[0073] 이하, 도 7 및 8을 참조하여, 본 발명의 제3 실시 예에 대하여 설명한다. 제3 실시 예에서는 보호 전극을 최대한의 크기로 형성하여 보조 캐소드 전극을 보호하기 위한 목적 이외에 캐소드 전극의 면 저항을 더욱 낮게 유지할 수 있는 추가 캐소드 전극의 기능을 하는 경우에 대해 설명한다. 편의상, 보조 캐소드 전극은, 제1 실시 예에서와 같이 게이트 요소(게이트 전극 및/또는 게이트 배선)와 동일한 층에 형성된 경우로 설명한다. 하지만, 제2 실시 예에서와 같이 소스-드레인 요소(데이터 배선 및/또는 소스-드레인 전극)와 동일한 층에 형성된 경우에도 적용할 수 있다.

[0074] 도 7은 본 발명의 제3 실시 예에 의한 유기발광 다이오드 표시장치의 개략적인 구조를 나타내는 평면 확대도이다. 도 8은 도 7에서 절취선 IV-IV'로 자른 도면으로 본 발명의 제3 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다.

[0075] 제3 실시 예에서는, 보조 캐소드 전극(AC)은 게이트 배선(GL)과 동일한 층에 형성한다. 예를 들어, 제1 실시 예에서 설명한 보조 캐소드 전극(AC)과 동일한 구조로 형성할 수 있다. 즉, 박막 트랜지스터(ST, DT) 및 보조 캐소드 전극(AC)의 구조는 제1 실시 예와 거의 동일하다. 차이가 있다면, 캐소드 전극(CAT) 및 보호 전극(AD)의 구조 및 연결 관계에서 차이가 있다. 편의상 제1 실시 예와 동일한 부분에 대한 설명은 생략한다.

[0076] 제3 실시 예에 의한 유기발광 다이오드 표시장치는 영상 정보를 표시하는 표시 영역(AA)과, 표시 영역(AA)을 구동하기 위한 여러 소자들이 배치되는 비 표시 영역(NA)으로 구분된 기판(SUB)을 포함한다. 표시 영역(AA)에는 매트릭스 방식으로 배열된 복수 개의 화소 영역(PA)들이 정의된다.

[0077] 각 화소 영역(PA)에는 유기발광 다이오드 표시장치의 핵심 구성 요소들인 유기발광 다이오드와 유기발광 다이오드를 구동하기 위한 박막 트랜지스터들이 배치된다. 박막 트랜지스터들은 화소 영역(PA)의 일측 부에 정의된 박막 트랜지스터 영역(TA)에 형성될 수 있다. 유기발광 다이오드는 애노드 전극(ANO)과 캐소드 전극(CAT) 그리고, 두 전극들 사이에 개재된 유기발광 층을 포함한다. 실제로 발광하는 영역은 애노드 전극(ANO)과 중첩하는 유기발광 층의 면적에 의해 결정된다.

[0078] 애노드 전극(ANO)은 화소 영역(PA) 중에서 일부 영역을 차지하도록 형성되며, 박막 트랜지스터 영역(TA)에 형성된 박막 트랜지스터와 연결된다. 애노드 전극(ANO) 위에 유기발광 층(OL)을 도포하는데, 애노드 전극(ANO)과 유기발광 층(OL)이 중첩된 영역이 실제 발광 영역으로 결정된다. 캐소드 전극(CAT)은 유기발광 층(OL) 위에서 적어도 화소 영역(PA)들이 배치된 표시 영역(NA)의 면적을 모두 덮도록 하나의 몸체로 형성한다.

[0079] 캐소드 전극(CAT)은 인듐-주석 산화물(Indium Tin Oxide) 혹은 인듐-아연 산화물(Indium Zinc Oxide)와 같은 투명 도전 물질로 형성한다. 이와 같은 투명 도전물질은 금속 물질보다는 비 저항 값이 높은 편이다. 상면 발광형(Top Emission Type)의 경우, 애노드 전극(ANO)은 저항이 낮고 빛 반사율이 높은 금속 물질로 형성하기 때문에 저항 문제가 발생하지 않는다. 반면에 캐소드 전극(CAT)은, 빛이 이를 투과하여야 하므로, 투명 도전 물

질로 형성한다.

- [0080] 특히, 대면적 상면 발광형의 경우에는 저항을 낮추기 위해, 캐소드 전극(CAT)에 은(Ag)과 같은 저 저항 금속 물질을 사용하기도 하는데, 빛 투과성을 고려하여 얇게 형성하여야 한다. 아무리 저 저항 금속 물질을 사용하더라도, 얇은 두께로 대면적 유기발광 표시장치의 경우, 면 저항 값은 더욱 커진다. 이로 인해, 기저 전압이 기관(SUB) 전체 면에 걸쳐 일정하지 못할 수 있다.
- [0081] 이를 방지하기 위해, 비 저항이 낮은 금속 물질로 형성한 보조 캐소드 전극(AC)을 더 구비한다. 제3 실시 예에서는, 제1 실시 예와 같이, 게이트 배선(GL)과 동일한 층에 보조 캐소드 전극(AC)을 형성한다. 물론, 제2 실시 예와 같은 구조에도 적용이 가능하지만, 편의상 설명을 생략한다. 보조 캐소드 전극(AC)은 게이트 배선(GL)과 평행하게 배치되는 다수 개의 배선 형태로 형성한다. 보조 캐소드 전극(AC)은 캐소드 콘택홀(CHC)을 통해 캐소드 전극(CAT)과 접촉한다.
- [0082] 면 저항을 효과적으로 낮추기 위해서는, 캐소드 콘택홀(CHC)의 개수가 가급적 많을수록 좋다. 하지만, 너무 많으면, 오히려 접촉 저항이 증가하여 불리할 수도 있으므로, 적절한 개수로 조절하는 것이 바람직하다. 제3 실시 예를 나타내는 도 7에서는, 표시 영역(AA)의 외측 일부 및 화소 영역(PA)에서 적당한 곳에 캐소드 콘택홀(CHC)들이 배치된 경우를 도시한다.
- [0083] 상부 발광형의 경우, 유기발광 층(OL)에서 발생한 빛이 캐소드 전극(CAT) 쪽으로 출광하므로, 보조 캐소드 전극(AC)은 애노드 전극(ANO) 하부에서 애노드 전극(ANO)과 중첩하도록 넓은 띠 모양으로 형성할 수도 있다. 하부 발광형의 경우, 게이트 배선(GL)과 평행하면서, 발광 영역과 중첩하지 않도록 빈 공간에 배치하는 것이 바람직하다.
- [0084] 보조 캐소드 전극(AC)이 캐소드 콘택홀(CHC)을 통해 노출된 상태에서, बैं크(BN) 및 유기 물질들을 형성한다. 이러한 공정 과정 중에 노출된 보조 캐소드 전극(AC)의 표면이 손상을 받을 수 있다. 특히, 저 저항을 확보하기 위해 보조 캐소드 전극(AC)이 구리(Cu)와 같은 금속을 포함할 경우, 표면 접합성이 저하될 수 있다. 그 결과, 보조 캐소드 전극(AC)이 들뜨거나, 캐소드 전극(CAT)을 연결할 때, 접촉이 정상적으로 이루어지지 않을 수 있다.
- [0085] 이를 방지하기 위해, 본 발명의 제3 실시 예에서는, 캐소드 콘택홀(CHC)을 통해 노출된 보조 캐소드 전극(AC)을 덮는 보호 전극(AD)을 더 포함한다. 보호 전극(AD)은, 제조 공정을 고려할 때, 애노드 전극(ANO)과 동일한 물질로 동일한 층에 형성하는 것이 바람직하다.
- [0086] 특히, 제3 실시 예에서, 보호 전극(AD)은 게이트 구동부(GIP)를 넘어 기관(SUB)의 외측부에 배치된 기저 배선(Vss)과 접촉하도록 형성한다. 보호 전극(AD)이 애노드 전극(ANO)과 같은 물질을 포함하므로, 캐소드 전극(CAT)보다 저항이 낮은 물질을 포함하므로, 기저 배선(Vss)으로 부터 기저 전압을 인가 받도록 하는 것이 바람직하다. 즉, 기저 배선(Vss)을 통해 인가된 기저 전압은, 보호 전극(AD)을 통해 캐소드 전극(CAT)으로 전달된다. 캐소드 전극(CAT)은 기저 전압을 인가받고, 애노드 전극(ANO)은 화상 전압을 인가받아, 그 사이의 전압차이에 의해 유기발광 층(OL)에서 빛이 발광하여 화상 정보를 표시한다.
- [0087] 좀 더 구체적으로 설명하면, 은과 투명 도전 물질을 순차적으로 기관(SUB) 전체에 도포하고 패터하여 보호 전극(AD)을 형성하되, 보호 전극(AD)은 화소 영역들(PA)을 모두 덮으며 게이트 구동부(GIP)를 타고 넘도록 연장하여 기저 배선(Vss)과 접촉하는 형상을 갖는다. 이와 동시에, 각 화소 영역(PA)에 정의된 발광 영역에 대응하는 섬 모양을 갖고, 박막 트랜지스터와 연결된 애노드 전극(ANO)을 형성한다. 애노드 전극(ANO)은 보호 전극(AD)과 일정 거리 이격하여 서로 전기적으로 단락되지 않도록 고립된 형상을 갖는다.
- [0088] 도 8을 더 참조하여, 제1 실시 예에 의한 유기발광 표시장치의 단면 구조를 더 상세히 설명한다. 기관(SUB) 위에 게이트 구동부(GIP)와 기저 배선(Vss)이 배치되는 비 표시 영역(NA), 그리고 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT) 및 유기발광 다이오드(OLED)가 형성되는 표시 영역(AA)이 정의된다.
- [0089] 화소 영역(PA)에 형성된 스위칭 박막 트랜지스터(ST)는 게이트 전극(SG), 게이트 절연막(GI), 채널층(SA), 소스 전극(SS) 및 드레인 전극(SD)을 포함한다. 또한, 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)과 연결된 게이트 전극(DG), 게이트 절연막(GI), 채널층(DA), 소스 전극(DS) 및 드레인 전극(DD)을 포함한다.
- [0090] 박막 트랜지스터들(ST, DT) 위에는 보호막(PAS)과 평탄화 막(PL)이 연속으로 도포된다. 평탄화 막(PL) 위에는 화소 영역(PA) 내의 일정 부분만을 차지하는 고립된 장방형의 애노드 전극(ANO)이 형성된다. 애노드 전극(AN

O)은 보호막(PAS) 및 평탄화막(PL)을 관통하는 콘택홀을 통해 구동 박막 트랜지스터(DT)의 드레인 전극(DD)과 접촉한다.

[0091] 또한, 애노드 전극(ANO)과 동일한 물질로, 애노드 전극(ANO)과는 일정거리 이격하는 보호 전극(AD)을 형성한다. 보호 전극(AD)은 평탄화 막(PL) 위에서 적어도 화소 영역(PA)을 모두 덮는 형상을 갖는다. 또한, 비 표시 영역(NA) 중에서 게이트 구동부(GIP)를 덮는 평탄화 막(PL) 위에도 연장되어 기저 배선(Vss)과 접촉하도록 형성한다.

[0092] 한편, 보호 전극(AD)은 평탄화 막(PL), 보호막(PAS) 및 게이트 절연막(GI)을 관통하여 보조 캐소드 전극(CAT)을 노출하는 캐소드 콘택홀(CHC)을 통해 보조 캐소드 전극(CAT)과 접촉한다. 보호 전극(AD)은 캐소드 콘택홀(CHC)을 통해 노출된 보조 캐소드 전극(AC)이 손상되거나 계면 접촉 불량에 발생할 수 있는 가능성을 낮추어 주는 기능도 한다.

[0093] 기저 배선(Vss)은 게이트 전극(SG, DG)과 동일한 물질로 동일한 층에 형성할 수도 있다. 이 경우, 기저 배선(Vss)을 덮는 보호막(PAS)을 관통하는 콘택홀을 통해 보호 전극(AD)과 접촉할 수 있다. 또 다른 방법으로, 기저 배선(Vss)은 소스-드레인(SS-SD, DS-DD) 전극과 동일한 물질로 동일한 층에 형성할 수도 있다. 이 경우, 기저 배선(Vss)은 보호막(PAS) 및 게이트 절연막(GI)을 관통하는 콘택홀을 통해 보호 전극(AD)과 접촉할 수 있다.

[0094] 애노드 전극(ANO) 및 보호 전극(AD) 위에는 बैं크(BA)가 도포된다. बैं크(BA)를 패터닝하여, 애노드 전극(ANO)의 대부분을 노출한다. बैं크(BA) 패터닝에 의해 노출된 애노드 전극(ANO) 위에는 유기발광 층(OL)을 도포한다. बैं크(BA) 위에는 투명 도전 물질을 도포하여, 캐소드 전극(CAT)을 형성한다. 캐소드 전극(CAT)은 표시 영역(AA)의 외부로 연장되어 बैं크(BN)가 덮지 않아 노출된 보호 전극(AD)과 접촉된다. 이로써, 애노드 전극(ANO), 유기발광 층(OL) 및 캐소드 전극(CAT)을 포함하는 유기발광 다이오드(OLED)가 형성된다.

[0095] 기저 전압은 기저 배선(Vss)을 통해 보호 전극(AD)으로 전달되고, 다시 캐소드 전극(CAT)으로 전달된다. 특히, 대면적 유기발광 표시장치를 구현하는 경우, 캐소드 전극(CAT)의 면적이 커지더라도, 게이트 배선(GL)과 동일한 저저항 물질로 만든 보조 캐소드 전극(AC), 그리고 은을 포함하며 캐소드 전극(CAT)의 면적에 대응하는 면적을 갖는 보호 전극(AD)에 의해 면 저항이 낮아지므로, 전체 면적에 걸쳐서, 기저 전압 값이 일정하게 유지될 수 있다.

[0096] 제3 실시 예를 설명하는 도 7 및 8에서는 편의상 용접점을 도시하지 않았으며, 특별히 설명하지 않았다. 하지만, 필요하다면, 캐소드 전극(CAT)의 면저항을 낮추기 위해 보호 전극(AD)이 보조 캐소드 전극(AC)과 접촉하는 캐소드 콘택홀(CHC) 부분에 레이저로 용접을 수행하여, 캐소드 전극(CAT)과 보호 전극(AD)을 전기적으로 도통할 수 있다. 즉, 캐소드 전극(CAT)과 보호 전극(AD) 사이에 개재된 유기발광 층(OL)을 녹이고, 캐소드 전극(CAT)과 보호 전극(AD)을 용융하여 전기적으로 연결하는 용접점(도면세 도시하지 않음)을 더 형성할 수 있다.

[0097] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위 내에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명은 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구 범위에 의해 정해져야만 할 것이다.

부호의 설명

- [0098] ST: 스위칭 TFT DT: 구동 TFT
- SG: 스위칭 TFT 게이트 전극 DG: 구동 TFT 게이트 전극
- SS: 스위칭 TFT 소스 전극 DS: 구동 TFT 소스 전극
- SD: 스위칭 TFT 드레인 전극 DD: 구동 TFT 드레인 전극
- SA: 스위칭 TFT 반도체 층 DA: 구동 TFT 반도체 층
- GL: 게이트 배선 DL: 데이터 배선
- VDD: 구동 전류 배선 GP: 게이트 패드
- DP: 데이터 패드 GPT: 게이트 패드 단자
- DPT: 데이터 패드 단자 VDP: 구동 전류 패드

VDPT: 구동 전류 패드 단자 GPH: 게이트 패드 콘택홀

GI: 게이트 절연막 IN: 절연막

PAS: 보호막 PL: 평탄화 막

OL: 유기발광층 OLED: 유기발광 다이오드

FS: 유기 합착막 TS: 캡

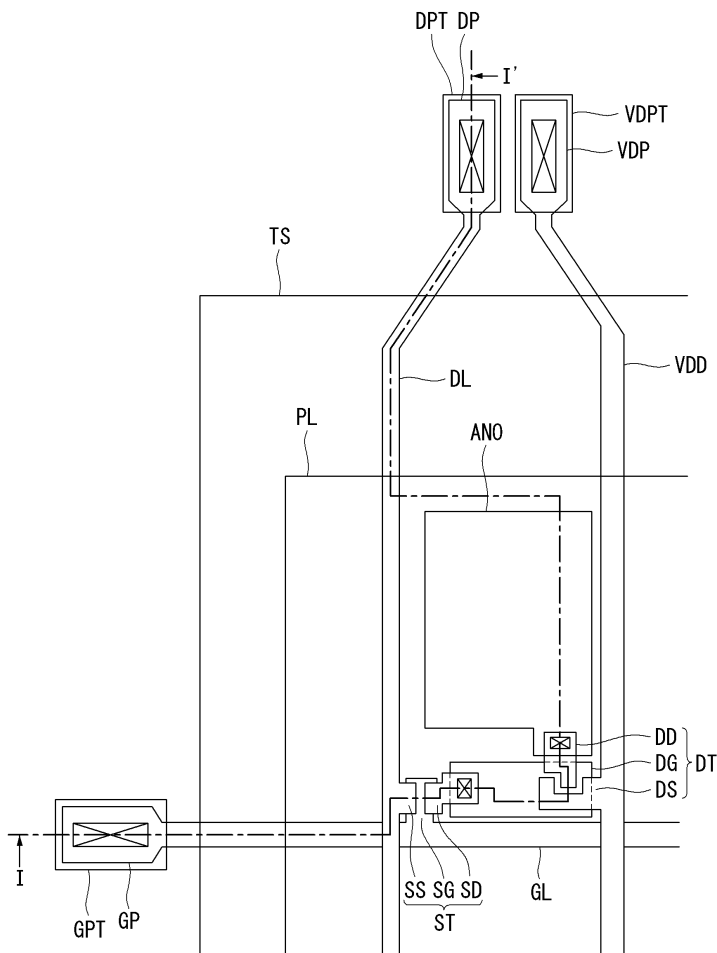
CHC: 캐소드 콘택홀 AC: 보조 캐소드 전극

AD: 보호 전극 CF: 칼라 필터

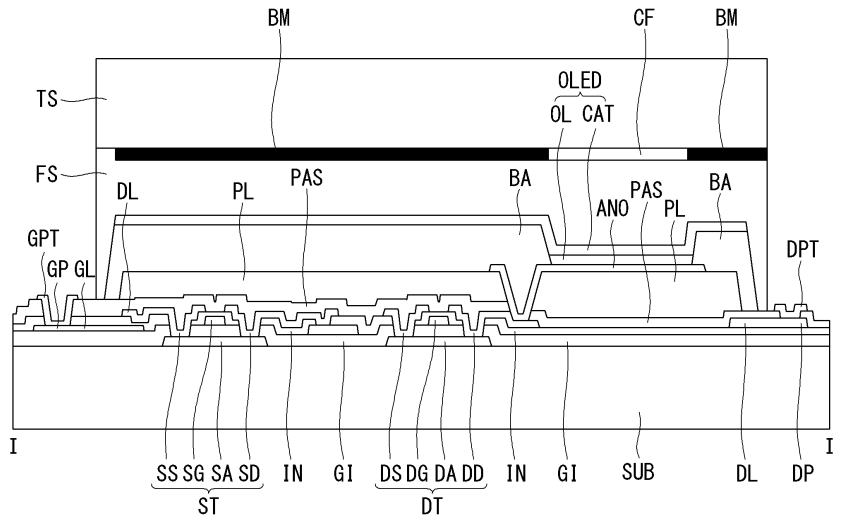
W: 용접점

도면

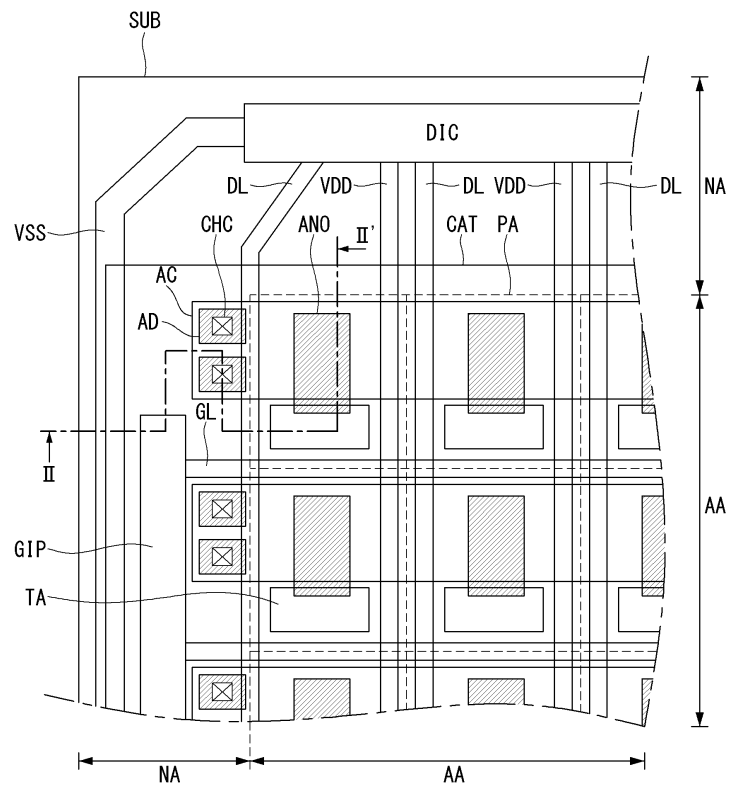
도면1



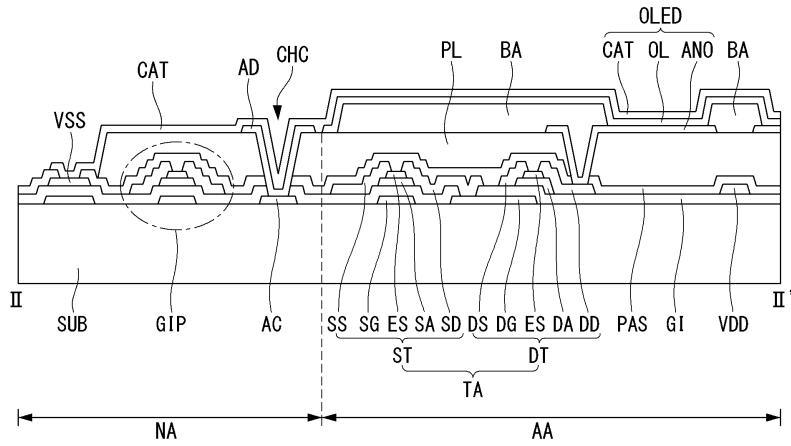
도면2



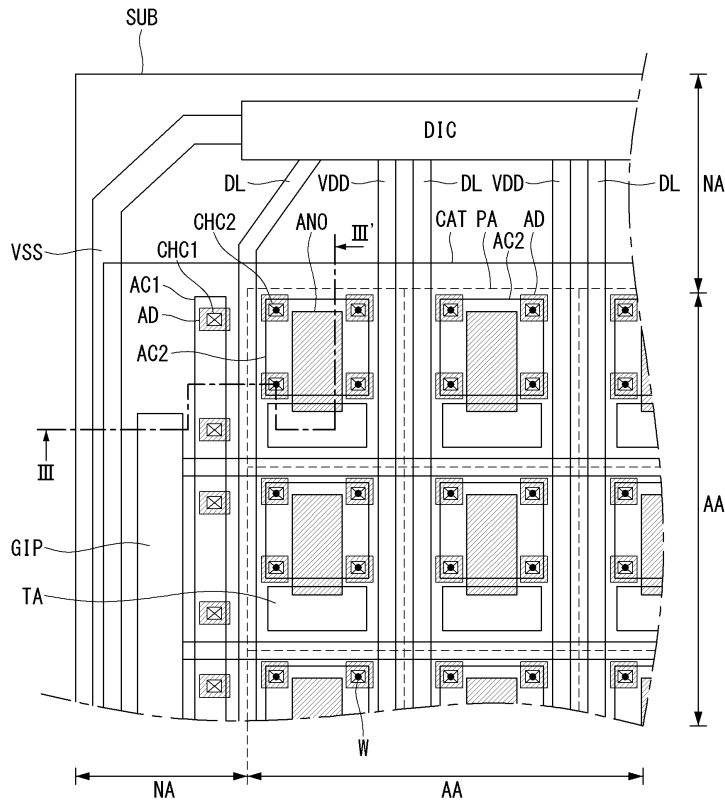
도면3



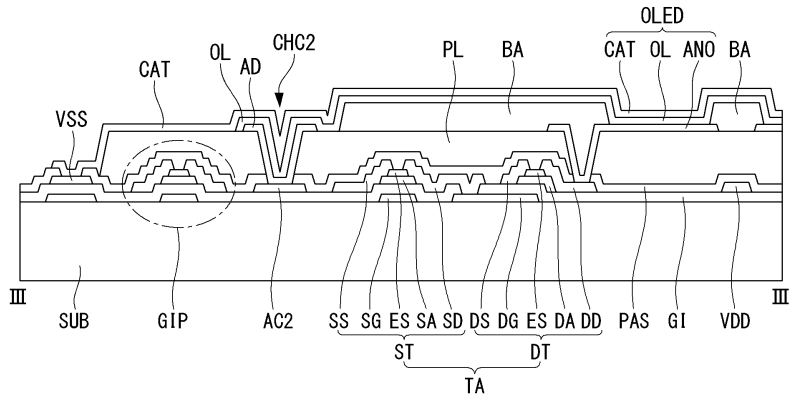
도면4



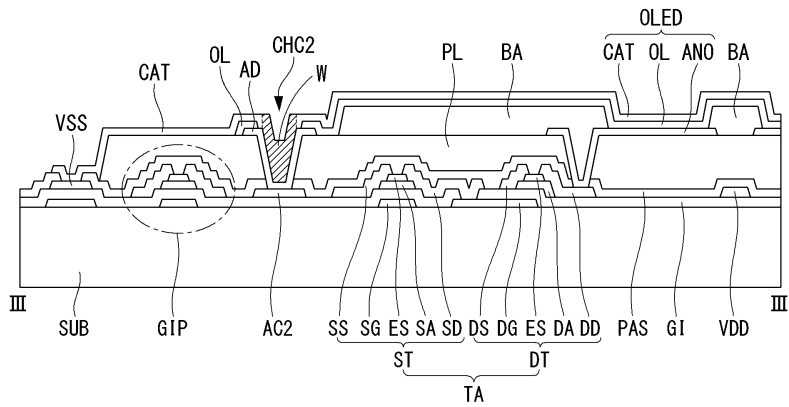
도면5



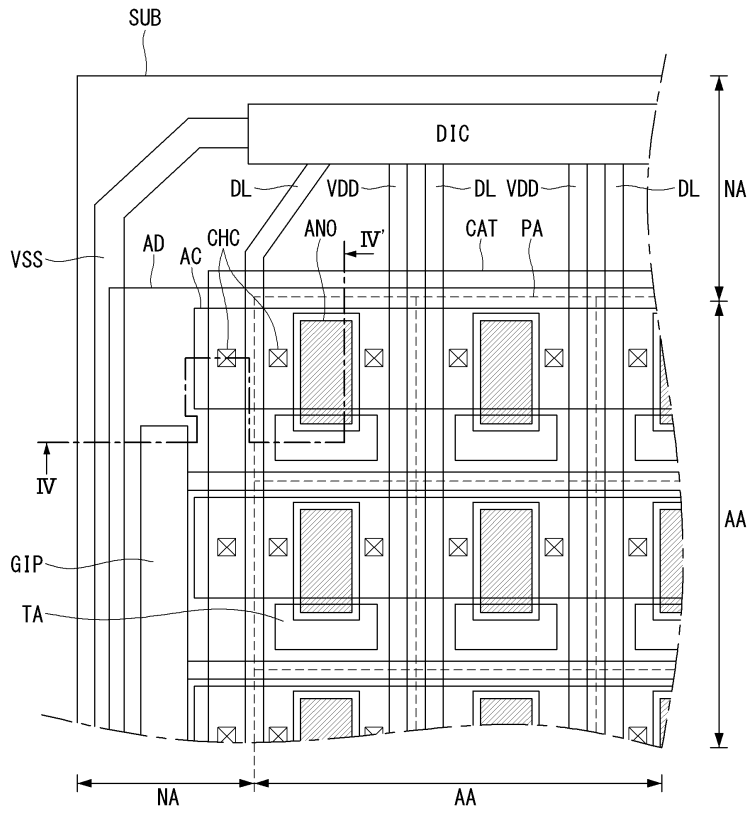
도면6a



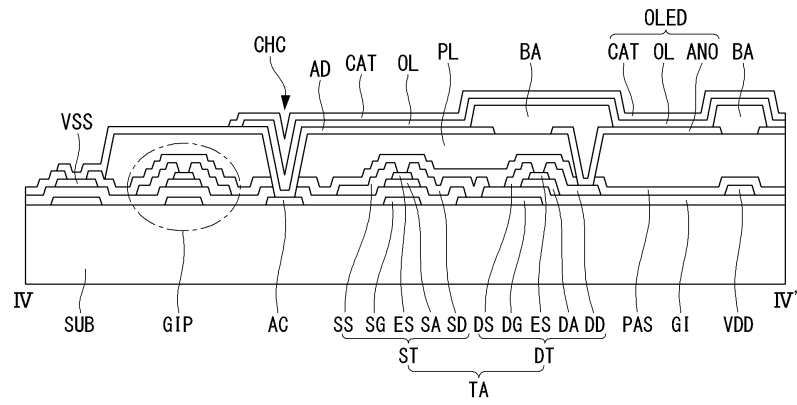
도면6b



도면7



도면8



专利名称(译)	标题：大面积有机发光二极管显示装置		
公开(公告)号	KR1020150061756A	公开(公告)日	2015-06-05
申请号	KR1020130145839	申请日	2013-11-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	MOON JIN YOUNG 문진영 BOO SAM YUL 부삼열		
发明人	문진영 부삼열		
IPC分类号	H01L27/32 H01L51/52		
CPC分类号	H01L27/3279 H01L27/3276 H01L51/5228		
其他公开文献	KR101661015B1		
外部链接	Espacenet		

摘要(译)

本发明涉及一种大面积有机发光二极管显示装置。根据本发明的有机发光二极管显示装置包括：基板，包括显示区域和非显示区域，在显示区域上限定了以矩阵形式排列的多个像素区域，非显示区域布置在显示区域周围。薄膜晶体管，形成在每个像素区域上；辅助阴极电极，形成在与薄膜晶体管的元件的一部分相同的层上；覆盖薄膜晶体管和辅助阴极的平坦化层；阳极电极，连接到平坦化层上的薄膜晶体管，并形成在每个像素区域上；有机发光层，堆叠在阳极上；阴极电极，其面对有机发光层上的阳极电极并覆盖整个显示区域；保护电极覆盖通过形成在平坦化层上的阴极接触孔露出的辅助阴极电极，并与阴极电极接触。

