



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년06월25일
 (11) 등록번호 10-1992909
 (24) 등록일자 2019년06월19일

(51) 국제특허분류(Int. Cl.)
 H01L 51/50 (2006.01) H05B 33/10 (2006.01)
 (21) 출원번호 10-2012-0158128
 (22) 출원일자 2012년12월31일
 심사청구일자 2017년12월20일
 (65) 공개번호 10-2014-0087621
 (43) 공개일자 2014년07월09일
 (56) 선행기술조사문헌
 JP2009229908 A*
 KR1020050069939 A*
 KR1020110055054 A*
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
 서울특별시 영등포구 여의대로 128(여의도동)
 (72) 발명자
이은하
 경기 파주시 월롱면 엘지로 245, 정다운마을 102동 401호 (파주LCD산업단지)
정상철
 경기 파주시 쇄재로 30, 703동 703호 (금촌동, 서원마을아파트)
 (뒷면에 계속)
 (74) 대리인
박영복

전체 청구항 수 : 총 13 항

심사관 : 정명주

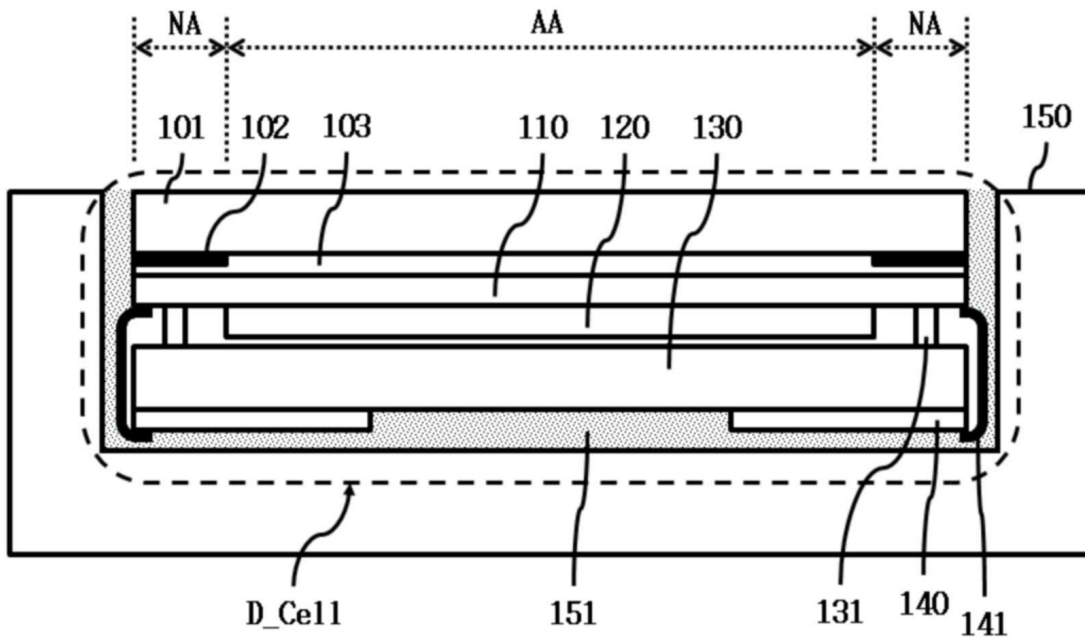
(54) 발명의 명칭 **유기발광표시장치 및 그의 제조방법**

(57) 요약

본원의 일 실시예는, 화상이 표시되는 표시영역, 및 상기 표시영역의 외곽인 비표시영역이 정의되는 유기발광표시장치에 있어서, 기관의 일면 상에 상기 비표시영역 중 적어도 일부와 대응하여 형성되는 차광패턴층; 상기 기관의 일면 상에 상기 차광패턴층을 덮도록 형성되는 버퍼층; 상기 기관 일면의 상측에 형성되고, 상기 표시영역 (뒷면에 계속)

대표도 - 도1

100



에 대응하여 복수의 화소영역을 정의하는 셀 어레이; 및 상기 셀 어레이 상에 상기 복수의 화소영역과 대응하여 상기 기관 측으로 광을 방출하도록 형성된 복수의 유기발광소자를 포함하는 발광어레이를 포함하는 유기발광표시장치를 제공한다. 여기서, 상기 셀 어레이는, 상기 복수의 화소영역을 정의하도록 상호 교차하는 방향으로 형성된 게이트라인과 데이터라인; 상기 복수의 화소영역과 대응하도록 형성된 복수의 구동 트랜지스터; 및 상기 버퍼층 상에 상기 차광패턴층과 오버랩하도록 형성되고, 상기 게이트라인과 데이터라인 중 적어도 하나와 외부 회로 사이에 연결되는 패드부를 포함한다.

(72) 발명자

조항섭

경기 파주시 평화로 280, 107동 705호 (야동동, 대방아파트)

이정현

경기 고양시 일산서구 현중로 10, 1602동 902호 (탄현동, 탄현마을16단지아파트)

명세서

청구범위

청구항 1

화상이 표시되는 표시영역, 및 상기 표시영역의 외곽인 비표시영역이 정의되는 유기발광표시장치에 있어서,
 기관의 일면 상에 상기 비표시영역 중 적어도 일부와 대응하여 형성되는 차광패턴층;
 상기 기관의 일면 상에 상기 차광패턴층을 덮도록 형성되는 버퍼층;
 상기 기관 일면의 상측에 형성되고, 상기 표시영역에 대응하여 복수의 화소영역을 정의하는 셀 어레이;
 상기 셀 어레이 상에 상기 복수의 화소영역과 대응하여 상기 기관 측으로 광을 방출하도록 형성된 복수의 유기 발광소자를 포함하는 발광어레이; 및
 상기 기관, 상기 차광패턴층, 상기 버퍼층, 상기 셀 어레이 및 상기 발광 어레이를 포함하여 이루어진 표시 셀을 수납하는 케이스를 포함하고,
 상기 셀 어레이는,
 상기 복수의 화소영역을 정의하도록 상호 교차하는 방향으로 형성된 게이트라인과 데이터라인;
 상기 복수의 화소영역과 대응하도록 형성된 복수의 구동 트랜지스터; 및
 상기 버퍼층 상에 상기 차광패턴층과 오버랩하도록 형성되고, 상기 게이트라인과 데이터라인 중 적어도 하나와 외부 회로 사이에 연결되는 패드부를 포함하며,
 상기 표시 셀의 광방출면은 상기 케이스에 의해 전면이 외부로 노출되는 유기발광표시장치.

청구항 2

제 1 항에 있어서,
 상기 차광패턴층은 금속물질 및 광흡수물질 중 어느 하나로 형성되는 유기발광표시장치.

청구항 3

제 2 항에 있어서,
 상기 차광패턴층은 블랙매트릭스 물질로 형성되는 유기발광표시장치.

청구항 4

제 1 항에 있어서,
 상기 버퍼층 상에 상기 차광패턴층과 오버랩하도록 형성되고, 상기 게이트라인과 연결되는 GIP를 더 포함하는 유기발광표시장치.

청구항 5

제 1 항에 있어서,
 상기 버퍼층은 상기 기관 상의 전면에 형성되고,
 상기 게이트라인과 데이터라인, 및 상기 복수의 구동 트랜지스터는 상기 버퍼층 상에 형성되는 유기발광표시장치.

청구항 6

제 1 항에 있어서,

상기 표시 셀과 상기 케이스 사이에 위치하는 점착수단을 더 포함하되,
상기 점착수단은 상기 표시 셀의 상기 광방출면의 전면을 노출하는 유기발광표시장치.

청구항 7

제 1 항에 있어서,

상기 복수의 구동 트랜지스터 각각은

상기 버퍼층 상에 상기 각 화소영역의 일부와 대응하여 형성되고, 액티브영역, 및 상기 액티브영역 양측의 소스영역과 드레인영역을 포함하며, 상기 버퍼층 상의 전면에 형성되는 게이트절연막으로 덮이는 반도체층;

상기 게이트절연막 상에 상기 액티브영역의 적어도 일부와 오버랩하도록 형성되고, 상기 게이트절연막 상의 전면에 형성되는 제 1 층간절연막으로 덮이는 게이트전극;

상기 제 1 층간절연막 상에 상기 소스영역의 적어도 일부와 오버랩하도록 형성되고, 상기 제 1 층간절연막 및 상기 게이트절연막을 관통하는 소스콘택홀을 통해 상기 소스영역과 연결되며, 상기 제 1 층간절연막 상의 전면에 형성되는 제 2 층간절연막으로 덮이는 소스전극; 및

상기 제 1 층간절연막 상에 상기 드레인영역의 적어도 일부와 오버랩하도록 형성되고, 상기 제 1 층간절연막 및 상기 게이트절연막을 관통하는 드레인콘택홀을 통해 상기 드레인영역과 연결되며, 상기 제 2 층간절연막으로 덮이는 드레인전극을 포함하고,

상기 복수의 유기발광소자 각각은

상기 제 2 층간절연막 상에 상기 각 화소영역의 다른 일부와 대응하여 투명도전성물질로 형성되고, 상기 제 2 층간절연막을 관통하는 화소콘택홀을 통해 상기 드레인전극과 연결되는 제 1 전극;

상기 제 1 전극 상에 발광성의 유기물질로 형성되는 발광층; 및

상기 발광층 상에 반사성의 금속물질로 형성되는 제 2 전극을 포함하며,

상기 패드부는,

상기 게이트절연막 상에 상기 게이트전극과 동일물질로 형성되는 제 1 패드층;

상기 제 1 층간절연막 상에 상기 소스전극 및 상기 드레인전극과 동일물질로 형성되는 제 2 패드층; 및

상기 제 2 층간절연막 상에 상기 제 1 전극과 동일물질로 형성되는 제 3 패드층을 포함하는 유기발광표시장치.

청구항 8

화상이 표시되는 표시영역, 및 상기 표시영역의 외곽인 비표시영역이 정의되는 유기발광표시장치를 제조하는 방법에 있어서,

기판의 일면 상에 상기 비표시영역의 적어도 일부와 대응한 차광패턴층을 형성하는 단계;

상기 기판의 일면 상에 상기 차광패턴층을 덮는 버퍼층을 형성하는 단계;

상기 버퍼층 상에, 상기 표시영역과 대응하여 복수의 화소영역을 정의하는 셀 어레이를 형성하고, 상기 셀 어레이 상에 상기 복수의 화소영역과 대응하여 상기 기판 측으로 광을 방출하는 복수의 유기발광소자를 포함하는 발광 어레이를 형성하는 단계; 및

상기 기판, 상기 차광패턴층, 상기 버퍼층, 상기 셀 어레이 및 상기 발광 어레이를 포함하여 이루어진 표시 셀을 케이스에 수납하는 단계를 포함하고,

상기 셀 어레이 및 발광 어레이를 형성하는 단계에서,

상기 셀 어레이는

상기 복수의 화소영역을 정의하도록 상호 교차하는 방향으로 형성되는 게이트라인과 데이터라인;

상기 복수의 화소영역과 대응하도록 형성되는 복수의 구동 트랜지스터; 및

상기 버퍼층 상에 상기 차광패턴층과 오버랩하도록 형성되고, 상기 게이트라인과 데이터라인 중 적어도 하나와

외부 회로 사이에 연결되는 패드부를 포함하며,

상기 표시 셀의 광방출면은 상기 케이스에 의해 전면이 외부로 노출되는 유기발광표시장치의 제조방법.

청구항 9

제 8 항에 있어서,

상기 차광패턴층을 형성하는 단계에서,

상기 차광패턴층은 금속물질 및 광흡수물질 중 어느 하나로 형성되는 유기발광표시장치의 제조방법.

청구항 10

제 9 항에 있어서,

상기 차광패턴층을 형성하는 단계에서,

상기 차광패턴층은 블랙매트릭스 물질로 형성되는 유기발광표시장치의 제조방법.

청구항 11

제 8 항에 있어서,

상기 셀 어레이 및 발광 어레이를 형성하는 단계에서,

상기 버퍼층 상에 상기 차광패턴층과 오버랩하도록 형성되고, 상기 게이트라인과 연결되는 GIP를 더 형성하는 유기발광표시장치의 제조방법.

청구항 12

제 8 항에 있어서,

상기 표시 셀을 상기 케이스에 수납하는 단계는 점착수단을 이용하여 상기 케이스에 상기 표시 셀을 고정하는 단계를 포함하되,

상기 점착수단은 상기 표시 셀의 상기 광방출면의 전면을 노출하는 유기발광표시장치의 제조방법.

청구항 13

제 8 항에 있어서,

상기 셀 어레이 및 발광 어레이를 형성하는 단계는,

상기 버퍼층 상에, 상기 각 화소영역의 일부와 대응하고, 액티브영역 및 상기 액티브영역 양측의 소스영역과 드레인영역을 포함하는 반도체층을 형성하는 단계;

상기 버퍼층 상의 전면에 상기 반도체층을 덮는 게이트절연막을 형성하는 단계;

상기 게이트절연막 상의 제 1 금속막을 패터닝하여, 상기 액티브영역의 적어도 일부와 오버랩하는 게이트전극, 및 상기 차광패턴층과 오버랩하는 제 1 패드층을 형성하는 단계;

상기 게이트절연막 상의 전면에 상기 게이트전극과 상기 제 1 패드층 각각을 덮는 제 1 층간절연막을 형성하는 단계;

상기 제 1 층간절연막 상의 제 2 금속막을 패터닝하여, 상기 소스영역의 적어도 일부와 오버랩하고, 상기 제 1 층간절연막과 상기 게이트절연막을 관통하는 소스콘택홀을 통해 상기 소스영역과 연결되는 소스전극, 상기 드레인영역의 적어도 일부와 오버랩하고, 상기 제 1 층간절연막과 상기 게이트절연막을 관통하는 드레인콘택홀을 통해 상기 드레인영역과 연결되는 드레인전극, 및 상기 차광패턴층과 오버랩하는 제 2 패드층을 형성하는 단계;

상기 제 1 층간절연막 상의 전면에, 상기 소스전극과 상기 드레인전극과 상기 제 2 패드층 각각을 덮는 제 2 층간절연막을 형성하는 단계;

상기 제 2 층간절연막 상의 투명도전성물질막을 패터닝하여, 상기 각 화소영역의 다른 일부와 대응하고 상기 제 2 층간절연막을 관통하는 화소콘택홀을 통해 상기 드레인전극과 연결되는 제 1 전극, 및 상기 차광패턴층과 오

버랩하는 제 3 패드층을 형성하는 단계;

상기 제 1 전극 상에 발광성의 유기물질을 적층하여 발광층을 형성하는 단계; 및

상기 발광층 상에 반사성의 금속물질로 제 2 전극을 형성하는 단계를 포함하고,

상기 복수의 구동 트랜지스터 각각은 상기 반도체층, 상기 게이트전극, 상기 소스전극 및 상기 드레인전극을 포함하여 이루어지고,

상기 복수의 유기발광소자 각각은 상기 제 1 전극, 상기 발광층 및 상기 제 2 전극을 포함하여 이루어지며,

상기 패드부는 상기 제 1, 제 2 및 제 3 패드층을 포함하여 이루어지는 유기발광표시장치의 제조방법.

발명의 설명

기술 분야

[0001] 본원은 화질을 향상시킬 수 있는 유기발광표시장치 및 그의 제조방법에 관한 것이다.

배경 기술

[0002] 본격적인 정보화 시대로 접어들어 따라, 전기적 정보신호를 시각적으로 표시하는 디스플레이(display) 분야가 급속도로 발전하고 있다. 이에, 여러가지 다양한 평판표시장치(Flat Display Device)에 대해 박형화, 경량화 및 저소비전력화 등의 성능을 개발시키기 위한 연구가 계속되고 있다.

[0003] 이 같은 평판표시장치의 대표적인 예로는 액정표시장치(Liquid Crystal Display device: LCD), 플라즈마표시장치(Plasma Display Panel device: PDP), 전계방출표시장치(Field Emission Display device: FED), 전기발광표시장치(Electro Luminescence Display device: ELD), 전기습윤표시장치(Electro-Wetting Display device: EWD) 및 유기발광표시장치(Organic Light Emitting Display device: OLED) 등을 들 수 있다.

[0004] 이 중 유기발광표시장치(이하, "OLED"라 함)는 자체 발광형 소자인 유기발광소자(Organic Light Emitting Diode)를 이용하여 화상을 표시하는 장치이다. 이러한 OLED는 각 단위화소에 대응하여 서로 다른 색상의 광을 방출하는 둘 이상의 유기발광소자를 포함함으로써, 별도의 컬러필터를 구비하지 않고서도 컬러화상을 구현할 수 있는 장점이 있다. 그리고, 별도의 광원이 불필요하여 액정표시장치보다 소형화, 박형화 및 경량화에 유리한 장점, 시야각이 넓은 장점, 및 1000배 이상 빠른 반응속도를 나타내어 잔상이 적은 장점이 있다.

[0005] 한편, OLED는 기판, 기판의 일면 상에 형성되는 셀 어레이, 및 셀 어레이 상에 표시영역과 대응하여 형성되는 발광 어레이를 포함한다.

[0006] 발광 어레이는 복수의 화소영역에 대응하는 복수의 유기발광소자로 이루어진다.

[0007] 셀 어레이는 표시영역에 대응하여 복수의 화소영역을 정의하도록 상호 교차하는 방향으로 형성되는 게이트라인과 데이터라인, 및 복수의 유기발광소자에 연결되어 복수의 유기발광소자를 선택적으로 구동시키는 복수의 구동 트랜지스터를 포함한다. 그리고, 셀 어레이는 공정수의 감소, 공정시간 단축 및 재료비 절감을 위해, 비교적 간단하게 구현 가능한 게이트 드라이버를 비표시영역의 다른 일부에 형성한 GIP를 더 포함할 수 있다. 또한, 셀 어레이는 게이트라인, 데이터라인, 및 GIP 중 적어도 하나와 외부 회로 사이에 연결되는 패드로 이루어진 패드부를 포함한다.

[0008] 이러한 셀 어레이의 패드부 및 GIP는 비표시영역에 형성된 다수의 금속패턴을 포함하여 이루어진다. 이에 따라, 패드부 및 GIP의 금속패턴으로 인해, 외부광 또는 발광 어레이의 광이 반사 또는 투과되어, 광방출면에서 패드부 및 GIP의 금속패턴 형태가 드러나는 문제점, 즉 패드부 및 GIP의 시인성이 발생하는 문제점이 있다. 그리고, 비표시영역에서 빛샘이 발생하는 문제점이 있다.

[0009] 특히, 최근 OLED는 심미감을 향상시키기 위해, 광방출면의 테두리를 가리지 않는 보더리스 컨셉(borderless concept)의 케이스를 포함하는 표시 모듈로 구현되고 있어, 광방출면의 비표시영역이 케이스에 의해 은폐되지 않으므로, 패드부 또는 GIP에 포함된 배선과 패드 각각의 시인성 문제 및 비표시영역의 빛샘 문제를 해결할 필요가 있다.

발명의 내용

해결하려는 과제

[0010] 본원은 패드부 또는 GIP의 시인성을 제거하고 비표시영역의 빛샘을 차폐하여, 화질을 향상시킬 수 있는 유기발광표시장치 및 그의 제조방법을 제공하기 위한 것이다.

과제의 해결 수단

[0011] 이와 같은 과제를 해결하기 위하여, 본원의 일 실시예는 화상이 표시되는 표시영역, 및 상기 표시영역의 외곽인 비표시영역이 정의되는 유기발광표시장치에 있어서, 기관의 일면 상에 상기 비표시영역 중 적어도 일부와 대응하여 형성되는 차광패턴층; 상기 기관의 일면 상에 상기 차광패턴층을 덮도록 형성되는 버퍼층; 상기 기관 일면의 상측에 형성되고, 상기 표시영역에 대응하여 복수의 화소영역을 정의하는 셀 어레이; 및 상기 셀 어레이 상에 상기 복수의 화소영역과 대응하여 상기 기관 측으로 광을 방출하도록 형성된 복수의 유기발광소자를 포함하는 발광어레이를 포함하는 유기발광표시장치를 제공한다. 여기서, 상기 셀 어레이는, 상기 복수의 화소영역을 정의하도록 상호 교차하는 방향으로 형성된 게이트라인과 데이터라인; 상기 복수의 화소영역과 대응하도록 형성된 복수의 구동 트랜지스터; 및 상기 버퍼층 상에 상기 차광패턴층과 오버랩하도록 형성되고, 상기 게이트라인과 데이터라인 중 적어도 하나와 외부 회로 사이에 연결되는 패드부를 포함한다.

[0012] 그리고, 본원은 화상이 표시되는 표시영역, 및 상기 표시영역의 외곽인 비표시영역이 정의되는 유기발광표시장치를 제조하는 방법에 있어서, 기관의 일면 상에 상기 비표시영역의 적어도 일부와 대응한 차광패턴층을 형성하는 단계; 상기 기관의 일면 상에 상기 차광패턴층을 덮는 버퍼층을 형성하는 단계; 및 상기 버퍼층 상에, 상기 표시영역과 대응하여 복수의 화소영역을 정의하는 셀 어레이를 형성하고, 상기 셀 어레이 상에 상기 복수의 화소영역과 대응하여 상기 기관 측으로 광을 방출하는 복수의 유기발광소자를 포함하는 발광 어레이를 형성하는 단계를 포함하는 유기발광표시장치의 제조방법을 제공한다.

[0013] 이 중 상기 셀 어레이 및 발광 어레이를 형성하는 단계에서, 상기 셀 어레이는 상기 복수의 화소영역을 정의하도록 상호 교차하는 방향으로 형성되는 게이트라인과 데이터라인; 상기 복수의 화소영역과 대응하도록 형성되는 복수의 구동 트랜지스터; 및 상기 버퍼층 상에 상기 차광패턴층과 오버랩하도록 형성되고, 상기 게이트라인과 데이터라인 중 적어도 하나와 외부 회로 사이에 연결되는 패드부를 포함한다.

발명의 효과

[0014] 본원의 일 실시예에 따른 유기발광표시장치는 기관 상에 표시영역의 외곽인 비표시영역 중 적어도 일부와 대응하여 형성되는 차광패턴층, 및 차광패턴층을 덮는 버퍼층을 포함한다.

[0015] 이에, 패드부 및 GIP가 차광패턴층으로 은폐되어, 외부로부터 입사된 광 또는 발광 어레이에서 방출된 광이 패드부 또는 GIP에 의해 반사 또는 투과되는 것을 방지할 수 있다. 그러므로, 패드부 및 GIP의 시인성을 감소시킬 수 있고, 비표시영역의 빛샘을 차폐할 수 있다.

[0016] 그리고, 차광패턴층을 광흡수물질로 형성함으로써, 외부광에 의한 비표시영역의 빛샘을 더욱 용이하게 차폐할 수 있다.

[0017] 이상과 같이, 패드부 및 GIP의 시인성을 제거하고, 비표시영역에서의 빛샘을 차폐함으로써, 화질이 향상될 수 있다.

도면의 간단한 설명

[0018] 도 1은 본원의 일 실시예에 따른 유기발광표시장치를 나타낸 단면도이다.

도 2a 및 도 2b 각각은 도 1의 차광패턴층을 기준으로 한 상면도이다.

도 3은 도 1의 셀 어레이, 발광 어레이, 패드부 및 GIP를 나타낸 개요도이다.

도 4는 도 3의 패드부, 구동 트랜지스터 및 유기발광소자 각각을 나타낸 단면도이다.

도 5는 본원의 일 실시예에 따른 유기발광표시장치의 제조방법을 나타낸 순서도이다.

도 6은 도 5의 셀 어레이 및 발광 어레이를 형성하는 단계를 나타낸 순서도이다.

도 7a 내지 도 7k는 도 5 및 도 6의 각 단계에 대한 공정도이다.

발명을 실시하기 위한 구체적인 내용

- [0019] 이하, 본원의 일 실시예에 따른 유기발광표시장치 및 그의 제조방법에 대하여 첨부한 도면을 참고로 하여 상세히 설명하기로 한다.
- [0020] 먼저, 도 1 내지 도 4를 참조하여, 본원의 일 실시예에 따른 유기발광표시장치에 대해 설명한다.
- [0021] 도 1은 본원의 일 실시예에 따른 유기발광표시장치를 나타낸 단면도이고, 도 2a 및 도 2b 각각은 도 1의 차광패턴층을 기준으로 한 상면도이며, 도 3은 도 1의 셀 어레이, 발광 어레이, 패드부 및 GIP를 나타낸 개요도이다. 그리고, 도 4는 도 3의 패드부, 구동 트랜지스터 및 유기발광소자 각각을 나타낸 단면도이다.
- [0022] 도 1에 도시한 바와 같이, 본원의 일 실시예에 따른 유기발광표시장치(100)는 화상이 표시되는 표시영역(AA: Active Area), 및 표시영역(AA) 외곽인 비표시영역(NA: Non-active Area)이 정의된다.
- [0023] 유기발광표시장치(100)는 기관(101), 기관(101)의 일면 상에 비표시영역(NA) 중 적어도 일부와 대응하여 형성되는 차광패턴층(102), 기관(101)의 일면 상에 차광패턴층(102)을 덮도록 형성되는 버퍼층(103), 기관(101) 일면의 상측에 형성되고, 표시영역(AA)에 대응하여 복수의 화소영역(미도시)을 정의하는 셀 어레이(110), 셀 어레이(110) 상에 복수의 화소영역과 대응하여 기관(101) 측으로 광을 방출하도록 형성된 복수의 유기발광소자(미도시)를 포함하는 발광 어레이(120) 및 셀 어레이(110) 상에 발광 어레이(120)를 밀봉하도록 형성되는 커버층(130)을 포함한다.
- [0024] 이때, 셀 어레이(110)와 커버층(130) 사이에 비표시영역(NA)과 대응하여 형성된 실링층(131)을 통해, 셀 어레이(110)와 커버층(130)이 상호 대향 합착될 수 있다.
- [0025] 그리고, 유기발광표시장치(100)는 셀 어레이(110)와 연결되는 외부 회로(140), 및 셀 어레이(110)와 외부 회로(140) 사이를 연결하는 FPC(Flexible Printed Circuit, 141)를 더 포함할 수 있다.
- [0026] 또한, 유기발광표시장치(100)는, 기관(101), 차광패턴층(102), 버퍼층(103), 셀 어레이(110), 발광 어레이(120) 및 커버층(130)을 포함하여 이루어진 표시 셀(D_Cell)을 수납하고, 표시 셀(D_Cell) 중 광방출면인 기관(101)의 다른 일면을 제외한 나머지를 지지하도록 형성되는 케이스(150)를 더 포함한다. 이와 더불어, 유기발광표시장치(100)는 표시 셀(D_Cell)과 케이스(150) 사이에 개재되어 케이스(150) 내에 표시 셀(D_Cell)을 고정하는 점착수단(151)을 더 포함할 수 있다.
- [0027] 도 2a 및 도 2b에 도시한 바와 같이, 차광패턴층(102)은 기관(101)의 일면 상에 비표시영역(NA)의 적어도 일부와 대응하여 형성된다. 그리고, 셀 어레이(110) 중 비표시영역(NA)에 형성되는 패드부(110a)와 GIP(110b)는 차광패턴층(102)과 오버랩하도록 형성된다. 여기서 패드부(110a)와 GIP(110b)는 다수의 금속패턴으로 형성되는 것으로, 이후 도 3을 참조하여 더욱 상세히 설명하기로 한다.
- [0028] 일 예로, 도 2a에 도시한 바와 같이, 차광패턴층(102)은 기관(101)의 일면 상에 비표시영역(NA) 전체와 대응하여 형성될 수 있다.
- [0029] 또는, 도 2b에 도시한 바와 같이, 차광패턴층(102)은 비표시영역(NA) 중 패드부(110a)와 GIP(도 3의 110b)가 배치되는 일부와만 대응할 수도 있다.
- [0030] 이러한 차광패턴층(102)은 패드부(110a) 또는 GIP(110b)에 포함된 각 배선과 패드 등을 외부로부터 감추기 위한 것이다.
- [0031] 구체적으로, 패드부(110a) 및 GIP(110b) 각각은 다수의 금속패턴을 포함하여 이루어진다. 이에, 발광 어레이(130)의 광이 비표시영역(NA)으로 방출되는 경우, 패드부(110a) 및 GIP(110b) 각각의 금속패턴에 의해, 일부는 투과하고 다른 일부는 반사하면서, 금속패턴의 형태가 외부에 노출된다. 즉, 패드부(110a) 및 GIP(110b)의 시인성이 높아진다.
- [0032] 이에, 본원의 일 실시예에 따르면, 차광패턴층(102)이 적어도 패드부(110a)와 GIP(110b) 각각과 기관(101) 사이에 개재되어, 발광 어레이(130)의 광이 비표시영역(NA)으로 방출되는 것을 차폐한다. 이로써, 외부로부터 입사된 광, 또는 발광 어레이의 광에 의한 패드부(110a) 및 GIP(110b) 각각의 시인성, 및 비표시영역의 시인성이 제거될 수 있다.
- [0033] 이러한 차광패턴층(102)은 금속물질로 형성될 수 있다.
- [0034] 또는, 차광패턴층(102)은, 패드부(110a) 및 GIP(110b)를 은폐함과 동시에, 외부광에 의한 비표시영역(NA)의 시

인성을 더욱 용이하게 제거하도록, 광흡수물질로 형성될 수 있다. 예시적으로, 차광패턴층(102)은 블랙매트릭스(Black matrix) 물질로 형성될 수 있다.

- [0035] 버퍼층(103)은 기판(101)의 일면 상에 차광패턴층(102)을 덮도록 형성된다. 이러한 버퍼층(103)은 패드부(110a) 및 GIP(110b) 각각과, 도전성을 갖는 물질로 형성되는 차광패턴층(102) 사이를 절연시키기 위한 것이다.
- [0036] 예시적으로, 버퍼층(103)은 기판(101) 일면의 전면에 적층된 절연물질로 형성될 수 있다. 이 경우, 셀 어레이(110)는 버퍼층(103) 상에 형성된다.
- [0037] 또는, 버퍼층(103)이 기판(101) 일면 상의 비표시영역(NA)에, 차광패턴층(102)을 덮도록 형성될 수도 있다. 이 경우, 셀 어레이(110) 중 비표시영역(NA)에 대응한 패드부(110a)와 GIP(110b)는 버퍼층(103) 상에 형성되고, 나머지는 기판(101) 상에 형성된다.
- [0038] 이하에서는 간결한 설명을 위하여, 버퍼층(103)이 기판(101) 일면 상의 전면에 형성되는 경우에 대해서만 설명하기로 한다.
- [0039] 도 3에 도시한 바와 같이, 셀 어레이(110)는 표시영역(AA)에 대응하여 복수의 화소영역(PA)을 정의한다.
- [0040] 즉, 셀 어레이(110)는 표시영역(AA)에 복수의 화소영역(PA)을 정의하도록, 상호 교차하는 방향으로 형성되는 게이트라인(GL)과 데이터라인(DL), 및 복수의 화소영역(PA)에 대응하도록 형성되는 복수의 구동 트랜지스터(DTr)를 포함한다.
- [0041] 게이트라인(GL)은 셀 어레이(110)에 내장된 게이트 드라이버인 GIP(110b)에 연결되어, 복수의 화소영역(PA)에 각각의 게이트신호를 공급한다.
- [0042] 데이터라인(DL)은 데이터 드라이버(D-Dr)에 연결되어, 복수의 화소영역(PA)에 각각의 데이터신호를 공급한다. 여기서, 데이터 드라이버(D-Dr)은 외부 회로(도 1의 140) 또는 FPC(도 1의 141)로 구현될 수 있다.
- [0043] 그리고, 셀 어레이(110)는 게이트라인(GL) 또는 데이터라인(DL) 각각의 일단에 형성되는 패드를 포함하여 이루어진 패드부(110a)를 더 포함한다. 이때, 패드부(110a)는 외부회로(도 1의 140)를 셀 어레이(110)에 연결시키는 FPC(141)의 접속단자로 마련된다.
- [0044] 발광 어레이(120)는 복수의 구동 트랜지스터(DTr)과 연결되고, 복수의 화소영역(PA)에 대응하여 기판(101) 측으로 광을 방출하도록 형성되는 복수의 유기발광소자(ED)를 포함한다.
- [0045] 이때, 각 유기발광소자(ED)는 구동 트랜지스터(DTr)의 출력신호에 기초하여, 선택적으로 광을 방출한다.
- [0046] 도 4에 도시한 바와 같이, 각 화소영역(PA)에 대응하는 구동 트랜지스터(DTr)는 반도체층(111), 게이트전극(113a), 소스전극(114a) 및 드레인전극(114b)을 포함한다.
- [0047] 반도체층(111)은 버퍼층(103) 상에 각 화소영역(PA)의 일부와 대응하여 형성된다. 그리고, 반도체층(111)은 반도체물질로 형성되는 액티브영역(111a), 및 액티브영역(111a)의 양측에 불순물을 도핑하여 형성되는 소스영역(111b)과 드레인영역(111c)을 포함한다. 이러한 반도체층(111)은 게이트절연막(112a)으로 덮인다.
- [0048] 게이트절연막(112a)은 반도체층(111)을 포함한 버퍼층(103) 상의 전면에 형성된다.
- [0049] 게이트전극(113a)은 게이트절연막(112a) 상에 액티브영역(111a)의 적어도 일부와 오버랩하도록 형성되고, 제 1 층간절연막(112b)으로 덮인다.
- [0050] 제 1 층간절연막(112b)은 게이트전극(113a)을 포함한 게이트절연막(112a) 상의 전면에 형성된다.
- [0051] 소스전극(114a)은 제 1 층간절연막(112b) 상에, 소스영역(111b)의 적어도 일부와 오버랩하도록 형성된다. 그리고, 소스전극(114a)은 게이트절연막(112a)과 제 1 층간절연막(112b)을 관통하는 소스콘택홀을 통해, 소스영역(111b)과 연결된다.
- [0052] 드레인전극(114b)은 제 1 층간절연막(112b) 상에, 드레인영역(111c)의 적어도 일부와 오버랩하도록 형성된다. 그리고, 드레인전극(114b)은 게이트절연막(112a)과 제 1 층간절연막(112b)을 관통하는 드레인콘택홀을 통해, 드레인영역(111c)과 연결된다.
- [0053] 이러한 소스전극(114a)과 드레인전극(114b) 각각은 제 2 층간절연막(112c)으로 덮인다.
- [0054] 제 2 층간절연막(112c)은 소스전극(114a)과 드레인전극(114b)을 포함한 제 1 층간절연막(112b) 상의 전면에 형

성된다.

- [0055] 그리고, 각 화소영역(PA)에 대응한 유기발광소자(ED)는 제 1 전극(121a), 발광층(122), 및 제 2 전극(123)을 포함한다.
- [0056] 제 1 전극(121a)은 제 2 층간절연막(112c) 상에 각 화소영역의 다른 일부와 대응하여 형성된다. 그리고, 제 1 전극(121a)은 제 2 층간절연막(112c)을 관통하는 화소콘택홀을 통해, 드레인전극(114b)과 연결된다.
- [0057] 발광층(122)은 제 1 전극(121a) 상에 발광성의 유기물질로 형성된다.
- [0058] 제 2 전극(123)은 발광층(122) 상에 형성된다. 이때, 제 2 전극(123)은 복수의 화소영역(PA)에 공통으로 대응될 수 있다.
- [0059] 발광 어레이(120)는 유기발광소자(ED) 사이를 구분하기 위한 बैं크(124)를 더 포함할 수 있다.
- [0060] बैं크(124)는 제 2 층간절연막(112c) 상에 복수의 화소영역(PA) 각각의 외곽과 대응하여 형성된다. 이때, बैं크(124)는 제 1 전극(121a) 가장자리의 적어도 일부와 오버랩하도록 형성될 수 있다.
- [0061] 그리고, 제 2 전극(123)은 복수의 화소영역(PA)에 공통으로 대응하도록, 발광층(122) 및 बैं크(124)를 포함한 표시영역(AA) 전면 상에 형성될 수 있다.
- [0062] 또한, 발광 어레이(120)의 각 유기발광소자(ED)는 기관(101) 측으로 광을 방출하도록 형성된다. 이에, 유기발광소자(ED) 중 발광층(122)과 기관(101) 사이에 배치되는 제 1 전극(121a)은 투명도전성물질로 형성되고, 제 2 전극(123)은 반사성을 갖는 금속물질로 형성된다.
- [0063] 더불어, 도 4에 상세히 도시되어 있지 않으나, 유기발광소자(ED)는 발광층(122)과 제 1 전극(121a) 사이에 형성되는 정공주입층과 정공수송층, 및 발광층(122)과 제 2 전극(123) 사이에 형성되는 전자수송층과 전자주입층을 더 포함할 수 있다.
- [0064] 한편, 앞서 언급한 바와 같이, 패드부(도 2a, 도 2b 및 도 3에서, 110a)는 버퍼층(120) 상에, 비표시영역(NA)의 일부에 대응하는 차광패턴층(102)과 오버랩하도록 형성된다.
- [0065] 이러한 패드부(110a)는 게이트라인(도 3의 GL), 데이터라인(도 3의 DL) 및 GIP(110b) 중 적어도 하나에 대응한 패드를 포함한다.
- [0066] 도 4에 도시한 바와 같이, 패드부(110a)의 각 패드(PAD)는 비표시영역의 일부(NA_P)에 형성되며, 차광패턴층(102)과 오버랩하는 제 1 패드층(113b), 제 2 패드층(114c) 및 제 3 패드층(121b)을 포함한다.
- [0067] 제 1 패드층(113b)은 게이트절연막(112a) 상에 게이트전극(113a)과 동일물질로 형성된다.
- [0068] 제 2 패드층(114c)은 제 1 층간절연막(112b) 상에 소스전극(114a) 및 드레인전극(114b)과 동일물질로 형성된다.
- [0069] 제 3 패드층(121b)은 제 2 층간절연막(112c) 상에 제 1 전극(121a)과 동일물질, 즉 투명도전성물질로 형성된다.
- [0070] 이때, 제 1, 제 2 및 제 3 패드층(113b, 114c, 121b)은 제 1 및 제 2 층간절연막(112b, 112c) 중 적어도 하나를 관통하는 패드홀을 통해 상호 연결될 수 있다.
- [0071] 예시적으로, 제 2 패드층(114c)은 제 1 층간절연막(112b)을 관통하는 제 1 패드홀을 통해 제 1 패드층(113b)과 연결될 수 있고, 제 3 패드층(121b)은 제 2 층간절연막(112c)을 관통하는 제 2 패드홀을 통해 제 2 패드층(114c)과 연결될 수 있다.
- [0072] 이상과 같이, 본원의 일 실시예에 따른 유기발광표시장치는 기관의 다른 일면을 광방출면으로 이용하는 후면발광형이면서, 기관(101)의 일면에 비표시영역(NA)과 대응하여 형성되는 패드부(110a) 및 GIP(110b) 각각의 시인성을 제거하고, 비표시영역(NA)의 빛샘을 차폐하기 위하여, 패드부(110a) 및 GIP(110b) 각각과 기관(101) 사이에 비표시영역(NA)의 적어도 일부와 대응하여 형성되는 차광패턴층(102)을 포함한다.
- [0073] 이러한 차광패턴층(102)은, 기관(101)의 다른 일면으로부터, 패드부(110a) 및 GIP(110b)를 은폐하므로, 패드부(110a) 및 GIP(110b) 각각의 시인성이 제거될 수 있다. 그리고, 비표시영역으로 방출되는 광을 차폐하므로, 비표시영역에서의 빛샘이 방지될 수 있다.
- [0074] 더불어, 차광패턴층(102)은 광흡수물질로 형성되어, 외부광 반사에 따른 비표시영역의 시인성을 더 용이하게 제거할 수 있다.

- [0075] 이와 같이, 패드부(110a) 및 GIP(110b) 각각의 시인성, 비표시영역에 대한 시인성, 및 비표시영역에서의 빛샘이 방지됨으로써, 유기발광표시장치의 화질이 향상될 수 있다.
- [0076] 다음, 도 5, 도 6 및 도 7a 내지 도 7k를 참조하여, 본원의 일 실시예에 따른 유기발광표시장치의 제조방법에 대해 설명한다.
- [0077] 도 5는 본원의 일 실시예에 따른 유기발광표시장치의 제조방법을 나타낸 순서도이고, 도 6은 도 5의 패드부, 구동트랜지스터 및 유기발광소자를 형성하는 단계를 나타낸 순서도이다. 그리고, 도 7a 내지 도 7k는 도 5 및 도 6의 각 단계에 대한 공정도이다.
- [0078] 도 5에 도시한 바와 같이, 본원의 일 실시예에 따른 유기발광표시장치의 제조방법은 기관의 일면 상에 비표시영역의 적어도 일부와 대응하는 차광패턴층을 형성하는 단계(S100), 기관의 일면 상에 차광패턴층을 덮는 버퍼층을 형성하는 단계(S200), 및 버퍼층 상에 표시영역과 대응하여 복수의 화소영역을 정의하는 셀 어레이를 형성하고, 셀 어레이 상에 복수의 화소영역과 대응하여 기관 측으로 광을 방출하는 복수의 유기발광소자를 포함하는 발광 어레이를 형성하는 단계(S300)를 포함한다.
- [0079] 셀 어레이 및 발광 어레이를 형성하는 단계(S300)에 있어서, 셀 어레이는 표시영역에 대응하여 복수의 화소영역을 정의하도록, 상호 교차하는 방향으로 형성되는 게이트라인과 데이터라인, 및 복수의 화소영역과 대응하도록 형성되는 복수의 구동 트랜지스터를 포함한다.
- [0080] 그리고, 셀 어레이는, 버퍼층 상에 차광패턴층과 오버랩하도록 형성되고, 게이트라인과 데이터라인 각각과 외부 회로를 연결하는 패드부를 포함한다.
- [0081] 복수의 구동 트랜지스터 각각은 반도체층, 게이트전극, 소스전극 및 드레인전극을 포함한다.
- [0082] 복수의 유기발광소자 각각은 제 1 전극, 발광층 및 제 2 전극을 포함한다.
- [0083] 패드부는 게이트전극과 동일물질로 형성되는 제 1 패드층, 소스전극 및 드레인전극과 동일물질로 형성되는 제 2 패드층, 및 제 1 전극과 동일물질로 형성되는 제 3 패드층을 포함한다.
- [0084] 구체적으로, 도 6에 도시한 바와 같이, 셀 어레이 및 발광 어레이를 형성하는 단계(S300)는 버퍼층 상에 각 화소영역의 일부와 대응하고, 액티브영역 및 그 양측의 소스영역과 드레인영역을 포함한 반도체층을 형성하는 단계(S301), 버퍼층 상의 전면에 반도체층을 덮는 게이트절연막을 형성하는 단계(S302), 게이트절연막 상의 제 1 금속막을 패터닝하여, 액티브영역의 적어도 일부와 오버랩하는 게이트전극, 및 차광패턴층과 오버랩하는 제 1 패드층을 형성하는 단계(S303), 게이트절연막 상의 전면에 게이트전극과 제 1 패드층 각각을 덮는 제 1 층간절연막을 형성하는 단계(S304), 제 1 층간절연막 상의 제 2 금속막을 패터닝하여, 소스영역의 적어도 일부와 오버랩하고 소스영역과 연결되는 소스전극, 드레인영역의 적어도 일부와 오버랩하고 드레인영역과 연결되는 드레인전극, 및 차광패턴층과 오버랩하는 제 2 패드층을 형성하는 단계(S305), 제 1 층간절연막 상의 전면에 소스전극과 드레인전극과 제 2 패드층 각각을 덮는 제 2 층간절연막을 형성하는 단계(S306), 제 2 층간절연막 상의 투명 도전성물질막을 패터닝하여, 각 화소영역의 다른 일부와 대응하고 드레인전극과 연결되는 제 1 전극, 및 차광패턴층과 오버랩하는 제 3 패드층을 형성하는 단계(S307), 제 1 전극 상에 발광층을 형성하는 단계(S208), 및 발광층 상에 반사성의 금속물질로 제 2 전극을 형성하는 단계(S209)를 포함한다.
- [0085] 구체적으로, 도 7a에 도시한 바와 같이, 기관(101) 상에 비표시영역의 적어도 일부(NA_P)와 대응한 차광패턴층(102)을 형성한다. (S100)
- [0086] 여기서, 차광패턴층(102)은 비표시영역(NA) 중 이후에 패드부(110a) 또는 GIP(110b)가 형성될 일부에 대응하여 형성될 수 있다. 또는, 차광패턴층(102)은 비표시영역(NA) 전체와 대응하여 형성될 수 있다.
- [0087] 그리고, 차광패턴층(102)은 비표시영역(NA)에서 광이 투과 또는 반사되는 것을 차폐하기 위한 것으로, 금속물질 및 광흡수물질 중 어느 하나로 형성될 수 있다. 예시적으로, 차광패턴층(102)은 블랙매트릭스 물질로 형성될 수 있다.
- [0088] 도 7b에 도시한 바와 같이, 기관(101) 상의 전면에 절연물질을 적층하여, 차광패턴층(102)을 덮는 버퍼층(103)을 형성한다. (S200)
- [0089] 도 7c에 도시한 바와 같이, 버퍼층(102) 상의 반도체물질막을 패터닝하여, 각 화소영역의 일부와 대응한 반도체층(111)을 형성하고, 반도체층(111)의 양측 일부영역에 불순물을 도핑하여, 액티브영역(111a), 및 그 양측의 소

스영역(111b)과 드레인영역(111c)을 형성한다. (S301)

- [0090] 도 7d에 도시한 바와 같이, 버퍼층(102) 상의 전면에 게이트절연막(112a)을 형성한 후 (S302), 게이트절연막(112a) 상의 제 1 금속막을 패터닝하여 액티브영역(111a)의 적어도 일부와 오버랩하는 게이트전극(113a), 및 차광패턴층(102)과 오버랩하는 제 1 패드층(113b)을 형성한다. (S303)
- [0091] 이때, 비표시영역의 다른 일부영역에 대응한 GIP(도 2a, 도 2b의 110b) 중 일부인 제 1 배선층을 더 형성할 수 있다.
- [0092] 도 7e에 도시한 바와 같이, 게이트절연막(112a) 상의 전면에 절연물질을 적층하여, 게이트전극(113a) 및 제 1 패드층(113b) 각각을 덮는 제 1 층간절연막(112b)을 형성한다. (S304)
- [0093] 그리고, 소스영역(111b) 및 드레인영역(111c) 각각의 일부를 노출하도록, 제 1 층간절연막(112b) 및 게이트절연막(112a)을 관통하는 소스콘택홀(CT_S) 및 드레인콘택홀(CT_D)을 형성한다. 이와 함께, 제 1 패드층(113a)의 일부를 노출하도록 제 1 층간절연막(112b)을 관통하는 제 1 패드홀(CT_PAD1)을 더 형성할 수 있다.
- [0094] 도 7f에 도시한 바와 같이, 제 1 층간절연막(112b) 상의 제 2 금속막을 패터닝하여, 소스영역(111b)의 적어도 일부와 오버랩하는 소스전극(114a), 드레인영역(111c)의 적어도 일부와 오버랩하는 드레인전극(114b), 및 차광패턴층(102)과 오버랩하는 제 2 패드층(114c)을 형성한다. (S305)
- [0095] 이때, 소스전극(114a)은 소스콘택홀(도 7e의 CT_S)을 통해 소스영역(111b)과 연결되고, 드레인전극(114b)은 드레인콘택홀(도 7e의 CT_D)을 통해 드레인영역(111c)과 연결된다.
- [0096] 그리고, 제 2 패드층(114c)은 제 1 패드홀(도 7e의 CT_PAD1)을 통해 제 2 패드층(113b)과 연결될 수 있다.
- [0097] 도 7g에 도시한 바와 같이, 제 1 층간절연막(112b) 상의 전면에 절연물질을 적층하여, 소스전극(114a), 드레인전극(114b) 및 제 2 패드층(114c) 각각을 덮는 제 2 층간절연막(112c)을 형성한다. (S306)
- [0098] 그리고, 드레인전극(114b)의 일부를 노출하도록 제 2 층간절연막(112c)을 관통하는 화소콘택홀(CT)을 형성한다. 이와 함께, 제 2 패드층(114c)의 일부를 노출하도록 제 2 층간절연막(112c)을 관통하는 제 2 패드홀(CT_PAD2)을 더 형성할 수 있다.
- [0099] 도 7h에 도시한 바와 같이, 제 2 층간절연막(112c) 상의 투명도전성물질막을 패터닝하여, 각 화소영역의 다른 일부와 대응하는 제 1 전극(121a), 및 차광패턴층(102)과 오버랩하는 제 3 패드층(121b)을 형성한다. (S307)
- [0100] 이때, 제 1 전극(121a)은 화소콘택홀(CT)을 통해 드레인전극(114b)과 연결된다.
- [0101] 도 7i에 도시한 바와 같이, 제 2 층간절연막(112c) 상에 각 화소영역의 외곽과 대응한 बैं크(124)를 형성한다. 이때, बैं크(124)는 제 1 전극(121a) 가장자리의 적어도 일부와 오버랩하도록 형성될 수 있다.
- [0102] 도 7j에 도시한 바와 같이, 제 1 전극(121a) 상에 발광성의 유기물질을 적층하여, 발광층(122)을 형성한다. (S308)
- [0103] 이때, 발광성의 유기물질은 적색, 녹색, 청색 및 백색 중 어느 하나를 발광하는 것으로 선택될 수 있다.
- [0104] 도 7k에 도시한 바와 같이, 발광층(122) 상의 반사성을 갖는 금속물질막을 패터닝하여, 제 2 전극(123)을 형성한다. (S309)
- [0105] 이로써, 각 화소영역(PA)에 대응하여, 반도체층(111), 게이트전극(113a), 소스전극(114a) 및 드레인전극(114b)을 포함한 구동 트랜지스터(DTr), 그리고, 제 1 전극(121a), 발광층(122) 및 제 2 전극(123)을 포함한 유기발광소자(ED)가 형성된다. 그리고, 비표시영역의 일부에, 제 1 패드층(113b), 제 2 패드층(114c) 및 제 3 패드층(121b)을 포함한 패드부(PAD)가 형성된다.
- [0106] 이후, 별도로 도시하고 있지 않으나, 도 1의 도시를 참고하면, 셀 어레이(110) 상에 발광 어레이(120)를 밀봉하는 커버층(130)을 형성하고, FPC(141)를 이용하여 셀 어레이(110)와 외부 회로(140)를 연결함으로써, 표시 셀(D_Cell)이 형성된다.
- [0107] 그리고, 표시 셀(D_Cell)을 케이스(150) 내에 수납한 후, 점착수단(151)을 이용하여, 표시 셀(D_Cell)을 케이스(150) 내에 고정시킬 수 있다. 이때, 케이스(150)는 표시 셀(D_Cell) 중 기관(101)의 다른 일면을 제외한 나머지를 지지한다. 즉, 광방출면인 기관(101)의 다른 일면은 전케이스(150)에 의해 가려지지 않고, 전면이 외부에 노출된다.

[0108] 이상과 같이, 본원의 일 실시예에 따른 유기발광표시장치의 제조방법은 셀 어레이 및 발광 어레이를 형성하기 전에, 비표시영역(NA)에 대응한 차광패턴층 및 이를 덮는 버퍼층을 형성함으로써, 커버층을 형성한 후에 별도의 광학필름을 추가하는 과정을 포함하지 않더라도, 비표시영역에서의 빛샘을 차폐하고, 패드부 및 GIP 각각의 시인성을 제거한 유기발광표시장치를 제조할 수 있다. 이에, 공정수가 줄어들어, 제조비용 및 제조시간이 감소될 수 있다.

[0109] 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 종래의 지식을 가진 자에게 있어 명백할 것이다.

부호의 설명

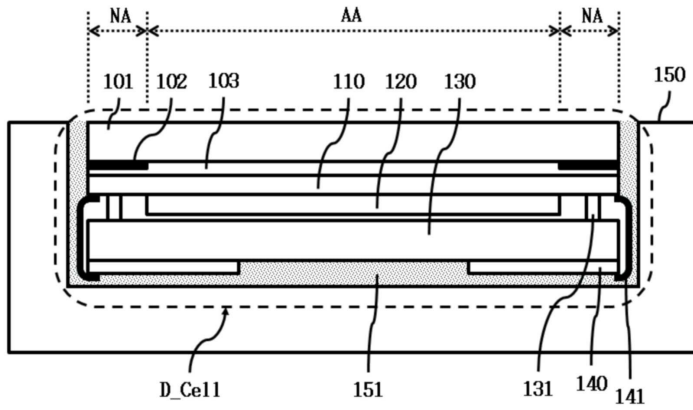
[0110] 100: 유기발광표시장치

- | | |
|----------------------------|-----------------|
| AA: 표시영역 | NA: 비표시영역 |
| 101: 기판 | 102: 차광패턴층 |
| 103: 버퍼층 | 110: 셀 어레이 |
| 120: 발광 어레이 | 130: 커버층 |
| 140: 외부 회로 | 150: 케이스 |
| D_Cell: 표시 셀 | |
| 110a: 패드부 | 110b: GIP |
| DTr: 구동 트랜지스터 | ED: 유기발광소자 |
| PA: 화소영역 | PAD: 패드 |
| NA_P: 비표시영역 중 패드부가 형성되는 일부 | |
| 111: 반도체층 | 112a: 게이트절연막 |
| 112b: 제 1 층간절연막 | 112c: 제 2 층간절연막 |
| 113a: 게이트전극 | 113b: 제 1 패드층 |
| 114a: 소스전극 | 114b: 드레인전극 |
| 114c: 제 2 패드층 | 121a: 제 1 전극 |
| 121b: 제 3 패드층 | 122: 발광층 |
| 123: 제 2 전극 | 124: बैं크 |

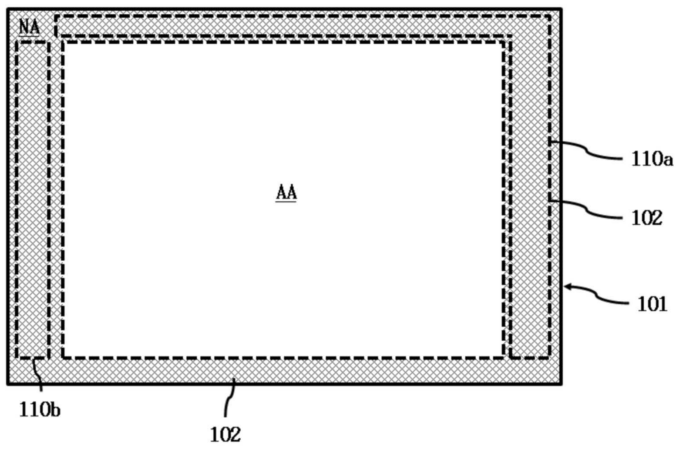
도면

도면1

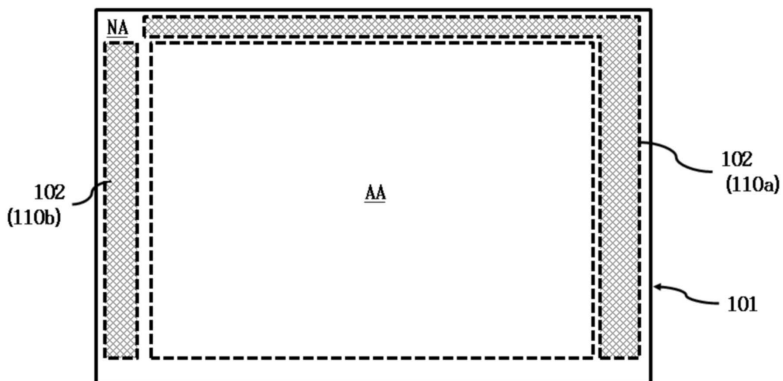
100



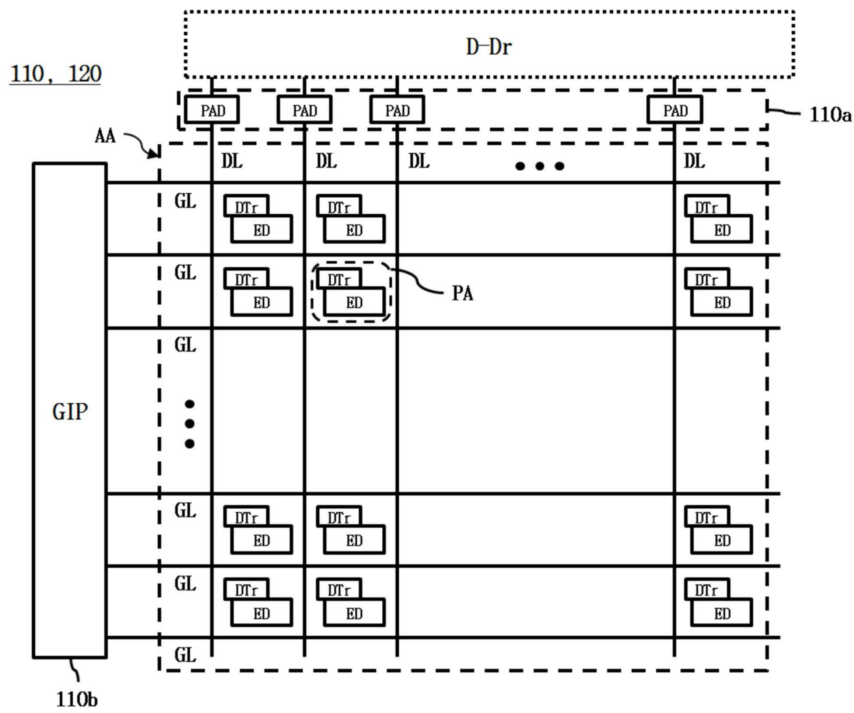
도면2a



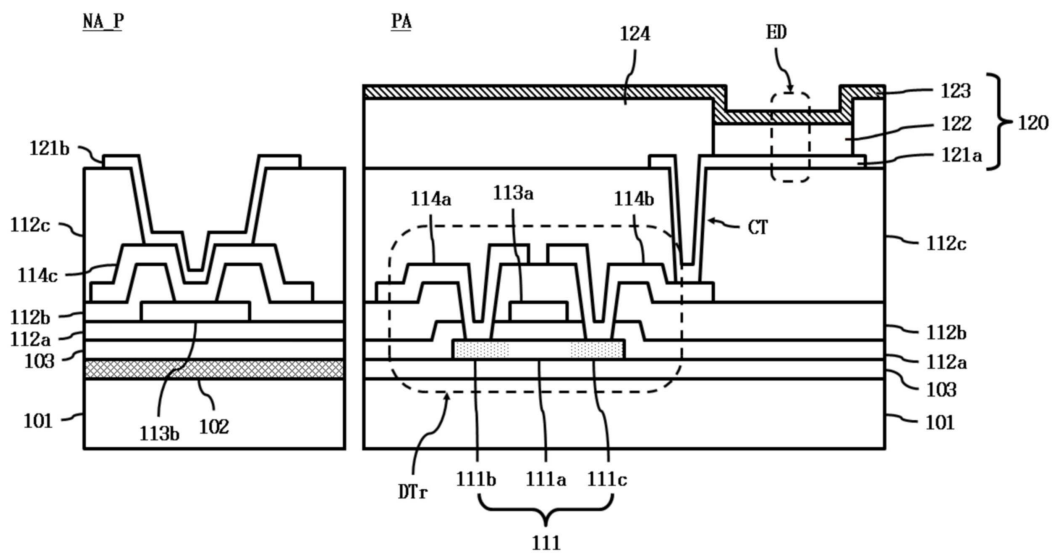
도면2b



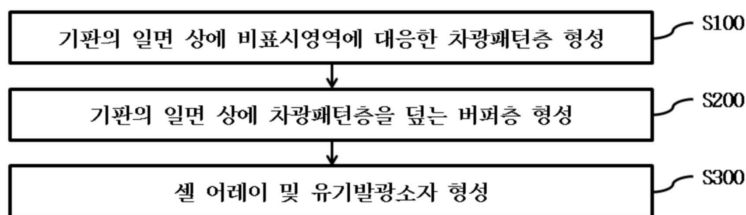
도면3



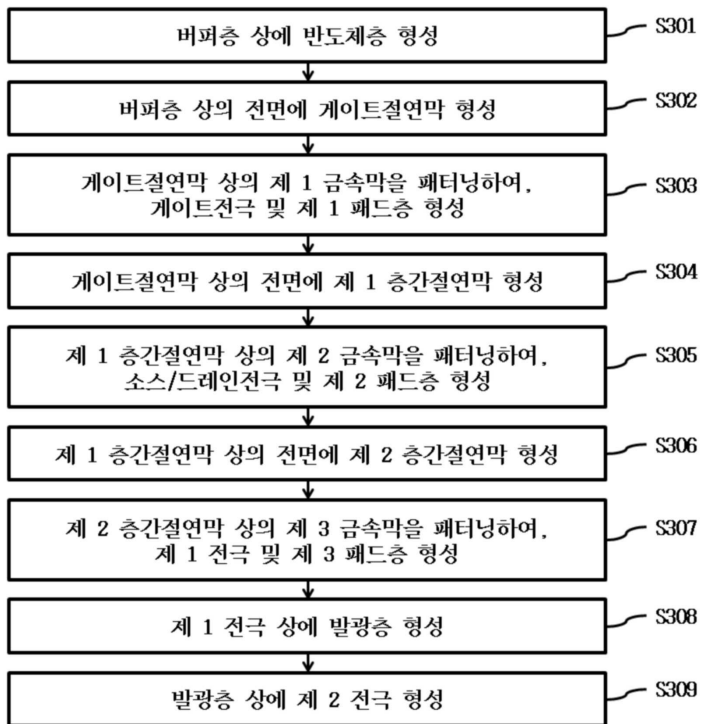
도면4



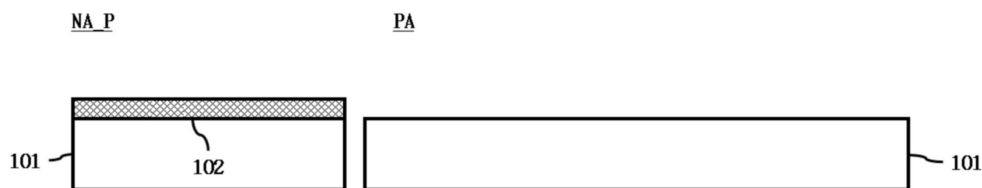
도면5



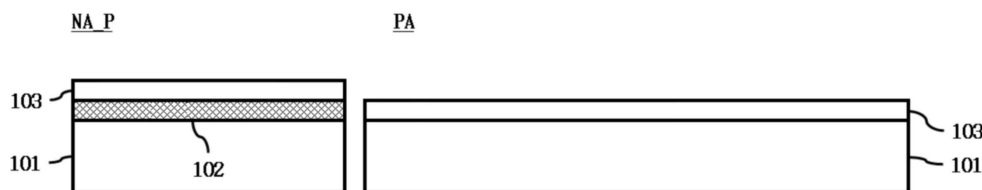
도면6



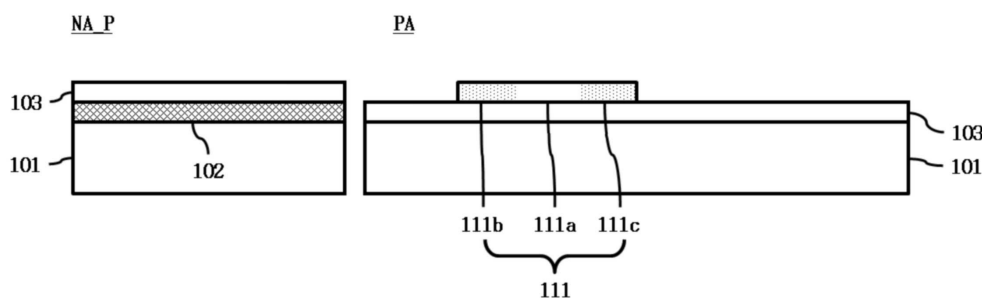
도면7a



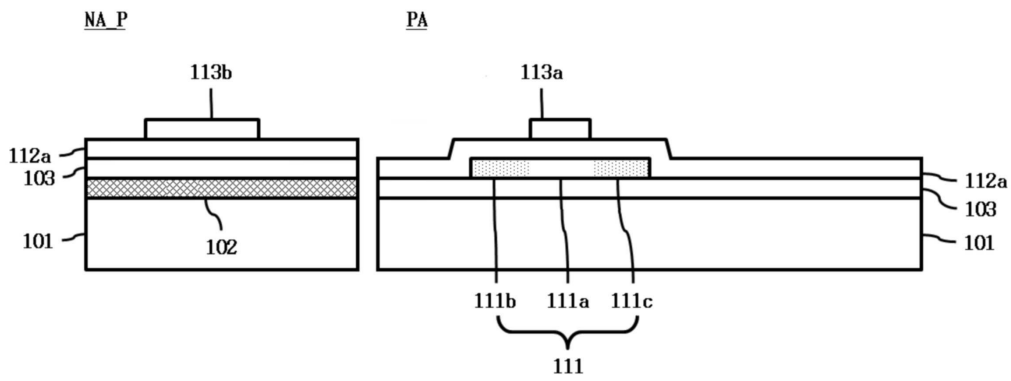
도면7b



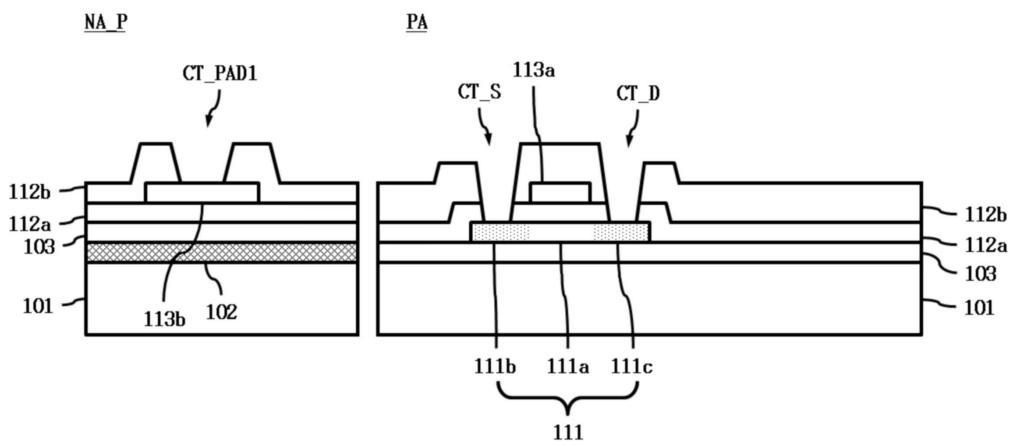
도면7c



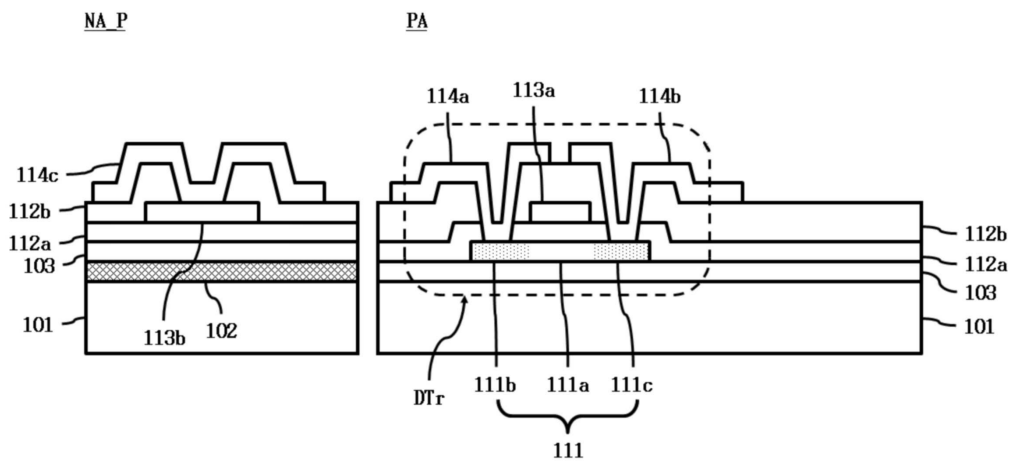
도면7d



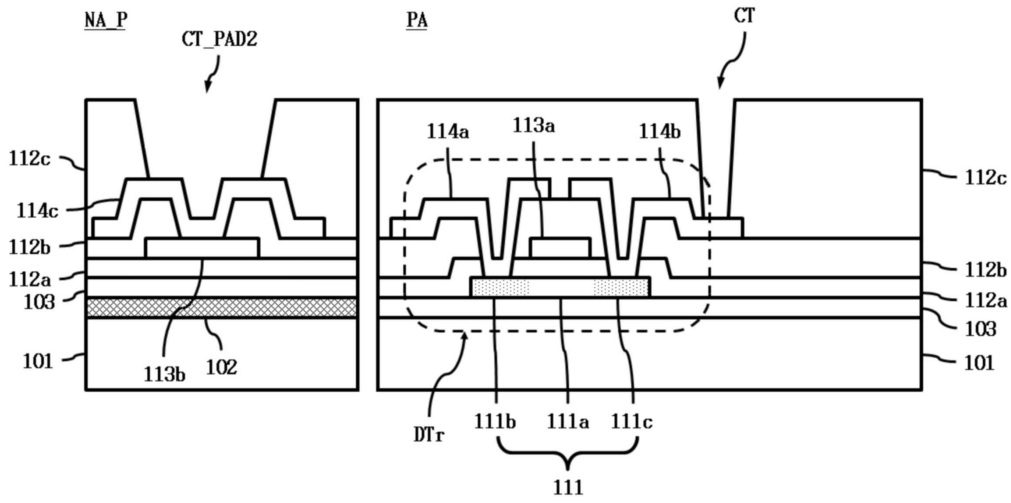
도면7e



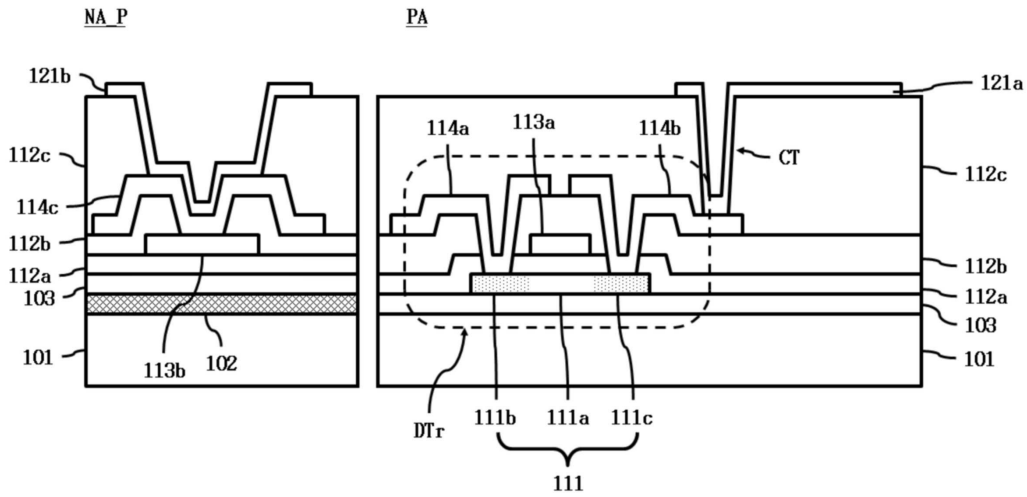
도면7f



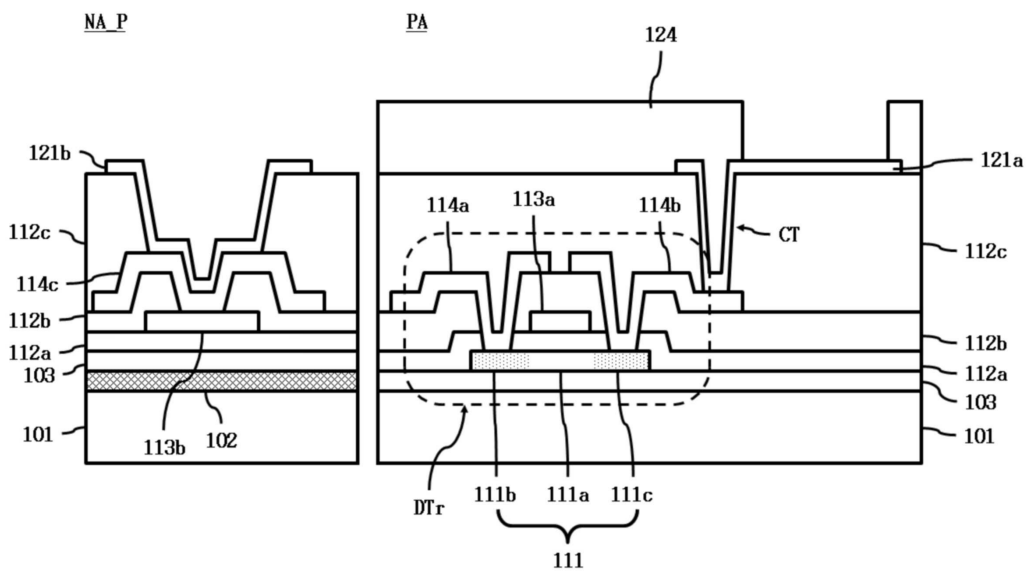
도면7g



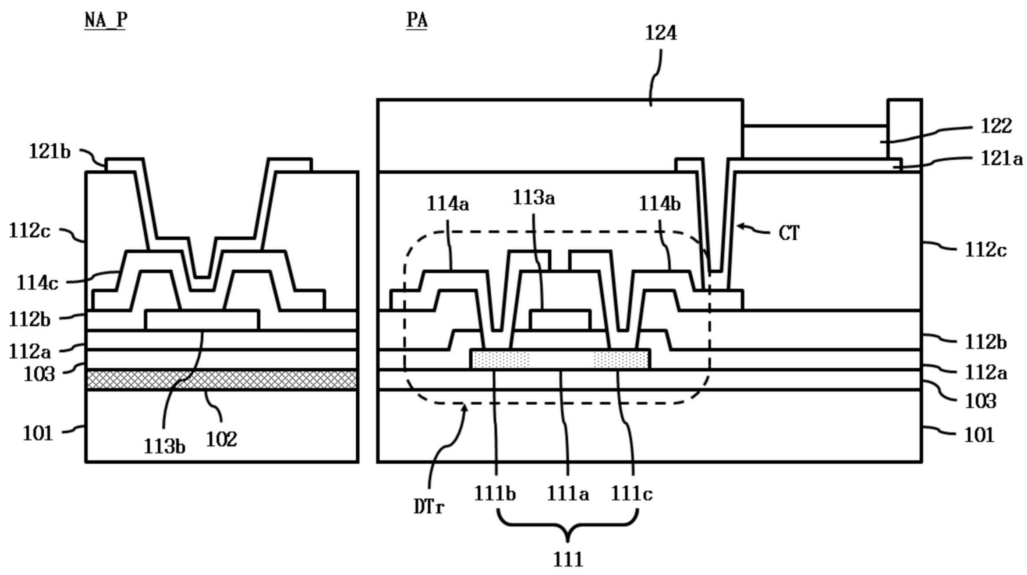
도면7h



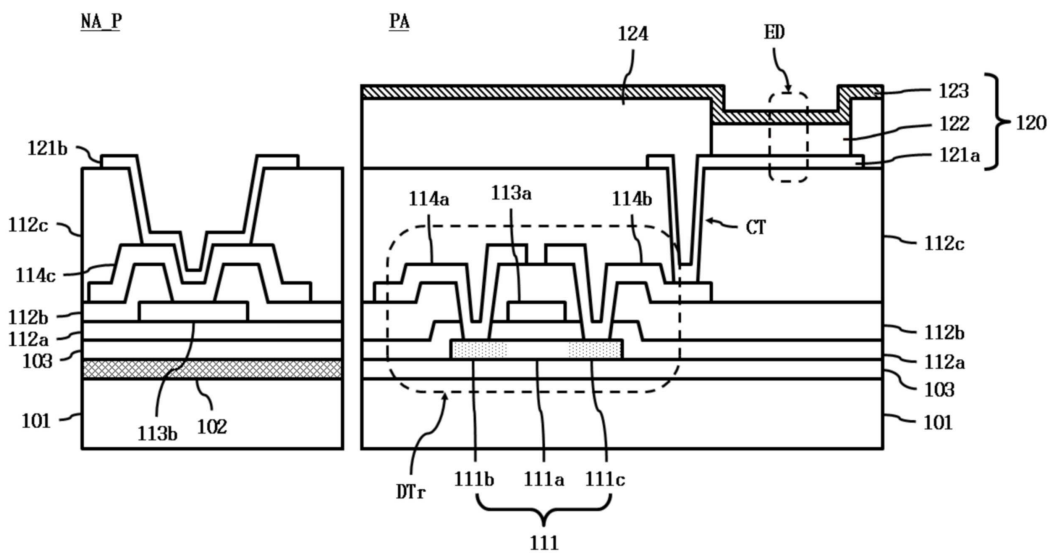
도면7i



도면7j



도면7k



专利名称(译)	OLED显示装置及其制造方法		
公开(公告)号	KR101992909B1	公开(公告)日	2019-06-25
申请号	KR1020120158128	申请日	2012-12-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	이은하 정상철 조항섭 이정현		
发明人	이은하 정상철 조항섭 이정현		
IPC分类号	H01L51/50 H05B33/10		
CPC分类号	H01L51/5281 H01L51/5284		
代理人(译)	Bakyoungbok		
审查员(译)	Jeongmyeong周		
其他公开文献	KR1020140087621A		
外部链接	Espacenet		

摘要(译)

根据本公开的实施例，在基板的一个表面上形成有机发光显示装置，在该有机发光显示装置中限定显示图像的显示区域和位于显示区域之外的非显示区域，以对应于该非显示区域的至少一部分。遮光图案层；缓冲层形成在基板的一个表面上以覆盖遮光图案层；单元阵列形成在基板的上表面上，并限定了与显示区域相对应的多个像素区域；以及一种发光阵列，其在单元阵列上包括多个有机发光器件，以与多个像素区域相对应地朝着基板发射光。单元阵列可包括形成为彼此交叉以限定多个像素区域的栅极线 and 数据线；以及形成为与多个像素区域相对应的多个驱动晶体管；焊盘部分形成在缓冲层上以与遮光图案层重叠，并连接在栅极线 and 数据线中的至少一条与外部电路之间。

