(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0111170
(43) 공개일자 2019년10월02일

(51) 국제특허분류(Int. Cl.)
G09G 3/3266 (2016.01)
(52) CPC특허분류
G09G 3/3266 (2013.01)
G09G 2230/00 (2013.01)
(21) 출원번호 10-2018-0032571
(22) 출원일자 2018년03월21일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
김건희
경기도 화성시 동탄대로시범길 122, 1462동 404호
김경배
경기도 성남시 수정구 태평로 9, 103동 502호
전주희
경기도 화성시 동탄대로12길 17, 1807동 702호
(74) 대리인
박영우

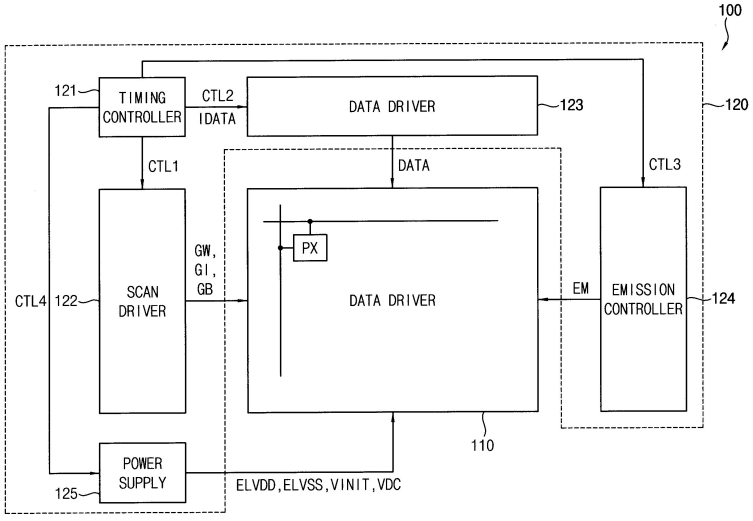
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **유기 발광 표시 장치**

(57) 요 약

유기 발광 표시 장치는 표시 장치는 화소를 포함하는 표시 패널 및 표시 패널을 구동하는 패널 구동부를 포함한다. 화소는 데이터 전압에 응답하여 구동 전류를 생성하는 제1 트랜지스터, 스캔 라인을 통해 공급되는 스캔 신호에 응답하여 데이터 라인을 통해 공급되는 상기 데이터 전압을 전달하는 제2 트랜지스터, 제1 전원 전압 공급 라인과 제1 트랜지스터의 게이트 전극 사이에 연결되어 데이터 전압을 저장하는 저장 커패시터, 스캔 신호에 응답하여 제1 트랜지스터의 문턱 전압을 보상하는 제3 트랜지스터 제1 트랜지스터의 게이트 전극과 연결되어 화소의 발광 구간 동안 제1 트랜지스터의 게이트 전압을 유지시키는 유지 커패시터, 구동 전류에 기초하여 발광 구간 동안 발광하는 유기 발광 다이오드 및 발광 제어 라인을 통해 공급되는 발광 제어 신호에 응답하여 구동 전류를 유기 발광 다이오드에 공급하는 제4 트랜지스터 및 제5 트랜지스터를 포함한다.

대 표 도



(52) CPC특허분류
G09G 2300/0842 (2013.01)
G09G 2320/02 (2013.01)

명 세 서

청구범위

청구항 1

복수의 화소들을 포함하고, 상기 화소들과 연결되는 스캔 라인들, 데이터 라인들, 제1 전원 전압 공급 라인들, 제2 전원 전압 공급 라인들 및 발광 제어 라인들이 형성되는 표시 패널; 및

상기 화소들을 구동하기 위한 스캔 신호, 데이터 전압, 제1 전원 전압, 제2 전원 전압 및 발광 제어 신호를 제공하는 패널 구동부를 포함하고,

상기 화소들 각각은

상기 데이터 전압에 응답하여 구동 전류를 생성하는 제1 트랜지스터;

상기 스캔 라인을 통해 공급되는 상기 스캔 신호에 응답하여 상기 데이터 라인을 통해 공급되는 상기 데이터 전압을 전달하는 제2 트랜지스터;

상기 제1 전원 전압 공급 라인과 상기 제1 트랜지스터의 게이트 전극 사이에 연결되어 상기 데이터 전압을 저장하는 저장 커패시터;

상기 스캔 신호에 응답하여 상기 제1 트랜지스터의 문턱 전압을 보상하는 제3 트랜지스터;

상기 제1 트랜지스터의 상기 게이트 전극과 연결되어 상기 화소의 발광 구간 동안 상기 제1 트랜지스터의 게이트 전압을 유지시키는 유지 커패시터;

상기 구동 전류에 기초하여 상기 발광 구간 동안 발광하는 유기 발광 다이오드; 및

상기 발광 제어 라인을 통해 공급되는 상기 발광 제어 신호에 응답하여 상기 구동 전류를 상기 유기 발광 다이오드에 공급하는 제4 트랜지스터 및 제5 트랜지스터를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 2

제1 항에 있어서, 상기 유지 커패시터는 상기 데이터 라인과 상기 제1 트랜지스터의 상기 게이트 전극 사이에 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 3

제2 항에 있어서, 상기 화소는

상기 유지 커패시터와 상기 제1 트랜지스터의 상기 게이트 전극 사이에 연결되는 유지 트랜지스터를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 4

제3 항에 있어서, 상기 유지 트랜지스터는 상기 발광 제어 신호에 응답하여 상기 화소의 상기 발광 구간 동안 턴온되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 5

제1 항에 있어서, 상기 유지 커패시터는 제3 전원 전압 공급 라인과 상기 제1 트랜지스터의 상기 게이트 전극 사이에 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 6

제5 항에 있어서, 상기 제3 전원 전압 공급 라인을 통해 기 설정된 전압 레벨을 갖는 정전압이 공급되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 7

제1 항에 있어서, 상기 유지 커패시터는 상기 제2 트랜지스터의 제1 전극과 상기 제1 트랜지스터의 상기 게이트 전극 사이에 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 8

제1 항에 있어서, 상기 표시 패널은 상기 화소들과 연결되는 초기화 제어 라인들, 초기화 전압 공급 라인들 및 바이패스 라인들을 더 포함하고,

상기 패널 구동부는 상기 화소들을 구동하기 위한 초기화 제어 신호 및 바이패스 신호를 더 제공하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 9

제8 항에 있어서, 상기 화소들 각각은

상기 초기화 제어 라인들을 통해 공급되는 상기 초기화 제어 신호에 응답하여 상기 초기화 전압 공급 라인들을 통해 공급되는 상기 초기화 전압을 상기 제1 트랜지스터의 상기 게이트 전극에 전달하는 제6 트랜지스터; 및

상기 바이패스 라인들을 통해 공급되는 상기 바이패스 신호에 응답하여 상기 초기화 전압 공급 라인들을 통해 공급되는 상기 초기화 전압을 상기 유기 발광 다이오드의 애노드 전극에 전달하는 제7 트랜지스터를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 10

제1 항에 있어서, 하나의 프레임 주기는 상기 제1 트랜지스터의 상기 게이트 전극을 초기화시키는 제1 초기화 구간, 상기 유기 발광 다이오드의 상기 애노드 전극을 초기화시키는 제2 초기화 구간, 상기 저장 커패시터에 상기 데이터 전압이 저장되는 기입 구간 및 상기 유기 발광 다이오드가 발광하는 상기 발광 구간을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 11

복수의 화소들을 포함하고, 상기 화소들과 연결되는 스캔 라인들, 데이터 라인들, 제1 전원 전압 공급 라인들, 제2 전원 전압 공급 라인들, 발광 제어 라인들 및 스캔 제어 라인들이 형성되는 표시 패널; 및

상기 화소들을 구동하기 위한 스캔 신호, 데이터 전압, 제1 전원 전압, 제2 전원 전압, 발광 제어 신호 및 스캔 제어 신호를 제공하는 패널 구동부를 포함하고,

상기 화소들 각각은

상기 데이터 전압에 응답하여 구동 전류를 생성하는 제1 트랜지스터;

상기 스캔 라인을 통해 공급되는 상기 스캔 신호에 응답하여 상기 데이터 라인을 통해 공급되는 상기 데이터 전압을 전달하는 제2 트랜지스터;

상기 제1 전원 전압 공급 라인과 상기 제1 트랜지스터의 게이트 전극 사이에 연결되어 상기 데이터 전압을 저장하는 저장 커패시터;

상기 스캔 신호에 응답하여 상기 제1 트랜지스터의 문턱 전압을 보상하는 제3 트랜지스터;

상기 구동 전류에 기초하여 상기 화소의 발광 구간 동안 발광하는 유기 발광 다이오드; 및

상기 발광 제어 라인을 통해 공급되는 상기 발광 제어 신호에 응답하여 상기 구동 전류를 상기 유기 발광 다이오드에 공급하는 제4 트랜지스터 및 제5 트랜지스터를 포함하고,

상기 화소들 중 첫 번째 열에 배치되는 화소들 각각은

상기 스캔 제어 라인을 통해 공급되는 상기 스캔 제어 신호에 응답하여 상기 발광 구간 동안 상기 스캔 신호가 상기 제3 트랜지스터의 게이트 전극에 공급되는 것을 차단하는 제1 스캔 제어 트랜지스터; 및

상기 스캔 제어 신호에 응답하여 상기 발광 구간 동안 상기 저장 커패시터와 상기 제3 트랜지스터의 제1 전극이 연결되는 것을 차단하는 제2 스캔 제어 트랜지스터를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 12

제11 항에 있어서, 상기 제1 스캔 제어 트랜지스터는 상기 스캔 라인과 상기 제3 트랜지스터의 상기 게이트 전극 사이에 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 13

제11 항에 있어서, 상기 제2 스캔 제어 트랜지스터는 상기 저장 커패시터와 상기 제3 트랜지스터의 상기 제1 전극 사이에 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 14

제11 항에 있어서, 상기 스캔 제어 신호는 상기 발광 제어 신호가 반전된(inverse) 신호인 것을 특징으로 하는 유기 발광 표시 장치.

청구항 15

제11 항에 있어서, 상기 표시 패널은 상기 화소들과 연결되는 초기화 제어 라인들, 초기화 전압 공급 라인들 및 바이패스 라인들을 더 포함하고,

상기 패널 구동부는 상기 화소들을 구동하기 위한 초기화 제어 신호 및 바이패스 신호를 더 제공하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 16

제15 항에 있어서, 상기 화소들 각각은

상기 초기화 제어 라인들을 통해 공급되는 상기 초기화 제어 신호에 응답하여 상기 초기화 전압 공급 라인들을 통해 공급되는 상기 초기화 전압을 상기 제1 트랜지스터의 상기 게이트 전극에 전달하는 제6 트랜지스터; 및

상기 바이패스 라인들을 통해 공급되는 상기 바이패스 신호에 응답하여 상기 초기화 전압 공급 라인들을 통해 공급되는 상기 초기화 전압을 상기 유기 발광 다이오드의 애노드 전극에 전달하는 제7 트랜지스터를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 17

제11 항에 있어서, 하나의 프레임 주기는 상기 제1 트랜지스터의 상기 게이트 전극을 초기화시키는 제1 초기화 구간, 상기 유기 발광 다이오드의 상기 애노드 전극을 초기화시키는 제2 초기화 구간, 상기 저장 커패시터에 상기 데이터 전압이 저장되는 기입 구간 및 상기 유기 발광 다이오드가 발광하는 상기 발광 구간을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 18

제17 항에 있어서, 상기 제1 스캔 제어 트랜지스터는 상기 제1 초기화 구간, 상기 제2 초기화 구간 및 상기 기입 구간에서 턴온되어 상기 스캔 신호를 상기 제2 트랜지스터 및 상기 제3 트랜지스터에 공급하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 19

제17 항에 있어서, 상기 제2 스캔 제어 트랜지스터는 상기 제1 초기화 구간, 상기 제2 초기화 구간 및 상기 기입 구간에서 턴온되어 상기 제1 트랜지스터의 상기 게이트 전극과 상기 제3 트랜지스터의 상기 제1 전극을 연결하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 20

제17 항에 있어서, 상기 제1 스캔 제어 트랜지스터 및 상기 제2 스캔 제어 트랜지스터는 상기 발광 구간에서 턴오프되는 것을 특징으로 하는 유기 발광 표시 장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것이다.

배 경 기 술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시 장치들이 개발되고 있다. 평판 표시 장치로는 액정 표시 장치(Liquid Crystal Display; LCD), 전계 방출 표시 장치(Field Emission Display; FED), 플라즈마 표시 패널(Plasma Display Panel; PDP) 및 유기 발광 표시 장치(Organic Light Emitting Display; OLED) 등이 있다. 특히, 유기 발광 표시 장치는 넓은 시야각, 빠른 응답 속도, 얇은 두께, 낮은 소비 전력 등의 여러 가지 장점들을 가지기 때문에 유망한 차세대 표시 장치로 각광받고 있다.

[0003] 유기 발광 표시 장치의 화소는 구동 전류를 생성하는 구동 트랜지스터를 포함할 수 있다. 또한, 유기 발광 표시 장치의 화소는 화소들 간의 휘도 편차 등의 표시 불량을 개선하기 위해 화소 내부에 구동 트랜지스터의 문턱 전압 보상 및 유기 발광 다이오드의 애노드 초기화 등을 위한 구성이 추가될 수 있다.

[0004] 유기 발광 표시 장치의 사용 시간이 길어질수록 유기 발광 표시 패널 내의 배선에 흐르는 전압의 영향으로 화소에 포함되는 트랜지스터들이 열화될 수 있다. 특히, 트랜지스터가 열화되어 문턱 전압이 변경되는 경우, 표시 패널에 표시되는 영상의 휘도가 저하되는 등의 불량이 발생할 수 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명의 일 목적은 발광 구간 동안 구동 트랜지스터의 게이트 전극의 게이트 전압을 유지하여 표시 품질을 향상시키는 유기 발광 표시 장치를 제공하는 것이다.

[0006] 본 발명의 다른 목적은 발광 구간 동안 화소에 공급되는 스캔 신호를 차단하여 표시 품질을 향상시키는 유기 발광 표시 장치를 제공하는 것이다.

[0007] 그러나, 본 발명이 목적은 상술한 목적으로 한정되는 것은 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

과제의 해결 수단

[0008] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 유기 발광 표시 장치는 복수의 화소들을 포함하고, 상기 화소들과 연결되는 스캔 라인들, 데이터 라인들, 제1 전원 전압 공급 라인들, 제2 전원 전압 공급 라인들 및 발광 제어 라인들이 형성되는 표시 패널 및 상기 화소들을 구동하기 위한 스캔 신호, 데이터 전압, 제1 전원 전압, 제2 전원 전압 및 발광 제어 신호를 제공하는 패널 구동부를 포함할 수 있다. 상기 화소들 각각은 상기 데이터 전압에 응답하여 구동 전류를 생성하는 제1 트랜지스터, 상기 스캔 라인을 통해 공급되는 상기 스캔 신호에 응답하여 상기 데이터 라인을 통해 공급되는 상기 데이터 전압을 전달하는 제2 트랜지스터, 상기 제1 전원 전압 공급 라인과 상기 제1 트랜지스터의 게이트 전극 사이에 연결되어 상기 데이터 전압을 저장하는 저장 커패시터, 상기 스캔 신호에 응답하여 상기 제1 트랜지스터의 문턱 전압을 보상하는 제3 트랜지스터, 상기 제1 트랜지스터의 상기 게이트 전극과 연결되어 상기 화소의 발광 구간 동안 상기 제1 트랜지스터의 게이트 전압을 유지시키는 유지 커패시터, 상기 구동 전류에 기초하여 상기 발광 구간 동안 발광하는 유기 발광 다이오드 및 상기 발광 제어 라인을 통해 공급되는 상기 발광 제어 신호에 응답하여 상기 구동 전류를 상기 유기 발광 다이오드에 공급하는 제4 트랜지스터 및 제5 트랜지스터를 포함할 수 있다.

[0009] 일 실시예에 의하면, 상기 유지 커패시터는 상기 데이터 라인과 상기 제1 트랜지스터의 상기 게이트 전극 사이에 연결될 수 있다.

[0010] 일 실시예에 의하면, 상기 화소는 상기 유지 커패시터와 상기 제1 트랜지스터의 상기 게이트 전극 사이에 연결되는 유지 트랜지스터를 더 포함할 수 있다.

[0011] 일 실시예에 의하면, 상기 유지 트랜지스터는 상기 발광 제어 신호에 응답하여 상기 화소의 상기 발광 구간 동안 턴온될 수 있다.

[0012] 일 실시예에 의하면, 상기 유지 커패시터는 제3 전원 전압 공급 라인과 상기 제1 트랜지스터의 상기 게이트 전

극 사이에 연결될 수 있다.

[0013] 일 실시예에 의하면, 상기 제3 전원 전압 공급 라인을 통해 기 설정된 전압 레벨을 갖는 정전압이 공급될 수 있다.

[0014] 일 실시예에 의하면, 상기 유지 커패시터는 상기 제2 트랜지스터의 제1 전극과 상기 제1 트랜지스터의 상기 게이트 전극 사이에 연결될 수 있다.

[0015] 일 실시예에 의하면, 상기 표시 패널은 상기 화소들과 연결되는 초기화 제어 라인들, 초기화 전압 공급 라인들 및 바이패스 라인들을 더 포함하고, 상기 패널 구동부는 상기 화소들을 구동하기 위한 초기화 제어 신호 및 바이패스 신호를 더 제공할 수 있다.

[0016] 일 실시예에 의하면, 상기 화소들 각각은 상기 초기화 제어 라인들을 통해 공급되는 상기 초기화 제어 신호에 응답하여 상기 초기화 전압 공급 라인들을 통해 공급되는 상기 초기화 전압을 상기 제1 트랜지스터의 상기 게이트 전극에 전달하는 제6 트랜지스터 상기 바이패스 라인들을 통해 공급되는 상기 바이패스 신호에 응답하여 상기 초기화 전압 공급 라인들을 통해 공급되는 상기 초기화 전압을 상기 유기 발광 다이오드의 애노드 전극에 전달하는 제7 트랜지스터를 더 포함할 수 있다.

[0017] 일 실시예에 의하면, 하나의 프레임 주기는 상기 제1 트랜지스터의 상기 게이트 전극을 초기화시키는 제1 초기화 구간, 상기 유기 발광 다이오드의 상기 애노드 전극을 초기화시키는 제2 초기화 구간, 상기 저장 커패시터에 상기 데이터 전압이 저장되는 기입 구간 및 상기 유기 발광 다이오드가 발광하는 상기 발광 구간을 포함할 수 있다.

[0018] 본 발명의 다른 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 유기 발광 표시 장치는 복수의 화소들을 포함하고, 상기 화소들과 연결되는 스캔 라인들, 데이터 라인들, 제1 전원 전압 공급 라인들, 제2 전원 전압 공급 라인들, 발광 제어 라인들 및 스캔 제어 라인들이 형성되는 표시 패널 및 상기 화소들을 구동하기 위한 스캔 신호, 데이터 전압, 제1 전원 전압, 제2 전원 전압, 발광 제어 신호 및 스캔 제어 신호를 제공하는 패널 구동부를 포함할 수 있다. 상기 화소들 각각은 상기 데이터 전압에 응답하여 구동 전류를 생성하는 제1 트랜지스터, 상기 스캔 라인을 통해 공급되는 상기 스캔 신호에 응답하여 상기 데이터 라인을 통해 공급되는 상기 데이터 전압을 전달하는 제2 트랜지스터, 상기 제1 전원 전압 공급 라인과 상기 제1 트랜지스터의 게이트 전극 사이에 연결되어 상기 데이터 전압을 저장하는 저장 커패시터, 상기 스캔 신호에 응답하여 상기 제1 트랜지스터의 문턱 전압을 보상하는 제3 트랜지스터, 상기 구동 전류에 기초하여 상기 화소의 발광 구간 동안 발광하는 유기 발광 다이오드 및 상기 발광 제어 라인을 통해 공급되는 상기 발광 제어 신호에 응답하여 상기 구동 전류를 상기 유기 발광 다이오드에 공급하는 제4 트랜지스터 및 제5 트랜지스터를 포함할 수 있다. 상기 화소들 중 첫 번째 열에 배치되는 화소들 각각은 상기 스캔 제어 라인을 통해 공급되는 상기 스캔 제어 신호에 응답하여 상기 발광 구간 동안 상기 스캔 신호가 상기 제3 트랜지스터의 게이트 전극에 공급되는 것을 차단하는 제1 스캔 제어 트랜지스터 및 상기 스캔 제어 신호에 응답하여 상기 발광 구간 동안 상기 저장 커패시터와 상기 제3 트랜지스터의 제1 전극이 연결되는 것을 차단하는 제2 스캔 제어 트랜지스터를 더 포함할 수 있다.

[0019] 일 실시예에 의하면, 상기 제1 스캔 제어 트랜지스터는 상기 스캔 라인과 상기 제3 트랜지스터의 상기 게이트 전극 사이에 연결될 수 있다.

[0020] 일 실시예에 의하면, 상기 제2 스캔 제어 트랜지스터는 상기 저장 커패시터와 상기 제3 트랜지스터의 상기 제1 전극 사이에 연결될 수 있다.

[0021] 일 실시예에 의하면, 상기 스캔 제어 신호는 상기 발광 제어 신호가 반전된(inverse) 신호일 수 있다.

[0022] 일 실시예에 의하면, 상기 표시 패널은 상기 화소들과 연결되는 초기화 제어 라인들, 초기화 전압 공급 라인들 및 바이패스 라인들을 더 포함하고, 상기 패널 구동부는 상기 화소들을 구동하기 위한 초기화 제어 신호 및 바이패스 신호를 더 제공할 수 있다.

[0023] 일 실시예에 의하면, 상기 화소들 각각은 상기 초기화 제어 라인들을 통해 공급되는 상기 초기화 제어 신호에 응답하여 상기 초기화 전압 공급 라인들을 통해 공급되는 상기 초기화 전압을 상기 제1 트랜지스터의 상기 게이트 전극에 전달하는 제6 트랜지스터 및 상기 바이패스 라인들을 통해 공급되는 상기 바이패스 신호에 응답하여 상기 초기화 전압 공급 라인들을 통해 공급되는 상기 초기화 전압을 상기 유기 발광 다이오드의 애노드 전극에 전달하는 제7 트랜지스터를 더 포함할 수 있다.

[0024] 일 실시예에 의하면, 하나의 프레임 주기는 상기 제1 트랜지스터의 상기 게이트 전극을 초기화시키는 제1 초기

화 구간, 상기 유기 발광 다이오드의 상기 애노드 전극을 초기화시키는 제2 초기화 구간, 상기 저장 커패시터에 상기 데이터 전압이 저장되는 기입 구간 및 상기 유기 발광 다이오드가 발광하는 상기 발광 구간을 포함할 수 있다.

[0025] 일 실시예에 의하면, 상기 제1 스캔 제어 트랜지스터는 상기 제1 초기화 구간, 상기 제2 초기화 구간 및 상기 기입 구간에서 턴온되어 상기 스캔 신호를 상기 제2 트랜지스터 및 상기 제3 트랜지스터에 공급할 수 있다.

[0026] 일 실시예에 의하면, 상기 제2 스캔 제어 트랜지스터는 상기 제1 초기화 구간, 상기 제2 초기화 구간 및 상기 기입 구간에서 턴온되어 상기 제1 트랜지스터의 상기 게이트 전극과 상기 제3 트랜지스터의 상기 제1 전극을 연결할 수 있다.

[0027] 일 실시예에 의하면, 상기 제1 스캔 제어 트랜지스터 및 상기 제2 스캔 제어 트랜지스터는 상기 발광 구간에서 턴오프될 수 있다.

발명의 효과

[0028] 본 발명의 실시예들에 따른 유기 발광 표시 장치의 화소는 제1 트랜지스터(구동 트랜지스터)의 게이트 전극과 연결되어, 화소의 발광 구간 동안 제1 트랜지스터의 게이트 전극에 인가되는 게이트 전압을 유지시킴으로써, 트랜지스터의 열화로 휘도가 저하되는 것을 방지할 수 있다. 또한, 본 발명의 실시예들에 따른 유기 발광 표시 장치는 화소들 중 첫 번째 열에 배치된 화소들에 제1 스캔 제어 트랜지스터 및 제2 스캔 제어 트랜지스터를 포함하고, 발광 구간에서 제1 스캔 제어 트랜지스터 및 제2 스캔 제어 트랜지스터를 턴오프시킴으로써, 발광 구간 동안 스캔 제어 신호에 턴오프 레벨을 갖는 전압이 공급되는 것을 방지하고, 제1 트랜지스터의 게이트 전극에 인가되는 게이트 전압을 유지시킬 수 있다. 따라서, 화소에 포함되는 트랜지스터들이 열화 및 휘도가 저하되는 것을 방지할 수 있다. 따라서, 유기 발광 표시 장치의 표시 품질이 향상될 수 있다. 다만, 본 발명의 효과는 상술한 효과로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

[0029] 도 1은 본 발명의 실시예들에 따른 유기 발광 표시 장치를 나타내는 블록도이다.

도 2는 도 1의 유기 발광 표시 장치에 포함되는 화소의 구동 타이밍을 나타내는 타이밍도이다.

도 3은 도 1의 유기 발광 표시 장치에 포함되는 화소의 일 예를 나타내는 회로도이다.

도 4a내지 도 4d는 도 3의 화소의 동작을 설명하기 위한 회로도들이다.

도 5는 도 1의 유기 발광 표시 장치에 포함되는 화소의 다른 예를 나타내는 회로도이다.

도 6은 도 1의 유기 발광 표시 장치에 포함되는 화소의 다른 예를 나타내는 회로도이다.

도 7은 도 1의 유기 발광 표시 장치에 포함되는 화소의 다른 예를 나타내는 회로도이다.

도 8은 본 발명의 실시예들에 따른 유기 발광 표시 장치를 나타내는 블록도이다.

도 9는 도 8의 유기 발광 표시 장치에 포함되는 화소의 레이아웃(layout)을 나타내는 도면이다.

도 10은 도 8의 유기 발광 표시 장치에 포함되는 화소를 나타내는 회로도이다.

도 11은 도 10의 화소의 구동 타이밍을 나타내는 타이밍도이다.

도 12는 도 10의 화소의 발광 구간에서 상기 화소의 동작을 설명하기 위한 회로도이다.

발명을 실시하기 위한 구체적인 내용

[0030] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 도면상의 동일한 구성요소에 대해서는 동일한 참조부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.

[0031] 도 1은 본 발명의 실시예들에 따른 유기 발광 표시 장치를 나타내는 블록도이고, 도 2는 도 1의 유기 발광 표시 장치에 포함되는 화소의 구동 타이밍을 나타내는 타이밍도이다.

[0032] 도 1을 참조하면, 유기 발광 표시 장치(100)는 표시 패널(110) 및 패널 구동부(120)를 포함할 수 있다.

[0033] 표시 패널(110)은 복수의 화소(PX)들을 포함하고, 화소(PX)들과 연결되는 스캔 라인들, 데이터 라인들, 제1 전원 전압 공급 라인들, 제2 전원 전압 공급 라인들 및 발광 제어 라인들을 포함할 수 있다. 표시 패널(110)은 초기화 제어 라인들, 초기화 전압 공급 라인들 및 바이패스 라인들을 더 포함할 수 있다.

[0034] 화소(PX)들 각각은 제1 트랜지스터, 제2 트랜지스터, 저장 커패시터, 제3 트랜지스터, 유지 커패시터, 유기 발광 다이오드, 제4 트랜지스터 및 제5 트랜지스터를 포함할 수 있다. 화소(PX)들 각각은 제6 트랜지스터 및 제7 트랜지스터를 더 포함할 수 있다.

[0035] 제1 트랜지스터는 데이터 전압(DATA)에 응답하여 구동 전류를 생성할 수 있다. (즉, 제1 트랜지스터는 화소(PX)의 구동 트랜지스터일 수 있다.) 제2 트랜지스터는 스캔 라인을 통해 공급되는 스캔 신호(GW)에 응답하여 데이터 라인을 통해 공급되는 데이터 전압(DATA)을 전달할 수 있다. 저장 커패시터는 제1 전원 전압 공급 라인과 제1 트랜지스터의 게이트 전극 사이에 연결되어 데이터 전압(DATA)을 저장할 수 있다. 제3 트랜지스터는 스캔 신호(GW)에 응답하여 제1 트랜지스터의 문턱 전압을 보상할 수 있다. 유지 커패시터는 제1 트랜지스터의 게이트 전극과 연결되어 화소(PX)의 발광 구간(P4) 동안 제1 트랜지스터의 게이트 전압을 유지시킬 수 있다. 유기 발광 다이오드는 구동 전류에 기초하여 발광 구간(P4) 동안 발광할 수 있다. 제4 트랜지스터 및 제5 트랜지스터는 발광 제어 라인을 통해 공급되는 발광 제어 신호(EM)에 응답하여 구동 전류를 유기 발광 다이오드에 공급할 수 있다. 제6 트랜지스터는 초기화 제어 라인들을 통해 공급되는 초기화 제어 신호(GI)에 응답하여 초기화 전압 공급 라인들을 통해 공급되는 초기화 제어 신호(GI)를 제1 트랜지스터의 게이트 전극에 전달할 수 있다. 제7 트랜지스터는 바이패스 라인들을 통해 공급되는 바이패스 신호(GB)에 응답하여 초기화 전압 공급 라인들을 통해 공급되는 초기화 제어 신호(GI)를 유기 발광 다이오드의 애노드 전극에 전달할 수 있다.

[0036] 도 2를 참조하면, 하나의 프레임 주기 동안 유기 발광 표시 장치(100)는 제1 트랜지스터의 게이트 전극을 초기화시키는 제1 초기화 구간(P1), 유기 발광 다이오드의 애노드 전극을 초기화시키는 제2 초기화 구간(P2), 저장 커패시터에 데이터 전압(DATA)이 저장되는 기입 구간(P3) 및 유기 발광 다이오드가 발광하는 발광 구간(P4)으로 구분하여 동작할 수 있다.

[0037] 유기 발광 표시 장치(100)의 발광 구간(P4) 동안 제3 트랜지스터는 턴오프되고, 제 4 트랜지스터 및 제5 트랜지스터는 턴온될 수 있다. 발광 구간(P4) 동안 제3 트랜지스터에는 턴오프 레벨을 갖는 스캔 신호(GW)가 공급되고, 제4 트랜지스터 및 제5 트랜지스터에는 턴온 레벨을 갖는 발광 제어 신호(EM)가 공급될 수 있다. 여기서, 턴오프 레벨은 제3 트랜지스터가 턴오프되기 위해 스캔 신호(GW)가 갖는 전압 레벨이고, 턴온 레벨은 제4 트랜지스터 및 제5 트랜지스터가 턴온되기 위해 발광 제어 신호(EM)가 갖는 전압 레벨일 수 있다. 예를 들어, 화소(PX)들 각각에 포함되는 제3 내지 제5 트랜지스터들이 피모스(P-channel Metal Oxide Semiconductor; PMOS) 트랜지스터로 구현되는 경우, 턴온 레벨은 로우 레벨이고, 턴오프 레벨은 하이 레벨일 수 있다. 또한, 화소(PX)들 각각에 포함되는 제3 내지 제5 트랜지스터들이 엔모스(N-channel Metal Oxide Semiconductor; NMOS) 트랜지스터로 구현되는 경우, 턴온 레벨은 하이 레벨이고, 턴오프 레벨은 로우 레벨일 수 있다. 이 때, 턴오프 레벨을 갖는 스캔 신호(GW)를 공급하는 스캔 라인과 턴온 레벨을 갖는 발광 제어 신호(EM)를 공급하는 발광 제어 라인의 전압 차로 인해 기판을 통해 전하들이 이동하여 전계를 형성하면서 기판 상에 형성된 트랜지스터들이 열화될 수 있다. 화소(PX)의 트랜지스터들이 열화되는 경우, 문턱 전압이 변경되어 표시 패널(110)의 표시 품질이 저하되거나, 잔상이 발생하는 문제점이 있다. 도 1의 유기 발광 표시 장치(100)의 화소(PX)는 유지 커패시터를 포함하여 상기 발광 구간(P4) 동안 제1 트랜지스터의 게이트 전극에 공급되는 게이트 전압을 유지시켜줌으로써, 제1 내지 제7 트랜지스터들의 문턱 전압이 변경으로 인한 휘도 변화를 감소시킬 수 있다.

[0038] 일 실시예에서, 유지 커패시터는 데이터 라인과 제1 트랜지스터의 게이트 전극 사이에 연결될 수 있다. 다른 실시예에서, 화소(PX)는 유지 트랜지스터를 더 포함하고, 유지 커패시터와 유지 트랜지스터는 데이터 라인과 제1 트랜지스터의 게이트 전극 사이에 직렬로 연결될 수 있다. 이 때, 유지 트랜지스터는 발광 제어 신호(EM)에 응답하여 발광 구간(P4) 동안 턴온될 수 있다. 다른 실시예에서, 유지 트랜지스터는 제3 전원 전압 공급 라인과 제1 트랜지스터의 게이트 전극 사이에 연결될 수 있다. 이 때, 제3 전원 전압 공급 라인을 통해 기 설정된 전압 레벨을 갖는 정전압(VDC)이 공급될 수 있다. 다른 실시예에서, 유지 커패시터는 제2 트랜지스터의 제1 전극과 제1 트랜지스터의 게이트 전극 사이에 연결될 수 있다. 이하, 본 발명의 실시예들에 따른 화소(PX)에 대해 도 3 내지 도 7을 참조하여 자세히 설명한다.

[0039] 패널 구동부(120)는 표시 패널(110)에 화소(PX)들을 구동하기 위한 스캔 신호(GW), 데이터 신호(DATA), 제1 전원 전압(ELVDD), 제2 전원 전압(ELVSS) 및 발광 제어 신호(EM)를 제공할 수 있다. 또한, 패널 구동부(120)는 표시 패널(110)에 화소(PX)들을 구동하기 위한 초기화 제어 신호(GI) 및 바이패스 신호(GB)를 더 제공할 수 있다.

패널 구동부(120)는 타이밍 제어부(121), 스캔 구동부(122), 데이터 구동부(123), 발광 제어부(124) 및 전원 공급부(125)를 포함할 수 있다.

[0040] 타이밍 제어부(121)는 스캔 구동부(122), 데이터 구동부(123), 발광 제어부(124) 및 전원 공급부(125)의 구동을 제어할 수 있다. 타이밍 제어부(121)는 스캔 구동부(122), 데이터 구동부(123), 발광 제어부(124) 및 전원 공급부(125) 각각에 제1 내지 제4 제어 신호들(CTL1, CTL2, CTL3, CTL4)을 제공하고, 스캔 구동부(122), 데이터 구동부(123), 발광 제어부(124) 및 전원 공급부(125) 각각의 구동을 제어할 수 있다. 일 실시예에서, 타이밍 제어부(121)는 외부 장치(예를 들어, 그래프 컨트롤러)로부터 RGB 화상 신호, 수직 동기 신호, 수평 동기 신호, 메인 클럭 신호 및 데이터 인에이블 신호 등을 수신하고, 이러한 신호들에 기초하여 제1 내지 제4 제어 신호들(CTL1, CTL2, CTL3, CTL4) 및 상기 RGB 화상 신호에 상응하는 영상 데이터(IDATA)를 생성할 수 있다.

[0041] 스캔 구동부(122)는 제1 제어 신호(CTL1)에 기초하여 표시 패널(110)의 화소(PX)들에 스캔 신호(GW), 초기화 제어 신호(GI) 및 바이패스 신호(GB)를 제공할 수 있다. 스캔 구동부(122)는 기입 구간(P3)에서 턴온 레벨을 갖는 스캔 신호(GW)를 스캔 라인들을 통해 표시 패널(110)에 출력하고, 제1 초기화 구간(P1), 제2 초기화 구간(P2) 및 발광 구간(P4)에서 턴오프 레벨을 갖는 스캔 신호(GW)를 스캔 신호(GW)들을 통해 표시 패널(110)에 출력할 수 있다. 일 실시예에서, 스캔 구동부(122)는 기입 구간(P3) 동안 화소(PX) 행들에 대응하는 스캔 라인들에 상기 턴온 레벨을 갖는 스캔 신호(GW)를 동시에 제공할 수 있다. 다른 실시예에서, 스캔 구동부(122)는 기입 구간(P3) 동안 화소(PX) 행들에 대응하는 스캔 라인들에 상기 턴온 레벨을 갖는 스캔 신호(GW)를 순차적으로 제공할 수 있다. 스캔 구동부(122)는 제1 초기화 구간(P1)에서 턴온 레벨을 갖는 초기화 제어 신호(GI)를 초기화 제어 라인들을 통해 표시 패널(110)에 출력하고, 제2 초기화 구간(P2), 기입 구간(P3) 및 발광 구간(P4)에서 턴오프 레벨을 갖는 초기화 제어 신호(GI)를 초기화 제어 라인들을 통해 표시 패널(110)에 출력할 수 있다. 또한, 스캔 구동부(122)는 제2 초기화 구간(P2)에서 턴온 레벨을 갖는 바이패스 신호(GB)를 바이패스 라인들을 통해 표시 패널(110)에 출력하고, 제1 초기화 구간(P1), 기입 구간(P3) 및 발광 구간(P4)에서 턴오프 레벨을 갖는 바이패스 신호(GB)를 바이패스 라인들을 통해 표시 패널(110)에 출력할 수 있다. 도 1에서는 스캔 신호(GW), 초기화 제어 신호(GI) 및 바이패스 신호(GB)를 생성하는 스캔 구동부(122)를 도시하였으나, 유기 발광 표시 장치(100)는 이에 한정되지 않는다. 예를 들어, 유기 발광 표시 장치(100)는 초기화 제어 신호(GI) 및 바이패스 신호(GB)를 생성하는 신호 생성부를 더 포함할 수 있다.

[0042] 데이터 구동부(123)는 타이밍 제어부(121)로부터 수신한 제2 제어 신호(CTL2) 및 영상 데이터(IDATA)에 기초하여 데이터 전압(DATA)을 생성할 수 있다. 데이터 구동부(123)는 기입 구간(P3) 동안 데이터 라인들을 통해 데이터 전압(DATA)(즉, 데이터 신호) 을 화소(PX)들에 제공할 수 있다.

[0043] 발광 제어부(124)는 제3 제어 신호(CTL3)에 기초하여 발광 제어 라인들에 발광 제어 신호(EM)를 제공할 수 있다. 발광 제어부(124)는 발광 구간(P4)에서 턴온 레벨을 갖는 발광 제어 신호(EM)를 발광 제어 라인들을 통해 표시 패널(110)에 출력하고, 제1 초기화 구간(P1), 제2 초기화 구간(P2) 및 기입 구간(P3)에서 턴오프 레벨을 갖는 발광 제어 신호(EM)를 발광 제어 라인들을 통해 표시 패널(110)에 출력할 수 있다. 일 실시예에서, 발광 제어부(124)는 발광 구간(P4) 동안 화소(PX) 행들에 대응하는 발광 제어 라인들에 상기 턴온 레벨을 갖는 발광 제어 신호(EM)를 동시에 제공할 수 있다. 다른 실시예에서, 발광 제어부(124)는 발광 구간(P4) 동안 화소(PX) 행들에 대응하는 발광 제어 라인들에 상기 턴온 레벨을 갖는 발광 제어 신호(EM)를 순차적으로 제공할 수 있다.

[0044] 전원 공급부(125)는 제1 전원 전압 공급 라인들 및 제2 전원 전압 공급 라인들을 통해 제1 전원 전압(ELVDD) 및 제2 전원 전압(ELVSS)을 표시 패널(110)에 제공할 수 있다. 제1 전원 전압(ELVDD)은 제1 전압 레벨 및 제2 전압 레벨 중 하나를 가질 수 있다. 일 실시예에서, 제2 전압 레벨은 제1 전압 레벨보다 낮을 수 있다. 제2 전원 전압(ELVSS)은 기 설정된 전압 레벨을 갖는 정전압일 있다. 즉, 제2 전원 전압(ELVSS)은 직류 전압을 가질 수 있다. 예를 들어, 제2 전원 전압(ELVSS)은 접지 전압 또는 기 설정된 음의 전압 레벨을 가질 수 있다. 전원 공급부(125)는 초기화 전압 공급 라인들을 통해 초기화 전압(VINIT)을 표시 패널(110)에 제공할 수 있다. 초기화 전압(VINIT)은 기 설정된 전압 레벨을 갖는 정전압일 수 있다. 유지 커패시터가 제3 전원 전압 공급 라인들과 연결되는 경우, 전원 전압 공급부는 제3 전원 전압 공급 라인들을 통해 기 설정된 전압 레벨을 갖는 정전압(VDC)을 제공할 수 있다.

[0045] 상술한 바와 같이, 본 발명의 실시예들에 따른 유기 발광 표시 장치(100)의 화소(PX)는 유지 커패시터를 포함하여 발광 구간(P4) 동안 제1 트랜지스터의 게이트 전극에 인가되는 게이트 전압을 유지시켜 줌으로써, 화소(PX)에 포함되는 트랜지스터들의 열화로 문턱 전압이 변경되어 휘도가 감소되는 것을 보상할 수 있다. 따라서, 유기 발광 표시 장치(100)의 표시 품질이 향상될 수 있다.

[0046] 도 3은 도 1의 유기 발광 표시 장치에 포함되는 화소의 일 예를 나타내는 회로도이다.

[0047] 도 3을 참조하면, 화소(PX)는 제1 트랜지스터(T1), 제2 트랜지스터(T2), 제3 트랜지스터(T3), 저장 커패시터(CST), 유지커패시터(CM), 제4 트랜지스터(T4), 제5 트랜지스터(T5), 제6 트랜지스터(T6), 제7 트랜지스터(T7) 및 유기 발광 다이오드(EL)를 포함할 수 있다. 일 실시예에서, 유기 발광 표시 장치는 동시 발광 방식으로 구동될 수 있다. 다른 실시예에서, 유기 발광 표시 장치는 순차 발광 방식으로 구동될 수 있다.

[0048] 제1 트랜지스터(T1)는 데이터 전압(DATA)에 응답하여 구동 전류를 생성할 수 있다. 제1 트랜지스터(T1)는 제1 노드(N1)와 제2 노드(N2) 사이에 연결되고, 게이트 전극이 제3 노드(N3)에 결합되어 구동 전류를 제어할 수 있다. 제1 트랜지스터(T1)는 제1 전극, 제2 전극 및 게이트 전극을 포함할 수 있다. 이 때, 제1 전극은 소스 전극이고, 제2 전극은 드레인 전극일 수 있다. 제1 트랜지스터(T1)의 제1 전극은 제1 노드(N1)에 대응되고, 제2 전극은 제2 노드(N2)에 대응되며, 게이트 전극은 제3 노드(N3)에 대응될 수 있다. 제1 트랜지스터(T1)는 저장 커패시터(CST)에 저장된 데이터 전압(DATA)에 응답하여 구동 전류를 생성할 수 있다. 제1 트랜지스터(T1)는 제4 트랜지스터(T4) 및 제5 트랜지스터(T5)가 턴온되는 경우, 상기 구동 전류를 유기 발광 다이오드(EL)의 애노드 전극에 제공할 수 있다.

[0049] 제2 트랜지스터(T2)는 스캔 라인을 통해 공급되는 스캔 신호(GW)에 응답하여 데이터 라인을 통해 공급되는 데이터 전압(DATA)을 전달할 수 있다. 제2 트랜지스터(T2)는 데이터 라인과 제1 노드(N1) 사이에 연결되고, 게이트 전극으로 스캔 신호(GW)를 수신할 수 있다. 제2 트랜지스터(T2)는 제1 전극, 제2 전극 및 게이트 전극을 포함할 수 있다. 제2 트랜지스터(T2)의 제1 전극은 데이터 라인에 연결되고, 제2 전극은 제1 노드(N1)에 대응되며, 게이트 전극은 스캔 라인과 연결될 수 있다. 제2 트랜지스터(T2)는 턴온 레벨을 갖는 스캔 신호(GW)에 응답하여 턴온될 수 있다. 제2 트랜지스터(T2)가 턴온되는 경우, 데이터 라인을 통해 공급되는 데이터 전압(DATA)이 제1 노드(N1)로 제공될 수 있다. 제2 트랜지스터(T2)는 기입 구간에서 턴온되어 데이터 전압(DATA)을 제1 노드(N1)에 전달할 수 있다.

[0050] 제3 트랜지스터(T3)는 스캔 신호(GW)를 통해 공급되는 스캔 신호(GW)에 응답하여 제1 트랜지스터(T1)의 문턱 전압을 보상할 수 있다. 제3 트랜지스터(T3)는 제2 노드(N2)와 제3 노드(N3) 사이에 연결되고, 게이트 전극으로 스캔 신호(GW)를 수신할 수 있다. 제3 트랜지스터(T3)는 제1 전극, 제2 전극 및 게이트 전극을 포함할 수 있다. 제3 트랜지스터(T3)의 제1 전극은 제3 노드(N3)에 대응되고, 제2 전극은 제2 노드(N2)에 대응되며, 게이트 전극은 스캔 라인과 연결될 수 있다. 제3 트랜지스터(T3)는 턴온 레벨을 갖는 스캔 신호(GW)에 응답하여 턴온될 수 있다. 제3 트랜지스터(T3)가 턴온되는 경우, 제2 노드(N2)와 제3 노드(N3)가 연결되어, 제1 트랜지스터(T1)가 다이오드 연결되어 제1 트랜지스터(T1)의 문턱 전압을 포함하는 데이터 전압(DATA)이 저장 커패시터(CST)에 전달될 수 있다. 제3 트랜지스터(T3)는 기입 구간에서 턴온되어 제1 트랜지스터(T1)의 문턱 전압을 보상할 수 있다.

[0051] 저장 커패시터(CST)는 제1 전원 전압(ELVDD) 공급 라인과 제1 트랜지스터(T1)의 게이트 전극 사이에 연결되어 데이터 전압(DATA)을 저장할 수 있다. 저장 커패시터(CST)는 제1 전극 및 제2 전극을 포함할 수 있다. 저장 커패시터(CST)의 제1 전극은 제3 노드(N3)에 대응되고, 제2 전극은 제1 전원 전압(ELVDD) 공급 라인과 연결될 수 있다. 저장 커패시터(CST)는 기입 구간 동안 입력되는 데이터 전압(DATA)을 저장할 수 있다.

[0052] 유지 커패시터(CM)는 데이터 라인과 제1 트랜지스터(T1)의 게이트 전극 사이에 연결되어 화소(PX)의 발광 구간 동안 제1 트랜지스터(T1)의 게이트 전압을 유지시킬 수 있다. 유지 커패시터(CM)는 제1 전극 및 제2 전극을 포함할 수 있다. 유지 커패시터(CM)의 제1 전극은 제3 노드(N3)에 대응되고, 제2 전극은 데이터 라인에 연결될 수 있다. 유지 커패시터(CM)는 발광 구간 동안 제1 트랜지스터(T1)의 게이트 전극에 인가되는 게이트 전압을 유지시킬 수 있다.

[0053] 제4 트랜지스터(T4) 및 제5 트랜지스터(T5)는 발광 제어 라인을 통해 공급되는 발광 제어 신호(EM)에 응답하여 구동 전류를 유기 발광 다이오드(EL)에 공급할 수 있다. 제4 트랜지스터(T4)는 제1 전원 전압(ELVDD) 공급 라인과 제1 노드(N1) 사이에 연결되고, 게이트 전극으로 발광 제어 신호(EM)를 수신할 수 있다. 제4 트랜지스터(T4)는 제1 전극, 제2 전극 및 게이트 전극을 포함할 수 있다. 제4 트랜지스터(T4)의 제1 전극은 제1 노드(N1)에 대응되고, 제2 전극은 제1 전원 전압(ELVDD) 공급 라인과 연결되며, 게이트 전극은 발광 제어 라인과 연결될 수 있다. 제4 트랜지스터(T4)는 턴온 레벨을 갖는 발광 제어 신호(EM)에 응답하여 턴온될 수 있다. 제4 트랜지스터(T4)는 발광 구간에서 턴온되어 제1 전원 전압(ELVDD)을 제1 트랜지스터(T1)의 제1 전극에 전달할 수 있다. 제5 트랜지스터(T5)는 제2 노드(N2)와 유기 발광 다이오드(EL)의 애노드 전극 사이에 연결되고, 게이트 전극으로 발광 제어 신호(EM)를 수신할 수 있다. 제5 트랜지스터(T5)는 제1 전극, 제2 전극 및 게이트 전극을 포함할 수 있

다. 제5 트랜지스터(T5)의 제1 전극은 유기 발광 다이오드(EL)의 애노드 전극에 연결되고, 제2 전극은 제2 노드(N2)(즉, 제1 트랜지스터(T1)의 제2 전극)에 대응되며, 게이트 전극은 발광 제어 라인과 연결될 수 있다. 제5 트랜지스터(T5)는 턴온 레벨을 갖는 발광 제어 신호(EM)에 응답하여 턴온될 수 있다. 제5 트랜지스터(T5)는 발광 구간에서 턴온되어 제1 트랜지스터(T1)에서 생성되는 구동 전류를 유기 발광 다이오드(EL)의 애노드 전극에 전달할 수 있다.

[0054] 제6 트랜지스터(T6)는 초기화 제어 라인들을 통해 공급되는 초기화 제어 신호(GI)에 응답하여 초기화 전압 공급 라인들을 통해 공급되는 초기화 전압(VINIT)을 제1 트랜지스터(T1)의 게이트 전극에 전달할 수 있다. 제6 트랜지스터(T6)는 초기화 전압 공급 라인과 제3 노드(N3) 사이에 연결되고, 게이트 전극으로 초기화 제어 신호(GI)를 수신할 수 있다. 제6 트랜지스터(T6)는 제1 전극, 제2 전극 및 게이트 전극을 포함할 수 있다. 제6 트랜지스터(T6)의 제1 전극은 제3 노드(N3)에 대응되고, 제2 전극은 초기화 전압 공급 라인과 연결되며, 게이트 전극은 초기화 제어 라인과 연결될 수 있다. 제6 트랜지스터(T6)는 턴온 레벨을 갖는 초기화 제어 신호(GI)에 응답하여 턴온될 수 있다. 제6트랜지스터는 제1 초기화 구간에서 턴온되어 제3 노드(N3)(즉, 제1 트랜지스터(T1)의 게이트 전극)에 초기화 전압(VINIT)을 전달함으로써, 제1 트랜지스터(T1)의 게이트 전극을 초기화시킬 수 있다.

[0055] 제7 트랜지스터(T7)는 바이패스 라인을 통해 공급되는 바이패스 신호(GB)에 응답하여 초기화 전압 공급 라인들을 통해 공급되는 초기화 전압(VINIT)을 유기 발광 다이오드(EL)의 애노드 전극에 전달할 수 있다. 제7 트랜지스터(T7)는 유기 발광 다이오드(EL)의 애노드 전극과 초기화 전압 공급 라인 사이에 연결되고, 게이트 전극으로 바이패스 신호(GB)를 수신할 수 있다. 제7 트랜지스터(T7)는 제1 전극, 제2 전극 및 게이트 전극을 포함할 수 있다. 제7 트랜지스터(T7)의 제1 전극은 초기화 전압 공급 라인과 연결되고, 제2 전극은 유기 발광 다이오드(EL)의 애노드 전극과 연결되며, 게이트 전극은 바이패스 라인과 연결될 수 있다. 제7 트랜지스터(T7)는 턴온 레벨을 갖는 바이패스 신호(GB)에 응답하여 턴온될 수 있다. 제7 트랜지스터(T7)는 제2 초기화 구간에서 턴온되어 유기 발광 다이오드(EL)의 애노드 전극에 초기화 전압(VINIT)을 전달함으로써, 유기 발광 다이오드(EL)의 애노드 전극을 초기화시킬 수 있다.

[0056] 유기 발광 다이오드(EL)는 구동 전류에 기초하여 발광 구간 동안 발광할 수 있다. 제5 트랜지스터(T5)의 제2 전극과 제2 전원 전압(ELVSS) 공급 라인 사이에 연결될 수 있다. 유기 발광 다이오드(EL)는 애노드 전극 및 캐소드 전극을 포함할 수 있다. 유기 발광 다이오드(EL)의 애노드 전극은 제5 트랜지스터(T5)의 제2 전극 및 제7 트랜지스터(T7)의 제1 전극과 연결되고, 캐소드 전극은 제2 전원 전압(ELVSS) 공급 라인과 연결될 수 있다.

[0057] 도 3에는 제1 내지 제7 트랜지스터(T1 내지 T7)들이 피모스 트랜지스터로 구현되는 화소(PX)를 도시하였으나, 제1 내지 제7 트랜지스터 T1 내지 T7)들은 이에 한정되지 않는다. 예를 들어, 제1 내지 제7 트랜지스터(T1 내지 T7)들 각각은 엔모스 트랜지스터로 구현될 수 있다. 또는, 제1 내지 제7 트랜지스터(T1 내지 T7)들 각각은 저온 폴리 실리콘(Low Temperature Poly Silicon; LTPS) 박막 트랜지스터, 산화물 박막 트랜지스터 또는 저온 폴리 옥사이드(Low Temperature Polycrystalline Oxide; LTPO) 박막 트랜지스터로 구현될 수 있다.

[0058] 도 4a내지 도 4d는 도 3의 화소의 동작을 설명하기 위한 회로도들이다.

[0059] 도 2를 참조하면, 하나의 프레임 주기는 제1 초기화 구간(P1), 제2 초기화 구간(P2), 기입 구간(P3) 및 발광 구간(P4)을 포함할 수 있다.

[0060] 도 4a를 참조하면, 제1 초기화 구간(P1) 동안 턴온 레벨을 갖는 초기화 제어 신호(GI)가 공급되고, 턴오프 레벨을 갖는 바이패스 신호(GB), 스캔 신호(GW) 및 발광 제어 신호(EM)가 공급될 수 있다. 턴온 레벨을 갖는 초기화 제어 신호(GI)에 응답하여 제6 트랜지스터(T6)가 턴온되고, 턴오프 레벨을 갖는 바이패스 신호(GB)에 응답하여 제7 트랜지스터(T7)가 턴오프되며, 턴오프 레벨을 갖는 스캔 신호(GW)에 응답하여 제2 및 제3 트랜지스터(T3)가 턴오프되고, 턴오프 레벨을 갖는 발광 제어 신호(EM)에 응답하여 제4 및 제5 트랜지스터(T5)가 턴오프될 수 있다. 제6 트랜지스터(T6)가 턴온되면, 초기화 전압 공급 라인을 통해 공급되는 초기화 전압(VINIT)이 제3 노드(N3), 즉, 제1 트랜지스터(T1)(구동 트랜지스터)의 게이트 전극에 공급되어 초기화 전압(VINIT)의 전압 레벨로 초기화될 수 있다.

[0061] 도 4b를 참조하면, 제2 초기화 구간(P2) 동안 턴온 레벨을 갖는 바이패스 신호(GB)가 공급되고, 턴오프 레벨을 갖는 초기화 제어 신호(GI), 스캔 신호(GW) 및 발광 제어 신호(EM)가 공급될 수 있다. 턴온 레벨을 갖는 바이패스 신호(GB)에 응답하여 제7 트랜지스터(T7)가 턴온되고, 턴오프 레벨을 갖는 초기화 제어 신호(GI)에 응답하여 제6 트랜지스터(T6)가 턴오프되며, 턴오프 레벨을 갖는 스캔 신호(GW)에 응답하여 제2 및 제3 트랜지스터(T3)가 턴오프되고, 턴오프 레벨을 갖는 발광 제어 신호(EM)에 응답하여 제4 및 제5 트랜지스터(T5)가 턴오프될 수 있

다. 제7 트랜지스터(T7)가 턴온되면, 초기화 전압 공급 라인을 통해 공급되는 초기화 전압(VINIT)이 유기 발광 다이오드(EL)의 애노드 전극에 공급되어 초기화 전압(VINIT)의 전압 레벨로 초기화될 수 있다.

[0062] 도 4c를 참조하면, 기입 구간(P3) 동안 턴온 레벨을 갖는 스캔 신호(GW)가 공급되고, 턴오프 레벨을 갖는 초기화 제어 신호(GI), 바이패스 신호(GB) 및 발광 제어 신호(EM)가 공급될 수 있다. 턴온 레벨을 갖는 스캔 신호(GW)에 응답하여 제2 트랜지스터(T2) 및 제3 트랜지스터(T3)가 턴온되고, 턴오프 레벨을 갖는 초기화 제어 신호(GI)에 응답하여 제6 트랜지스터(T6)가 턴오프되며, 턴오프 레벨을 갖는 바이패스 신호(GB)에 응답하여 제7 트랜지스터(T7)가 턴오프되고, 턴오프 레벨을 갖는 발광 제어 신호(EM)에 응답하여 제4 및 제5 트랜지스터(T5)가 턴오프될 수 있다. 제2 트랜지스터(T2)가 턴온되면, 데이터 라인을 통해 공급되는 데이터 전압(DATA)이 제1 노드(N1)에 전달될 수 있다. 제3 트랜지스터(T3)가 턴온되면, 제2 노드(N2)와 제3 노드(N3)가 연결될 수 있다. 즉, 제1 트랜지스터(T1)의 제2 전극과 게이트 전극이 연결되어 제1 트랜지스터(T1)는 다이오드 연결될 수 있다. 이에 따라 제3 노드(N3)에는 데이터 전압(DATA)과 제1 트랜지스터(T1)의 문턱 전압의 합에 상응하는 전압이 인가될 수 있다. 따라서, 저장 커패시터(CST)에는 데이터 전압(DATA)과 제1 트랜지스터(T1)의 문턱 전압의 합에 상응하는 전압이 저장되고, 유지 커패시터(CM)에는 소정의 전압이 저장될 수 있다.

[0063] 도 4d를 참조하면, 발광 구간(P4) 동안 턴온 레벨을 갖는 발광 제어 신호(EM)가 공급되고, 턴오프 레벨을 갖는 초기화 제어 신호(GI), 바이패스 신호(GB) 및 스캔 신호(GW)가 공급될 수 있다. 턴온 레벨을 자는 발광 제어 신호(EM)에 응답하여 제4 트랜지스터(T4) 및 제5 트랜지스터(T5)가 턴온되고, 턴오프 레벨을 갖는 초기화 제어 신호(GI)에 응답하여 제6 트랜지스터(T6)가 턴오프되며, 턴오프 레벨을 갖는 바이패스 신호(GB)에 응답하여 제7 트랜지스터(T7)가 턴오프되고, 턴오프 레벨을 갖는 스캔 신호(GW)에 응답하여 제2 및 제3 트랜지스터(T3)들이 턴오프될 수 있다. 제4 트랜지스터(T4) 및 제5 트랜지스터(T5)가 턴온되면, 제1 트랜지스터(T1)의 게이트 전극에 인가되는 게이트 전압에 응답하여 제1 트랜지스터(T1)에서 생성되는 구동 전류가 유기 발광 다이오드(EL)의 애노드 전극에 공급될 수 있다. 이 때, 유지 커패시터(CM)는 제1 트랜지스터(T1)의 게이트 전극에 연결되어 게이트 전극에 인가되는 게이트 전압의 전압 레벨을 유지시킬 수 있다. 도 4d의 화소(PX)에 있어서, 유지 커패시터(CM)가 없는 경우, 제3 트랜지스터(T3)가 턴오프되어 저장 커패시터(CST)의 제1 전극이 플로팅(floating)될 수 있다. 유지 커패시터(CM)는 저장 커패시터(CST)의 제1 전극과 연결되어 유기 발광 다이오드(EL)가 발광하는 발광 구간(P4) 동안 제1 커패시터의 게이트 전극에 인가되는 게이트 전압의 전압 레벨을 유지시킬 수 있다.

[0064] 상술한 바와 같이, 본 발명의 실시예들에 따른 화소(PX)는 데이터 라인과 제1 트랜지스터(T1)(즉, 구동 트랜지스터)의 게이트 전극 사이에 유지 커패시터(CM)를 포함하여 발광 구간(P4)에서 제1 커패시터의 게이트 전극에 인가되는 게이트 전압의 전압 레벨을 유지시킬 수 있다.

[0065] 도 5는 도 1의 유기 발광 표시 장치에 포함되는 화소의 다른 예를 나타내는 회로도이다.

[0066] 도 5를 참조하면, 화소(PX)는 제1 트랜지스터(T1), 제2 트랜지스터(T2), 제3 트랜지스터(T3), 저장 커패시터(CST), 유지 커패시터(CM), 제4 트랜지스터(T4), 제5 트랜지스터(T5), 제6 트랜지스터(T6), 제7 트랜지스터(T7), 유기 발광 다이오드(EL) 및 유지 트랜지스터(TM)를 포함할 수 있다. 도 5의 화소(PX)는 유지 커패시터(CM)와 제3노드 사이에 연결되는 유지 트랜지스터(TM)를 포함하는 것을 제외하고, 도 3의 화소(PX)와 실질적으로 유사하거나 동일한 구조를 가질 수 있다.

[0067] 유지 트랜지스터(TM)는 유지 커패시터(CM)와 제1 트랜지스터(T1)의 게이트 전극(즉, 제3 노드(N3)) 사이에 연결될 수 있다. 유지 트랜지스터(TM)는 제1 전극, 제2 전극 및 게이트 전극을 포함할 수 있다. 이 때, 제1 전극은 소스 전극이고, 제2 전극은 드레인 전극일 수 있다. 유지 트랜지스터(TM)의 제1 전극은 유지 커패시터(CM)의 제1 전극과 연결되고, 제2 전극은 제3 노드(N3)에 대응되며, 게이트 전극은 발광 제어 라인과 연결될 수 있다. 유지 커패시터(CM)는 턴온 레벨을 갖는 발광 제어 신호(EM)에 응답하여 턴온될 수 있다. 유지 트랜지스터(TM)는 발광 구간(P4)에서 턴온되어 유지 커패시터(CM)에 저장된 전압을 제1 트랜지스터(T1)의 게이트 전극에 전달할 수 있다.

[0068] 유지 트랜지스터(TM)는 제1 초기화 구간(P1), 제2 초기화 구간(P2) 및 기입 구간(P3)에서 턴오프되고, 발광 구간(P4)에서 턴온될 수 있다. 제1 초기화 구간(P1), 제2 초기화 구간(P2) 및 기입 구간(P3)에서 유지 커패시터(CM)가 제3 노드(N3)와 연결되는 경우, 유기 커패시터에 의한 커플링(coupling) 현상으로 인해 제1 트랜지스터(T1)의 게이트 전극의 게이트 전압이 변경될 수 있다. 유지 트랜지스터(TM)는 제1 초기화 구간(P1), 제2 초기화 구간(P2) 및 기입 구간(P3) 동안 턴오프되어 유지 커패시터(CM)와 제3 노드(N3)가 연결되지 않도록 함으로써, 제1 초기화 구간(P1), 제2 초기화 구간(P2) 및 기입 구간(P3)에서 유지 커패시터(CM)의 커플링으로 인해 제1 트랜지스터(T1)의 게이트 전압이 변경되는 것을 방지하고, 발광 구간(P4) 동안 턴온되어 유지 커패시터(CM)와 제3

노드(N3)를 연결함으로써, 제1 트랜지스터(T1)의 게이트 전압에 인가되는 게이트 전압의 전압 레벨을 유지시킬 수 있다.

[0069] 도 5에는 제1 내지 제7 트랜지스터(T7)와 동일한 엔모스 트랜지스터로 구현되는 유지 트랜지스터(TM)를 도시하였으나, 유지 트랜지스터(TM)는 이에 한정되지 않는다. 예를 들어, 유지 트랜지스터(TM)는 피모스 트랜지스터로 구현될 수 있다. 이 경우, 유지 트랜지스터(TM)의 게이트 전극에는 발광 제어 신호(EM)가 반전된 신호가 공급될 수 있다.

[0070] 도 6은 도 1의 유기 발광 표시 장치에 포함되는 화소의 다른 예를 나타내는 회로도이다.

[0071] 도 6을 참조하면, 화소(PX)는 제1 트랜지스터(T1), 제2 트랜지스터(T2), 제3 트랜지스터(T3), 저장 커패시터(CST), 유지 커패시터(CM), 제4 트랜지스터(T4), 제5 트랜지스터(T5), 제6 트랜지스터(T6), 제7 트랜지스터(T7) 및 유기 발광 다이오드(EL)를 포함할 수 있다. 도 6의 화소(PX)는 유지 커패시터(CM)의 제2 전극이 제3 전원 전압 공급 라인과 연결되는 것을 제외하고, 도 3의 화소(PX)와 실질적으로 유사하거나 동일한 구조를 가질 수 있다.

[0072] 유지 커패시터(CM)는 제3 전원 전압 공급 라인과 제1 트랜지스터(T1)의 게이트 전극 사이에 연결될 수 있다. 유지 커패시터(CM)는 제1 전극 및 제2 전극을 포함할 수 있다. 유지 커패시터(CM)의 제1 전극은 제3 노드(N3)에 대응되고, 제2 전극은 제3 전원 공급 라인과 연결될 수 있다. 발광 구간(P4) 동안 제3 전원 전압 공급 라인을 통해 기 설정된 전압 레벨을 갖는 정전압(VDC)이 공급될 수 있다. 유지 커패시터(CM)는 발광 구간(P4) 동안 제1 트랜지스터(T1)의 게이트 전극에 인가되는 게이트 전압을 유지시킬 수 있다. 제3 전원 공급 라인은 전원 공급부와 연결되어 화소(PX)에 상기 정전압(VDC)을 제공할 수 있다.

[0073] 도 7은 도 1의 유기 발광 표시 장치에 포함되는 화소의 다른 예를 나타내는 회로도이다.

[0074] 도 7을 참조하면, 화소(PX)는 제1 트랜지스터(T1), 제2 트랜지스터(T2), 제3 트랜지스터(T3), 저장 커패시터(CST), 유지 커패시터(CM), 제4 트랜지스터(T4), 제5 트랜지스터(T5), 제6 트랜지스터(T6), 제7 트랜지스터(T7) 및 유기 발광 다이오드(EL)를 포함할 수 있다. 도 7의 화소(PX)는 유지 커패시터(CM)의 제2 전극이 제1 노드(N1)에 대응하는 것을 제외하고, 도 3의 화소(PX)와 실질적으로 유사하거나 동일한 구조를 가질 수 있다.

[0075] 유지 커패시터(CM)는 제1 노드(N1)와 제1 트랜지스터(T1)의 게이트 전극 사이에 연결될 수 있다. 유지 커패시터(CM)는 제1 전극 및 제2 전극을 포함할 수 있다. 유지 커패시터(CM)의 제1 전극은 제3 노드(N3)에 대응되고, 제2 전극은 제1 노드(N1)에 대응될 수 있다. 발광 구간(P4) 동안 유지 커패시터(CM)는 제1 트랜지스터(T1)의 게이트 전극에 연결되어 게이트 전극에 인가되는 게이트 전압의 전압 레벨을 유지시켜 줄 수 있다.

[0076] 도 8은 본 발명의 실시예들에 따른 유기 발광 표시 장치를 나타내는 블록도이고, 도 9는 도 8의 유기 발광 표시 장치에 포함되는 화소의 레이아웃(layout)을 나타내는 도면이다.

[0077] 도 8을 참조하면, 유기 발광 표시 장치(200)는 표시 패널(210) 및 패널 구동부(220)를 포함할 수 있다.

[0078] 표시 패널(210)은 복수의 화소(PX)들을 포함하고, 화소(PX)들과 연결되는 스캔 라인들, 데이터 라인들, 제1 전원 전압 공급 라인들, 제2 전원 전압 공급 라인들, 발광 제어 라인들 및 스캔 제어 라인들을 포함할 수 있다. 표시 패널(210)은 초기화 제어 라인들, 초기화 전압 공급 라인들 및 바이패스 라인들을 더 포함할 수 있다.

[0079] 화소(PX)들 각각은 제1 트랜지스터, 제2 트랜지스터, 저장 커패시터, 제3 트랜지스터, 유지 커패시터, 유기 발광 다이오드, 제4 트랜지스터 및 제5 트랜지스터를 포함할 수 있다. 화소(PX)들 각각은 제6 트랜지스터 및 제7 트랜지스터를 더 포함할 수 있다.

[0080] 제1 트랜지스터는 데이터 전압(DATA)에 응답하여 구동 전류를 생성할 수 있다. (즉, 제1 트랜지스터는 화소(PX)의 구동 트랜지스터일 수 있다.) 제2 트랜지스터는 스캔 라인을 통해 공급되는 스캔 신호(GW)에 응답하여 데이터 라인을 통해 공급되는 데이터 전압(DATA)을 전달할 수 있다. 저장 커패시터는 제1 전원 전압 공급 라인과 제1 트랜지스터의 게이트 전극 사이에 연결되어 데이터 전압(DATA)을 저장할 수 있다. 제3 트랜지스터는 스캔 신호(GW)에 응답하여 제1 트랜지스터의 문턱 전압을 보상할 수 있다. 유지 커패시터는 제1 트랜지스터의 게이트 전극과 연결되어 화소(PX)의 발광 구간 동안 제1 트랜지스터의 게이트 전압을 유지시킬 수 있다. 유기 발광 다이오드는 구동 전류에 기초하여 발광 구간 동안 발광할 수 있다. 제4 트랜지스터 및 제5 트랜지스터는 발광 제어 라인을 통해 공급되는 발광 제어 신호(EM)에 응답하여 구동 전류를 유기 발광 다이오드에 공급할 수 있다. 제6 트랜지스터는 초기화 제어 라인들을 통해 공급되는 초기화 제어 신호(GI)에 응답하여 초기화 전압 공급 라인들을 통해 공급되는 초기화 제어 신호(GI)를 제1 트랜지스터의 게이트 전극에 전달할 수 있다. 제7 트랜지스

터는 바이패스 라인들을 통해 공급되는 바이패스 신호(GB)에 응답하여 초기화 전압 공급 라인들을 통해 공급되는 초기화 제어 신호(GI)를 유기 발광 다이오드의 애노드 전극에 전달할 수 있다.

[0081] 표시 패널(210)의 화소(PX)들 중 첫 번째 열에 배치되는 화소(PX1)들 각각은 제1 스캔 제어 트랜지스터 및 제2 스캔 제어 트랜지스터를 더 포함할 수 있다. 제1 스캔 제어 트랜지스터는 스캔 제어 라인을 통해 공급되는 스캔 제어 신호에 응답하여 발광 구간 동안 스캔 신호(GW)가 제2 트랜지스터의 게이트 전극 및 제3 트랜지스터의 게이트 전극에 공급되는 것을 차단할 수 있다. 제2 스캔 제어 트랜지스터는 스캔 제어 신호에 응답하여 발광 구간 동안 저장 커패시터와 제3 트랜지스터의 제1 전극이 연결되는 것을 차단할 수 있다.

[0082] 도 9를 참조하면, 표시 패널(210)의 화소(PX)들 중 첫 번째 열에 배치되는 화소(PX1)는 제1 스캔 제어 트랜지스터(TCS1) 및 제2 스캔 제어 트랜지스터(TCS2)를 포함할 수 있다. 유기 표시 발광 장치(200)의 발광 구간에서 턴오프 레벨을 갖는 스캔 신호(GW)를 공급하는 스캔 라인(SL)과 턴온 레벨을 갖는 발광 제어 신호(EM)를 공급하는 발광 제어 라인(EML)의 전압 차로 인해 기판을 통해 전하들이 이동하여 전계를 형성하면서 기판 상에 형성된 트랜지스터들이 열화될 수 있다. 제1 스캔 제어 트랜지스터(TCS1)는 발광 구간 동안 스캔 라인(SL)과 제2 트랜지스터(T2) 및 제3 트랜지스터(T3)가 연결되는 것을 차단할 수 있다. 제2 스캔 제어 트랜지스터(TCS2)는 발광 구간 동안 저장 커패시터와 제3 트랜지스터(T3)가 연결되는 것을 차단할 수 있다. 제1 스캔 제어 트랜지스터(TCS1) 및 제2 스캔 제어 트랜지스터(TCS2)는 스캔 제어 신호(GN)에 응답하여 턴온 또는 턴오프될 수 있다. 스캔 제어 신호(GN)는 발광 제어 신호(EM)가 반전된 신호일 수 있다. 따라서, 제1 스캔 제어 트랜지스터(TCS1) 및 제2 스캔 제어 트랜지스터(TCS2)는 발광 구간 동안 턴오프될 수 있다. 발광 구간 동안 턴오프 레벨을 갖는 스캔 신호(GW)가 화소(PX1, PX)에 공급되지 않으므로, 턴오프 레벨을 갖는 스캔 신호(GW)를 공급하는 스캔 라인(SL)과 턴온 레벨을 갖는 발광 제어 신호(EM)를 공급하는 발광 제어 라인(EML)의 전압 차로 인해 기판에 전계가 형성되는 것을 방지할 수 있다. 따라서, 기판 상에 형성되는 트랜지스터들의 열화가 방지될 수 있다.

[0083] 도 9에 도시된 바와 같이, 스캔 라인(SL) 및 발광 제어 라인(EML)은 제1 방향(D1)을 따라 연장되고, 제1 방향(D1)을 따라 배열되는 화소(PX1, PX)들과 연결될 수 있다. 표시 패널(210)의 화소(PX1, PX)들 중 첫 번째 열에 배치되는 화소(PX1)가 제1 스캔 제어 트랜지스터(TCS1) 및 제2 스캔 제어 트랜지스터(TCS2)를 포함하고, 발광 구간 동안 스캔 라인(SL)과 제2 및 제3 트랜지스터(T2, T3)의 연결을 차단함으로써, 발광 구간 동안 상기 첫 번째 열의 화소(PX1)들과 제1 방향(D1)으로 이웃하는 화소(PX)들에 턴오프 레벨을 갖는 스캔 신호(GW)들이 공급되지 않을 수 있다. 이하, 본 발명의 실시예들에 따른 화소(PX1)에 대해 도 10 내지 도 12를 참조하여 자세히 설명한다.

[0084] 패널 구동부(220)는 표시 패널(210)에 화소(PX)들을 구동하기 위한 스캔 신호(GW), 데이터 신호(DATA), 제1 전원 전압(ELVDD), 제2 전원 전압(ELVSS), 발광 제어 신호(EM) 및 스캔 제어 신호(GN)를 제공할 수 있다. 또한, 패널 구동부(220)는 표시 패널(210)에 화소(PX)들을 구동하기 위한 초기화 제어 신호(GI) 및 바이패스 신호(GB)를 더 제공할 수 있다. 패널 구동부(220)는 타이밍 제어부(221), 스캔 구동부(222), 데이터 구동부(223), 발광 제어부(224) 및 전원 공급부(225)를 포함할 수 있다.

[0085] 타이밍 제어부(221)는 스캔 구동부(222), 데이터 구동부(223), 발광 제어부(224) 및 전원 공급부(225)의 구동을 제어할 수 있다. 타이밍 제어부(221)는 스캔 구동부(222), 데이터 구동부(223), 발광 제어부(224) 및 전원 공급부(225) 각각에 제1 내지 제4 제어 신호들(CTL1, CTL2, CTL3, CTL4)을 제공하고, 스캔 구동부(222), 데이터 구동부(223), 발광 제어부(224) 및 전원 공급부(225) 각각의 구동을 제어할 수 있다. 일 실시예에서, 타이밍 제어부(221)는 외부 장치(예를 들어, 그래프 컨트롤러)로부터 RGB 화상 신호, 수직 동기 신호, 수평 동기 신호, 메인 클럭 신호 및 데이터 인에이블 신호 등을 수신하고, 이러한 신호들에 기초하여 제1 내지 제4 제어 신호들(CTL1, CTL2, CTL3, CTL4) 및 상기 RGB 화상 신호에 상응하는 영상 데이터(IDATA)를 생성할 수 있다.

[0086] 스캔 구동부(222)는 제1 제어 신호(CTL1)에 기초하여 표시 패널(210)의 화소(PX)들에 스캔 신호(GW), 초기화 제어 신호(GI), 바이패스 신호(GB) 및 스캔 제어 신호(GN)를 제공할 수 있다. 스캔 구동부(222)는 기입 구간에서 턴온 레벨을 갖는 스캔 신호(GW)를 스캔 라인들을 통해 표시 패널(210)에 출력하고, 제1 초기화 구간, 제2 초기화 구간 및 발광 구간에서 턴오프 레벨을 갖는 스캔 신호(GW)를 스캔 라인들을 통해 표시 패널(210)에 출력할 수 있다. 일 실시예에서, 스캔 구동부(222)는 기입 구간 동안 화소(PX) 행들에 대응하는 스캔 라인들에 상기 턴온 레벨을 갖는 스캔 신호(GW)를 동시에 제공할 수 있다. 다른 실시예에서, 스캔 구동부(222)는 기입 구간 동안 화소(PX) 행들에 대응하는 스캔 라인들에 상기 턴온 레벨을 갖는 스캔 신호(GW)를 순차적으로 제공할 수 있다. 스캔 구동부(222)는 제1 초기화 구간에서 턴온 레벨을 갖는 초기화 제어 신호(GI)를 초기화 제어 라인들을 통해 표시 패널(210)에 출력하고, 제2 초기화 구간, 기입 구간 및 발광 구간에서 턴오프 레벨을 갖는 초기화 제어 신

호(GI)를 초기화 제어 라인들을 통해 표시 패널(210)에 출력할 수 있다. 또한, 스캔 구동부(222)는 제2 초기화 구간에서 턴온 레벨을 갖는 바이패스 신호(GB)를 바이패스 라인들을 통해 표시 패널(210)에 출력하고, 제1 초기화 구간, 기입 구간 및 발광 구간에서 턴오프 레벨을 갖는 바이패스 신호(GB)를 바이패스 라인들을 통해 표시 패널(210)에 출력할 수 있다. 또한, 스캔 구동부(222)는 제1 초기화 구간, 제2 초기화 구간 및 기입 구간에서 턴온 레벨을 갖고, 발광 구간에서 턴오프 레벨을 갖는 스캔 제어 신호(GN)를 스캔 제어 라인들을 통해 표시 패널(210)에 출력할 수 있다. 도 8에서는 스캔 신호(GW), 초기화 제어 신호(GI), 바이패스 신호(GB) 및 스캔 제어 신호(GN)를 생성하는 스캔 구동부(222)를 도시하였으나, 유기 발광 표시 장치(200)는 이에 한정되지 않는다. 예를 들어, 유기 발광 표시 장치(200)는 초기화 제어 신호(GI), 바이패스 신호(GB) 및 스캔 제어 신호(GN)를 생성하는 신호 생성부를 더 포함할 수 있다.

[0087] 데이터 구동부(223)는 타이밍 제어부(221)로부터 수신한 제2 제어 신호 및 영상 데이터(IDATA)에 기초하여 데이터 전압(DATA)(즉, 데이터 신호)을 생성할 수 있다. 데이터 구동부(223)는 기입 구간 동안 데이터 라인들을 통해 데이터 전압(DATA)을 화소(PX)들에 제공할 수 있다.

[0088] 발광 제어부(224)는 제3 제어 신호(CTL3)에 기초하여 발광 제어 라인들에 발광 제어 신호(EM)를 제공할 수 있다. 발광 제어부(224)는 발광 구간에서 턴온 레벨을 갖는 발광 제어 신호(EM)를 발광 제어 라인들을 통해 표시 패널(210)에 출력하고, 제1 초기화 구간, 제2 초기화 구간 및 기입 구간에서 턴오프 레벨을 갖는 발광 제어 신호(EM)를 발광 제어 라인들을 통해 표시 패널(210)에 출력할 수 있다. 일 실시예에서, 발광 제어부(224)는 발광 구간 동안 화소(PX) 행들에 대응하는 발광 제어 라인들에 상기 턴온 레벨을 갖는 발광 제어 신호(EM)를 동시에 제공할 수 있다. 다른 실시예에서, 발광 제어부(224)는 발광 구간 동안 화소(PX) 행들에 대응하는 발광 제어 라인들에 상기 턴온 레벨을 갖는 발광 제어 신호(EM)를 순차적으로 제공할 수 있다.

[0089] 전원 공급부(225)는 제1 전원 전압 공급 라인들 및 제2 전원 전압 공급 라인들을 통해 제1 전원 전압(ELVDD) 및 제2 전원 전압(ELVSS)을 표시 패널(210)에 제공할 수 있다. 제1 전원 전압(ELVDD)은 제1 전압 레벨 및 제2 전압 레벨 중 하나를 가질 수 있다. 일 실시예에서, 제2 전압 레벨은 제1 전압 레벨보다 낮을 수 있다. 제2 전원 전압(ELVSS)은 기 설정된 전압 레벨을 갖는 정전압일 수 있다. 즉, 제2 전원 전압(ELVSS)은 직류 전압을 가질 수 있다. 예를 들어, 제2 전원 전압(ELVSS)은 접지 전압 또는 기 설정된 음의 전압 레벨을 가질 수 있다. 전원 공급부(225)는 초기화 전압 공급 라인들을 통해 초기화 전압(VINIT)을 표시 패널(210)에 제공할 수 있다. 초기화 전압(VINIT)은 기 설정된 전압 레벨을 갖는 정전압일 수 있다. 유지 커패시터가 제3 전원 전압 공급 라인들과 연결되는 경우, 전원 전압 공급부는 제3 전원 전압 공급 라인들을 통해 기 설정된 전압 레벨을 갖는 정전압(VDC)을 제공할 수 있다.

[0090] 상술한 바와 같이, 본 발명의 실시예들에 따른 유기 발광 표시 장치(200)는 표시 패널(210)의 첫 번째 화소(PX1)들에 제1 스캔 제어 트랜지스터 및 제2 스캔 제어 트랜지스터를 포함하고, 발광 구간 동안 제1 스캔 제어 트랜지스터 및 제2 스캔 제어 트랜지스터를 턴오프시켜 턴오프 레벨을 갖는 스캔 신호(GW)가 스캔 라인들을 통해 화소(PX)들에 공급되는 것을 차단함으로써, 기판 상에 생성되는 전계로 인해 트랜지스터들이 열화되는 것을 방지할 수 있다. 따라서, 유기 발광 표시 장치(200)의 표시 품질이 향상될 수 있다.

[0091] 도 10은 도 8의 유기 발광 표시 장치에 포함되는 화소를 나타내는 회로도이고, 도 11은 도 10의 화소의 구동 타이밍을 나타내는 타이밍도이며, 도 12는 도 10의 화소의 발광 구간에서 상기 화소의 동작을 설명하기 위한 회로도이다.

[0092] 도 10을 참조하면, 유기 발광 표시 장치의 화소(PX1)들 중 첫 번째 열에 배치되는 화소(PX1)들은 제1 트랜지스터(T1), 제2 트랜지스터(T2), 저장 커패시터(CST), 제3 트랜지스터(T3), 제4 트랜지스터(T4), 제5 트랜지스터(T5), 제6 트랜지스터(T6), 제7 트랜지스터(T7), 제1 스캔 제어 트랜지스터(TSC1), 제2 스캔 제어 트랜지스터(TSC2) 및 유기 발광 다이오드를 포함할 수 있다. 도 10의 화소(PX1)는 유지 커패시터를 포함하지 않고, 제1 스캔 제어 트랜지스터(TSC1) 및 제2 스캔 제어 트랜지스터(TSC2)를 포함하는 것을 제외하고 도 3의 화소(PX1)와 실질적으로 유사하거나 동일한 구조를 가질 수 있다. 이에, 중복되는 설명은 생략하도록 한다.

[0093] 제1 스캔 제어 트랜지스터(TSC1)는 스캔 라인과 제3 트랜지스터(T3)의 게이트 전극 사이에 연결될 수 있다. 제1 스캔 제어 트랜지스터(TSC1)는 제1 전극, 제2 전극 및 게이트 전극을 포함할 수 있다. 이 때, 제1 전극은 소스 전극이고, 제2 전극은 드레인 전극일 수 있다. 제1 스캔 제어 트랜지스터(TSC1)의 제1 전극은 제4 노드(N4)에 대응하고, 제2 전극은 스캔 라인과 연결되며, 게이트 전극은 스캔 제어 라인과 연결될 수 있다. 제1 스캔 제어 트랜지스터(TSC1)는 턴온 레벨을 갖는 스캔 제어 신호(GN)에 응답하여 턴온될 수 있다.

[0094] 제2 스캔 제어 트랜지스터(TSC2)는 저장 커패시터(CST)와 제3 트랜지스터(T3)의 제1 전극 사이에 연결될 수 있다. 제2 스캔 제어 트랜지스터(TSC2)는 제1 전극, 제2 전극 및 게이트 전극을 포함할 수 있다. 이 때, 제1 전극은 소스 전극이고, 제2 전극은 드레인 전극일 수 있다. 제2 스캔 제어 트랜지스터(TSC2)의 제1 전극은 제3 노드(N3)에 대응하고, 제2 전극은 제4 노드(N4)에 대응하며, 게이트 전극은 스캔 제어 라인과 연결될 수 있다. 제2 스캔 제어 트랜지스터(TSC2)는 턴온 레벨을 갖는 스캔 제어 신호(GN)에 응답하여 턴온될 수 있다.

[0095] 도11을 참조하면, 하나의 프레임 주기는 제1 초기화 구간(P1), 제2 초기화 구간(P2), 기입 구간(P3) 및 발광 구간(P4)을 포함할 수 있다. 제1 초기화 구간(P1), 제2 초기화 구간(P2) 및 기입 구간(P3) 동안 턴온 레벨을 갖는 스캔 제어 신호(GN)가 공급되고, 발광 구간(P4) 동안 턴오프 레벨을 갖는 스캔 제어 신호(GN)가 공급될 수 있다. 제1 스캔 제어 트랜지스터(TSC1)는 제1 초기화 구간(P1), 제2 초기화 구간(P2) 및 기입 구간(P3) 동안 턴온 레벨을 갖는 스캔 제어 신호(GN)에 응답하여 턴온되어 스캔 신호(GW)를 제2 트랜지스터(T2) 및 제3 트랜지스터(T3)에 공급할 수 있다. 제2 스캔 제어 트랜지스터는 제1 초기화 구간(P1), 제2 초기화 구간(P2) 및 기입 구간(P3) 동안 턴온 레벨을 갖는 스캔 제어 신호(GN)에 응답하여 턴온되어 제3 트랜지스터(T3)의 제1 전극과 제1 트랜지스터(T1)의 게이트 전극을 연결할 수 있다.

[0096] 제1 초기화 구간(P1) 동안 턴온 레벨을 갖는 스캔 제어 신호(GN)에 응답하여, 제1 스캔 제어 트랜지스터(TSC1) 및 제2 스캔 제어 트랜지스터(TSC2)가 턴온되고, 초기화 전압(VINIT)이 제3 노드(N3), 즉, 제1 트랜지스터(T1)(구동 트랜지스터)의 게이트 전극에 공급되어 초기화 전압(VINIT)의 전압 레벨로 초기화될 수 있다. 제2 초기화 구간(P2) 동안 턴온 레벨을 갖는 스캔 제어 신호(GN)에 응답하여, 제1 스캔 제어 트랜지스터(TSC1) 및 제2 스캔 트랜지스터가 턴온되고, 초기화 전압(VINIT)이 유기 발광 다이오드의 애노드 전극에 공급되어 초기화 전압(VINIT)의 전압 레벨로 초기화될 수 있다. 기입 구간(P3) 동안 스캔 제어 신호(GN)에 응답하여, 제1 스캔 제어 트랜지스터(TSC1) 및 제2 스캔 트랜지스터가 턴온되고, 저장 커패시터(CST)에 데이터 전압(DATA)과 제1 문턱 전압의 합에 상응하는 전압이 저장될 수 있다.

[0097] 도 12를 참조하면, 발광 구간(P4) 동안 제1 스캔 제어 트랜지스터(TSC1) 및 제2 스캔 제어 트랜지스터(TSC2)가 턴오프될 수 있다. 제1 스캔 제어 트랜지스터(TSC1)가 턴오프되어 스캔 라인과 제3 트랜지스터(T3)가 연결되는 것을 차단할 수 있다. 이에, 발광 구간(P4) 동안 턴오프 레벨을 갖는 스캔 신호(GW)와 턴온 레벨을 갖는 발광 제어 신호(EM)의 전압 차로 인해 기판에 전계가 발생하지 않을 수 있다. 따라서, 트랜지스터들의 열화를 방지할 수 있다. 제2 스캔 제어 트랜지스터(TSC2)가 턴오프되어 저장 커패시터(CST)와 제3 트랜지스터(T3)의 제1 전극이 연결되는 것을 차단할 수 있다. 이에, 제3 트랜지스터(T3)로 인해 누설 전류가 발생하여 제1 트랜지스터(T1)의 게이트 전극에 인가되는 게이트 전압이 변동되는 것을 방지할 수 있다.

[0098] 상술한 바와 같이, 도 10의 유기 발광 표시 장치(200)는 표시 패널의 화소(PX1)들 중 첫 번째 열에 배치되는 화소(PX1)들에 제1 스캔 제어 트랜지스터(TSC1) 및 제2 스캔 제어 트랜지스터(TSC2)를 포함함으로써, 발광 구간(P4) 동안 스캔 라인을 통해 턴오프 레벨을 갖는 스캔 신호(GW)가 공급되는 것을 방지하고, 제1 트랜지스터(T1)의 게이트 전극의 전압을 유지시킬 수 있다. 따라서, 제1 내지 7 트랜지스터들의 열화 및 제1 트랜지스터(T1)의 게이트 전극에 공급되는 게이트 전압이 변경되는 것을 방지하여 표시 패널의 휘도를 일정하게 유지시킬 수 있다.

산업상 이용가능성

[0099] 본 발명은 표시 장치를 구비한 모든 전자 기기에 적용될 수 있다. 예를 들어, 본 발명은 텔레비전, 컴퓨터 모니터, 노트북, 디지털 카메라, 휴대폰, 스마트폰, 스마트패드, 타블렛 PC, 피디에이(PDA), 피엠피(PMP), MP3 플레이어, 네비게이션, 비디오폰 등에 적용될 수 있다.

[0100] 이상에서는 본 발명의 예시적인 실시예들을 참조하여 설명하였지만, 해당 기술 분야에서 통상의 지식을 가진 자라면 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

[0101] 100, 200: 유기 발광 표시 장치 110, 210: 표시 패널

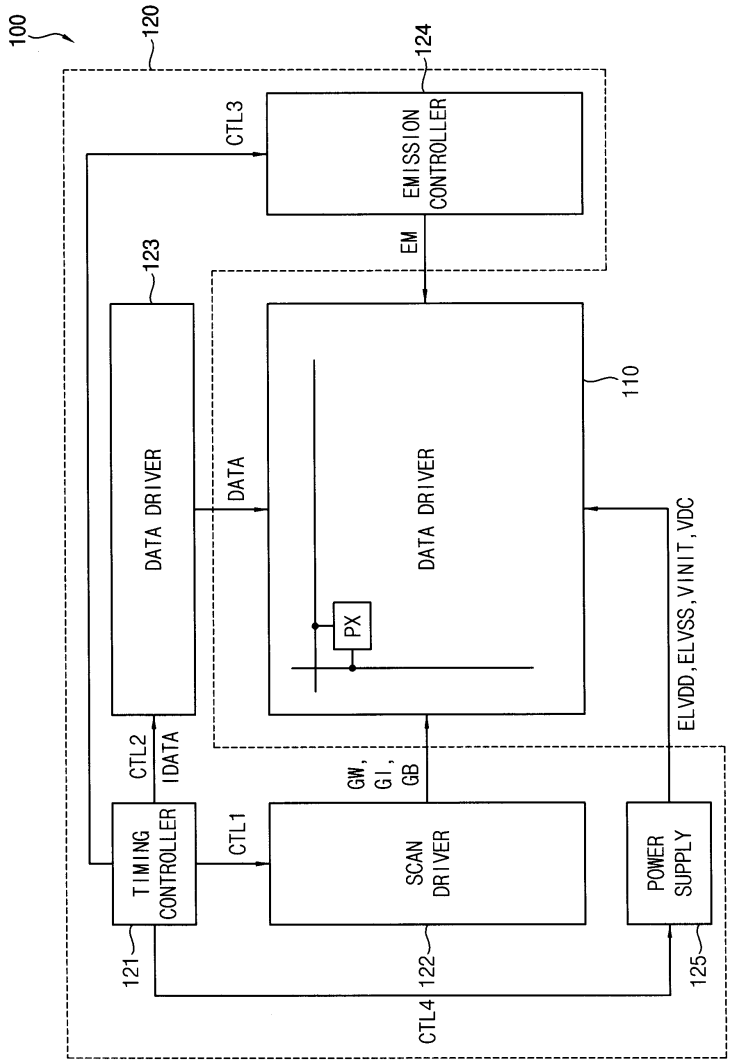
120, 220: 패널 구동부 121, 221: 타이밍 제어부

122, 222: 스캔 구동부 123, 223: 데이터 구동부

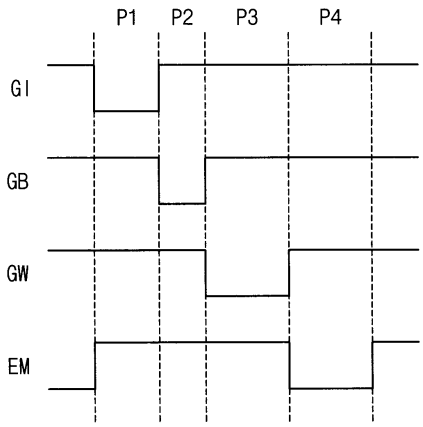
124, 224: 발광 제어부 125, 225: 전압 공급부

도면

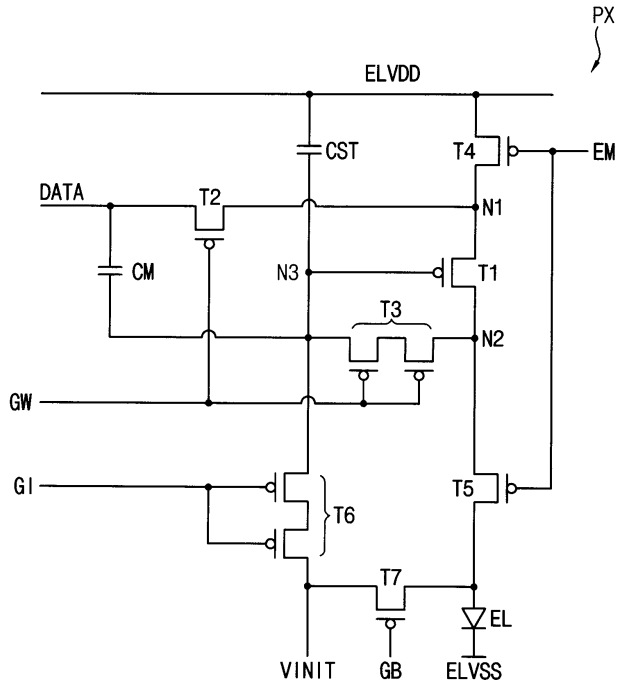
도면1



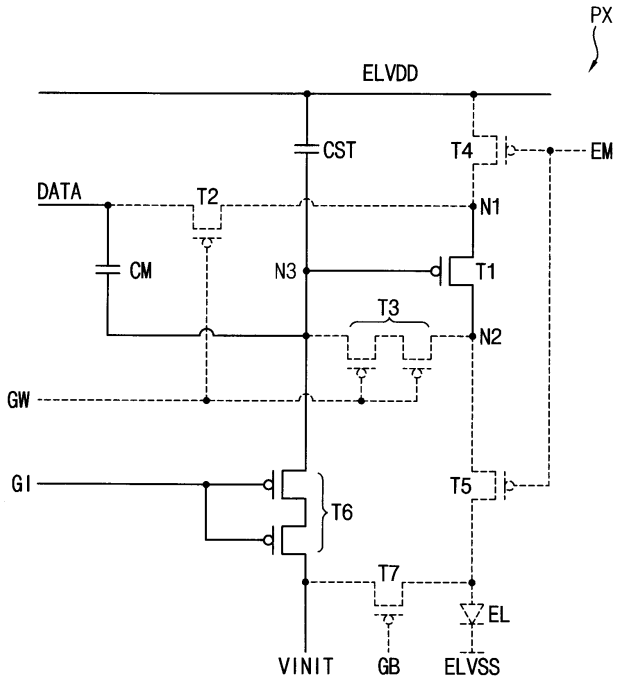
도면2



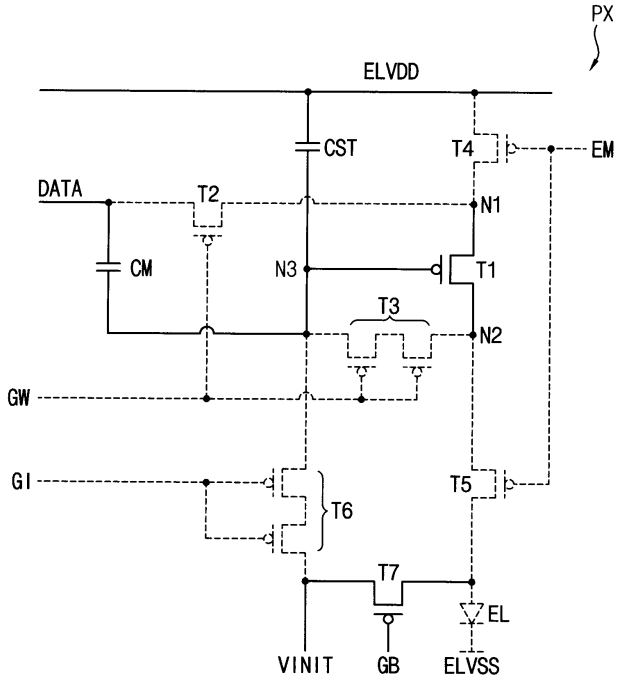
도면3


PX
ELVDD
CST
T4
EM
DATA
T2
N1
CM
N3
T1
T3
N2
GW
GI
T5
T6
T7
EL
VINIT
GB
ELVSS

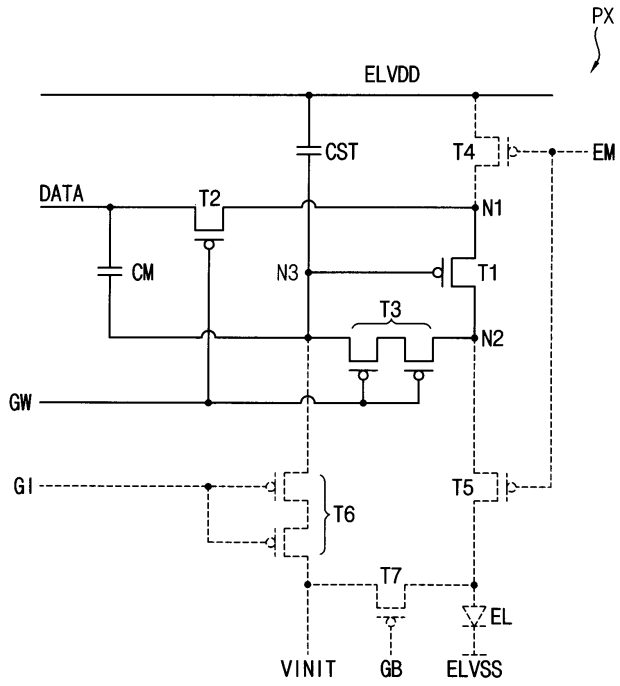
도면4a


PX
ELVDD
CST
T4
EM
DATA
T2
N1
CM
N3
T1
T3
N2
GW
GI
T5
T6
T7
EL
VINIT
GB
ELVSS

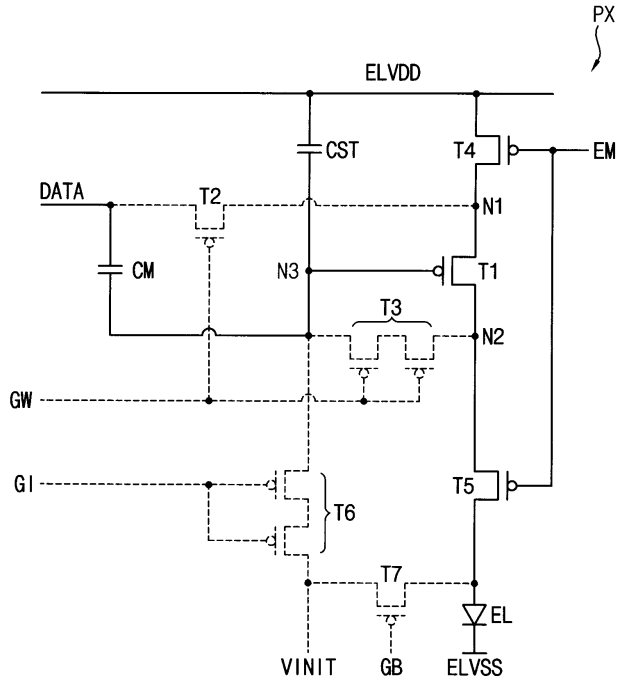
도면4b


PX
ELVDD
CST
T4
EM
DATA
T2
N1
CM
N3
T1
T3
N2
GW
GI
T6
T5
T7
EL
VINIT
GB
ELVSS

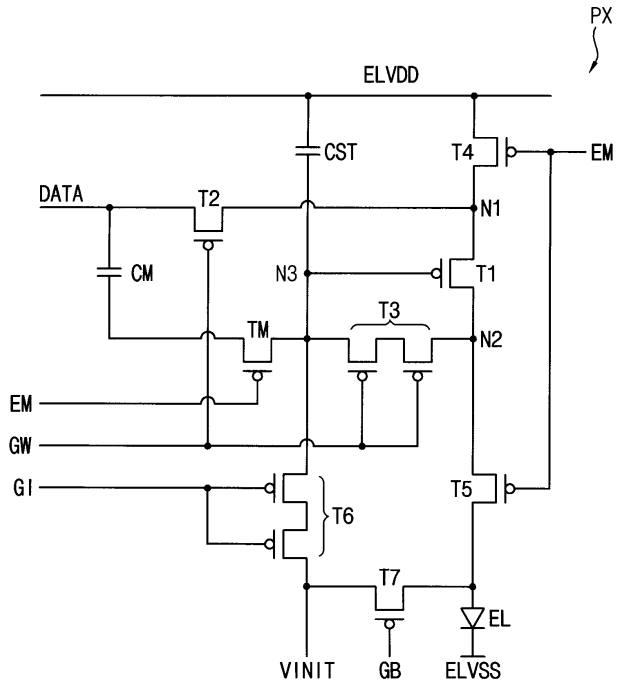
도면4c


PX
ELVDD
CST
T4
EM
DATA
T2
N1
CM
N3
T1
T3
N2
GW
GI
T6
T5
T7
EL
VINIT
GB
ELVSS

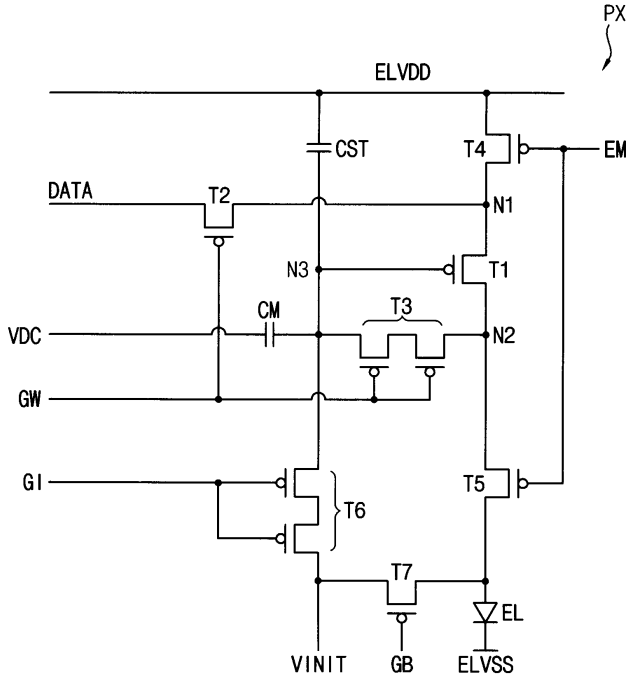
도면4d


PX
ELVDD
CST
T4
EM
DATA
T2
N1
CM
N3
T1
T3
N2
GW
GI
T6
T5
T7
EL
VINIT
GB
ELVSS

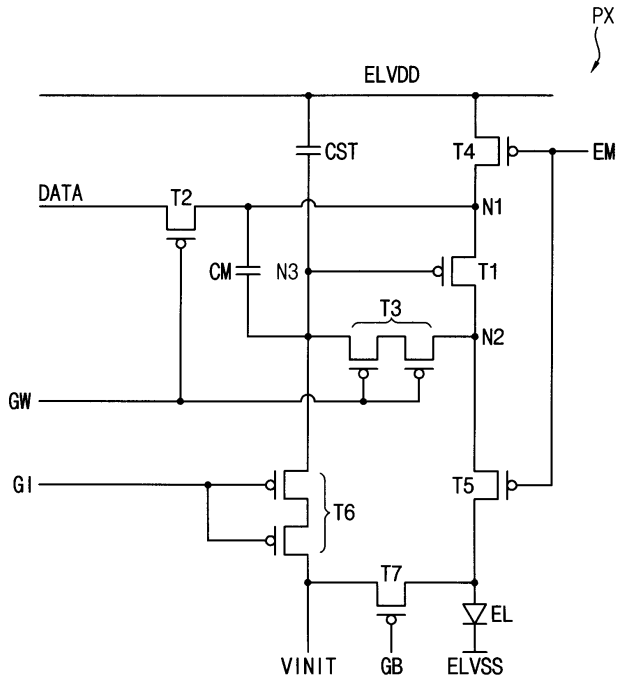
도면5


PX
ELVDD
CST
T4
EM
DATA
T2
N1
CM
N3
T1
T3
TM
N2
EM
GW
GI
T6
T5
T7
EL
VINIT
GB
ELVSS

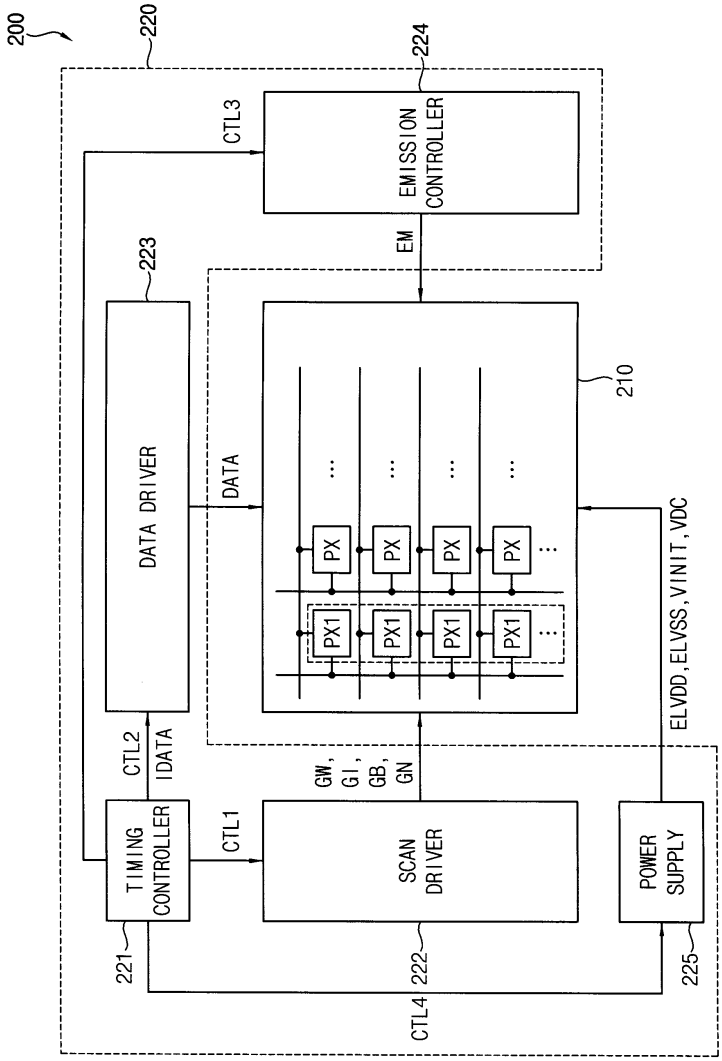
도면6


PX
ELVDD
CST
T4
EM
DATA
T2
N1
N3
T1
CM
T3
VDC
N2
GW
GI
T6
T5
T7
EL
VINIT
GB
ELVSS

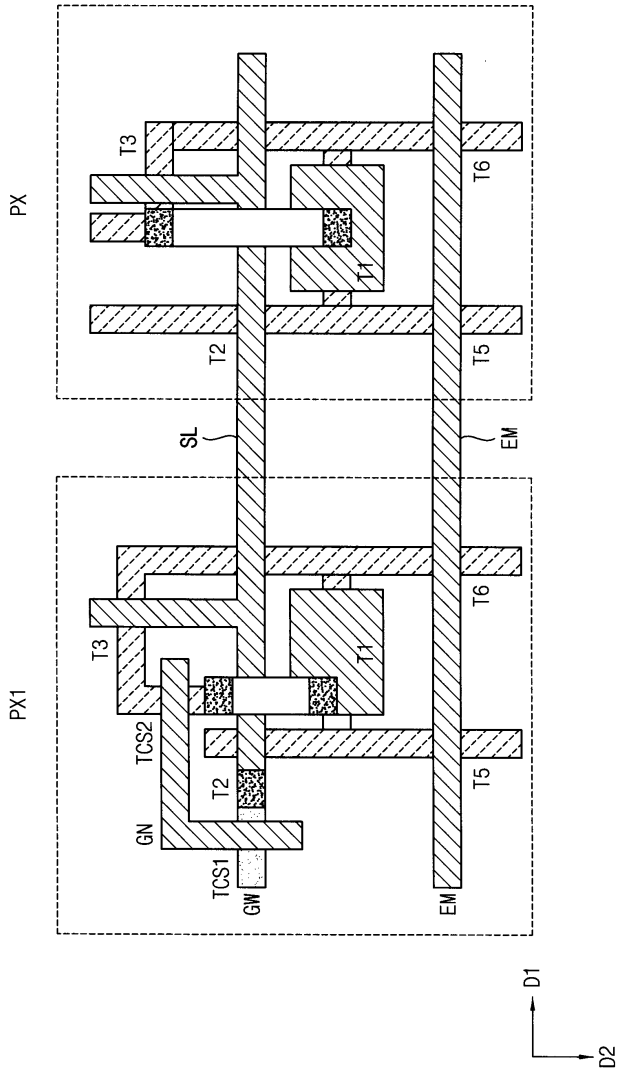
도면7


PX
ELVDD
CST
T4
EM
DATA
T2
N1
CM
N3
T1
T3
N2
GW
GI
T6
T5
T7
EL
VINIT
GB
ELVSS

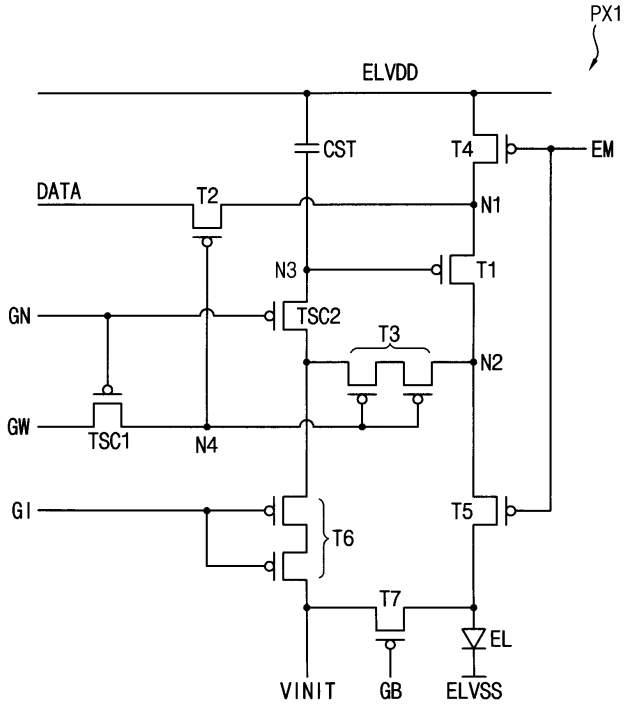
도면8


200
220
224
CTL3
EMISSION CONTROLLER
EM
223
210
DATA DRIVER
DATA
PX
PX1
CTL2
IDATA
GW, GI, GB, GN
ELVDD, ELVSS, VINIT, VDC
TIMING CONTROLLER
CTL1
SCAN DRIVER
POWER SUPPLY
221
222
225
CTL4

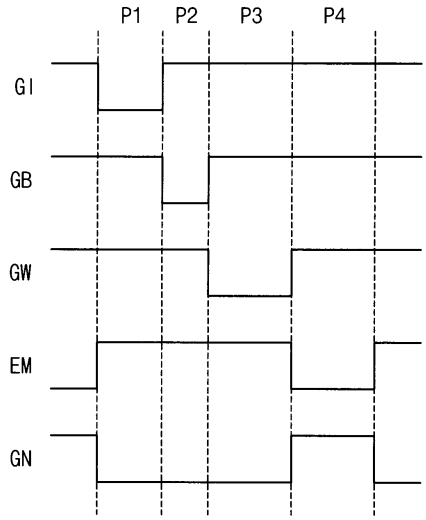
도면9



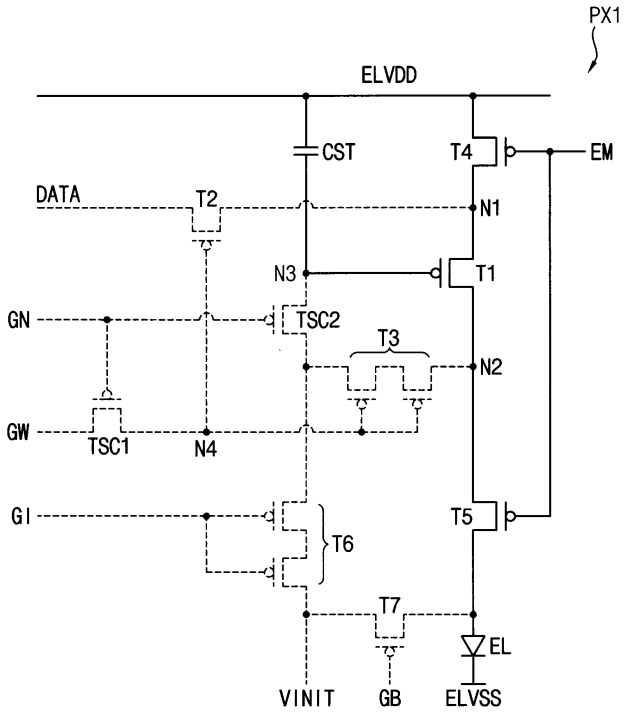
도면10


PX1
ELVDD
CST
T4
EM
DATA
T2
N1
N3
T1
GN
TSC2
T3
N2
GW
TSC1
N4
GI
T6
T5
T7
EL
VINIT
GB
ELVSS

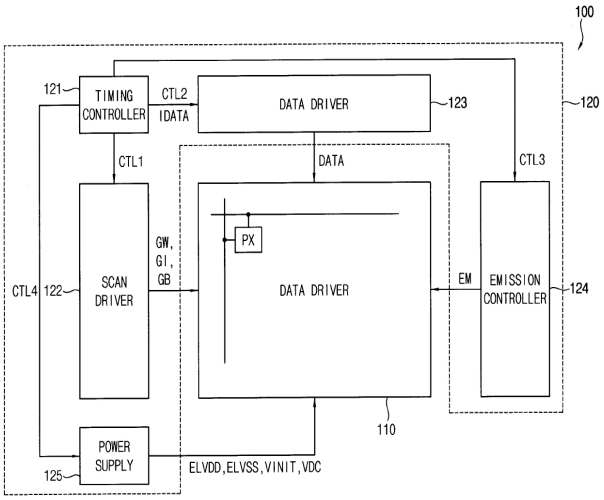
도면11


P1
P2
P3
P4
GI
GB
GW
EM
GN

도면12


PX1
ELVDD
CST
T4
EM
DATA
T2
N1
N3
T1
GN
TSC2
T3
N2
GW
TSC1
N4
GI
T5
T6
T7
EL
VINIT
GB
ELVSS

专利名称(译)	有机发光显示器		
公开(公告)号	KR1020190111170A	公开(公告)日	2019-10-02
申请号	KR1020180032571	申请日	2018-03-21
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	김건희 김경배 전주희		
发明人	김건희 김경배 전주희		
IPC分类号	G09G3/3266		
CPC分类号	G09G3/3266 G09G2230/00 G09G2300/0842 G09G2320/02 G09G3/3233 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2310/0251 G09G2310/0262 G09G3/3258 G09G2300/0866 G09G2310/06 G09G2320/043		
代理人(译)	英西湖公园		
外部链接	Espacenet		

摘要(译)

有机发光显示装置包括具有像素的显示面板和用于驱动显示面板的面板驱动器。 像素包括：第一晶体管，其响应于数据电压而产生驱动电流；以及 第二晶体管响应于通过扫描线提供的扫描信号而传送通过数据线提供的数据电压； 存储电容器，连接在第一电源电压供应线和第一晶体管的栅电极之间以存储数据电压； 第三晶体管响应于扫描信号补偿第一晶体管的阈值电压； 维持电容器，其连接到第一晶体管的栅极，以在像素的发光期间维持第一晶体管的栅极电压； 有机发光二极管基于驱动电流在发光期间发光。 第四晶体管和第五晶体管响应于通过发光控制线提供的发光控制信号而将驱动电流提供给有机发光二极管。 根据本发明，可以防止在发光期间将具有截止电平的电压提供给扫描控制信号。