



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0004039
(43) 공개일자 2016년01월12일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(21) 출원번호 10-2014-0082354

(22) 출원일자 2014년07월02일

심사청구일자 2014년07월02일

(71) 출원인

송학성

경기도 고양시 덕양구 화신로 47, 105동1501호
(행신동, 무원마을15/5)

문국철

경기도 용인시 수지구 손곡로 67, 301동907호(동천동, 수진마을우미아노스빌)
(뒷면에 계속)

(72) 발명자

송학성

경기도 고양시 덕양구 화신로 47, 105동1501호
(행신동, 무원마을15/5)

이창희

대전광역시 동구 대전로 872, 703호(삼성동, 맑은미소아파트)

(뒷면에 계속)

(74) 대리인

특허법인네이트

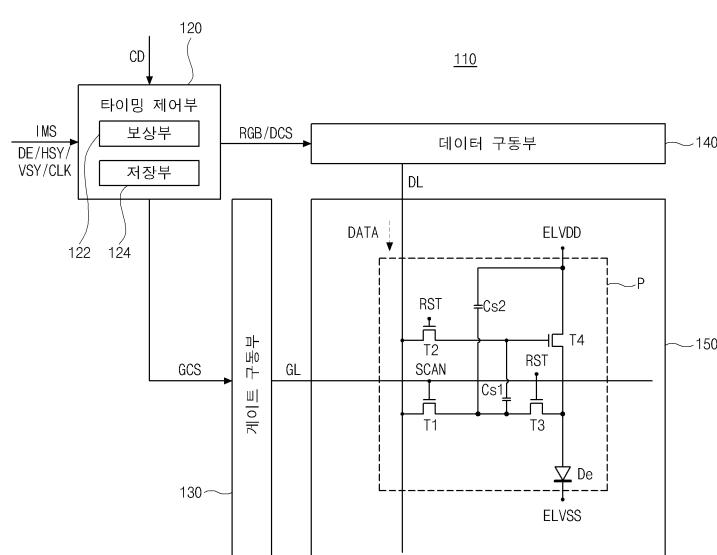
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 유기발광다이오드 표시장치 및 그 제조방법

(57) 요 약

본 발명은, 게이트신호 및 데이터신호를 이용하여 영상을 표시하고, 서로 교차하여 다수의 화소영역을 정의하는 게이트배선 및 데이터배선과, 상기 다수의 화소영역 각각에 형성되는 제1 내지 제4박막트랜지스터, 제1 및 제2스토리지 커패시터, 발광다이오드를 포함하는 표시패널과; 상기 게이트신호를 상기 표시패널로 공급하는 게이트구

(뒷면에 계속)

대 표 도 - 도2

동부와; 영상데이터를 상기 데이터신호로 변환하고, 상기 데이터신호를 상기 표시패널로 공급하는 데이터구동부와; 상기 영상데이터를 생성하는 타이밍제어부를 포함하고, 상기 제1박막트랜지스터는 상기 게이트신호에 의하여 스위칭되어 상기 데이터신호를 상기 제3박막트랜지스터로 전달하고, 상기 제2박막트랜지스터는 리셋신호에 의하여 스위칭되어 상기 데이터신호를 상기 제4박막트랜지스터로 전달하고, 상기 제3박막트랜지스터는 상기 리셋신호에 의하여 스위칭되어 상기 제4박막트랜지스터의 문턱전압을 상기 제1스토리지 커패시터에 저장하고, 상기 제4박막트랜지스터는 상기 제1스토리지 커패시터의 전압에 의하여 스위칭되어 구동전류를 상기 발광다이오드로 공급하는 유기발광다이오드 표시장치를 제공한다.

(71) 출원인

박종호

서울특별시 서초구 양재대로2길 90, 201동501호((
우면동,LH스타힐스))

박상현

경기도 수원시 영통구 효원로 363, 118동 901
호(매탄동, 매탄 위브 하늘채)

이창희

대전광역시 동구 대전로 872, 703호(삼성동, 맑은
미소아파트)

(72) 발명자

박상현

경기도 수원시 영통구 효원로 363, 118동 901
호(매탄동, 매탄 위브 하늘채)

문국철

경기도 용인시 수지구 손곡로 67, 301동907호(동
천동, 수진마을우미이노스빌)

박종호

서울특별시 서초구 양재대로2길 90, 201동501호((
우면동,LH스타힐스))

명세서

청구범위

청구항 1

게이트신호 및 데이터신호를 이용하여 영상을 표시하고, 서로 교차하여 다수의 화소영역을 정의하는 게이트배선 및 데이터배선과, 상기 다수의 화소영역 각각에 형성되는 제1 내지 제4박막트랜지스터, 제1 및 제2스토리지 커페시터, 발광다이오드를 포함하는 표시패널과;

상기 게이트신호를 상기 표시패널로 공급하는 게이트구동부와;

영상데이터를 상기 데이터신호로 변환하고, 상기 데이터신호를 상기 표시패널로 공급하는 데이터구동부와;

상기 영상데이터를 생성하는 타이밍제어부

를 포함하고,

상기 제1박막트랜지스터는 상기 게이트신호에 의하여 스위칭 되어 상기 데이터신호를 상기 제3박막트랜지스터로 전달하고,

상기 제2박막트랜지스터는 리셋신호에 의하여 스위칭 되어 상기 데이터신호를 상기 제4박막트랜지스터로 전달하고,

상기 제3박막트랜지스터는 상기 리셋신호에 의하여 스위칭 되어 상기 제4박막트랜지스터의 문턱전압을 상기 제1스토리지 커페시터에 저장하고,

상기 제4박막트랜지스터는 상기 제1스토리지 커페시터의 전압에 의하여 스위칭 되어 구동전류를 상기 발광다이오드로 공급하는 유기발광다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 리셋신호는 상기 다수의 화소영역 전체에 동시에 인가되고, 상기 제4박막트랜지스터의 문턱전압은 상기 다수의 화소영역 전체에서 상기 제1스토리지 커페시터에 동시에 저장되는 유기발광다이오드 표시장치.

청구항 3

제 1 항에 있어서,

상기 제1 및 제2스토리지 커페시터는 상기 제4박막트랜지스터의 게이트전극의 전압을 1 프레임 동안 유지하고, 상기 제2스토리지 커페시터의 용량은 상기 제1스토리지 커페시터의 용량보다 크거나 같은 유기발광다이오드 표시장치.

청구항 4

제 1 항에 있어서,

상기 표시패널은 상기 게이트배선에 평행하게 이격되고 상기 리셋신호를 전달하는 리셋배선을 더 포함하고,

상기 제1박막트랜지스터의 게이트전극은 상기 게이트배선에 연결되고, 상기 제1박막트랜지스터의 소스전극은 상기 데이터배선에 연결되고, 상기 제1박막트랜지스터의 드레인전극은 상기 제3박막트랜지스터의 소스전극, 상기 제1스토리지 커페시터의 제1전극 및 상기 제2스토리지 커페시터의 제1전극에 연결되고,

상기 제2박막트랜지스터의 게이트전극은 상기 리셋배선에 연결되고, 상기 제2박막트랜지스터의 소스전극은 상기

데이터배선에 연결되고, 상기 제2박막트랜지스터의 드레인전극은 상기 제4박막트랜지스터의 게이트전극 및 상기 제1스토리지 커패시터의 제2전극에 연결되고,

상기 제3박막트랜지스터의 게이트전극은 상기 리셋배선에 연결되고, 상기 제3박막트랜지스터의 드레인전극은 상기 제4박막트랜지스터의 소스전극 및 상기 발광다이오드의 양극에 연결되고,

상기 제4박막트랜지스터의 드레인전극은 상기 제2스토리지 커패시터의 제2전극 및 전원전압에 연결되고,

상기 발광다이오드의 음극은 기저전압에 연결되는 유기발광다이오드 표시장치.

청구항 5

제 1 항에 있어서,

상기 표시패널이 상기 영상을 표시하는 다수의 프레임 각각은, 리셋구간, 프로그래밍구간 및 발광구간을 포함하고,

상기 게이트신호는, 상기 리셋구간의 전반부 동안 상기 다수의 화소영역 전체의 상기 제1박막트랜지스터에 하이레벨전압을 동시에 공급하고, 상기 프로그래밍구간 동안 상기 다수의 화소영역의 상기 제1박막트랜지스터에 하이레벨전압을 순차적으로 공급하고,

상기 리셋신호는 상기 리셋구간의 후반부 동안 상기 다수의 화소영역 전체의 상기 제2 및 제3박막트랜지스터에 하이레벨전압을 동시에 공급하고,

상기 테이터신호는, 상기 리셋구간의 후반부 동안 상기 다수의 화소영역 전체의 상기 제4박막트랜지스터에 하이레벨전압을 동시에 공급하고, 상기 프로그래밍구간 동안 상기 다수의 화소영역의 상기 제1박막트랜지스터에 상기 영상데이터에 대응되는 전압을 순차적으로 공급하고,

상기 발광다이오드의 음극에 연결되는 기저전압은, 상기 리셋구간 및 상기 프로그래밍구간 동안은 상기 다수의 화소영역의 상기 발광다이오드에 하이레벨전압을 동시에 공급하고, 상기 발광구간 동안 상기 다수의 화소영역의 상기 발광다이오드에 로우레벨전압을 동시에 공급하는 유기발광다이오드 표시장치.

청구항 6

제 1 항에 있어서,

상기 표시패널은, 발광신호에 의하여 스위칭 되어 상기 제4박막트랜지스터를 통하여 공급되는 구동전류를 단속하는 제5박막트랜지스터를 더 포함하고,

상기 제5박막트랜지스터의 게이트전극은 발광배선에 연결되고, 상기 제5박막트랜지스터의 소스전극은 상기 발광다이오드의 양극에 연결되고, 상기 제5박막트랜지스터의 드레인전극은 상기 제3박막트랜지스터의 드레인전극 및 상기 제4박막트랜지스터의 소스전극에 연결되는 유기발광다이오드 표시장치.

청구항 7

제 1 항에 있어서,

상기 표시패널은,

제1 내지 제 m 수평블록과, 상기 제1 내지 제 m 수평블록의 경계부에 대응되는 제 $(m+1)$ 내지 제 $(2m-1)$ 수평블록으로 구분되거나,

제1 내지 제 n 수직블록과, 상기 제1 내지 제 n 수직블록의 경계부에 대응되는 제 $(n+1)$ 내지 제 $(2n-1)$ 수직블록으로 구분되고,

상기 타이밍제어부는,

상기 제1 내지 제 $(2m-1)$ 수평블록 또는 상기 제1 내지 제 $(2n-1)$ 수직블록의 휘도곡선의 다항식의 계수를 계수데이

터로 저장하는 저장부와;
상기 계수데이터에 따라 상기 영상데이터를 보상하는 보상부
를 포함하는 유기발광다이오드 표시장치.

청구항 8

서로 교차하여 다수의 화소영역을 정의하는 게이트배선 및 데이터배선과, 상기 다수의 화소영역 각각에 형성되는 제1 내지 제4박막트랜지스터, 제1 및 제2스토리지 커페시터, 발광다이오드를 포함하는 표시패널을 형성하는 제1단계와;

상기 표시패널에 게이트신호를 공급하는 게이트구동부, 상기 표시패널에 데이터신호를 공급하는 데이터구동부 및 상기 데이터구동부에 영상데이터를 공급하는 타이밍제어부를 상기 표시패널에 부착하는 제2단계와;

상기 표시패널을 제1 내지 제 m 수평블록과, 상기 제1 내지 제 m 수평블록의 경계부에 대응되는 제 $(m+1)$ 내지 제 $(2m-1)$ 수평블록으로 구분하거나, 제1 내지 제 n 수직블록과, 상기 제1 내지 제 n 수직블록의 경계부에 대응되는 제 $(n+1)$ 내지 제 $(2n-1)$ 수직블록으로 구분하고, 상기 제1 내지 제 $(2m-1)$ 수평블록 또는 상기 제1 내지 제 $(2n-1)$ 수직블록의 휙도곡선의 다항식의 계수를 산출하여 상기 타이밍제어부에 계수데이터로 저장하는 제3단계와;

상기 계수데이터를 이용하여 상기 영상데이터를 보상하는 제4단계
를 포함하는 유기발광다이오드 표시장치의 제조방법.

청구항 9

제 8 항에 있어서,

상기 제3단계는,

상기 제1 내지 제 m 수평블록 또는 상기 제1 내지 제 n 수직블록의 휙도를 측정하는 단계와;

측정된 상기 휙도로부터 상기 제1 내지 제 m 수평블록 또는 상기 제1 내지 제 n 수직블록의 위치별 상기 휙도곡선을 산출하고, 상기 휙도곡선을 변곡점의 개수에 대응되는 차수의 다항식으로 표현하도록 상기 제1 내지 제 m 수평블록 또는 상기 제1 내지 제 n 수직블록의 상기 다항식의 계수를 산출하는 단계;

상기 제1 내지 제 m 수평블록 또는 상기 제1 내지 제 n 수직블록의 상기 휙도곡선으로부터 중간값 방식으로 상기 제1 내지 제 $(2m-1)$ 수평블록 또는 상기 제1 내지 제 $(2n-1)$ 수직블록의 상기 휙도곡선을 산출하고, 상기 제1 내지 제 $(2m-1)$ 수평블록 또는 상기 제1 내지 제 $(2n-1)$ 수직블록의 상기 다항식의 계수를 산출하는 단계

를 포함하는 유기발광다이오드 표시장치의 제조방법.

청구항 10

제 8 항에 있어서,

상기 제4단계는,

상기 제1 내지 제 $(2m-1)$ 수평블록 또는 상기 제1 내지 제 $(2n-1)$ 수직블록의 평균휘도를 산출하는 단계와;

측정된 상기 휙도가 상기 평균휘도보다 큰 지점의 상기 영상데이터의 계조는 감소시키고, 측정된 상기 휙도가 상기 평균휘도보다 작은 지점의 상기 영상데이터의 계조는 증가시키고, 측정된 상기 휙도가 상기 평균휘도와 동일한 지점의 상기 영상데이터의 계조는 그대로 유지하는 단계

를 포함하는 유기발광다이오드 표시장치의 제조방법.

발명의 설명

기술분야

[0001] 본 발명은 유기발광다이오드 표시장치에 관한 것으로, 보다 상세하게는 구동 박막트랜지스터 및 발광다이오드의 특성평가가 보상되는 유기발광다이오드 표시장치 및 그 제조방법에 관한 것이다.

배경기술

[0002] 최근 정보화 사회가 발전함에 따라, 디스플레이 분야에 대한 요구도 다양한 형태로 증가하고 있으며, 이에 부응하여 박형화, 경량화, 저소비 전력화 등의 특징을 지닌 다양한 종류의 평판표시장치(flat panel display: FPD), 예를 들어, 액정표시장치(liquid crystal display: LCD), 플라즈마 표시장치(plasma display panel: PDP), 유기발광다이오드 표시장치(organic light emitting diode: OLED) 등이 널리 연구되고 있다.

[0003] 이러한 평판표시장치 중에서 유기발광다이오드 표시장치는, 높은 휘도와 낮은 동작 전압 특성을 가지며, 스스로 빛을 내는 자체 발광형이기 때문에 대조비(contrast ratio)가 크고, 초박형 디스플레이의 구현이 가능하며, 응답시간이 수 마이크로초(μ s) 정도로 동화상 구현이 쉽고, 시야각의 제한이 없으며 저온에서도 안정적이고, 직류 5V 내지 15V의 낮은 전압으로 구동하므로 구동회로의 제작 및 설계가 용이하다.

[0004] 또한, 유기발광다이오드 표시장치의 제조공정은 증착(deposition) 및 인캡슐레이션(encapsulation)이 전부라고 할 수 있기 때문에, 제조공정이 매우 단순하다.

[0005] 이러한 유기발광다이오드 표시장치를 도면을 참조하여 설명한다.

[0006] 도 1은 종래의 유기발광다이오드 표시장치를 도시한 도면이다.

[0007] 도 1에 도시한 바와 같이, 유기발광다이오드 표시장치의 표시패널(50)은, 서로 교차하여 화소영역(P)을 정의하는 게이트배선(GL) 및 데이터배선(DL)과, 게이트배선(GL) 및 데이터배선(DL)에 연결되는 스위칭 박막트랜지스터(Ts)와, 스위칭 박막트랜지스터(Ts)에 연결되는 구동 박막트랜지스터(Td) 및 스토리지 커패시터(Cs)와, 구동 박막트랜지스터(Td)에 연결되는 발광다이오드(De)를 포함한다.

[0008] 게이트배선(GL)으로 공급되는 게이트신호(SCAN)에 따라 스위칭 박막트랜지스터(Ts)가 터-온(turn-on) 되면, 데이터배선(DL)으로 공급되는 데이터신호(DATA)가 스위칭 박막트랜지스터(Ts)를 통하여 구동 박막트랜지스터(Td)에 인가된다.

[0009] 그리고, 데이터신호(DATA)에 따라 구동 박막트랜지스터(Td)가 터-온 되면, 전원전압(ELVDD) 및 기저전압(ELVS)의 차이에 의한 구동전류가 구동 박막트랜지스터(Td)를 통하여 발광다이오드(De)에 공급되고, 발광다이오드(De)는 발광한다.

[0010] 여기서, 데이터신호(DATA)에 따라 구동 박막트랜지스터(Td)를 허르는 구동전류의 크기가 달라지고, 구동전류의 크기에 따라 발광다이오드(De)로부터 출사되는 빛의 세기가 달라지므로, 발광다이오드(De)는 데이터신호(DATA)에 대응되는 계조의 빛을 출사하여 영상을 표시할 수 있다.

[0011] 그리고, 스토리지 커패시터(Cs)는 데이터신호(DATA)를 저장하고 저장된 데이터신호(DATA)를 구동 박막트랜지스터(Td)의 게이트전극에 공급함으로써, 1 프레임 동안 구동 박막트랜지스터(Td)의 게이트전극이 일정한 전압을 유지하도록 하고 구동전류가 일정한 값을 유지하도록 한다.

[0012] 그런데, 이러한 유기발광다이오드 표시장치에서는, 각 프레임 동안 구동 박막트랜지스터(Td)가 지속적으로 터-온 상태를 유지하고, 발광다이오드(De)가 지속적으로 발광하여 영상을 표시하므로, 구동 박막트랜지스터(Td) 및 발광다이오드(De)의 열화(deterioration)가 발생하고, 그 결과 유기발광다이오드 표시장치의 표시품질이 저하된다.

[0013] 예를 들어, 산화물 반도체의 네거티브 탑입 구동 박막트랜지스터(Td)의 문턱전압이 0V 이하가 되거나, 비정질 실리콘의 구동 박막트랜지스터(Td)의 문턱전압(threshold voltage)이 변화하여, 원하는 구동전류를 발광다이오드(De)에 공급하지 못하여 영상의 표시품질이 저하될 수 있다.

[0014] 이러한 유기발광다이오드 표시장치의 표시품질 저하를 방지하기 위하여, 각 화소영역(P)에 구동 박막트랜지스터(Td)의 특성변화를 감지하여 보상하는 회로를 형성하는 방법이 제안되었는데, 이러한 보상방법을 구현하기 위해서는, 각 화소영역(P)에 게이트신호 이외의 다수의 신호를 공급하여야 하고, 다수의 신호 생성을 위한 회로가 추가되고, 다수의 신호 공급을 위한 신호배선이 추가된다.

[0015] 이에 따라, 다수의 신호 생성을 위한 회로를 표시패널에 내장할 경우, 표시패널의 비표시영역인 베젤(bezel)이 증가하는 문제가 있고, 다수의 신호 생성을 위한 회로를 구동부에 외장할 경우, 구동부를 구성하는 집적회로가 증가하는 문제가 있다.

[0016] 그리고, 다수의 신호 공급을 위한 신호배선을 표시패널에 형성하므로, 유기발광다이오드 표시장치의 개구율이 감소하는 문제가 있다.

[0017] 한편, 유기발광다이오드 표시장치에는 구동 박막트랜지스터(Td)의 특성변화뿐만 아니라 발광다이오드(De)의 특성편차도 존재하는데, 구동 박막트랜지스터(Td)의 특성변화에 대한 보상방법만으로는 발광다이오드(De)의 특성편차에 의한 표시패널 전체에서의 휘도편차를 완벽히 보상할 수 없으며, 이러한 휘도편차는 얼룩과 같은 불량을 야기하여 영상의 표시품질이 저하되는 문제가 있다.

[0018] 이를 방지하기 위하여, 표시패널 외부에 화소영역(P) 별로 휘도편차를 보상하는 회로를 구성할 경우, 보상시간이 증가하여 구동 주파수가 증가되거나 데이터신호를 각 화소영역(P)에 공급하는 시간이 감소되고, 보상 데이터의 저장을 위한 저장부가 추가되어 생산비용이 증가하는 문제가 있다.

발명의 내용

해결하려는 과제

[0019] 본 발명은, 이러한 문제점을 해결하기 위하여 제시된 것으로, 하나의 리셋신호를 이용하여 다수의 화소영역의 구동 박막트랜지스터의 특성변화를 동시에 감지하여 보상하고, 데이터배선을 통하여 다수의 화소영역의 구동 박막트랜지스터에 동시에 기준전압을 인가함으로써, 구동 박막트랜지스터의 특성변화가 실시간으로 보상되는 유기발광다이오드 표시장치 및 그 제조방법을 제공하는 것을 목적으로 한다.

[0020] 그리고, 본 발명은, 블록 별로 측정된 표시패널의 휘도에 대응되는 다행식을 산출하고 다행식에 따라 영상신호를 보상함으로써, 구동 박막트랜지스터의 특성변화 및 발광다이오드의 특성변화가 보상되는 유기발광다이오드 표시장치 및 그 제조방법을 제공하는 것을 다른 목적으로 한다.

과제의 해결 수단

[0021] 위와 같은 과제의 해결을 위해, 본 발명은, 게이트신호 및 데이터신호를 이용하여 영상을 표시하고, 서로 교차하여 다수의 화소영역을 정의하는 게이트배선 및 데이터배선과, 상기 다수의 화소영역 각각에 형성되는 제1 내지 제4박막트랜지스터, 제1 및 제2스토리지 커페시터, 발광다이오드를 포함하는 표시패널과; 상기 게이트신호를 상기 표시패널로 공급하는 게이트구동부와; 영상데이터를 상기 데이터신호로 변환하고, 상기 데이터신호를 상기 표시패널로 공급하는 데이터구동부와; 상기 영상데이터를 생성하는 타이밍제어부를 포함하고, 상기 제1박막트랜지스터는 상기 게이트신호에 의하여 스위칭 되어 상기 데이터신호를 상기 제3박막트랜지스터로 전달하고, 상기 제2박막트랜지스터는 리셋신호에 의하여 스위칭 되어 상기 데이터신호를 상기 제4박막트랜지스터로 전달하고, 상기 제3박막트랜지스터는 상기 리셋신호에 의하여 스위칭 되어 상기 제4박막트랜지스터의 문턱전압을 상기 제1스토리지 커페시터에 저장하고, 상기 제4박막트랜지스터는 상기 제1스토리지 커페시터의 전압에 의하여 스위칭 되어 구동전류를 상기 발광다이오드로 공급하는 유기발광다이오드 표시장치를 제공한다.

[0022] 그리고, 상기 리셋신호는 상기 다수의 화소영역 전체에 동시에 인가되고, 상기 제4박막트랜지스터의 문턱전압은 상기 다수의 화소영역 전체에서 상기 제1스토리지 커페시터에 동시에 저장될 수 있다.

[0023] 또한, 상기 제1 및 제2스토리지 커페시터는 상기 제4박막트랜지스터의 게이트전극의 전압을 1 프레임 동안 유지하고, 상기 제2스토리지 커페시터의 용량은 상기 제1스토리지 커페시터의 용량보다 크거나 같을 수 있다.

[0024] 그리고, 상기 표시패널은 상기 게이트배선에 평행하게 이격되고 상기 리셋신호를 전달하는 리셋배선을 더 포함하고, 상기 제1박막트랜지스터의 게이트전극은 상기 게이트배선에 연결되고, 상기 제1박막트랜지스터의 소스전극은 상기 데이터배선에 연결되고, 상기 제1박막트랜지스터의 드레인전극은 상기 제3박막트랜지스터의 소스전극, 상기 제1스토리지 커패시터의 제1전극 및 상기 제2스토리지 커패시터의 제1전극에 연결되고, 상기 제2박막트랜지스터의 게이트전극은 상기 리셋배선에 연결되고, 상기 제2박막트랜지스터의 소스전극은 상기 데이터배선에 연결되고, 상기 제2박막트랜지스터의 드레인전극은 상기 제4박막트랜지스터의 게이트전극 및 상기 제1스토리지 커패시터의 제2전극에 연결되고, 상기 제3박막트랜지스터의 게이트전극은 상기 리셋배선에 연결되고, 상기 제3박막트랜지스터의 드레인전극은 상기 제4박막트랜지스터의 소스전극 및 상기 발광다이오드의 양극에 연결되고, 상기 제4박막트랜지스터의 드레인전극은 상기 제2스토리지 커패시터의 제2전극 및 전원전압에 연결되고, 상기 발광다이오드의 음극은 기저전압에 연결될 수 있다.

[0025] 또한, 상기 표시패널이 상기 영상을 표시하는 다수의 프레임 각각은, 리셋구간, 프로그래밍구간 및 발광구간을 포함하고, 상기 게이트신호는, 상기 리셋구간의 전반부 동안 상기 다수의 화소영역 전체의 상기 제1박막트랜지스터에 하이레벨전압을 동시에 공급하고, 상기 프로그래밍구간 동안 상기 다수의 화소영역의 상기 제1박막트랜지스터에 하이레벨전압을 순차적으로 공급하고, 상기 리셋신호는 상기 리셋구간의 후반부 동안 상기 다수의 화소영역 전체의 상기 제2 및 제3박막트랜지스터에 하이레벨전압을 동시에 공급하고, 상기 데이터신호는, 상기 리셋구간의 후반부 동안 상기 다수의 화소영역 전체의 상기 제4박막트랜지스터에 하이레벨전압을 동시에 공급하고, 상기 프로그래밍구간 동안 상기 다수의 화소영역의 상기 제1박막트랜지스터에 상기 영상신호에 대응되는 전압을 순차적으로 공급하고, 상기 발광다이오드의 음극에 연결되는 기저전압은, 상기 리셋구간 및 상기 프로그래밍구간 동안은 상기 다수의 화소영역의 상기 발광다이오드에 하이레벨전압을 동시에 공급하고, 상기 발광구간 동안 상기 다수의 화소영역의 상기 발광다이오드에 로우레벨전압을 동시에 공급할 수 있다.

[0026] 그리고, 상기 표시패널은, 발광신호에 의하여 스위칭되어 상기 제4박막트랜지스터를 통하여 공급되는 구동전류를 단속하는 제5박막트랜지스터를 더 포함하고, 상기 제5박막트랜지스터의 게이트전극은 발광배선에 연결되고, 상기 제5박막트랜지스터의 소스전극은 상기 발광다이오드의 양극에 연결되고, 상기 제5박막트랜지스터의 드레인전극은 상기 제3박막트랜지스터의 드레인전극 및 상기 제4박막트랜지스터의 소스전극에 연결될 수 있다.

[0027] 또한, 상기 표시패널은, 제1 내지 제 m 수평블록과, 상기 제1 내지 제 m 수평블록의 경계부에 대응되는 제 $(m+1)$ 내지 제 $(2m-1)$ 수평블록으로 구분되거나, 제1 내지 제 n 수직블록과, 상기 제1 내지 제 n 수직블록의 경계부에 대응되는 제 $(n+1)$ 내지 제 $(2n-1)$ 수직블록으로 구분되고, 상기 타이밍제어부는, 상기 제1 내지 제 $(2m-1)$ 수평블록 또는 상기 제1 내지 제 $(2n-1)$ 수직블록의 휘도곡선의 다향식의 계수를 계수데이터로 저장하는 저장부와; 상기 계수데이터에 따라 상기 영상데이터를 보상하는 보상부를 포함할 수 있다.

[0028] 한편, 본 발명은, 서로 교차하여 다수의 화소영역을 정의하는 게이트배선 및 데이터배선과, 상기 다수의 화소영역 각각에 형성되는 제1 내지 제4박막트랜지스터, 제1 및 제2스토리지 커패시터, 발광다이오드를 포함하는 표시패널을 형성하는 제1단계와; 상기 표시패널에 게이트신호를 공급하는 게이트구동부, 상기 표시패널에 데이터신호를 공급하는 데이터구동부 및 상기 데이터구동부에 영상데이터를 공급하는 타이밍제어부를 상기 표시패널에 부착하는 제2단계와; 상기 표시패널을 제1 내지 제 m 수평블록과, 상기 제1 내지 제 m 수평블록의 경계부에 대응되는 제 $(m+1)$ 내지 제 $(2m-1)$ 수평블록으로 구분하거나, 제1 내지 제 n 수직블록과, 상기 제1 내지 제 n 수직블록의 경계부에 대응되는 제 $(n+1)$ 내지 제 $(2n-1)$ 수직블록으로 구분하고, 상기 제1 내지 제 $(2m-1)$ 수평블록 또는 상기 제1 내지 제 $(2n-1)$ 수직블록의 휘도곡선의 다향식의 계수를 산출하여 상기 타이밍제어부에 계수데이터로 저장하는 제3단계와; 상기 계수데이터를 이용하여 상기 영상데이터를 보상하는 제4단계를 포함하는 유기발광다이오드 표시장치의 제조방법을 제공한다.

[0029] 그리고, 상기 제3단계는, 상기 제1 내지 제 m 수평블록 또는 상기 제1 내지 제 n 수직블록의 휘도를 측정하는 단계와; 측정된 상기 휘도로부터 상기 제1 내지 제 m 수평블록 또는 상기 제1 내지 제 n 수직블록의 위치별 상기 휘도곡선을 산출하고, 상기 휘도곡선을 변곡점의 개수에 대응되는 차수의 다향식으로 표현하도록 상기 제1 내지 제 m 수평블록 또는 상기 제1 내지 제 n 수직블록의 상기 다향식의 계수를 산출하는 단계와; 상기 제1 내지 제 m 수평블록 또는 상기 제1 내지 제 n 수직블록의 상기 휘도곡선으로부터 중간값 방식으로 상기 제1 내지 제 $(2m-1)$ 수평블록 또는 상기 제1 내지 제 $(2n-1)$ 수직블록의 상기 휘도곡선을 산출하고, 상기 제1 내지 제 $(2m-1)$ 수평블록 또는 상기 제1 내지 제 $(2n-1)$ 수직블록의 상기 다향식의 계수를 산출하는 단계를 포함할 수 있다.

[0030] 또한, 상기 제4단계는, 상기 제1 내지 제 $(2m-1)$ 수평블록 또는 상기 제1 내지 제 $(2n-1)$ 수직블록의 평균휘도를 산출하는 단계와; 측정된 상기 휘도가 상기 평균휘도보다 큰 지점의 상기 영상데이터의 계조는 감소시키고, 측정

된 상기 휘도가 상기 평균휘도보다 작은 지점의 상기 영상데이터의 계조는 증가시키고, 측정된 상기 휘도가 상기 평균휘도와 동일한 지점의 상기 영상데이터의 계조는 그대로 유지하는 단계를 포함할 수 있다.

발명의 효과

[0031] 본 발명은, 하나의 리셋신호를 이용하여 다수의 화소영역의 구동 박막트랜지스터의 특성변화를 동시에 감지하여 보상하고, 데이터배선을 통하여 다수의 화소영역의 구동 박막트랜지스터에 동시에 기준전압을 인가함으로써, 구동 박막트랜지스터의 특성변화가 실시간으로 보상되는 효과를 갖는다.

[0032] 그리고, 본 발명은, 블록 별로 측정된 표시패널의 휘도에 대응되는 다항식을 산출하고 다항식에 따라 영상데이터를 보상함으로써, 구동 박막트랜지스터의 특성변화 및 발광다이오드의 특성변화가 보상되는 효과를 갖는다.

도면의 간단한 설명

[0033] 도 1은 종래의 유기발광다이오드 표시장치를 도시한 도면.

도 2는 본 발명의 제1실시예에 따른 유기발광다이오드 표시장치를 도시한 도면.

도 3은 본 발명의 제1실시예에 따른 유기발광다이오드 표시장치에 이용되는 신호를 도시한 타이밍도.

도 4는 본 발명의 제1실시예에 따른 유기발광다이오드 표시장치의 표시패널의 수평블록을 도시한 도면.

도 5는 본 발명의 제1실시예에 따른 유기발광다이오드 표시장치의 표시패널의 수평블록 별 휘도곡선을 도시한 도면.

도 6은 본 발명의 제2실시예에 따른 유기발광다이오드 표시장치를 도시한 도면.

도 7은 본 발명의 제3실시예에 따른 유기발광다이오드 표시장치의 표시패널의 수직블록을 도시한 도면.

발명을 실시하기 위한 구체적인 내용

[0034] 이하, 첨부한 도면을 참조하여 본 발명에 따른 유기발광다이오드 표시장치 및 그 제조방법을 설명한다.

[0035] 도 2는 본 발명의 제1실시예에 따른 유기발광다이오드 표시장치를 도시한 도면이다.

[0036] 도 2에 도시한 바와 같이, 본 발명의 제1실시예에 따른 유기발광다이오드 표시장치(110)는, 타이밍제어부(120), 게이트구동부(130), 데이터구동부(140) 및 표시패널(150)을 포함한다.

[0037] 타이밍제어부(120)는, TV 시스템 또는 그래픽 카드와 같은 외부 시스템으로부터 영상신호(IMS) 및 다수의 타이밍신호(DE, HSY, VSY, CLK)를 입력 받아 영상데이터(RGB), 게이트제어신호(GCS) 및 데이터제어신호(DCS)를 생성하여 게이트구동부(130) 및 데이터구동부(140)에 공급한다.

[0038] 그리고, 타이밍제어부(120)는, 보상부(122) 및 저장부(124)를 포함하는데, 저장부(124)는 외부로부터 입력 받은 계수데이터(CD)를 저장하고, 보상부(122)는 저장부(124)의 계수데이터(CD)에 따라 영상데이터(RGB)를 보상한다.

[0039] 예를 들어, 저장부(124)는, RAM(random access memory), ROM(read only memory) 등과 같은 저장수단을 포함할 수 있다.

[0040] 게이트구동부(130)는, 게이트제어신호(GCS)를 이용하여 게이트신호(SCAN) 및 리셋신호(RST)를 생성하고, 생성된 게이트신호(SCAN) 및 리셋신호(RST)를 표시패널(150)로 공급한다.

[0041] 데이터구동부(140)는, 데이터제어신호(DCS)를 이용하여 영상데이터(RGB)를 데이터신호(DATA)로 변환하고 변환된 데이터신호(DATA)를 표시패널(150)로 공급한다.

[0042] 표시패널(150)은, 게이트신호(SCAN) 및 데이터신호(DATA)를 이용하여 영상을 표시하는데, 이를 위하여 표시패널(150)은, 서로 교차하여 화소영역(P)을 정의하는 게이트배선(GL) 및 데이터배선(DL)과, 게이트배선(GL)에 평행하게 이격되며 리셋신호(RST)를 전달하는 리셋배선(미도시)과, 각 화소영역(P)에 형성되는 제1 내지 제4박막트랜지스터(T1 내지 T4)와, 제1 및 제2스토리지 커패시터(Cs1, Cs2)와, 발광다이오드(De)를 포함한다.

[0043] 한편, 다른 실시예에서는 리셋신호(RST)를 전달하는 리셋배선을 데이터배선(DL)에 평행하게 이격되도록 형성할

수도 있다.

[0044] 제1 내지 제4박막트랜지스터(T1 내지 T4)는, 인듐 갈륨 징크 옥사이드(indium gallium zinc oxide: IGZO), 징크 틴 옥사이드(zinc tin oxide: ZTO), 징크 인듐 옥사이드(zinc indium oxide: ZIO)와 같은 산화물 반도체 물질을 포함하는 박막트랜지스터이거나, 비정질 실리콘(amorphous silicon)을 포함하는 박막트랜지스터 일 수 있다.

[0045] 제1박막트랜지스터(T1)는 게이트신호(SCAN)에 의하여 스위칭 되어 데이터신호(DATA)를 제3박막트랜지스터(T3)로 전달하고, 제2박막트랜지스터(T2)는 리셋신호(RST)에 의하여 스위칭 되어 데이터신호(DATA)를 제4박막트랜지스터(T4)로 전달한다.

[0046] 그리고, 제3박막트랜지스터(T3)는 리셋신호(RST)에 의하여 스위칭 되어 제4박막트랜지스터(T4)의 문턱전압(threshold voltage: V_{th})을 제1스토리지 커패시터(Cs1)로 전달하고, 제4박막트랜지스터(T4)는 제1스토리지 커패시터(Cs1)의 전압에 의하여 스위칭 되어 전원전압(ELVDD)에 의한 구동전류를 발광다이오드(De)로 공급한다.

[0047] 이를 위하여, 제1박막트랜지스터(T1)의 게이트전극은 게이트배선(GL)에 연결되고, 소스전극은 데이터배선(DL)에 연결되고, 드레인전극은 제3박막트랜지스터(T3)의 소스전극, 제1스토리지 커패시터(Cs1)의 제1전극 및 제2스토리지 커패시터(Cs2)의 제1전극에 연결된다.

[0048] 제2박막트랜지스터(T2)의 게이트전극은 리셋배선에 연결되고, 소스전극은 데이터배선(DL)에 연결되고, 드레인전극은 제4박막트랜지스터(T4)의 게이트전극 및 제1스토리지 커패시터(Cs1)의 제2전극에 연결된다.

[0049] 제3박막트랜지스터(T3)의 게이트전극은 리셋배선에 연결되고, 소스전극은 제1박막트랜지스터(T1)의 드레인전극, 제1스토리지 커패시터(Cs1)의 제1전극 및 제2스토리지 커패시터(Cs2)의 제1전극에 연결되고, 드레인전극은 제4박막트랜지스터(T4)의 소스전극 및 발광다이오드의 양극(anode)에 연결된다.

[0050] 제4박막트랜지스터(T4)의 게이트전극은 제2박막트랜지스터(T2)의 드레인전극 및 제1스토리지 커패시터(Cs1)의 제2전극에 연결되고, 소스전극은 제3박막트랜지스터(T3)의 드레인전극 및 발광다이오드(De)의 양극(anode)에 연결되고, 드레인전극은 제2스토리지 커패시터(Cs2)의 제2전극 및 전원전압(ELVDD)에 연결된다.

[0051] 여기서, 제4박막트랜지스터(T4)의 게이트전극의 전압은 항상 드레인전극의 전압보다 작으므로, 게이트전극과 드레인전극 부근의 제4박막트랜지스터(T4)의 액티브층은 열화되기 쉬운데, 이러한 제4박막트랜지스터(T4)의 액티브층의 열화를 최소화 하기 위하여, 게이트전극과 드레인전극의 중첩부의 면적이 최소화 되거나, 게이트전극과 드레인전극이 중첩되지 않는 오프셋(off-set) 구조로 제4박막트랜지스터(T4)를 형성할 수 있다.

[0052] 제1스토리지 커패시터(Cs1)의 제1전극은 제1박막트랜지스터(T1)의 드레인전극, 제3박막트랜지스터(T3)의 소스전극 및 제2스토리지 커패시터(Cs2)의 제1전극에 연결되고, 제2전극은 제2박막트랜지스터(T2)의 드레인전극 및 제4박막트랜지스터(T4)의 게이트전극에 연결된다.

[0053] 제2스토리지 커패시터(Cs2)의 제1전극은 제1박막트랜지스터(T1)의 드레인전극, 제3박막트랜지스터(T3)의 소스전극 및 제1스토리지 커패시터(Cs1)의 제1전극에 연결되고, 제2전극은 제4박막트랜지스터(T4)의 드레인전극 및 전원전압(ELVDD)에 연결된다.

[0054] 여기서, 제1스토리지 커패시터(Cs1)는 제4박막트랜지스터(T4)의 문턱전압(V_{th})을 저장하고 데이터신호(DATA)에 변동된 문턱전압(V_{th})을 부가하여 제4박막트랜지스터(T4)의 게이트전극에 인가하는 역할을 하고, 제2스토리지 커패시터(Cs2)는 제4박막트랜지스터(T4)의 게이트전극에 인가된 전압을 1 프레임 동안 유지하는 역할을 한다.

[0055] 그런데, 제1스토리지 커패시터(Cs1)의 제1 및 제2전극은 전원전압(ELVDD), 기저전압(ELVSS)과 같은 전원에 연결되어 있지 않아서 커플링(coupling), 누설전류(leakage current) 등에 의하여 저장된 전압이 크게 변동될 수 있으므로, 제2스토리지 커패시터(Cs2)의 용량을 제1스토리지 커패시터(Cs1)의 용량보다 크거나 같도록 설계(Cs2 ≥ Cs1)하여 제4박막트랜지스터(T4)의 게이트전극의 전압을 안정적으로 유지할 수 있다.

[0056] 그리고, 발광다이오드(De)의 양극은 제3박막트랜지스터(T3)의 드레인전극 및 제4박막트랜지스터(T4)의 소스전극에 연결되고, 음극(cathode)은 기저전압(ELVSS)에 연결된다.

[0057] 이러한 유기발광다이오드 표시장치(110)에서는, 다수의 화소영역(P)의 제1스토리지 커패시터(Cs1)의 제1전극을 동시에 접지전압(GND)으로 리셋 한 후, 다수의 화소영역(P)의 제4박막트랜지스터(T4)의 문턱전압(V_{th})을 동시에

제1스토리지 커페시터(Cs1)에 저장하고, 이후 문턱전압(Vth)이 보상된 데이터신호(DATA)에 의하여 제4박막트랜지스터(T4)를 구동함으로써, 구동박막트랜지스터의 특성변화를 실시간으로 보상할 수 있다.

[0058] 이때, 하나의 리셋신호(RST)로 다수의 화소영역(P) 전체의 제2 및 제3박막트랜지스터(T2, T3)를 스위칭 하여 다수의 화소영역(P) 전체의 제1스토리지커페시터(Cs1)에 문턱전압(Vth)을 저장함으로써, 다수의 신호 생성을 위한 회로(예를 들어, 다수의 구동집적회로(driving integrated circuit: DIC))의 증가와 다수의 신호 공급을 위한 신호배선의 증가를 방지할 수 있다.

[0059] 또한, 다수의 화소영역(P) 전체의 제4박막트랜지스터(T4)의 문턱전압(Vth)을 동시에 저장함으로써, 문턱전압(Vth) 저장에 필요한 시간을 최소화 하고 발광다이오드(De)의 발광시간을 최대화 할 수 있으며, 그 결과 발광다이오드(De)의 단위시간 당 전류량을 감소시켜 발광다이오드(De)의 열화를 최소화 할 수 있다.

[0060] 이러한 유기발광다이오드의 동작 타이밍을 도면을 참조하여 설명한다.

[0061] 도 3은 본 발명의 제1실시예에 따른 유기발광다이오드 표시장치에 이용되는 신호를 도시한 타이밍도로서, 도 2를 함께 참조하여 설명한다.

[0062] 도 3에 도시한 바와 같이, 유기발광다이오드 표시장치(110)를 구동하는 단위시간인 1 프레임(frame) 리셋구간(RP), 프로그래밍구간(PP) 및 발광구간(EP)을 포함한다.

[0063] 리셋구간(RP)에는, 기준전압(Vref) 및 접지전압(GND)을 이용하여 다수의 화소영역(P) 전체의 제1 및 제2스토리지 커페시터(Cs1, Cs2)를 리셋(reset) 하고, 다수의 화소영역(P) 전체의 제4박막트랜지스터(T4)의 문턱전압(Vth)을 제1스토리지 커페시터(Cs1)에 저장한다.

[0064] 그리고, 프로그래밍구간(PP)에는 데이터신호(DATA)를 다수의 화소영역(P)에 순차적으로 인가하고, 발광구간(EP)에는 다수의 화소영역(P)의 발광다이오드(De)가 빛을 출사한다.

[0065] 구체적으로, 리셋구간(RP)의 전반부 동안은, 하이레벨전압의 게이트신호(SCAN)에 의하여 다수의 화소영역(P) 전체의 제1박막트랜지스터(T1)가 터-온 되고, 접지전압(GND)의 데이터신호(DATA)가 제1박막트랜지스터(T1)를 통하여 다수의 화소영역(P) 전체의 제1 및 제2스토리지 커페시터(Cs1, Cs2)의 제1전극에 인가되어 제1전극이 접지전압(GND)으로 리셋 된다.

[0066] 이후, 리셋구간(RP)의 후반부 동안은, 하이레벨전압의 리셋신호(RST)에 의하여 다수의 화소영역(P) 전체의 제2박막트랜지스터(T2)가 터-온 되고, 기준전압(Vref)의 데이터신호(DATA)가 제2박막트랜지스터(T2)를 통하여 다수의 화소영역(P) 전체의 제1스토리지 커페시터(Cs1)의 제2전극에 인가된다.

[0067] 동시에, 하이레벨전압의 리셋신호(RST)에 의하여 다수의 화소영역(P) 전체의 제3박막트랜지스터(T3)가 터-온 되고, 제4박막트랜지스터(T4)의 문턱전압(Vth)이 제3박막트랜지스터(T3)를 통하여 다수의 화소영역(P) 전체의 제1스토리지 커페시터(Cs1)에 전달되어 저장된다.

[0068] 이후, 프로그래밍구간(PP) 동안은, 하이레벨전압의 게이트신호(SCAN)에 의하여 다수의 화소영역(P)의 제1박막트랜지스터(T1)가 순차적으로 터-온 되고, 영상신호에 대응되는 전압의 데이터신호(DATA)가 제1박막트랜지스터(T1)를 통하여 다수의 화소영역(P)의 제1스토리지 커페시터(Cs1)의 제1전극에 순차적으로 전달된다.

[0069] 따라서, 다수의 화소영역(P)의 제1스토리지 커페시터(Cs1)의 제2전극은, 저장되어 있던 문턱전압(Vth)과 데이터신호(DATA)의 합($Vth + DATA$)으로 순차적으로 충전되며, 그 결과 문턱전압(Vth)과 데이터신호(DATA)의 합($Vth + DATA$)이 다수의 화소영역(P)의 제4박막트랜지스터(T4)의 게이트전극에 순차적으로 인가된다.

[0070] 이후, 발광구간(EP) 동안은, 전원전압(ELVDD)이 문턱전압(Vth)과 데이터신호(DATA)의 합($Vth + DATA$)에 의하여 터-온 된 다수의 화소영역(P)의 제4박막트랜지스터(T4)를 통하여 발광다이오드(De)에 전달되어 발광다이오드(De)가 발광한다.

[0071] 여기서, 기저전압(ELVSS)은, 리셋구간(RP) 및 프로그래밍구간(PP) 동안은 발광다이오드(De)가 발광하지 않도록 고전위전압(VDD)과 같은 하이레벨전압이 되고, 발광구간(EP) 동안은 발광다이오드(De)가 발광하도록 접지전압(GND)과 같은 로우레벨전압이 된다.

[0072] 따라서, 본 발명의 제1실시예에 따른 유기발광다이오드 표시장치(110)에서는, 1 프레임의 리셋구간(RP) 동안 다

수의 화소영역(P) 전체에 기준전압(Vref) 및 접지전압(GND)을 공급하여 제1 및 제2스토리지 커패시터(Cs1, Cs2)를 리셋 한 후 제4박막트랜지스터(T4)의 문턱전압(Vth)을 제1스토리지 커패시터(Cs1)에 저장하고, 1 프레임의 프로그래밍구간(PP) 동안 다수의 화소영역(P)에 데이터신호(DATA)를 순차적으로 공급하여 문턱전압(Vth)이 보상된 데이터신호(DATA)(Vth + DATA)를 제4박막트랜지스터(T4)의 게이트전극에 인가하고, 1 프레임의 발광구간(EP) 동안 발광다이오드(De)가 데이터신호(DATA)에 대응되는 빛을 출사한다.

[0073] 따라서, 유기발광다이오드 표시장치(110)는 구동박막트랜지스터의 특성변화가 실시간으로 보상된 영상을 표시할 수 있다.

[0074] 이때, 다수의 화소영역(P) 전체의 제1 및 제2스토리지 커패시터(Cs1, Cs2)가 동시에 리셋 되고, 다수의 화소영역(P) 전체의 문턱전압(Vth)이 동시에 저장되므로, 다수의 신호 생성을 위한 회로의 증가와 다수의 신호 공급을 위한 신호배선의 증가를 방지할 수 있으며, 문턱전압(Vth) 저장에 필요한 시간을 최소화 하고 발광다이오드(De)의 발광시간을 최대화 할 수 있다.

[0075] 한편, 이러한 유기발광다이오드 표시장치(110)에서는, 측정된 휘도곡선을 이용하여 발광다이오드(De)의 특성편차를 보상하는데, 이를 도면을 참조하여 설명한다.

[0076] 도 4는 본 발명의 제1실시예에 따른 유기발광다이오드 표시장치의 표시패널의 수평블록을 도시한 도면이고, 도5는 본 발명의 제1실시예에 따른 유기발광다이오드 표시장치의 표시패널의 수평블록 별 휘도곡선을 도시한 도면으로, 도 2를 함께 참조하여 설명한다.

[0077] 도 4에 도시한 바와 같이, 유기발광다이오드 표시장치(110)를 완성한 후, 표시패널(150)이 화이트(white)와 같은 테스트 영상을 표시하도록 한 상태에서 표시패널(150)의 휘도를 영역 별로 측정한다.

[0078] 이때, 표시패널(150)은 각각이 x방향으로 평행하고 y방향에 따른 제1폭(w1)을 갖는 제1 내지 제m수평블록(HB1 내지 HBm)으로 구분될 수 있으며, 휘도측정기(170)는 제1 내지 제m수평블록(HB1 내지 HBm) 각각의 x방향으로 이동하면서 휘도를 측정하여 x방향의 위치에 대한 휘도곡선을 산출한다.

[0079] 도 5에 도시한 바와 같이, 제1 내지 제m수평블록(HB1 내지 HBm)의 x방향에 따른 휘도곡선(L1 내지 Lm)은 발광다이오드(De)의 특성편차에 의하여 서로 상이한 형태로 나타날 수 있는데, 각각의 휘도곡선(L1 내지 Lm)은 변곡점의 개수에 대응되는 차수의 다항식으로 표현할 수 있다.

[0080] 즉, 휘도측정기(170)는, 제1수평블록(HB1)의 제1휘도곡선(L1)으로부터 제1수평블록(HB1)에서의 x방향의 제1위치(x1)에 대한 다항식의 계수(a1, b1, c1 등)를 산출할 수 있으며, 제2수평블록(HB2)의 제2휘도곡선(L2)으로부터 제2수평블록(HB2)에서의 x방향의 제2위치(x2)에 대한 다항식의 계수(a2, b2, c2 등)를 산출할 수 있으며, 제m수평블록(HBm)의 제m휘도곡선(Lm)으로부터 제m수평블록(HBm)에서의 x방향의 제m위치(xm)에 대한 다항식의 계수(am, bm, cm 등)를 산출할 수 있으며, 이를 정리하면 아래의 식(1)과 같다.

[0081] 식(1)

$$L1 = a1x1^p + b1x1^{p-1} + c1x1^{p-2} + \dots$$

$$L2 = a2x2^p + b2x2^{p-1} + c2x2^{p-2} + \dots$$

[0084] ...

$$Lm = amxm^p + bm xm^{p-1} + cm xm^{p-2} + \dots$$

[0086] 이때, 인접한 수평블록은 서로 상이한 다항식의 휘도곡선을 이용하여 보상되므로, 보상 후 인접한 수평블록의 경계부분이 선(line)과 같은 윌록으로 표시될 수 있다.

[0087] 이를 방지하기 위하여, 인접한 2개의 수평블록에서 상부 수평블록의 아래쪽 일부와 하부 수평블록의 위쪽 일부를 각각이 제1폭(w1)보다 작은 제2폭(w2)을 갖는 제(m+1) 내지 제(2m-1)수평블록(HB(m+1), HB(2m-1))으로 설정하고 제(m+1) 내지 제(2m-1)수평블록(HB(m+1), HB(2m-1))은 중간값 방식으로 산출된 다항식을 적용하여 보상한다.

[0088] 예를 들어, 제1수평블록(HB1)의 하위 10% 영역과 제2수평블록(HB2)의 상위 10% 영역을 제(m+1)수평블록(HB(m+1))으로 정의하고 제1 및 제2휘도곡선(L1, L2)의 평균((L1 + L2)/2)에 대응되는 다항식을 산출하여 적용

할 수 있으며, 제 $(m-1)$ 수평블록(HB $(m-1)$)의 하위 10% 영역과 제 m 수평블록(HB m)의 상위 10% 영역을 제 $(2m-1)$ 수평블록(HB $(2m-1)$)으로 정의하고 제 $(m-1)$ 및 제 m 회도곡선(L $(m-1)$, L m)의 평균(((L $(m+1)$ + L $(2m-1)$)/2)에 대응되는 다항식을 산출하여 적용할 수 있으며, 이를 정리하면 아래의 식(2)와 같다.

[0089] 식(2)

[0090] $L(m+1) = (L1 + L2)/2$

[0091] $= ((a1 + a2)/2)x(m+1)^p + ((b1 + b2)/2)x(m+1)^{p-1} + ((c1 + c2)/2)x(m+1)^{p-2} + \dots$

[0092] $= a(m+1)x(m+1)^p + b(m+1)x(m+1)^{p-1} + c(m+1)x(m+1)^{p-2} + \dots$

[0093] $L(m+2) = (L2 + L3)/2$

[0094] $= ((a2 + a3)/2)x(m+2)^p + ((b2 + b3)/2)x(m+2)^{p-1} + ((c2 + c3)/2)x(m+2)^{p-2} + \dots$

[0095] $= a(m+2)x(m+2)^p + b(m+2)x(m+2)^{p-1} + c(m+2)x(m+2)^{p-2} + \dots$

[0096] ...

[0097] $L(2m-1) = (L(m-1) + Lm)/2$

[0098] $= ((a(m-1) + am)/2)x(2m-1)^p + ((b(m-1) + bm)/2)x(2m-1)^{p-1} + ((c(m-1) + cm)/2)x(2m-1)^{p-2} + \dots$

[0099] $= a(2m-1)x(2m-1)^p + b(2m-1)x(2m-1)^{p-1} + c(2m-1)x(2m-1)^{p-2} + \dots$

[0100] 즉, 회도측정기(170)는 제1 내지 제 m 수평블록(HB1 내지 HB m)의 회도를 측정하여 제1 내지 제 m 회도곡선(L1 내지 L m)의 다항식의 계수를 산출하고, 제1 내지 제 m 수평블록(HB1 내지 HB m)의 경계부에 대응되는 제 $(m+1)$ 내지 제 $(2m-1)$ 수평블록(HB $(m+1)$ 내지 HB $(2m-1)$)의 제 $(m+1)$ 내지 제 $(2m-1)$ 회도곡선(L $(m+1)$ 내지 L $(2m-1)$)의 다항식의 계수를 산출하며, 산출된 제1 내지 제 $(2m-1)$ 수평블록(HB1 내지 HB $(2m-1)$)에 대한 다항식의 계수는 계수데이터(CD)로 타이밍제어부(120)로 입력된다.

[0101] 한편, 다른 실시예에서는 회도측정기(170)가 표시패널(150)의 회도를 측정하여 회도데이터를 산출하고, 측정된 회도데이터가 타이밍제어부(120)로 입력되고, 타이밍제어부(120)가 회도데이터로부터 계수데이터(CD)를 산출할 수도 있다.

[0102] 저장부(124)는 타이밍제어부(120)로 입력된 계수데이터(CD)를 저장하고, 보상부(122)는 저장부(124)의 계수데이터(CD)에 따라 영상데이터(RGB)를 보상한다.

[0103] 예를 들어, 보상부(122)는, 제1 내지 제 $(2m-1)$ 수평블록(HB1 내지 HB $(2m-1)$)의 제1 내지 제 $(2m-1)$ 회도곡선(L1 내지 L $(2m-1)$) 각각의 평균회도를 산출하고, 측정회도가 평균회도보다 큰 지점의 영상데이터(RGB)의 계조는 감소시키고, 측정회도가 평균회도보다 작은 지점의 영상데이터(RGB)의 계조는 증가시키고, 측정회도가 평균회도와 동일한 지점의 영상데이터(RGB)의 계조는 변조하지 않고 그대로 유지함으로써, 영상데이터(RGB)를 보상할 수 있다.

[0104] 이와 같이, 본 발명의 제1실시예에 따른 유기발광다이오드 표시장치(110)에서는, 표시패널(150)을 제1 내지 제 m 수평블록(HB1 내지 HB m)으로 구분하여 회도를 측정하고, 측정된 회도로부터 제1 내지 제 m 수평블록(HB1 내지 HB m)의 회도곡선의 다항식을 산출하고, 산출된 다항식으로부터 제1 내지 제 m 수평블록(HB1 내지 HB m) 사이의 경계부인 제 $(m+1)$ 내지 제 $(2m-1)$ 수평블록(HB $(m+1)$ 내지 HB $(2m-1)$)의 회도곡선의 다항식을 산출하고, 산출된 회도곡선의 다항식을 이용하여 영상데이터(RGB)를 보상한다.

[0105] 따라서, 유기발광다이오드 표시장치(110)는 발광다이오드(De)의 특성편차가 보상된 영상을 표시할 수 있다.

[0106] 한편, 다른 실시예에서는 다수의 화소영역(P)에 발광다이오드(De)에 인가되는 전압을 스위칭 하는 박막트랜지스터를 추가할 수 있는데, 이를 도면을 참조하여 설명한다.

[0107] 도 6은 본 발명의 제2실시예에 따른 유기발광다이오드 표시장치를 도시한 도면으로, 제1실시예와 동일한 부분에 대한 설명은 생략한다.

- [0108] 도 6에 도시한 바와 같이, 본 발명의 제2실시예에 따른 유기발광다이오드 표시장치의 표시패널(250)은, 서로 교차하여 화소영역(P)을 정의하는 게이트배선(GL) 및 데이터배선(DL)과, 게이트배선(GL)에 평행하게 이격되어 리셋신호(RST)를 전달하는 리셋배선(미도시)과, 게이트배선(GL)에 평행하게 이격되어 발광신호(EMS)를 전달하는 발광배선(미도시)과, 각 화소영역(P)에 형성되는 제1 내지 제5박막트랜지스터(T1 내지 T5)와, 제1 및 제2스토리지 커페시터(Cs1, Cs2)와, 발광다이오드(De)를 포함한다.
- [0109] 제1박막트랜지스터(T1)는 게이트신호(SCAN)에 의하여 스위칭 되어 데이터신호(DATA)를 제3박막트랜지스터(T3)에 전달하고, 제2박막트랜지스터(T2)는 리셋신호(RST)에 의하여 스위칭 되어 데이터신호(DATA)를 제4박막트랜지스터(T4)로 전달한다.
- [0110] 그리고, 제3박막트랜지스터(T3)는 리셋신호(RST)에 의하여 스위칭 되어 제4박막트랜지스터(T4)의 문턱전압(threshold voltage: V_{th})을 제1스토리지 커페시터(Cs1)에 전달하고, 제4박막트랜지스터(T4)는 제1스토리지 커페시터(Cs1)의 전압에 의하여 스위칭 되어 전원전압(ELVDD)에 의한 구동전류를 발광다이오드(De)에 공급한다.
- [0111] 또한, 제5박막트랜지스터(T5)는 발광신호(EMS)에 의하여 스위칭 되어 제4박막트랜지스터(T4)를 통하여 공급되는 구동전류를 단속하며, 이를 위하여 제5박막트랜지스터(T5)의 게이트전극은 발광배선에 연결되고, 소스전극은 발광다이오드(De)의 양극에 연결되고, 드레인전극은 제3박막트랜지스터(T3)의 드레인전극 및 제4박막트랜지스터(T4)의 소스전극에 연결된다.
- [0112] 여기서, 발광신호(EMS)는 1 프레임의 리셋구간(RP) 및 프로그래밍구간(PP) 동안은 발광다이오드(De)가 발광하지 않도록 접지전압(GND)과 같은 로우레벨의 전압이 되고, 발광구간(EP) 동안은 발광다이오드가 발광하도록 고전위전압(VDD)과 같은 하이레벨전압이 될 수 있으며, 이 경우 기저전압(ELVSS)은 리셋구간(RP), 프로그래밍구간(PP) 및 발광구간(EP) 동안 변동없이 접지전압(GND)과 같은 로우레벨의 전압으로 유지될 수 있다.
- [0113] 이와 같은 본 발명의 제2실시예에 따른 유기발광다이오드 표시장치에서는, 다수의 화소영역(P) 전체의 문턱전압(V_{th})을 동시에 저장하고, 저장된 문턱전압(V_{th})을 이용하여 데이터신호(DATA)를 보상함으로써, 제4박막트랜지스터(T4)의 특성변화를 실시간으로 보상하여 영상을 표시할 수 있다.
- [0114] 이때, 다수의 신호 생성을 위한 회로의 증가와 다수의 신호 공급을 위한 신호배선의 증가를 방지할 수 있으며, 문턱전압(V_{th}) 저장에 필요한 시간을 최소화 하고 발광다이오드(De)의 발광시간을 최대화 할 수 있다.
- [0115] 또한, 표시패널(250)의 휙도를 측정하여 영상데이터를 변조함으로써, 발광다이오드(De)의 특성편차를 보상할 수 있다.
- [0116] 그리고, 제5박막트랜지스터(T5)를 이용하여 발광다이오드(De)에 공급되는 구동전류를 단속함으로써, 대면적 표시장치에 용이하게 적용할 수 있다.
- [0117] 한편, 다른 실시예에서는 표시패널을 수직블록으로 구분하여 휙도를 측정할 수 있는데, 이를 도면을 참조하여 설명한다.
- [0118] 도 7은 본 발명의 제3실시예에 따른 유기발광다이오드 표시장치의 표시패널의 수직블록을 도시한 도면으로, 제1 실시예와 동일한 부분에 대한 설명은 생략한다.
- [0119] 도 7에 도시한 바와 같이, 유기발광다이오드 표시장치를 완성한 후, 표시패널(350)이 화이트(white)와 같은 테스트 영상을 표시하도록 한 상태에서 표시패널(350)의 휙도를 영역 별로 측정한다.
- [0120] 이때, 표시패널(350)은 각각이 y방향으로 평행하고 x방향에 따른 제1폭(w1)을 갖는 제1 내지 제n수직블록(VB1 내지 VBn)으로 구분될 수 있으며, 휙도측정기(370)는 제1 내지 제n수직블록(VB1 내지 VBn) 각각의 y방향으로 이동하면서 휙도를 측정하여 y방향의 위치에 대한 휙도곡선을 산출한다.
- [0121] 도시하지는 않았지만, 제1 내지 제n수직블록(VB1 내지 VBn)의 y방향에 따른 휙도곡선은 발광다이오드의 특성편차에 의하여 서로 상이한 형태로 나타날 수 있는데, 각각의 휙도곡선은 변곡점의 개수에 대응되는 차수의 다항식으로 표현할 수 있다.
- [0122] 즉, 휙도측정기(370)는, 제1수직블록(VB1)의 제1휘도곡선으로부터 제1수직블록(VB1)에서의 y방향의 제1위치(y1)에 대한 다항식의 계수를 산출할 수 있으며, 제2수직블록(VB2)의 제2휘도곡선으로부터 제2수직블록(VB2)에서

의 y방향의 제2위치(y2)에 대한 다항식의 계수를 산출할 수 있으며, 제n수평블록(VBn)의 제n회도곡선으로부터 제n수직블록(VBn)에서의 y방향의 제n위치(yn)에 대한 다항식의 계수를 산출할 수 있다.

[0123] 이때, 인접한 수평블록의 경계부분의 열룩을 방지하기 위하여, 인접한 2개의 수직블록에서 좌측 수직블록의 오른쪽 일부와 우측 수직블록의 왼쪽 일부를 각각이 제1폭(w1)보다 작은 제2폭(w2)을 갖는 제(n+1) 내지 제(2n-1)수직블록(VB(n+1), VB(2n-1))으로 설정하고, 제(n+1) 내지 제(2n-1)수직블록(VB(n+1), VB(2n-1))은 중간값 방식으로 산출된 다항식을 적용하여 보상한다.

[0124] 따라서, 휴도측정기(370)는 제1 내지 제n수직블록(VB1 내지 VBn)의 휴도를 측정하여 제1 내지 제n회도곡선의 다항식의 계수를 산출하고, 제1 내지 제n수직블록(VB1 내지 VBn)의 경계부에 대응되는 제(n+1) 내지 제(2n-1)수직블록(VB(n+1), VB(2n-1))의 제(n+1) 내지 제(2n-1)회도곡선의 다항식의 계수를 산출하며, 산출된 제1 내지 제(2n-1)수직블록(VB1 내지 VB(2n-1))에 대한 다항식의 계수는 계수데이터(CD)로 타이밍제어부로 입력된다.

[0125] 이와 같은 본 발명의 제3실시예에 따른 유기발광다이오드 표시장치에서는, 표시패널(350)을 제1 내지 제n수직블록(VB1 내지 VBn)으로 구분하여 휴도를 측정하고, 측정된 휴도로부터 제1 내지 제n수직블록(VB1 내지 VBn)의 휴도곡선의 다항식을 산출하고, 산출된 다항식으로부터 제1 내지 제n수직블록(VB1 내지 VBn) 사이의 경계부인 제(n+1) 내지 제(2n-1)수직블록(VB(n+1) 내지 VB(2n-1))의 휴도곡선의 다항식을 산출하고, 산출된 휴도곡선의 다항식을 이용하여 영상데이터(RGB)를 보상한다.

[0126] 따라서, 유기발광다이오드 표시장치는 발광다이오드의 특성편차가 보상된 영상을 표시할 수 있다.

[0127] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

[0128] 110: 유기발광다이오드 표시장치 120: 타이밍제어부

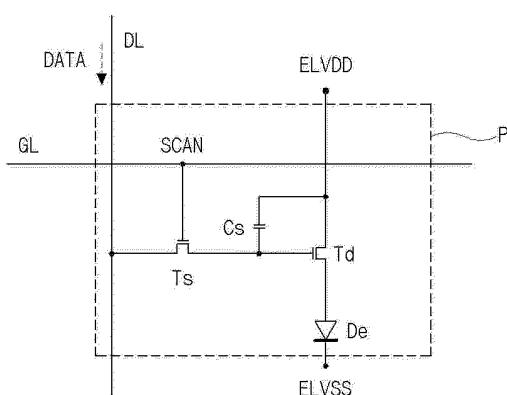
130: 게이트구동부 140: 데이터구동부

150: 표시패널

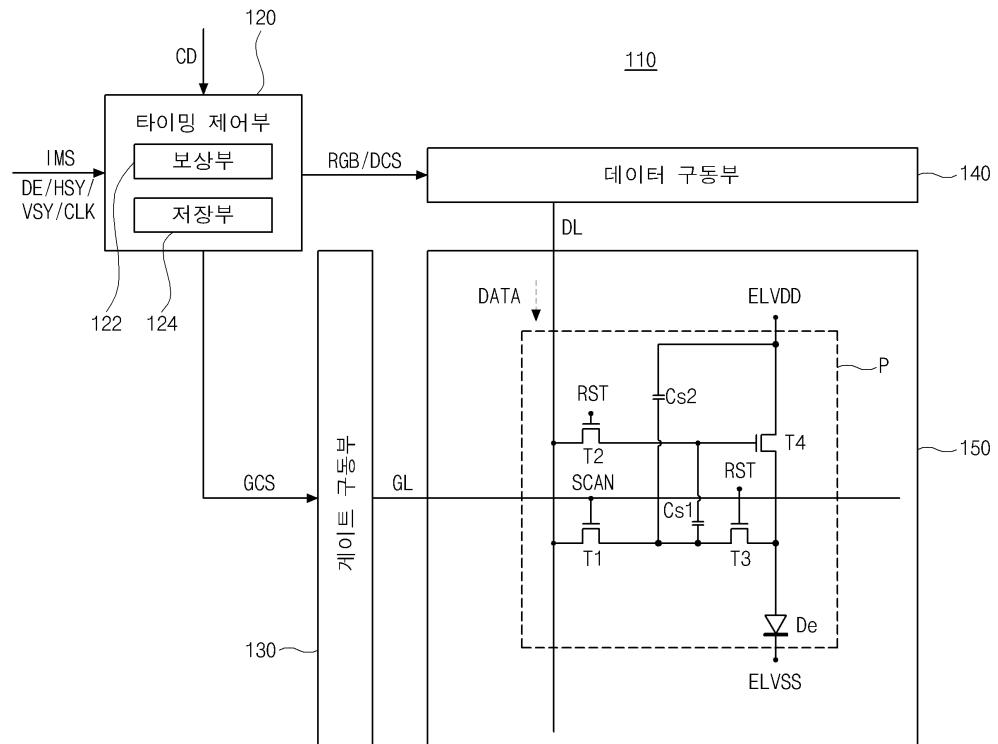
도면

도면1

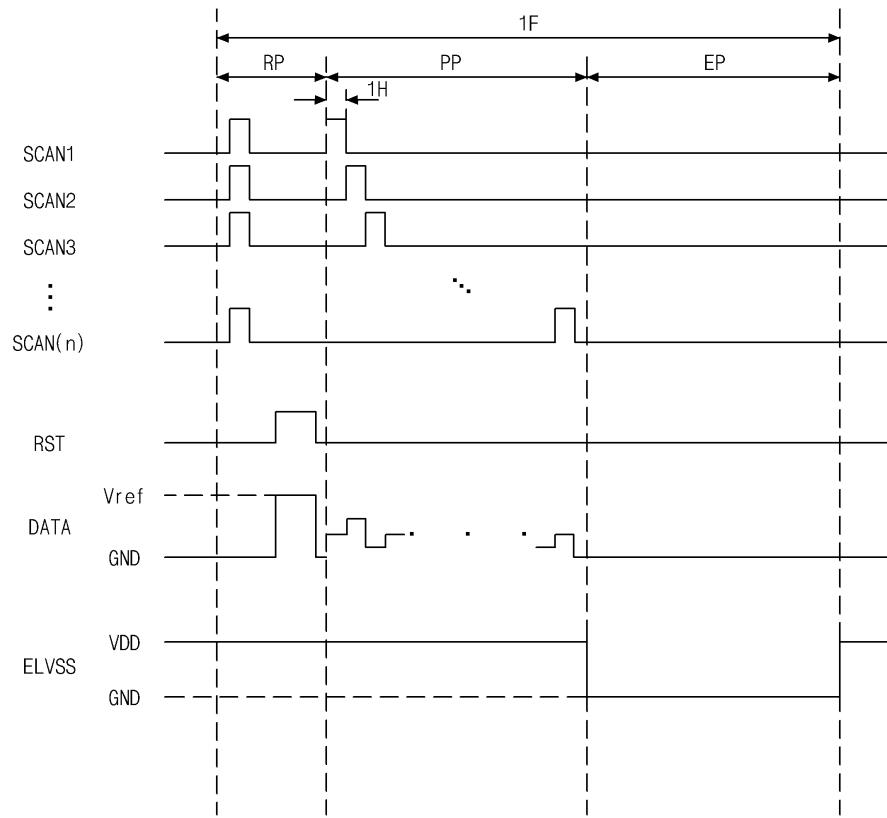
50



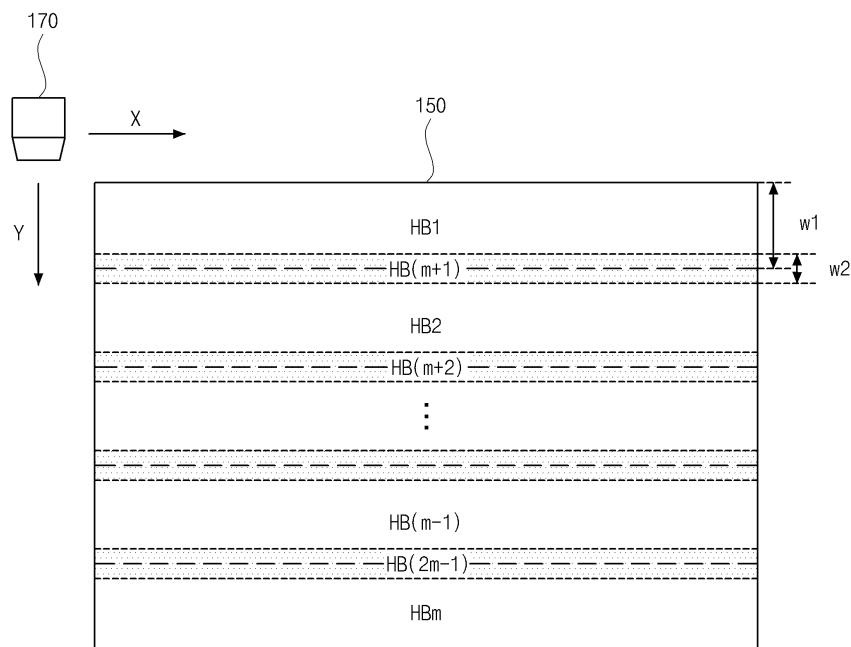
도면2



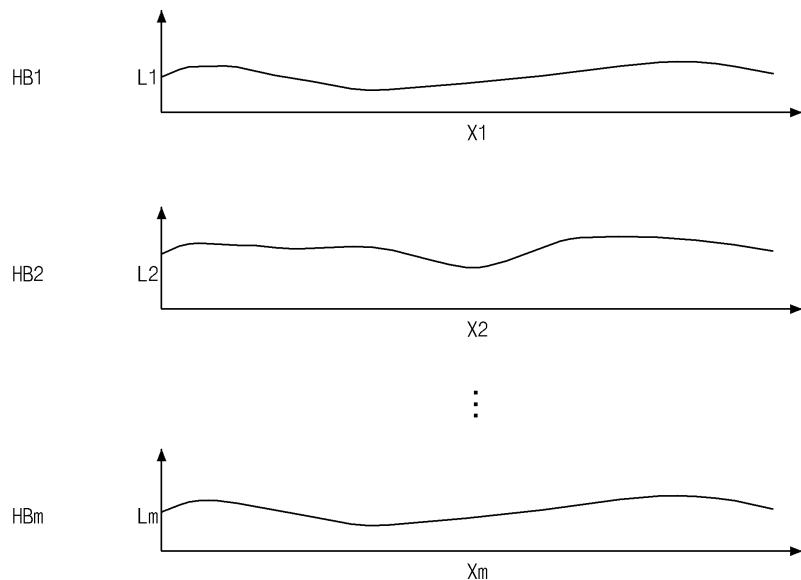
도면3



도면4

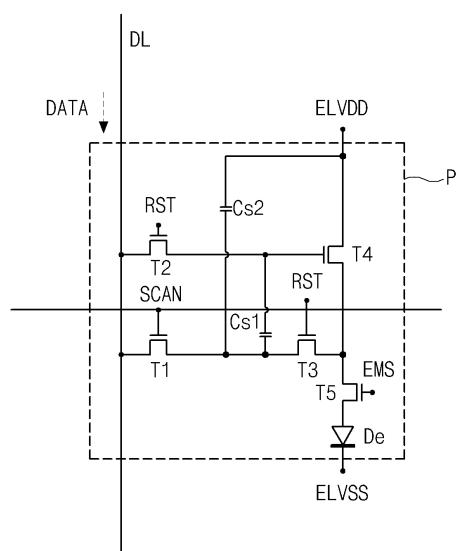


도면5

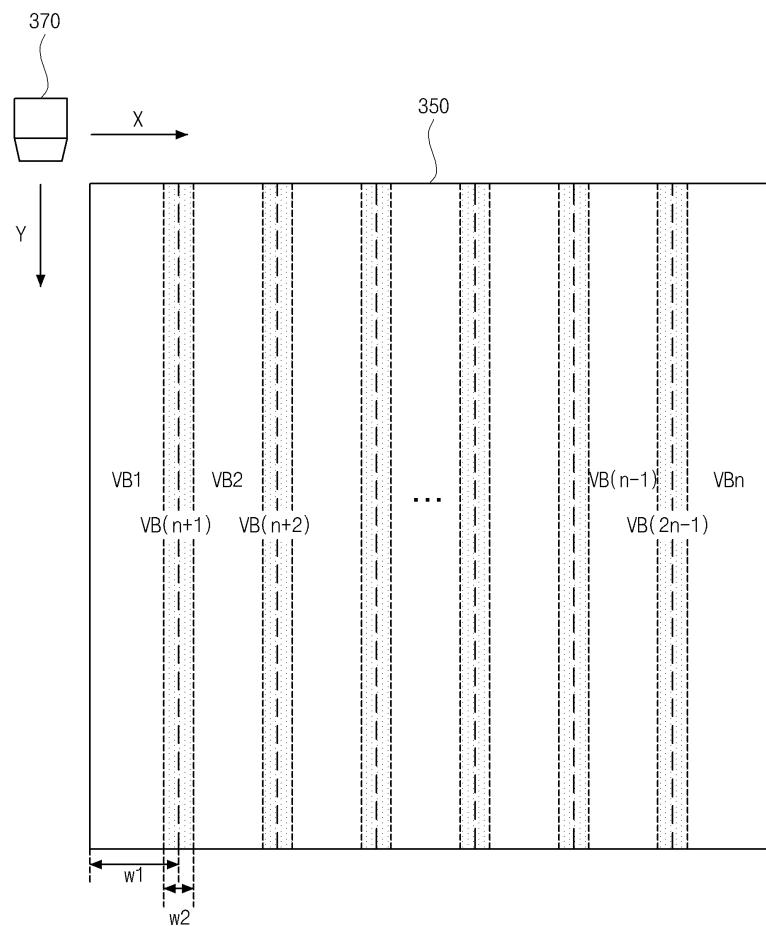


도면6

250



도면7



专利名称(译)	有机发光二极管显示装置及其制造方法		
公开(公告)号	KR1020160004039A	公开(公告)日	2016-01-12
申请号	KR1020140082354	申请日	2014-07-02
[标]申请(专利权)人(译)	宋鹤 Songhakseong LEE HEE CAHNG 李沧HUI 朴相铉 公园，桑 - 炫; MOON KOOK CHUL 铁路门 朴钟何 Jongho公园		
申请(专利权)人(译)	Songhakseong 昌熙李 公园，桑 - 炫; 铁路门 Jongho公园		
当前申请(专利权)人(译)	Songhakseong 昌熙李 公园，桑 - 炫; 铁路门 Jongho公园		
[标]发明人	SONG HAG SUNG 송학성 LEE CAHNG HEE 이창희 PARK SANG HYEON 박상현 MOON KOOK CHUL 문국철 PARK JONG HO 박종호		
发明人	송학성 이창희 박상현 문국철 박종호		
IPC分类号	H01L27/32		
CPC分类号	G09G3/3233 H01L27/3276		
外部链接	Espacenet		

摘要(译)

有机发光二极管显示装置技术领域本发明涉及有机发光二极管显示装置，更具体地，涉及补偿驱动薄膜晶体管和发光二极管的特性偏差的有机发光二极管显示装置及制造方法它们。本发明提供一种有机发光二极管显示装置，包括：显示面板，通过使用栅极信号和数据信号显示图像，该显示面板包括：栅极线和数据线，彼此交叉以限定多个像素区域;第一至第四薄膜晶体管，第一和第二存储

电容器，以及发光二极管，它们形成在多个像素区域的每一个中;门驱动单元它将门信号提供给显示板;数据驱动单元，将图像数据转换为数据信号并将数据信号提供给显示板;以及定时控制单元，产生图像数据，其中第一薄膜晶体管由栅极信号切换并传输数据信号在第三薄膜晶体管中，通过复位信号切换第二薄膜晶体管并将数据信号传输到第四薄膜晶体管，通过复位信号切换第三薄膜晶体管并存储第四薄的阈值电压第一存储电容器中的薄膜晶体管，第四薄膜晶体管由第一存储电容器的电压切换，并向发光电路提供驱动电流二极管。

