



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0119584
(43) 공개일자 2014년10월10일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01) H01L 51/50 (2006.01)
(21) 출원번호 10-2013-0035459
(22) 출원일자 2013년04월01일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성2로 95 (농서동)
(72) 발명자
강기녕
경기도 용인시 기흥구 삼성2로 95 (농서동)
김나영
경기도 용인시 기흥구 삼성2로 95 (농서동)
(뒷면에 계속)
(74) 대리인
리엔목특허법인

전체 청구항 수 : 총 20 항

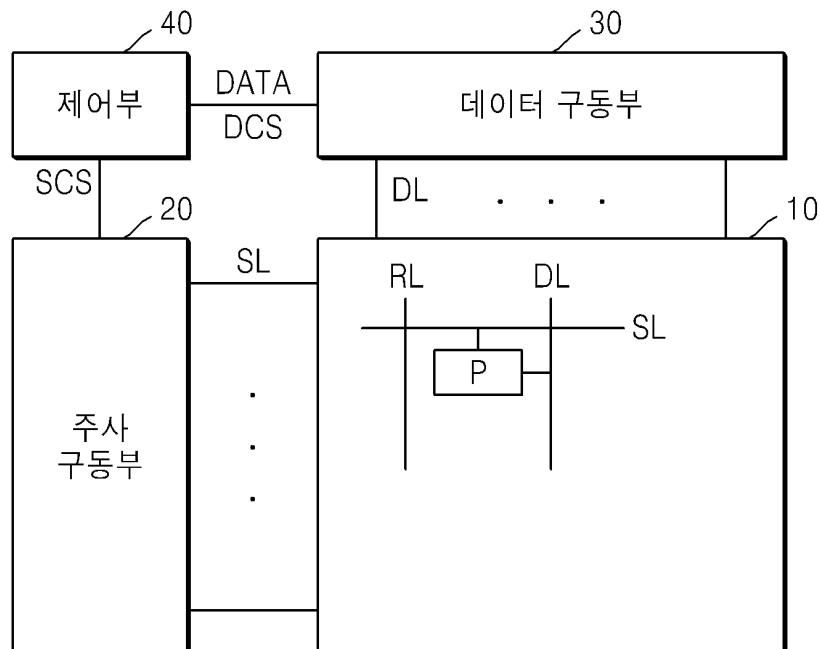
(54) 발명의 명칭 유기 발광 표시 장치, 유기 발광 표시 장치의 리페어 방법 및 유기 발광 표시 장치의 구동 방법

(57) 요약

본 발명은 유기 발광 표시 장치, 유기 발광 표시 장치의 리페어 방법 및 유기 발광 표시 장치의 구동 방법을 개시한다.

본 발명의 유기 발광 표시 장치는, 열 및 행 방향으로 배치되고, 발광 소자 및 상기 발광 소자와 연결된 제1 화소 회로를 구비하는 복수의 발광 화소; 각 열마다 적어도 하나 형성되고, 제2 화소 회로를 구비하는 더미 화소; 및 각 열마다 형성된 리페어선;을 포함하고, 상기 복수의 발광 화소 중 상기 리페어선에 연결된 발광 화소와 상기 리페어선에 연결된 더미 화소에 동일한 데이터 신호가 일정 시간 차이로 공급되고, 상기 복수의 발광 화소가 동시에 발광함을 특징으로 한다.

대표도 - 도1



(72) 발명자

조수범

경기도 용인시 기흥구 삼성2로 95 (농서동)

이재호

경기도 용인시 기흥구 삼성2로 95 (농서동)

허명구

경기도 용인시 기흥구 삼성2로 95 (농서동)

특허청구의 범위

청구항 1

열 및 행 방향으로 배치되고, 발광 소자 및 상기 발광 소자와 연결된 제1 화소 회로를 구비하는 복수의 발광 화소;

각 열마다 적어도 하나 형성되고, 제2 화소 회로를 구비하는 더미 화소; 및

각 열마다 형성된 리페어선;을 포함하고,

상기 복수의 발광 화소 중 상기 리페어선에 연결된 발광 화소와 상기 리페어선에 연결된 더미 화소에 동일한 데이터 신호가 일정 시간 차이로 공급되고, 상기 복수의 발광 화소가 동시에 발광하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 2

제1항에 있어서,

상기 더미 화소는 각 열의 최초 행 및 마지막 행 중 적어도 하나의 행에 형성된 것을 특징으로 하는 유기 발광 표시 장치.

청구항 3

제1항에 있어서,

상기 발광 화소는 표시부에 형성되고, 상기 더미 화소는 비표시부에 형성되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 4

제1항에 있어서,

상기 제1 화소 회로와 상기 제2 화소 회로는 동일한 것을 특징으로 하는 유기 발광 표시 장치.

청구항 5

제1항에 있어서,

상기 리페어선에 연결된 발광 화소는 발광 소자와 제1 화소 회로가 단선된 것을 특징으로 하는 유기 발광 표시 장치.

청구항 6

제5항에 있어서,

상기 발광 소자는 애노드 전극, 캐소드 전극 및 상기 애노드 전극과 캐소드 전극 사이의 발광층을 포함하고,

상기 리페어선에 연결된 발광 화소는 발광 소자의 애노드 전극과 연결된 제1 화소 회로의 배선이 단선된 것을 특징으로 하는 유기 발광 표시 장치.

청구항 7

제1항에 있어서,

상기 리페어선에 연결된 발광 화소는 발광 소자의 애노드 전극과 접촉하는 제1 도전부, 및 상기 제1 도전부와 상기 리페어선을 연결하는 제1 콘택 금속을 포함하고,

상기 리페어선에 연결된 더미 화소는 제2 화소 회로에서 연장된 제2 도전부, 및 상기 제2 도전부와 상기 리페어선을 연결하는 제2 콘택 금속을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 8

제7항에 있어서,

상기 제1 도전부와 상기 리페어선은 동일층에 형성된 것을 특징으로 하는 유기 발광 표시 장치.

청구항 9

제7항에 있어서,

상기 리페어선은 상기 제1 화소 회로 및 상기 제2 화소 회로를 구성하는 박막 트랜지스터의 소스 및 드레인 전극과 동일층에 동일 물질로 형성된 것을 특징으로 하는 유기 발광 표시 장치.

청구항 10

제7항에 있어서,

상기 리페어선은 상기 애노드 전극과 동일층에 동일 물질로 형성된 것을 특징으로 하는 유기 발광 표시 장치.

청구항 11

제1항에 있어서,

상기 리페어선에 연결된 발광 화소의 발광 소자를 구성하는 애노드 전극과 접촉하는 제1 도전부와 상기 리페어선 사이 및 상기 리페어선에 연결된 더미 화소의 제2 화소 회로와 연결된 제2 도전부와 상기 리페어선 사이에 적어도 한 층의 절연막이 형성되고,

상기 제1 도전부와 상기 리페어선 및 상기 제2 도전부와 상기 리페어선이 레이저 웰딩에 의해 전기적으로 연결된 것을 특징으로 하는 유기 발광 표시 장치.

청구항 12

제11항에 있어서,

상기 제1 도전부와 상기 제2 도전부는 상기 제1 화소 회로 및 상기 제2 화소 회로를 구성하는 박막 트랜지스터의 게이트 전극과 동일층에 동일 물질로 형성되고, 상기 리페어선은 상기 박막 트랜지스터의 소스 및 드레인 전극과 동일층에 동일 물질로 형성된 것을 특징으로 하는 유기 발광 표시 장치.

청구항 13

열 및 행 방향으로 배치되고, 발광 소자 및 상기 발광 소자와 연결된 제1 화소 회로를 구비하는 복수의 발광 화소, 각 열마다 적어도 하나 형성되고, 제2 화소 회로를 구비하는 더미 화소, 및 각 열마다 형성된 리페어선을 포함하는 유기 발광 표시 장치의 구동 방법에 있어서,

상기 복수의 발광 화소와 상기 더미 화소에 차례로 데이터 신호를 공급하되, 상기 복수의 발광 화소 중 리페어선에 연결된 발광 화소와 상기 리페어선에 연결된 더미 화소에는 동일한 데이터 신호가 공급되는 주사 단계; 및
상기 데이터 신호에 대응하는 구동 전류에 따라 상기 복수의 발광 화소의 발광 소자가 동시에 발광하는 발광 단계;를 포함하는 유기 발광 표시 장치의 구동 방법.

청구항 14

제13항에 있어서,

상기 더미 화소는 각 열의 최초 행 및 마지막 행 중 적어도 하나의 행에 형성된 것을 특징으로 하는 유기 발광 표시 장치의 구동 방법.

청구항 15

제13항에 있어서,

상기 주사 단계가 상기 발광 단계보다 시간적으로 선행하는 것을 특징으로 하는 유기 발광 표시 장치의 구동 방법.

청구항 16

제13항에 있어서,

상기 주사 단계 및 상기 발광 단계가 적어도 일부 시간적으로 중첩되는 것을 특징으로 하는 유기 발광 표시 장치의 구동 방법.

청구항 17

열 및 행 방향으로 배치되고, 발광 소자 및 상기 발광 소자와 연결된 제1 화소 회로를 구비하는 복수의 발광 화소, 각 열마다 적어도 하나 형성되고, 제2 화소 회로를 구비하는 더미 화소, 및 각 열마다 형성된 리페어선을 포함하고, 상기 복수의 발광 화소가 동시에 발광하는 유기 발광 표시 장치의 리페어 방법에 있어서,

상기 복수의 발광 화소 중 제1 불량 화소의 발광 소자와 제1 화소 회로를 단선하는 단계;

상기 제1 불량 화소와 동일 열에 배치된 리페어선과 상기 제1 불량 화소의 발광 소자를 연결하는 단계; 및

상기 제1 불량 화소에 공급되는 데이터 신호와 동일한 데이터 신호를 공급받고, 상기 공급받은 데이터 신호에 대응하는 구동 전류를 상기 리페어선을 통해 상기 제1 불량 화소의 발광 소자로 공급하여, 상기 제1 불량 화소가 상기 복수의 발광 화소와 동시에 발광하도록, 상기 제1 불량 화소와 동일 열에 배치된 제1 더미 화소의 제2 화소 회로를 상기 리페어선과 연결하는 단계;를 포함하는 것을 특징으로 하는 유기 발광 표시 장치의 리페어 방법.

청구항 18

제17항에 있어서,

상기 제1 불량 화소의 연결 단계는, 상기 제1 불량 화소의 발광 소자를 구성하는 애노드 전극과 연결된 제1 도전부와 상기 리페어선 상부에 상기 제1 도전부와 상기 리페어선을 연결하는 제1 컨택 금속을 형성하는 단계를 포함하고,

상기 제1 더미 화소의 연결 단계는, 상기 제1 더미 화소의 제2 화소 회로와 연결된 제2 도전부와 상기 리페어선 상부에 상기 제2 도전부와 상기 리페어선을 연결하는 제2 컨택 금속을 형성하는 단계를 포함하는 것을 특징으로 하는 유기 발광 표시 장치의 리페어 방법.

청구항 19

제17항에 있어서,

상기 제1 불량 화소의 연결 단계는, 상기 제1 불량 화소의 발광 소자를 구성하는 애노드 전극과 연결된 제1 도전부 및 상기 제1 도전부와 적어도 한 층의 절연막에 의해 절연된 상기 리페어선을 레이저 웰딩에 의해 전기적으로 연결하는 단계를 포함하고,

상기 제1 더미 화소의 연결 단계는, 상기 제1 더미 화소의 제2 화소 회로와 연결된 제2 도전부 및 상기 도전부와 적어도 한 층의 절연막에 의해 절연된 상기 리페어선을 레이저 웰딩에 의해 전기적으로 연결하는 단계를 포함하는 것을 특징으로 하는 유기 발광 표시 장치의 리페어 방법.

청구항 20

제17항에 있어서,

상기 제1 불량 화소와 동일 열에 배치된 제2 불량 화소의 발광 소자와 제1 화소 회로를 단선하는 단계;

상기 제1 불량 화소와 상기 제2 불량 화소 사이의 리페어선을 분리하는 단계; 및

상기 제2 불량 화소에 공급되는 데이터 신호와 동일한 데이터 신호를 공급받고, 상기 공급받은 데이터 신호에 대응하는 구동 전류를 상기 리페어선을 통해 상기 제2 불량 화소의 발광 소자로 공급하여, 상기 제2 불량 화소가 상기 복수의 발광 화소와 동시에 발광하도록, 상기 제1 불량 화소와 동일 열에 배치된 제2 더미 화소의 제2 화소 회로를 상기 리페어선의 분리에 의해 제1 불량 화소가 연결되지 않은 리페어선과 연결하는 단계;를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치의 리페어 방법.

명세서

기술분야

[0001] 본 발명은 유기 발광 표시 장치, 유기 발광 표시 장치의 리페어 방법 및 유기 발광 표시 장치의 구동 방법에 관한 것이다.

배경기술

[0002] 특정 화소에서 불량이 발생하는 경우, 특정 화소는 주사 신호 및 데이터 신호와 무관하게 항상 빛을 발생할 수 있다. 이와 같이 화소에서 항상 빛이 발생하는 화소는 관찰자에게 명점(또는 휘점)으로 인식되고, 이 명점은 시인성이 높아 관찰자에게 쉽게 관측된다. 따라서, 종래에는 시인성이 높은 명점화된 불량 화소를 암점화되도록 리페어함으로써 불량 화소에 대한 인식은 낮추도록 하였다.

발명의 내용

해결하려는 과제

[0003] 화소 내 회로가 복잡해짐에 따라 회로 불량에 따른 명점을 극복하기 어려운 문제가 있다. 본 발명은 패널 내에 리던던시 패턴을 각 열마다 형성하고, 리던던시 패턴을 이용하여 불량 화소를 정상 구동할 수 있는 표시 장치를 제공한다.

과제의 해결 수단

[0004] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 열 및 행 방향으로 배치되고, 발광 소자 및 상기 발광 소자와 연결된 제1 화소 회로를 구비하는 복수의 발광 화소; 각 열마다 적어도 하나 형성되고, 제2 화소 회로를 구비하는 더미 화소; 및 각 열마다 형성된 리페어선;을 포함하고, 상기 복수의 발광 화소 중 상기 리페어선에 연결된 발광 화소와 상기 리페어선에 연결된 더미 화소에 동일한 데이터 신호가 일정 시간 차이로 공급되고, 상기 복수의 발광 화소가 동시에 발광하는 것을 특징으로 한다.

[0005] 상기 더미 화소는 각 열의 최초 행 및 마지막 행 중 적어도 하나의 행에 형성될 수 있다.

[0006] 상기 발광 화소는 표시부에 형성되고, 상기 더미 화소는 비표시부에 형성될 수 있다.

[0007] 상기 제1 화소 회로와 상기 제2 화소 회로는 동일할 수 있다.

[0008] 상기 리페어선에 연결된 발광 화소는 발광 소자와 제1 화소 회로가 단선된 것을 특징으로 한다. 상기 발광 소자는 애노드 전극, 캐소드 전극 및 상기 애노드 전극과 캐소드 전극 사이의 발광층을 포함하고, 상기 리페어선에 연결된 발광 화소는 발광 소자의 애노드 전극과 연결된 제1 화소 회로의 배선이 단선된 것을 특징으로 한다.

[0009] 일 실시예로서, 상기 리페어선에 연결된 발광 화소는 발광 소자의 애노드 전극과 접촉하는 제1 도전부, 및 상기 제1 도전부와 상기 리페어선을 연결하는 제1 컨택 금속을 포함하고, 상기 리페어선에 연결된 더미 화소는 제2 화소 회로에서 연장된 제2 도전부, 및 상기 제2 도전부와 상기 리페어선을 연결하는 제2 컨택 금속을 포함할 수 있다.

[0010] 상기 제1 도전부와 상기 리페어선은 동일층에 형성될 수 있다. 그리고, 상기 리페어선은 상기 제1 화소 회로 및 상기 제2 화소 회로를 구성하는 박막 트랜지스터의 소스 및 드레인 전극과 동일층에 동일 물질로 형성될 수 있다. 또는 상기 리페어선은 상기 애노드 전극과 동일층에 동일 물질로 형성될 수 있다.

[0011] 다른 실시예로서, 상기 리페어선에 연결된 발광 화소의 발광 소자를 구성하는 애노드 전극과 접촉하는 제1 도전부와 상기 리페어선 사이 및 상기 리페어선에 연결된 더미 화소의 제2 화소 회로와 연결된 제2 도전부와 상기 리페어선 사이에 적어도 한 층의 절연막이 형성되고, 상기 제1 도전부와 상기 리페어선 및 상기 제2 도전부와 상기 리페어선이 레이저 웰딩에 의해 전기적으로 연결될 수 있다.

[0012] 상기 제1 도전부와 상기 제2 도전부는 상기 제1 화소 회로 및 상기 제2 화소 회로를 구성하는 박막 트랜지스터의 게이트 전극과 동일층에 동일 물질로 형성되고, 상기 리페어선은 상기 박막 트랜지스터의 소스 및 드레인 전극과 동일층에 동일 물질로 형성될 수 있다.

[0013] 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동 방법에 있어서, 상기 유기 발광 표시 장치는 열 및 행

방향으로 배치되고, 발광 소자 및 상기 발광 소자와 연결된 제1 화소 회로를 구비하는 복수의 발광 화소, 각 열마다 적어도 하나 형성되고, 제2 화소 회로를 구비하는 더미 화소, 및 각 열마다 형성된 리페어선을 포함하고, 상기 구동 방법은 상기 복수의 발광 화소와 상기 더미 화소에 차례로 데이터 신호를 공급하되, 상기 복수의 발광 화소 중 리페어선에 연결된 발광 화소와 상기 리페어선에 연결된 더미 화소에는 동일한 데이터 신호가 공급되는 주사 단계; 및 상기 데이터 신호에 대응하는 구동 전류에 따라 상기 복수의 발광 화소의 발광 소자가 동시에 발광하는 발광 단계;를 포함할 수 있다.

[0014] 상기 더미 화소는 각 열의 최초 행 및 마지막 행 중 적어도 하나의 행에 형성될 수 있다.

[0015] 상기 주사 단계가 상기 발광 단계보다 시간적으로 선행할 수 있다. 또는 상기 주사 단계 및 상기 발광 단계가 적어도 일부 시간적으로 중첩될 수 있다.

[0016] 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 리페어 방법에 있어서, 상기 유기 발광 표시 장치는 열 및 행 방향으로 배치되고, 발광 소자 및 상기 발광 소자와 연결된 제1 화소 회로를 구비하는 복수의 발광 화소, 각 열마다 적어도 하나 형성되고, 제2 화소 회로를 구비하는 더미 화소, 및 각 열마다 형성된 리페어선을 포함하고, 상기 리페어 방법은 상기 복수의 발광 화소 중 제1 불량 화소의 발광 소자와 제1 화소 회로를 단선하는 단계; 상기 제1 불량 화소와 동일 열에 배치된 리페어선과 상기 제1 불량 화소의 발광 소자를 연결하는 단계; 및 상기 제1 불량 화소에 공급되는 데이터 신호와 동일한 데이터 신호를 공급받고, 상기 공급받은 데이터 신호에 대응하는 구동 전류를 상기 리페어선을 통해 상기 제1 불량 화소의 발광 소자로 공급하여, 상기 제1 불량 화소가 상기 복수의 발광 화소와 동시에 발광하도록, 상기 제1 불량 화소와 동일 열에 배치된 제1 더미 화소의 제2 화소 회로를 상기 리페어선과 연결하는 단계;를 포함할 수 있다.

[0017] 일 실시예로서, 상기 제1 불량 화소의 연결 단계는, 상기 제1 불량 화소의 발광 소자를 구성하는 애노드 전극과 연결된 제1 도전부와 상기 리페어선 상부에 상기 제1 도전부와 상기 리페어선을 연결하는 제1 컨택 금속을 형성하는 단계를 포함하고, 상기 제1 더미 화소의 연결 단계는, 상기 제1 더미 화소의 제2 화소 회로와 연결된 제2 도전부와 상기 리페어선 상부에 상기 제2 도전부와 상기 리페어선을 연결하는 제2 컨택 금속을 형성하는 단계를 포함할 수 있다.

[0018] 다른 실시예로서, 상기 제1 불량 화소의 연결 단계는, 상기 제1 불량 화소의 발광 소자를 구성하는 애노드 전극과 연결된 제1 도전부 및 상기 제1 도전부와 적어도 한 층의 절연막에 의해 절연된 상기 리페어선을 레이저 웰딩에 의해 전기적으로 연결하는 단계를 포함하고, 상기 제1 더미 화소의 연결 단계는, 상기 제1 더미 화소의 제2 화소 회로와 연결된 제2 도전부 및 상기 도전부와 적어도 한 층의 절연막에 의해 절연된 상기 리페어선을 레이저 웰딩에 의해 전기적으로 연결하는 단계를 포함할 수 있다.

[0019] 다른 실시예로서, 상기 방법은, 상기 제1 불량 화소와 동일 열에 배치된 제2 불량 화소의 발광 소자와 제1 화소 회로를 단선하는 단계; 상기 제1 불량 화소와 상기 제2 불량 화소 사이의 리페어선을 분리하는 단계; 및 상기 제2 불량 화소에 공급되는 데이터 신호와 동일한 데이터 신호를 공급받고, 상기 공급받은 데이터 신호에 대응하는 구동 전류를 상기 리페어선을 통해 상기 제2 불량 화소의 발광 소자로 공급하여, 상기 제2 불량 화소가 상기 복수의 발광 화소와 동시에 발광하도록, 상기 제1 불량 화소와 동일 열에 배치된 제2 더미 화소의 제2 화소 회로를 상기 리페어선의 분리에 의해 제1 불량 화소가 연결되지 않은 리페어선과 연결하는 단계;를 더 포함할 수 있다.

발명의 효과

[0020] 본 발명은 동시 발광 구동하는 표시 장치의 불량 화소를 더미 화소를 이용하여 용이하게 리페어함으로써 명점을 암점으로 바꾸지 않고 정상 구동할 수 있다.

도면의 간단한 설명

[0021] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 개략적으로 도시한 블록도이다.

도 2 내지 도 4는 도 1에 도시된 표시 패널(10)의 일 예를 개략적으로 나타낸 도면이다.

도 5는 본 발명의 일 실시예에 따른 발광 화소를 개략적으로 나타낸다.

도 6은 본 발명의 일 실시예에 따른 더미 화소를 개략적으로 나타낸다.

도 7 및 도 8은 본 발명의 일 실시예에 따른 표시 장치의 구동을 설명하기 위한 도면이다.

도 9는 본 발명의 일 실시예에 따른 불량 화소 리페어 방법을 설명하기 위한 도면이다.

도 10은 도 9에 도시된 방법으로 화소 리페어된 표시 패널의 주사 구동부에서 공급되는 주사 신호 및 데이터 신호를 나타내는 파형도이다.

도 11은 본 발명의 다른 실시예에 따른 불량 화소 리페어 방법을 설명하기 위한 도면이다.

도 12는 도 11에 도시된 방법으로 화소 리페어된 표시 패널의 주사 구동부에서 공급되는 주사 신호 및 데이터 신호를 나타내는 파형도이다.

도 13은 본 발명의 다른 실시예에 따른 불량 화소 리페어 방법을 설명하기 위한 도면이다.

도 14는 도 13에 도시된 방법으로 화소 리페어된 표시 패널의 주사 구동부에서 공급되는 주사 신호 및 데이터 신호를 나타내는 파형도이다.

도 15는 본 발명의 일 실시예에 따른 발광 화소의 회로도이다.

도 16은 도 15의 발광 화소의 구동을 설명하기 위한 타이밍도이다.

도 17은 본 발명의 다른 실시예에 따른 발광 화소의 회로도이다.

도 18은 도 17의 발광 화소의 구동을 설명하기 위한 타이밍도이다.

도 19는 본 발명의 다른 실시예에 따른 발광 화소의 회로도이다.

도 20은 도 19의 발광 화소의 구동을 설명하기 위한 타이밍도이다.

도 21 및 도 22는 본 발명의 일 실시예에 따른 배면 발광 표시 장치에서 발광 화소의 리페어를 설명하는 단면도이다.

도 23은 본 발명의 일 실시예에 따른 배면 발광 표시 장치에서 더미 화소의 연결을 설명하는 단면도이다.

도 24는 본 발명의 일 실시예에 따른 전면 발광 표시 장치에서 발광 화소의 리페어를 설명하는 단면도이다.

도 25는 본 발명의 일 실시예에 따른 전면 발광 표시 장치에서 더미 화소의 연결을 설명하는 단면도이다.

도 26은 본 발명의 다른 실시예에 따른 배면 발광 표시 장치에서 발광 화소의 리페어를 설명하는 단면도이다.

도 27은 본 발명의 다른 실시예에 따른 배면 발광 표시 장치에서 더미 화소의 연결을 설명하는 단면도이다.

도 28은 본 발명의 다른 실시예에 따른 표시 패널을 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0022] 이하 본 발명의 바람직한 실시예가 첨부된 도면들을 참조하여 설명될 것이다. 도면상의 동일한 부호는 동일한 요소를 지칭한다. 하기에서 본 발명을 설명함에 있어, 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다.

[0023] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

[0024] 또한, 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다. 또한, 명세서 전체에서, "~상에" 라 함은 대상 부분의 위 또는 아래에 위치함을 의미하는 것이며, 반드시 중력 방향을 기준으로 상 측에 위치하는 것을 의미하는 것은 아니다.

[0025] 제1, 제2 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 상기 구성 요소들이 이러한 용어들에 의해 한정되는 것은 아니다. 상기 용어들은 하나의 구성 요소를 다른 구성 요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위로부터 이탈되지 않은 채 제1 구성 요소는 제2 구성 요소로 명명될 수 있고, 유사하게 제2 구성 요소도 제1 구성 요소로 명명될 수 있다.

[0026] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 개략적으로 도시한 블록도이다.

[0027] 도 1을 참조하면, 본 발명의 실시예에 의한 표시 장치(100)는 복수의 화소를 포함하는 표시 패널(10), 주사 구

동부(20), 데이터 구동부(30), 및 제어부(40)를 포함한다. 주사 구동부(20), 데이터 구동부(30), 및 제어부(40)는 각각 별개의 반도체 칩에 형성될 수도 있고, 하나의 반도체 칩에 집적될 수도 있다. 또한, 주사 구동부(20)는 표시 패널(10)과 동일한 기판 상에 형성될 수도 있다.

- [0028] 표시 패널(10)에는 가로방향으로 복수의 주사선(SL)이 형성되어 있고, 세로방향으로 주사선(SL)과 수직으로 교차하는 복수의 데이터선(DL)이 형성되어 있다. 또한, 표시 패널(10)에는 데이터선(DL)과 거의 평행하게 일정거리 이격되고 주사선(SL)과 수직으로 교차하는 복수의 리페어선(RL)이 형성되어 있다. 복수의 주사선(SL), 복수의 데이터선(DL), 및 복수의 리페어선(RL)의 교차부에는 대략 행렬 형태로 배열된 복수의 화소(P)가 형성된다.
- [0029] 도 1에서는 화소(P)에 대해 우측에 데이터선(DL), 좌측에 리페어선(RL)이 배치되어 있으나, 본 발명은 이에 한정되지 않고, 데이터선(DL)과 리페어선(RL)의 위치는 서로 바뀔 수 있다. 또한, 리페어선(RL)은 화소 설계에 따라 주사선(SL)과 평행하게 형성될 수도 있고, 각 화소 열마다 하나 이상 형성될 수 있다. 도시되지 않았으나, 표시 패널(10)에는 발광 제어 신호를 공급하는 복수의 발광 제어선, 초기화 전압을 공급하는 초기화 전압선, 전원전압을 공급하는 구동 전압선 등이 추가로 형성될 수 있다.
- [0030] 주사 구동부(20)는 복수의 주사선(SL)을 통하여 표시 패널(10)에 주사 신호를 생성하여 순차적으로 공급할 수 있다.
- [0031] 데이터 구동부(30)는 복수의 데이터선(DL)을 통하여 표시 패널(10)에 데이터 신호를 순차적으로 공급할 수 있다. 데이터 구동부(30)는 제어부(40)로부터 입력되는 계조를 가지는 입력 영상 데이터(DATA)를 전압 또는 전류 형태의 데이터 신호로 변환한다.
- [0032] 제어부(40)는 주사 제어 신호(SCS)와 데이터 제어 신호(DCS)를 생성하여 주사 구동부(20)와 데이터 구동부(30)로 각각 전달한다. 이에 따라 주사 구동부(20)는 주사선에 대하여 차례로 주사 신호를 인가하고, 데이터 구동부(30)는 각 화소(P)에 데이터 신호를 인가한다. 또한, 제1전원전압(ELVDD), 제2전원전압(ELVSS), 발광 제어 신호(EM), 초기화 전압(Vint) 등이 제어부(40)의 제어하에 각 화소(P)에 인가될 수 있다.
- [0033] 도 2 내지 도 4는 도 1에 도시된 표시 패널(10)의 일 예를 개략적으로 나타낸 도면이다.
- [0034] 도 2 내지 도 4를 함께 참조하면, 표시 패널(10a, 10b, 10c)에는 복수의 주사선(SL), 복수의 데이터선(DL), 및 복수의 리페어선(RL)의 교차부에 대략 행렬 형태로 배열된 복수의 화소(P)가 형성된다. 화소(P)는 표시 영역(AA)에 형성된 발광 화소(EP)와 비표시 영역(NA)에 형성된 더미 화소(DP)를 포함한다. 비표시 영역(NA)은 표시 영역(AA)의 상하부 중 적어도 하나의 영역에 형성될 수 있다. 이에 따라 더미 화소(DP)는 화소 열의 상하부 중 적어도 하나의 영역에 화소 열마다 하나 이상 형성될 수 있다.
- [0035] 도 2를 참조하면, 표시 패널(10a)은 표시 영역(AA)과 표시 영역(AA) 하부의 비표시 영역(NA)을 포함한다. 복수의 주사선(SL₁ 내지 SL_{n+1}) 중 첫번째 내지 n번째 주사선(SL₁ 내지 SL_n)은 표시 영역(AA)에 형성되고, 마지막 n+1 번째 주사선(SL_{n+1})은 비표시 영역(NA)에 형성된다. 그리고, 복수의 데이터선(DL₁ 내지 DL_m)과 복수의 리페어선(RL₁ 내지 RL_m)은 표시 영역(AA)과 비표시 영역(NA)에 화소 열마다 형성된다. 표시 영역(AA)에는 첫번째 내지 n번째 주사선(SL₁ 내지 SL_n)과 복수의 데이터선(DL₁ 내지 DL_m)에 각각 연결된 복수의 발광 화소(EP)가 형성되고, 비표시 영역(NA)에는 마지막 n+1 번째 주사선(SL_{n+1})과 복수의 데이터선(DL₁ 내지 DL_m)에 각각 연결된 복수의 더미 화소(DP)가 형성된다.
- [0036] 도 3을 참조하면, 표시 패널(10b)은 표시 영역(AA)과 표시 영역(AA) 상부의 비표시 영역(NA)을 포함한다. 복수의 주사선(SL₀ 내지 SL_n) 중 두번째 주사선 내지 n번째 주사선(SL₁ 내지 SL_n)은 표시 영역(AA)에 형성되고, 첫번째 주사선(SL₀)은 비표시 영역(NA)에 형성된다. 그리고, 복수의 데이터선(DL₁ 내지 DL_m)과 복수의 리페어선(RL₁ 내지 RL_m)은 표시 영역(AA)과 비표시 영역(NA)에 화소 열마다 형성된다. 표시 영역(AA)에는 두번째 주사선 내지 n번째 주사선(SL₁ 내지 SL_n)과 복수의 데이터선(DL₁ 내지 DL_m)에 각각 연결된 복수의 발광 화소(EP)가 형성되고, 비표시 영역(NA)에는 첫번째 주사선(SL₀)과 복수의 데이터선(DL₁ 내지 DL_m)에 각각 연결된 복수의 더미 화소(DP)가 형성된다.
- [0037] 도 4를 참조하면, 표시 패널(10c)은 표시 영역(AA)과 표시 영역(AA) 상하부의 비표시 영역(NA)을 포함한다. 복수의 주사선(SL₀ 내지 SL_{n+1}) 중 두번째 주사선 내지 n번째 주사선(SL₁ 내지 SL_n)은 표시 영역(AA)에 형성되고, 첫번째 주사선(SL₀)과 마지막 주사선(SL_{n+1})은 비표시 영역(NA)에 형성된다. 그리고, 복수의 데이터선(DL₁ 내지 DL_m)과 복수의 리페어선(RL₁ 내지 RL_m)은 표시 영역(AA)과 비표시 영역(NA)에 화소 열마다 형성된다. 표시 영역(AA)에는 두번째 주사선 내지 n번째 주사선(SL₁ 내지 SL_n)과 복수의 데이터선(DL₁ 내지 DL_m)에 각각 연결된 복수의 발광 화소(EP)가 형성되고, 비표시 영역(NA)에는 첫번째 주사선(SL₀)과 마지막 n+1 번째 주사선(SL_{n+1})

및 복수의 데이터선(DL1 내지 DLm)에 각각 연결된 복수의 더미 화소(DP)가 형성된다.

- [0038] 도 5는 본 발명의 일 실시예에 따른 발광 화소를 개략적으로 나타낸다.
- [0039] 도 5를 참조하면, $i(i=1, \dots, n, n$ 은 자연수)번째 주사선(SLi)과 $j(j=1, \dots, m, m$ 은 자연수)번째 데이터선(DLj)에 연결된 발광 화소(EPij)는 화소 회로(PC)와 화소 회로(PC)로부터 구동 전류를 전달받아 발광하는 발광 소자(E)를 포함한다. 화소 회로(PC)는 적어도 하나의 박막 트랜지스터 및 적어도 하나의 커패시터를 포함할 수 있다. 발광 소자(E)는 애노드 전극, 캐소드 전극, 애노드 전극과 캐소드 전극 사이의 발광층을 포함하는 유기 발광 소자(OLED)일 수 있다.
- [0040] 도 6은 본 발명의 일 실시예에 따른 더미 화소를 개략적으로 나타낸다.
- [0041] 도 6을 참조하면, $k(k=0$ 또는 $n+1, n$ 은 자연수)번째 주사선(SLk)과 $j(j=1, \dots, m, m$ 은 자연수)번째 데이터선(DLj)에 연결된 더미 화소(DPkj)는 화소 회로(PC)만을 구비하고 발광 소자(E)는 구비하지 않는다. 더미 화소(DPkj)의 화소 회로(PC)는 발광 화소(EPij)의 화소 회로(PC)와 동일하다.
- [0042] 도 7 및 도 8은 본 발명의 일 실시예에 따른 표시 장치의 구동을 설명하기 위한 도면이다.
- [0043] 도 7을 참조하면, 본 발명의 표시 장치(100)는 1 프레임 동안 주사 구간(1) 및 발광 구간(2)으로 구동한다. 주사 구간(1)에서는 첫번째 주사선 내지 마지막 주사선으로 주사 신호가 순차적으로 공급되며 각 발광 화소(EP)의 커패시터에 데이터 신호에 대응하는 전압이 충전된다. 발광 구간(2)에서는 모든 발광 화소(EP)의 유기 발광 소자(OLED)가 충전된 전압에 대응하는 전류를 공급받고, 공급된 전류에 대응하는 휘도로 동시에 발광한다.
- [0044] 발광 화소(EP) 중 불량 화소가 발생하여 동일 열의 더미 화소(DP)가 이용되는 경우, 주사 구간(1)에서는 더미 화소(DP)가 연결된 주사선을 포함한 각 주사선으로 주사 신호와 데이터 신호가 순차적으로 공급된다. 이때 불량 화소에 공급되는 데이터 신호와 동일한 데이터 신호가 더미 화소(DP)에 공급된다. 그리고, 발광 구간(2)에서는 불량 화소를 포함하는 모든 발광 화소(EP)의 유기 발광 소자(OLED)가 충전된 전압에 대응하는 전류를 각각 공급받고, 공급된 전류에 대응하는 휘도로 동시에 발광한다. 이때 불량 화소의 유기 발광 소자(OLED)는 더미 화소(DP)로부터 전류를 공급받고, 공급된 전류에 대응하는 휘도로 발광한다.
- [0045] 주사 구간(1)은 발광 구간(2)에 앞서 수행된다. 주사 구간(1)에서 각 발광 화소(EP)와 더미 화소(DP)에 N 프레임의 데이터 신호에 대응하는 전압이 충전되고, 발광 구간(2)에서 모든 발광 화소(EP)의 유기 발광 소자(OLED)가 N 프레임의 데이터 신호에 대응하는 전류에 따라 발광할 수 있다.
- [0046] 도 8을 참조하면, 본 발명의 표시 장치(100)는 1 프레임 동안 주사 구간과 발광 구간이 함께 구현되는 주사 및 발광 구간(3)으로 구동한다. 주사 및 발광 구간(3)에서는 첫번째 주사선 내지 마지막 주사선으로 주사 신호가 순차적으로 공급되며 각 발광 화소(EP)의 커패시터에 N 프레임의 데이터 신호에 대응하는 전압이 충전된다. 동시에, 주사 및 발광 구간(3)에서는 모든 발광 화소(EP)의 유기 발광 소자(OLED)가 N-1 프레임의 데이터 신호에 대응하여 충전된 전압에 대응하는 전류를 공급받고, 공급된 전류에 대응하는 휘도로 동시에 발광한다. 주사 및 발광 구간(3)에서 발광 구간은 주사 구간과 동일하거나, 주사 구간과 동시에 시작하고 주사 구간보다 짧게 설정될 수 있다.
- [0047] 발광 화소(EP) 중 불량 화소가 발생하여 동일 열의 더미 화소(DP)가 이용되는 경우, 주사 및 발광 구간(3)에서는 더미 화소(DP)가 연결된 주사선을 포함한 각 주사선으로 주사 신호와 N 프레임의 데이터 신호가 순차적으로 공급된다. 이때 불량 화소에 공급되는 데이터 신호와 동일한 데이터 신호가 더미 화소(DP)에 공급된다. 동시에, 주사 및 발광 구간(3)에서는 불량 화소를 포함하는 모든 발광 화소(EP)의 유기 발광 소자(OLED)가 N-1 프레임의 데이터 신호에 대응하여 충전된 전압에 대응하는 전류를 공급받고, 공급된 전류에 대응하는 휘도로 동시에 발광한다. 이때 불량 화소의 유기 발광 소자(OLED)는 더미 화소(DP)로부터 전류를 공급받고, 공급된 전류에 대응하는 휘도로 발광한다.
- [0048] 도 7 및 도 8에서는 1 프레임 동안 주사 구간 및 발광 구간만을 도시하고 있으나, 초기화 구간, 문턱 전압 보상을 위한 보상 구간, 발광 오프 구간 등이 1 프레임 동안 추가 수행될 수 있다.
- [0049] 도 9는 본 발명의 일 실시예에 따른 불량 화소 리페어 방법을 설명하기 위한 도면이다. 도 9에 도시된 실시예는 도 2에 도시된 표시 패널(10a)과 같이 더미 화소(DPn+1)가 복수의 주사선(SL1 내지 SLn+1) 중에서 마지막 주사선(SLn+1)에 연결된 경우이다. 도 9에서는 편의상 j열만을 도시하였으며, 발광 소자(E)로서 유기 발광 소자(OLED)가 도시되었다.

- [0050] 도 9를 참조하면, i 번째 주사선에 연결된 발광 화소(EP_i)의 화소 회로(PC_i)가 불량인 경우, 화소 회로(PC_i)와 연결된 유기 발광 소자(OLED)를 화소 회로(PC_i)와 단절시킨다. 이를 위해 화소 회로(PC_i)와 유기 발광 소자(OLED)를 연결하는 절단부(130)에 레이저빔을 조사하여 절단(cut)함으로써 화소 회로(PC_i)와 유기 발광 소자(OLED)를 전기적으로 분리시킨다. 예를 들어, 불량 발광 화소(EP_i)의 유기 발광 소자(OLED)의 애노드 전극과 화소 회로(PC_i)를 절단하여 분리시킬 수 있다.
- [0051] 이어서, 제1 리페어부(140a)에서 불량 발광 화소(EP_i)의 유기 발광 소자(OLED)를 리페어션(RL j)과 연결하고, 제2 리페어부(140b)에서 더미 화소(DP $n+1$)의 화소 회로(PC $n+1$)를 리페어션(RL j)과 연결한다. 예를 들어, 불량 발광 화소(EP_i)의 유기 발광 소자(OLED)의 애노드 전극과 리페어션(RL j)을 연결하고, 더미 화소(DP $n+1$)의 화소 회로(PC $n+1$) 내 박막 트랜지스터(TFT)의 일 전극과 리페어션(RL j)을 연결할 수 있다. 이에 따라 불량 발광 화소(EP_i)의 유기 발광 소자(OLED)는 자신의 화소 회로(PC_i)와 단선되고, 리페어션(RL j)을 통해 더미 화소(DP $n+1$)의 화소 회로(PC $n+1$)와 전기적으로 연결된다.
- [0052] 도 10은 도 9에 도시된 방법으로 화소 리페어된 표시 패널의 주사 구동부에서 공급되는 주사 신호 및 데이터 신호를 나타내는 파형도이다.
- [0053] 도 10을 참조하면, 주사 구간에서 첫번째 주사선 내지 마지막 주사선(SL1 내지 SL $n+1$)으로 주사 신호(S1 내지 S $n+1$)가 순차적으로 인가된다. 주사 신호(S1 내지 S $n+1$)에 동기되어 데이터 신호(D1 내지 D n)가 데이터선(DL j)으로 순차적으로 인가된다. 이때 불량 발광 화소(EP_i)에 인가된 데이터 신호(D i)와 동일한 데이터 신호(D i)가 더미 화소(DP $n+1$)에 다시 인가된다. 이에 따라, 불량 발광 화소(EP_i)의 유기 발광 소자(OLED)는 더미 화소(DP $n+1$)의 화소 회로(PC $n+1$)와 리페어션(RL j)을 통해 데이터 신호(D i)에 대응하는 전류를 공급받을 수 있다. 이에 따라 발광 구간에서 불량 발광 화소(EP_i)를 포함한 모든 발광 화소가 동시 발광할 수 있어 명점 또는 암점 발생을 억제할 수 있다.
- [0054] 도 11은 본 발명의 다른 실시예에 따른 불량 화소 리페어 방법을 설명하기 위한 도면이다. 도 11에 도시된 실시예는 도 3에 도시된 표시 패널(10b)과 같이 더미 화소(DP0)가 복수의 주사선(SL0 내지 SL n) 중에서 첫번째 주사선(SL0)에 연결된 경우이다. 도 11에서는 편의상 j 열만을 도시하였으며, 발광 소자(E)로서 유기 발광 소자(OLED)가 도시되었다.
- [0055] 도 11을 참조하면, i 번째 주사선에 연결된 발광 화소(EP_i)의 화소 회로(PC_i)가 불량인 경우, 화소 회로(PC_i)와 연결된 유기 발광 소자(OLED)를 화소 회로(PC_i)와 단절시킨다. 이를 위해 화소 회로(PC_i)와 유기 발광 소자(OLED)를 연결하는 절단부(130)에 레이저빔을 조사하여 절단(cut)함으로써 화소 회로(PC_i)와 유기 발광 소자(OLED)를 전기적으로 분리시킨다. 예를 들어, 불량 발광 화소(EP_i)의 유기 발광 소자(OLED)의 애노드 전극과 화소 회로(PC_i)를 절단하여 분리시킬 수 있다.
- [0056] 이어서, 제1 리페어부(140a)에서 불량 발광 화소(EP_i)의 유기 발광 소자(OLED)를 리페어션(RL j)과 연결하고, 제2 리페어부(140b)에서 더미 화소(DP0)의 화소 회로(PC0)를 리페어션(RL j)과 연결한다. 예를 들어, 불량 발광 화소(EP_i)의 유기 발광 소자(OLED)의 애노드 전극과 리페어션(RL j)을 연결하고, 더미 화소(DP0)의 화소 회로(PC0) 내 박막 트랜지스터(TFT)의 일 전극과 리페어션(RL j)을 연결할 수 있다. 이에 따라 불량 발광 화소(EP_i)의 유기 발광 소자(OLED)는 자신의 화소 회로(PC_i)와 단선되고, 리페어션(RL j)을 통해 더미 화소(DP0)의 화소 회로(PC0)와 전기적으로 연결된다.
- [0057] 도 12는 도 11에 도시된 방법으로 화소 리페어된 표시 패널의 주사 구동부에서 공급되는 주사 신호 및 데이터 신호를 나타내는 파형도이다.
- [0058] 도 12를 참조하면, 주사 구간에서 첫번째 주사선 내지 마지막 주사선(SL0 내지 SL n)으로 주사 신호(S0 내지 S n)가 순차적으로 인가된다. 주사 신호(S0 내지 S n)에 동기되어 데이터 신호(D1 내지 D n)가 데이터선(DL j)으로 순차적으로 인가된다. 이때 불량 발광 화소(EP_i)에 인가된 데이터 신호(D i)와 동일한 데이터 신호(D i)가 더미 화소(DP0)에 먼저 인가된다. 이에 따라, 불량 발광 화소(EP_i)의 유기 발광 소자(OLED)는 더미 화소(DP0)의 화소 회로(PC0)와 리페어션(RL j)을 통해 데이터 신호(D i)에 대응하는 전류를 공급받을 수 있다. 이에 따라 발광 구간에서 불량 발광 화소(EP_i)를 포함한 모든 발광 화소가 동시 발광할 수 있어 명점 또는 암점 발생을 억제할 수 있다.
- [0059] 도 13은 본 발명의 다른 실시예에 따른 불량 화소 리페어 방법을 설명하기 위한 도면이다. 도 13에 도시된 실시예는 도 4에 도시된 표시 패널(10c)과 같이 더미 화소(DP0, DP $n+1$)가 복수의 주사선(SL0 내지 SL $n+1$) 중에서 첫번째 주사선(SL0)과 마지막 주사선(SL $n+1$)에 각각 연결된 경우이다. 도 13에서는 편의상 j 열만을 도시하였으며,

발광 소자(E)로서 유기 발광 소자(OLED)가 도시되었다.

- [0060] 도 13을 참조하면, i 번째 주사선에 연결된 발광 화소(E_{Pi})의 화소 회로(PC_i)와 p 번째 주사선에 연결된 발광 화소(E_{Pp})의 화소 회로(PC_p)가 불량인 경우, 화소 회로(PC_i, PC_p)와 연결된 유기 발광 소자(OLED)를 화소 회로(PC_i, PC_p)와 각각 단절시킨다. 이를 위해 화소 회로(PC_i, PC_p)와 유기 발광 소자(OLED)를 연결하는 절단부(130) 각각에 레이저빔을 조사하여 절단(cut)함으로써 화소 회로(PC_i, PC_p)와 유기 발광 소자(OLED)를 각각 전기적으로 분리시킨다. 예를 들어, 불량 발광 화소(E_{Pi}, E_{Pp})의 유기 발광 소자(OLED)의 애노드 전극과 화소 회로(PC_i, PC_p)를 절단하여 분리시킬 수 있다. 또한 리페어선(RL_j)의 분리부(150)에 레이저빔을 조사하여 절단(cut)함으로써 리페어선(RL_j)을 상부 리페어선과 하부 리페어선으로 분리한다. 이에 따라, 두 개의 더미 화소(DP₀, DP_{n+1})의 화소 회로(PC₀, PC_{n+1})가 서로 분리된다.
- [0061] 이어서, 제1 리페어부(140a)에서 불량 발광 화소(E_{Pi}, E_{Pp})의 유기 발광 소자(OLED)를 각각 상부 및 하부 리페어선(RL_j)과 연결하고, 제2 리페어부(140b)에서 더미 화소(DP₀, DP_{n+1})의 화소 회로(PC₀, PC_{n+1})를 각각 리페어선(RL_j)과 연결한다. 예를 들어, 불량 발광 화소(E_{Pi}, E_{Pp})의 유기 발광 소자(OLED)의 애노드 전극과 리페어선(RL_j)을 연결하고, 더미 화소(DP₀, DP_{n+1})의 화소 회로(PC₀, PC_{n+1}) 내 박막 트랜지스터(TFT)의 일 전극과 리페어선(RL_j)을 연결할 수 있다. 이에 따라 불량 발광 화소(E_{Pi}, E_{Pp})의 유기 발광 소자(OLED)는 자신의 화소 회로(PC_i, PC_p)와 단선되고, 리페어선(RL_j)을 통해 각각 더미 화소(DP₀, DP_{n+1})의 화소 회로(PC₀, PC_{n+1})와 전기적으로 연결된다.
- [0062] 도 14는 도 13에 도시된 방법으로 화소 리페어된 표시 패널의 주사 구동부에서 공급되는 주사 신호 및 데이터 신호를 나타내는 파형도이다.
- [0063] 도 14를 참조하면, 주사 구간에서 첫번째 주사선 내지 마지막 주사선(SL₀ 내지 SL_{n+1})으로 주사 신호(S₀ 내지 S_{n+1})가 순차적으로 인가된다. 주사 신호(S₀ 내지 S_{n+1})에 동기되어 데이터 신호(D₁ 내지 D_n)가 데이터선(DL_j)으로 순차적으로 인가된다. 이때 불량 발광 화소(E_{Pi})에 인가될 데이터 신호(D_i)와 동일한 데이터 신호(D_i)가 더미 화소(DP₀)에 먼저 인가되고, 불량 발광 화소(E_{Pp})에 인가된 데이터 신호(D_p)와 동일한 데이터 신호(D_p)가 더미 화소(DP_{n+1})에 다시 인가된다. 이에 따라, 불량 발광 화소(E_{Pi})의 유기 발광 소자(OLED)는 더미 화소(DP₀)의 화소 회로(PC₀)와 리페어선(RL_j)을 통해 데이터 신호(D_i)에 대응하는 전류를 공급받고, 불량 발광 화소(E_{Pp})의 유기 발광 소자(OLED)는 더미 화소(DP_{n+1})의 화소 회로(PC_{n+1})와 리페어선(RL_j)을 통해 데이터 신호(D_p)에 대응하는 전류를 공급받을 수 있다. 이에 따라 발광 구간에서 불량 발광 화소(E_{Pi}, E_{Pp})를 포함한 모든 발광 화소가 동시 발광할 수 있어 명점 또는 암점 발생을 억제할 수 있다.
- [0064] 도 15는 본 발명의 일 실시예에 따른 발광 화소의 회로도이고, 도 16은 도 15의 발광 화소의 구동을 설명하기 위한 타이밍도이다.
- [0065] 도 15를 참조하면, 발광 화소(E_{P1})는 유기발광소자(OLED)와, 유기발광소자(OLED)로 전류를 공급하기 위한 화소 회로(2A)를 구비한다. 도시되지 않았으나, 더미 화소(DP₁)는 유기발광소자(OLED)가 제외된 화소 회로(2A)를 구비한다.
- [0066] 유기발광소자(OLED)의 애노드 전극은 화소 회로(2A)에 연결되고, 캐소드 전극은 제2전원전압(ELVSS)을 공급하는 제2전원과 연결된다. 유기발광소자(OLED)는 화소 회로(2A)로부터 공급되는 전류에 대응하여 소정 휘도로 발광한다. 유기발광소자(OLED)와 화소 회로(2A)가 연결되는 영역의 절단부(130)는 발광 화소(E_{P1})가 불량 화소로 판정된 경우, 레이저빔에 의해 절단되는 영역이다.
- [0067] 화소 회로(2A)는 4개의 트랜지스터(TA₁ 내지 TA₄) 및 2개의 커패시터(C₁, C₂)를 구비한다.
- [0068] 제1트랜지스터(TA₁)의 게이트 전극은 주사선으로부터 주사 신호(S)를 인가받고, 제1전극은 데이터선으로부터 데이터 신호(D)를 인가받는다. 그리고, 제1트랜지스터(TA₁)의 제2전극은 제1노드(N₁)에 접속된다.
- [0069] 제2트랜지스터(TA₂)의 게이트 전극은 제2노드(N₂)에 연결되고, 제1전극은 제1전원으로부터 제1전원전압(ELVD)을 인가받고, 제2전극은 유기발광소자(OLED)의 애노드 전극에 연결된다. 제2트랜지스터(TA₂)는 구동 트랜지스터로서의 역할을 수행한다.
- [0070] 제1노드(N₁) 및 제2트랜지스터(TA₂)의 제2전극과 제1전원 사이에 제1커패시터(C₁)가 연결되고, 제1노드(N₁)와 제2노드(N₂) 사이에는 제2커패시터(C₂)가 연결된다.
- [0071] 제3트랜지스터(TA₃)의 게이트 전극은 제1제어신호(GC)를 인가받고, 제1전극은 제2트랜지스터(TA₂)의 게이트 전

극과 연결되며, 제2전극은 유기발광소자(OLED)의 애노드 전극 및 제2트랜지스터(TA2)의 제2전극과 연결된다.

- [0072] 제4트랜지스터(TA4)의 게이트 전극은 제2제어신호(SUS_ENB)를 인가받고, 제1전극은 보조 전압(Vsus)을 인가받고, 제2전극은 데이터선에 연결되어 데이터 신호(D)를 인가받는다.
- [0073] 도 16에서는 도 15의 화소 회로(2A)를 갖는 발광 화소(EP1)와 더미 화소(DP1)가 도 2에 도시된 바와 같이 표시 패널(10a)에 형성되고, 도 9에 도시된 바와 같이 불량 화소 리페어된 경우를 예로서 설명하겠다.
- [0074] 도 16을 참조하면, 각 발광 화소(EP1)는 동시 발광 방식으로 구동되며, 각 프레임 별로, 초기화 구간(Int), 보상 구간(Vth), 주사/데이터 입력 구간(Scan/Data), 발광 구간(Emission)으로 구분하여 동작한다. 주사/데이터 입력 구간(Scan/Data)에서는 주사 신호가 각 주사선에 대해 순차적으로 입력되고, 이에 대응하여 각 발광 화소(EP1)와 더미 화소(DP1)에 데이터 신호가 순차적으로 입력된다. 초기화 구간(Int) 및 보상 구간(Vth) 구간에서는 모든 발광 화소(EP1)와 더미 화소(DP1)에 동시에 일괄적으로 주사 신호가 인가된다. 각 발광 화소(EP1) 및 더미 화소(DP1)에 구비된 구동 트랜지스터의 초기화 및 문턱전압 보상, 각 발광 화소(EP1)의 발광 동작은 프레임 별로 동시에 구현된다.
- [0075] 초기화 구간(Int)에서는 모든 주사선에 로우 레벨의 주사 신호(S1 내지 Sn+1)가 동시에 인가된다. 그리고, 로우 레벨의 제2제어신호(SUS_ENB)가 제4트랜지스터(TA4)의 게이트 전극으로 인가된다. 이때 데이터선은 하이 임피던스(Hi-Z) 상태이다. 이에 따라, 제1트랜지스터(TA1) 및 제4트랜지스터(TA4)가 턴 온되어, 제1노드(N1)에 로우 레벨의 보조 전압(Vsus)이 인가되고, 제2노드(N2)의 전압이 감소하며 제2노드(N2)는 소정의 초기화 전압(Vint)을 유지한다. 이어서, 제2제어신호(SUS_ENB)가 하이 레벨로 천이되어 제4트랜지스터(TA4)는 턴 오프되고, 데이터선의 하이 레벨의 보조 전압(Vsus)이 제1노드(N1)로 인가된다. 제2노드(N2)의 전압이 감소함에 따라 제2트랜지스터(TA2)가 턴 온되어 유기발광소자(OLED)의 애노드 전극의 전압이 구동전압(ELVDD) 레벨로 리셋 된다.
- [0076] 보상 구간(Vth)에서는 데이터선으로 인가되는 하이 레벨의 보조 전압(Vsus)이 제1노드(N1)로 인가된다. 그리고 제1제어신호(GC)가 로우 레벨로 인가되어, 제3트랜지스터(TA3)가 턴 온된다. 이에 따라 제2트랜지스터(TA2)는 다이오드 연결되어 제2 커패시터(C2)에 제2트랜지스터(TA2)의 문턱전압에 대응하는 전압이 저장될 때까지 전류가 흐르고, 그 이후에는 턴 오프된다.
- [0077] 주사/데이터 입력 구간(Scan/Data)에서는 로우 레벨의 주사 신호(S1 내지 Sn+1)가 각 주사선에 순차적으로 입력되어 제1트랜지스터(TA1)는 턴 온되고, 주사선에 연결된 발광 화소(EP1)와 더미 화소(DP1)에 데이터 신호가 순차적으로 입력된다. 이때 더미 화소(DP1)에는 불량 화소에 인가된 데이터 신호와 동일한 데이터 신호가 인가된다. 이에 따라 제1 커패시터(C1)에는 구동 전압(ELVDD)과 제1노드(N1)의 전압 차가 저장된다.
- [0078] 이때 순차적으로 인가되는 주사 신호의 폭을 2 수평시간(2H)으로 인가하며, 인접하는 주사 신호들의 폭, 예를 들어, n-1번째 주사 신호(Sn-1)의 폭과 n번째 주사 신호(Sn)의 폭은 1H 이하만큼 중첩되도록 인가하는 것이 바람직하다. 이는 표시 영역의 대면적화에 의한 신호선의 RC 지연(delay)에 따른 충전 부족 현상을 극복하기 위함이다.
- [0079] 발광 구간(Emission)에서는 제1전원전압(ELVDD)은 하이 레벨로 인가되고, 제2전원전압(ELVSS)은 로우 레벨로 인가된다. 그리고, 제2트랜지스터(TA2)를 통해 제1전원전압(ELVDD)과 유기발광소자(OLED)의 캐소드 전극까지의 전류 경로가 형성되며, 모든 발광 화소(EP1)의 유기발광소자(OLED)는 데이터 신호에 대응하는 휘도로 발광한다. 이때 불량 화소의 유기발광소자(OLED)는 더미 화소(DP1)로부터 리페어선을 통해 공급되는 전류에 의해 발광한다.
- [0080] 도시되지 않았으나, N 프레임의 발광 구간 이후, N+1 프레임의 시작 전에 블랙 삽입(black insertion) 또는 디밍(dimming)을 위해 발광을 꺼주는 발광 오프 구간이 추가될 수 있다.
- [0081] 도 17은 본 발명의 다른 실시예에 따른 발광 화소의 회로도이고, 도 18은 도 17의 발광 화소의 구동을 설명하기 위한 타이밍도이다.
- [0082] 도 17을 참조하면, 발광 화소(EP2)는 유기발광소자(OLED)와, 유기발광소자(OLED)로 전류를 공급하기 위한 화소 회로(2B)를 구비한다. 도시되지 않았으나, 더미 화소(DP2)는 유기발광소자(OLED)가 제외된 화소 회로(2B)를 구비한다.
- [0083] 유기발광소자(OLED)의 애노드 전극은 화소 회로(2B)에 연결되고, 캐소드 전극은 제2전원전압(ELVSS)을 공급하는 제2전원과 연결된다. 유기발광소자(OLED)는 화소 회로(2B)로부터 공급되는 전류에 대응하여 소정 휘도로 발광한다. 유기발광소자(OLED)와 화소 회로(2B)가 연결되는 영역의 절단부(130)는 발광 화소(EP2)가 불량 화소로 판정

된 경우, 레이저빔에 의해 절단되는 영역이다.

- [0084] 화소 회로(2B)는 5개의 트랜지스터(TB1 내지 TB5) 및 3개의 커패시터(C1 내지 C3)를 구비한다.
- [0085] 제1트랜지스터(TB1)의 게이트 전극은 주사선으로부터 주사 신호(S)를 인가받고, 제1전극은 데이터선에 연결되어 데이터 신호(D)를 인가받고, 제2전극은 제1노드(N1)에 연결된다.
- [0086] 제2트랜지스터(TB2)의 게이트 전극은 제1제어신호(GW)를 인가받고, 제1전극은 제1노드(N1)에 연결되고, 제2전극은 제2노드(N2)에 연결된다.
- [0087] 제3트랜지스터(TB3)의 게이트 전극은 제3노드(N3)에 연결되고, 제1전극은 제1전원으로부터 제1전원전압(ELVD)을 인가받고, 제2전극은 유기발광소자(OLED)의 애노드 전극에 연결된다. 제3트랜지스터(TB3)는 구동 트랜지스터로서의 역할을 수행한다.
- [0088] 제4트랜지스터(TB4)의 게이트 전극은 제2제어신호(GC)를 인가받고, 제1전극은 제3노드(N3) 및 제3트랜지스터(TB3)의 게이트 전극에 연결되고, 제2전극은 유기발광소자(OLED)의 애노드 전극과 연결된다.
- [0089] 제5트랜지스터(TB5)의 게이트 전극은 제2제어신호(GC)를 인가받고, 제1전극은 데이터선에 연결되어 데이터 신호(D)를 인가받고, 제2전극은 제2노드(N2)에 연결된다.
- [0090] 제1노드(N1)와 제5트랜지스터(TB5)의 게이트 전극 사이에 제1커패시터(C1)가 연결되고, 제2노드(N2)와 제1전원 사이에 제2커패시터(C2)가 연결되고, 제2노드(N2)와 제3노드(N3) 및 제3트랜지스터(TB3)의 게이트 전극 사이에 제3커패시터(C3)가 연결된다. 제1커패시터(C1)는 제1트랜지스터(TB1)가 턴 온될 때 데이터선으로부터 공급되는 데이터 신호(D)에 대응하는 전압을 충전한다.
- [0091] 도 18에서는 도 17의 화소 회로(2B)를 갖는 발광 화소(EP2)와 더미 화소(DP2)가 도 2에 도시된 바와 같이 표시 패널(10a)에 형성되고, 도 9에 도시된 바와 같이 불량 화소 리페어된 경우를 예로서 설명하겠다.
- [0092] 도 18을 참조하면, 각 발광 화소(EP2)는 동시 발광 방식으로 구동되며, 각 프레임 별로, 초기화 구간(Int), 보상 구간(Vth), 데이터 이동 구간(Dtrans), 및 주사/발광 구간(Scan/Emission)으로 구분하여 동작한다. 주사/발광 구간(Scan/Emission)에서는 주사 신호가 각 주사선에 대해 순차적으로 입력되고, 이에 대응하여 각 발광 화소(EP2)와 더미 화소(DP2)에 데이터 신호가 순차적으로 입력된다. 각 발광 화소(EP2) 및 더미 화소(DP2)에 구비된 구동 트랜지스터의 초기화 및 문턱전압 보상, 데이터 이동, 각 발광 화소(EP2)의 발광 동작은 프레임 별로 동시에 구현된다.
- [0093] 초기화 구간(Int)에서 제1전원전압(ELVDD)과 제2제어신호(GC)가 로우 레벨로 인가된다. 그리고, 데이터선은 하이 임피던스(Hi-Z) 상태이다. 이에 따라, 제5트랜지스터(TB5)가 턴 온 되고, 제4트랜지스터(TB4)가 턴 온되어 제3트랜지스터(TB3)는 다이오드 연결되고, 유기발광소자(OLED)의 애노드 전극의 전압과 제3노드(N3)의 전압이 구동전압(ELVDD) 레벨로 초기화된다.
- [0094] 보상 구간(Vth)에서 제2제어신호(GC)가 로우 레벨로 인가되고, 데이터 라인에는 하이 레벨의 보조 전압(Vsus)이 인가된다. 이에 따라, 제5트랜지스터(TB5)가 턴 온 되어 제2노드(N2)에 보조 전압(Vsus)이 인가된다. 그리고, 제4트랜지스터(TB4)가 턴 온되어 제3트랜지스터(TB3)는 다이오드 연결되고, 제3 커패시터(C3)에 제3트랜지스터(TB3)의 문턱전압에 대응하는 전압이 저장될 때까지 전류가 흐르고, 그 이후에는 턴 오프된다.
- [0095] 데이터 이동 구간(Dtrans)에서 제1전원전압(ELVDD), 제2전원전압(ELVSS)이 하이 레벨로 인가되고, 제1제어신호(GW)가 로우 레벨로 인가된다. 이에 따라, 제2트랜지스터(TB2)가 턴 온되어 제1커패시터(C1)에 저장되어 있던 N-1 프레임의 주사 구간 동안 발광 화소(EP2)에 기입된 데이터 신호(D)가 제2노드(N2)로 이동한다. 이에 따라 제2 커패시터(C2)에는 구동 전압(ELVDD)과 제2노드(N2)의 전압 차가 저장된다.
- [0096] 주사/발광 구간(Scan/Emission)에서는 주사 구간 및 발광 구간이 동시에 진행된다. 주사/발광 구간(Scan/Emission)에서 제1전원전압(ELVDD)이 하이 레벨로 인가되고, 제2전원전압(ELVSS)이 로우 레벨로 인가된다. 그리고, 로우 레벨의 주사 신호(S1 내지 Sn+1)가 각 주사선에 순차적으로 입력되어 제1트랜지스터(TB1)는 턴 온되고, 각 주사선에 연결된 발광 화소(EP2)와 더미 화소(DP2)에 데이터 신호가 순차적으로 입력된다. 이때 더미 화소(DP2)에는 불량 화소에 인가된 데이터 신호와 동일한 데이터 신호가 인가된다. 이에 따라 제1 커패시터(C1)에는 N 프레임의 데이터 신호에 대응하는 전압이 저장된다.
- [0097] 한편, 제2트랜지스터(TB2)는 턴 오프되어 제1노드(N1)와 제2노드(N2)를 차단한다. 그리고, 턴 온된 제3트랜지스터(TB3)를 통해 제1전원전압(ELVDD)과 유기발광소자(OLED)의 캐소드 전극까지의 전류 경로가 형성되고, N-1 프

레이의 주사 구간 동안 발광 화소(EP2)에 기입되어 제2 커패시터(C2)에 저장된 데이터 신호에 대응하는 휘도로 유기 발광 소자(OLED)가 발광한다. 이때 표시 영역(AA) 내 모든 발광 화소(EP2)가 동시에 발광한다. 불량 화소의 유기발광소자(OLED)는 더미 화소(DP2)로부터 리페어선을 통해 공급되는 전류에 의해 발광한다. 즉, 주사/발광 구간(Scan/Emission)에서는 N 프레임의 데이터 신호가 주사 신호에 따라 순차적으로 입력되고, 이와 동시에, N-1 프레임의 데이터 신호에 대응하여 표시 영역(AA) 내 모든 발광 화소(EP2)가 동시에 발광한다.

- [0098] 여기서 순차적으로 인가되는 주사 신호의 폭을 2 수평시간(2H)으로 인가하며, 인접하는 주사 신호들의 폭, 예를 들어, n-1번째 주사 신호(S_{n-1})의 폭과 n번째 주사 신호(S_n)의 폭은 1H 이하만큼 중첩되도록 인가하는 것이 바람직하다. 이는 표시 영역의 대면적화에 의한 신호선의 RC 지연(delay)에 따른 충전 부족 현상을 극복하기 위함이다.
- [0099] 도 19는 본 발명의 다른 실시예에 따른 발광 화소의 회로도이고, 도 20은 도 19의 발광 화소의 구동을 설명하기 위한 타이밍도이다.
- [0100] 도 19를 참조하면, 발광 화소(EP3)는 유기발광소자(OLED)와, 유기발광소자(OLED)로 전류를 공급하기 위한 화소 회로(2C)를 구비한다. 도시되지 않았으나, 더미 화소(DP3)는 유기발광소자(OLED)가 제외된 화소 회로(2C)를 구비한다.
- [0101] 유기발광소자(OLED)의 애노드 전극은 화소 회로(2C)에 연결되고, 캐소드 전극은 제2전원전압(ELVSS)을 공급하는 제2전원과 연결된다. 유기발광소자(OLED)는 화소 회로(2C)로부터 공급되는 전류에 대응하여 소정 휘도로 발광한다. 유기발광소자(OLED)와 화소 회로(2C)가 연결되는 영역의 절단부(130)는 발광 화소(EP3)가 불량 화소로 판정된 경우, 레이저빔에 의해 절단되는 영역이다.
- [0102] 화소 회로(2C)는 8개의 트랜지스터(TC1 내지 TC8) 및 2개의 커패시터(C1 및 C2)를 구비한다.
- [0103] 제1트랜지스터(TC1)의 게이트 전극은 주사선으로부터 주사 신호(S)를 인가받고, 제1전극은 데이터선에 연결되어 데이터 신호(D)를 인가받고, 제2전극은 제1노드(N1)에 연결된다.
- [0104] 제2트랜지스터(TC2)의 게이트 전극은 제1제어신호(GW)를 인가받고, 제1전극은 제1노드(N1)에 연결되고, 제2전극은 제2노드(N2)에 연결된다.
- [0105] 제3트랜지스터(TC3)의 게이트 전극은 제2제어신호(GI)를 인가받고, 제1전극은 초기화 전원에 연결되어 초기화 전압(V_{int})을 인가받고, 제2전극은 제3노드(N3)에 연결된다.
- [0106] 제4트랜지스터(TC4)의 게이트 전극은 제1제어신호(GW)를 인가받고, 제1전극은 제3노드(N3)에 연결되고, 제2전극은 제4노드(N4)에 연결된다.
- [0107] 제5트랜지스터(TC5)의 게이트 전극은 제2제어신호(GI)를 인가받고, 제1전극은 제1전원에 연결되어 제1전원전압(ELVDD)을 인가받고, 제2전극은 제2노드(N2)에 연결된다.
- [0108] 제6트랜지스터(TC6)의 게이트 전극은 제3노드(N3)에 연결되고, 제1전극은 제2노드(N2)에 연결되고, 제2전극은 제4노드(N4)에 연결된다. 제6트랜지스터(TC6)는 구동 트랜지스터로서의 역할을 수행한다.
- [0109] 제7트랜지스터(TC7)의 게이트 전극은 제3제어신호(GE)를 인가받고, 제1전극은 제4노드(N4)에 연결되고, 제2전극은 유기발광소자(OLED)의 애노드 전극에 연결된다.
- [0110] 제8트랜지스터(TC8)의 게이트 전극은 제3제어신호(GE)를 인가받고, 제1전극은 제1전원에 연결되어 제1전원전압(ELVDD)을 인가받고, 제2전극은 제2노드(N2)에 연결된다.
- [0111] 제1커패시터(C1)는 제1노드(N1)와 제3전원전압(V_{hold})을 공급하는 제3전원 사이에 연결된다. 제1커패시터(C1)는 제1트랜지스터(TC1)가 턴 온될 때 데이터선으로부터 공급되는 데이터 신호(D)에 대응하는 전압을 충전한다. 제3전원은 소정의 전압의 고정 전원(예를 들면, 직류 전원)으로 설정될 수 있으며, 예를 들어, 제1전원전압(ELVDD)을 인가하는 제1전원 또는 초기화 전압(V_{int})을 인가하는 초기화 전원으로 설정될 수 있다. 제2커패시터(C2)는 제3노드(N3)와 제1전원 사이에 연결된다.
- [0112] 도 20에서는 도 19의 화소 회로(2C)를 갖는 발광 화소(EP3)와 더미 화소(DP3)가 도 2에 도시된 바와 같이 표시 패널(10a)에 형성되고, 도 9에 도시된 바와 같이 불량 화소 리페어된 경우를 예로서 설명하겠다.
- [0113] 도 20을 참조하면, 각 발광 화소(EP3)는 동시 발광 방식으로 구동되며, 각 프레임 별로, 초기화 구간(Int), 보상/데이터 이동 구간(V_{th}/D_{trans}), 및 주사/발광 구간(Scan/Emission)으로 구분하여 동작한다. 주사/발광 구간

(Scan/Emission)에서는 주사 신호가 각 주사선에 대해 순차적으로 입력되고, 이에 대응하여 각 발광 화소(EP3)와 더미 화소(EP3)에 데이터 신호가 순차적으로 입력된다. 각 발광 화소(EP3) 및 더미 화소(DP3)에 구비된 구동 트랜지스터의 초기화 및 문턱전압 보상, 데이터 이동, 각 발광 화소(EP3)의 발광 동작은 프레임 별로 동시에 구현된다.

- [0114] 초기화 구간(Int)에서 제1전원전압(ELVDD)이 하이 레벨로 인가되고, 제2전원전압(ELVSS) 및 제3제어신호(GI)가 로우 레벨로 인가된다. 이에 따라, 제3트랜지스터(TC3)와 제5트랜지스터(TC5)가 턴 온 되어, 제2노드(N2)로 제1전원전압(ELVDD)이 인가되고 제3노드(N3)로 초기화 전압(Vint)이 인가된다.
- [0115] 보상/데이터 이동 구간(Vth/Dtrans)에서 제1전원전압(ELVDD), 제2전원전압(ELVSS), 제1제어신호(GW)가 로우 레벨로 인가된다. 이에 따라 제2트랜지스터(TC2)가 턴 온되어 제1커패시터(C1)에 저장되어 있던 N-1 프레임의 주사 구간 동안 발광 화소(EP3)에 기입된 데이터 신호(D)가 제2노드(N2)로 이동한다. 또한 제4트랜지스터(TC4)가 턴 온되어 제6트랜지스터(TC6)는 다이오드 연결되고, 다이오드 연결된 제6트랜지스터(TC6)를 통해 전류가 흐르게 되어, 제6트랜지스터(TC6)의 문턱전압을 보상하면서, 제2 커패시터(C2)에는 구동 전압(ELVDD)과 제2노드(N2)의 전압 차가 저장된다.
- [0116] 주사/발광 구간(Scan/Emission)에서는 주사 구간 및 발광 구간이 동시에 진행된다. 주사/발광 구간(Scan/Emission)에서 제1전원전압(ELVDD)이 하이 레벨로 인가되고, 제2전원전압(ELVSS) 및 제3제어신호(GE)가 로우 레벨로 인가된다. 그리고, 로우 레벨의 주사 신호(S1 내지 Sn+1)가 각 주사선에 순차적으로 입력되어 제1트랜지스터(TC1)는 턴 온되고, 각 주사선에 연결된 발광 화소(EP3)에 N 프레임의 데이터 신호가 순차적으로 입력된다. 이때 더미 화소(DP3)에는 불량 발광 화소에 인가된 데이터 신호와 동일한 데이터 신호가 인가된다. 이에 따라 제1 커패시터(C1)에는 N 프레임의 데이터 신호에 대응하는 전압이 저장된다.
- [0117] 한편, 제2트랜지스터(TC2)는 턴 오프되어 제1노드(N1)와 제2노드(N2)를 차단한다. 그리고, 제7트랜지스터(TC7) 및 제8트랜지스터(TC8)가 턴 온되어, 턴 온된 제6트랜지스터(TC6)를 통해 제1전원전압(ELVDD)과 유기발광소자(OLED)의 캐소드 전극까지의 전류 경로가 형성되고, N-1 프레임의 주사 구간 동안 발광 화소(EP3)에 기입되어 제2 커패시터(C2)에 저장된 데이터 신호에 대응하는 휘도로 유기 발광 소자(OLED)가 발광한다. 이때 표시 영역(AA) 내 모든 발광 화소(EP2)가 동시에 발광한다. 불량 화소의 유기발광소자(OLED)는 더미 화소(DP3)로부터 리페어선을 통해 공급되는 전류에 의해 발광한다. 즉, 주사/발광 구간(Scan/Emission)에서는 N 프레임의 데이터 신호가 주사 신호에 따라 순차적으로 입력되고, 이와 동시에, N-1 프레임의 데이터 신호에 대응하여 표시 영역(AA) 내 모든 발광 화소(EP3)가 동시에 발광한다. 한편, 발광 구간(Emission)은 주사 구간(Scan)과 일부 중첩하되, 주사 구간(Scan)보다 짧게 수행될 수 있다.
- [0118] 여기서 순차적으로 인가되는 주사 신호의 폭을 2 수평시간(2H)으로 인가하며, 인접하는 주사 신호들의 폭, 예를 들어, n-1번째 주사 신호(Sn-1)의 폭과 n번째 주사 신호(Sn)의 폭은 1H 이하만큼 중첩되도록 인가하는 것이 바람직하다. 이는 표시 영역의 대면적화에 의한 신호선의 RC 지연(delay)에 따른 충전 부족 현상을 극복하기 위함이다.
- [0119] 도 21 및 도 22는 본 발명의 일 실시예에 따른 배면 발광 표시 장치에서 발광 화소의 리페어를 설명하는 단면도이다.
- [0120] 도 21 및 도 22에서는 설명의 편의를 위해 각 발광 화소에서 유기 발광 소자를 구성하는 화소 전극과, 화소 회로 중 화소 전극과 연결되는 박막트랜지스터(TFT)만을 도시한다. 박막트랜지스터(TFT)는 도 15에 도시된 화소 회로(2A)의 제2트랜지스터(TA2), 도 17에 도시된 화소 회로(2B)의 제3트랜지스터(TB3), 또는 도 19에 도시된 화소 회로(2C)의 제7트랜지스터(TB7)일 수 있다.
- [0121] 도 21을 참조하면, 기판(11) 상부에 박막트랜지스터(TFT)의 활성층(21)을 형성한다. 도시되지 않았으나, 기판(11) 상면에 불순물 이온이 확산되는 것을 방지하고, 수분이나 외기의 침투를 방지하며, 표면을 평탄화하기 위한 베리어층, 블록킹층, 및/또는 버퍼층과 같은 보조층이 더 구비될 수 있다.
- [0122] 활성층(21)은 반도체를 포함할 수 있고, 도핑에 의해 이온 불순물을 포함할 수 있다. 또한 활성층(21)은 산화물 반도체로 형성될 수 있다. 활성층(21)은 소스 및 드레인 영역과 채널 영역을 포함한다.
- [0123] 활성층(21)이 형성된 기판(11) 상부에 게이트 절연막(GI)이 형성된다. 게이트 절연막(GI) 상부에는 게이트 전극(24)과 화소 전극(31)이 형성된다. 게이트 전극(24)은 활성층(21)의 채널 영역에 대응하도록 형성된다.
- [0124] 게이트 전극(24)과 화소 전극(31)은 제1도전층 및 제2도전층을 게이트 절연막(GI) 상에 차례로 적층한 후 에칭

함으로써 형성된다. 게이트 전극(24)은 제1도전층의 일부로 형성된 제1 게이트 전극(22)과 제2도전층의 일부로 형성된 제2 게이트 전극(23)을 포함할 수 있다. 화소 전극(31)은 제2도전층의 일부가 제거되며 노출된 제1도전층의 일부로 형성될 수 있다. 게이트 전극(24)과 화소 전극(31)이 형성된 기판(11) 상부에 층간 절연막(ILD)이 형성된다.

[0125] 층간 절연막(ILD) 상에는 콘택홀을 통해 활성층(21)의 소스 및 드레인 영역과 접촉하는 소스 및 드레인 전극(25, 26)이 형성된다. 소스 및 드레인 전극(25, 26) 중 하나의 전극은 콘택홀을 통해 화소 전극(31)의 가장자리 영역에 잔존하는 제2도전층의 일부와 접촉함으로써 화소 전극(31)과 전기적으로 연결된다. 그리고, 층간 절연막(ILD) 상에는 도전 물질의 리페어션(RL)과 제1 연결부(41)가 형성된다. 제1 연결부(41)는 화소 전극(31)의 가장자리 영역에 잔존하는 제2도전층의 일부와 접촉함으로써 화소 전극(31)과 전기적으로 연결된다. 리페어션(RL)과 제1 연결부(41)는 소스 및 드레인 전극(25, 26)과 동일한 물질 또는 상이한 물질로 형성될 수 있다.

[0126] 이와 같이 백플레인 형성 후 화소 회로를 테스트한 결과 화소 회로가 불량인 경우, 화소 전극(31)과 연결된 소스 및 드레인 전극(25, 26) 중 하나의 전극과 화소 전극(31)을 연결하는 절단부(130)에 레이저 빔을 조사하여 박막트랜지스터(TFT)와 화소 전극(31)을 전기적으로 분리한다. 이에 따라 불량인 발광 화소의 화소 회로와 화소 전극(31)이 전기적으로 분리된다.

[0127] 도 22를 참조하면, 제1 리페어부(140a)에서, 리페어션(RL)과 제1 연결부(41) 상에 제1 콘택 금속(contact metal, CM1)을 형성하여, 리페어션(RL)과 화소 전극(31)을 전기적으로 연결한다. 제1 콘택 금속(CM1)은 화학 기상 증착(CVD) 등과 같은 방법으로 형성할 수 있다. 리페어 후, 제1 콘택 금속(CM1)이 형성된 기판(11) 상에 화소 전극(31)을 노출하는 홀을 구비하는 화소 정의막(PDL)이 형성된다.

[0128] 이후, 화소 전극(31) 상에는 발광층을 포함하는 유기막 및 대향 전극이 차례로 형성된다. 유기막이 적색, 녹색, 청색의 빛을 각각 방출하는 경우, 발광층은 적색 발광층, 녹색 발광층 및 청색 발광층으로 각각 패터닝될 수 있다. 한편, 유기막이 백색광을 방출하는 경우, 발광층은 백색광을 방출할 수 있도록 적색 발광층, 녹색 발광층 및 청색 발광층이 적층된 다층 구조를 갖거나, 적색 발광 물질, 녹색 발광 물질 및 청색 발광 물질을 포함한 단일층 구조를 가질 수 있다. 대향 전극은 기판(11) 전면에 증착되어 공통 전극으로 형성될 수 있다. 본 발명의 실시예에서는 화소 전극(31)이 애노드 전극으로 사용되고, 대향 전극은 캐소드 전극으로 사용된다. 전극의 극성은 반대로 적용될 수 있음은 물론이다.

[0129] 도 23은 본 발명의 일 실시예에 따른 배면 발광 표시 장치에서 더미 화소의 연결을 설명하는 단면도이다.

[0130] 도 23에서는 설명의 편의를 위해 더미 화소의 화소 회로 중 리페어션(RL)과 연결되는 박막트랜지스터(TFT)만을 도시한다. 더미 화소(DP)의 화소 회로는 도 21 및 도 22에 도시된 발광 화소(EP)의 화소 회로가 형성됨과 동시에 동일 물질로 형성될 수 있다. 따라서, 도 23에 도시된 박막트랜지스터(TFT)는 도 15에 도시된 화소 회로(2A)의 제2트랜지스터(TA2), 도 17에 도시된 화소 회로(2B)의 제3트랜지스터(TB3), 또는 도 19에 도시된 화소 회로(2C)의 제7트랜지스터(TB7)일 수 있다.

[0131] 도 23을 참조하면, 기판(11) 상부에 박막트랜지스터(TFT)의 활성층(51)을 형성한다. 활성층(51)은 반도체를 포함할 수 있고, 도핑에 의해 이온 불순물을 포함할 수 있다. 또한 활성층(51)은 산화물 반도체로 형성될 수 있다. 활성층(51)은 소스 및 드레인 영역과 채널 영역을 포함한다. 활성층(51)이 형성된 기판(11) 상부에 게이트 절연막(GI)이 형성된다. 게이트 절연막(GI) 상부에는 게이트 전극(54)이 형성된다.

[0132] 게이트 전극(54)은 활성층(51)의 채널 영역에 대응하도록 형성된다. 게이트 전극(54)은 제1도전층 및 제2도전층을 게이트 절연막(GI) 상에 차례로 적층한 후 에칭함으로써 형성된다. 게이트 전극(54)은 제1도전층의 일부로 형성된 제1 게이트 전극(52)과 제2도전층의 일부로 형성된 제2 게이트 전극(53)을 포함할 수 있다. 게이트 전극(54)이 형성된 기판(11) 상부에 층간 절연막(ILD)이 형성된다.

[0133] 층간 절연막(ILD) 상에는 콘택홀을 통해 활성층(51)의 소스 및 드레인 영역과 접촉하는 소스 및 드레인 전극(55, 56)이 형성된다. 그리고, 층간 절연막(ILD) 상에는 도전 물질의 리페어션(RL)과 제2 연결부(61)가 형성된다. 제2 연결부(61)는 소스 및 드레인 전극(55, 56) 중 하나의 전극의 연장부일 수 있다. 리페어션(RL)은 소스 및 드레인 전극(55, 56)과 동일한 물질 또는 상이한 물질로 형성될 수 있다.

[0134] 제2 리페어부(140b)에서, 리페어션(RL)과 제2 연결부(61) 상에 제2 콘택 금속(CM2)이 형성되어, 리페어션(RL)과 제2 연결부(61)가 전기적으로 연결된다. 제2 콘택 금속(CM2)은 제1 콘택 금속(CM1)과 동시에 동일 물질로 화학 기상 증착(CVD) 등과 같은 방법으로 형성할 수 있다. 제2 콘택 금속(CM2)이 형성된 기판(11) 상에 화소 정의막

(PDL)이 형성된다.

- [0135] 본 발명의 실시예는 백플레인(backplane) 형성시 발생하는 발광 화소의 화소 회로가 불량인 경우, 화소 회로 불량으로 인한 명점을 극복하기 위해, 발광 화소의 화소 전극과 박막트랜지스터의 연결을 끊고, 화소 전극과 연결된 연결부와 리페어선을 연결한다. 발광 화소의 화소 전극과 연결된 리페어선은 더미 화소의 화소 회로와 연결된다. 이에 따라, 발광 화소의 화소 회로로 입력되는 데이터 신호와 동일한 데이터 신호가 더미 화소의 화소 회로로 입력되고, 입력된 데이터 신호에 대응하는 휘도로 발광 화소의 발광 소자가 발광할 수 있다.
- [0136] 도 24는 본 발명의 일 실시예에 따른 전면 발광 표시 장치에서 발광 화소의 리페어를 설명하는 단면도이다. 도 25는 본 발명의 일 실시예에 따른 전면 발광 표시 장치에서 더미 화소의 연결을 설명하는 단면도이다.
- [0137] 도 24 및 도 25에서는 설명의 편의를 위해 발광 화소와 더미 화소의 화소 회로 중 리페어선(RL)과 연결되는 박막트랜지스터(TFT)만을 도시한다.
- [0138] 도 24 및 도 25를 함께 참조하면, 기관(11) 상부에 발광 화소(EP)의 박막트랜지스터(TFT)의 활성층(21)과 더미 화소(DP)의 박막트랜지스터(TFT)의 활성층(51)을 형성한다. 도시되지 않았으나, 기관(11) 상면에 불순물 이온이 확산되는 것을 방지하고, 수분이나 외기의 침투를 방지하며, 표면을 평탄화하기 위한 베리어층, 블록킹층, 및/또는 버퍼층과 같은 보조층이 더 구비될 수 있다.
- [0139] 활성층(21, 51)은 반도체를 포함할 수 있고, 도핑에 의해 이온 불순물을 포함할 수 있다. 또한 활성층(21, 51)은 산화물 반도체로 형성될 수 있다. 활성층(21, 51)은 소스 및 드레인 영역과 채널 영역을 포함한다. 활성층(21, 51)이 형성된 기관(11) 상부에 게이트 절연막(GI)을 형성한다.
- [0140] 게이트 절연막(GI) 상부에는 발광 화소(EP)의 게이트 전극(24)과 더미 화소(DP)의 게이트 전극(54)이 형성된다. 게이트 전극(24, 54) 각각은 활성층(21, 51)의 채널 영역에 각각 대응하도록 형성된다. 게이트 전극(24, 54)이 형성된 기관(11) 상부에 층간 절연막(ILD)을 형성한다.
- [0141] 층간 절연막(ILD) 상에는 콘택홀을 통해 활성층(21, 51)의 소스 및 드레인 영역과 접촉하는 소스 및 드레인 전극(25/26, 55/56)이 각각 형성된다. 소스 및 드레인 전극(25/26, 55/56)이 형성된 기관(11) 상부에 평탄화막(PL)을 형성한다. 평탄화막(PL)은 화소 전극(31)에 대응하는 영역의 표면을 울록볼록한 엠보싱 구조를 갖도록 형성할 수 있다.
- [0142] 평탄화막(PL) 상부에는 발광 화소(EP)의 화소 전극(31)과 제1 연결부(41), 리페어선(RL), 및 더미 화소(DP)의 소스 및 드레인 전극(55/56) 중 하나의 전극과 연결된 제2 연결부(61)가 형성된다. 제1 연결부(41)는 화소 전극(31)으로부터 연장된 연장부일 수 있다. 리페어선(RL)은 화소 전극(31) 주변에 인접하게 형성될 수 있다. 리페어선(RL), 제2 연결부(61), 화소 전극(31)은 동일한 물질 또는 상이한 물질로 형성될 수 있다. 화소 전극(31)은 평탄화막(PL)의 형태에 따라 울록볼록한 엠보싱 구조를 갖도록 형성할 수 있다.
- [0143] 이와 같이 백플레인 형성 후 화소 회로를 테스트한 결과 화소 회로가 불량인 경우, 화소 전극(31)과 연결된 소스 및 드레인 전극(25, 26) 중 하나의 전극과 화소 전극(31)을 연결하는 절단부(130)에 레이저 빔을 조사하여 발광 화소(EP)의 박막트랜지스터(TFT)와 화소 전극(31)을 전기적으로 분리한다. 이에 따라 불량인 발광 화소의 화소 회로와 화소 전극(31)이 전기적으로 분리된다.
- [0144] 그리고, 제1리페어부(140a)에서, 제1 콘택 금속(contact metal, CM1)에 의해 리페어선(RL)과 제1 연결부(41)를 전기적으로 연결한다. 그리고, 제2 리페어부(140b)에서, 제2 콘택 금속(CM2)에 의해 리페어선(RL)과 제2 연결부(61)를 전기적으로 연결한다. 제1 콘택 금속(CM1)과 제2 콘택 금속(CM2)은 동시에 동일 물질로 화학 기상 증착(CVD) 등과 같은 방법으로 형성할 수 있다. 리페어 후, 제1 콘택 금속(CM1)과 제2 콘택 금속(CM2)이 형성된 기관(11) 상에 화소 정의막(PLD)이 형성된다.
- [0145] 도시되지 않았으나, 화소 전극(31) 상에는 발광층을 포함하는 유기막과 대향 전극이 형성된다. 유기막과 대향 전극은 화소 전극(31)과 마찬가지로 평탄화막(PL)의 형태에 따라 울록볼록한 엠보싱 구조를 갖도록 형성될 수 있다. 이 경우, 발광층으로부터 발생된 빛의 진행방향에 위치하는 구성요소의 표면이 굴곡을 갖도록 요철을 구비함으로써 전반사 조건이 만족되어 전반사가 발생하더라도 반사되는 빛의 입사각이 변화되도록 하여 하나의 구성요소 내에서 계속적으로 전반사가 발생하는 것을 방지함으로써 사용자가 바라보는 면으로 투과해 나오는 광량을 늘려 광효율을 극대화시키는 효과가 있다.
- [0146] 도 26은 본 발명의 다른 실시예에 따른 배면 발광 표시 장치에서 발광 화소의 리페어를 설명하는 단면도이다.

도 27은 본 발명의 다른 실시예에 따른 배면 발광 표시 장치에서 더미 화소의 연결을 설명하는 단면도이다.

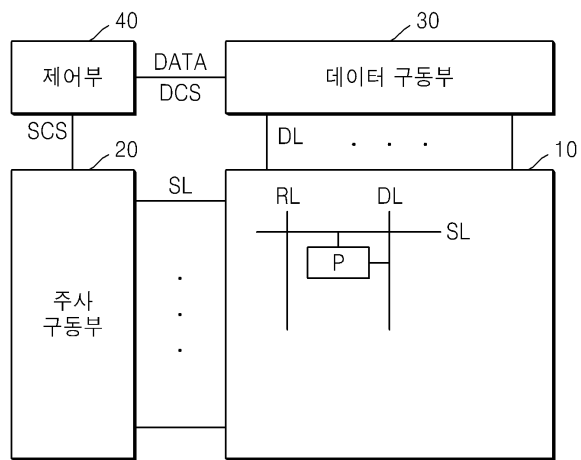
- [0147] 도 26 및 도 27에서는 설명의 편의를 위해 발광 화소와 더미 화소의 화소 회로 중 리페어션(RL)과 연결되는 박막트랜지스터(TFT)만을 도시한다. 도 26 및 도 27에 도시된 실시예는 표시 패널의 비전(vision) 검사 이후 리페어를 수행하는 경우이다.
- [0148] 도 26 및 도 27을 함께 참조하면, 기관(11) 상부에 발광 화소(EP)의 박막트랜지스터(TFT)의 활성층(21)과 더미 화소(DP)의 박막트랜지스터(TFT)의 활성층(51)을 형성한다. 도시되지 않았으나, 기관(11) 상면에 불순물 이온이 확산되는 것을 방지하고, 수분이나 외기의 침투를 방지하며, 표면을 평탄화하기 위한 베리어층, 블록킹층, 및/또는 버퍼층과 같은 보조층이 더 구비될 수 있다.
- [0149] 활성층(21, 51)은 반도체를 포함할 수 있고, 도핑에 의해 이온 불순물을 포함할 수 있다. 또한 활성층(21, 51)은 산화물 반도체로 형성될 수 있다. 활성층(21, 51)은 소스 및 드레인 영역과 채널 영역을 포함한다. 활성층(21, 51)이 형성된 기관(11) 상부에 게이트 절연막(GI)을 형성한다.
- [0150] 게이트 절연막(GI) 상부에는 발광 화소(EP)의 게이트 전극(24)과 더미 화소(DP)의 게이트 전극(54)이 형성된다. 게이트 전극(24, 54)은 활성층(21, 51)의 채널 영역에 대응하도록 형성된다. 게이트 전극(24, 54)은 제1도전층 및 제2도전층을 게이트 절연막(GI) 상에 차례로 적층한 후 에칭함으로써 형성된다. 게이트 전극(54)은 제1도전층의 일부로 형성된 제1 게이트 전극(22, 52)과 제2도전층의 일부로 형성된 제2 게이트 전극(23, 53)을 포함할 수 있다.
- [0151] 또한 게이트 절연막(GI) 상부에는 발광 화소(EP)의 화소 전극(31)과 제1 연결부(41)가 형성되고, 더미 화소(DP)의 제2 연결부(61)가 형성된다. 화소 전극(31)은 제2도전층의 일부가 제거되며 노출된 제1도전층의 일부로 형성된다. 제1 연결부(41)는 화소 전극(31)에서 연장된 연장부일 수 있으며, 제1도전층과 제2도전층의 일부일 수 있다. 제2 연결부(61)는 제1도전층의 일부로 형성된 제1층(62)과 제2도전층의 일부로 형성된 제2층(63)을 포함할 수 있다. 게이트 전극(24, 54) 및 제1 및 제2연결부(41, 61)가 형성된 기관(11) 상부에 층간 절연막(ILD)이 형성된다.
- [0152] 층간 절연막(ILD) 상에는 콘택홀을 통해 활성층(21, 51)의 소스 및 드레인 영역과 접촉하는 소스 및 드레인 전극(25/26, 55/56)이 형성된다. 그리고, 층간 절연막(ILD) 상에는 리페어션(RL)이 제1 및 제2 연결부(41, 61)와 적어도 일부 중첩하게 형성된다. 소스 및 드레인 전극(25/26, 55/56), 및 리페어션(RL)이 형성된 기관(11) 상부에 화소 정의막(PDL)을 형성한다.
- [0153] 비전 검사 후 불량 화소로 검출된 발광 화소(EP)에서, 화소 전극(31)과 연결된 소스 및 드레인 전극(25, 26) 중 하나의 전극과 화소 전극(31)을 연결하는 절단부(130)에 레이저 빔을 조사하여 커팅함으로써 발광 화소(EP)의 박막트랜지스터(TFT)와 화소 전극(31)을 전기적으로 분리한다. 이에 따라 불량인 발광 화소의 화소 회로와 화소 전극(31)이 전기적으로 분리된다.
- [0154] 그리고, 발광 화소(EP)의 제1리페어부(140a)에 레이저 빔을 조사하여 레이저 웰딩을 수행한다. 이에 따라, 리페어션(RL)과 제1 연결부(41) 사이의 절연막이 파괴되며 리페어션(RL)과 제1 연결부(41)가 전기적으로 연결된다. 또한, 더미 화소(DP)의 제2 리페어부(140b)에 레이저 빔을 조사하여 레이저 웰딩을 수행한다. 이에 따라, 리페어션(RL)과 제2 연결부(61) 사이의 절연막이 파괴되며 리페어션(RL)과 제2 연결부(61)가 전기적으로 연결된다.
- [0155] 비전 검사 전 또는 이후, 화소 전극(31) 상에는 발광층을 포함하는 유기막 및 대향 전극이 차례로 형성된다. 유기막이 적색, 녹색, 청색의 빛을 각각 방출하는 경우, 발광층은 적색 발광층, 녹색 발광층 및 청색 발광층으로 각각 패턴닝될 수 있다. 한편, 유기막이 백색광을 방출하는 경우, 발광층은 백색광을 방출할 수 있도록 적색 발광층, 녹색 발광층 및 청색 발광층이 적층된 다층 구조를 갖거나, 적색 발광 물질, 녹색 발광 물질 및 청색 발광 물질을 포함한 단일층 구조를 가질 수 있다. 대향 전극은 기관(11) 전면에 증착되어 공통 전극으로 형성될 수 있다. 본 발명의 실시예에서는 화소 전극(31)이 애노드 전극으로 사용되고, 대향 전극은 캐소드 전극으로 사용된다. 전극의 극성은 반대로 적용될 수 있음은 물론이다.
- [0156] 본 발명의 실시예는 특정 회로의 불량시 리페어션을 이용하여 레이저 웰딩 방법으로 간단하게 리페어(repair)를 수행함으로써, 표시장치의 제조 수율을 향상시킬 수 있다.
- [0157] 도 28은 본 발명의 다른 실시예에 따른 표시 패널을 나타내는 도면이다.
- [0158] 도 28을 참조하면, 표시 패널(10d)에는 복수의 주사선(SL), 복수의 데이터선(DL), 및 복수의 리페어션(RL)의 교차부에 대략 행렬 형태로 배열된 복수의 화소(P)가 형성된다. 화소(P)는 표시 영역(AA)에 형성된 발광 화소(E

P)과 비표시 영역(NA)에 형성된 더미 화소(DP)를 포함한다. 비표시 영역(NA)은 표시 영역(AA)의 상하부 중 적어도 하나의 영역에 형성될 수 있다. 이에 따라 더미 화소(DP)는 화소 열의 상하부 중 적어도 하나의 영역에 화소 열마다 형성될 수 있다. 도 28에서는 화소 열의 하부에 더미 화소(DP)가 형성된 예를 도시한다.

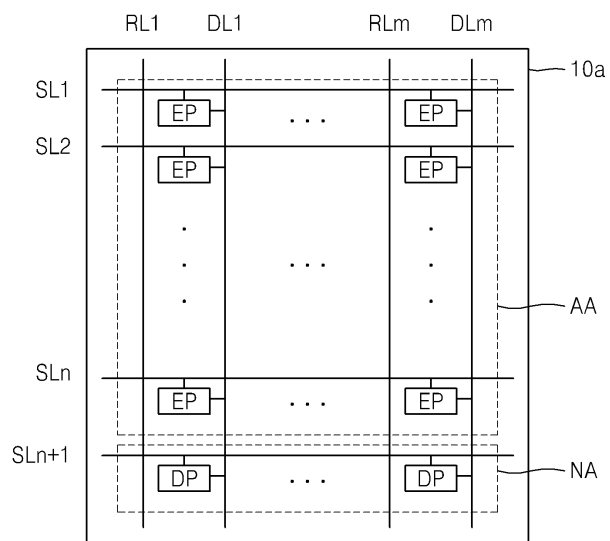
- [0159] 하나의 발광 화소(EP)는 세 개의 발광 부화소들(SEP1, SEP2, SEP3)로 구성되며, 발광 부화소들(SEP1, SEP2, SEP3)은 열 방향을 따라 배열된다. 각 발광 부화소(SEP1, SEP2, SEP3)는 화소 회로(PC)와, 화소 회로(PC)와 연결된 발광 소자(E)를 구비한다. 발광 소자(E)는 애노드 전극, 캐소드 전극 및 애노드 전극과 캐소드 전극 사이의 발광층을 포함하는 유기 발광 소자(OLED)일 수 있다. 각 발광 부화소(SEP1, SEP2, SEP3)의 화소 회로(PC) 및/또는 발광 소자(E)는 사이즈가 상이할 수 있다. 세 개의 발광 부화소들(SEP1, SEP2, SEP3)은 하나의 주사선(SLi)에 공통으로 연결되고, 세 개의 데이터선(DLj_1, DLj_2, DLj_3)에 각각 연결된다. 따라서, 주사선(SLi)에 주사 신호가 공급되면, 데이터 신호가 세 개의 데이터선(DLj_1, DLj_2, DLj_3)을 통해 각 발광 부화소(SEP1, SEP2, SEP3)로 공급되고, 이에 따라 각 발광 부화소(SEP1, SEP2, SEP3)는 해당 데이터 신호에 대응하는 전압을 충전하고 이에 대응하는 휘도로 발광한다.
- [0160] 더미 화소(DP) 또한 세 개의 더미 부화소들(SDP1, SDP2, SDP3)로 구성되며, 더미 부화소들(SDP1, SDP2, SDP3)은 열 방향을 따라 배열된다. 각 더미 부화소(SDP1, SDP2, SDP3)는 발광 소자(E) 없이 화소 회로(PC)만을 구비한다. 더미 부화소(SDP1, SDP2, SDP3)의 화소 회로(PC)는 발광 부화소(SEP1, SEP2, SEP3)의 화소 회로(PC)와 동일하다. 세 개의 더미 부화소들(SDP1, SDP2, SDP3)은 하나의 주사선(SLn+1)에 공통으로 연결되고, 세 개의 데이터선(DLj_1, DLj_2, DLj_3)에 각각 연결된다. 따라서, 주사선(SLn+1)에 주사 신호가 공급되면, 데이터 신호가 세 개의 데이터선(DLj_1, DLj_2, DLj_3)을 통해 각 더미 부화소(SDP1, SDP2, SDP3)로 공급된다.
- [0161] 발광 부화소들(SEP1, SEP2, SEP3) 중 제2 발광 부화소(SEP2)의 화소 회로(PC)가 불량인 경우, 제2 발광 부화소(SEP2)의 화소 회로(PC)와 발광 소자(E)를 연결하는 절단부(130)를 분리하고, 발광 소자(E)를 리페어선(RLj)과 연결한다. 그리고, 더미 부화소들(SDP1, SDP2, SDP3) 중 제2 발광 부화소(SEP2)에 대응하는 제2 더미 부화소(SDP2)의 화소 회로(PC)를 리페어선(RLj)과 연결한다.
- [0162] 주사 구간에서 주사선(SL1 내지 SLn)에 주사 신호가 차례로 공급되면, 데이터 신호가 세 개의 데이터선(DLj_1, DLj_2, DLj_3)을 통해 각 발광 부화소(SEP1, SEP2, SEP3)로 공급된다. 마지막 주사선(SLn+1)에 마지막 주사 신호가 공급되면, i번째 주사선(SLi)에 공급된 데이터 신호와 동일한 데이터 신호가 각 더미 부화소(SDP1, SDP2, SDP3)로 공급되고, 리페어선(RLj)과 연결된 제2 더미 부화소(SDP2)에 충전된 데이터 신호에 대응하는 전압에 따른 전류가 리페어선(RLj)을 통해 제2 발광 부화소(SEP2)로 공급된다. 이에 따라, 발광 구간에 모든 발광 화소(EP)가 동시에 발광할 수 있다.
- [0163] 도 28의 실시예는 하나의 화소를 구성하는 복수의 부화소의 특성이 상이한 경우 더미 화소를 복수의 부화소로 형성한 예이다. 그러나 이 경우에도 더미 화소를 하나의 부화소로 구성하고, 더미 화소에 인가되는 데이터 신호의 감마 값을 보정함으로써 동일하게 구동할 수 있다.
- [0164] 전술된 실시예들에서는 화소 회로를 PMOS 트랜지스터로 구현하여, 로우 레벨의 신호가 인에이블 신호이고 하이 레벨의 신호가 디에이블 신호인 예를 설명하였으나, 화소 회로를 NMOS 트랜지스터로 구현하고 인가되는 신호를 반전시킴으로써 본 발명의 구동 방법을 적용할 수 있음은 물론이다. 이 경우 하이 레벨의 신호가 인에이블 신호가 되고, 로우 레벨의 신호가 디에이블 신호가 된다.
- [0165] 본 발명의 실시예에서 박막트랜지스터(TFT)의 동작점은 포화 영역(Saturation Range)에 포함되며, 불량 화소의 애노드 전극의 저항이 높은 경우 저항 값을 예측하여 불량 화소의 전류 보정을 수행할 수 있다.
- [0166] 본 발명의 실시예는 전술된 특정 화소 구조 및 동시 발광 구동에 한정되지 않으며, 다양한 방식으로 동시 발광을 수행하는 다양한 화소에 적용되어, 발광 화소의 화소 회로와 발광 소자를 분리하고, 리페어선을 통해 더미 화소의 화소 회로와 연결함으로써 화소 회로의 불량이 발생하더라도 명점화 또는 암점화 없이 동시 발광을 수행할 수 있다.
- [0167] 본 명세서에서는 본 발명을 한정된 실시예를 중심으로 설명하였으나, 본 발명의 범위 내에서 다양한 실시예가 가능하다. 또한 설명되지 않는 사항은, 균등한 수단도 또한 본 발명에 그대로 결합되는 것이라 할 것이다. 따라서 본 발명의 진정한 보호범위는 아래의 특허청구범위에 의하여 정해져야 할 것이다.

도면

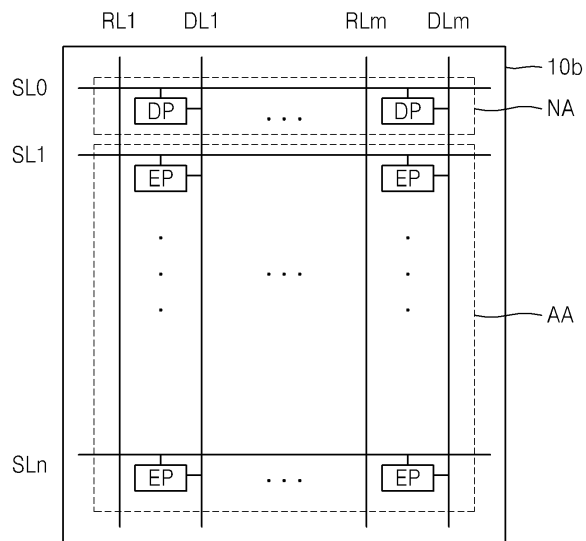
도면1



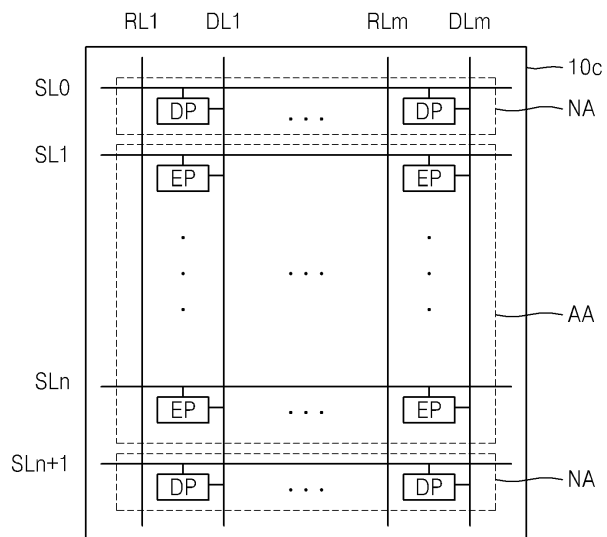
도면2



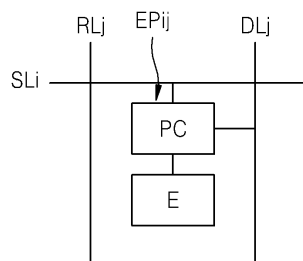
도면3



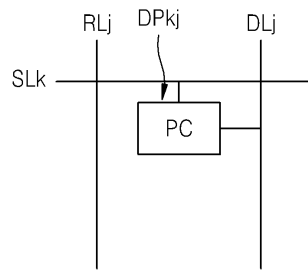
도면4



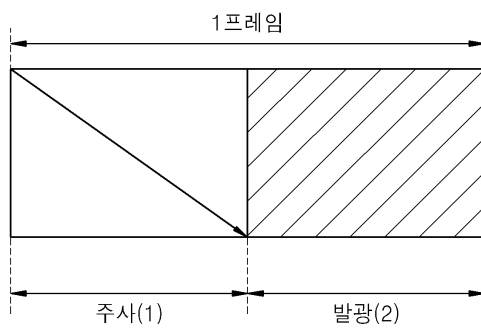
도면5



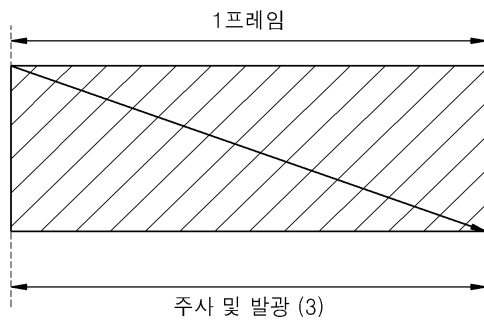
도면6



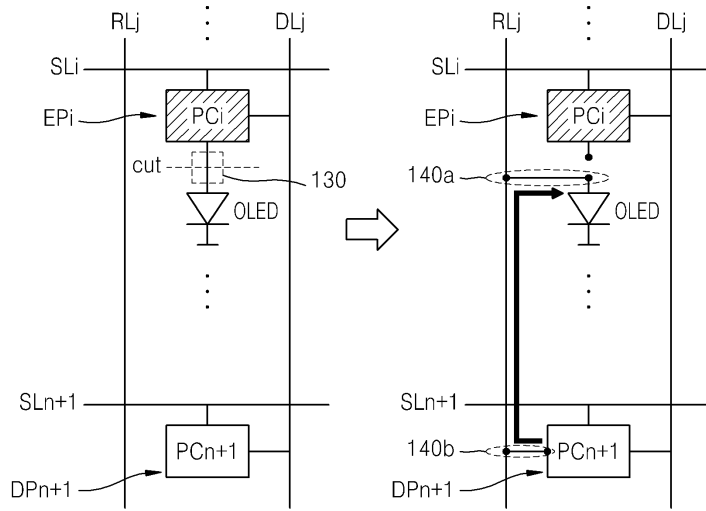
도면7



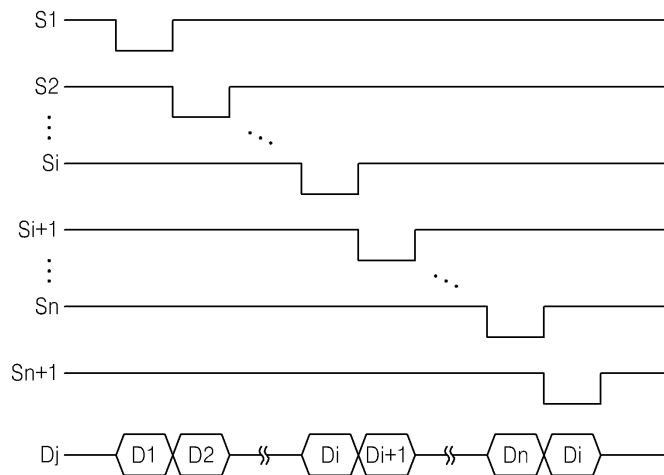
도면8



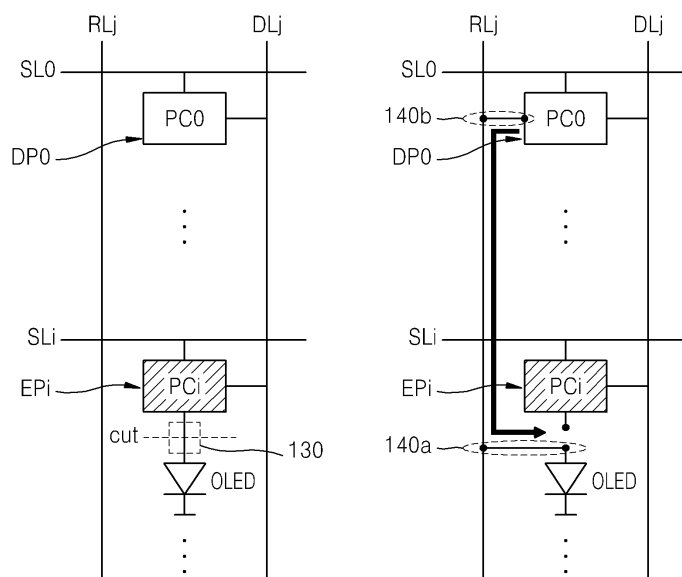
도면9



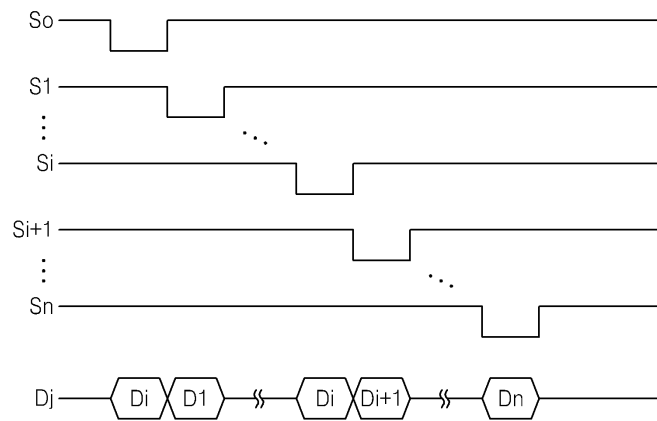
도면10



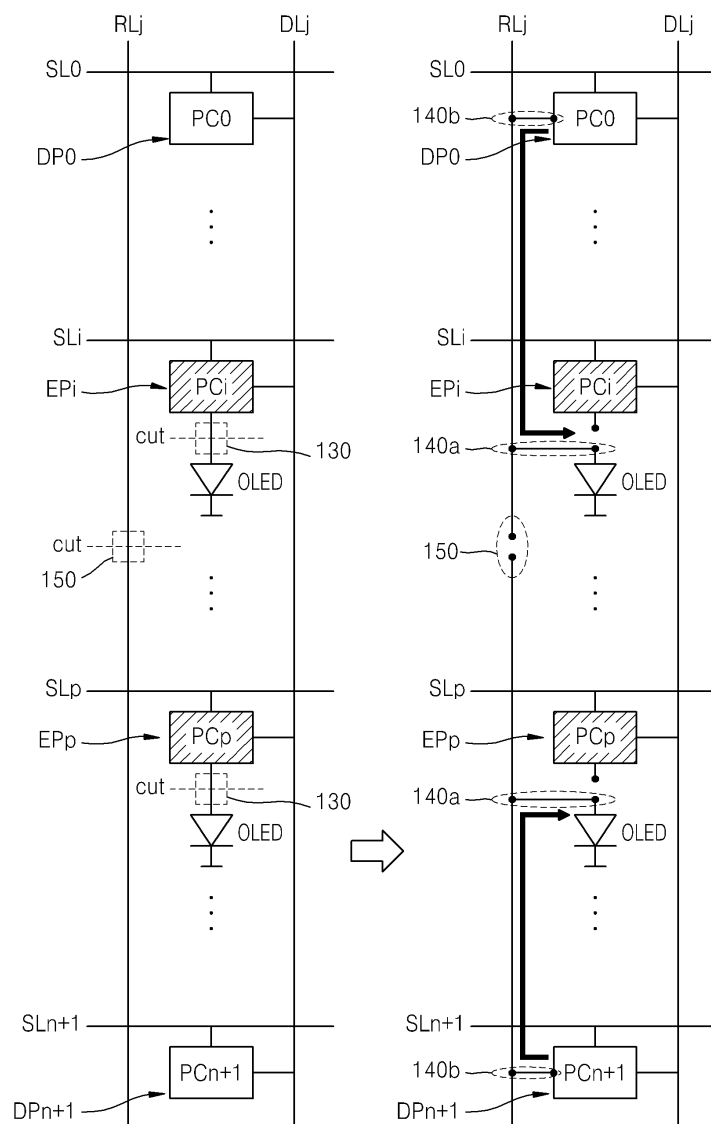
도면11



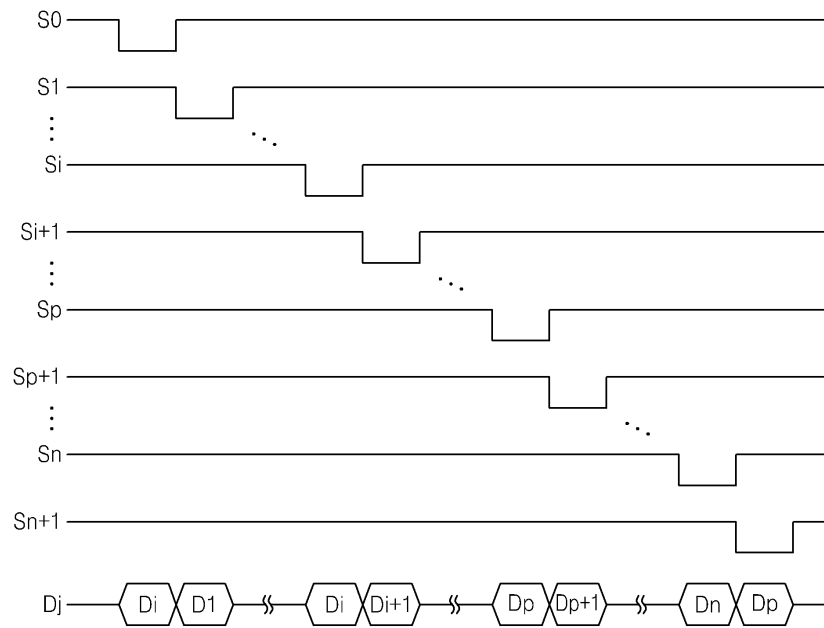
도면12



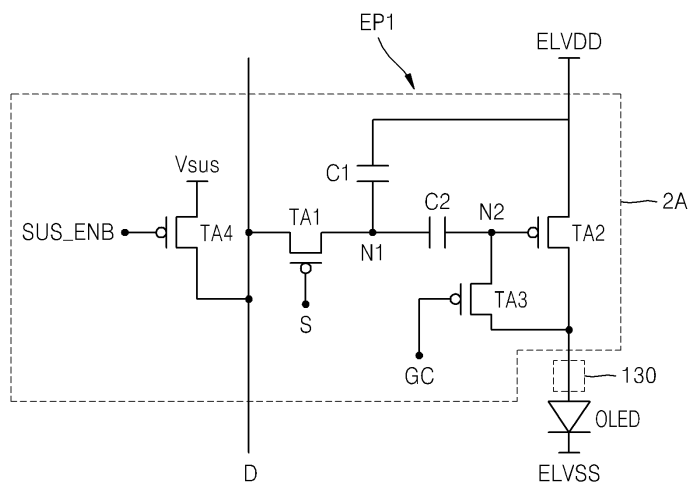
도면13



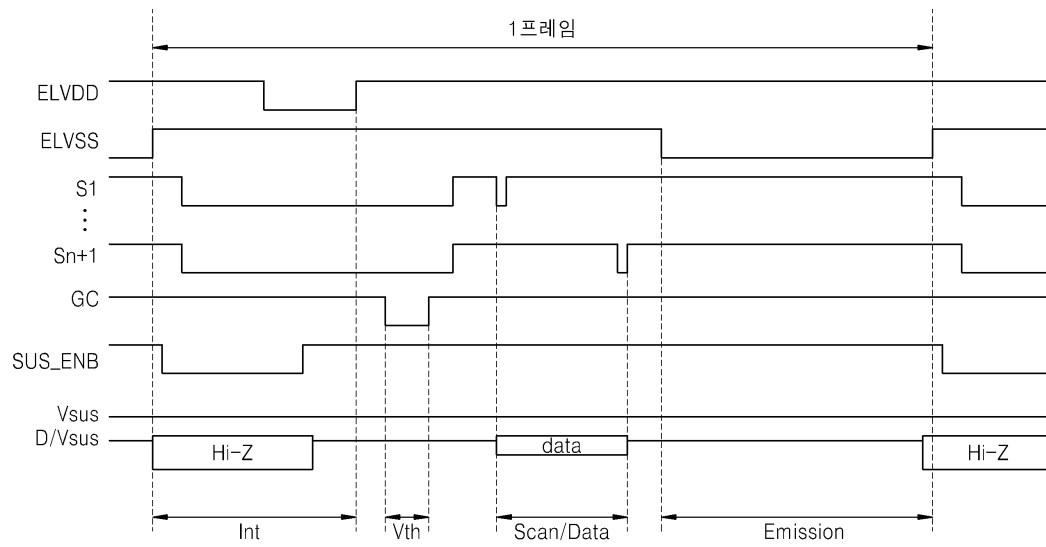
도면14



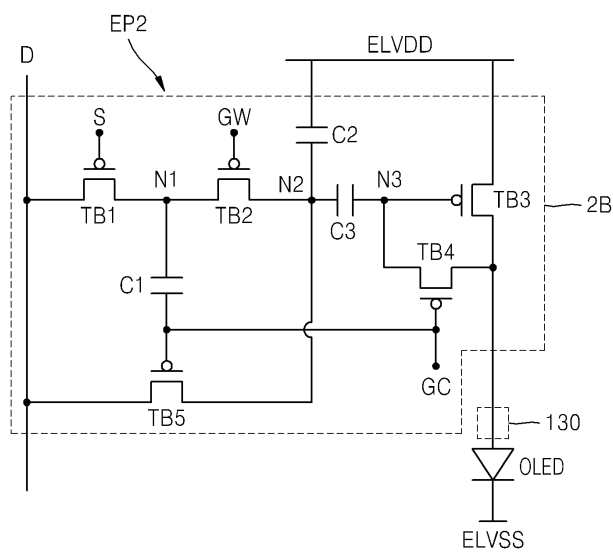
도면15



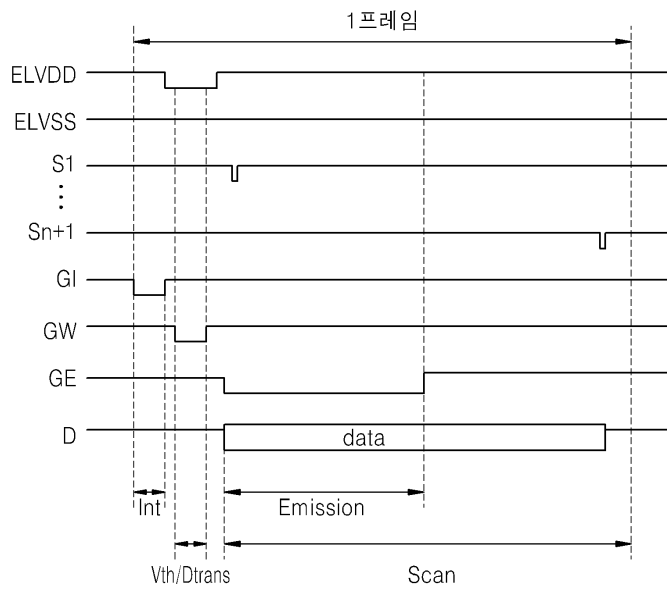
도면16



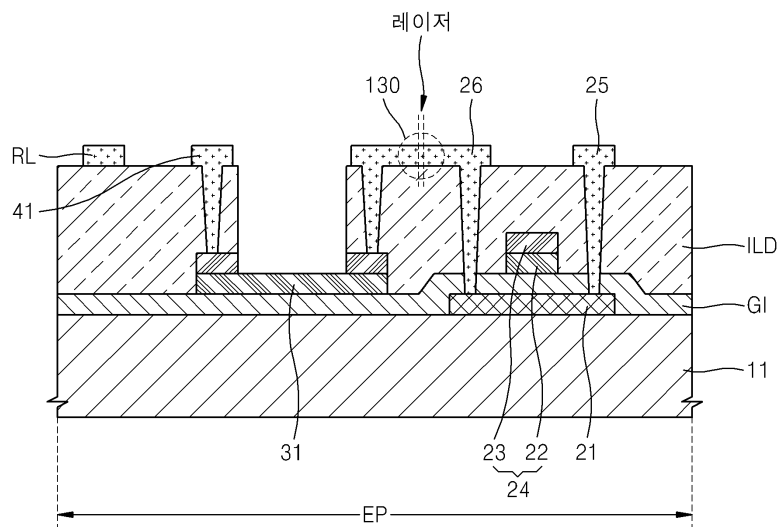
도면17



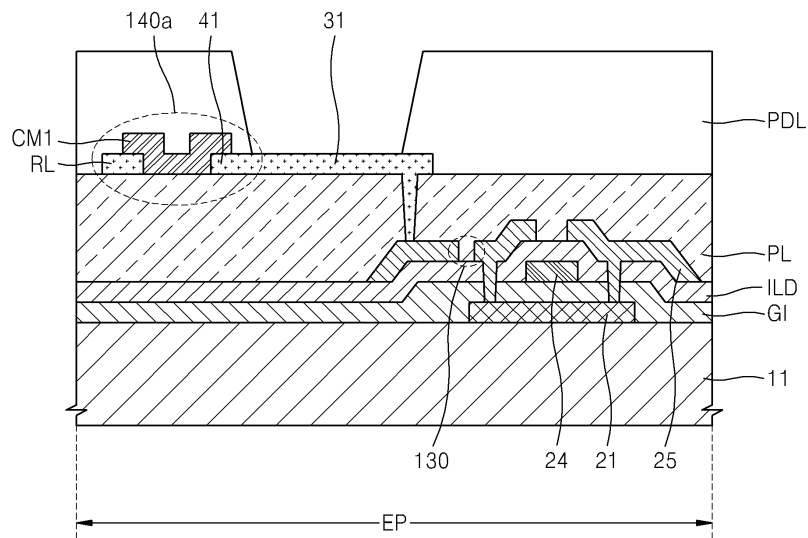
도면20



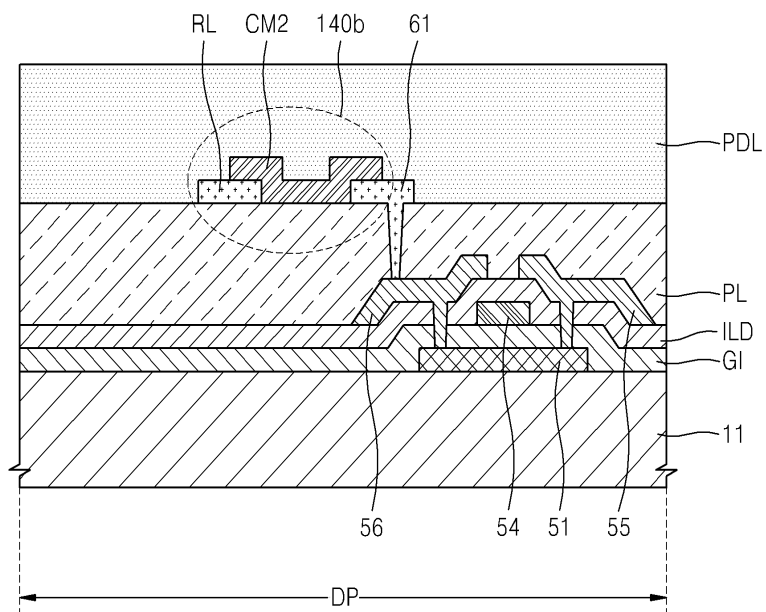
도면21



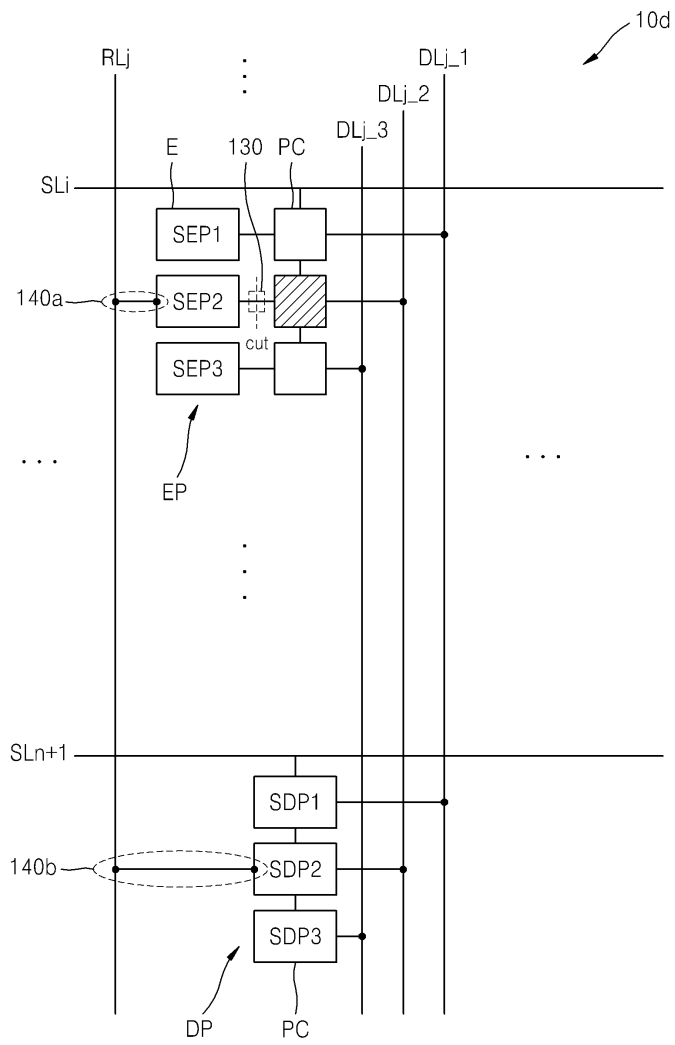
도면24



도면25



도면28



专利名称(译)	有机发光显示器，有机发光显示器的修复方法，以及有机发光显示器的驱动方法		
公开(公告)号	KR1020140119584A	公开(公告)日	2014-10-10
申请号	KR1020130035459	申请日	2013-04-01
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KANG KI NYENG 강기녕 KIM NA YOUNG 김나영 JO SOO BEOM 조수범 LEE JAE HO 이재호 HUR MYUNG KOO 허명구		
发明人	강기녕 김나영 조수범 이재호 허명구		
IPC分类号	G09G3/30 H01L51/50		
CPC分类号	H01L27/3246 H01L27/326 H01L27/3209 G09G3/30 H01L27/3276 G02F1/136259 G09G3/20 G09G3/3225 G09G3/3233 G09G3/3241 G09G2230/00 G09G2300/0413 G09G2300/0426 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2330/08 G09G2330/10 H01L27/3223 H01L2251/568		
其他公开文献	KR101993334B1		
外部链接	Espacenet		

摘要(译)

本发明公开了一种有机发光显示器，有机发光显示器的修复方法，以及有机发光显示器的驱动方法。本发明的有机发光二极管显示器包括：多个发光像素，布置在行和列方向上，并且具有发光元件和连接到发光元件的第一像素电路;连接到多个发光像素中的修复线的发光像素，以及连接到修复线的虚设像素，虚设像素包括至少一个发光像素，以预定时间差向像素提供相同的数据信号，并且多个发光像素同时发光。专利文献10-2014-0119584

