



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년08월22일
 (11) 등록번호 10-1433246
 (24) 등록일자 2014년08월18일

(51) 국제특허분류(Int. Cl.)
 G09G 3/30 (2006.01)
 (21) 출원번호 10-2012-7032637
 (22) 출원일자(국제) 2012년11월01일
 심사청구일자 2012년12월13일
 (85) 번역문제출일자 2012년12월13일
 (65) 공개번호 10-2013-0075743
 (43) 공개일자 2013년07월05일
 (86) 국제출원번호 PCT/CN2012/083927
 (87) 국제공개번호 WO 2013/078931
 국제공개일자 2013년06월06일
 (30) 우선권주장
 201110393996.3 2011년12월01일 중국(CN)
 (56) 선행기술조사문헌
 KR1020110038915 A*
 CN102651197 A
 KR1020100110060 A
 JP2006309104 A
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
 보에 테크놀로지 그룹 컴퍼니 리미티드
 중국 베이징 100016, 차오양 디스트릭트, 지우시 양치아오 로드 10호
 청두 비오이 옵토일렉트로닉스 테크놀로지 컴퍼니 리미티드
 중국 611731 쓰촨 프로빈스 청두 하이-테크 디벨롭먼트 존 (웨스트 존) 허주오 로드 1188호
 (72) 발명자
 탄 웬
 중국 베이징 100176 비디에이 디저 로드 넘버 9
 치 샤오징
 중국 베이징 100176 비디에이 디저 로드 넘버 9 (뒷면에 계속)
 (74) 대리인
 리엔목록특허법인

전체 청구항 수 : 총 8 항

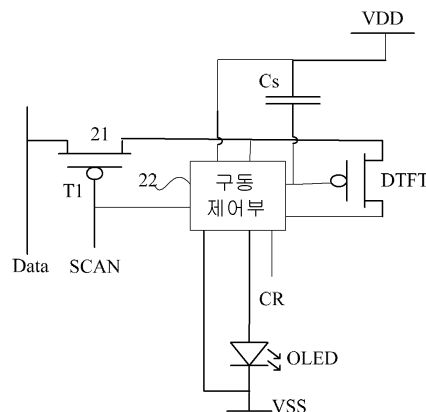
심사관 : 조기덕

(54) 발명의 명칭 픽셀 단위에 대한 구동 회로 및 방법, 픽셀 단위 및 디스플레이 장치

(57) 요약

본 개시는 픽셀 단위에 대한 구동 회로 및 방법, 픽셀 단위 및 디스플레이 장치를 제공한다. 상기 픽셀 단위에 대한 구동 회로는 구동 박막 트랜지스터, 제1 스위칭 소자, 저장 커패시터 및 구동 제어부를 구비하고; 상기 구동 박막 트랜지스터의 소스는 상기 제1 스위칭 소자를 통해 데이터 라인에 연결되고; 상기 구동 박막 트랜지스터의 드레인은 상기 구동 제어부를 통해 상기 OLED의 애노드 및 상기 구동 전원의 저준위 출력에 각각 연결되고, 상기 구동 박막 트랜지스터의 소스는 상기 구동 전원의 상기 고준위 출력에 연결되고, 상기 구동 박막 트랜지스터의 게이트는 상기 구동 박막 트랜지스터의 드레인에 연결되고; 상기 구동 전원부는, 상기 구동 박막 트랜지스터의 게이트-소스 전압에 의해 상기 구동 박막 트랜지스터의 문턱 전압 V_{th} 를 보상하기 위해, 상기 구동 박막 트랜지스터가 포화 영역에서 동작하도록 제어하기 위해 상기 저장 커패시터가 충전 및/또는 방전되도록 제어하는데 사용된다. 본 개시는 OLED 패널의 밝기의 불균일(ununiformity) 및 감쇠의 문제들을 다룰 수 있다.

대표도 - 도2



(72) 발명자
후 리커
중국 베이징 100176 비디에이 디저 로드 넘버 9

고 영익
중국 베이징 100176 비디에이 디저 로드 넘버 9

특허청구의 범위

청구항 1

OLED를 구동하기 위한, 픽셀 단위에 대한 구동 회로에 있어서, 상기 픽셀 단위에 대한 구동 회로는 구동 박막트랜지스터, 제1 스위칭 소자, 저장 커패시터 및 구동 제어부를 구비하고;

상기 저장 커패시터의 제1 단은 상기 구동 박막 트랜지스터의 게이트에 연결되고, 상기 저장 커패시터의 제2 단은 구동 전원의 고준위 출력에 연결되고;

상기 구동 박막 트랜지스터의 소스는 상기 제1 스위칭 소자를 통해 데이터 라인에 연결되고;

상기 구동 박막 트랜지스터의 드레인은 상기 구동 제어부를 통해 상기 OLED의 애노드 및 상기 구동 전원의 저준위 출력에 각각 연결되고, 상기 구동 박막 트랜지스터의 소스는 상기 구동 전원의 상기 고준위 출력에 연결되고, 상기 구동 박막 트랜지스터의 게이트는 상기 구동 박막 트랜지스터의 드레인에 연결되고;

상기 구동 제어부는, 제2 스위칭 소자, 제3 스위칭 소자, 제4 스위칭 소자 및 제5 스위칭 소자를 포함하고;

상기 제2 스위칭 소자는 상기 구동 박막 트랜지스터의 드레인 및 상기 구동 전원의 상기 저준위 출력 사이에 연결되고;

상기 제3 스위칭 소자는 상기 구동 박막 트랜지스터의 게이트 및 상기 구동 박막 트랜지스터의 드레인 사이에 연결되고;

상기 제4 스위칭 소자는 상기 구동 박막 트랜지스터의 드레인 및 상기 OLED의 애노드 사이에 연결되고;

상기 제5 스위칭 소자는 상기 구동 박막 트랜지스터의 소스 및 상기 구동 전원의 상기 고준위 출력에 연결되고;

상기 구동 제어부는, 상기 구동 박막 트랜지스터가 포화 영역에서 동작하여 상기 구동 박막 트랜지스터의 게이트-소스 전압에 의해 상기 구동 박막 트랜지스터의 문턱 전압 V_{th} 를 보상하도록 제어하기 위해, 상기 저장 커패시터가 충전 및/또는 방전되도록 제어하는 것을 특징으로 하는 픽셀 단위에 대한 구동 회로.

청구항 2

제1 항에 있어서,

상기 구동 박막 트랜지스터는 p-형 박막 트랜지스터인 것을 특징으로 하는 픽셀 단위에 대한 구동 회로.

청구항 3

제2 항에 있어서,

상기 제1 스위칭 소자는 p-형 박막 트랜지스터이고;

상기 제1 스위칭 소자의 게이트는 제어 신호를 전송하는 스캔 라인에 연결되고, 상기 제1 스위칭 소자의 소스는 상기 데이터 라인에 연결되고, 상기 제1 스위칭 소자의 드레인은 상기 구동 박막 트랜지스터의 소스에 연결되는 것을 특징으로 하는 픽셀 단위에 대한 구동 회로.

청구항 4

삭제

청구항 5

제3항에 있어서, 상기 제2 스위칭 소자, 상기 제3 스위칭 소자, 상기 제4 스위칭 소자 및 상기 제5 스위칭 소자는 p-형 TFT들이고;

상기 제2 스위칭 소자의 게이트는 제1 제어 라인에 연결되고, 상기 제2 스위칭 소자의 소스는 상기 구동 박막 트랜지스터의 드레인에 연결되고, 상기 제2 스위칭 소자의 드레인은 상기 구동 전원의 상기 저준위 출력에 연결되고;

상기 제3 스위칭 소자의 게이트는 상기 스캔 라인에 연결되고, 상기 제3 스위칭 소자의 소스는 상기 구동 박막 트랜지스터의 게이트에 연결되고, 상기 제3 스위칭 소자의 드레인은 상기 구동 박막 트랜지스터의 드레인에 연결되고;

상기 제4 스위칭 소자의 게이트는 제2 제어 라인에 연결되고, 상기 제4 스위칭 소자의 소스는 상기 구동 박막 트랜지스터의 드레인에 연결되고, 상기 제4 스위칭 소자의 드레인은 상기 OLED의 애노드에 연결되고; 그리고

상기 제5 스위칭 소자의 게이트는 상기 제2 제어 라인에 연결되고, 상기 제5 스위칭 소자의 소스는 상기 구동 전원의 상기 고준위 출력에 연결되고, 상기 제5 스위칭 소자의 드레인은 상기 구동 박막 트랜지스터의 소스에 연결되는 것을 특징으로 하는 픽셀 단위에 대한 구동 회로.

청구항 6

제1 항의 픽셀 단위에 대한 구동 회로에 적용되는, 픽셀 단위를 구동하는 방법에 있어서,

저장 커패시터가 충전되도록 제어하는 구동 제어부에 의해 픽셀 충전하는 단계;

상기 구동 박막 트랜지스터의 게이트-소스 전압이 상기 구동 박막 트랜지스터의 문턱 전압 V_{th} 와 동일할 때까지, 상기 구동 박막 트랜지스터를 통해 상기 저장 커패시터가 방전되도록 제어하는 상기 구동 제어부에 의해 픽셀 방전하는 단계;

상기 구동 박막 트랜지스터의 게이트 전압이 안정적으로 유지되도록 제어하는 상기 구동 제어부에 의해 스위치 버퍼링(buffering)하는 단계;

상기 구동 박막 트랜지스터의 게이트-소스 전압에 의해 상기 구동 박막 트랜지스터의 문턱 전압 V_{th} 를 보상하고 상기 구동 박막 트랜지스터에 의해 OLED가 발광하도록 구동하기 위해, 상기 구동 박막 트랜지스터가 포화 영역에서 동작하도록 제어하고, 상기 저장 커패시터의 두 단 사이의 전압 차이가 변화되지 않게 유지하도록 제어하는 상기 구동 제어부에 의해 OLED가 발광하고 디스플레이하도록 구동하는 단계를 포함하는 것을 특징으로 하는 픽셀 단위를 구동하는 방법.

청구항 7

제6 항에 따른 픽셀 단위를 구동하는 방법에 있어서,

상기 픽셀 충전하는 단계는, 상기 제1 스위칭 소자에 의해 상기 구동 박막 트랜지스터의 소스 및 데이터 라인 사이의 연결을 스위칭 온(switching on)하고; 상기 구동 제어부에 의해 상기 구동 박막 트랜지스터의 드레인과 상기 OLED의 캐소드 사이의 연결을 스위칭 온하고, 상기 구동 박막 트랜지스터의 게이트 및 상기 구동 박막 트랜지스터의 드레인과 사이의 연결을 스위칭 온하고, 상기 구동 박막 트랜지스터의 소스 및 상기 구동 전원의 상기 고준위 출력 사이의 연결을 스위칭 오프(switching off)하고, 상기 저장 커패시터가 충전되도록 제어하는 것을 포함하고;

상기 픽셀 방전하는 단계는, 상기 구동 제어부에 의해 상기 구동 박막 트랜지스터의 드레인과 상기 OLED의 캐소드 사이의 연결을 스위칭 오프하고, 상기 구동 제어부에 의해 상기 구동 박막 트랜지스터의 게이트-소스 전압이 상기 구동 박막 트랜지스터의 문턱 전압 V_{th} 와 동일할 때까지, 상기 저장 커패시터가 상기 구동 박막 트랜지스터를 통해 방전되도록 제어하는 것을 포함하고;

상기 스위치 버퍼링하는 단계는, 상기 제1 스위칭 소자에 의해 상기 구동 박막 트랜지스터의 소스 및 상기 데이터 라인 사이의 연결을 스위칭 오프하고; 상기 구동 제어부에 의해 상기 구동 박막 트랜지스터의 게이트 및 상기 구동 박막 트랜지스터의 드레인과 사이의 연결을 스위칭 오프하는 것을 포함하고;

상기 OLED가 발광하고 디스플레이되도록 구동하는 단계는, 상기 구동 박막 트랜지스터의 게이트-소스 전압에 의해 상기 구동 박막 트랜지스터의 문턱 전압 V_{th} 를 보상하고 상기 구동 박막 트랜지스터에 의해 OLED가 발광하도록 구동하기 위해, 상기 구동 제어부에 의해, 상기 구동 박막 트랜지스터의 소스 및 상기 구동 전원의 상기 고준위 출력 사이의 연결을 스위칭 온하고, 상기 구동 박막 트랜지스터의 드레인과 상기 OLED의 애노드 사이의 연결을 스위칭 온하며, 상기 구동 박막 트랜지스터가 포화 영역에서 동작하도록 제어하고, 상기 저장 커패시터의 두 단 사이의 전압 차이가 변화되지 않게 유지하도록 제어하는 것을 포함하는 것을 특징으로 하는 픽셀 단위를 구동하는 방법.

청구항 8

OLED 및 제1 항 내지 제3 항 및 제5 항 중 어느 한 항의 픽셀 단위에 대한 구동 회로를 포함하며, 상기 픽셀 단위에 대한 구동 회로는 OLED의 애노드에 연결되고, OLED의 캐소드는 상기 구동 전원의 저준위 출력에 연결되는 것을 특징으로 하는 픽셀 단위.

청구항 9

다수의 제 8 항의 픽셀 단위를 포함하는 디스플레이 장치.

명세서

기술분야

[0001] 본 개시는 유기 발광 다이오드(organic light-emitting display) 분야에 관한 것으로, 특히 능동형 유기 발광 다이오드(Active Matrix Organic Light Emitting Diode(AMOLED))의 픽셀 단위에 대한 구동 회로 및 방법, 픽셀 단위 및 디스플레이 장치에 관한 것이다.

배경기술

[0002] 종래의 픽셀 단위에 대한 구동 회로가 도 1에 도시된다. 이러한 구동 회로는 2개의 트랜지스터(transistor)들 및 커패시터(capacitor)를 포함한다. 하나의 트랜지스터는 스캐닝 신호(scanning signal, Vscan)에 의해 제어되고 데이터 라인(data line) 상의 데이터 신호(data signal, Vdata)의 입력을 제어하기 위한 스위칭 트랜지스터(switching transistor, T1)이고, 다른 트랜지스터는 OLED의 발광(light emission)을 제어하기 위한 구동 트랜지스터(driving transistor, T2)이다.

[0003] AMOLED는 발광하기 위해 포화 상태(saturation state)에 있는 구동 트랜지스터에 의해 생성되는 전류에 의해 구동된다. 동일한 그레이 스케일(gray scale) 전압이 입력되는 때에 구동 트랜지스터의 다른 문턱 전압들이 다른 구동 전류를 야기(lead)하기 때문에, 전류들의 불일치가 야기된다. 저온 폴리 실리콘(Low Temperature Polycrystalline Silicon: LTPS)의 제조 과정 동안, 문턱 전압 Vth의 균일도가 매우 나쁘고, 동시에 Vth도 드리프트(drift)되고, 따라서, 픽셀 단위에 대한 전형적인 2T1C 구동 회로의 밝기 균일도(brightness uniformity)는 항상 매우 나쁘다.

발명의 내용

해결하려는 과제

[0004] 본 개시는 OLED 패널(panel)의 밝기 균일도를 향상시키기 위한, 픽셀 단위에 대한 구동 회로 및 방법, 픽셀 단위 및 디스플레이 장치를 제공하기 위한 것이다.

과제의 해결 수단

[0005] 본 개시의 일 실시예는 OLED를 구동하기 위한, 픽셀 단위에 대한 구동 회로를 제공하고, 상기 픽셀 단위에 대한 구동 회로는 구동 박막 트랜지스터, 제1 스위칭 소자, 저장 커패시터 및 구동 제어부를 구비하고;

[0006] 상기 저장 커패시터의 제1 단은 상기 구동 박막 트랜지스터의 게이트에 연결되고, 상기 저장 커패시터의 제2 단은 구동 전원의 고준위 출력에 연결되고;

[0007] 상기 구동 박막 트랜지스터의 소스는 상기 제1 스위칭 소자를 통해 데이터 라인에 연결되고;

[0008] 상기 구동 박막 트랜지스터의 드레인은 상기 구동 제어부를 통해 상기 OLED의 애노드 및 상기 구동 전원의 저준위 출력에 각각 연결되고, 상기 구동 박막 트랜지스터의 소스는 상기 구동 전원의 상기 고준위 출력에 연결되고, 상기 구동 박막 트랜지스터의 게이트는 상기 구동 박막 트랜지스터의 드레인에 연결되고;

[0009] 상기 구동 전원부는, 상기 구동 박막 트랜지스터의 게이트-소스 전압에 의해 상기 구동 박막 트랜지스터의 문턱 전압 Vth를 보상하기 위해, 상기 구동 박막 트랜지스터가 포화 영역에서 동작하도록 제어하기 위해 상기 저장 커패시터가 충전 및/또는 방전되도록 제어하는데 사용된다.

- [0010] 일 실시예에서, 상기 구동 박막 트랜지스터는 p-형 박막 트랜지스터이다.
- [0011] 일 실시예에서, 상기 제1 스위칭 소자는 p-형 박막 트랜지스터이고;
- [0012] 상기 제1 스위칭 소자의 게이트는 제어 신호를 전송하는 스캔 라인에 연결되고, 상기 제1 스위칭 소자의 소스는 상기 데이터 라인에 연결되고, 상기 제1 스위칭 소자의 드레인온 상기 구동 박막 트랜지스터의 소스에 연결된다.
- [0013] 일 실시예에서, 상기 구동 제어부는, 제2 스위칭 소자, 제3 스위칭 소자, 제4 스위칭 소자 및 제5 스위칭 소자를 포함하고;
- [0014] 상기 제2 스위칭 소자는 상기 구동 박막 트랜지스터의 드레인 및 상기 구동 전원의 상기 저준위 출력 사이에 연결되고;
- [0015] 상기 제3 스위칭 소자는 상기 구동 박막 트랜지스터의 게이트 및 상기 구동 박막 트랜지스터의 드레인 사이에 연결되고;
- [0016] 상기 제4 스위칭 소자는 상기 구동 박막 트랜지스터의 드레인 및 상기 OLED의 애노드 사이에 연결되고; 그리고
- [0017] 상기 제5 스위칭 소자는 상기 구동 박막 트랜지스터의 소스 및 상기 구동 전원의 상기 고준위 출력에 연결된다.
- [0018] 일 실시예에서, 상기 제2 스위칭 소자, 상기 제3 스위칭 소자, 상기 제4 스위칭 소자 및 상기 제5 스위칭 소자는 p-형 TFT들이고,
- [0019] 상기 제2 스위칭 소자의 게이트는 제1 제어 라인에 연결되고, 상기 제2 스위칭 소자의 소스는 상기 구동 박막 트랜지스터의 드레인에 연결되고, 상기 제2 스위칭 소자의 드레인은 상기 구동 전원의 상기 저준위 출력에 연결되고;
- [0020] 상기 제3 스위칭 소자의 게이트는 상기 스캔 라인에 연결되고, 상기 제3 스위칭 소자의 소스는 상기 구동 박막 트랜지스터의 게이트에 연결되고, 상기 제3 스위칭 소자의 드레인은 상기 구동 박막 트랜지스터의 드레인에 연결되고;
- [0021] 상기 제4 스위칭 소자의 게이트는 제2 제어 라인에 연결되고, 상기 제4 스위칭 소자의 소스는 상기 구동 박막 트랜지스터의 드레인에 연결되고, 상기 제4 스위칭 소자의 드레인은 상기 OLED의 애노드에 연결되고; 그리고
- [0022] 상기 제5 스위칭 소자의 게이트는 상기 제2 제어 라인에 연결되고, 상기 제5 스위칭 소자의 소스는 상기 구동 전원의 상기 고준위 출력에 연결되고, 상기 제5 스위칭 소자의 드레인은 상기 구동 박막 트랜지스터의 소스에 연결된다.
- [0023] 본 개시는 또한 픽셀 단위를 구동하는 방법을 제공하고, 이는 상기 픽셀 단위에 대한 구동 회로에 적용되고, 상기 픽셀 단위를 구동하는 방법은,
- [0024] 저장 커패시터가 충전되도록 제어하는 구동 제어부에 의해 픽셀 충전하는 단계;
- [0025] 상기 구동 박막 트랜지스터의 게이트-소스 전압이 상기 구동 박막 트랜지스터의 문턱 전압 V_{th} 와 동일할 때까지, 상기 구동 박막 트랜지스터를 통해 상기 저장 커패시터가 방전되도록 제어하는 상기 구동 제어부에 의해 픽셀 방전하는 단계;
- [0026] 상기 구동 박막 트랜지스터의 게이트 전압이 안정적으로 유지되도록 제어하는 상기 구동 제어부에 의해 스위치 버퍼링(buffering)하는 단계;
- [0027] 상기 구동 박막 트랜지스터의 게이트-소스 전압에 의해 상기 구동 박막 트랜지스터의 문턱 전압 V_{th} 를 보상하고 상기 구동 박막 트랜지스터에 의해 OLED가 발광하도록 구동하기 위해, 상기 구동 박막 트랜지스터가 포화 영역에서 동작하도록 제어하고, 상기 저장 커패시터의 두 단 사이의 전압 차이가 변화되지 않게 유지하도록 제어하는 상기 구동 제어부에 의해 OLED가 발광하고 디스플레이하도록 구동하는 단계를 포함한다.
- [0028] 일 실시예에서, 상기 픽셀 충전하는 단계는, 상기 제1 스위칭 소자에 의해 상기 구동 박막 트랜지스터의 소스 및 데이터 라인 사이의 연결을 스위칭 온(switching on)하고; 상기 구동 제어부에 의해 상기 구동 박막 트랜지스터의 드레인 및 상기 OLED의 캐소드 사이의 연결을 스위칭 온하고, 상기 구동 박막 트랜지스터의 게이트 및 상기 구동 박막 트랜지스터의 드레인 사이의 연결을 스위칭 온하고, 상기 구동 박막 트랜지스터의 소스 및 상기 구동 전원의 상기 고준위 출력 사이의 연결을 스위칭 오프(switching off)하고, 상기 저장 커패시터가 충전되도록

록 제어하는 것을 포함하고;

- [0029] 상기 픽셀 방전하는 단계는, 상기 구동 제어부에 의해 상기 구동 박막 트랜지스터의 드레인 및 상기 OLED의 캐소드 사이의 연결을 스위칭 오프하고, 상기 구동 박막 트랜지스터의 게이트-소스 전압이 상기 구동 박막 트랜지스터의 문턱 전압 V_{th} 와 동일할 때까지, 상기 저장 커패시터가 상기 구동 박막 트랜지스터를 통해 방전되도록 제어하는 것을 포함하고;
- [0030] 상기 스위치 버퍼링하는 단계는, 상기 제1 스위칭 소자에 의해 상기 구동 박막 트랜지스터의 소스 및 상기 데이터 라인 사이의 연결을 스위칭 오프하고; 상기 구동 제어부에 의해 상기 구동 박막 트랜지스터의 게이트 및 상기 구동 박막 트랜지스터의 드레인 사이의 연결을 스위칭 오프하는 것을 포함하고;
- [0031] 상기 OLED가 발광하고 디스플레이되도록 구동하는 단계는, 상기 구동 박막 트랜지스터의 게이트-소스 전압에 의해 상기 구동 박막 트랜지스터의 문턱 전압 V_{th} 를 보상하고 상기 구동 박막 트랜지스터에 의해 OLED가 발광하도록 구동하기 위해, 상기 구동 제어부에 의해, 상기 구동 박막 트랜지스터의 소스 및 상기 구동 전원의 상기 고준위 출력 사이의 연결을 스위칭 온하고, 상기 구동 박막 트랜지스터의 드레인 및 상기 OLED의 애노드 사이의 연결을 스위칭 온하며, 상기 구동 박막 트랜지스터가 포화 영역에서 동작하도록 제어하고, 상기 저장 커패시터의 두 단 사이의 전압 차이가 변화되지 않게 유지하도록 제어하는 것을 포함한다.
- [0032] 본 개시의 실시예는 또한, OLED 및 전술된 픽셀 단위에 대한 구동 회로를 포함하는 픽셀 단위를 제공하고, 상기 픽셀 단위에 대한 구동 회로는 OLED의 애노드에 연결되고, OLED의 캐소드는 상기 구동 전원의 저준위 출력에 연결된다.
- [0033] 본 개시의 실시예는 또한, 전술된 픽셀 단위를 다수로 포함하는 디스플레이 장치를 제공한다.

발명의 효과

- [0034] 선행기술과 비교하여, 본 개시의 실시예에 의해 제공되는 픽셀 단위에 대한 구동 회로 및 방법, 픽셀 단위 및 디스플레이 장치에서, 구동 박막 트랜지스터의 게이트-소스 전압에 의해 OLED를 구동하는 구동 박막 트랜지스터의 문턱 전압을 보상하기 위해, 저장 커패시터(Cs)를 제어하는 구동 제어부에 의해, OLED 패널에서 밝기의 불균일(ununiformity) 및 감쇠(attenuation)의 문제가 해결된다.

도면의 간단한 설명

- [0035] 도 1은 픽셀 단위에 대한, 종래의 2T1C 구동 회로의 회로도를 도시한다.
- 도 2는 본 개시의 제1 실시예에 따른 픽셀 단위에 대한 구동 회로의 회로도를 도시한다.
- 도 3a는 본 개시의 제2 실시예에 따른 픽셀 단위에 대한 구동 회로의 회로도를 도시한다.
- 도 3b는 제1 시간 구간(time period) 동안, 본 개시의 제2 실시예에 따른 픽셀 단위에 대한 구동 회로의 등가 회로도를 도시한다.
- 도 3c는 제2 시간 구간 동안, 본 개시의 제2 실시예에 따른 픽셀 단위에 대한 구동 회로의 등가 회로도를 도시한다.
- 도 3d는 제3 시간 구간 동안, 본 개시의 제2 실시예에 따른 픽셀 단위에 대한 구동 회로의 등가 회로도를 도시한다.
- 도 3e는 제4 시간 구간 동안, 본 개시의 제2 실시예에 따른 픽셀 단위에 대한 구동 회로의 등가 회로도를 도시한다.
- 도 4는 본 개시의 픽셀 단위에 대한 구동 회로에서의 다양한 신호들의 타이밍도를 도시한다.

발명을 실시하기 위한 구체적인 내용

- [0036] 본 개시는, OLED 패널에서의 밝기의 비균일도 및 감쇠의 문제를 대처하기 위해, 다이오드 연결의 사용 및 저장 커패시터가 방전(discharge) 되도록 제어함에 의해, OLED를 구동하는 구동 박막 트랜지스터(driving thin-film transistor)의 게이트-소스 전압(gate-source voltage)이 구동 박막 트랜지스터의 문턱 전압을 보상할 수 있게, 픽셀 단위에 대한 구동 회로 및 방법, 픽셀 단위 및 디스플레이 장치를 제공한다.
- [0037] 도 2에 도시된, 본 개시의 제1 실시예에 따른, 픽셀 단위에 대한 구동 회로의 회로도에서, 실시예의 픽셀 단위

에 대한 구동 회로는 OLED를 구동하는데 사용되고, 회로는 구동 박막 트랜지스터(DTFT), 제1 스위칭 소자(21), 저장 커패시터(Cs) 및 구동 제어부(22)를 포함하고;

- [0038] 저장 커패시터의 제1 단은 구동 박막 트랜지스터의 게이트(gate)에 연결되고, 저장 커패시터의 제2 단은 VDD의 출력 전압을 갖는 구동 전원의 고준위 출력에 연결되고;
- [0039] 구동 박막 트랜지스터(DTFT)의 소스(source)는 상기 제1 스위칭 소자(21)를 통해 데이터 라인(Data)에 연결되고;
- [0040] 구동 박막 트랜지스터(DTFT)의 드레인(drain)은 각각, 구동 제어부(22)를 통해 상기 OLED의 애노드(anode) 및 VSS의 출력 전압을 갖는 구동 전원의 저준위 출력에 연결되고, 구동 박막 트랜지스터(DTFT)의 소스는 구동 제어부(22)를 통해 구동 전원의 고준위 출력에 연결되고, 구동 박막 트랜지스터(DTFT)의 게이트는 구동 제어부(22)를 통해 구동 박막 트랜지스터(DTFT)의 드레인에 연결되고;
- [0041] 구동 제어부(22)는, 상기 구동 박막 트랜지스터(DTFT)의 게이트-소스 전압을 이용함에 의해 문턱 전압 V_{th} 를 보상하기 위해, 포화 영역에서 동작하도록 상기 구동 박막 트랜지스터(DTFT)를 제어하기 위해 충전/방전 되는 상기 저장 커패시터(Cs)를 제어하는데 사용된다.
- [0042] 구동 제어부(22)는 또한, 각각, 제어 신호들을 전송하는 스캔 라인(scan line, SCAN) 및 제어 라인(control line, CR)에 연결된다.
- [0043] 도 2에 도시되는 바와 같이, 본 개시의 제1 실시예의 픽셀 단위에 대한 구동 회로에서, 제1 스위칭 소자(21)는 T1으로 표시된 제1 스위치 TFT이고, T1은 p-형(type) 박막 트랜지스터이다.
- [0044] 제1 스위칭 소자(21)의 게이트는 제어 신호를 전송하는 스캔 라인(SCAN)에 연결되고, 제1 스위칭 소자(21)의 소스는 데이터 라인(Data)에 연결되고, 제1 스위칭 소자(21)의 드레인은 구동 박막 트랜지스터(DTFT)의 소스에 연결된다.
- [0045] 도 3a에 도시되는 것은 본 개시의 제2 실시예에 따른 픽셀 단위에 대한 구동 회로의 회로도이다. 이 실시예에서 픽셀 단위에 대한 구동 회로는, 구동 TFT의 구동 전류가 구동 TFT의 문턱 전압 V_{th} 에 독립적이기 위해 구동 TFT의 문턱 전압 V_{th} 가 보상되는 6T1C 회로를 사용하고, 이에 따라 전류의 일관성, 향상된 균일도 및 신뢰도를 달성한다.
- [0046] 이 실시예에서, 제1 스위칭 소자는 T1으로 표시된 제1 스위치 TFT이고, 제2 스위칭 소자는 T2로 표시된 제2 스위치 TFT이며, 제3 스위칭 소자는 T3로 표시된 제3 스위치 TFT이고, 제4 스위칭 소자는 T4로 표시된 제4 스위치 TFT이며, 제5 스위칭 소자는 T5로 표시된 제5 스위치 TFT이고, 구동 TFT는 DTFT로 표시되고;
- [0047] 제1 스위치 TFT, 제2 스위치 TFT, 제3 스위치 TFT, 제4 스위치 TFT 및 구동 TFT는 p-형 TFT들이고, p-형 TFT의 문턱 전압 $V_{th} < 0$ 이고;
- [0048] T4의 드레인은 OLED의 애노드에 연결되고, T4의 소스는 DTFT의 드레인, T2의 소스 및 T3의 드레인에 연결되고, T4의 게이트는 T5의 게이트에 연결되고;
- [0049] T2의 드레인은 OLED의 캐소드(cathode) 및 접지에 연결되고;
- [0050] T3의 소스는 DTFT의 게이트 및 저장 커패시터(Cs)의 제1 단에 연결되고, T3의 게이트는 T1의 게이트에 연결되고;
- [0051] T1의 드레인은 T5의 드레인에 연결되고, T1의 소스는 데이터 라인(Data)에 연결되고;
- [0052] T5의 소스는 VDD의 출력 전압을 갖는 구동 전원의 고준위 출력에 연결되고, T5의 드레인은 DTFT의 소스에 연결되고;
- [0053] T3의 게이트 및 T1의 게이트는 제어 신호를 전송하는 스캔 라인(SCAN)에 연결되고;
- [0054] T2의 게이트는 제어 라인(CR1)에 연결되고;
- [0055] T4의 게이트 및 T5의 게이트는 제어 라인(CR2)에 연결된다.
- [0056] 도 3b에 도시되는 바와 같이, 본 개시의 제2 실시예에 따른 픽셀 단위에 대한 구동 회로가 동작 중일 때, 제1 시간 구간(예를 들어, 프리-차지(pre-charging) 단계)동안, 스캔 라인(SCAN) 및 제어 라인(CR1)은 T2, T3 및 T1이 스위치 온(switch on) 되도록 제어하기 위해 저준위를 출력하고, 제어 라인(CR2)은 T4 및 T5가 컷 오프

(cut off) 되도록 제어하기 위해 고준위에 있다. 이때, 저장 커패시터(Cs)의 제1 단이 접지에 연결되고, 저장 커패시터(Cs)의 제2 단이 VDD의 출력을 갖는 구동 전원의 고준위 출력에 연결되고, 저장 커패시터(Cs)는 충전된다; 노드 A(예를 들어, DTFT의 드레인)의 전압 및 노드 B(예를 들어, DTFT의 게이트)의 전압은 0이고, 노드 C(예를 들어, DTFT의 소스)의 전압은 데이터 라인(Data)으로부터 출력되는 전압(Vdata)이다.

[0057] 도 3c에 도시되는 바와 같이, 본 개시의 제2 실시예에 따른 픽셀 단위에 대한 구동 회로가 동작 중일 때, 제2 시간 구간 (예를 들어, 데이터 기입(write-in) 및 방전 보상 단계)동안, 스캔 라인(SCAN)은 T3 및 T1이 스위치 온 되도록 제어하기 위해 저준위를 출력하고, 제어 라인(CR1) 및 제어 라인(CR2)은 T4, T2 및 T5가 컷 오프(cut off) 되도록 제어하기 위해 고준위를 출력한다. DTFT의 게이트 및 드레인이 함께 연결되고, 이에 따라 DTFT는 다이오드로 역할을 한다; 저장 커패시터(Cs)의 제1 단이 DTFT의 게이트에 연결되고, 저장 커패시터(Cs)의 제2 단이 VDD의 출력을 갖는 구동 전원의 고준위 출력에 연결된다; 그 동안, DTFT의 소스(예를 들어, 노드 C)는 전압(Vdata)을 출력하는 데이터 라인(Data)에 연결된다.

[0058] DTFT의 게이트-소스 전압 Vgs(예를 들어, (VB-VA))은 Vth 미만인 (-Vdata) 와 동일하고, 그러므로 DTFT는 스위치 온(turned on) 된다; DTFT의 Vgs가 DTFT의 문턱 전압 Vth로 증가할 때까지, 저장 커패시터(Cs)는 DTFT를 통해 데이터 라인(Data)으로 방전한다; 이때, DTFT는 역치 이하의 턴-온(turn-on)으로 진입하고, 노드 C에서의 전압은 Vdata를 유지하며, 노드 B 및 노드 C 사이의 전압 차이(예를 들어, Vgs)는 DTFT의 문턱 전압 Vth와 동일하다. 그러므로, DTFT의 게이트 전압(예를 들어, 노드 B)은 VD+Vth(=Vdata+Vth)이고, 저장 커패시터(Cs)의 제2 단 및 제1 단 사이의 전압 차이는 VDD-VB, 예를 들어, VDD-Vdata-Vth이다.

[0059] 도 3d에 도시되는 바와 같이, 본 개시의 제2 실시예에 따른 픽셀 단위에 대한 구동 회로가 동작 중일 때, 제3 시간 구간 (예를 들어, 스위치 버퍼링(switch buffering) 단계)동안, 스캔 라인(SCAN), 제어 라인(CR1) 및 제어 라인(CR2)은 T1, T2, T3, T4 및 T5가 스위치 오프(switch off) 되도록 제어하기 위해 고준위를 출력하고, DTFT의 게이트(예를 들어, 노드 B)에서의 전압은 저장 커패시터에 의해 (Vdata+Vth)로 안정된다.

[0060] 도 3e에 도시되는 바와 같이, 본 개시의 제2 실시예에 따른 픽셀 단위에 대한 구동 회로가 동작 중일 때, 제4 시간 구간 (예를 들어, OLED에 대한 구동 단계)동안, 제어 라인(CR2)은 T4 및 T5가 스위치 온 되도록 제어하기 위해 저준위를 출력하고, 제어 라인(CR1) 및 스캔 라인(SCAN)은 T2, T3 및 T1이 스위치 오프 되도록 고준위를 출력한다. 이때, DTFT는 포화 영역에서 동작하고, 구동 전류는 OLED를 통해 흘러 이것을 밝힌다.

[0061] DTFT의 게이트 전압(예를 들어, 노드 B)은 (Vdata+Vth)이고, DTFT의 소스는, T5를 통해, VDD의 출력 전압을 갖는 구동 전원의 고준위 출력에 연결되고, 예를 들어, DTFT의 게이트-소스 전압 Vgs 는 (Vdata+Vth-VDD)이고, 이때 OLED를 통해 흐르는 전류 I는 다음의 수식 (1)로 계산된다:

[0062]
$$I = K \times (Vgs - Vth)^2$$

[0063]
$$= K \times (Vdata + Vth - VDD - Vth)^2$$

[0064]
$$= K \times (Vdata - VDD)^2; \quad \text{수식 (1)}$$

[0065] 여기서, K는 DTFT의 전류 계수(current coefficient)이다;

[0066]
$$K = C_{ox} \cdot \mu \cdot W/L;$$

[0067] μ , C_{ox} , W 및 L 은 각각, 전계 효과 이동도(field effect mobility), 게이트 절연층 단위-영역 커패시턴스(gate isolation layer unit-area capacitance), DTFT의 채널 폭 및 길이이다.

[0068] 제4 시간 구간은 OLED의 발광 단계이고, 데이터 라인(Data)으로 다음 프레임 데이터(frame data)의 기입까지, OLED는 발광을 계속할 것이다.

[0069] 그러므로, OLED 패널의 밝기의 균일도를 달성하기 위해, 전류의 균일도가 향상되도록, 구동 TFT의 구동 전류(예를 들어, OLED를 통해 흐르는 전류)는, 구동 TFT의 문턱 전압의 드리프트 및 OLED의 애노드 전압의 드리프트에 따른 변화로부터 구동 전류를 방지하여, 단지 Vdata-VDD에 종속하고, 구동 TFT의 문턱 전압 Vth 및 OLED의 애노드 전압 Vth_oled에 의해 영향을 받지 않는다.

[0070] 도 4는 실시예의 픽셀 단위에 대한 구동 회로에서의 다양한 신호들에 대한 타이밍도를 도시하는데, 스캔 라인(SCAN)은 스캔 신호(VSCAN)를 출력하고, 데이터 라인(DATA)은 데이터 신호(Vdata)를 출력하고, 제1 제어 라인

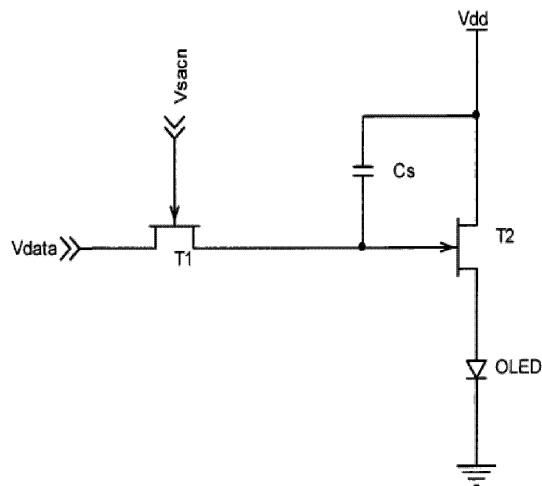
(CR1)은 제어 신호(VCR1)를 출력하고, 제2 제어 라인(CR2)은 제어 신호(VCR2)를 출력한다. 도 4에서, D, E, F 및 G는 각각, 제1 시간 구간, 제2 시간 구간, 제3 시간 구간 및 제4 시간 구간을 나타낸다.

[0071]

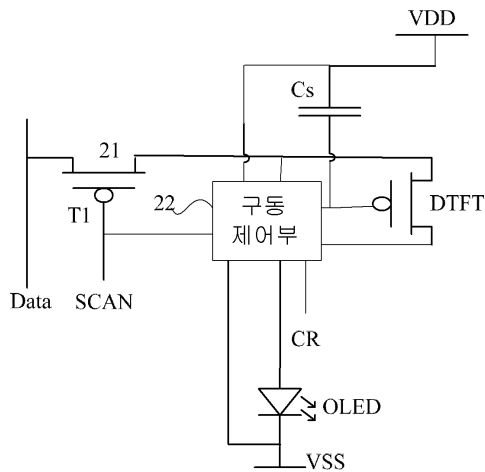
상기 설명은 단지 본 개시에 대한 예에 불과하고, 어떤 식으로든 제한되지 아니한다. 당업자가 첨부된 청구항들에서 정의되는 사상 및 범위로부터 분리되지 아니한 다양한 변경, 변화 및 등가물을 만들 수 있는 것으로 이해되어야 하고, 그들은 모두 본 개시의 청구된 범위에 포함된다.

도면

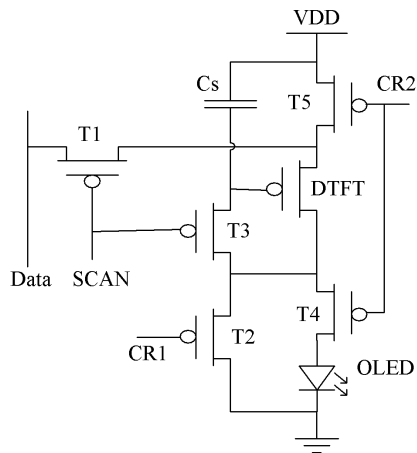
도면1



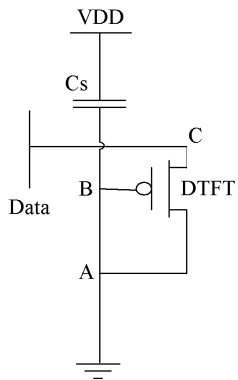
도면2



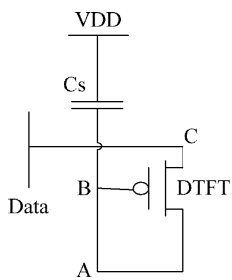
도면3a



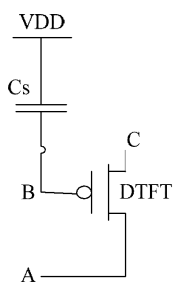
도면3b



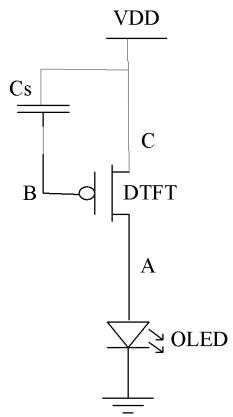
도면3c



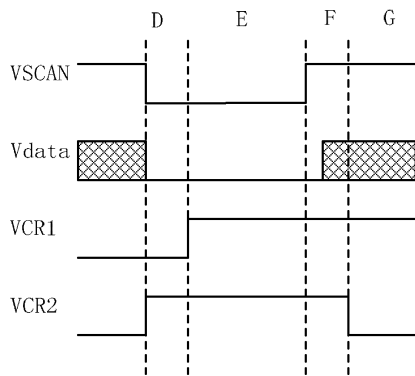
도면3d



도면3e



도면4



专利名称(译)	标题：像素单元，像素单元和显示装置的驱动电路和方法		
公开(公告)号	KR101433246B1	公开(公告)日	2014-08-22
申请号	KR1020127032637	申请日	2012-11-01
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	博科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	博科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	TAN WEN 탄원 QI XIAOJING 치샤오징 HU LIKE 후리커 KO YOUNG YIK 고영익		
发明人	탄원 치샤오징 후리커 고영익		
IPC分类号	G09G3/30		
CPC分类号	G09G3/3225 G09G3/3233 G09G2300/0417 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2320/0233 G09G2320/045		
优先权	201110393996.3 2011-12-01 CN		
其他公开文献	KR1020130075743A		
外部链接	Espacenet		

摘要(译)

本发明提供了逐个像素地逐个像素地驱动电路和方法以及显示装置。当包括驱动薄膜晶体管，第一开关器件，存储电容器和驱动控制部分并且驱动薄膜晶体管的源极通过第一个连接到数据线时，使用逐个像素的驱动电路。开关器件和驱动薄膜晶体管的漏极通过驱动控制部分连接到 OLED 的阳极，驱动电源的低电平输出和驱动薄膜晶体管的源极连接到驱动器的高电平输出为了使驱动薄膜晶体管的栅极连接到驱动薄膜晶体管的漏极并且工作电源补偿驱动薄膜晶体管的阈值电压 V_{th} 和栅极 - 源极电压。驱动薄膜晶体管控制使存储电容器放电和/或充电以便控制使驱动变薄膜晶体管工作在饱和区。本发明可以解决 OLED 面板的亮度分散 (不均匀) 和阻尼的问题。

