



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0057550
(43) 공개일자 2019년05월29일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H01L 27/32 (2006.01)
H01L 51/00 (2006.01)
(52) CPC특허분류
H01L 51/525 (2013.01)
H01L 27/3211 (2013.01)
(21) 출원번호 10-2017-0154622
(22) 출원일자 2017년11월20일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
신민관
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인인벤싱크

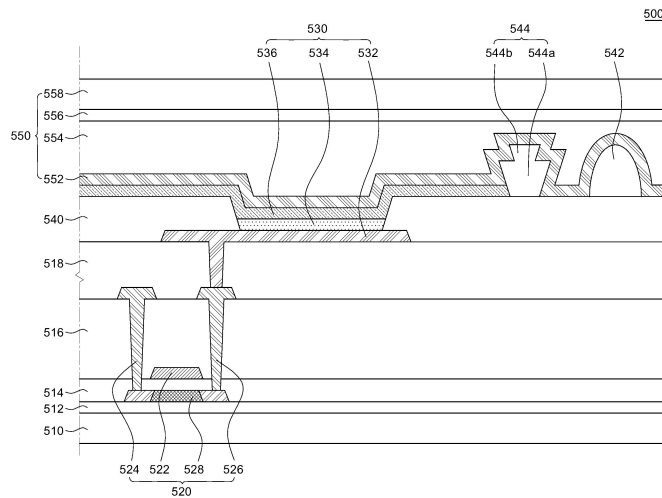
전체 청구항 수 : 총 23 항

(54) 발명의 명칭 플렉시블 전계발광 표시장치

(57) 요약

본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치는 화소를 포함하는 표시영역 및 표시영역 외곽의 비표시영역을 포함하는 플렉시블 기관, 표시영역의 플렉시블 기관이 폴딩되는 폴딩영역, 표시영역 상에 배치되는 박막 트랜지스터, 박막 트랜지스터 상에 배치되며, 화소를 구획하는 बैं크, बैं크와 인접하여 배치되는 발광소자, बैं크 상에 배치되는 제1 스페이서, 폴딩영역의 बैं크 상에 배치되고, 역테이퍼(taper) 구조를 가지는 적어도 하나 이상의 제2 스페이서 및 발광소자, 제1 스페이서 및 제2 스페이서 상에 배치되는 봉지부를 포함한다.

대표도



(52) CPC특허분류

H01L 27/3246 (2013.01)

H01L 27/3262 (2013.01)

H01L 51/0097 (2013.01)

H01L 51/5246 (2013.01)

명세서

청구범위

청구항 1

화소를 포함하는 표시영역 및 상기 표시영역 외곽의 비표시영역을 포함하는 플렉시블 기관;

상기 표시영역의 상기 플렉시블 기관이 폴딩되는 폴딩영역;

상기 표시영역 상에 배치되는 박막 트랜지스터;

상기 박막 트랜지스터 상에 배치되며, 상기 화소를 구획하는 बैं크;

상기 बैं크와 인접하여 배치되는 발광소자;

상기 बैं크 상에 배치되는 제1 스페이서;

상기 폴딩영역의 상기 बैं크 상에 배치되고, 역테이퍼(taper) 구조를 가지는 적어도 하나 이상의 제2 스페이서;
및

상기 발광소자, 상기 제1 스페이서 및 상기 제2 스페이서 상에 배치되는 봉지부를 포함하는, 플렉시블 전계발광 표시장치.

청구항 2

제1 항에 있어서,

상기 적어도 하나 이상의 제2 스페이서는 하부의 역테이퍼층과 상부의 역테이퍼층을 포함하며, 상기 하부의 역테이퍼층이 상기 상부의 역테이퍼층 보다 더 큰 크기를 가지는, 플렉시블 전계발광 표시장치.

청구항 3

제2 항에 있어서,

상기 하부의 역테이퍼층과 상기 상부의 역테이퍼층은 동일한 물질로 구성되는, 플렉시블 전계발광 표시장치.

청구항 4

제1 항에 있어서,

상기 적어도 하나 이상의 제2 스페이서는 상기 제1 스페이서보다 상기 발광소자에 인접하게 배치되는, 플렉시블 전계발광 표시장치.

청구항 5

제1 항에 있어서,

상기 발광소자는 애노드, 발광부 및 캐소드를 포함하는, 플렉시블 전계발광 표시장치.

청구항 6

제5 항에 있어서,

상기 캐소드는 상기 적어도 하나 이상의 제2 스페이서의 측면과 접하면서 연속성이 끊어지는, 플렉시블 전계발광 표시장치.

청구항 7

제1 항에 있어서,

상기 발광소자는 적색, 녹색 및 청색 중에 하나의 색을 발광하는, 플렉시블 전계발광 표시장치.

청구항 8

제1 항에 있어서,

상기 봉지부는 제1 봉지층, 이물보상층 및 제2 봉지층으로 구성되는, 플렉시블 전계발광 표시장치.

청구항 9

제8 항에 있어서,

상기 제1 봉지층은 무기물로 구성되는, 플렉시블 전계발광 표시장치.

청구항 10

제8 항에 있어서,

상기 제1 봉지층은 상기 적어도 하나 이상의 제2 스페이서의 측면 및 상면을 덮으며 배치되는, 플렉시블 전계발광 표시장치.

청구항 11

제1 항에 있어서,

상기 박막트랜지스터는 게이트전극, 반도체층 및 소스/드레인전극을 포함하는, 플렉시블 전계발광 표시장치.

청구항 12

제11 항에 있어서,

상기 박막트랜지스터의 반도체층은 붕소(B), 알루미늄(Al), 갈륨(Ga) 및 인듐(In) 중에 하나의 불순물이 도핑된 영역을 포함하는, 플렉시블 전계발광 표시장치.

청구항 13

제11 항에 있어서,

상기 박막트랜지스터의 반도체층은 인(P), 비소(As) 및 안티몬(Sb) 중에 하나의 불순물이 도핑된 영역을 포함하는, 플렉시블 전계발광 표시장치.

청구항 14

제1 항에 있어서,

상기 제1 스페이서는 테이퍼 형태로 구성되는, 플렉시블 전계발광 표시장치.

청구항 15

표시영역 및 상기 표시영역 외곽의 비표시영역을 포함하는 플렉시블 기관;

상기 표시영역의 상기 플렉시블 기관이 폴딩되는 폴딩영역;

상기 표시영역 상에 배치되고, 반도체층, 게이트전극 및 소스/드레인전극을 포함하는 박막트랜지스터;

상기 박막트랜지스터 상에 배치되는 평탄화층;

상기 표시영역 상의 상기 평탄화층 상에 배치되고, 애노드, 발광부 및 캐소드를 포함하는 발광소자;

상기 평탄화층 및 상기 애노드 상에 배치되는 बैं크;

상기 बैं크 상에 배치되는 제1 스페이서;

상기 폴딩영역의 상기 बैं크 상에 배치되는 제2 스페이서; 및

상기 발광소자, 상기 제1 스페이서 및 상기 제2 스페이서 상에 배치되고, 제1 봉지층, 이물보상층 및 제2 봉지층을 포함하는 봉지부를 포함하며,

상기 제1 스페이서는 테이퍼(taper) 구조를 가지며, 상기 제2 스페이서는 상기 제1 스페이서와 다른 구조를 갖는, 플렉시블 전계발광 표시장치.

청구항 16

제15 항에 있어서,

상기 제2 스페이서는 역테이퍼 구조를 포함하는, 플렉시블 전계발광 표시장치.

청구항 17

제15 항에 있어서,

상기 제2 스페이서는 하부의 역테이퍼층과 상부의 역테이퍼층을 포함하며, 상기 하부의 역테이퍼층이 상기 상부의 역테이퍼층 보다 더 큰 크기를 가지는, 플렉시블 전계발광 표시장치.

청구항 18

제17 항에 있어서,

상기 하부의 역테이퍼층과 상기 상부의 역테이퍼층은 동일한 물질로 구성되는, 플렉시블 전계발광 표시장치.

청구항 19

제15 항에 있어서,

상기 제2 스페이서는 상기 제1 스페이서보다 상기 발광소자에 인접하게 배치되는, 플렉시블 전계발광 표시장치.

청구항 20

제15 항에 있어서,

상기 제1 봉지층은 상기 제2 스페이서의 측면 및 상면을 덮으며 배치되는, 플렉시블 전계발광 표시장치.

청구항 21

제15 항에 있어서,

상기 제1 봉지층은 무기물로 구성되는, 플렉시블 전계발광 표시장치.

청구항 22

제15 항에 있어서,

상기 캐소드는 상기 제2 스페이서의 측면과 접하면서 연속성이 끊어지는, 플렉시블 전계발광 표시장치.

청구항 23

제15 항에 있어서,

상기 발광소자는 적색, 녹색 및 청색 중에 하나의 색을 발광하는, 플렉시블 전계발광 표시장치.

발명의 설명

기술 분야

[0001] 본 명세서는 플렉시블 전계발광 표시장치에 관한 것으로서, 보다 상세하게는 폴딩(Folding) 시에 발광부의 박리를 억제하고, 접착력이 개선된 플렉시블 전계발광 표시장치에 관한 것이다.

배경 기술

[0002] 본격적인 정보화 시대로 접어들면서 전기적 정보신호를 시각적으로 표시하는 표시장치 분야가 급속도로 발전하고 있으며, 여러가지 표시장치에 대해 박형화, 경량화 및 저소비 전력화 등의 성능을 개발시키기 위한 연구가 계속되고 있다.

- [0003] 대표적인 표시장치로는 액정 표시장치(Liquid Crystal Display device; LCD), 전계방출 표시장치(Field Emission Display device; FED), 전기습윤 표시장치(Electro-Wetting Display device; EWD) 및 유기발광 표시장치(Organic Light Emitting Display Device; OLED) 등을 들 수 있다.
- [0004] 이중에서, 유기발광 표시장치를 포함하는 표시장치인 전계발광 표시장치는 자체 발광형 표시장치로서, 액정 표시장치와는 달리 별도의 광원이 필요하지 않아 경량 박형으로 제조가 가능하다. 또한, 전계발광 표시장치는 저전압 구동에 의해 소비전력 측면에서 유리할 뿐만 아니라, 색상구현, 응답속도, 시야각, 명암 대비비(Contrast Ratio; CR)도 우수하여, 다양한 분야에서 활용이 기대되고 있다.
- [0005] 전계발광 표시장치는 애노드(Anode)와 캐소드(Cathode)로 된 두 개의 전극 사이에 유기물을 사용한 발광층(Emissive Layer; EML)을 배치한다. 애노드에서의 정공(Hole)을 발광층으로 주입시키고, 캐소드에서의 전자(Electron)를 발광층으로 주입시키면, 주입된 전자와 정공이 서로 재결합하면서 발광층에서 여기자(Exciton)를 형성하며 발광한다.
- [0006] 발광층에는 호스트(Host) 물질과 도펀트(Dopant) 물질이 포함되어 두 물질의 상호작용이 발생한다. 호스트는 전자와 정공으로부터 여기자를 생성하고 도펀트로 에너지를 전달하는 역할을 하고, 도펀트는 소량이 첨가되는 염료성 유기물로, 호스트로부터 에너지를 받아서 광으로 전환시키는 역할을 한다.

발명의 내용

해결하려는 과제

- [0007] 최근, 접히는 표시장치를 탑재하여 평소에는 접힌 상태이고, 사용 시에 펼쳐서 대화면 표시장치를 가능하게 하는 폴더블(Foldable) 기능을 가진 플렉시블 표시장치에 대한 관심이 높아지고 있다.
- [0008] 플렉시블 표시장치가 폴딩되는 경우 폴딩에 의해 플렉시블 표시장치에 인장응력(Tensile Stress)과 압축응력(Compressive Stress)이 가해질 수 있다. 이때, 반복적인 폴딩에 따른 지속적인 인장응력 및 압축응력의 인가로 인해 표시장치를 구성하는 복수의 층들이 서로 분리되는 박리현상이 발생할 수 있으며, 이는 표시장치의 불량을 발생시킬 수 있다.
- [0009] 플렉시블 표시장치에 사용되는 플렉시블 전계발광 표시장치를 구성하는 복수의 층들 중에서 발광부는 폴딩 스트레스를 완화하기 위한 패터닝이 구현되기 어렵고, 접착력이 비교적 약해 가장 취약한 부분이다.
- [0010] 이에, 본 명세서의 발명자들은 플렉시블 전계발광 표시장치에서 폴딩되는 영역의 구조를 개선하여 발광부의 박리를 억제하고, 접착력이 개선된 새로운 구조의 전계발광 표시장치를 발명하였다.
- [0011] 본 발명의 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0012] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치는 화소를 포함하는 표시영역 및 표시영역 외곽의 비표시영역을 포함하는 플렉시블 기판, 표시영역의 플렉시블 기판이 폴딩되는 폴딩영역, 표시영역 상에 배치되는 박막 트랜지스터, 박막 트랜지스터 상에 배치되며, 화소를 구획하는 बैं크, बैं크와 인접하여 배치되는 발광소자, बैं크 상에 배치되는 제1 스페이서, 폴딩영역의 बैं크 상에 배치되고, 역테이퍼(taper) 구조를 가지는 적어도 하나 이상의 제2 스페이서 및 발광소자, 제1 스페이서 및 제2 스페이서 상에 배치되는 봉지부를 포함한다.
- [0013] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치는 표시영역 및 표시영역 외곽의 비표시영역을 포함하는 플렉시블 기판, 표시영역의 플렉시블 기판이 폴딩되는 폴딩영역, 표시영역 상에 배치되고, 반도체층, 게이트전극 및 소스/드레인전극을 포함하는 박막트랜지스터, 박막트랜지스터 상에 배치되는 평탄화층, 표시영역 상의 평탄화층 상에 배치되고, 애노드, 발광부 및 캐소드를 포함하는 발광소자, 평탄화층 및 애노드 상에 배치되는 बैं크, बैं크 상에 배치되는 제1 스페이서, 폴딩영역의 बैं크 상에 배치되는 제2 스페이서 및 발광소자, 제1 스페이서 및 제2 스페이서 상에 배치되고, 제1 봉지층, 이물보상층 및 제2 봉지층을 포함하는 봉지부를 포함하며, 제1 스페이서는 테이퍼(taper) 구조를 가지며, 제2 스페이서는 제1 스페이서와 다른 구조를 가진다.

발명의 효과

- [0014] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치는 역테이퍼 구조의 스페이서를 적용하여 봉지층과의 접

작력을 증가시킴으로써 플렉시블 전계발광 표시장치의 폴딩 시에 발광부의 박리를 억제할 수 있고, 접착력이 개선되는 효과가 있다.

[0015] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

[0016] 이상에서 해결하고자 하는 과제, 과제 해결 수단, 효과에 기재한 명세서의 내용이 청구항의 필수적인 특징을 특정하는 것은 아니므로, 청구항의 권리범위는 명세서의 내용에 기재된 사항에 의하여 제한되지 않는다.

도면의 간단한 설명

[0017] 도 1은 본 명세서의 실시예에 따른 전계발광 표시장치의 블록도이다.

도 2는 본 명세서의 실시예에 따른 전계발광 표시장치에 포함되는 화소의 회로도이다.

도 3은 본 명세서의 실시예에 따른 전계발광 표시장치의 평면도이다.

도 4는 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 표시영역의 평면도이다.

도 5는 본 명세서의 실시예에 따른 전계발광 표시장치의 표시영역의 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0018] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0019] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0020] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0021] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.

[0022] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.

[0023] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.

[0024] 도 1은 본 명세서의 실시예에 따른 전계발광 표시장치(100)의 블록도이다.

[0025] 도 1을 참조하면, 전계발광 표시장치(100)는 영상처리부(110), 타이밍 컨트롤러(120), 데이터드라이버(130), 게이트드라이버(140) 및 표시패널(150)을 포함한다.

[0026] 영상처리부(110)는 외부로부터 공급된 데이터신호(DATA)와 더불어 데이터인에이블신호(DE) 등을 출력한다. 영상처리부(110)는 데이터인에이블신호(DE) 외에도 수직동기신호, 수평동기신호 및 클럭신호 중 하나 이상을 출력할 수 있다.

[0027] 타이밍컨트롤러(120)는 영상처리부(110)로부터 데이터인에이블신호(DE) 또는 수직동기신호, 수평동기신호 및 클럭신호 등을 포함하는 구동신호와 더불어 데이터신호(DATA)를 공급받는다. 타이밍컨트롤러(120)는 구동신호에

기초하여 게이트드라이버(140)의 동작타이밍을 제어하기 위한 게이트타이밍 제어신호(GDC)와 데이터드라이버(130)의 동작타이밍을 제어하기 위한 데이터 타이밍제어신호(DDC)를 출력한다.

- [0028] 데이터드라이버(130)는 타이밍컨트롤러(120)로부터 공급된 데이터타이밍 제어신호(DDC)에 응답하여 타이밍컨트롤러(120)로부터 공급되는 데이터신호(DATA)를 샘플링하고 래치하여 감마 기준전압으로 변환하여 출력한다. 데이터드라이버(130)는 데이터라인들(DL1~DLn)을 통해 데이터신호(DATA)를 출력한다.
- [0029] 게이트드라이버(140)는 타이밍컨트롤러(120)로부터 공급된 게이트타이밍 제어신호(GDC)에 응답하여 게이트전압의 레벨을 시프트시키면서 게이트신호를 출력한다. 게이트드라이버(140)는 게이트라인들(GL1~GLm)을 통해 게이트신호를 출력한다.
- [0030] 표시패널(150)은 데이터드라이버(130) 및 게이트드라이버(140)로부터 공급된 데이터신호(DATA) 및 게이트신호에 대응하여 화소(160)가 발광하면서 영상을 표시한다. 화소(160)의 상세구조는 도 2 및 도 3에서 설명한다.
- [0031] 도 2는 본 명세서의 실시예에 따른 전계발광 표시장치에 포함되는 화소의 회로도이다.
- [0032] 도 2를 참조하면, 전계발광 표시장치(200)의 화소는 스위칭 트랜지스터(240), 구동 트랜지스터(250), 보상회로(260) 및 발광소자(270)를 포함한다.
- [0033] 발광소자(270)는 구동 트랜지스터(250)에 의해 형성된 구동전류에 따라 발광하도록 동작한다.
- [0034] 스위칭 트랜지스터(240)는 게이트라인(220)을 통해 공급된 게이트신호에 대응하여 데이터라인(230)을 통해 공급되는 데이터신호가 커패시터(Capacitor)에 데이터전압으로 저장되도록 스위칭 동작한다.
- [0035] 구동 트랜지스터(250)는 커패시터에 저장된 데이터전압에 대응하여 고전위 전원라인(VDD)과 저전위 전원라인(GND) 사이로 일정한 구동전류가 흐르도록 동작한다.
- [0036] 보상회로(260)는 구동 트랜지스터(250)의 문턱전압 등을 보상하기 위한 회로이며, 보상회로(260)는 하나 이상의 박막 트랜지스터와 커패시터를 포함한다. 보상회로의 구성은 보상 방법에 따라 매우 다양할 수 있다.
- [0037] 그리고, 전계발광 표시장치(200)의 화소는 스위칭 트랜지스터(240), 구동 트랜지스터(250), 커패시터 및 발광소자(270)를 포함하는 2T(Transistor)1C(Capacitor) 구조로 구성되지만, 보상회로(260)가 추가된 경우 3T1C, 4T2C, 5T2C, 6T1C, 6T2C, 7T1C, 7T2C 등으로 다양하게 형성할 수 있다.
- [0038] 도 3은 본 명세서의 실시예에 따른 전계발광 표시장치의 평면도이다.
- [0039] 이때, 도 3은 플렉시블 전계발광 표시장치(300)의 플렉시블 기판(310)이 폴딩되지 않은 상태이다.
- [0040] 도 3을 참조하면, 플렉시블 전계발광 표시장치(300)는 플렉시블 기판(310) 상에 박막 트랜지스터 및 발광소자를 통해서 실제로 광을 발광하는 화소가 배치되는 표시영역(Active Area; A/A) 및 표시영역(A/A)의 가장자리의 외곽을 둘러싸는 비표시영역(Non-active Area; N/A)을 포함한다.
- [0041] 플렉시블 기판(310)의 비표시영역(N/A)에는 플렉시블 전계발광 표시장치(300)의 구동을 위한 게이트구동부(390) 등과 같은 회로 및 스캔라인(Scan Line; S/L) 등과 같은 다양한 신호배선이 배치될 수 있다. 그리고, 플렉시블 전계발광 표시장치(300)의 구동을 위한 회로는 기판(310) 상에 GIP(Gate in Panel)로 배치되거나, TCP(Tape Carrier Package) 또는 COF(Chip on Film) 방식으로 플렉시블 기판(310)에 연결될 수도 있다.
- [0042] 비표시영역(N/A)의 기판(310)의 일 측에 패드(395)가 배치된다. 패드(395)는 외부 모듈이 본딩되는(Bonded) 금속 패턴이다.
- [0043] 폴더블(foldable) 기능을 포함하고 있는 플렉시블 전계발광 표시장치(300)는 플렉시블 기판(310)의 일 영역을 폴딩영역으로 구성하여 폴딩할 수 있다. 예를 들어, 플렉시블 기판(310)의 표시영역(A/A)의 중앙부를 폴딩하여 접힌 상태의 전계발광 표시장치(300)를 구현할 수 있다.
- [0044] 플렉시블 기판(310)에서 폴딩되는 폴딩영역의 상세 구조에 대해서는 도 4 및 도 5에서 설명한다.
- [0045] 플렉시블 기판(310) 상에는 다양한 배선들이 형성된다. 배선은 기판(310)의 표시영역(A/A)에 형성될 수도 있다. 또는, 비표시영역(N/A)에 형성되는 회로배선(370)은 구동회로, 또는 게이트드라이버, 및 데이터드라이버 등을 연결하여 신호를 전달할 수 있다.
- [0046] 회로배선(370)은 도전성물질로 형성되며, 기판(310)의 벤딩 시에 크랙이 발생하는 것을 줄이기 위해 연성이 우수한 도전성 물질로 형성될 수 있다. 예를 들어, 회로배선(370)은 금(Au), 은(Ag), 알루미늄(Al) 등과 같이 연

성이 우수한 도전성 물질로 형성될 수 있고, 표시영역(A/A)에서 사용되는 다양한 도전성 물질 중 하나로 형성될 수 있으며, 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 구리(Cu), 및 은(Ag) 과 마그네슘(Mg)의 합금 등으로 구성될 수도 있다. 그리고, 회로배선(370)은 다양한 도전성 물질을 포함하는 다층구조로 구성될 수도 있으며, 예를 들어, 티타늄(Ti)/알루미늄(Al)/티타늄(Ti) 3층구조로 구성될 수 있으며, 이에 제한되지는 않는다.

[0047] 표시영역(A/A)에 포함되어 있는 화소의 평면구조 및 단면구조는 도 4 및 도 5 에서 상세히 설명한다.

[0048] 도 4는 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 표시영역의 평면도이다.

[0049] 도 4를 참조하면, 플렉시블 전계발광 표시장치(400)는 적색 서브화소(Red Sub-Pixel; 430R), 녹색 서브화소(Green Sub-Pixel; 430G) 및 청색 서브화소(Blue Sub-Pixel; 430B)로 구성된 복수의 서브화소를 포함할 수 있다. 적색 서브화소(430R), 녹색 서브화소(430G) 및 청색 서브화소(430B)는 각각 적색, 녹색 및 청색의 광을 발광하면서 복수의 서브화소를 통해 풀 컬러(Full-Color)의 화상을 제공할 수 있다.

[0050] 각각의 서브화소는 발광소자를 포함하며, 복수의 층들로 구성된 발광부를 포함한다. 발광소자는 발광하는 광의 색상에 따라 상이한 두께 및 상이한 물질로 구성된다. 각각의 서브화소의 구성에 대해서는 도 5에서 상세히 설명한다.

[0051] 고해상도의 화상을 구현하기 위해 서브화소의 개구율 또는 서브화소의 위치 등의 화소구조에 대해서 다양한 시도가 진행되고 있다. 일반적으로 전계발광 표시장치 내의 서브화소는 행방향(수평방향) 또는 열방향(수직방향)으로 동등하게 이격되어 있거나 교대로 규칙적으로 배치되는 대칭구조를 가진다.

[0052] 최근에는 서브화소가 하나의 화소 내에 적색 서브화소(Red Sub-Pixel; 430R), 녹색 서브화소(Green Sub-Pixel; 430G) 및 청색 서브화소(Blue Sub-Pixel; 430B)를 각각의 화소가 서로 다양하게 교번하여 공유하는 구조를 가지는 전계발광 표시장치(400)가 널리 적용되고 있다.

[0053] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치(400)에서 인접하는 적색 서브화소(Red Sub-Pixel; 430R), 녹색 서브화소(Green Sub-Pixel; 430G) 및 청색 서브화소(Blue Sub-Pixel; 430B)는 서로 다양하게 공유를 하면서 배치함으로써, 하나의 화소에서 적색, 녹색, 및 청색을 모두 표현할 수 있다. 이와 같이, 행방향 또는 열방향으로 동등하게 배치되는 구조에 비해서 다양하게 서로 교번하면서 공유하는 화소구조를 포함하는 전계발광 표시장치(400)는 고해상도의 디스플레이를 구현하는 데 장점이 있다.

[0054] 플렉시블 전계발광 표시장치(400)의 각각의 적색 서브화소(Red Sub-Pixel; 430R), 녹색 서브화소(Green Sub-Pixel; 430G) 및 청색 서브화소(Blue Sub-Pixel; 430B)는 뱅크(440)를 통해서 실제로 광을 발광하는 영역을 구획할 수 있는 화소가 정의된다. 뱅크(440)는 포토레지스트(Photoresist)를 형성한 후에 사진식각공정(Photolithography)에 의해 형성되며, 포토레지스트는 광의 작용에 의해 현상액에 대한 용해성이 변화되는 감광성 수지를 말하며, 포토레지스트를 노광 및 현상하여 특정 패턴이 얻어질 수 있다.

[0055] 포토레지스트는 포지티브형 포토레지스트(Positive Photoresist)와 네거티브형 포토레지스트(Negative photoresist)로 분류될 수 있다. 포지티브형 포토레지스트는 노광으로 노광부의 현상액에 대한 용해성이 증가되는 포토레지스트를 말하며, 포지티브형 포토레지스트를 현상하면 노광부가 제거된 패턴이 얻어진다. 그리고, 네거티브형 포토레지스트는 노광으로 노광부의 현상액에 대한 용해성이 크게 저하되는 포토레지스트를 말하며, 네거티브형 포토레지스트를 현상하면 비노광부가 제거된 패턴이 얻어진다.

[0056] 각각의 적색 서브화소(Red Sub-Pixel; 430R), 녹색 서브화소(Green Sub-Pixel; 430G) 및 청색 서브화소(Blue Sub-Pixel; 430B)에 포함되는 발광부를 형성하기 위해서 증착마스크인 FMM(Fine Metal Mask)을 사용할 수 있다. 그리고, 뱅크(440) 상에 배치되는 증착마스크와 접촉하여 발생될 수 있는 손상을 방지하고, 뱅크(440)와 증착마스크 사이에 일정한 거리를 유지하기 위해서, 뱅크(440) 상에 투명 유기물인 폴리이미드, 포토아크릴 및 벤조사이클로뷰텐(BCB) 중 하나로 구성되는 제1 스페이스(Spacer; 442)를 배치한다.

[0057] 제1 스페이스(442)는 증착마스크와 접촉하는 면적을 최소화하여야 하며, 상부로 갈수록 폭이 좁아지는 형태로 구성할 수 있다. 제1 스페이스(442)는 뱅크(440)와 동일 물질로 구성하여 한번의 공정을 통해서 형성할 수도 있다.

[0058] 플렉시블 전계발광 표시장치(400)가 폴딩되는 폴딩영역에는 폴딩으로 발생되는 박리 현상을 방지하기 위해서 제1 스페이스(442)와 적색 서브화소(Red Sub-Pixel; 430R), 녹색 서브화소(Green Sub-Pixel; 430G) 및 청색 서브

화소(Blue Sub-Pixel; 430B)와 인접한 영역의 बैं크(440) 상에 제2 스페이서(444)를 형성하여 배치한다.

[0059] 제2 스페이서(444)는 제1 스페이서(442)와는 달리 상부로 갈수록 폭이 넓어지는 역테이퍼(Taper) 형태의 스페이서로 구성된다. 역테이퍼 형태의 제2 스페이서(444)는 बैं크(440)와 접하는 지점에서 제2 스페이서(444)의 측면에는 발광부가 증착이 되지 않아 연속성이 끊어지지만 상부에는 봉지부가 형성되므로, 제2 스페이서(444)의 측면에 접촉되며 발광부를 고정시킬 수 있다. 이에 의해 플렉시블 전계발광 표시장치(400)의 폴딩되는 폴딩영역에 배치되는, 적색 서브화소(Red Sub-Pixel; 430R), 녹색 서브화소(Green Sub-Pixel; 430G) 및 청색 서브화소(Blue Sub-Pixel; 430B)에 포함되는 발광부의 박리를 억제하고, 집착력을 개선할 수 있다.

[0060] 제2 스페이서(444)는 적색 서브화소(Red Sub-Pixel; 430R), 녹색 서브화소(Green Sub-Pixel; 430G) 및 청색 서브화소(Blue Sub-Pixel; 430B)와 인접한 영역에 연속적으로 배치하여 다양한 방향에서 발생될 수 있는 발광부의 박리에 대해서 확산을 방지할 수 있다. 제2 스페이서(444)가 배치되는 위치는 플렉시블 전계발광 표시장치(400)의 특성 및 구조에 따라 배치할 수 있으며, 이에 한정되지 않는다. 제2 스페이서(444)의 구조에 대해서는 도 5에서 상세히 설명한다.

[0061] 도 5는 본 명세서의 실시예에 따른 전계발광 표시장치의 표시영역의 단면도이다.

[0062] 그리고, 도 5는 도 3에서 설명한 표시영역(A/A)에 포함되어 있는 화소의 단면구조이다.

[0063] 도 5를 참조하면, 기판(510)은 상부에 배치되는 전계발광 표시장치(500)의 구성요소들을 지지 및 보호하는 역할을 하며, 최근에는 플렉시블(Flexible) 특성을 가지는 연성의 물질로 이루어질 수 있으므로, 기판(510)은 플렉시블 기판일 수 있다. 예를 들면, 플렉시블 기판은 폴리에스터계 고분자, 실리콘계 고분자, 아크릴계 고분자, 폴리올레핀계 고분자, 및 이들의 공중합체로 이루어진 군 중 하나를 포함하는 필름형태일 수 있다.

[0064] 예를 들면, 폴리에틸렌테레프탈레이트(PET), 폴리부틸렌테레프탈레이트(PBT), 폴리실란(polysilane), 폴리실록산(polysiloxane), 폴리실라잔(polysilazane), 폴리카르보실란(polycarbosilane), 폴리아크릴레이트(polyacrylate), 폴리메타크릴레이트(polymethacrylate), 폴리메틸아크릴레이트(polymethylacrylate), 폴리메틸메타크릴레이트(polymethylmetacrylate), 폴리에틸아크릴레이트(polyethylacrylate), 폴리에틸메타크릴레이트(polyethylmetacrylate), 사이클릭 올레핀 코폴리머(COC), 사이클릭 올레핀 폴리머(COP), 폴리에틸렌(PE), 폴리프로필렌(PP), 폴리이미드(PI), 폴리메틸메타크릴레이트(PMMA), 폴리스타이렌(PS), 폴리아세탈(POM), 폴리에테르에테르케톤(PEEK), 폴리에스테르설포(PES), 폴리테트라플루오로에틸렌(PTFE), 폴리비닐클로라이드(PVC), 폴리카보네이트(PC), 폴리비닐리덴플로라이드(PVDF), 퍼플루오로알킬 고분자(PFA), 스타이렌아크릴나이트릴코폴리머(SAN) 및 이들의 조합 중에서 적어도 하나로 구성할 수 있다.

[0065] 플렉시블 기판(510) 상에 버퍼층(512)을 배치한다. 실리콘산화물(SiO_x) 또는 실리콘질화물(SiN_x)의 단일층이나 복수층으로 구성되는 버퍼층(512)은 기판(510)을 통한 수분이나 다른 불순물의 침투를 방지하며, 기판(510)의 표면을 평탄화할 수 있다. 버퍼층(512)은 반드시 필요한 구성은 아니며, 기판(510)의 종류나 기판(510) 상에 배치되는 박막 트랜지스터의 종류에 따라 생략할 수도 있다.

[0066] 버퍼층(512) 상에 배치되는 박막 트랜지스터(520)는 게이트전극(522), 소스전극(524), 드레인전극(526) 및 반도체층(528)을 포함한다.

[0067] 반도체층(528)은 비정질실리콘(Amorphous Silicon) 또는 비정질 실리콘보다 우수한 이동도(Mobility)를 가져서 에너지 소비 전력이 낮고 신뢰성이 우수하여, 화소 내에서 구동 박막 트랜지스터에 적용할 수 있는 다결정실리콘(Polycrystalline Silicon)로 구성할 수 있으며, 이에 제한되지 않는다.

[0068] 최근에는 산화물(Oxide) 반도체가 이동도와 균일도가 우수한 특성으로 각광받고 있다. 산화물 반도체는 4원계 금속 산화물인 인듐 주석 갈륨 아연 산화물(InSnGaZnO) 계 재료, 3원계 금속 산화물인 인듐 갈륨 아연 산화물(InGaZnO) 계 재료, 인듐 주석 아연 산화물(InSnZnO) 계 재료, 인듐 알루미늄 아연 산화물(InAlZnO) 계 재료, 주석 갈륨 아연 산화물(SnGaZnO) 계 재료, 알루미늄 갈륨 아연 산화물(AlGaZnO) 계 재료, 주석 알루미늄 아연 산화물(SnAlZnO) 계 재료, 2원계 금속 산화물인 인듐 아연 산화물(InZnO) 계 재료, 주석 아연 산화물(SnZnO) 계 재료, 알루미늄 아연 산화물(AlZnO) 계 재료, 아연 마그네슘 산화물(ZnMgO) 계 재료, 주석 마그네슘 산화물(SnMgO) 계 재료, 인듐 마그네슘 산화물(InMgO) 계 재료, 인듐 갈륨 산화물(InGaO) 계 재료, 인듐 산화물(InO) 계 재료, 주석 산화물(SnO) 계 재료, 아연 산화물(ZnO) 계 재료 등으로 구성할 수 있으며, 각각의 원소의 조성 비율은 제한되지 않는다.

[0069] 반도체층(528)은 p형 또는 n형의 불순물을 포함하는 소스영역(Source Region), 드레인영역(Drain Region), 및

소스영역 및 드레인영역 사이의 채널(Channel)을 포함할 수 있고, 채널과 인접한 소스영역 및 드레인영역 사이에는 저농도 도핑영역을 포함할 수 있다.

- [0070] 반도체층(528)은 붕소(B), 알루미늄(Al), 갈륨(Ga) 및 인듐(In) 중에 하나의 불순물이 도핑된 영역을 포함할 수 있다. 반도체층(528)은 인(P), 비소(As) 및 안티몬(Sb) 중에 하나의 불순물이 고농도로 도핑된 영역을 포함할 수 있다.
- [0071] 제1 절연층(514)은 실리콘산화물(SiO_x) 또는 실리콘질화물(SiN_x)의 단일층 또는 이들의 다중층으로 구성된 절연층이며, 반도체층(528)에 흐르는 전류가 게이트전극(522)으로 흘러가지 않도록 배치한다. 그리고, 실리콘산화물은 금속보다는 연성이 떨어지지만, 실리콘질화물에 비해서는 연성이 우수하며 그 특성에 따라 선택적으로 단일층 또는 복수층으로 형성할 수 있다.
- [0072] 그리고, 다결정실리콘이 반도체층(528)에 적용될 경우 반도체층(528)과 인접하여 배치되는 절연층은 수소 함유량이 높은 무기막층을 형성할 수 있다. 예를 들어, 다결정실리콘 반도체층(528)과 인접한 층은 실리콘질화물(SiN_x)을 배치하고, 인접하지 않은 층은 실리콘산화물(SiO_x)을 배치하면 수소입자가 다결정실리콘 반도체층(528)으로 확산되어 안정화되어 박막 트랜지스터(520)의 특성 저하를 방지할 수 있다.
- [0073] 그리고, 산화물 반도체가 반도체층(528)에 적용될 경우 반도체층(528)과 인접하여 배치되는 절연층은 수소 함유량이 낮은 무기막층을 형성할 수 있다. 예를 들어, 산화물 반도체층(528)과 인접한 층은 실리콘산화물(SiO_x)을 배치하고, 인접하지 않은 층은 실리콘질화물(SiN_x)을 배치하면 수소입자가 산화물 반도체층(528)으로 확산되는 것을 방지하여 박막 트랜지스터(520)의 특성 저하를 방지할 수 있다.
- [0074] 게이트전극(522)은 게이트라인을 통해 외부에서 전달되는 전기 신호에 기초하여 박막 트랜지스터(520)를 턴-온(turn-on) 또는 턴-오프(turn-off)하는 스위치 역할을 하며, 도전성 금속인 구리(Cu), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 및 네오디뮴(Nd) 등이며, 이에 대한 합금으로 단일층 또는 다중층으로 구성될 수 있으며, 이에 제한되지 않는다.
- [0075] 소스전극(524) 및 드레인전극(526)은 데이터라인과 연결되며 외부에서 전달되는 전기신호가 박막 트랜지스터(520)에서 발광소자(530)로 전달되도록 한다. 소스전극(524) 및 드레인전극(526)은 도전성 금속인 구리(Cu), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 및 네오디뮴(Nd) 등의 금속 재료나 이에 대한 합금으로 단일층 또는 다중층으로 구성할 수 있으며, 이에 제한되지 않는다.
- [0076] 게이트전극(522)과 소스전극(524) 및 드레인전극(526)을 서로 절연시키기 위해서 실리콘산화물(SiO_x) 또는 실리콘질화물(SiN_x)의 로 구성된 제2 절연층(516) 및 제3 절연층(518)을 게이트전극(522)과 소스전극(524) 및 드레인전극(526) 사이에 배치할 수 있다.
- [0077] 박막 트랜지스터(520) 상에 실리콘산화물(SiO_x), 실리콘질화물(SiN_x)과 같은 무기절연층으로 구성된 패시베이션층을 더 배치할 수도 있다. 패시베이션층은, 패시베이션층 상, 하부의 구성요소들 사이의 불필요한 전기적 연결을 막고 외부로부터의 오염이나 손상 등을 막는 역할을 할 수 있으며, 박막 트랜지스터(520) 및 발광소자(530)의 구성 및 특성에 따라서 생략할 수도 있다.
- [0078] 박막 트랜지스터(520)는 박막 트랜지스터(520)를 구성하는 구성요소들의 위치에 따라 인버티드 스테거드(Inverted Staggered) 구조와 코플래너(Coplanar) 구조로 분류될 수 있다. 인버티드 스테거드 구조의 박막 트랜지스터는 반도체층을 기준으로 게이트전극이 소스전극 및 드레인전극의 반대편에 위치한다. 도 4a에서와 같이, 코플래너 구조의 박막 트랜지스터(520)는 반도체층(528)을 기준으로 게이트전극(522)이 소스전극(524) 및 드레인전극(526)과 같은편에 위치한다.
- [0079] 도 5에서는 코플래너 구조의 박막 트랜지스터(520)가 도시되었으나, 전계발광 표시장치는 인버티드 스테거드 구조의 박막 트랜지스터를 포함할 수도 있다.
- [0080] 설명의 편의를 위해, 전계발광 표시장치에 포함될 수 있는 다양한 박막 트랜지스터 중에서 구동 박막 트랜지스터만을 도시하였으나, 스위칭 박막 트랜지스터, 커패시터 등도 전계발광 표시장치에 포함될 수 있다. 그리고, 스위칭 박막 트랜지스터는 게이트 배선으로부터 신호가 인가되면, 데이터 배선으로부터의 신호를 구동 박막 트랜지스터의 게이트 전극으로 전달한다. 구동 박막 트랜지스터는 스위칭 박막 트랜지스터로부터 전달받은 신호에 의해 전원 배선을 통해 전달되는 전류를 애노드로 전달하며, 애노드로 전달되는 전류에 의해 발광을 제어한다.
- [0081] 박막 트랜지스터(520)를 보호하고 박막 트랜지스터(520)로 인해서 발생하는 단차를 완화시키며, 박막 트랜지스터(520)와 게이트라인 및 데이터라인, 발광소자(530) 사이에 발생하는 기생정전용량(Parasitic-Capacitance)을

감소시키기 위해서 박막 트랜지스터(520) 상에 평탄화층(518)을 배치한다.

- [0082] 그리고, 평탄화층(518)은 전계발광 표시장치(500)의 구조 및 특성에 따라서 복수의 층으로 형성할 수 있으며, 아크릴계 수지(Acrylic Resin), 에폭시 수지(Epoxy Resin), 페놀 수지(Phenolic Resin), 폴리아미드계 수지(Polyamides Resin), 폴리이미드계 수지(Polyimides Resin), 불포화 폴리에스테르계 수지(Unsaturated Polyesters Resin), 폴리페닐렌계 수지(Polyphenylene Resin), 폴리페닐렌설파이드계 수지(Polyphenylenesulfides Resin), 및 벤조사이클로부텐(Benzocyclobutene) 중 하나 이상의 물질로 형성될 수 있으며, 이에 제한되지 않는다.
- [0083] 평탄화층(518) 상에 배치되는 발광소자(530)는 애노드(532), 발광부(534) 및 캐소드(536)를 포함한다.
- [0084] 평탄화층(518) 상에 배치되는 애노드(532)는 투명 도전성 물질인 인듐 주석 산화물(Indium Tin Oxide; ITO), 인듐 아연 산화물(Indium Zin Oxide; IZO) 등으로 구성할 수 있으며, 이에 제한되지 않는다.
- [0085] 전계발광 표시장치(500)가 캐소드(536)가 배치된 상부로 광을 발광하는 탑에미션(Top Emission)일 경우 발광된 광이 애노드(532)에서 반사되어 보다 원활하게 캐소드(536)가 배치된 상부 방향으로 방출될 수 있도록, 반사층을 더 포함할 수 있다.
- [0086] 예를 들면, 애노드(532)는 투명 도전성 물질로 구성된 투명 도전층과 반사층이 차례로 적층된 2층 구조이거나, 투명 도전층, 반사층 및 투명 도전층이 차례로 적층된 3층 구조일 수 있으며, 반사층은 은(Ag) 또는 은을 포함하는 합금일 수 있다.
- [0087] 애노드(532) 및 평탄화층(518) 상에 배치되는 뱅크(540)에 의해 실제로 광을 발광하는 영역을 구획할 수 있는 화소가 정의된다. 뱅크(540)는 포토레지스트(Photoresist)를 형성한 후에 사진식각공정(Photolithography)에 의해 형성되며, 포토레지스트는 광의 작용에 의해 현상액에 대한 용해성이 변화되는 감광성 수지를 말하며, 포토레지스트를 노광 및 현상하여 특정 패턴이 얻어질 수 있다.
- [0088] 포토레지스트는 포지티브형 포토레지스트(Positive Photoresist)와 네거티브형 포토레지스트(Negative photoresist)로 분류될 수 있다. 포지티브형 포토레지스트는 노광으로 노광부의 현상액에 대한 용해성이 증가되는 포토레지스트를 말하며, 포지티브형 포토레지스트를 현상하면 노광부가 제거된 패턴이 얻어진다. 그리고, 네거티브형 포토레지스트는 노광으로 노광부의 현상액에 대한 용해성이 크게 저하되는 포토레지스트를 말하며, 네거티브형 포토레지스트를 현상하면 비노광부가 제거된 패턴이 얻어진다.
- [0089] 플렉시블 전계발광 표시장치(500)의 발광부(534)를 형성하기 위해서 증착마스크인 FMM(Fine Metal Mask)을 사용할 수 있다. 그리고, 뱅크(540) 상에 배치되는 증착마스크와 접촉하여 발생될 수 있는 손상을 방지하고, 뱅크(540)와 증착마스크 사이에 일정한 거리를 유지하기 위해서, 뱅크(540) 상에 투명 유기물인 폴리이미드, 포토아크릴 및 벤조사이클로부텐(BCB) 중 하나로 구성되는 제1 스페이서(542)를 배치한다.
- [0090] 제1 스페이서(542)는 증착마스크와 접촉하는 면적을 최소화하여야 하며, 상부로 갈수록 폭이 좁아지는 형태로 구성할 수 있다. 제1 스페이서(542)는 뱅크(540)와 동일 물질로 구성하여 한번의 공정을 통해서 형성할 수도 있다.
- [0091] 플렉시블 전계발광 표시장치(500)가 폴딩되는 폴딩영역에는 폴딩으로 발생되는 박리 현상을 방지하기 위해서 제1 스페이서(542) 및 발광소자(530)와 인접한 영역의 뱅크(540) 상에 제2 스페이서(544)를 형성하여 배치한다. 예를 들면, 제2 스페이서(544)는 제1 스페이서(542)보다 발광소자(530)와 인접하게 배치될 수 있다.
- [0092] 제2 스페이서(544)는 제1 스페이서(542)와는 달리 상부로 갈수록 폭이 넓어지는 역테이퍼(Taper) 형태의 스페이서로 구성된다. 역테이퍼 형태의 제2 스페이서(544)가 뱅크(540)와 접하는 지점에서 제2 스페이서(544)의 측면에는 발광소자(530)가 증착이 되지 않아 연속성이 끊어지지만 상부에는 봉지부(550)가 형성되므로, 제2 스페이서(544)의 측면에 접촉되며 발광부를 고정시킬 수 있다. 이에 의해 플렉시블 전계발광 표시장치(500)의 폴딩되는 폴딩영역에 배치되는 발광소자(530)의 박리를 억제할 수 있고, 접착력을 개선할 수 있다.
- [0093] 예를 들면, 본 명세서의 실시예에 따른 제2 스페이서(544)는 이중 역테이퍼 구조를 가질 수 있으므로, 하나의 역테이퍼 구조를 가지는 경우보다 발광소자(530)의 박리를 더 억제할 수 있고, 접착력을 더 개선하는 효과가 있다.
- [0094] 제2 스페이서(544)는 역테이퍼 구조를 가지는 제2 하부 스페이서(544a) 및 제2 하부 스페이서(544a) 상에 제2 하부 스페이서(544a)보다 작은 크기(또는, 작은 폭)의 역테이퍼 구조를 가지는 제2 상부 스페이서(552b)를 포함

하는 이중 역테이퍼 구조를 가지고 있다. 도 5에는 예를 들어, 이중 역테이퍼 구조의 제2 스페이서(544)가 도시되어 있으나, 본 명세서가 이에 제한되는 것은 아니며, 2층 이상의 다층 역테이퍼 구조를 가질 수 있다.

- [0095] 이에 따라, 제2 스페이서(544) 상에 접촉하는 봉지부(550)의 접촉 면적을 극대화할 수 있으므로, 하나의 역테이퍼 구조보다 더 큰 접촉력을 가질 수 있는 효과가 있다.
- [0096] 제2 스페이서(544)는 बैं크(540) 및 제1 스페이서(542)를 형성한 후에 네거티브형 포토레지스트 재료를 증착하고 하프톤마스크(Half-Tone Mask)를 사용하여 이중으로 역테이퍼 구조를 한번의 마스크를 통해서 형성할 수 있다. 네거티브형 포토레지스트는 노광으로 노광부의 현상액에 대한 용해성이 크게 저하되는 포토레지스트를 말하며, 네거티브형 포토레지스트를 현상하면 비노광부가 제거되어 이중 역테이퍼 구조를 형성할 수 있다.
- [0097] 애노드(532)와 캐소드(536) 사이에는 발광부(534)가 배치된다. 발광부(534)는 광을 발광하는 역할을 하며, 정공주입층(Hole Injection Layer; HIL), 정공수송층(Hole Transport Layer; HTL), 발광층, 전자수송층(Electron Transport Layer; ETL), 전자주입층(Electron Injection Layer; EIL) 중 적어도 하나의 층을 포함할 수 있고, 전계발광 표시장치(500)의 구조나 특성에 따라 발광부(534)의 일부 구성요소는 생략될 수도 있다. 여기서 발광층은 유기발광층 및 무기발광층을 적용하는 것도 가능하다.
- [0098] 정공주입층은 애노드(532) 상에 배치하여 정공의 주입이 원활하게 하는 역할을 한다. 정공주입층은, 예를 들어, HAT-CN(dipyrzino[2,3-f:2',3'-h]quinoxaline-2,3,6,7,10,11-hexacarbonitrile), CuPc(phthalocyanine), 및 NPD(N,N'-bis(naphthalene-1-yl)-N,N'-bis(phenyl)-2,2'-dimethylbenzidine) 중에서 어느 하나 이상으로 이루어질 수 있다.
- [0099] 정공수송층은 정공주입층 상에 배치하여 발광층으로 원활하게 정공을 전달하는 역할을 한다. 정공수송층은, 예를 들어, NPD(N,N'-bis(naphthalene-1-yl)-N,N'-bis(phenyl)-2,2'-dimethylbenzidine), TPD(N,N'-bis(3-methylphenyl)-N,N'-bis(phenyl)-benzidine), s-TAD(2,2',7,7'-tetrakis(N,N-dimethylamino)-9,9-spirofluorene), 및 MTDATA(4,4',4''-Tris(N-3-methylphenyl-N-phenyl-amino)-triphenylamine) 중에서 어느 하나 이상으로 이루어질 수 있다.
- [0100] 발광층은 정공수송층 상에 배치되며 특정 색의 광을 발광할 수 있는 물질을 포함하여 특정 색의 광을 발광할 수 있다. 그리고, 발광물질은 인광물질 또는 형광물질을 이용하여 형성할 수 있다.
- [0101] 발광층이 적색(Red)을 발광하는 경우, 발광하는 피크파장은 600nm 내지 650nm 범위가 될 수 있으며, CBP(4,4'-bis(carbazol-9-yl)biphenyl) 또는 mCP(1,3-bis(carbazol-9-yl)benzene)를 포함하는 호스트 물질을 포함하며, PIQIr(acac)(bis(1-phenylisoquinoline)(acetylacetonate) iridium), PQIr(acac)(bis(1-phenylquinoline)(acetylacetonate) iridium), PQIr(tris(1-phenylquinoline) iridium) 및 PtOEP(octaethylporphyrin platinum) 중에서 하나 이상을 포함하는 도펀트를 포함하는 인광 물질로 이루어질 수 있다. 또는, PBD:Eu(DBM)3(Phen) 또는 Perylene을 포함하는 형광 물질로 이루어질 수 있다.
- [0102] 여기서, 피크파장(λ_{max})은 EL(ElectroLuminescence)의 최대 파장을 말한다. 발광부를 구성하는 발광층들이 고유의 광을 내는 파장을 PL(PhotoLuminescence)이라 하며, 발광층들을 구성하는 층들의 두께나 광학적 특성의 영향을 받아 나오는 광을 에미턴스(Emittance)라 한다. 이때, EL(ElectroLuminescence)은 전계발광 표시장치(500)가 최종적으로 방출하는 광을 말하며, PL(PhotoLuminescence) 및 에미턴스(Emittance)의 곱으로 표현될 수 있다.
- [0103] 발광층이 녹색(Green)을 발광하는 경우, 발광하는 피크 파장은 520nm 내지 540nm 범위가 될 수 있으며, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, Ir(ppy)₃(tris(2-phenylpyridine)iridium)을 포함하는 Ir complex와 같은 도펀트 물질을 포함하는 인광 물질로 이루어질 수 있다. 또한, Alq₃(tris(8-hydroxyquinolino)aluminum)을 포함하는 형광 물질로 이루어질 수 있다.
- [0104] 발광층이 청색(Blue)을 발광하는 경우, 발광하는 피크 파장은 440nm 내지 480nm 범위가 될 수 있으며, CBP 또는 mCP를 포함하는 호스트 물질을 포함하며, FIrPic(bis(3,5-difluoro-2-(2-pyridyl)phenyl)-(2-carboxypyridyl)iridium)를 포함하는 도펀트 물질을 포함하는 인광 물질로 이루어질 수 있다. 또한, spiro-DPVBi(4,4'-Bis(2,2-diphenyl-ethen-1-yl)biphenyl), DSA(1-4-di-[4-(N,N-di-phenyl)amino]styryl-benzene), PFO(polyfluorene)계 고분자 및 PPV(polyphenylenevinylene)계 고분자중 어느 하나를 포함하는 형광 물질로 이루어질 수 있다.
- [0105] 발광층 상에 전자수송층을 배치하여 발광층으로 전자의 이동을 원활하게 한다. 전자수송층은, 예를 들어, Liq(8-hydroxyquinolinolato-lithium), PBD(2-(4-biphenyl)-5-(4-tert-butylphenyl)-1,3,4-oxadiazole),

TAZ(3-(4-biphenyl)4-phenyl-5-tert-butylphenyl-1,2,4-triazole), spiro-PBD, BCP(2,9-Dimethyl-4,7-diphenyl-1,10-phenanthroline) 및 BAlq(bis(2-methyl-8-quinolinolate)-4-(phenylphenolato)aluminum) 중에서 어느 하나 이상으로 이루어질 수 있다.

- [0106] 전자수송층 상에 전자주입층이 더 배치될 수 있다. 전자주입층은 캐소드(536)로부터 전자의 주입을 원활하게 하는 유기층으로, 전계발광 표시장치(500)의 구조와 특성에 따라서 생략될 수 있다. 전자주입층은 BaF₂, LiF, NaCl, CsF, Li₂O 및 BaO와 같은 금속 무기 화합물일 수 있고, HAT-CN(dipyrazino[2,3-f:2',3'-h]quinoxaline-2,3,6,7,10,11-hexacarbonitrile), CuPc(phthalocyanine), 및 NPD(N,N'-bis(naphthalene-1-yl)-N,N'-bis(phenyl)-2,2'-dimethylbenzidine) 중에서 어느 하나 이상의 유기 화합물일 수 있다.
- [0107] 발광층과 인접한 위치에 정공 또는 전자의 흐름을 저지하는 전자저지층(Electron Blocking Layer) 또는 정공저지층(Hole Blocking Layer)을 더 배치하여 전자가 발광층에 주입될 때 발광층에서 이동하여 인접한 정공수송층으로 통과하거나 정공이 발광층에 주입될 때 발광층에서 이동하여 인접한 전자수송층으로 통과하는 현상을 방지하여 발광효율을 향상시킬 수 있다.
- [0108] 캐소드(536)는 발광부(534) 상에 배치되어, 발광부(534)로 전자를 공급하는 역할을 한다. 캐소드(536)는 전자를 공급하여야 하므로 일함수가 낮은 도전성 물질인 마그네슘(Mg), 은-마그네슘(Ag:Mg) 등과 같은 금속 물질로 구성할 수 있으며, 이에 제한되지 않는다.
- [0109] 전계발광 표시장치(500)가 탑에미션 방식인 경우, 캐소드(536)는 인듐 주석 산화물(ITO), 인듐 아연 산화물(IZO), 인듐 주석 아연 산화물(Indium Tin Zinc Oxide; ITZO), 아연 산화물(Zinc Oxide; ZnO) 및 주석 산화물(Tin Oxide; TiO) 계열의 투명 도전성 산화물일 수 있다.
- [0110] 발광소자(530) 상에는 전계발광 표시장치(500)의 구성요소인 박막 트랜지스터(520) 및 발광소자(530)가 외부에서 유입되는 수분, 산소 또는 불순물들로 인해서 산화 또는 손상되는 것을 방지하기 위한 봉지부(550)가 배치된다.
- [0111] 봉지부(550)는 복수의 봉지층(552, 556), 이물보상층(554) 및 복수의 베리어필름(Barrier Film; 558)이 적층되어 형성할 수 있다.
- [0112] 제1 봉지층(552)은 박막 트랜지스터(520) 및 발광소자(530)의 상부 전면에 배치되며, 무기물인 질화실리콘(SiNx) 또는 산화알루미늄(Al₂O₃) 중 하나로 구성될 수 있으며 이에 제한되지 않는다. 제1 봉지층(552) 상에 배치되는 이물보상층(554) 상에는 제2 봉지층(556)이 더 배치할 수 있으며, 제1 봉지층(552)은 ALD(Atomic Layer Deposition) 등의 공정을 통해서 형성할 수 있으며, 이에 한정하는 것은 아니다.
- [0113] 제1 봉지층(552)은 두 개의 역테이퍼 구조인 제2 스페이서(544)의 측면에 접촉되며 발광소자(530)를 고정시켜서 플렉시블 전계발광 표시장치(500)의 폴딩되는 폴딩영역에 배치되는 발광소자(530)의 박리를 억제할 수 있고, 접착력을 개선할 수 있다.
- [0114] 이물보상층(554)은 제1 봉지층(552) 상에 배치되며, 유기물인 실리콘옥시카본(SiOCz), 아크릴(Acryl) 또는 에폭시(Epoxy) 계열의 레진(Resin)을 사용할 수 있으며, 이에 제한되지 않으며, 공정 중에 발생할 수 있는 이물이나 파티클(Particle)에 의해서 발생된 크랙(Crack)에 의해 불량이 발생할 때 이물보상층(554)에 의해서 굴곡 및 이물이 덮히면서 보상할 수 있다.
- [0115] 봉지층(552, 556) 및 이물보상층(554) 상에 베리어필름(558)을 배치하여 전계발광 표시장치(500)가 외부에서의 산소 및 수분의 침투를 지연시킬 수 있다. 베리어필름(558)은 투광성 및 양면 접착성을 띠는 필름 형태로 구성되며, 올레핀(Olefin) 계열, 아크릴(Acrylic) 계열 및 실리콘(Silicon) 계열 중 어느 하나의 절연재료로 구성될 수 있고, 또는 COP(Cycloolefin Polymer), COC(Cycloolefin Copolymer) 및 PC(Polycarbonate) 중 어느 하나의 재료로 구성된 베리어필름을 더 적층할 수 있으며, 이에 제한되지 않는다.
- [0116] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치는 화소를 포함하는 표시영역 및 표시영역 외곽의 비표시영역을 포함하는 플렉시블 기판, 표시영역의 플렉시블 기판이 폴딩되는 폴딩영역, 표시영역 상에 배치되는 박막 트랜지스터, 박막 트랜지스터 상에 배치되며, 화소를 구획하는 뱅크, 뱅크와 인접하여 배치되는 발광소자, 뱅크 상에 배치되는 제1 스페이서, 폴딩영역의 뱅크 상에 배치되고, 역테이퍼(taper) 구조를 가지는 적어도 하나 이상의 제2 스페이서 및 발광소자, 제1 스페이서 및 제2 스페이서 상에 배치되는 봉지부를 포함한다.
- [0117] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치는 적어도 하나 이상의 제2 스페이서는 하부의 역테이퍼

층과 상부의 역테이퍼층을 포함하며, 하부의 역테이퍼층이 상부의 역테이퍼층 보다 더 큰 크기를 가진다.

- [0118] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치는의 하부의 역테이퍼층과 상부의 역테이퍼층은 동일한 물질로 구성된다.
- [0119] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치는 적어도 하나 이상의 제2 스페이서는 제1 스페이서보다 발광소자에 인접하게 배치된다.
- [0120] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치 발광소자는 애노드, 발광부 및 캐소드를 포함한다.
- [0121] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 캐소드는 적어도 하나 이상의 제2 스페이서의 측면과 접하면서 연속성이 끊어진다.
- [0122] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 발광소자는 적색, 녹색 및 청색 중에 하나의 색을 발광한다.
- [0123] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 봉지부는 제1 봉지층, 이물보상층 및 제2 봉지층으로 구성된다.
- [0124] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 제1 봉지층은 무기물로 구성된다.
- [0125] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 제1 봉지층은 적어도 하나 이상의 제2 스페이서의 측면 및 상면을 덮으며 배치된다.
- [0126] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 박막트랜지스터는 게이트전극, 반도체층 및 소스/드레인전극을 포함한다.
- [0127] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 박막트랜지스터의 반도체층은 붕소(B), 알루미늄(Al), 갈륨(Ga) 및 인듐(In) 중에 하나의 불순물이 도핑된 영역을 포함한다.
- [0128] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 박막트랜지스터의 반도체층은 인(P), 비소(As) 및 안티몬(Sb) 중에 하나의 불순물이 도핑된 영역을 포함한다.
- [0129] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 제1 스페이서는 테이퍼 형태로 구성된다.
- [0130] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치는 표시영역 및 표시영역 외곽의 비표시영역을 포함하는 플렉시블 기판, 표시영역의 플렉시블 기판이 폴딩되는 폴딩영역, 표시영역 상에 배치되고, 반도체층, 게이트전극 및 소스/드레인전극을 포함하는 박막트랜지스터, 박막트랜지스터 상에 배치되는 평탄화층, 표시영역 상의 평탄화층 상에 배치되고, 애노드, 발광부 및 캐소드를 포함하는 발광소자, 평탄화층 및 애노드 상에 배치되는 बैं크, बैं크 상에 배치되는 제1 스페이서, 폴딩영역의 बैं크 상에 배치되는 제2 스페이서 및 발광소자, 제1 스페이서 및 제2 스페이서 상에 배치되고, 제1 봉지층, 이물보상층 및 제2 봉지층을 포함하는 봉지부를 포함하며, 제1 스페이서는 테이퍼(taper) 구조를 가지며, 제2 스페이서는 제1 스페이서와 다른 구조를 가진다.
- [0131] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 제2 스페이서는 역테이퍼 구조를 포함한다.
- [0132] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 제2 스페이서는 하부의 역테이퍼층과 상부의 역테이퍼층을 포함하며, 하부의 역테이퍼층이 상부의 역테이퍼층 보다 더 큰 크기를 가진다.
- [0133] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치는 하부의 역테이퍼층과 상부의 역테이퍼층은 동일한 물질로 구성된다.
- [0134] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 제2 스페이서는 제1 스페이서보다 발광소자에 인접하게 배치된다.
- [0135] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 제1 봉지층은 제2 스페이서의 측면 및 상면을 덮으며 배치된다.
- [0136] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 제1 봉지층은 무기물로 구성된다.
- [0137] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 캐소드는 제2 스페이서의 측면과 접하면서 연속성이 끊어진다.
- [0138] 본 명세서의 실시예에 따른 플렉시블 전계발광 표시장치의 발광소자는 적색, 녹색 및 청색 중에 하나의 색을 발

광한다.

[0139] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수 있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

[0140] 100, 200, 300, 400, 500: 전계발광 표시장치
 110: 영상처리부
 120: 타이밍 컨트롤러
 130: 데이터드라이버
 140: 게이트드라이버
 150: 표시패널
 160: 화소
 220: 게이트라인
 230: 데이터라인
 240: 스위칭트랜지스터
 250: 구동트랜지스터
 260: 보상회로
 270, 430R, 430G, 430B, 530: 발광소자
 310, 510: 기관
 370: 회로배선
 390: 게이트구동부
 395: 패드
 440, 540: 뱅크
 442, 542: 제1 스페이서
 444, 544: 제2 스페이서
 512: 버퍼층
 514: 제1 절연층
 516: 제2 절연층
 518: 평탄화층
 520: 박막 트랜지스터
 522: 게이트전극
 524: 소스전극
 526: 드레인전극

528: 반도체층

532: 애노드

534: 발광부

536: 캐소드

550: 봉지부

552: 제1 봉지층

554: 이물보상층

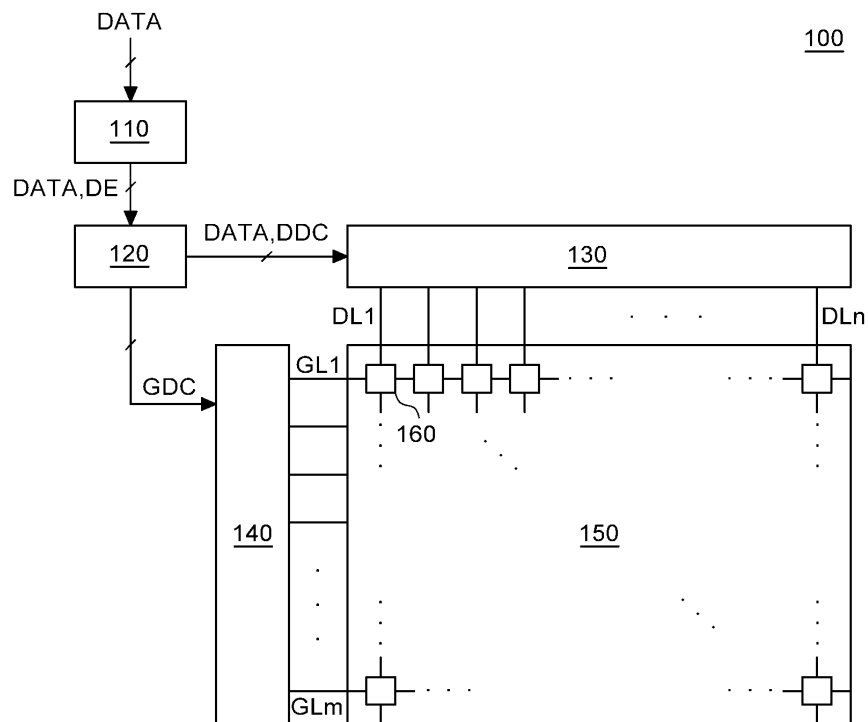
556: 제2 봉지층

558: 베리어필름

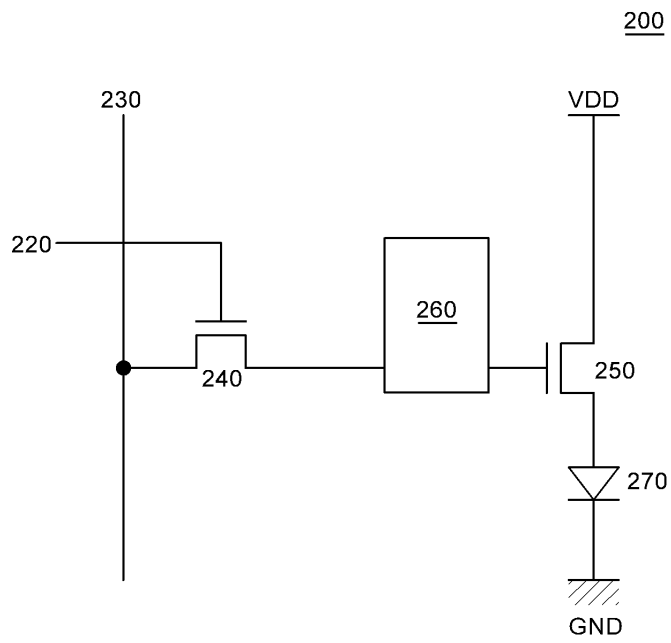
A/A: 표시영역 N/A: 비표시영역

도면

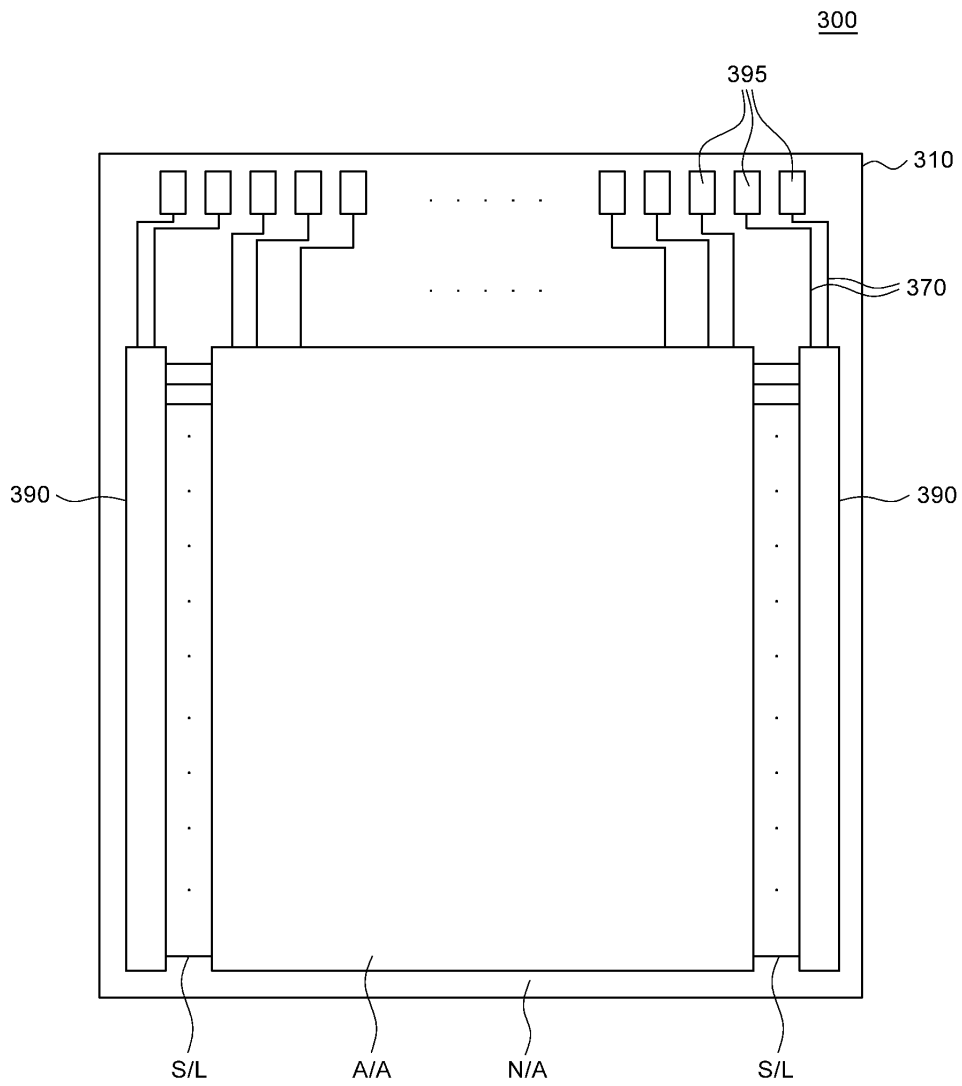
도면1



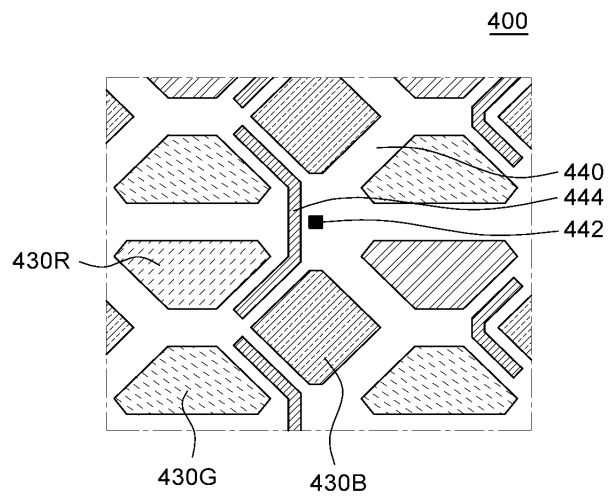
도면2



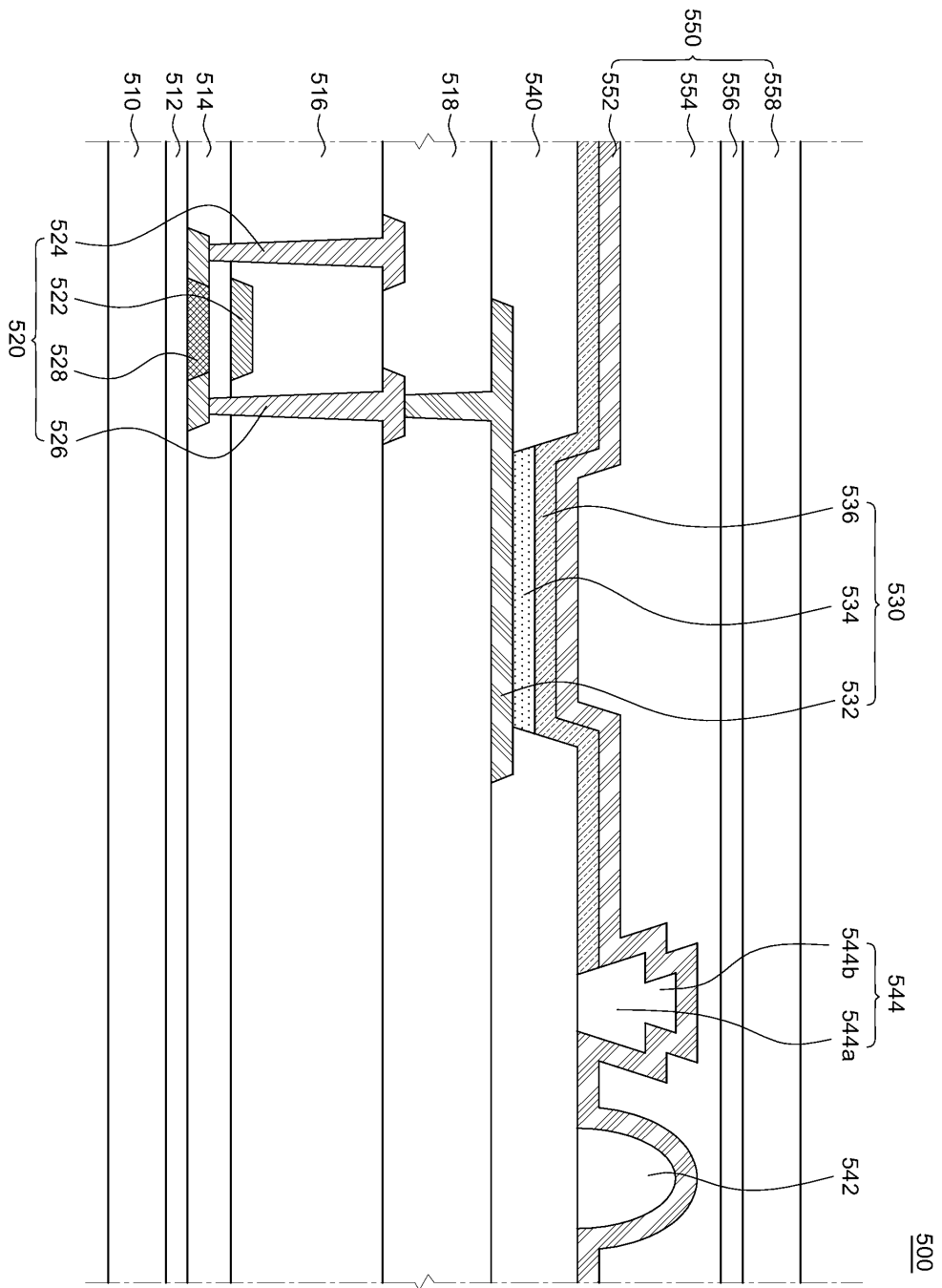
도면3



도면4



도면5



专利名称(译)	柔性电致发光显示装置		
公开(公告)号	KR1020190057550A	公开(公告)日	2019-05-29
申请号	KR1020170154622	申请日	2017-11-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	신민관		
发明人	신민관		
IPC分类号	H01L51/52 H01L27/32 H01L51/00		
CPC分类号	H01L51/525 H01L27/3211 H01L27/3246 H01L27/3262 H01L51/0097 H01L51/5246		
外部链接	Espacenet		

摘要(译)

根据本公开的示例性实施例，一种柔性电致发光显示装置包括：柔性基板，其包括：显示区域，该显示区域包括像素和显示区域之外的非显示区域；折叠区域，其中，显示区域的柔性基板被折叠；以及显示区域，其布置在显示区域上。薄膜晶体管，将像素分隔的堤，与堤相邻设置的发光元件，在堤上设置的第一间隔件，折叠区域的堤，以及倒锥构造。分支包括至少一个第二间隔物和发光元件，设置在第一间隔物和第二间隔物上的封装部分。

