



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0007403
(43) 공개일자 2018년01월23일

(51) 국제특허분류(Int. Cl.)

G09G 3/3233 (2016.01)

(52) CPC특허분류

G09G 3/3233 (2013.01)

G09G 2300/0852 (2013.01)

(21) 출원번호 10-2016-0088332

(22) 출원일자 2016년07월13일

심사청구일자 2016년07월13일

(71) 출원인

경북대학교 산학협력단

대구광역시 북구 대학로 80 (산격동, 경북대학교)

(72) 발명자

최평

대구광역시 수성구 수성로 71, 106동 1408호 (상동, 수성동일하이빌레이크시티아파트)

노유나

경기도 수원시 영통구 효원로 363, 123동 301호 (매탄동, 매탄 위브 하늘채)

(뒷면에 계속)

(74) 대리인

권혁수, 송윤호

전체 청구항 수 : 총 8 항

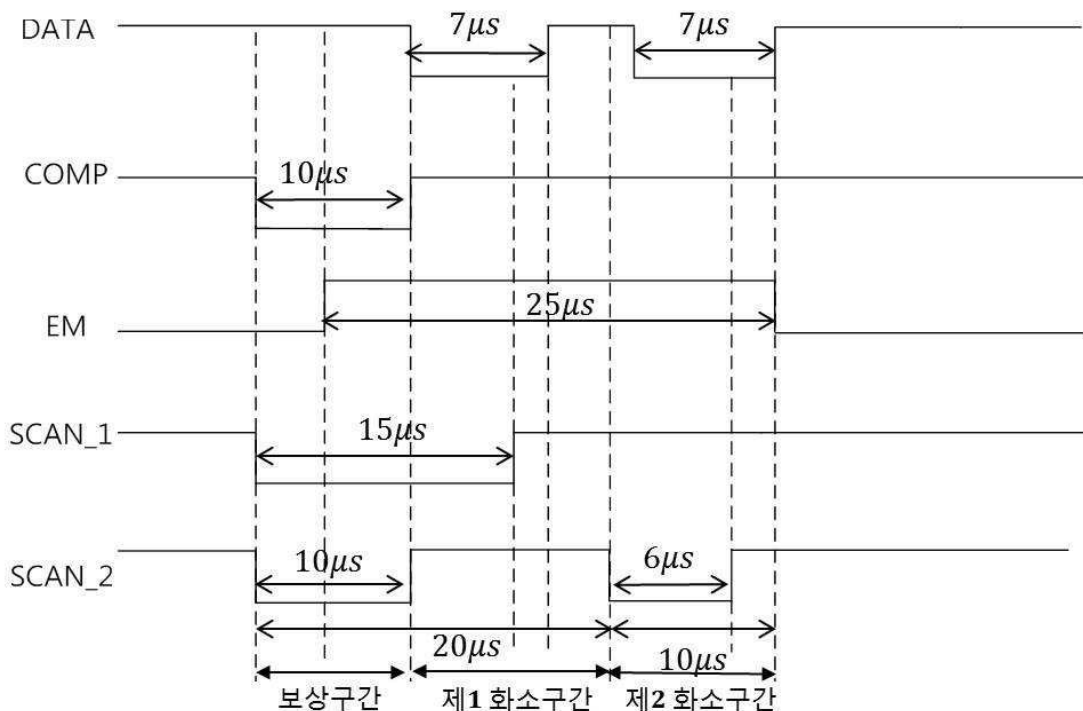
(54) 발명의 명칭 유기발광 디스플레이 장치

(57) 요약

본 발명은 데이터 쓰기는 각각의 화소에 대해 독립적으로 수행하면서, 트랜지스터에 대한 구동전압 보상처리는 다수의 화소에 대해 동시에 수행하여 화소에 대한 구동 타이밍을 축소시킴으로써, 기존 저해상도 화소 구조를 이용하여 고해상도 특성을 제공할 수 있도록 해 주는 유기발광 디스플레이 장치에 관한 것이다.

(뒷면에 계속)

대표도 - 도6



본 발명에 따른 유기발광 디스플레이 장치는 데이터 라인(DATA)과, 스캔 라인(SCAN), 보상 라인(COMP) 및, 발광 라인(EM)과 연결되는 다수의 화소(P)들로 구성되되, 둘 이상의 화소들($P_1 \sim P_N$)로 이루어지는 다수의 화소 그룹들($G_1 \sim G_M$)로 설정되고, 각 화소는 유기발광소자(OLED)와 이 유기발광소자(OLED)에 흐르는 전류를 제어하는 트랜지스터를 포함하여 구성되는 화소부와, 각 화소와 연결되는 데이터 라인(DATA)과, 스캔 라인(SCAN), 보상 라인(COMP) 및, 발광라인(EM)을 통해 상기 화소부로 화소 구동을 위한 신호를 제공하되, 보상 라인(COMP)을 통해 화소 그룹에 포함된 모든 화소들에 대해 보상신호를 동시에 제공하는 보상 구간과, 스캔라인(SCAN)을 통해 해당 화소에 대해 독립적으로 스캔신호를 제공함과 더불어, 스캔신호에 따라 데이터 라인(DATA)을 통해 해당 화소 그룹에 포함된 화소들 각각에 데이터값을 순차로 제공하는 화소구간을 포함하도록 타이밍 제어처리를 수행하는 타이밍제어부를 포함하여 구성되는 것을 특징으로 한다.

(52) CPC특허분류

G09G 2310/08 (2013.01)

G09G 2320/0252 (2013.01)

(72) 발명자

김학수

대구광역시 수성구 지산로 5, 301동 1507호 (지산동, 시영3단지아파트)

김진태

제주특별자치도 서귀포시 천제연로185번길 3-1 (중문동)

명세서

청구범위

청구항 1

데이터 라인(DATA)과, 스캔 라인(SCAN), 보상 라인(COMP) 및, 발광라인(EM)과 연결되는 다수의 화소(P)들로 구성되며, 둘 이상의 화소들($P_1 \sim P_N$)로 이루어지는 다수의 화소 그룹들($G_1 \sim G_M$)로 설정되고, 각 화소는 유기발광소자(OLED)와 이 유기발광소자(OLED)에 흐르는 전류를 제어하는 트랜지스터를 포함하여 구성되는 화소부와,

각 화소와 연결되는 데이터 라인(DATA)과, 스캔 라인(SCAN), 보상 라인(COMP) 및, 발광라인(EM)을 통해 상기 화소부로 화소 구동을 위한 신호를 제공하되, 보상 라인(COMP)을 통해 화소 그룹에 포함된 모든 화소들에 대해 보상신호를 동시에 제공하는 보상 구간과, 스캔라인(SCAN)을 통해 해당 화소에 대해 독립적으로 스캔신호를 제공함과 더불어, 스캔신호에 따라 데이터 라인(DATA)을 통해 해당 화소 그룹에 포함된 화소들 각각에 데이터값을 순차로 제공하는 화소구간을 포함하도록 타이밍 제어처리를 수행하는 타이밍제어부를 포함하여 구성되는 것을 특징으로 하는 유기발광 디스플레이 장치.

청구항 2

제1항에 있어서,

상기 화소는 4개의 제1 내지 제4 트랜지스터($T_1 \sim T_4$)와 2개의 제1 및 제2 캐패시터(C_1, C_2) 및, 유기발광소자(OLED)를 구비하여 구성되는 4TR2C 구조로서,

스캔라인(SCAN)으로부터 제공되는 스캔신호에 따라 데이터라인(DATA)으로부터 제공되는 데이터 값을 제2 트랜지스터(T_2)로 인가하는 제1 트랜지스터(T_1)와,

유기발광소자(OLED)로 흐르는 전류를 제어하는 제2 트랜지스터(T_2),

상기 제1 트랜지스터(T_1)와 제2 트랜지스터(T_2) 사이에 결합되어 데이터 라인 전압에 대한 커플링방지 기능을 제공하는 제1 캐패시터(C_1),

상기 제2 트랜지스터(T_2)와 전원전압단자(VCC) 사이에 결합되어 제2 트랜지스터(T_2)에 대한 구동전류 보상용 문턱 전압을 충전하는 제2 캐패시터(C_2),

상기 제2 트랜지스터(T_2)의 게이트와 소스 사이에 결합되어 보상라인(COMP)으로부터 제공되는 보상신호에 따라 제2 캐패시터(C_2)에 문턱전압을 저장시키는 제3 트랜지스터(T_3) 및,

제2 트랜지스터(T_2)와 유기발광소자(OLED) 사이에 결합되어 발광라인(EM)으로부터 제공되는 발광신호에 따라 제2 트랜지스터(T_2)로부터 유기발광소자(OLED)로 흐르는 전류를 온/오프 제어하는 제4 트랜지스터(T_4)를 포함하여 구성되는 것을 특징으로 하는 유기발광 디스플레이 장치.

청구항 3

제2항에 있어서,

상기 제1 트랜지스터(T_1)의 게이트에는 스캔라인(SCAN)이 연결되고, 소스에는 데이터 라인(DATA)이 연결되며, 드레인에는 제1 캐패시터(C_1)를 통해 제2 트랜지스터(T_2)의 게이트가 연결되고,

제2 트랜지스터(T_2)의 소스에는 전원 전압라인이 결합되고, 소스와 게이트 사이에는 제2 캐패시터(C_2)가 결합되며, 드레인과 게이트 사이에는 제3 트랜지스터(T_3)가 결합되고, 드레인은 제4 트랜지스터(T_4)를 통해 유기발광소자(OLED)와 결합되며,

상기 제3 트랜지스터(T_3)의 게이트에는 보상라인(COMP)이 결합되고,

상기 제4 트랜지스터(T_4)의 게이트에는 발광라인(EM)이 연결되고, 소스에는 상기 제2 트랜지스터(T_2)의 드레인

이 연결되며, 트레인에는 유기발광소자(OLED)의 애노드가 연결되는 것을 특징으로 하는 유기발광 디스플레이 장치.

청구항 4

제2항에 있어서,

상기 보상 구간은 문턱전압 저장구간과, 블랙데이터 보상구간을 포함하여 구성되고,

상기 문턱전압 저장구간은 스캔라인(SCAN)을 통해 제공되는 제1 레벨의 스캔신호에 의해 해당 화소 그룹에 속하는 모든 화소의 제1 트랜지스터(T1)가 온(ON) 상태로 설정된 상태에서, 보상라인(COMP)을 통해 제공되는 제1 레벨의 보상신호를 통해 제3 트랜지스터(T3)를 온(ON) 상태로 설정하도록 구성되며,

상기 블랙데이터 보상구간은 상기 문턱전압 저장구간 상태에서, 발광라인(EM)을 통해 제2 레벨의 발광신호를 제공하여 제4 트랜지스터(T4)를 오프(OFF) 상태로 설정하도록 구성되는 것을 특징으로 하는 유기발광 디스플레이 장치.

청구항 5

제2항에 있어서,

상기 화소구간은 현재 화소에 대한 데이터 쓰기 구간과 이후 화소에 대한 데이터 쓰기 준비구간으로 구성되고,

상기 데이터 쓰기 구간은 제2 레벨의 보상신호와 제2 레벨의 발광신호에 의해 제3 및 제4 트랜지스터(T3, T4)가 오프(OFF) 상태로 설정된 상태에서, 스캔라인(SCAN)을 통해 제공되는 제1 레벨의 스캔신호에 의해 해당 화소 화소의 제1 트랜지스터(T1)가 온(ON) 상태로 설정됨과 더불어, 데이터라인(DATA)을 통해 해당 화소에 대한 제1 레벨의 데이터 값을 제공함으로써, 제2 트랜지스터(T2)의 게이트 전압이 데이터 값과 문턱전압의 차이값으로 설정되도록 구성되며,

상기 데이터 쓰기 준비구간은 상기 데이터 쓰기 구간의 상태에서 데이터값이 제공된 화소에 연결된 스캔라인(SCAN)을 통해 제2 레벨의 스캔신호를 제공하여 해당 화소의 제1 트랜지스터(T1)를 오프(OFF) 상태로 설정함으로써 상기 데이터 쓰기 구간에서 설정된 제2 트랜지스터(T2)의 게이트 전압을 유지하도록 구성되는 것을 특징으로 하는 유기발광 디스플레이 장치.

청구항 6

제5항에 있어서,

상기 데이터 쓰기 구간은 스캔라인(SCAN)을 통해 제1 트랜지스터(T1)가 온(ON) 상태로 설정된 상태에서 일정 시간 경과 후 데이터라인(DATA)을 통해 제1 레벨의 데이터 값이 제공되는 것을 특징으로 하는 유기발광 디스플레이 장치.

청구항 7

제5항에 있어서,

상기 데이터 쓰기 구간에서 제2 트랜지스터(T2)의 게이트 전압은 하기 수식식과 같이 설정되는 것을 특징으로 하는 유기발광 디스플레이 장치.

$$V_G = V_{CC} - \frac{C_1}{C_1 + C_2} V_{CC} + \frac{C_1}{C_1 + C_2} V_{DATA} - |V_{thp}|$$

여기서, 상기 C1, C2는 각각 제1 및 제2 캐패시터 값이고, V_{DATA} 는 데이터 라인으로부터 제공되는 데이터 전압값

이며, V_{th} 는 제2 캐패시터에 저장된 전압값임.

청구항 8

제2항에 있어서,

상기 제1 내지 제4 트랜지스터는 PMOS 로 동작되는 것을 특징으로 하는 로 동작되는 것을 특징으로 하는 유기 발광 디스플레이 장치.

발명의 설명

기술 분야

[0001] 본 발명은 데이터 쓰기는 각각의 화소에 대해 독립적으로 수행하면서, 트랜지스터에 대한 구동전압 보상처리는 다수의 화소에 대해 동시에 수행하여 화소에 대한 구동 타이밍을 축소시킴으로써, 기존 저해상도 화소 구조를 이용하여 고해상도 특성을 제공할 수 있도록 해 주는 유기발광 디스플레이 장치에 관한 것이다.

배경 기술

[0002] 최근, 평판 표시 장치(flat panel display: FPD)에 대한 관심이 증가하면서, 다양한 방식의 평판 표시 장치의 개발이 활발히 진행되고 있다. 대표적인 평판 표시 장치는 액정 표시 장치(liquid crystal display: LCD), 플라즈마 디스플레이 패널(plasma display panel: PDP), 유기 전계 발광 표시장치(organic electroluminescence display device) 등이 있다.

[0003] 유기발광 디스플레이장치는 일반적으로 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0004] 유기발광 디스플레이장치는 OLED, 및 게이트-소스 간 전압에 따라 OLED에 흐르는 구동전류를 제어하는 구동 TFT(Thin Film Transistor)를 각각 포함한 화소들을 매트릭스 형태로 배열하고 비디오 데이터의 계조에 따라 화소들의 휘도를 조절한다.

[0005] 도1은 유기발광 디스플레이 장치의 동작원리를 설명하기 위한 도면이다.

[0006] 유기발광 디스플레이 장치는 도1에 도시된 바와 같이 제1 게이트라인($Gn-1$)으로 전압이 인가되면 제1 게이트라인($Gn-1$)에 연결된 구동 트랜지스터(T)가 온(ON)상태로 전환됨으로써, 제1 게이트라인($Gn-1$)에 연결된 각 화소로 신호 전압이 전달되고, 이에 따라 해당 라인의 화소가 발광 표시된다.

[0007] 이후, 제1 게이트라인($Gn-1$)과 연결된 모든 화소에 대한 신호 전압인가가 완료되면, 제1 게이트라인($Gn-1$)은 오프(OFF) 상태로 전환되고, 제2 게이트라인(Gn)으로 전압이 인가되어 제2 게이트라인(Gn)과 연결된 해당 라인의 화소에 대한 발광 표시처리를 수행한다. 즉, 순차적으로 마지막 게이트라인까지 신호전압 인가가 완료되면, 1 프레임에 대한 영상처리가 완료된다.

[0008] 이때, 상기한 유기발광 디스플레이 장치에서 각 화소는 기본적으로 트랜지스터(T)를 구비하여 구성되고, 화소의 휘도는 유기발광소자(OLED)에 흐르는 구동전류의 크기에 비례하며, 이 구동전류는 구동 트랜지스터(T)의 전기적 특성에 영향받는다.

[0009] 그러나, 도2에 도시된 바와 같이 유기발광 디스플레이 장치를 구성하는 각 화소의 구동 전압특성은 (A)에 도시된 바와 같이 모두 균일하게 유지되는 것을 기준으로 구동되도록 설계되지만, TFT 특성 불균일에 의해 각 화소에 구비되는 TFT의 실제적인 구동전압은 (B)와 같이 나타날 수 있다.

[0010] 즉, 유기발광 디스플레이장치의 화소에 구비되는 유기발광소자(OLED)는 소비전력이 적은 이점이 있지만, 유기발광소자를 동작시키기 위한 구동 트랜지스터의 게이트와 소스간의 전압, 즉 구동 트랜지스터의 문턱전압(threshold voltage) 편차에 따라 유기발광소자를 통해 흐르는 전류 세기가 변하여 표시 불균일을 초래하는 문제점이 있다.

[0011] 이에, 도3에 도시된 바와 같이 트랜지스터 구동 전압 불균일 특성을 보상하기 위한 일례로 4TR2C 구조의 유기발

광 디스플레이 화소회로가 제안되었다.

- [0012] 도3 (A)에 도시된 바와 같이 4TR2C 화소회로는 구동 트랜지스터(T2)의 게이트와 드레인 사이에 보상신호를 제공하기 위한 보상 스위치(T3)를 구비함과 더불어, 상기 구동 트랜지스터(T2)의 드레인과 유기발광소자(OLED) 사이에 발광 스위치(T4)를 추가적으로 구비하여 구성된다.
- [0013] 즉, 도3 (A)에 도시된 화소회로는 도3 (B)에 도시된 바와 같이 보상 스위치(T3)가 "ON" 됨에 따라 구동 트랜지스터(T2)가 "ON" 되어 일정 전류가 유기발광소자(OLED)로 공급되고, 제2 캐패시터(C2)에는 문턱전압이 저장되도록 구성된다. 이때, 문턱전압 저장시간이 길어져 유기발광소자(OLED)가 계속 발광하게 되는 것을 방지하기 위해 일정시간 경과 후 발광 스위치(T4)를 오프시킴으로써, 보상처리가 완료된다.
- [0014] 그런데, 상기한 4TR2C 구조의 화소회로는 보상 스위치(T3)와 발광 스위치(T4)를 추가적으로 구비함에 따라 각 화소에 대해 모두 20 μ 의 동일한 구동 타이밍을 요구한다.
- [0015] 이에 따라 상기한 화소회로는 트랜지스터 특성 불균일로 인한 보상처리를 위해 일정 시간 이상의 구동 타이밍을 요구하게 되므로 기본 동작 주파수 60Hz로 구동되는 고해상도의 유기발광 디스플레이 장치에는 적용되기 어려운 단점이 있다.

선행기술문헌

특허문헌

- [0016] (특허문헌 0001) 1. 한국등록특허 제112894호 (발명의 명칭 : 유기 전계발광 표시장치 및 그 방법)
- (특허문헌 0002) 2. 한국공개특허 제2015-0026039호 (발명의 명칭 : 유기발광 표시장치의 화질 보상장치 및 보상방법)

발명의 내용

해결하려는 과제

- [0017] 이에, 본 발명은 상기한 사정을 감안하여 창출된 것으로, 데이터 쓰기는 각각의 화소에 대해 독립적으로 수행하면서, 트랜지스터에 대한 구동전압 보상처리는 다수의 화소에 대해 동시적으로 수행하여 화소에 대한 구동 타이밍을 축소시킴으로써, 기존 저해상도 화소 구조를 이용하여 고해상도 특성을 제공할 수 있도록 해 주는 유기발광 디스플레이 장치를 제공함에 그 기술적 목적이 있다.

과제의 해결 수단

- [0018] 상기 목적을 달성하기 위한 본 발명의 일측면에 따르면, 데이터 라인(DATA)과, 스캔 라인(SCAN), 보상 라인(COMP) 및, 발광라인(EM)과 연결되는 다수의 화소(P)들로 구성되며, 둘 이상의 화소들($P_1 \sim P_N$)로 이루어지는 다수의 화소 그룹들($G_1 \sim G_M$)로 설정되고, 각 화소는 유기발광소자(OLED)와 이 유기발광소자(OLED)에 흐르는 전류를 제어하는 트랜지스터를 포함하여 구성되는 화소부와, 각 화소와 연결되는 데이터 라인(DATA)과, 스캔 라인(SCAN), 보상 라인(COMP) 및, 발광라인(EM)을 통해 상기 화소부로 화소 구동을 위한 신호를 제공하되, 보상 라인(COMP)을 통해 화소 그룹에 포함된 모든 화소들에 대해 보상신호를 동시에 제공하는 보상 구간과, 스캔라인(SCAN)을 통해 해당 화소에 대해 독립적으로 스캔신호를 제공함과 더불어, 스캔신호에 따라 데이터 라인(DATA)을 통해 해당 화소 그룹에 포함된 화소들 각각에 데이터값을 순차로 제공하는 화소구간을 포함하도록 타이밍 제어처리를 수행하는 타이밍제어부를 포함하여 구성되는 것을 특징으로 하는 유기발광 디스플레이 장치가 제공된다.
- [0019] 또한, 상기 화소는 4개의 제1 내지 제4 트랜지스터(T1~T4)와 2개의 제1 및 제2 캐패시터(C1, C2) 및, 유기발광소자(OLED)를 구비하여 구성되는 4TR2C 구조로서, 스캔라인(SCAN)으로부터 제공되는 스캔신호에 따라 데이터라인(DATA)으로부터 제공되는 데이터 값을 제2 트랜지스터(T2)로 인가하는 제1 트랜지스터(T1)와, 유기발광소자(OLED)로 흐르는 전류를 제어하는 제2 트랜지스터(T2), 상기 제1 트랜지스터(T1)와 제2 트랜지스터(T2) 사이에 결합되어 데이터 라인 전압에 대한 커플링방지 기능을 제공하는 제1 캐패시터(C1), 상기 제2 트랜지스터(T2)와 전원전압단자(VCC) 사이에 결합되어 제2 트랜지스터(T2)에 대한 구동전류 보상용 문턱 전압을 충전하는 제2 캐패시터(C2), 상기 제2 트랜지스터(T2)의 게이트와 소스 사이에 결합되어 보상라인(COMP)으로부터 제공되는 보상

신호에 따라 제2 캐패시터(C2)에 문턱전압을 저장시키는 제3 트랜지스터(T3) 및, 제2 트랜지스터(T2)와 유기발광소자(OLED) 사이에 결합되어 발광라인(EM)으로부터 제공되는 발광신호에 따라 제2 트랜지스터(T2)로부터 유기발광소자(OLED)로 흐르는 전류를 온/오프 제어하는 제4 트랜지스터(T4)를 포함하여 구성되는 것을 특징으로 하는 유기발광 디스플레이 장치가 제공된다.

[0020] 또한, 상기 제1 트랜지스터(T1)의 게이트에는 스캔라인(SCAN)이 연결되고, 소스에는 데이터 라인(DATA)이 연결되며, 드레인에는 제1 캐패시터(C1)를 통해 제2 트랜지스터(T2)의 게이트가 연결되고, 제2 트랜지스터(T2)의 소스에는 전원 전압라인이 결합되고, 소스와 게이트 사이에는 제2 캐패시터(C2)가 결합되며, 드레인과 게이트 사이에는 제3 트랜지스터(T3)가 결합되고, 드레인은 제4 트랜지스터(T4)를 통해 유기발광소자(OLED)와 결합되며, 상기 제3 트랜지스터(T3)의 게이트에는 보상라인(COMP)이 결합되고, 상기 제4 트랜지스터(T4)의 게이트에는 발광라인(EM)이 연결되고, 소스에는 상기 제2 트랜지스터(T2)의 드레인이 연결되며, 드레인에는 유기발광소자(OLED)의 애노드가 연결되는 것을 특징으로 하는 유기발광 디스플레이 장치가 제공된다.

[0021] 또한, 상기 보상 구간은 문턱전압 저장구간과, 블랙데이터 보상구간을 포함하여 구성되고, 상기 문턱전압 저장구간은 스캔라인(SCAN)을 통해 제공되는 제1 레벨의 스캔신호에 의해 해당 화소 그룹에 속하는 모든 화소의 제1 트랜지스터(T1)가 온(ON) 상태로 설정된 상태에서, 보상라인(COMP)을 통해 제공되는 제1 레벨의 보상신호를 통해 제3 트랜지스터(T3)를 온(ON) 상태로 설정하도록 구성되며, 상기 블랙데이터 보상구간은 상기 문턱전압 저장구간 상태에서, 발광라인(EM)을 통해 제2 레벨의 발광신호를 제공하여 제4 트랜지스터(T4)를 오프(OFF) 상태로 설정하도록 구성되는 것을 특징으로 하는 유기발광 디스플레이 장치가 제공된다.

[0022] 또한, 상기 화소구간은 현재 화소에 대한 데이터 쓰기 구간과 이후 화소에 대한 데이터 쓰기 준비구간으로 구성되고, 상기 데이터 쓰기 구간은 제2 레벨의 보상신호와 제2 레벨의 발광신호에 의해 제3 및 제4 트랜지스터(T3,T4)가 오프(OFF) 상태로 설정된 상태에서, 스캔라인(SCAN)을 통해 제공되는 제1 레벨의 스캔신호에 의해 해당 화소 화소의 제1 트랜지스터(T1)가 온(ON) 상태로 설정됨과 더불어, 데이터라인(DATA)을 통해 해당 화소에 대한 제1 레벨의 데이터 값을 제공함으로써, 제2 트랜지스터(T2)의 게이트 전압이 데이터 값과 문턱전압의 차이값으로 설정되도록 구성되며, 상기 데이터 쓰기 준비구간은 상기 데이터 쓰기 구간의 상태에서 데이터값이 제공된 화소에 연결된 스캔라인(SCAN)을 통해 제2 레벨의 스캔신호를 제공하여 해당 화소의 제1 트랜지스터(T1)를 오프(OFF) 상태로 설정함으로써 상기 데이터 쓰기 구간에서 설정된 제2 트랜지스터(T2)의 게이트 전압을 유지하도록 구성되는 것을 특징으로 하는 유기발광 디스플레이 장치가 제공된다.

[0023] 또한, 상기 데이터 쓰기 구간은 스캔라인(SCAN)을 통해 제1 트랜지스터(T1)가 온(ON) 상태로 설정된 상태에서 일정 시간 경과 후 데이터라인(DATA)을 통해 제1 레벨의 데이터 값이 제공되는 것을 특징으로 하는 유기발광 디스플레이 장치가 제공된다.

[0024] 또한, 상기 데이터 쓰기 구간에서 제2 트랜지스터(T2)의 게이트 전압은 하기 수식식과 같이 설정되는 것을 특징

으로 하는 유기발광 디스플레이 장치가 제공된다.
$$V_G = V_{CC} - \frac{C_1}{C_1+C_2} V_{CC} + \frac{C_1}{C_1+C_2} V_{DATA} - |V_{thp}|$$
 여기서, 상기 C1,C2는 각각 제1 및 제2 캐패시터 값이고, V_{DATA} 는 데이터 라인으로부터 제공되는 데이터 전압값이며, V_{th} 는 제2 캐패시터에 저장된 전압값임.

[0025] 또한, 상기 제1 내지 제4 트랜지스터는 PMOS 로 동작되는 것을 특징으로 하는 로 동작되는 것을 특징으로 하는 유기발광 디스플레이 장치가 제공된다.

발명의 효과

[0026] 본 발명에 의하면, 데이터 쓰기는 각각의 화소에 대해 독립적으로 수행하면서, 보상처리는 다수의 화소에 대해 동시적으로 수행하여 화소에 대한 구동 타이밍을 축소시킴으로써, 종래 저해상도 화소구조를 고해상도 유기발광 디스플레이 장치에 대해서도 용이하게 적용할 수 있게 된다.

도면의 간단한 설명

[0027] 도1은 유기발광 디스플레이 장치의 동작원리를 설명하기 위한 도면.

도2는 유기발광 디스플레이 장치를 구성하는 각 화소의 구동 전압특성을 설명하기 위한 도면.

도3은 보상기능을 제공하기 위한 4TR2C 화소 구성을 도시한 도면.

도4는 본 발명에 따른 유기발광 디스플레이장치의 개략적인 구성을 도시한 도면.

도5는 도4에 도시된 화소부(160)에서 하나의 화소 그룹에 대한 구성을 예시한 도면.

도6은 도5에 도시된 화소그룹의 전체적인 동작타이밍도.

도7은 도6에 도시된 동작 구간별 화소의 상태를 설명하기 위한 도면.

도8은 기존 보상기능을 갖는 4TR2C 구조의 화소와 본 발명에 따른 4TR2C 구조의 화소에 대한 구동타이밍을 비교 예시한 도면.

도9는 기존 보상기능을 갖는 4TR2C 구조의 화소 동작과 본 발명에 따른 4TR2C 구조의 화소에 대한 동작 시뮬레이션 결과를 도시한 도면.

발명을 실시하기 위한 구체적인 내용

- [0028] 이하에서는 첨부된 도면을 참조하여 본 발명을 보다 상세하게 설명한다. 도면들 중 동일한 구성요소들은 가능한 한 어느 곳에서든지 동일한 부호로 나타내고 있음을 유의해야 한다. 한편, 이에 앞서 본 명세서 및 특허청구범위에 사용된 용어나 단어는 통상적이거나 사전적인 의미로 한정해서 해석되어서는 아니 되며, 발명자는 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는 원칙에 입각하여 본 발명의 기술적 사상에 부합하는 의미와 개념으로 해석되어야만 한다. 따라서 본 명세서에 기재된 실시예와 도면에 도시된 구성은 본 발명의 가장 바람직한 일 실시예에 불과할 뿐이고, 본 발명의 기술적 사상을 모두 대변하는 것은 아니므로, 본 출원시점에 있어서 이들을 대체할 수 있는 다양한 균등물과 변형예들이 있을 수 있음을 이해하여야 한다.
- [0029] 본 발명은 종래 4TR3C 화소구조에서 트랜지스터 불균일 보상처리를 위한 보상신호는 적어도 둘 이상의 화소에 대해 동시적으로 제공하여 화소당 타이밍 구동시간을 감소시킴으로써, 종래 4TR3C 화소를 고해상도 유기발광 디스플레이장치에도 적용하여 실시할 수 있도록 해 주는 것이다.
- [0030] 도4는 본 발명에 따른 유기발광 디스플레이장치의 개략적인 구성을 도시한 도면이다.
- [0031] 도4에 도시된 바와 같이 본 발명에 따른 유기발광 디스플레이장치는 타이밍제어부(110)와, 데이터 구동부(120), 스캔 구동부(130), 보상 구동부(140), 발광 구동부(150) 및, 화소부(160)를 포함하여 구성된다.
- [0032] 타이밍 제어부(110)는 상기 화소부(160)에 구비된 각 화소 구동을 위한 구동제어신호를 데이터 구동부(120), 스캔 구동부(130), 보상 구동부(140), 발광 구동부(150)를 통해 화소부(160)로 제공한다. 본 발명에 있어서 상기 타이밍 제어부(110)는 화소 그룹에 포함된 모든 화소들에 대해 보상신호를 동시에 제공함과 더불어, 해당 화소 그룹에 포함된 화소들 각각에 대해 데이터값을 순차로 제공하도록 타이밍 제어처리를 수행한다. 이때, 상기 타이밍 제어부(110)는 라인 주사방식으로 화소부(160)의 구동을 제어할 수 있다.
- [0033] 데이터 구동부(120)는 상기 타이밍 제어부(110)로부터 제공되는 제어신호를 근거로 상기 화소부(160)에 구비된 각 화소(P)로 해당 화소에 대응되는 데이터값을 데이터 라인(DATA)을 통해 제공한다.
- [0034] 스캔 구동부(130)는 상기 타이밍 제어부(120)로부터 제공되는 제어신호를 근거로 상기 화소부(160)에 구비된 각 화소(P)로 데이터 스캔 구간을 설정하기 위한 스캔신호를 스캔 라인(SCAN)을 통해 각각 제공한다.
- [0035] 보상 구동부(140)는 상기 타이밍 제어부(120)로부터 제공되는 제어신호를 근거로 상기 화소부(160)에 구비된 적어도 둘 이상의 화소들에 대해 보상 구간 설정하기 위한 보상신호를 보상라인(COMP)을 통해 동시에 제공한다.
- [0036] 발광 구동부(150)는 상기 타이밍 제어부(120)로부터 제공되는 제어신호를 근거로 상기 화소부(160)에 구비된 적어도 둘 이상의 화소들에 대해 보상처리 완료시점 설정 및 발광 동작 설정을 위한 발광 신호를 발광라인(EM)을 통해 동시에 제공한다.
- [0037] 화소부(160)는 상기 데이터 구동부(120)와 연결되는 데이터 라인(DATA)과, 스캔 구동부(130)와 연결되는 스캔 라인(SCAN), 보상 구동부(140)와 연결되는 보상 라인(COMP) 및, 발광 구동부(150)와 연결되는 발광라인(EM)과 연결되는 다수의 화소(P)로 구성된다.
- [0038] 이때, 상기 화소부(160)는 적어도 둘 이상의 화소들($P_1 \sim P_N$)로 이루어지는 다수의 화소 그룹들($G_1 \sim G_M$)로 설정된다. 하나의 화소그룹은 보상 라인(COMP) 및 발광 라인(EM)이 해당 화소그룹에 속하는 화소들에 대해 동시에 보상신호와 발광신호가 인가되도록 공통적으로 결합되어 구성된다. 바람직하게는, 상기 화소부(160)는 종방

향(수직방향)으로 배치된 다수의 화소를 하나의 화소그룹으로 설정할 수 있다.

- [0039] 즉, 본 발명에서는 하나의 화소 그룹을 형성하는 화소들에 대해 보상 기능을 동시에 수행하게 되는 바, 화소 그룹의 제1 화소(P1)에 대해서는 보상시간을 포함하여 그 구동시간이 종래와 같이 "20 μ s"가 되지만, 제2 화소(P2)부터 마지막 화소(P_N)에 대해서는 보상 시간을 제외한 구동 시간만이 소요된다. 따라서, 하나의 화소 그룹에 대해 많은 수의 화소가 설정될수록 하나의 프레임을 위한 구동 시간은 점점 감소하게 된다. 예컨대, 5개 화소로 화소 그룹을 형성하는 경우, 종래 유기발광 디스플레이장치에 있어서는 $5 \times 20 \mu s = 100 \mu s$ 의 구동시간이 요구되지만, 본 발명에 의하면 제2 이후의 화소에 대해서는 보상 구동시간을 제외한 구동시간, 예컨대 10 μ s 만이 소요되므로, " $20 \mu s + (4 \times 10 \mu s) = 60 \mu s$ "의 구동시간이 요구된다.
- [0040] 도5는 도4에 도시된 화소부(160)에서 하나의 화소 그룹에 대한 구성 및 화소 구성을 설명하기 위한 도면이다. 이때, 도5에는 하나의 화소그룹이 두개의 화소(P1,P2)로 이루어지는 구조가 도시되어 있으며, 이하에서는 두개의 화소(P1,P2)가 하나의 화소 그룹을 형성한 구조에 대해 설명한다.
- [0041] 먼저 제1 화소(P1)와 제2 화소(P2)는 데이터 라인(DATA)과 스캔라인(SCAN), 보상라인(COMP) 및 발광라인(EM)과 연결되도록 구성되며, 하나의 화소 그룹을 형성하는 제1 및 제2 화소(P1,P2)는 보상라인(COMP)과 발광라인(EM)이 공통라인으로 연결되도록 구성된다.
- [0042] 상기 제1 및 제2 화소(P1,P2)는 각각 4개의 제1 내지 제4 트랜지스터(T1~T4)와 2개의 제1 및 제2 캐패시터(C1,C2) 및, 유기발광소자(OLED)를 구비하여 구성되는 4TR2C 구조로 구성된다. 이때, 제1 내지 제4 트랜지스터(T1~T4)는 PMOS 트랜지스터로서, 게이트로 인가되는 하이레벨 신호에 대해 오프(OFF) 상태로 설정되고, 로우레벨 신호에 대해 온(ON)상태로 설정된다. 상기 제1 내지 제4 트랜지스터(T1~T4)는 NMOS 트랜지스터로도 구현될 수 있으며, 이에 대응하여 타이밍 제어신호의 상태가 변경되는 것은 물론이다.
- [0043] 이때, 상기 제1 트랜지스터(T1)의 게이트에는 스캔라인(SCAN)이 연결되고, 소스에는 데이터 라인(DATA)이 연결되며, 드레인에는 제1 캐패시터(C1)를 통해 제2 트랜지스터(T2)의 게이트가 연결된다. 제1 트랜지스터(T1)는 스캔라인(SCAN)으로부터 제공되는 스캔신호에 따라 데이터 라인(DATA)으로 제공되는 데이터 값을 제2 트랜지스터(T2)측으로 제공한다.
- [0044] 상기 제1 캐패시터(C1)는 제1 트랜지스터(T1)의 드레인과 제2 트랜지스터(T2)의 게이트 사이에 결합된다. 이때, 상기 제1 캐패시터(C1)는 데이터 라인 전압에 대한 커플링방지 기능을 제공한다.
- [0045] 상기 제2 트랜지스터(T2)는 게이트에 인가되는 전압에 따라 유기발광소자(OLED)로 흐르는 구동전류를 제어하는 구동 트랜지스터의 기능을 수행한다. 이때, 상기 제2 트랜지스터(T2)의 소스에는 전원 전압라인(VCC)이 결합되고, 소스와 게이트 사이에는 제2 캐패시터(C2)가 결합된다. 또한, 제2 트랜지스터(T2)의 드레인과 게이트 사이에는 제3 트랜지스터(T3)가 결합되고, 드레인은 제4 트랜지스터(T4)를 통해 유기발광소자(OLED)와 결합된다.
- [0046] 상기 제3 트랜지스터(T3)는 게이트에 보상라인(COMP)이 접속되어 보상라인(COMP)으로부터 인가되는 보상신호에 따라 온/오프되는 스위칭 기능을 수행한다. 이때, 제3 트랜지스터(T3)가 온(ON) 되는 경우, 제2 트랜지스터(T2)의 드레인에 연결되는 유기발광소자(OLED)에 의해 제2 캐패시터(C2)에 문턱전압이 충전된다.
- [0047] 상기 제4 트랜지스터(T4)는 게이트에 발광라인(EM)이 연결되고, 소스에 상기 제2 트랜지스터(T2)의 드레인이 연결되며, 드레인에는 유기발광소자(OLED)의 애노드가 연결된다. 이때, 상기 제4 트랜지스터(T4)는 게이트에 연결된 발광라인(EM)으로부터 인가되는 발광신호에 따라 온/오프되는 스위칭 기능을 수행한다.
- [0048] 한편, 도6은 도5에 도시된 화소그룹의 전체적인 동작타이밍도이고, 도7은 각 동작 구간별 화소의 상태를 나타낸 도면으로, 도7a 내지 도7g에는 화소 그룹(X) 구조 및 이에 대응되는 동작타이밍도(Y)가 각각 도시되어 있다.
- [0049] 도6에 의하면, 제1 화소(P1)와 제2 화소(P2)로 이루어지는 화소 그룹이 설정된 상태에서, 화소 그룹의 동작타이밍은 기본적으로 보상구간과, 제1 화소 구간 및 제2 화소구간으로 구분된다.
- [0050] 보상구간 이전상태는 도7a에 도시된 바와 같이, 이전 데이터값이 저장된 제1 화소(P1)의 제2 캐패시터(C2)와 제2 화소(P2)의 제2 캐패시터(C2')에 의해 제1 화소회로(P1)의 유기발광소자(OLED)와 제2 화소(P2)의 유기발광소자(OLED')는 발광상태가 된다.
- [0051] 즉, 하이레벨의 제1 스캔신호가 스캔라인(SCAN1)을 통해 제1 화소(P1)로 인가됨과 더불어, 하이레벨의 제2 스캔신호가 스캔라인(SCAN2)을 통해 제2 화소(P2)로 인가된다. 이에 따라 제1 및 제2 화소(P1,P2)의 제1 트랜지스터(T1,T1')가 오프(OFF) 상태로 설정된다. 또한, 하이레벨의 보상신호가 보상라인(COMP)을 통해 제1 화소 및 제2

화소(P1,P2)의 제3 트랜지스터(T3,T3')로 인가되어 오프(OFF) 상태로 설정되고, 로우레벨의 발광신호가 발광라인(EM)을 통해 제1 화소 및 제2 화소(P1,P2)의 제4 트랜지스터(T4,T4')로 인가되어 온(ON) 상태로 설정됨으로써, 제2 캐패시터(C2,C2')에 저장된 전류가 유기발광소자(OLED,OLED')로 흐르게 되어 화소부(160)가 발광표시된다.

[0052] 한편, 보상 구간은 문턱전압 저장구간(도7b)과, 블랙데이터 보상구간(도7c)으로 구성된다.

[0053] 상기 문턱전압 저장구간은 도7b 에 도시된 바와 같이, 보상라인(COMP)으로부터 로우 레벨의 보상신호가 제1 화소 및 제2 화소(P1,P2)의 제3 트랜지스터(C,C')로 인가되어 온(ON) 상태로 전환됨으로써, 제1 화소 및 제2 화소(P1,P2)의 제2 캐패시터(C,C')에 일정 레벨의 문턱전압(V_{thp})이 각각 저장된다.

[0054] 즉, 도7b의 (X)에 도시된 바와 같이, 이전 상태(도7a에 도시된 보상구간 이전구간의 상태)에서 로우 레벨의 보상신호에 의해 제3 트랜지스터(T3,T3')가 온(ON) 상태로 전환됨과 더불어, 로우 레벨의 스캔신호에 의해 제1 트랜지스터(T1,T1')로 인가되어 온(ON) 상태로 전환된다.

[0055] 상기 블랙데이터 보상구간은 상기 문턱전압 저장구간(도7b)에서 제2 캐패시터(C,C')로의 문턱전압(V_{thp}) 저장시간이 길어져 유기발광소자(OLED, OLED')가 지속적으로 발광하게 되는 경우, 블랙 데이터(BLACK DATA)에 대해 REAL BLACK으로 표시되지 않게 되는 문제를 해결하기 위한 것으로, 도7c에 도시된 바와 같이 문턱전압 저장구간의 상태에서 로우 레벨의 발광신호가 제4 트랜지스터(T4,T4')로 인가되어 오프(OFF) 상태로 전환함으로써, 제2 트랜지스터(T2,T2')로부터 유기발광소자(OLED)로 흐르는 전류를 차단한다.

[0056] 한편, 제1 화소구간은 제1 데이터 쓰기 구간(도7d)과, 제1 데이터 유지구간(도7e) 및, 제2 데이터 쓰기 준비구간(도7f)을 포함한다.

[0057] 상기 제1 데이터 쓰기 구간은 제1 화소(P1)에 임의 데이터 값을 쓰기 위한 구간으로, 도7d에 도시된 바와 같이 상기 블랙데이터 보상구간(도7c)의 상태에서 제1 및 제2 화소(P1,P2)는 보상라인(COMP)로부터 제공되는 하이레벨의 보상신호에 의해 제3 트랜지스터(T3,T3')를 오프(OFF) 상태로 전환함과 더불어, 제2 스캔라인(SCAN2)으로부터 제공되는 하이레벨의 제2 스캔신호에 의해 제2 화소(P2)의 제1 트랜지스터(T1')가 오프(OFF) 상태로 전환된다.

[0058] 이때, 상기 데이터 쓰기 구간은 스캔라인(SCAN)을 통해 제1 트랜지스터(T1)가 온(ON) 상태로 설정된 상태에서 일정 시간 경과 후 데이터라인(DATA)을 통해 제1 레벨의 데이터 값이 제공된다.

[0059] 또한, 제1 데이터 쓰기 구간은 데이터 라인(DATA)을 통해 제1 데이터 전압값(V_{data1})이 인가됨에 따라 제1 화소(P1)의 제2 트랜지스터(T2) 게이트 입력단 전압이 제1 데이터 전압값과 제2 캐패시터(C2)에 저장된 문턱전압(V_{thp})의 차로 설정된다. 상기 제2 트랜지스터(T2) 게이트 입력단 전압(V_G)은 수학적 식 1과 같다.

수학적 식 1

$$V_G = VCC - \frac{C_1}{C_1+C_2}VCC + \frac{C_1}{C_1+C_2}V_{DATA} - |V_{thp}|$$

[0061] 여기서, V_{DATA} 는 데이터 라인(DATA)으로부터 인가되는 데이터 전압값이고, VCC 는 제2 트랜지스터(T2) 구동전원이다.

[0062] 이에 따라 해당 제1 화소(P1)의 유기발광소자(OLED)로 흐르는 전류값이 수학적식2와 같이 설정됨으로써, 자동으로 제2 트랜지스터(T2)에 대한 문턱전압(V_{th})이 보상됨을 알 수 있다.

수학적 식 2

$$I_{OLED} = K (VCC - V_{DATA})^2 \cdot \left(\frac{C_1}{C_1+C_2}\right)^2$$

[0064] 여기서, K는 OLED 전류상수이다.

- [0065] 상기 제1 데이터 유지구간은 도7e에 도시된 바와 같이, 상기 제1 데이터 쓰기 구간의 상태에서 하이 레벨의 제1 스캔신호에 의해 제1 트랜지스터(T1)가 오프(OFF) 상태로 전환됨에 따라 제1 화소(P1)에 대한 데이터 쓰기가 차단된다. 이때, 상기 제1 데이터 쓰기 구간에서의 제2 트랜지스터(T2) 게이트 전압이 일정 시간 유지된다.
- [0066] 상기 제2 데이터 쓰기 준비구간은 도7f에 도시된 바와 같이, 상기 데이터 유지구간 상태에서 데이터 라인(DAT A)으로부터 하이레벨 예컨대, V_{CC} 전압이 제1 및 제2 화소(P1,P2)로 인가된다.
- [0067] 한편, 제2 화소구간은 제2 데이터 쓰기 구간(도7g)과 제2 데이터 유지구간(도7h)을 포함한다.
- [0068] 상기 제2 데이터 쓰기 구간은 제2 화소(P2)에 데이터값을 쓰기 위한 구간으로, 도7g에 도시된 바와 같이, 상기 제2 데이터 쓰기 준비구간(도7f) 상태에서 제2 화소(P2)로 로우레벨의 스캔신호가 제공되어 제1 트랜지스터(T1')를 온(ON) 상태로 설정됨으로써, 데이터 라인(DATA)으로부터 로우레벨의 제2 데이터 값이 제2 화소(P2)로 인가된다. 이때, 제1 화소(P1)는 하이 레벨의 스캔신호에 의해 제1 트랜지스터(T1)가 오프(OFF) 상태이고, 제2 화소(P2)의 로우레벨의 스캔신호에 의해 제1 트랜지스터(T1')가 온(ON) 상태이므로, 데이터 라인으로부터 인가되는 제2 데이터값은 제2 화소로(P2)로 제공된다.
- [0069] 즉, 제2 화소(P2)는 데이터 라인을 통해 제2 데이터 전압값(V_{data2})이 인가됨에 따라 제2 트랜지스터(T2')의 게이트 전압이 제2 데이터 전압값과 제2 캐패시터(C2')에 충전된 문턱전압(V_{thp})의 차(수학적 참조)로 설정된다.
- [0070] 상기 제2 데이터 유지구간은 도7h에 도시된 바와 같이, 제2 데이터 쓰기 구간(도7g)의 상태에서 하이 레벨의 제2 스캔신호가 제1 트랜지스터(T1')로 인가되어 오프(OFF) 상태로 전환됨에 따라 제2 화소(P2)로의 데이터 쓰기가 차단된다. 이에 따라, 상기 제2 데이터 쓰기 구간에서 제2 화소(P2)로의 제2 트랜지스터(T2') 게이트 전압이 일정 시간 유지된다. 즉, 제2 데이터 유지구간에서는 데이터라인(DATA)을 제외한 보상라인(COMP)과 발광라인(COMP), 제1 스캔라인(SCAN1) 및, 제2 스캔라인(SCAN2)으로부터 제1 및 제2 화소(P1,P2)로 모두 하이레벨 신호가 인가됨으로써, 제1 트랜지스터(T1,T1')와 제3 트랜지스터(T3,T3') 및 제4 트랜지스터(T4,T4')는 모두 오프(OFF) 상태가 된다.
- [0071] 이후, 상기한 제2 데이터 유지구간의 상태에서 발광라인(EM)을 통해 로우 레벨의 발광신호가 제1 및 제2 화소(P1,P2)로 인가됨으로써, 각 화소의 유기발광소자(OLED,OLED')가 해당 데이터값에 대응하여 발광된다.
- [0072] 한편, 도8은 기존 보상기능을 갖는 4TR2C 구조의 화소와 본 발명에 따른 4TR2C 구조의 화소에 대한 구동타이밍을 비교 예시한 도면이다.
- [0073] 도8에 도시된 바와 같이, 종래 4TR2C 구조의 화소로 이루어지는 유기발광 디스플레이 장치는 각 화소에 대한 타이밍 구동시간이 일괄적으로 " $20\mu s$ "로써, 두개 화소 구동을 위해서는 총 " $40\mu s$ "가 요구된다. 이에 반하여, 본 발명에 따른 4TR2C 구조의 화소로 이루어지는 유기발광 디스플레이 장치는 두개의 화소가 하나의 화소 그룹으로 설정되어 있는 경우에 있어, 제1 화소에 대해서는 종래 4TR2C 구조의 화소 구동 시간과 동일하게 " $20\mu s$ "가 요구되지만, 이후 제2 화소에 대해서는 보상 기능을 위한 구동시간을 요구하지 않게 되므로, " $10\mu s$ "의 구동 시간만을 요구하게 된다. 즉, 본 발명에 따른 4TR2C 구조의 화소로 이루어지는 유기발광 디스플레이 장치는 두개 화소 구동을 위해 총 " $30\mu s$ "를 요구한다.
- [0074] 도9a 및 도9b는 본 발명자가 실험한 기존 보상기능을 갖는 4TR2C 구조의 화소(도9a) 동작과 본 발명에 따른 4TR2C 구조의 화소(도9b)에 대한 동작 시뮬레이션 결과를 도시한 도면이다.
- [0075] 즉, 본 발명에 의하면 기존 보상기능을 갖는 4TR2C 구조의 화소로 이루어지는 유기발광 디스플레이 장치에 비해, 4TR2C 구조의 다수개 화소에 대해 보상기능을 동시에 제공하도록 함으로써, 구동 타이밍을 보다 단축할 수 있게 된다.
- [0076] 일반적으로 기본 디스플레이 장치가 60Hz에서 구동되는 경우, 1프레임에 대한 구동시간은 " $1/60=16.67ms$ "로 설정된다. 이때, 해상도에 따라 1개 라인 구동시간은 하기 표1과 같이 요구된다.

표 1

해상도	1개 라인 구동시간
FHD(1080×1920)	$16.67ms/1920 = 8\mu s$
HD(720×1280)	$16.67ms/1280 = 13\mu s$
XGA(768×1024)	$16.67ms/1024 = 16\mu s$
SVGA(600×800)	$16.67ms/800 = 20\mu s$

VGA(480×640)	$16.67\text{ms}/640 = 26\mu\text{s}$
--------------	--------------------------------------

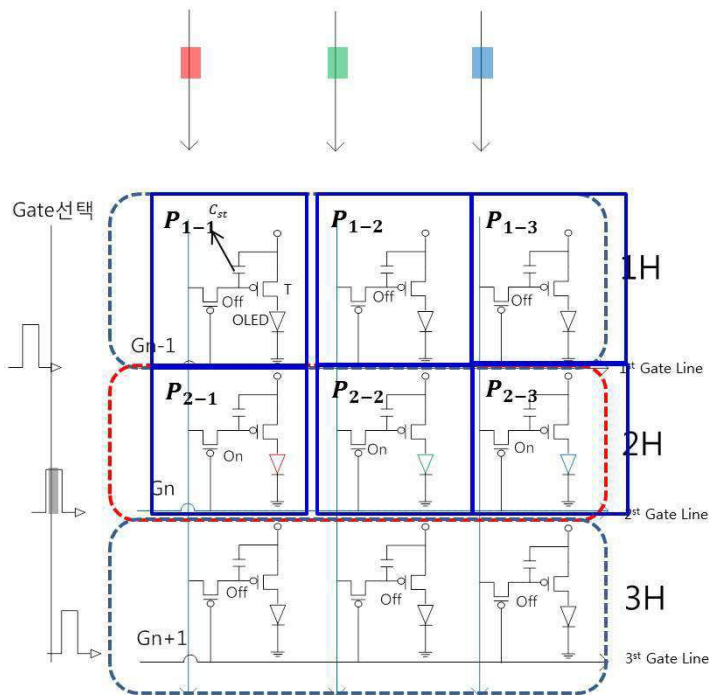
[0078] 상기 표1에 도시된 바와 같이, 기존 4TR2C 구조의 화소로 이루어지는 유기발광 디스플레이 장치의 경우, 1개 라인 구동시간이 " $20\mu\text{s}$ "로서 SVGA 해상도 이하에 적용되는데 반하여, 본 발명에 의한 4TR2C 구조의 화소로 이루어지는 유기발광 디스플레이 장치는 두 개 화소가 하나의 화소그룹으로 설정하는 경우에 있어 1개 라인 구동시간이 최대 " $15\mu\text{s}$ "로서 XGA 해상도를 제공하는 것이 가능하게 된다.

부호의 설명

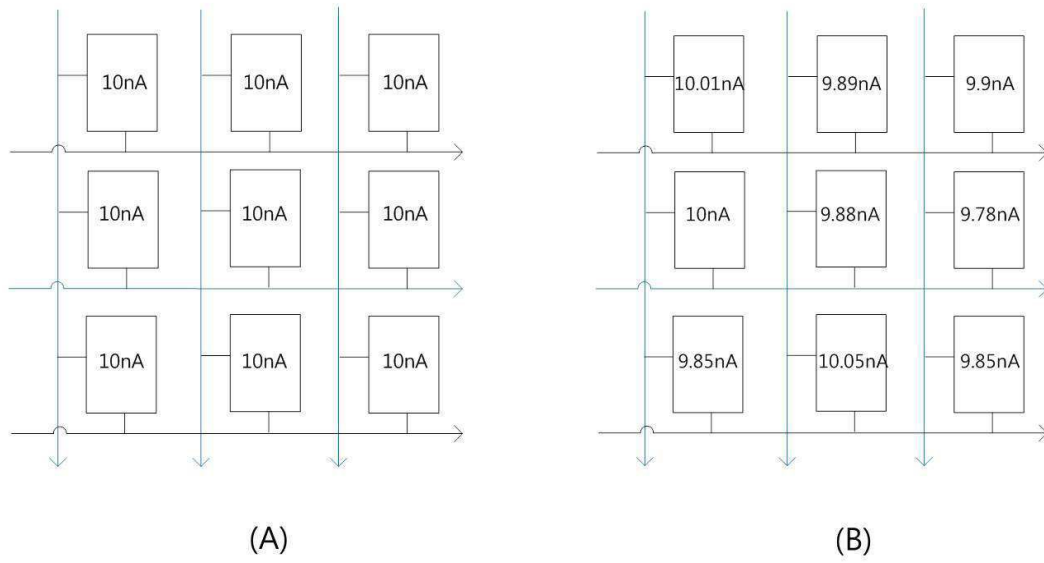
[0079] 110 : 타이밍 제어부, 120 : 데이터 구동부,
130 : 스캔 구동부, 140 : 보상 구동부,
150 : 발광 구동부, 160 : 화소부,
P : 화소, G : 화소그룹.

도면

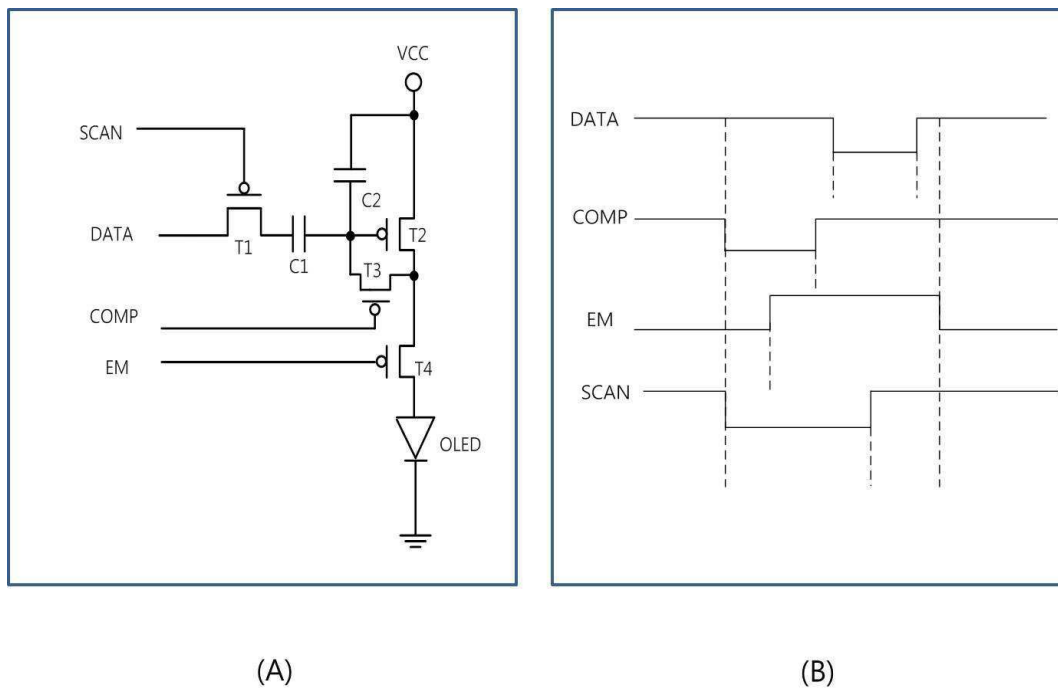
도면1



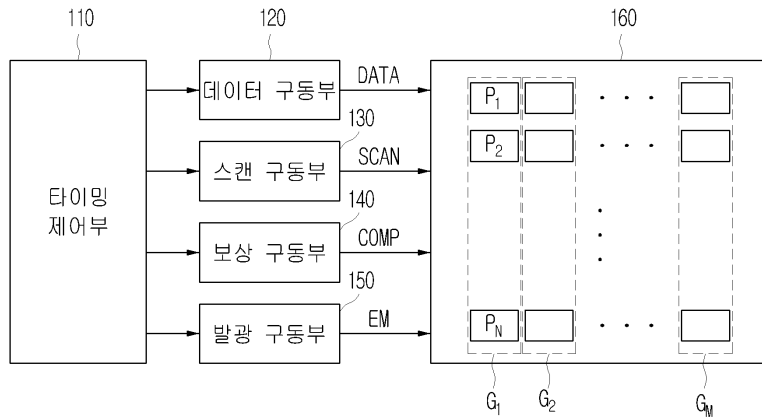
도면2



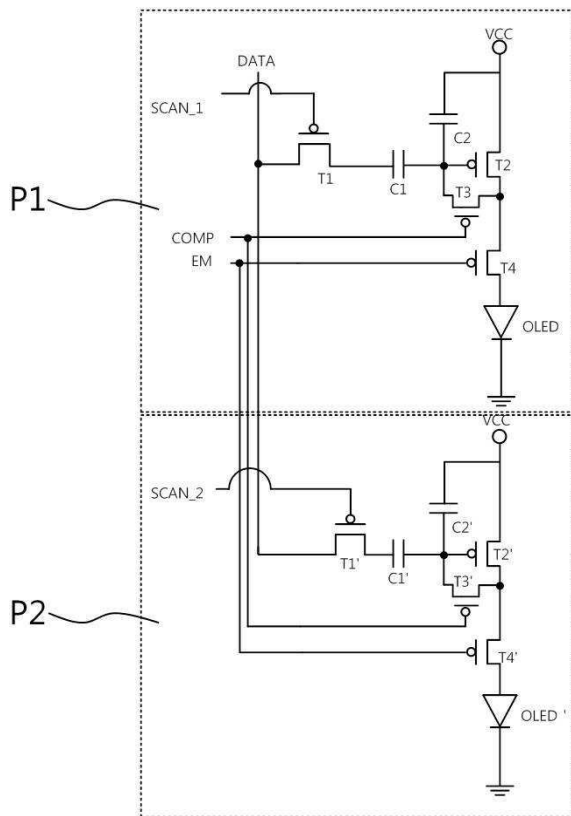
도면3



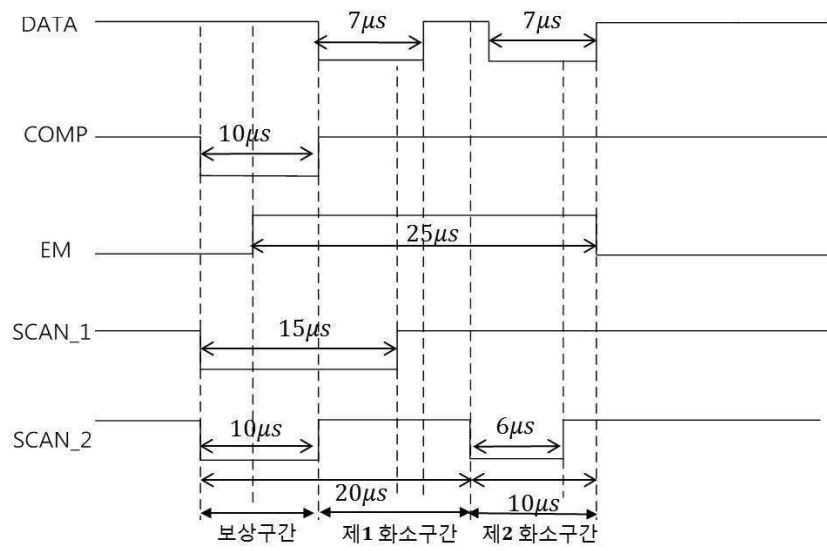
도면4



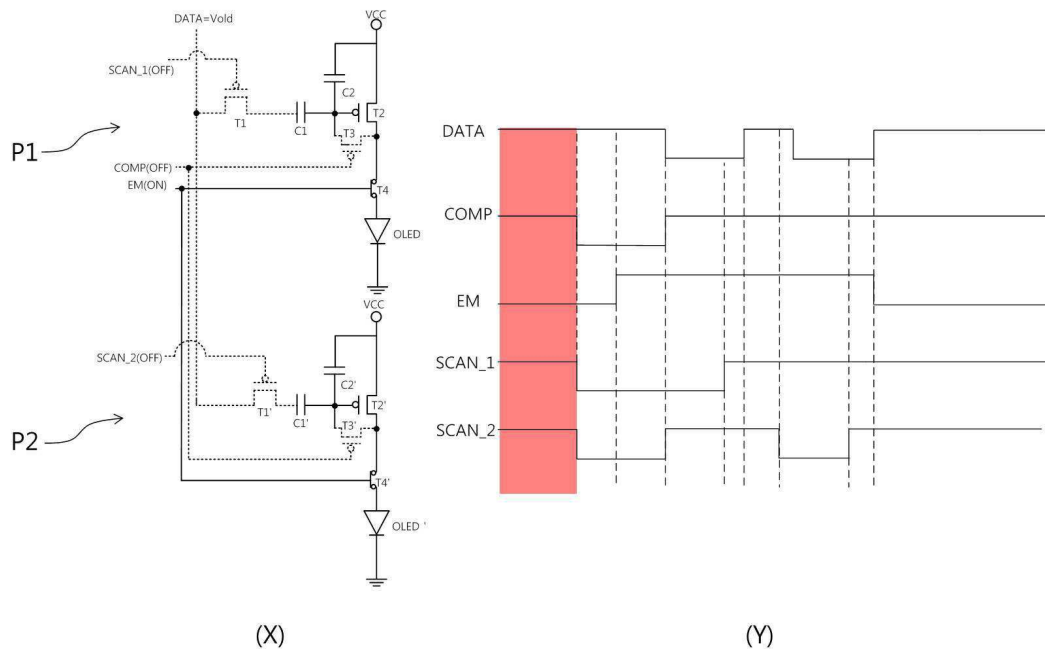
도면5



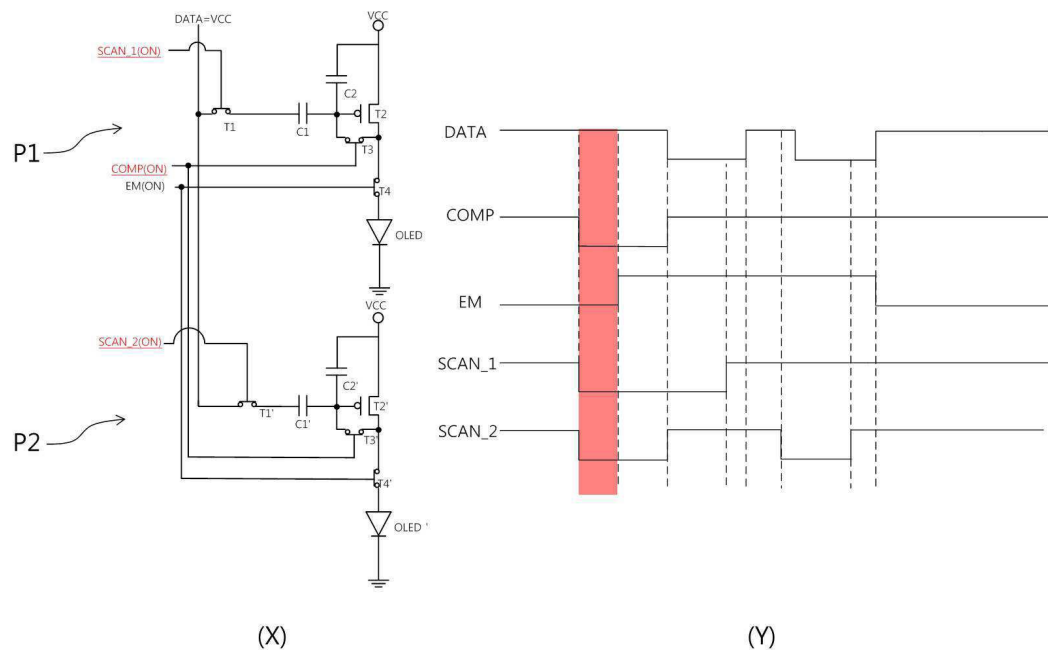
도면6



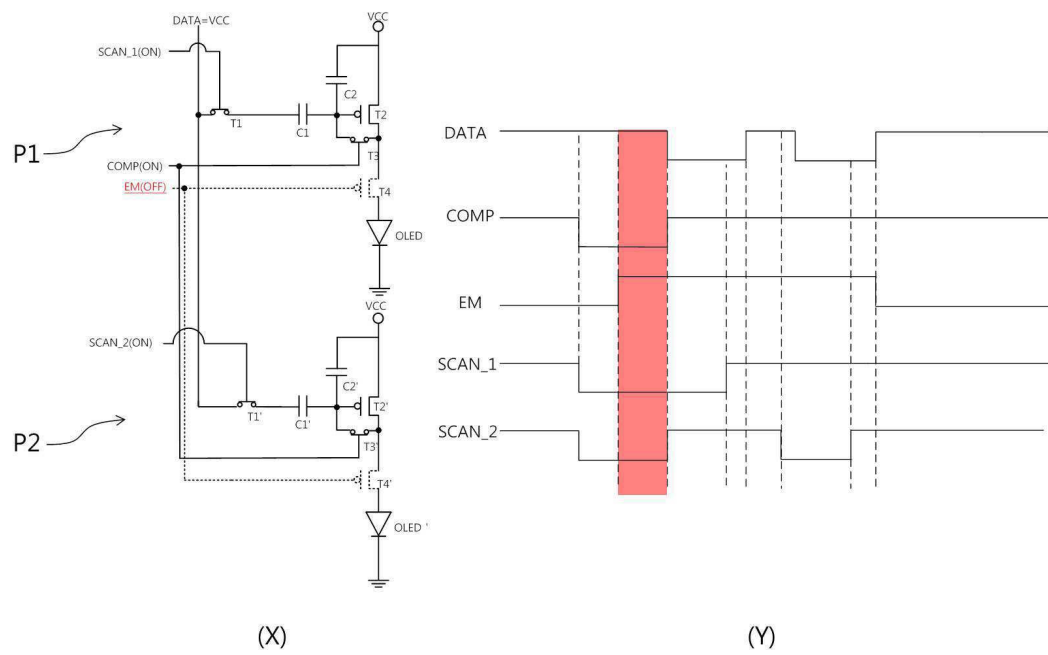
도면7a



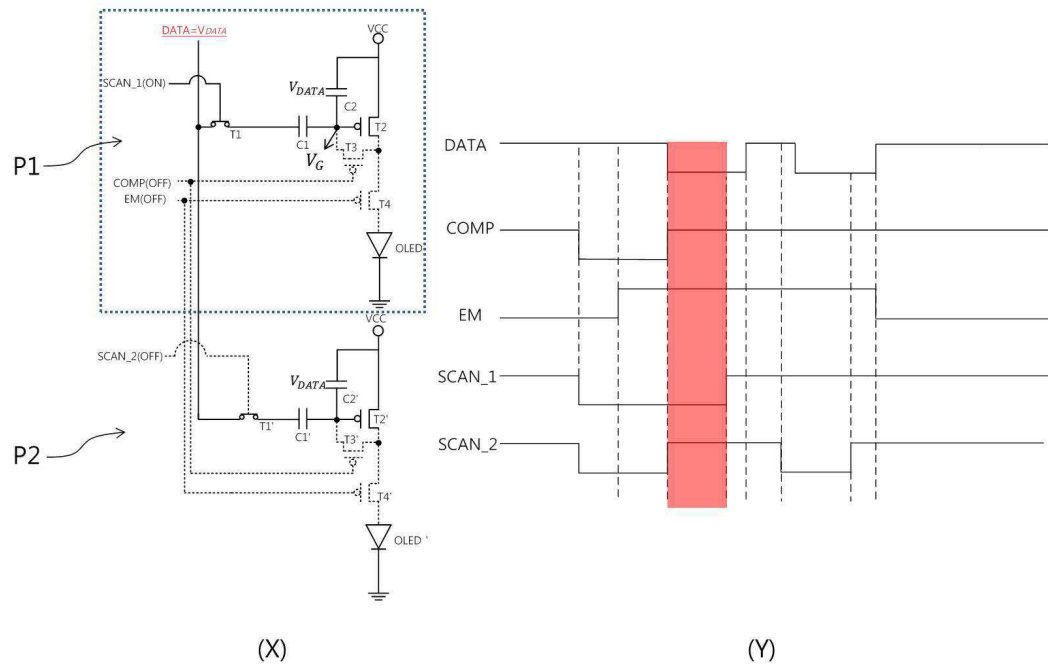
도면7b



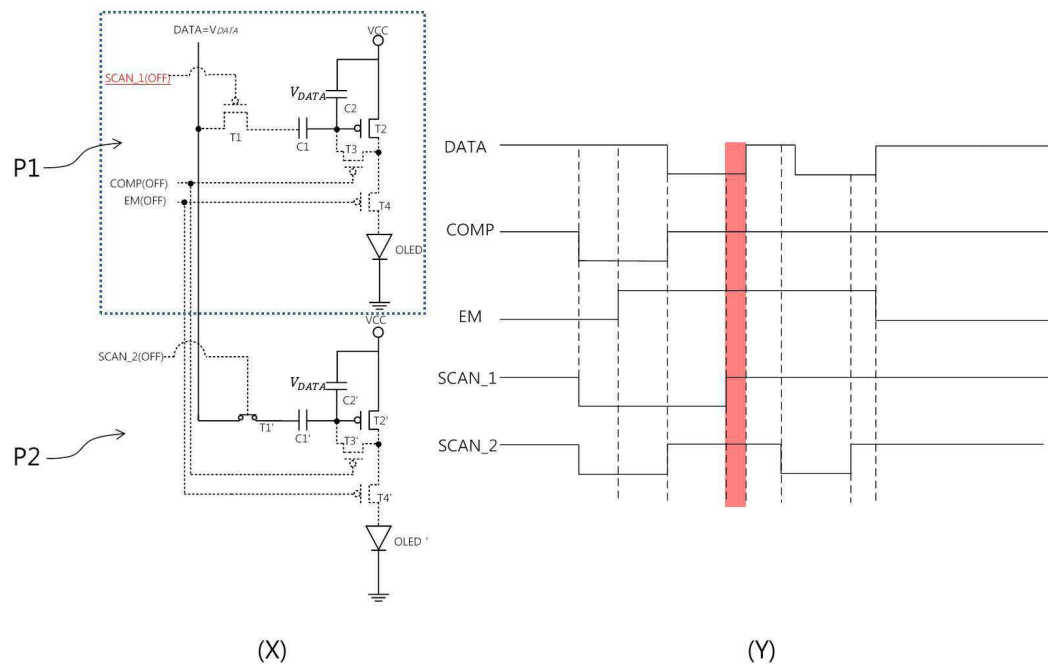
도면7c



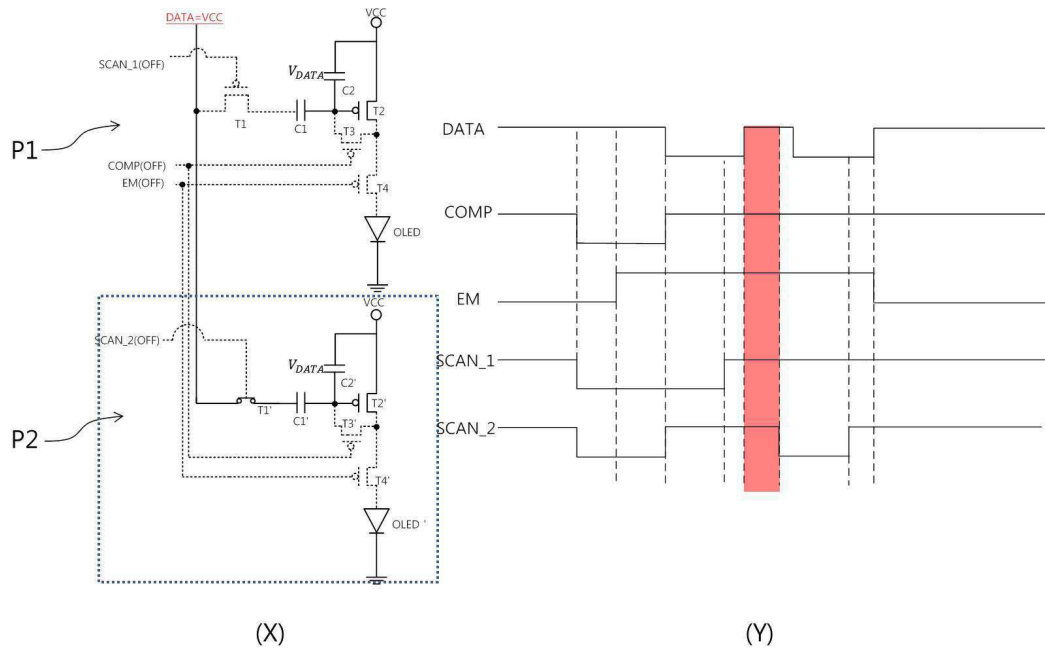
도면7d



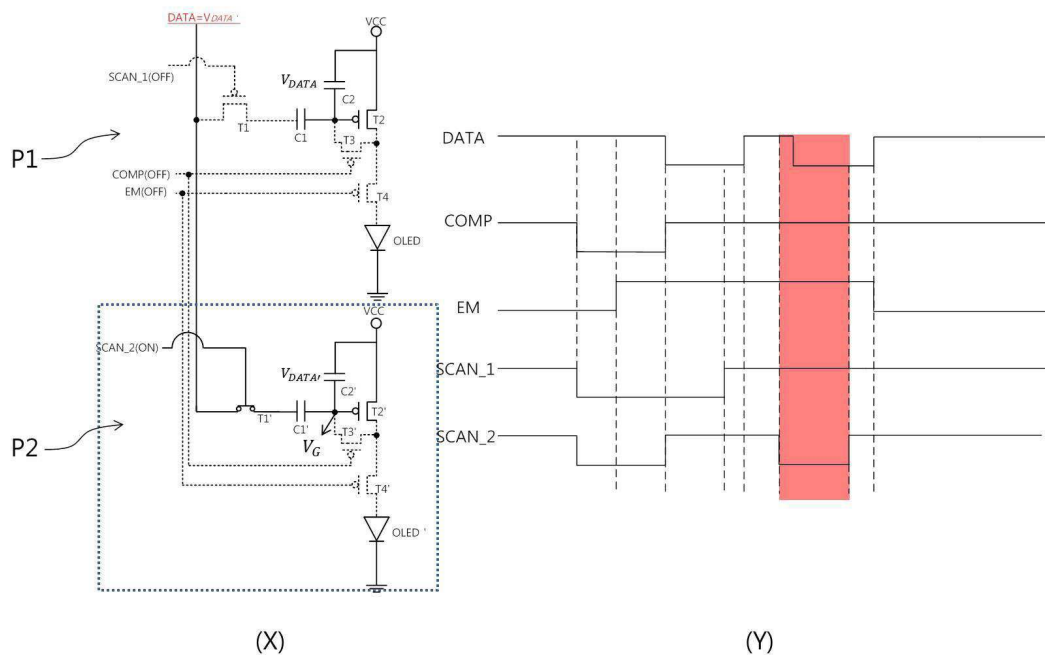
도면7e



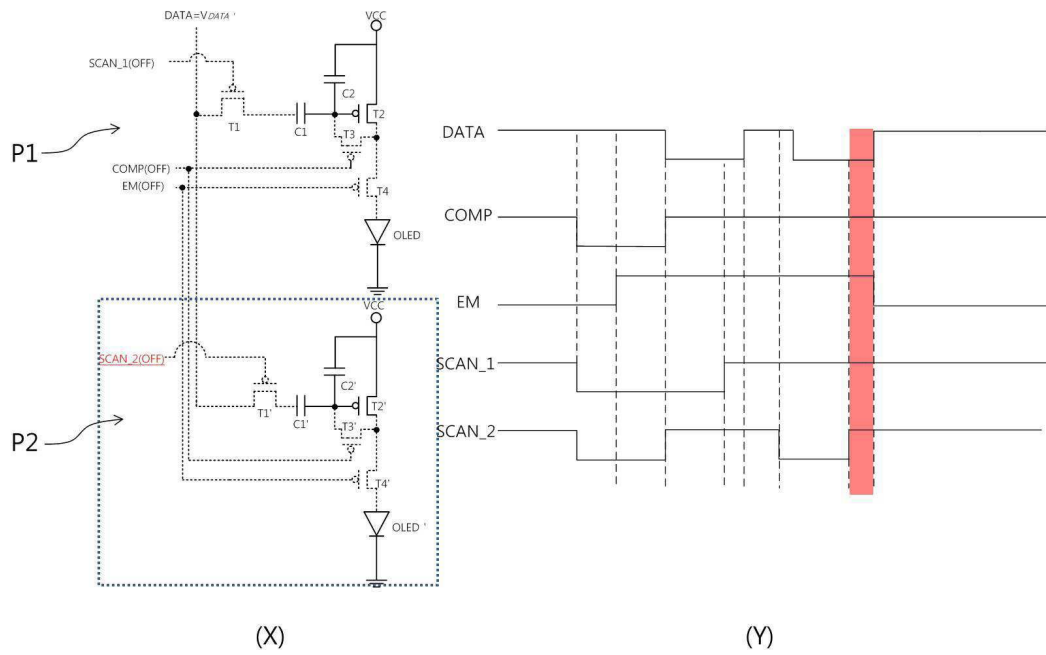
도면7f



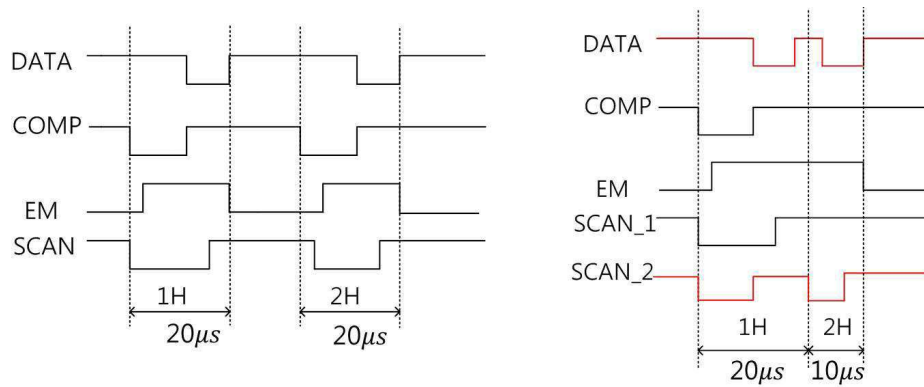
도면7g



도면7h



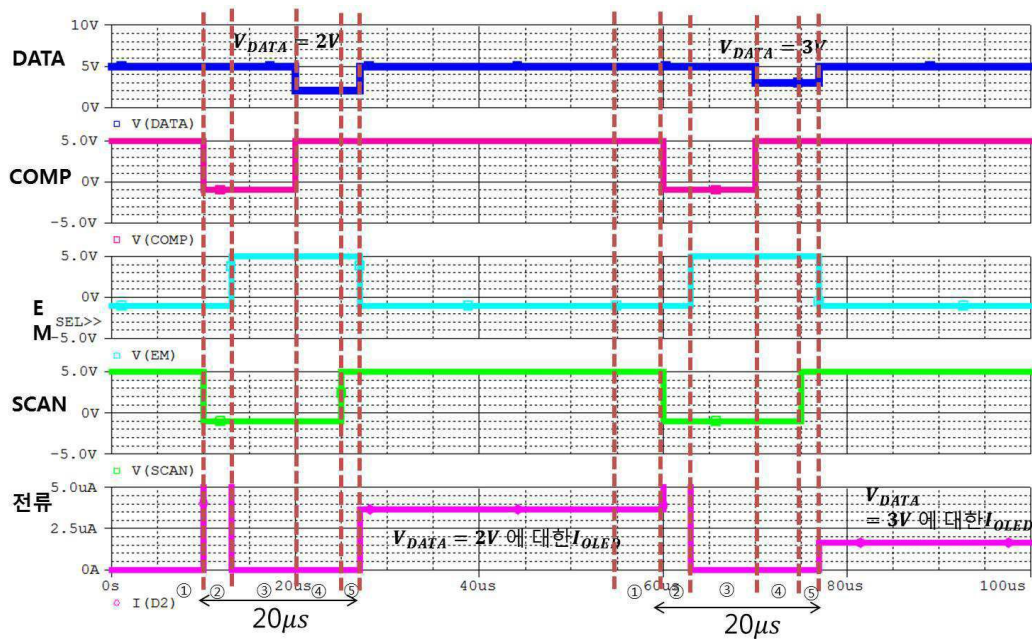
도면8



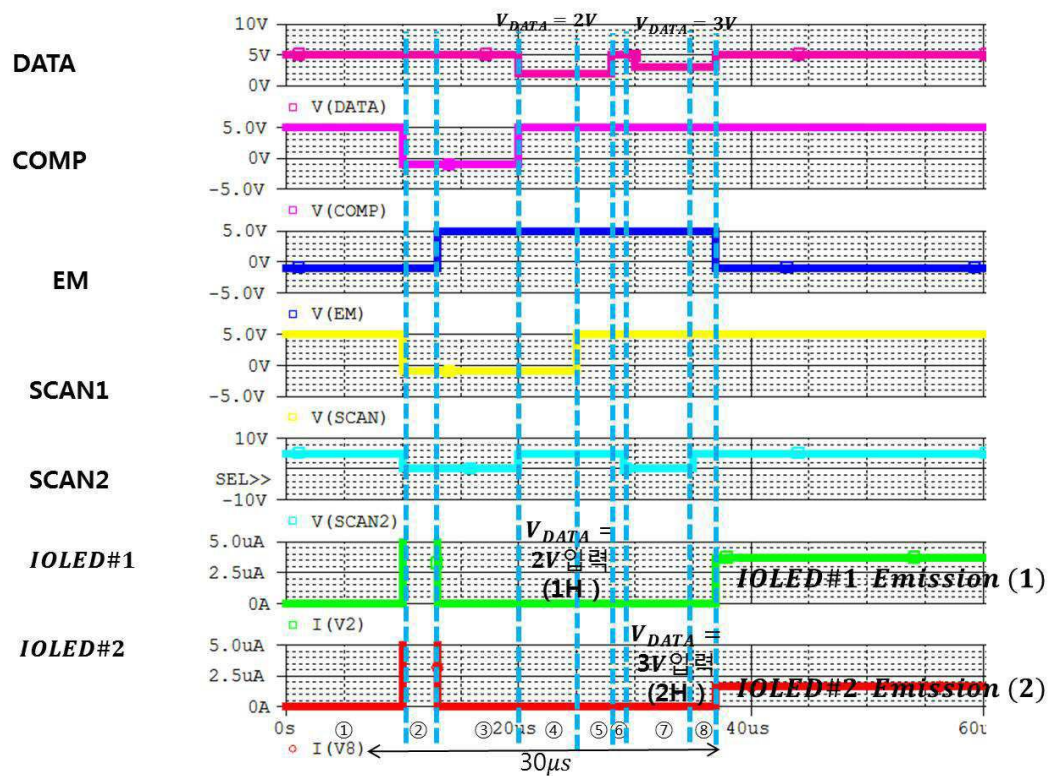
[기존 4TR2C Timing]

[제안한 4TR2C Timing]

도면9a



도면9b



专利名称(译)	有机发光显示装置		
公开(公告)号	KR1020180007403A	公开(公告)日	2018-01-23
申请号	KR1020160088332	申请日	2016-07-13
申请(专利权)人(译)	庆北国立学术基金会		
当前申请(专利权)人(译)	庆北国立学术基金会		
[标]发明人	CHOI PYUNG 최평 NOH YU NA 노유나 KIM HAK SU 김학수 KIM JIN TAE 김진태		
发明人	최평 노유나 김학수 김진태		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2310/08 G09G2300/0852 G09G2320/0252		
代理人(译)	권혁수 송운호		
外部链接	Espacenet		

摘要(译)

本发明是使用作为由用于多个像素，每个像素的现有低分辨率像素结构同时执行减少所述像素的所述驱动定时独立地进行，通过驱动用于晶体管的电压补偿处理的数据写入并且提供一种能够提供高分辨率特性的有机发光显示装置。根据本发明的有机发光显示装置包括连接到数据线DATA的多个像素P，扫描线SCAN，补偿线COMP和发光线EM，由像素P1至PN形成的多个像素组G1至GM和每个像素包括有机发光二极管OLED和用于控制流过有机发光二极管OLED的电流的晶体管连接到每个像素的数据线DATA，扫描线SCAN，补偿线COMP和发光线EM，以提供用于驱动像素的像素驱动信号，用于通过补偿线COMP同时为包括在像素组中的所有像素提供补偿信号的补偿时段，以及用于通过扫描线SCAN独立地为对应像素提供补偿信号的补偿时段，（DATA）到相应的像素组以及定时控制器，用于执行定时控制处理，以包括顺序地向其中包括的像素提供数据值的像素间隔。

