



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0079629  
(43) 공개일자 2017년07월10일

(51) 국제특허분류(Int. Cl.)  
H01L 27/32 (2006.01) H01L 51/00 (2006.01)  
H01L 51/56 (2006.01)

(52) CPC특허분류  
H01L 27/3223 (2013.01)  
H01L 27/3225 (2013.01)

(21) 출원번호 10-2015-0190393  
(22) 출원일자 2015년12월30일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자  
나형일  
서울특별시 강남구 개포로109길 9, 218동 807호(개포동, 대치아파트)

문태형  
경기도 고양시 일산서구 대화1로 51, 301동 401호(대화동, 대화마을3단지아파트)  
(뒷면에 계속)

(74) 대리인  
박장원

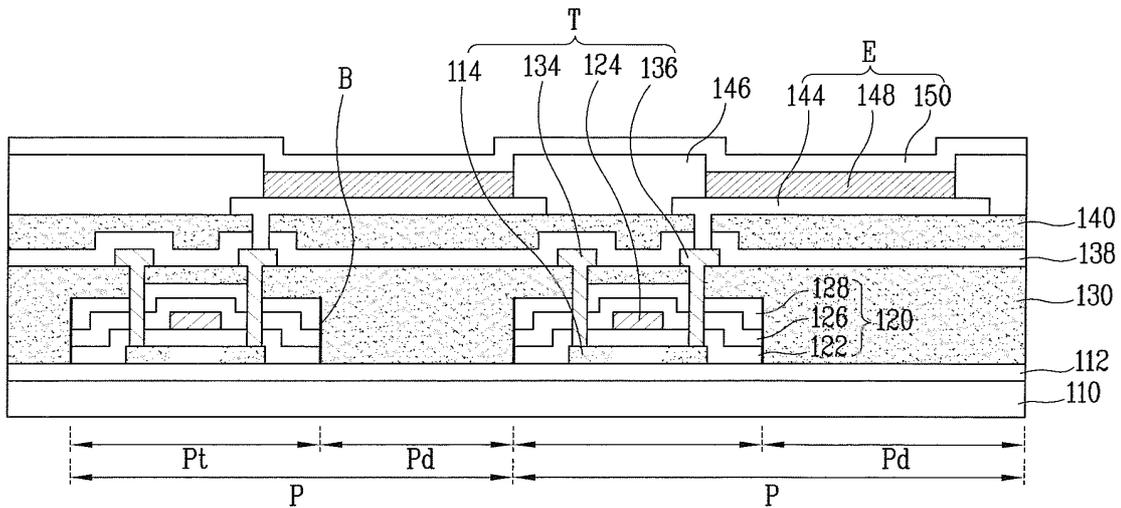
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 유기전계 발광표시장치 및 그 제조방법

(57) 요약

본 발명은 표시부와 구동부로 구성된 다수의 화소영역을 구비한 밴딩부가 정의된 기판과, 상기 기판의 밴딩부에 있는 화소영역들의 구동부에 구비된 무기막 적층부와, 화소영역들의 표시부에 있는 무기막 제거부와, 상기 무기막 적층부와 무기막 제거부를 포함한 기판 전면에 구비된 평탄화막과, 상기 무기막 적층부내에 있는 박막 트랜지스터 및, 상기 박막 트랜지스터와 접속되는 유기발광 다이오드 소자를 포함하는 유기전계 발광표시장치를 제공한다.

대표도 - 도6



(52) CPC특허분류

*H01L 27/3227* (2013.01)  
*H01L 27/326* (2013.01)  
*H01L 27/3262* (2013.01)  
*H01L 51/0097* (2013.01)  
*H01L 51/56* (2013.01)  
*H01L 2227/32* (2013.01)  
*H01L 2251/5338* (2013.01)

(72) 발명자

**박창범**

경기도 파주시 번영로 55, 110동 305호(금촌동, 새  
꽃마을아파트)

**김정준**

서울특별시 마포구 고산11길 30-9, 3층 (대흥동)

## 명세서

### 청구범위

#### 청구항 1

표시부와 구동부로 구성된 다수의 화소영역을 구비한 밴딩부가 정의된 기관;

상기 기관의 밴딩부에 있는 화소영역들의 구동부에 구비된 무기막 적층부와, 화소영역들의 표시부에 있는 무기막 제거부;

상기 무기막 적층부와 무기막 제거부를 포함한 기관 전면에 구비된 평탄화막;

상기 무기막 적층부내에 있는 박막 트랜지스터; 및

상기 박막 트랜지스터와 접속되는 유기발광 다이오드 소자를 포함하는 유기전계 발광표시장치.

#### 청구항 2

제1 항에 있어서, 상기 무기막 제거부는 밴딩부에 있으며 일 방향으로 배열된 화소영역들의 표시부에 일체로 구비된 유기전계 발광표시장치.

#### 청구항 3

제1 항에 있어서, 상기 무기막 제거부는 밴딩부에 있는 화소영역들의 표시부는 물론 인접한 화소영역들의 경계부에 구비된 유기전계 발광표시장치.

#### 청구항 4

제1 항에 있어서, 상기 무기막 제거부는 기관의 밴딩부에 있는 화소영역들만 구비된 유기전계 발광표시장치.

#### 청구항 5

제1 항에 있어서, 상기 무기막 적층부는 상기 밴딩부의 화소영역을 이루는 구동부 각각에 형성된 유기전계 발광표시장치.

#### 청구항 6

제1 항에 있어서, 상기 무기막 적층부는 밴딩부에 있으며 일 방향으로 배열된 화소영역들의 구동부에 일체로 형성된 유기전계 발광표시장치.

#### 청구항 7

제1 항에 있어서, 상기 무기막 적층부는 상기 무기막 제거부를 사이에 두고 서로 이격되게 구비된 유기전계 발광표시장치.

#### 청구항 8

제1 항에 있어서, 상기 무기막 적층부는 게이트 절연막과 층간 절연막을 포함하는 유기전계 발광표시장치.

#### 청구항 9

표시부와 구동부로 구성된 다수의 화소영역을 구비한 밴딩부가 정의된 기관을 제공하는 단계;

상기 기관의 밴딩부에 있는 화소영역들의 구동부에 무기막 적층부를 형성하는 단계;

상기 화소영역들의 표시부에 무기막 제거부를 형성하는 단계;

상기 무기막 적층부와 무기막 제거부를 포함한 기관 전면에 평탄화막을 형성하는 단계; 및

상기 무기막 적층부내에 있는 박막 트랜지스터와 접속되는 유기발광 다이오드를 형성하는 단계를 포함하는 유기

전계 발광표시장치 제조방법.

**청구항 10**

제9 항에 있어서, 상기 무기막 제거부는 밴딩부에 있으며 일 방향으로 배열된 화소영역들의 표시부에 일체로 구비된 유기전계 발광표시장치 제조방법.

**청구항 11**

제9 항에 있어서, 상기 무기막 제거부는 밴딩부에 있는 화소영역들의 표시부는 물론 인접한 화소영역들의 경계부에 구비된 유기전계 발광표시장치 제조방법.

**청구항 12**

제9 항에 있어서, 상기 무기막 제거부는 기관의 밴딩부에 있는 화소영역들만 구비된 유기전계 발광표시장치 제조방법.

**청구항 13**

제9 항에 있어서, 상기 무기막 적층부는 상기 밴딩부의 화소영역을 이루는 구동부 각각에 형성된 유기전계 발광표시장치 제조방법.

**청구항 14**

제9 항에 있어서, 상기 무기막 적층부는 밴딩부에 있으며 일 방향으로 배열된 화소영역들의 구동부에 일체로 형성된 유기전계 발광표시장치 제조방법.

**청구항 15**

제9 항에 있어서, 상기 무기막 적층부는 상기 무기막 제거부를 사이에 두고 서로 이격되게 구비된 유기전계 발광표시장치 제조방법.

**청구항 16**

제9 항에 있어서, 상기 무기막 적층부는 게이트 절연막과 층간 절연막을 포함하는 유기전계 발광표시장치 제조방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 유기전계 발광장치(Organic Light Emitting Diode Device, 이하 "OLED"라 칭함)에 관한 것으로서, 특히 유기전계 발광표시장치의 밴딩부(Bending Area)에서의 스트레스(stress)를 완화시켜 플렉서블 디스플레이(flexible display) 구현이 가능한 유기전계 발광표시장치 및 그 제조방법에 관한 것이다.

**배경 기술**

[0002] 평판 디스플레이(FPD: Flat Panel Display) 중 하나인 유기전계 발광소자는 높은 휘도와 낮은 동작 전압 특성을 갖는다. 또한, 스스로 빛을 내는 자체 발광형이기 때문에 명암 대비(contrast ratio)가 크고, 초박형 디스플레이의 구현이 가능하며, 응답시간이 수 마이크로초( $\mu s$ ) 정도로 동화상 구형이 쉽고, 시야각의 제한이 없으며, 저온에서도 안정적이고, 직류 5 내지 15 V의 낮은 전압으로 구동하므로 구동회로의 제작 및 설계가 용이하다.

[0003] 또한, 상기 유기전계 발광소자의 제조공정은 증착(Deposition) 및 인캡슐레이션(encapsulation) 장비가 전부라고 할 수 있기 때문에 제조 공정이 매우 단순하다.

[0004] 이러한 특성을 갖는 유기전계 발광소자는 크게 패시브 매트릭스 타입과 매트릭스 타입으로 나뉘어지는데, 패시브 매트릭스 방식에서는 주사선(scan line)과 신호선(signal line)이 교차하면서 매트릭스 형태로 소자를 구성하며, 각각의 픽셀을 구동하기 위하여 주사선을 시간에 따라 순차적으로 구동하므로, 요구되는 평균 휘도를 나타내기 위해서는 평균 휘도에 라인수를 곱한 것 만큼의 순간 휘도를 내야만 한다.

- [0005] 그러나, 액티브 매트릭스 방식에서는, 화소영역을 온(on)/오프(off)하는 스위칭 소자인 박막트랜지스터(Thin Film Transistor; TFT)가 각 화소영역별로 위치하고, 이러한 스위칭 박막트랜지스터와 연결되며 구동 박막트랜지스터가 전원배선 및 유기전계 발광 다이오드와 연결되며, 각 화소영역별로 형성되고 있다.
- [0006] 이때, 상기 구동 박막 트랜지스터와 연결된 제1 전극은 화소영역 단위로 온(on)/오프(off)되고, 상기 제1 전극과 대향하는 제2 전극은 공통전극의 역할을 함으로써 이들 두 전극 사이에 개재된 유기 발광층과 더불어 상기 유기전계 발광 다이오드를 이룬다.
- [0007] 이러한 특징을 갖는 액티브 매트릭스 방식에서는 화소영역에 인가되는 전압이 스토리지 커패시터(Cst)에 충전되어 있어, 그 다음 프레임(frame) 신호가 인가될 때까지 전원을 인가해 주도록 함으로써, 주사선 수에 관계없이 한 화면동안 계속해서 구동한다.
- [0008] 따라서, 낮은 전류를 인가하더라도 동일한 휘도를 나타내므로 저소비전력, 고정세, 대형화가 가능한 장점을 가지므로 최근에는 액티브 매트릭스 타입의 유기전계 발광소자가 주로 이용되고 있다.
- [0009] 이러한 관점에서, 종래기술에 따른 유기전계 발광표시장치에 대해 도 1 내지 3을 참조하여 설명하면 다음과 같다.
- [0010] 도 1은 일반적인 유기전계 발광표시장치의 평면도로서, 밴딩부를 개략적으로 나타낸 도면이다.
- [0011] 도 2는 도 1의 A부를 확대한 평면도로서, 종래기술에 따른 유기전계 발광표시장치의 화소영역들의 배열 상태를 개략적으로 나타낸 도면이다.
- [0012] 도 1을 참조하면, 종래기술에 따른 유기전계 발광표시장치(1)는 기관(미도시, 도 3의 10 참조)에 정의되어 있는 표시부(미도시)과, 이 표시부 외곽에 정의되어 있는 베젤부(미도시)로 구성된다.
- [0013] 그리고, 상기 유기전계 발광표시장치(1)의 중앙부에는 밴딩부(BA: Bending Area)가 정의된다. 이때, 상기 밴딩부(BA)의 경우, 밴딩부(BA)을 기준으로 유기전계 발광표시장치(1)를 좌, 우 방향, 즉 수평 방향으로 밴딩시키게 되면 상기 밴딩부(BA)에서 밴딩이 이루어지게 된다.
- [0014] 도 2를 참조하면, 표시부에는 게이트 배선(미도시)과 데이터 배선(미도시)에 의해 포획되는 영역으로 정의되는 다수의 화소영역(P)이 구비되어 있다.
- [0015] 상기 화소영역(P) 각각은 표시부(Pd)와 구동부(Pt)로 이루어져 있으며, 이러한 구성의 화소영역(P)들이 수평방향 및 수직방향으로 배열되어 있다.
- [0016] 그리고, 유기전계 발광표시장치(1)를 구성하는 다수의 화소영역(P)에는 무기막(20)이 형성되어 있다. 특히, 상기 화소영역(P) 각각을 구성하는 구동부(Pt)와 표시부(Pd)는 물론 화소영역(P)들로 구성된 표시부(미도시)의 외곽에 있는 베젤부(미도시)에까지 무기막(20)이 형성되어 있다.
- [0017] 도 3은 도 2의 III-III부에 따른 단면도로서, 종래기술에 따른 유기전계 발광표시장치의 단면도이다.
- [0018] 종래기술에 따른 유기전계 발광소자에 대해 좀 더 구체적으로 설명하면, 도 3에 도시된 바와 같이, 표시부(Pd)와 구동부(Pt)로 이루어진 다수의 화소영역 (P)이 정의된 기관(11) 전면에는 무기 절연물질로 구성된 버퍼층(12)이 형성되어 있으며, 상기 버퍼층(12)에는 스위칭 박막 트랜지스터 및 구동 박막 트랜지스터로 이용되는 다수의 박막 트랜지스터(T)가 형성되어 있다.
- [0019] 상기 박막 트랜지스터들(T)은 액티브층(14)과 무기 절연물질로 구성된 게이트 절연막(22) 및, 상기 액티브층(14) 상의 게이트 절연막(22) 상에 형성된 게이트 전극(24)과, 이 게이트 전극(24)을 포함한 게이트 절연막(22) 상에 형성되며 무기 절연물질로 구성된 제1, 2 층간 절연막(26, 28)과, 층간 절연막들(26, 28) 상에서 상기 액티브층(14)의 소스영역(미도시) 및 드레인영역(미도시)과 각각 연결되며 서로 이격되는 소스전극(34) 및 드레인전극(36)으로 이루어진다.
- [0020] 이때, 상기 박막 트랜지스터들(T)은 각 화소영역(P)의 구동부(Pt)에 구비된다. 그리고, 상기 기관 전면에 형성된 게이트 절연막(22)과 제1, 2 층간 절연막 (26, 28)은 무기막 적층부(20)를 구성하며, 이 무기막 적층부(20)는 각 화소영역(P)의 표시부(Pd)와 구동부(Pt)에 걸쳐 형성된다.
- [0021] 상기 박막 트랜지스터(T) 위로는 박막 트랜지스터(T)의 드레인 전극(36)을 노출시키는 드레인 콘택홀(미도시)을 갖는 무기 절연물질로 구성된 패시베이션막 (38) 및 유기 절연물질로 구성된 평탄화 막(40)이 적층되어 있다.

- [0022] 그리고, 상기 평탄화 막(40) 위로는 상기 박막 트랜지스터(T)의 드레인 전극 (36)과 상기 드레인 콘택홀(미도시)을 통해 접촉되며, 각 화소영역(P) 별로 분리된 형태를 가지는 애노드(anode)인 제1 전극(44)이 형성되어 있다. 이때, 상기 제1 전극(44)은 각 화소영역(P)의 표시부(Pd)에 위치한다.
- [0023] 그리고, 상기 제1 전극(44) 위로 각 화소영역(P)을 분리 형성하는 बैं크막 (46)이 형성되어 있다. 이때, 상기 बैं크막(46)은 인접하는 화소영역(P)들의 경계부에 배치되어 있다.
- [0024] 상기 बैं크막(46)으로 둘러싸인 각 화소영역(P) 내의 상기 제1 전극(44) 위로는 각각 적, 녹 및 청색을 발광하는 유기 발광층(48)이 형성되어 있다.
- [0025] 그리고, 상기 유기 발광층(48)과 상기 बैं크막(46)을 포함한 기관 전면에는 캐소드(cathode)인 제2 전극(50)이 형성되어 있다. 이때, 상기 제1 전극(44)과 제2 전극(50) 및 이들 두 전극(44, 50) 사이에 개재된 유기 발광층(48)은 유기전계 발광 다이오드(E)를 이룬다.
- [0026] 이와 같이, 종래기술에 따른 유기전계 발광표시장치는 접는 디스플레이 (foldable display) 구현시에 밴딩부(BA)에 스트레스(stress)가 가해져서 이 영역에 위치하는 금속배선 및 무기막 적층부에 크랙(crack)이 발생하게 된다. 특히, 무기막 적층부는 그 적층 영역의 두께가 증가할수록 스트레스(stress)에 취약하다.
- [0027] 따라서, 종래의 유기전계 발광표시장치를 이용하여 접는 디스플레이 구현시에 유기전계 발광표시장치의 밴딩부에 위치하는 다수의 화소영역에 형성된 금속배선 및 무기막 적층부에 크랙(crack)이 발생하게 됨으로써 이 영역에 위치하는 금속배선 등에 단선이 초래하여 소자 불량 등의 문제가 나타날 수 있다.

**발명의 내용**

**해결하려는 과제**

- [0028] 본 발명의 목적은 유기전계 발광표시장치의 밴딩부에 있는 다수의 화소영역의 표시부에 배치된 무기막들을 제거함으로써 금속배선 및 무기막의 크랙을 방지하여 플렉서블 디스플레이(flexible display) 구현이 가능하도록 한 유기전계 발광표시장치를 제공하는 것이다.

**과제의 해결 수단**

- [0029] 전술한 과제를 해결하기 위하여, 일 측면에서, 본 발명은 표시부와 구동부로 구성된 다수의 화소영역을 구비한 밴딩부가 정의된 기관과, 상기 기관의 밴딩부에 있는 화소영역들의 구동부에 구비된 무기막 적층부와, 상기 화소영역들의 표시부에 있는 무기막 제거부와, 상기 무기막 적층부와 무기막 제거부를 포함한 기관 전면에 구비된 평탄화막과, 상기 무기막 적층부내에 있는 박막 트랜지스터와, 상기 박막 트랜지스터와 접촉되는 유기발광 다이오드 소자를 포함하는 유기전계 발광표시장치를 제공할 수 있다.
- [0030] 이러한 본 발명에 따른 유기전계 발광표시장치에 있어서, 상기 무기막 제거부는 밴딩부에 있으며 일 방향으로 배열된 화소영역들의 표시부에 일체로 구비될 수 있다.
- [0031] 이러한 본 발명에 따른 유기전계 발광표시장치에 있어서, 상기 무기막 제거부는 밴딩부에 있는 화소영역들의 표시부는 물론 인접한 화소영역들의 경계부에 구비될 수 있다.
- [0032] 이러한 본 발명에 따른 유기전계 발광표시장치에 있어서, 상기 무기막 제거부는 기관의 밴딩부에 있는 화소영역들만 구비될 수 있다.
- [0033] 이러한 본 발명에 따른 유기전계 발광표시장치에 있어서, 상기 무기막 적층부는 상기 밴딩부의 화소영역을 이루는 구동부 각각에 형성될 수 있다.
- [0034] 이러한 본 발명에 따른 유기전계 발광표시장치에 있어서, 상기 무기막 적층부는 밴딩부에 있으며 일 방향으로 배열된 화소영역들의 구동부에 일체로 형성될 수 있다.
- [0035] 이러한 본 발명에 따른 유기전계 발광표시장치에 있어서, 상기 무기막 적층부는 상기 무기막 제거부 사이에 섬 형태로 구비될 수 있다.
- [0036] 이러한 본 발명에 따른 유기전계 발광표시장치에 있어서, 상기 무기막 적층부는 게이트 절연막과 층간 절연막을 포함할 수 있다.
- [0037] 이러한 본 발명에 따른 유기전계 발광표시장치에 있어서, 상기 무기막 적층부는 무기막 제거부를 사이에 두고

서로 이격되어 있다.

- [0038] 진술한 과제를 해결하기 위하여, 다른 측면에서, 본 발명은 표시부와 구동부로 구성된 다수의 화소영역을 구비한 밴딩부가 정의된 기판을 제공하는 단계와, 상기 기판의 밴딩부에 있는 화소영역들의 구동부에 무기막 적층부를 형성하는 단계와, 상기 화소영역들의 표시부에 무기막 제거부를 형성하는 단계와, 상기 무기막 적층부와 무기막 제거부를 포함한 기판 전면에 평탄화막을 형성하는 단계와, 상기 무기막 적층부내에 있는 박막 트랜지스터와 접속되는 유기발광 다이오드 소자를 형성하는 단계를 포함하는 유기전계 발광표시장치 제조방법을 제공할 수 있다.
- [0039] 이러한 본 발명에 따른 유기전계 발광표시장치 제조방법에 있어서, 상기 무기막 제거부는 밴딩부에 있으며 일 방향으로 배열된 화소영역들의 표시부에 일체로 형성될 수 있다.
- [0040] 이러한 본 발명에 따른 유기전계 발광표시장치 제조방법에 있어서, 상기 무기막 제거부는 밴딩부에 있는 화소영역들의 표시부는 물론 인접한 화소영역들의 경계부에 형성될 수 있다.
- [0041] 이러한 본 발명에 따른 유기전계 발광표시장치 제조방법에 있어서, 상기 무기막 제거부는 기판의 밴딩부에 있는 화소영역들만 형성될 수 있다.
- [0042] 이러한 본 발명에 따른 유기전계 발광표시장치 제조방법에 있어서, 상기 무기막 적층부는 상기 밴딩부의 화소영역을 이루는 구동부 각각에 형성될 수 있다.
- [0043] 이러한 본 발명에 따른 유기전계 발광표시장치 제조방법에 있어서, 상기 무기막 적층부는 밴딩부에 있으며 일 방향으로 배열된 화소영역들의 구동부에 일체로 형성될 수 있다.
- [0044] 이러한 본 발명에 따른 유기전계 발광표시장치 제조방법에 있어서, 상기 무기막 적층부는 상기 기판의 밴딩부에 있는 화소영역들의 표시부에 있는 무기막들을 선택적으로 제거함으로써 섬 형태로 형성될 수 있다.
- [0045] 이러한 본 발명에 따른 유기전계 발광표시장치 제조방법에 있어서, 상기 무기막 적층부는 게이트 절연막과 층간 절연막을 포함할 수 있다.
- [0046] 이러한 본 발명에 따른 유기전계 발광표시장치 제조방법에 있어서, 상기 무기막 적층부는 무기막 제거부 사이에 두고 서로 이격되어 형성될 수 있다.

**발명의 효과**

- [0047] 본 발명에 따른 유기전계 발광표시장치 및 그 제조방법은 유기전계 발광표시장치의 밴딩부에 있는 다수의 화소영역의 표시부에 배치된 무기막들을 제거함으로써 기판의 밴딩부에 대응하는 금속배선 및 무기막의 크랙을 방지하여 플렉서블 디스플레이(flexible display) 구현이 가능하다.

**도면의 간단한 설명**

- [0048] 도 1은 일반적인 유기전계 발광표시장치의 평면도로서, 밴딩부를 개략적으로 나타낸 도면이다.  
 도 2는 도 1의 A부를 확대한 평면도로서, 종래기술에 따른 유기전계 발광표시장치의 화소영역들의 배열 상태를 개략적으로 나타낸 도면이다.  
 도 3은 도 2의 III-III부에 따른 단면도로서, 종래기술에 따른 유기전계 발광표시장치의 단면도이다.  
 도 4는 본 발명의 일 실시 예에 따른 유기전계 발광표시장치의 평면도로서, 밴딩부에서의 화소영역들을 개략적으로 나타낸 평면도이다.  
 도 5는 본 발명의 다른 실시 예에 따른 유기전계 발광표시장치의 평면도로서, 밴딩부에서의 화소영역들을 개략적으로 나타낸 평면도이다.  
 도 6은 도 4의 VI-VI선에 따른 단면도로서, 본 발명의 일 실시 예에 따른 유기전계 발광표시장치의 단면도이다.  
 도 7a 내지 7p는 본 발명의 일 실시 예에 따른 유기전계 발광표시장치의 제조공정 단면도들이다.

**발명을 실시하기 위한 구체적인 내용**

- [0049] 이하, 본 발명의 바람직한 실시 예에 따른 유기전계 발광표시장치에 대해 첨부된 도면을 참조하여 상세히 설명한다.

- [0050] 도 4는 본 발명의 일 실시 예에 따른 유기전계 발광표시장치의 평면도로서, 밴딩부에서의 화소영역들을 개략적으로 나타낸 평면도이다.
- [0051] 본 발명의 일 실시 예에 따른 유기전계 발광표시장치는 기관(미도시, 도 6의 110 참조)의 중앙부에 밴딩부(미도시, 도 1의 BA: Bending Area)가 정의되어 있다. 이때, 상기 밴딩부(BA)의 경우, 밴딩부(BA)을 기준으로 유기전계 발광표시장치를 좌, 우 방향, 즉 수평 방향으로 밴딩시키게 되면 상기 밴딩부(BA)에서 밴딩이 이루어지게 된다.
- [0052] 도 4를 참조하면, 본 발명의 일 실시 예에 따른 유기전계 발광표시장치는 밴딩부(미도시, 도 1의 BA 참조)에는 다수의 화소영역(P)이 구비되는데, 상기 화소영역(P) 각각은 표시부(Pd)와 구동부(Pt)로 이루어져 있으며, 이러한 구성의 화소영역(P)들이 수평방향 및 수직방향으로 배열되어 있다.
- [0053] 그리고, 유기전계 발광표시장치를 구성하는 다수의 화소영역(P)의 구동부 (Pt)에는 무기막 적층부(120)가 형성되어 있고, 상기 표시부(Pd)에는 무기막 제거부(B)가 형성되어 있다. 이때, 상기 무기막 적층부(120)는 각 화소영역(P)의 구동부(Pt)에만 형성되어 있으며, 상기 무기막 제거부(B)는 각 화소영역(P)의 표시부 (Pd)는 물론 인접한 화소영역(P)들 사이의 경계부에도 형성되어 있다.
- [0054] 그리고, 상기 무기막 적층부(120)는 상기 무기막 제거부(B)를 사이에 두고 서로 이격되게 형성될 수 있다.
- [0055] 도 5는 본 발명의 다른 실시 예에 따른 유기전계 발광표시장치의 평면도로서, 밴딩부에서의 화소영역들을 개략적으로 나타낸 평면도이다.
- [0056] 도 5를 참조하면, 본 발명의 다른 실시 예에 따른 유기전계 발광표시장치는 밴딩부(미도시, 도 1의 BA 참조)에는 다수의 화소영역(P)이 구비되는데, 상기 화소영역(P) 각각은 표시부(Pd)와 구동부(Pt)로 이루어져 있으며, 이러한 구성의 화소영역(P)들이 수평방향 및 수직방향으로 배열되어 있다.
- [0057] 그리고, 유기전계 발광표시장치를 구성하는 다수의 화소영역(P)의 구동부 (Pt)에는 무기막 적층부(120)가 형성되어 있고, 상기 표시부(Pd)에는 무기막 제거부(B)가 형성되어 있다.
- [0058] 이때, 상기 무기막 적층부(120)는 일 방향으로 배열된 화소영역들(P)의 구동부(Pt) 전체에 일체로 형성되어 있다. 그리고, 상기 무기막 적층부(120)은 일 방향으로 배열된 화소영역들(P)의 구동부(Pt)는 물론 이들 구동부 (Pt) 사이의 경계부에도 형성되어 있다.
- [0059] 상기 무기막 제거부(B)는 일 방향으로 배열된 화소영역들(P)의 표시부(Pd) 전체에 일체로 형성되어 있다. 이때, 상기 무기막 제거부(B)는 일 방향으로 배열된 화소영역들(P)의 표시부(Pd)는 물론 이들 표시부(Pd) 사이의 경계부에도 형성되어 있다.
- [0060] 본 발명에 따른 유기전계 발광표시장치에 대해 도 6을 참조하여 보다 구체적으로 설명하면 다음과 같다. 여기서 는 유기전계 발광표시장치의 밴딩부에 있는 화소영역(P)들을 구성하는 구성요소들을 토대로 설명하기로 한다.
- [0061] 도 6은 도 4의 VI-VI선에 따른 단면도로서, 본 발명의 일 실시 예에 따른 유기전계 발광표시장치의 단면도이다.
- [0062] 도 6을 참조하면, 본 발명에 따른 유기전계 발광표시장치는, 표시부(Pd)와 구동부(Pt)로 구성된 다수의 화소영역(P)을 구비한 밴딩부(미도시, 도 1의 BA 참조)가 정의된 기관(110)과, 상기 기관(110)의 밴딩부(BA)에 있는 화소영역(P)들의 구동부(Pt)에 구비된 무기막 적층부(120)와, 상기 화소영역(P)들의 표시부(Pd)에 있는 무기막 제거부(B)와, 상기 무기막 적층부(120)와 무기막 제거부(B)를 포함한 기관(110) 전면면 구비된 평탄화막(130)과, 상기 무기막 적층부(120) 내에 있는 박막 트랜지스터(T)와, 상기 박막 트랜지스터(T)의 드레인 전극(136)과 접속되는 유기발광 다이오드 소자(E)를 포함한다.
- [0063] 여기서, 상기 기관(110)에는 다수의 화소영역(P)이 정의되는데, 상기 화소영역(P) 각각은 표시부(Pd)와 구동부 (Pt)로 이루어져 있다.
- [0064] 상기 화소영역(P)은 게이트 배선(미도시)과 데이터 배선(미도시)에 의해 포획되는 영역으로 정의되며, 상기 데이터 배선(미도시)과 나란하게 전원배선(미도시)이 구비되어 있다.
- [0065] 그리고, 상기 다수의 각 화소영역(P)에는 스위칭 박막 트랜지스터(미도시) 및 구동 박막 트랜지스터(미도시)가 형성되어 있다. 여기서 는 이들 스위칭 박막 트랜지스터(미도시) 및 구동 박막 트랜지스터(미도시)을 박막 트랜지스터(T)로 통칭하기로 한다.
- [0066] 상기 기관(110)은, 도면에는 도시하지 않았지만, 캐리어 기관과 이 캐리어 기관상에 형성된 희생층 및 폴리이미

드(PI: polyimide)와 같은 유기 절연물질로 구성된 유기막으로 구성되는데, 이 유기막 하부의 유리기관과 희생층은 유기전계 발광소자를 제조한 이후에 레이저 조사에 의해 분리된다.

- [0067] 그리고, 본 발명에서의 기관(110)은 유기 절연물질인 폴리이미드로 구성된 유기막을 의미한다.
- [0068] 상기 기관(110) 전면에는 절연물질 예를 들면 무기절연물질인 산화실리콘 ( $\text{SiO}_2$ ) 또는 질화 실리콘( $\text{SiNx}$ )으로 이루어진 버퍼층(112)이 형성되어 있다. 이때, 상기 버퍼층(112)을 후속 공정에서 형성되는 액티브층(114) 하부에 형성하는 이유는 상기 액티브층(114)의 결정화시에 상기 기관(110)의 내부로부터 나오는 알칼리 이온의 방출에 의한 상기 액티브층(114)의 특성 저하를 방지하기 위함이다.
- [0069] 그리고, 상기 버퍼층(112) 상부의 각 화소영역(P)에는 상기 구동 영역(미도시) 및 스위칭 영역(미도시)에 대응하여 각각 순수 폴리 실리콘으로 이루어지며, 그 중앙부는 채널을 이루는 제1 영역(미도시) 그리고 상기 제1 영역(미도시) 양 측면으로 고농도의 불순물이 도핑된 제2 영역(미도시)으로 구성된 액티브층(114)이 형성되어 있다.
- [0070] 상기 밴딩부(BA)에 있는 다수의 화소영역(P)의 구동부(Pt)에 형성된 무기막 적층부(120)는 게이트 절연막(122)과 제1, 2 층간 절연막(126, 128)의 적층 구조로 이루어져 있다.
- [0071] 그리고, 상기 무기막 제거부(B)는 상기 밴딩부(BA)에 있는 다수의 화소영역 (P)의 표시부(Pd)에 구비되어 있다. 즉, 상기 무기막 제거부(B)는 상기 무기막 적층부(120)가 제거된 지역을 의미한다. 특히, 상기 무기막 적층부(120)는 상기 무기막 제거부(B)를 사이에 두고 서로 이격되게 형성될 수 있다.
- [0072] 이와 같은 무기막 적층부(120) 및 무기막 제거부(B)에 대해 구체적으로 살펴 보면 다음과 같다.
- [0073] 상기 액티브층(114)을 포함한 버퍼층(112) 상에는 무기 절연물질인 산화실리콘 ( $\text{SiO}_2$ ) 또는 질화 실리콘( $\text{SiNx}$ )으로 이루어진 게이트 절연막(122)이 형성되어 있으며, 상기 게이트 절연막(122) 위로는 상기 구동 영역(미도시) 및 스위칭 영역(미도시)에 있어 상기 각 액티브층(114)의 채널인 제1 영역 (미도시)에 대응하여 게이트 전극(124)이 형성되어 있다.
- [0074] 그리고, 상기 게이트 절연막(122) 위로는 상기 스위칭 영역(미도시)에 형성된 게이트 전극(124)과 연결되며 일 방향으로 연장하며 게이트 배선(미도시)이 형성되어 있다.
- [0075] 이때, 상기 게이트 전극(124)과 게이트 배선(미도시)은 저저항 특성을 갖는 제1 금속물질, 예를 들어 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리 합금, 몰리브덴(Mo), 몰리타늄(MoTi) 중 어느 하나로 이루어져 단일 층 구조를 가질 수도 있으며, 또는 둘 이상의 상기 제1 금속물질로 이루어짐으로써 이중 층 또는 삼중 층 구조를 가질 수도 있다.
- [0076] 도면에 있어서는 상기 게이트 전극(124)과 게이트 배선(미도시)이 단일 층 구조를 갖는 것을 일례로 도시하였다.
- [0077] 그리고, 상기 게이트 전극(124)과 게이트 배선(미도시)을 포함한 기관(110) 전면에는 절연물질, 예를 들어 무기 절연물질인 산화실리콘( $\text{SiO}_2$ ) 또는 질화 실리콘 ( $\text{SiNx}$ )으로 이루어진 제1, 2 층간 절연막(126, 128)이 적층되어 있다.
- [0078] 상기 제1, 2, 층간 절연막(126, 128)과 그 하부의 게이트 절연막(122) 중 일부는 밴딩부(BA)의 각 화소영역(P)의 구동부(Pt)에 형성되어 있다. 이때, 상기 밴딩부(BA)의 각 화소영역(P)의 구동부(Pt)에 형성된 제1, 2, 층간 절연막(126, 128)과 그 하부의 게이트 절연막(122) 부분은 무기막 적층부(120)를 이룬다.
- [0079] 그리고, 상기 무기막 적층부(120) 사이의 지역, 즉 밴딩부(BA)의 화소영역 (P)들의 표시부(Pd)에는 상기 무기막 적층부(120)가 형성되어 있지 않은 무기막 제거부(B)가 형성되어 있다. 이때, 상기 무기막 적층부(120)는 상기 무기막 제거부 (B)를 사이에 두고 서로 이격되게 형성될 수 있다.
- [0080] 상기 무기막 적층부(120) 및 무기막 제거부(B)을 포함한 기관 전면에는 무기막 제거부(B)에 의한 단차를 보상하기 위해 제1 평탄화막(130)이 형성되어 있다. 이때, 상기 평탄화 막(113)으로는 절연물질, 예를 들어 포토 아크릴(Photo-Acyl)을 포함하는 유기 절연물질 중에서 어느 하나를 선택하여 사용한다.
- [0081] 그리고, 상기 제1 평탄화막(130)과 그 아래의 제1, 2, 층간 절연막(126, 128) 및 게이트 절연막(122)에는 상기 각 액티브층(114)의 제1 영역(미도시) 양 측면에 위치한 상기 제2 영역 (미도시) 각각을 노출시키는 소스영역

콘택홀(미도시, 도 7f의 132a 참조) 및 드레인 영역 콘택홀(미도시, 도 7f의 132b 참조)이 형성되어 있다.

- [0082] 상기 제1 평탄화막(130) 상에는 소스영역 콘택홀(미도시, 도 7f의 132a 참조) 및 드레인 영역 콘택홀(미도시, 도 7f의 132b 참조)을 통해 노출된 상기 제2 영역(미도시)과 각각 접촉하는 소스전극(134) 및 드레인 전극(136)이 형성되어 있다. 이때, 상기 소스전극(134)으로 연장되는 데이터 배선(미도시)은 상기 게이트 배선(미도시)과 교차하여 화소영역(P)을 정의한다. 그리고, 상기 소스전극(134) 및 드레인 전극(136)은 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리 합금, 몰리브덴(Mo), 몰리타늄(MoTi), 크롬(Cr), 티타늄(Ti) 중 어느 하나 또는 둘 이상의 물질로 형성된다.
- [0083] 따라서, 상기 액티브층(114)과 게이트 절연막(122) 및 게이트 전극(124)과 상기 소스전극(134) 및 드레인 전극(136)은 박막 트랜지스터(T)를 이룬다.
- [0084] 한편, 상기 박막 트랜지스터(T)는 폴리실리콘의 액티브층(114)을 가지며, 탑 게이트 타입(Top gate type)으로 구성된 것을 일례로 나타내고 있지만, 상기 박막트랜지스터(T)는 비정질 실리콘의 반도체층을 갖는 바텀 게이트 타입(Bottom gate type)으로 구성될 수 있음은 자명하다.
- [0085] 상기 박막 트랜지스터(T)를 포함한 기관(110) 전면에는 예를 들어 무기 절연물질인 산화실리콘(SiO<sub>2</sub>) 또는 질화실리콘(SiNx)으로 구성된 패시베이션막(138)이 형성되어 있다.
- [0086] 그리고, 상기 패시베이션막(138) 상부에는 제2 평탄화 막(140)이 형성되어 있다. 이때, 상기 제2 평탄화 막(140)으로는 절연물질, 예를 들어 포토 아크릴(Photo-Acryl)을 포함하는 유기기 절연물질 중에서 어느 하나를 선택하여 사용한다.
- [0087] 상기 제2 평탄화 막(140)에는 애노드 전극인 제1 전극(144)이 상기 드레인 전극(136)과 전기적으로 접촉시키기 위한 드레인 콘택홀(미도시, 도 7j의 142 참조)이 형성되어 있다.
- [0088] 그리고, 상기 평탄화 막(140) 위로는 상기 드레인 콘택홀(142)을 통해 상기 박막 트랜지스터(T)의 드레인 전극(142)과 접촉되며, 각 화소영역(P) 별로 분리된 형태를 가지는 제1 전극(144)이 형성되어 있다.
- [0089] 상기 제1 전극(144) 위로는 각 화소영역(P)의 경계부에는 절연물질 특히 예를 들어 벤소사이클로부텐(BCB), 폴리이미드(Poly-Imide) 또는 포토아크릴(photo acryl)로 이루어진 बैं크 막(146)이 형성되어 있다. 이때, 상기 बैं크 막(146)은 각 화소영역(P)을 둘러싸는 형태로 상기 제1 전극(144)의 테두리와 중첩되도록 형성되어 있으며, 각 화소영역(P) 전체적으로는 다수의 개구부를 갖는 격자 형태를 이루고 있다.
- [0090] 상기 बैं크 막(146)으로 둘러싸인 각 화소영역(P) 내의 상기 제1 전극(144) 위로는 각각 적, 녹 및 청색을 발광하는 유기발광 패턴(미도시)으로 구성된 유기 발광층(148)이 형성되어 있다.
- [0091] 이때, 상기 유기 발광층(148)은 유기 발광물질로 이루어진 단일 층으로 구성될 수도 있으며, 또는 도면에 나타나지 않았지만 발광 효율을 높이기 위해 정공주입층(hole injection layer), 정공수송층(hole transporting layer), 발광 물질층(emitting material layer), 전자 수송층(electron transporting layer) 및 전자 주입층(electron injection layer)의 다중층으로 구성될 수도 있다.
- [0092] 그리고, 상기 유기 발광층(148)과 상기 बैं크 막(146)을 포함한 기관 전면에는 제2 전극(150)이 형성되어 있다. 이때, 상기 제1 전극(144)과 제2 전극(150) 및 이들 두 전극(144, 150) 사이에 개재된 유기 발광층(148)은 유기 전계 발광 다이오드(E)를 이룬다.
- [0093] 따라서, 상기 유기전계 발광 다이오드(E)는 선택된 색 신호에 따라 제1 전극(144)과 제2 전극(150)으로 소정의 전압이 인가되면, 제1 전극(144)으로부터 주입된 정공과 제2 전극(150)으로부터 제공된 전자가 유기발광층(148)으로 수송되어 엑시톤(exciton)을 이루고, 이러한 엑시톤이 여기 상태에서 기저 상태로 천이 될 때 빛이 발생되어 가시광선 형태로 방출된다.
- [0094] 따라서, 유기발광층(148)으로부터 발광된 빛은 투명한 제2 전극(150)을 통과하여 외부로 나가게 되므로, 유기전계 발광표시장치는 임의의 화상을 구현하게 된다.
- [0095] 이와 같이, 본 발명에 따른 유기전계 발광표시장치는 유기전계 발광표시장치의 밴딩부에 있는 다수의 화소영역의 표시부에 배치된 무기막들을 제거함으로써 기관의 밴딩부에 대응하는 금속배선 및 무기막의 크랙을 방지하여 플렉서블 디스플레이(flexible display) 구현이 가능하다.
- [0096] 한편, 본 발명에 따른 유기전계 발광표시장치 제조방법에 대해 도 7a 내지 7p를 참조하여 설명하면 다음과

같다.

- [0097] 도 7a 내지 7p는 본 발명에 따른 유기전계 발광표시장치의 제조공정 단면도들이다
- [0098] 도 7a를 참조하면, 유리, 석영 등과 같은 투명한 물질로 이루어지며 평탄도가 유지되는 캐리어 기판(100) 상에 CVD(Chemical Vapor Deposition) 또는 PECVD (Plasma Enhanced Chemical Vapor Deposition) 증착 방법으로 희생층(102)을 형성한다. 이때, 상기 희생층(102)은 수소화된 비정질 실리콘(a-Si:H) 또는 수소화처리되고 불순물이 도핑된 비정질 실리콘(a-Si:H;n+ 또는 a-Si:H;p+)으로 형성한다. 희생층(102)의 수소는 추후 설명될 유리 기판의 실리콘과 결합되며 추후 설명될 제조 공정 중 레이저 조사 공정에 의해 희생층(102)의 수소와 캐리어 기판의 실리콘의 결합이 끊기므로 분리가 용이해진다.
- [0099] 그런 다음, 상기 희생층(102) 상에 유기물질로 구성된 기판(110)을 형성한다. 이때, 상기 기판(110)은 하부 구조의 단차를 완화시키기 위한 평탄화막일 수도 있으며, 폴리이미드(polyimide), 벤조사이클로부탄계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물 또는 실리콘 산화물을 액상 형태로 코팅한 다음 경화시키는 SOG(spin on glass)와 같은 무기물을 사용하여 형성할 수도 있다.
- [0100] 이어, 상기 기판(110) 전면에 절연물질 예를 들면 무기절연물질인 산화실리콘(SiO<sub>2</sub>) 또는 질화 실리콘(SiN<sub>x</sub>)으로 이루어진 버퍼층(112)을 형성한다. 이때, 상기 버퍼층(112)을 후속 공정에서 형성되는 액티브층(114) 하부에 형성하는 이유는 상기 액티브층(114)의 결정화시에 상기 기판(110)의 내부로부터 나오는 알칼리 이온의 방출에 의한 상기 액티브층(114)의 특성 저하를 방지하기 위함이다.
- [0101] 그런 다음, 상기 버퍼층(112) 상부의 각 화소영역(P)에 액티브층(114)을 형성한다. 이때, 상기 액티브층(114)은 구동 영역(미도시) 및 스위칭 영역(미도시)에 대응하여 각각 순수 폴리 실리콘으로 이루어지며, 그 중앙부는 채널을 이루는 제1 영역(미도시) 그리고 상기 제1 영역(미도시) 양 측면으로 고농도의 불순물이 도핑된 제2 영역(미도시)으로 구성된다.
- [0102] 이어, 도 7b에 도시된 바와 같이, 상기 액티브층(114)을 포함한 버퍼층(112) 상에는 무기 절연물질인 산화실리콘(SiO<sub>2</sub>) 또는 질화 실리콘(SiN<sub>x</sub>)으로 이루어진 게이트 절연막(122)을 형성한다.
- [0103] 그런 다음, 상기 액티브층(114) 상의 게이트 절연막(122)에는 구동 영역(미도시) 및 스위칭 영역(미도시)에 있어 상기 각 액티브층(114)의 채널인 제1 영역(미도시)에 대응하여 게이트 전극(124)을 형성한다. 이때, 상기 게이트 전극(124)의 물질로는 저저항 특성을 갖는 제1 금속물질, 예를 들어 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리 합금, 몰리브덴(Mo), 몰리비타늄(MoTi) 중 어느 하나로 이루어져 단일 층 구조를 가질 수도 있으며, 또는 둘 이상의 상기 제1 금속물질로 이루어짐으로써 이중 층 또는 삼중 층 구조를 가질 수도 있다. 도면에 있어서는 상기 게이트 전극(124)은 단일 층 구조를 갖는 것을 일례로 도시하였다.
- [0104] 이어, 도 7c를 참조하면, 상기 게이트 전극(124)을 포함한 기판(110) 전면에는 절연물질, 예를 들어 무기절연물질인 산화실리콘(SiO<sub>2</sub>) 또는 질화 실리콘(SiN<sub>x</sub>)으로 이루어진 제1, 2 층간 절연막(126, 128)을 순차적으로 적층한다.
- [0105] 그런 다음, 도 7d를 참조하면, 상기 제1, 2 층간 절연막(126, 128) 및 게이트 절연막(122) 중 일부 즉, 기판의 밴딩부에 있는 화소영역들(P)의 표시부(Pd)에 있는 부분들을 제거하여 상기 밴딩부(BA)에 있는 다수의 화소영역(P)의 구동부(Pt)에 무기막 적층부(120)를 형성한다. 이때, 상기 무기막 적층부(120)는 게이트 절연막(122)과 제1, 2 층간 절연막(126, 128)의 적층 구조로 이루어져 있다.
- [0106] 그리고, 상기 제1, 2 층간 절연막(126, 128) 및 게이트 절연막(122) 중 일부가 제거된 지역은 무기막 제거부(B)으로 정의된다. 이때, 상기 무기막 제거부(B)는 상기 밴딩부(BA)에 있는 다수의 화소영역(P)의 표시부(Pd)에 위치한다.
- [0107] 상기 무기막 적층부(120) 사이의 지역, 즉 밴딩부(BA)의 화소영역(P)들의 표시부(Pd)에는 상기 무기막 적층부(120)가 형성되어 있지 않은 무기막 제거부(B)가 형성될 수도 있다. 특히, 상기 무기막 적층부(120)는 상기 무기막 제거부(B)를 사이에 두고 서로 이격되게 형성될 수 있다.
- [0108] 이어, 도 7e를 참조하면, 상기 무기막 적층부(120) 및 무기막 제거부(B)을 포함한 기판 전면에는 무기막 제거부(B)에 의한 단차를 보상하기 위해 제1 평탄화막(130)을 형성한다. 이때, 상기 평탄화 막(113)으로는 절연물질, 예를 들어 포토 아크릴(Photo-Acyl)을 포함하는 유기기 절연물질 중에서 어느 하나를 선택하여 사용한다.
- [0109] 그런 다음, 도 7f를 참조하면, 상기 제1 평탄화막(130)과 그 아래의 제1, 2, 층간 절연막(126, 128) 및 게이트

절연막(122)을 노광 및 현상 공정을 통해 선택적으로 패터닝하여, 상기 각 액티브층(114)의 제1 영역(미도시) 양 측면에 위치한 상기 제2 영역 (미도시) 각각을 노출시키는 소스영역 콘택홀(132a) 및 드레인 영역 콘택홀(132b)을 형성한다.

- [0110] 이어, 도 7g를 참조하면, 상기 제1 평탄화막(130) 상에 소스영역 콘택홀 (132a) 및 드레인 영역 콘택홀(132b)을 통해 노출된 상기 제2 영역(미도시)과 각각 접촉하는 소스전극(134) 및 드레인 전극(136)을 형성한다.
- [0111] 이때, 상기 소스전극(134)으로 연장되는 데이터 배선(미도시)은 상기 게이트 배선(미도시)과 교차하여 화소영역 (P)을 정의한다. 그리고, 상기 소스전극(134) 및 드레인 전극(136) 물질로는 알루미늄(Al), 알루미늄 합금 (AlNd), 구리(Cu), 구리 합금, 몰리브덴(Mo), 몰리타늄(MoTi), 크롬(Cr), 티타늄(Ti) 중 어느 하나 또는 둘 이상의 물질이 사용될 수 있다.
- [0112] 따라서, 상기 액티브층(114)과 게이트 절연막(122) 및 게이트 전극(124)과 상기 소스전극(134) 및 드레인 전극 (136)은 박막 트랜지스터(T)를 이룬다.
- [0113] 한편, 상기 박막 트랜지스터(T)는 폴리실리콘의 액티브층(114)을 가지며, 탑 게이트 타입(Top gate type)으로 구성된 것을 일례로 나타내고 있지만, 상기 박막트랜지스터(T)는 비정질 실리콘의 반도체층을 갖는 바텀 게이트 타입 (Bottom gate type)으로 구성될 수 있음은 자명하다.
- [0114] 그런 다음, 도 7h를 참조하면, 상기 박막 트랜지스터(T)를 포함한 기관(110) 전면에는 예를 들어 무기 절연물질인 산화실리콘(SiO<sub>2</sub>) 또는 질화 실리콘(SiNx)으로 구성된 패시베이션막(138)을 형성한다.
- [0115] 이어, 도 7i를 참조하면, 상기 패시베이션막(138) 상부에 제2 평탄화 막 (140)을 형성한다. 이때, 상기 제2 평탄화 막(140)으로는 절연물질, 예를 들어 포토 아크릴 (Photo- Acyl)을 포함하는 유기기 절연물질 중에서 어느 하나를 선택하여 사용한다.
- [0116] 그런 다음, 도 7j를 참조하면, 상기 제2 평탄화 막(140)을 노광 및 현상 공정을 통해 선택적으로 패터닝하여 애 노드 전극인 제1 전극(144)이 상기 드레인 전극(136)과 전기적으로 접촉시키기 위한 드레인 콘택홀(142)을 형성 한다.
- [0117] 이어, 도 7k를 참조하면, 상기 평탄화 막(140) 상에 상기 드레인 콘택홀 (142)을 통해 상기 박막 트랜지스터 (T)의 드레인 전극(142)과 접촉되며, 각 화소영역(P) 별로 분리된 형태를 가지는 제1 전극(144)을 형성한다.
- [0118] 그런 다음, 도 7l를 참조하면, 상기 각 화소영역(P)의 경계부에 절연물질 특히 예를 들어 벤소사이클로부텐 (BCB), 폴리 이미드(Poly -Imide) 또는 포토아크릴 (photo acryl)로 이루어진 बैं크 막(146)을 형성한다. 이때, 상기 बैं크 막(146)은 각 화소영역(P)을 둘러싸는 형태로 상기 제1 전극(144)의 테두리와 중첩되도록 형성되며, 각 화소영역(P) 전체적으로는 다수의 개구부를 갖는 격자 형태를 이루고 있다.
- [0119] 이어, 도 7m를 참조하면, 상기 बैं크 막(146)으로 둘러싸인 각 화소영역(P) 내의 상기 제1 전극(144) 상에 각각 적, 녹 및 청색을 발광하는 유기발광 패턴(미도시)으로 구성된 유기 발광층(148)을 형성한다.
- [0120] 이때, 상기 유기 발광층(148)은 유기 발광물질로 이루어진 단일 층으로 구성될 수도 있으며, 또는 도면에 나타 나지 않았지만 발광 효율을 높이기 위해 정공주입층(hole injection layer), 정공수송층(hole transporting layer), 발광 물질층 (emitting material layer), 전자 수송층 (electron transporting layer) 및 전자 주입층 (electron injection layer)의 다중층으로 구성될 수도 있다.
- [0121] 그런 다음, 도 7n을 참조하면, 상기 유기 발광층(148)과 상기 बैं크 막(146)을 포함한 기관 전면에서 제2 전극 (150)을 형성한다. 이때, 상기 제1 전극(144)과 제2 전극(150) 및 이들 두 전극(144, 150) 사이에 개재된 유기 발광층(148)은 유기전계 발광 다이오드(E)를 이룬다.
- [0122] 따라서, 상기 유기전계 발광 다이오드(E)는 선택된 색 신호에 따라 제1 전극 (144)과 제2 전극(150)으로 소정의 전압이 인가되면, 제1 전극(144)으로부터 주입된 정공과 제2 전극(150)으로부터 제공된 전자가 유기발광층(148)으로 수송되어 엑시톤(exciton)을 이루고, 이러한 엑시톤이 여기 상태에서 기저 상태로 천이 될 때 빛이 발생 되어 가시광선 형태로 방출된다.
- [0123] 이어, 도 7o를 참조하면, 캐리어 기관(100)의 배면에 레이저(laser)를 조사하여 캐리어 기관(100)과 기관(110) 사이의 계면을 분리시킨다. 이때, 상기 캐리어 기관(100)의 배면을 통해 캐리어 기관(100)과 기관(110) 사이에 형성된 희생층 (102)에 레이저가 조사되면, 희생층(102)인 비정질 실리콘에 함유된 수소가 탈수소화되면서 표면 의 막 터짐 현상으로 인해 기관(110)으로부터 분리된다. 따라서, 상기 캐리어 기관(100)이 소자가 형성된 기관

(110)으로부터 분리된다.

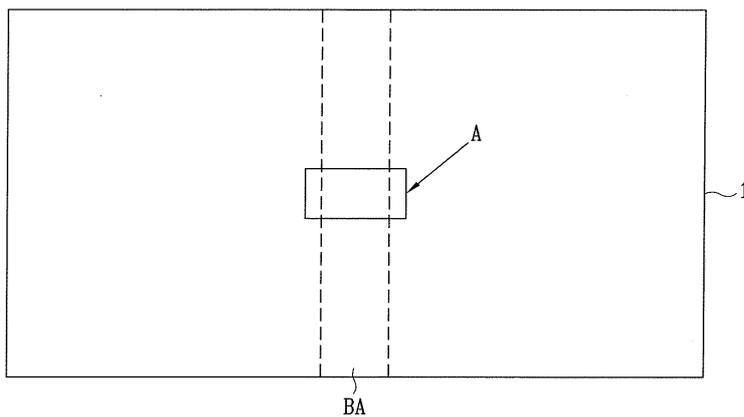
- [0124] 이때, 레이저 조사에 사용되는 레이저로는 DPSS(Diode Pumped Solid State; DPSS) 레이저 또는 엑시머(Eximer) 레이저 등을 사용한다. 특히, 레이저는 기판 (110) 상에 형성된 액티브층(114)에는 조사되지 않도록 한다.
- [0125] 그런 다음, 도 7p를 참조하면, 레이저 조사 공정을 통해 기판(110)으로부터 캐리어 기판(100)을 분리함으로써 본 발명에 따른 유기전계 발광표시장치 제조공정을 완료한다.
- [0126] 따라서, 이와 같은 공정 순으로 제조된 본 발명에 따른 유기전계 발광표시장치는 유기발광층(148)으로부터 발광된 빛은 투명한 제2 전극(150)을 통과하여 외부로 나가게 되므로, 유기전계 발광표시장치는 임의의 화상을 구현하게 된다.
- [0127] 이와 같이, 본 발명에 따른 유기전계 발광표시장치 제조방법은 유기전계 발광표시장치의 밴딩부에 있는 다수의 화소영역의 표시부에 배치된 무기막들을 제거함으로써 기판의 밴딩부에 대응하는 금속배선 및 무기막의 크랙을 방지하여 플렉서블 디스플레이(flexible display) 구현이 가능하다.
- [0128] 한편, 본 발명이 속하는 기술분야의 당업자는 상술한 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.
- [0129] 그러므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

**부호의 설명**

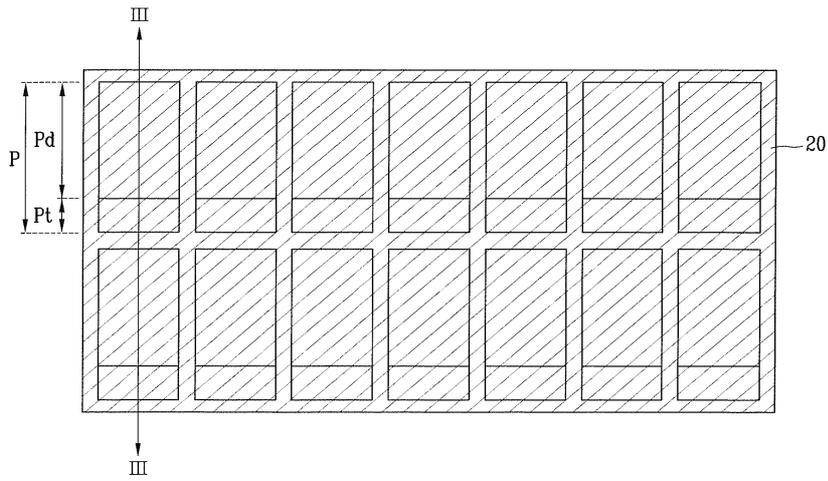
- [0130] 110: 기판      112: 버퍼층
- 120: 무기막 적층부    122: 게이트 절연막    126, 128: 제1, 2 층간 절연막    130: 제1 평탄화막    BA: 밴딩부

**도면**

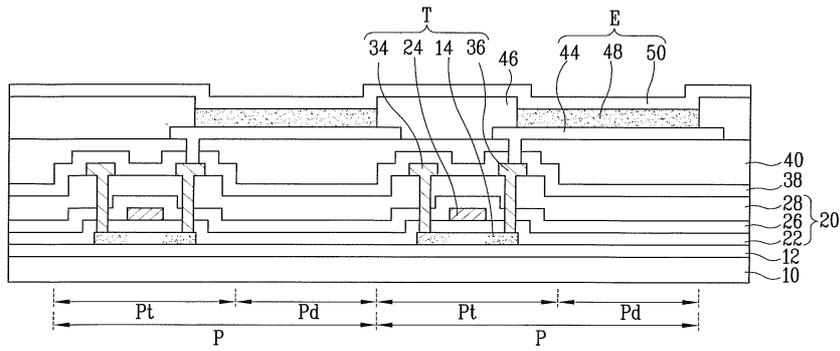
**도면1**



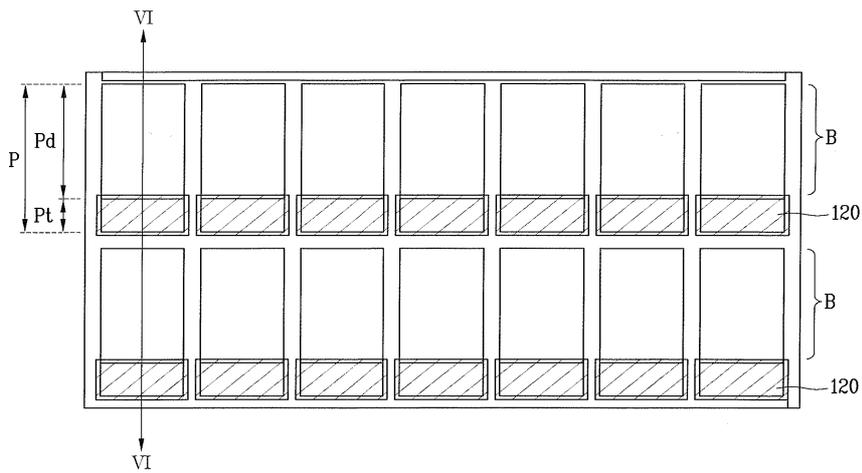
도면2



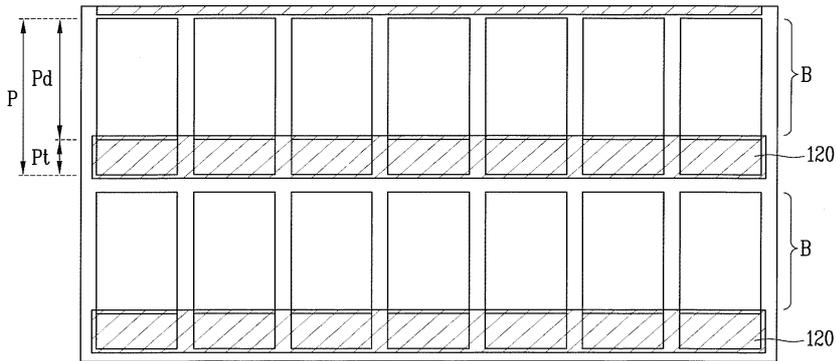
도면3



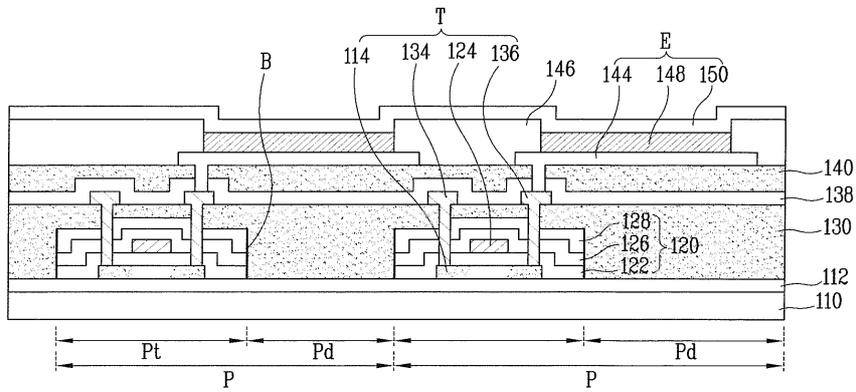
도면4



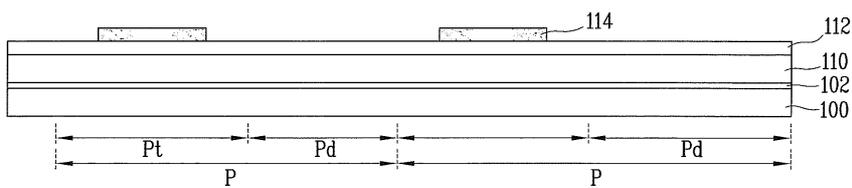
도면5



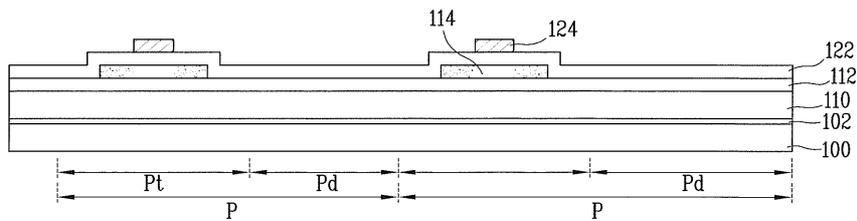
도면6



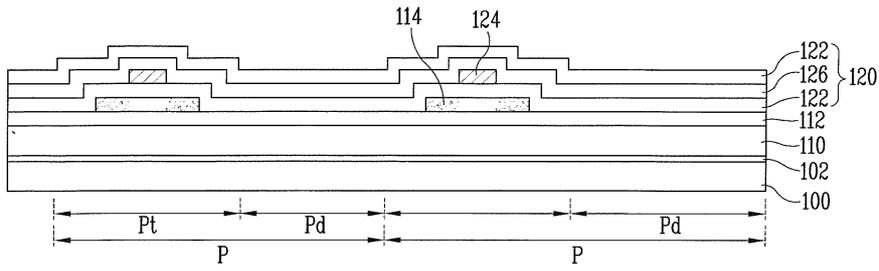
도면7a



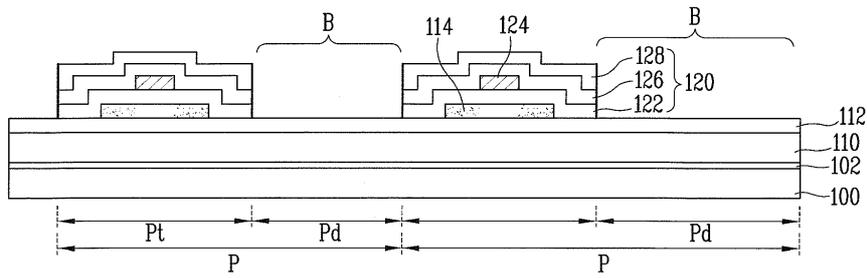
도면7b



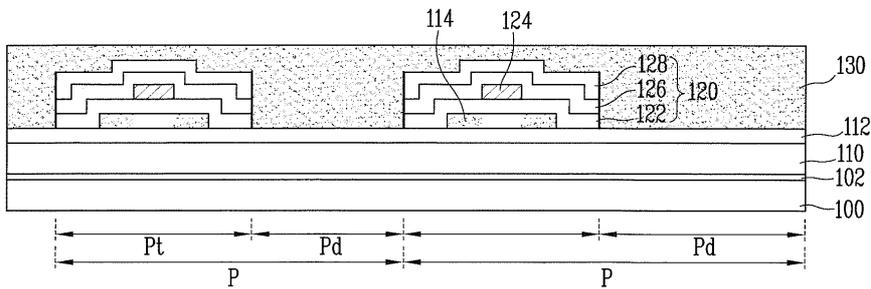
도면7c



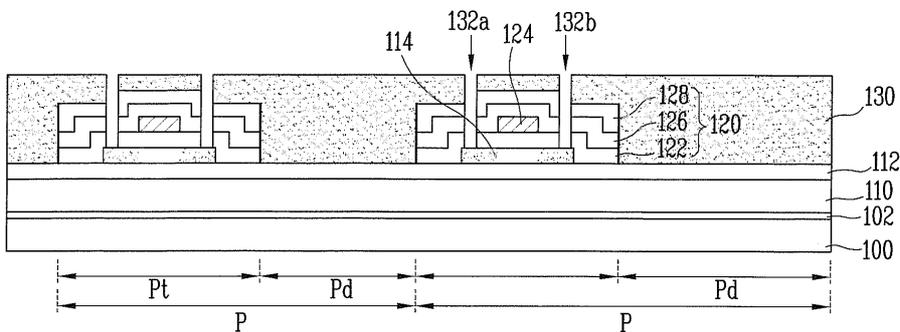
도면7d



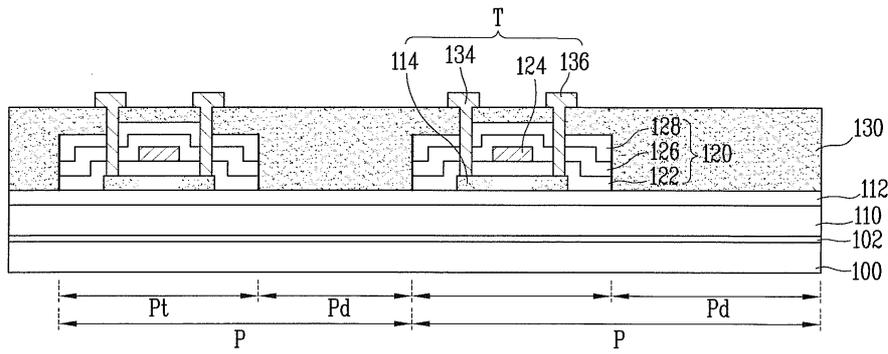
도면7e



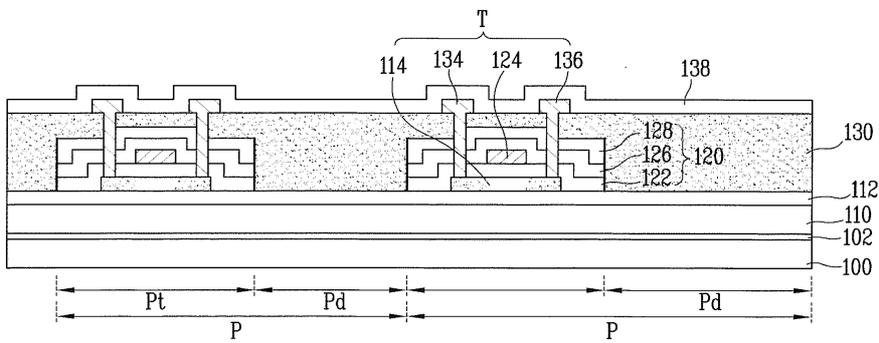
도면7f



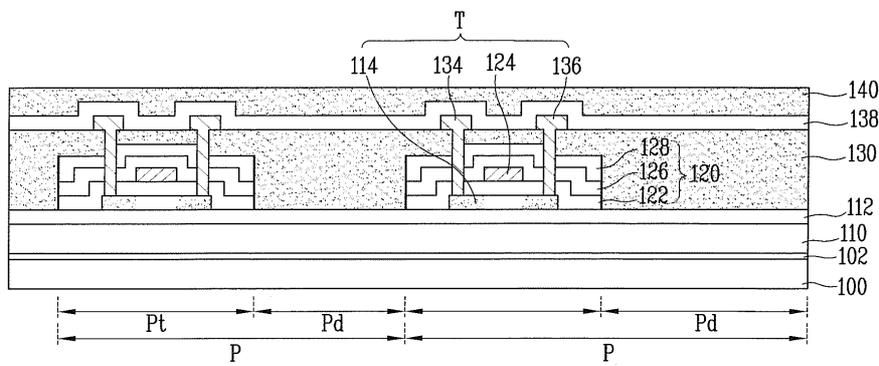
도면7g



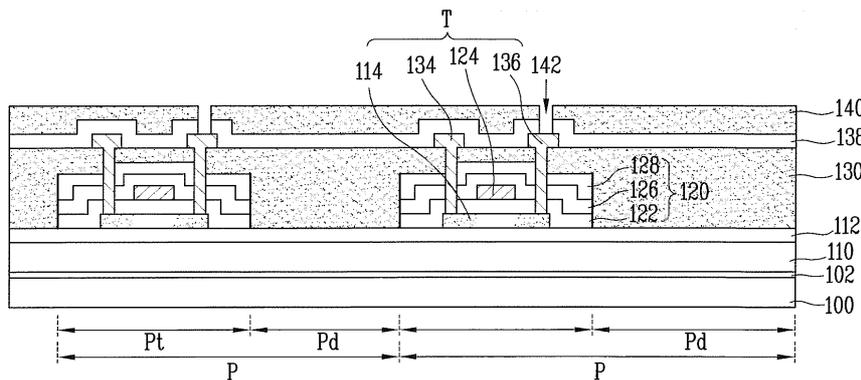
도면7h



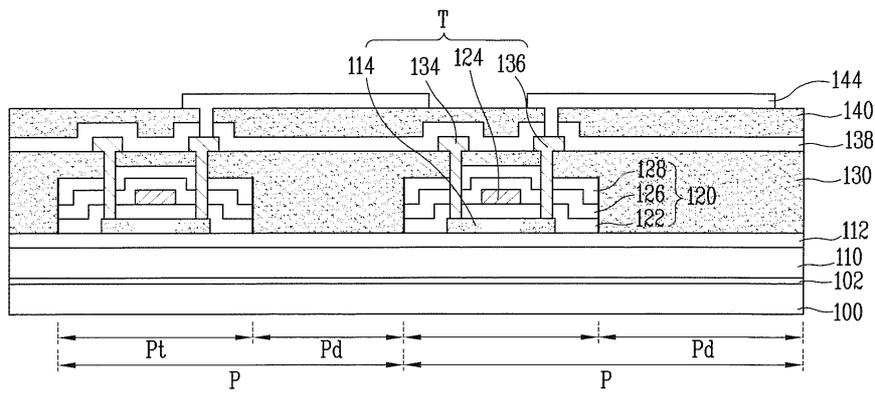
도면7i



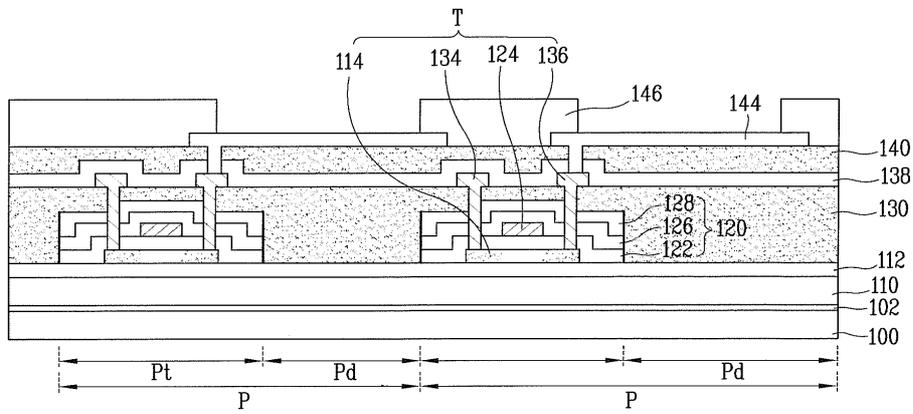
도면7j



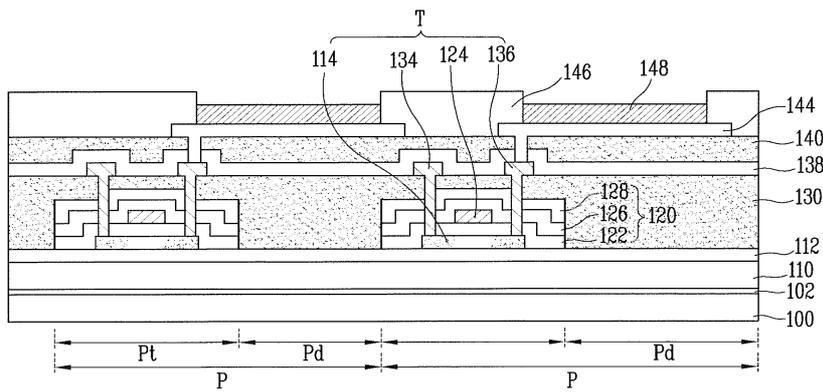
도면7k



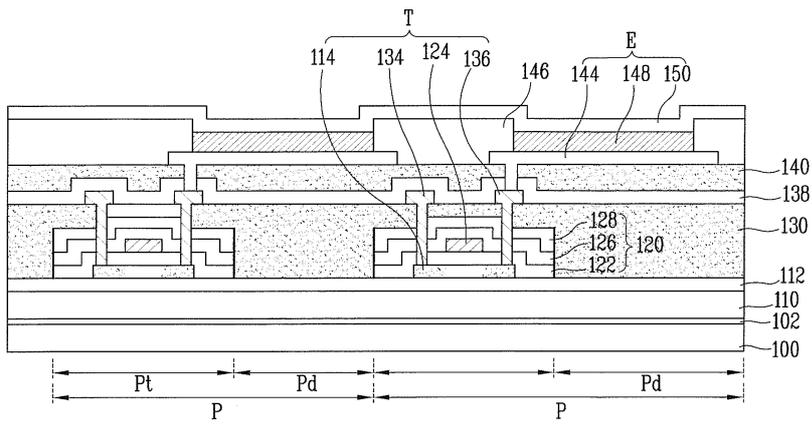
도면7l



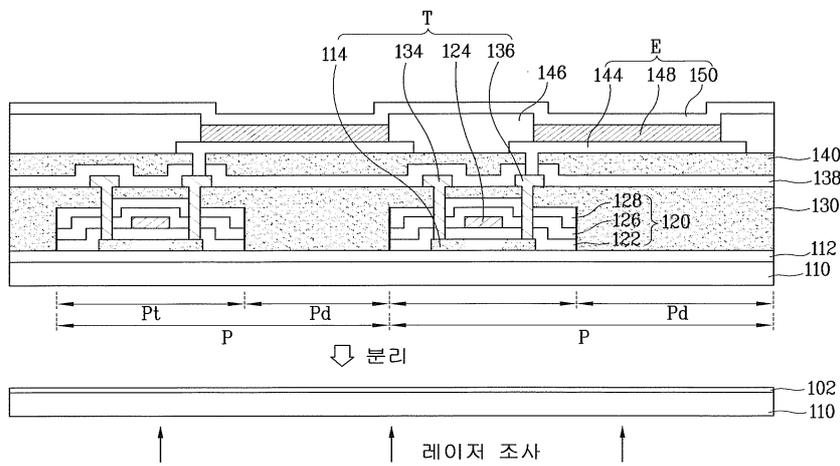
도면7m



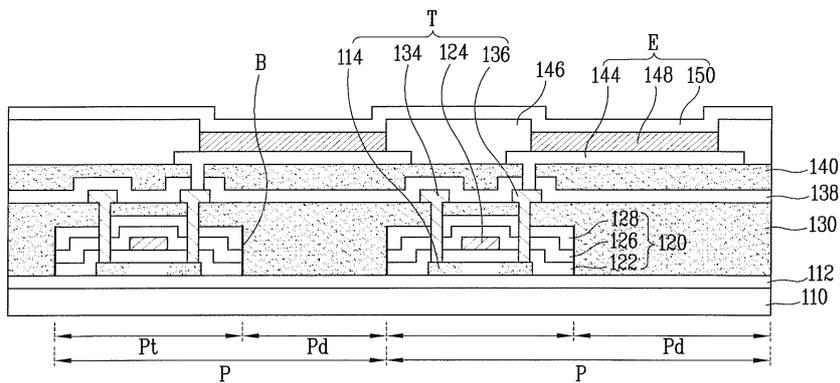
도면7n



도면7o



도면7p



专利名称(译)	标题：有机电致发光显示装置及其制造方法		
公开(公告)号	<a href="#">KR1020170079629A</a>	公开(公告)日	2017-07-10
申请号	KR1020150190393	申请日	2015-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	NA HYUNGIL 나형일 MOON TAEHYOUNG 문태형 PARK CHANGBUM 박창범 KIM JUNGJUNE 김정준		
发明人	나형일 문태형 박창범 김정준		
IPC分类号	H01L27/32 H01L51/00 H01L51/56		
CPC分类号	H01L27/3223 H01L27/326 H01L27/3227 H01L27/3262 H01L27/3225 H01L51/56 H01L51/0097 H01L2251/5338 H01L2227/32		
代理人(译)	박장원		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明提供一种有机电致发光显示装置，包括有机发光二极管装置，该有机发光二极管装置连接到包括基板的基板顶部区域，其中配备有由显示单元和\*\*\*组成的多个像素区域的条带部分是限定和无机膜安装部分，配备在基板的带状部分和无机膜去除单元中的像素区域的\*\*\*，其在像素区域的显示单元和无机膜安装部分和无机膜中具有所配置平坦化膜的膜去除单元，以及位于无机膜安装部分中并连接到薄膜晶体管的薄膜晶体管。

