



(72) 발명자

**이정은**

서울 종로구 사직로8길 4, 105동 704호 (사직동,  
광화문풍림스페이스본)

**이경하**

경기 파주시 월롱면 엘씨더로 201, A동 1220호 (정  
다운마을)

**이환건**

대전 대덕구 대청로64번길 41, 204동 106호 (신탄  
진동, 대우새여울아파트)

## 명세서

### 청구범위

#### 청구항 1

기관;

상기 기관 상에 배치되는 제 1 금속층;

상기 제 1 금속층 상에 배치되는 제 2 금속층;

상기 제 2 금속층 상에 배치되는 버퍼층;

상기 버퍼층 상에 배치되는 박막 트랜지스터;

상기 박막 트랜지스터와 전기적으로 연결되는 유기전계발광 소자; 및

상기 유기전계발광 소자 상에 배치되는 봉지층;을 포함하는 것을 특징으로 하는 박막 트랜지스터 어레이 기관.

#### 청구항 2

제 1항에 있어서,

상기 제 1 금속층은 광차단층 이고,

상기 제 2 금속층은 수소 흡착층인 것을 특징으로 하는 박막 트랜지스터 어레이 기관.

#### 청구항 3

제 1항에 있어서,

상기 제 2 금속층은 팔라듐(Pd)으로 이루어지는 것을 특징으로 하는 박막 트랜지스터 어레이 기관.

#### 청구항 4

제 1항에 있어서,

상기 제 2 금속층의 표면은 (100), (110) 또는 (111) 결정면으로 이루어지는 것을 특징으로 하는 박막 트랜지스터 어레이 기관.

#### 청구항 5

제 1항에 있어서,

상기 박막 트랜지스터는 반도체층을 포함하고,

상기 반도체층은 산화물 반도체인 것을 특징으로 하는 박막 트랜지스터 어레이 기관.

#### 청구항 6

제 5항에 있어서,

상기 반도체층과 제 2 금속층 사이의 거리는 상기 반도체층과 봉지층 사이의 거리보다 짧은 것을 특징으로 하는

박막 트랜지스터 어레이 기판.

#### 청구항 7

제 1항 내지 제 6항 중 어느 한 항에 따른 박막 트랜지스터 어레이 기판; 및

상기 박막 트랜지스터 어레이 기판과 대향하여 배치되는 컬러필터 어레이 기판;을 포함하는 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 8

기판 상에 제 1 금속층을 배치하는 단계;

상기 제 1 금속층 상에 제 2 금속층을 배치하는 단계;

상기 제 2 금속층 상에 버퍼층을 배치하는 단계;

상기 버퍼층 상에 박막 트랜지스터를 배치하는 단계;

상기 박막 트랜지스터와 전기적으로 연결되는 유기전계발광 소자를 배치하는 단계; 및

상기 유기전계발광 소자 상에 봉지층 배치하는 단계;를 포함하는 것을 특징으로 하는 박막 트랜지스터 어레이 기판 제조방법.

#### 청구항 9

제 8항에 있어서,

상기 제 1 금속층은 광차단층 이고,

상기 제 2 금속층은 수소 흡착층인 것을 특징으로 하는 박막 트랜지스터 어레이 기판 제조방법.

#### 청구항 10

제 8항에 있어서,

상기 제 2 금속층은 도금법으로 상기 제 1 금속층 상에 배치되는 것을 특징으로 하는 박막 트랜지스터 어레이 기판 제조방법.

#### 청구항 11

제 8항에 있어서,

상기 제 2 금속층은 팔라듐(Pd)으로 이루어지는 것을 특징으로 하는 박막 트랜지스터 어레이 기판 제조방법.

#### 청구항 12

제 8항에 있어서,

상기 제 2 금속층의 표면은 (100), (110) 또는 (111) 결정면을 가지는 것을 특징으로 하는 박막 트랜지스터 어레이 기판 제조방법.

**청구항 13**

제 8항에 있어서,

상기 박막 트랜지스터는 반도체층을 포함하고,

상기 반도체층은 산화물 반도체층인 것을 특징으로 하는 박막 트랜지스터 어레이 기판 제조방법.

**청구항 14**

제 13항에 있어서,

상기 반도체층과 제 2 금속층 사이의 거리는 상기 반도체층과 봉지층 사이의 거리보다 짧은 것을 특징으로 하는 박막 트랜지스터 어레이 기판 제조방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 박막 트랜지스터 어레이 기판 및 이를 구비하는 유기전계발광 표시장치에 관한 것으로, 보다 구체적으로는 박막 트랜지스터의 반도체층의 열화를 방지하는 박막 트랜지스터 어레이 기판 및 이를 구비하는 유기전계발광 표시장치에 관한 것이다.

**배경 기술**

[0002] 유기전계발광 표시장치(OLED)는 자체 발광형 표시 장치로서, 액정표시 장치(LCD)와는 달리 별도의 광원이 필요하지 않아 경량 박형으로 제조 가능하다. 또한, 유기전계발광 표시장치는 저전압 구동에 의해 소비 전력 측면에서 유리할 뿐만 아니라, 색상 구현, 응답 속도, 시야각, 대비비(contrast ratio; CR) 측면에서도 우수하여, 차세대 디스플레이로서 연구되고 있다.

[0003] 최근 유기전계발광 표시장치의 대면적화에 관한 연구가 활발하게 진행되고 있으며, 이를 달성하기 위하여 유기전계발광 소자의 구동 트랜지스터로서 정전류 특성을 확보하여 안정된 작동 및 내구성이 확보된 트랜지스터 개발이 요구되고 있다.

[0004] 표시장치에 사용되는 비정질 실리콘 박막 트랜지스터는 저온 공정에서 제작할 수 있지만 이동도(mobility)가 매우 작고 정전류 테스트(constant current bias) 조건을 만족하지 않는다. 반면에 다결정 실리콘 박막 트랜지스터는 높은 이동도와 만족스러운 정전류 테스트 조건을 가지는 반면에 균일한 특성 확보가 어려워 대면적화가 어렵고 고온 공정이 필요하다.

[0005] 이에 산화물 반도체로 액티브층을 형성한 산화물 박막 트랜지스터를 개발하고 있는데, 이때 일반적인 비정질 실리콘 박막 트랜지스터는 액티브층을 보호하는 보호막으로 실리콘 질화막(SiN<sub>x</sub>)을 사용하나 상기 산화물 박막 트랜지스터는 비정질 실리콘 박막 트랜지스터와는 달리 보호막으로 상기 SiN<sub>x</sub>를 사용할 경우 산화물 반도체의 특성을 잃어버려 박막 트랜지스터 구현이 불가능하게 된다.

[0006] 즉, 산화물 반도체는 산소(oxygen)를 기반으로 하는 물질로써 물성상 외부자극 및 수소(hydrogen)에 취약하여 일반적인 비정질 실리콘 박막 트랜지스터에 적용되는 SiN<sub>x</sub>로 보호막을 형성할 경우 산화물 반도체의 특성을 잃어버려 박막 트랜지스터 구현이 불가능하게 되는 문제점이 있다.

**발명의 내용**

**해결하려는 과제**

[0007] 본 발명은 박막 트랜지스터 하부 배치되는 제 1 금속층 상에 제 2 금속층을 배치함으로써, 박막 트랜지스터의 반도체층의 열화를 방지하는 박막 트랜지스터 어레이 기판 및 이를 구비하는 유기전계발광 표시장치를 제공하는

데 목적이 있다.

**과제의 해결 수단**

[0008] 상기와 같은 종래 기술의 과제를 해결하기 위한 본 발명의 실시예에 따른 유기전계발광 표시장치는, 기판 상에 배치되는 제 1 금속층과 상기 제 1 금속층 상에 배치되는 제 2 금속층 및 상기 제 2 금속층 상에 배치되는 버퍼층을 포함한다. 그리고, 상기 버퍼층 상에 배치되는 박막 트랜지스터와 상기 박막 트랜지스터와 전기적으로 연결되는 유기전계발광 소자 및 상기 유기전계발광 소자 상에 배치되는 봉지층을 포함한다. 이 때, 상기 제 2 금속층은 박막 트랜지스터 어레이 기판에 잔류하는 수소를 흡착함으로써, 상기 박막 트랜지스터의 반도체층의 열화를 방지한다.

**발명의 효과**

[0009] 본 발명에 따른 박막 트랜지스터 어레이 기판 및 이를 구비하는 유기전계발광 표시장치는 박막 트랜지스터 하부에 배치되는 제 1 금속층 상에 제 2 금속층을 배치함으로써, 박막 트랜지스터의 반도체층의 열화를 방지하는 효과가 있다.

**도면의 간단한 설명**

[0010] 도 1은 본 발명에 따른 유기전계발광 표시장치를 도시한 평면도이다.  
 도 2는 본 발명에 따른 유기전계발광 표시장치의 I-I'를 따라 절단한 단면도를 도시한 도면이다.  
 도 3은 본 발명에 따른 유기전계발광 표시장치의 수소 흡착 거동을 나타낸 도면이다.  
 도 4a 내지 도 4f는 본 발명에 따른 제 2 금속층의 표면 결정면에 따른 수소 흡착 거동을 나타낸 도면이다.

**발명을 실시하기 위한 구체적인 내용**

[0011] 이하, 본 발명의 실시예들은 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서, 본 발명은 이하 설명되는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

[0012] 도 1은 본 발명에 따른 유기전계발광 표시장치를 도시한 평면도이다. 도 1을 참조하면, 본 발명의 유기전계발광 표시장치는 영상을 표시하기 위해 정의된 다수의 서브화소 영역들을 포함한다. 여기서, 상기 서브화소 영역은 적색 서브화소 영역, 녹색 서브화소 영역 및 청색 서브화소 영역으로 이루어질 수 있다. 그리고, 상기 각 서브화소 영역은 구동부와 화소부를 포함한다.

[0013] 상기 서브화소 영역은 기판 상의 게이트 배선(10)과 데이터 배선(20)이 교차하여 정의된다. 그리고, 상기 교차 영역에 박막 트랜지스터(Tr)를 포함하는 구동부가 배치된다. 상기 구동부 상측에는 적색, 녹색 또는 청색을 나타내는 화소부가 배치된다.

[0014] 여기서, 상기 박막 트랜지스터(Tr) 하부에는 제 1 금속층 및 제 2 금속층(102)이 배치된다. 이 때, 상기 제 2 금속층(102)은 상기 제 1 금속층 상에 배치된다. 이 때, 상기 제 1 금속층은 광차단층이고, 상기 제 2 금속층(102)은 수소 흡착층일 수 있다. 상기 제 2 금속층(102)은 박막 트랜지스터 어레이 기판에 잔류하는 수소를 흡착하여 박막 트랜지스터 어레이 기판의 소자 특성을 향상시킬 수 있다.

[0015] 상기 제 2 금속층(102)은 팔라듐(Pd)으로 이루어질 수 있다. 이 때, 상기 제 2 금속층(102)의 표면은 (100), (110) 또는 (111) 결정면으로 이루어질 수 있다. 여기서, 상기 제 2 금속층(102) 표면의 결정면을 따라 수소가 흡착될 수 있다.

[0016] 상기 박막 트랜지스터(Tr)는 게이트 전극((108), 반도체층(107), 소스전극(110) 및 드레인전극(111)으로 이루어

진다. 또한, 상기 드레인전극(111)은 컨택홀을 통해 상기 화소부에 형성된 유기전계발광 소자의 제 1 전극(113)과 연결된다.

- [0017] 여기서, 상기 반도체층(107)은 산화물 반도체일 수 있다. 예를 들면, 상기 산화물 반도체는 IGZO(Indium Gallium Zinc Oxide), IZO(Indium Zinc Oxide), IGO(Indium Gallium Oxide),  $In_2O_3$  또는 이들의 조합으로부터 형성되는 물질일 수 있다. 상기 산화물 반도체는 투과율이 높고 전자의 이동도가 높은 특징이 있다.
- [0018] 유기전계발광 표시장치에 사용되는 산화물 반도체는 수소에 쉽게 열화 되는 문제점이 있다. 이로 인해, 상기 산화물 반도체가 수소에 노출되었을 경우, 소자 특성이 떨어질 수 있다. 이를 방지하기 위해서, 박막 트랜지스터 어레이 기판에 배치되는 버퍼층 및 보호막 등의 물질을  $SiN_x$ 에서  $SiO_2$ 로 대체하였다.
- [0019] 자세하게는, 상기 버퍼층 및 보호막을  $SiN_x$ 으로 사용하는 경우, 이들을 형성하는 공정에서 수소가 포함되는  $NH_4$  가스 사용이 불가피하다. 이 때, 상기  $NH_4$  가스에 포함되는 수소는 상기 산화물 반도체의 열화를 발생시킨다. 상기  $SiN_x$ 를  $SiO_2$ 로 대체하였으나, 후속 공정에 발생하는 수소로 인해 소자의 특성이 떨어지는 문제가 발생하였다.
- [0020] 이를 해결하기 위해, 본 발명에 따른 유기전계발광 표시장치는 상기 박막 트랜지스터(Tr) 하부에 제 2 금속층(102)을 배치한다. 자세하게는, 상기 제 2 금속층(102) 상에 버퍼층이 배치되고, 상기 버퍼층 상에 상기 박막 트랜지스터(Tr)의 반도체층(107)이 배치된다. 이를 통해, 상기 반도체층(107)이 수소로 인해 열화가 발생하는 것을 방지할 수 있다.
- [0021] 상기 화소부를 둘러싸고, 상기 화소부의 사면에 폐곡선 형태로 बैं크 패턴(115)이 배치된다. 상기 बैं크 패턴(115)은 상기 화소부의 발광영역과 비 발광영역을 정의하고, 상기 화소부의 제 1 전극(113)이 형성된 기판(100) 상에 배치된다.
- [0022] 상기 बैं크 패턴(115)으로 둘러싸인 영역에는 유기발광층(115)이 배치된다. 상기 유기발광층(115)은 발광 효율을 높이기 위해 정공주입층(Hole Injection Layer;HIL), 정공수송층(Hole Transporting Layer;HTL), 발광층(Emitting Material Layer;EML), 전자수송층(Electron Transporting Layer;ETL) 및 전자주입층(Electron Injection Layer;EIL)으로 구성될 수 있다.
- [0023] 또한, 도면에는 도시하지 않았으나, 상기 유기발광층(115)을 포함하는 기판 상에 유기전계발광 소자의 제 2 전극이 배치된다. 그리고, 상기 제 2 전극 상에 유기전계발광 소자를 산소 및 수분으로부터 보호하는 봉지층이 배치된다.
- [0024] 본 발명에 따른 유기전계발광 표시장치는 박막 트랜지스터(Tr)의 반도체층(107) 하부에 제 2 금속층(102)을 배치함으로써, 박막 트랜지스터(Tr)의 열화를 방지할 수 있는 효과가 있다. 자세하게는, 상기 제 2 금속층(102)이 유기전계발광 표시장치의 박막 트랜지스터 어레이 기판 상에 잔류하는 수소를 흡착함으로써, 반도체층(107)의 열화를 방지할 수 있다. 이를 통해, 반도체층(107)의 열화가 일어나 소자의 수명이 감소하고 흑점이 발생하는 현상을 방지할 수 있다. 이를 I-I'를 따라 절단한 단면도인 도 2를 참조하여 설명하면 다음과 같다.
- [0025] 도 2는 본 발명에 따른 유기전계발광 표시장치의 I-I'를 따라 절단한 단면도를 도시한 도면이다. 도 2를 참조하면, 본 발명에 따른 유기전계발광 표시장치는 제 1 금속층(101), 제 2 금속층(102), 박막 트랜지스터 및 유기전계발광 소자를 포함한다.
- [0026] 상기 박막 트랜지스터는 반도체층(107), 게이트 절연막(117), 게이트 전극(108), 소스전극(110) 및 드레인전극(111)을 포함한다. 그리고, 상기 유기전계발광 소자는 제 1 전극(113), 유기발광층(115) 및 제 2 전극(116)을 포함한다.
- [0027] 자세하게는, 기판(100) 상에 제 1 금속층(101)이 배치된다. 여기서, 상기 제 1 금속층(101)은 광차단층일 수 있다. 이를 통해, 유기전계발광 표시장치의 기판(100) 방향으로 유입되는 외부 광으로부터, 박막 트랜지스터의 반도체층(107)을 보호할 수 있다.
- [0028] 상기 제 1 금속층(101) 상에는 제 2 금속층(102)이 배치된다. 상기 제 1 금속층(101)과 제 2 금속층(102)은 완전히 중첩하여 배치될 수 있다. 여기서, 상기 제 2 금속층(102)은 수소 흡착층일 수 있다. 이를 통해, 유기전계발광 표시장치의 박막 트랜지스터 어레이 기판에 잔류하는 수소를 흡착할 수 있다.
- [0029] 상기 제 2 금속층(102)은 팔라듐(Pd)으로 이루어질 수 있다. 이 때, 상기 제 2 금속층(102)의 표면은 (100), (110) 또는 (111) 결정면으로 이루어질 수 있다. 상기 박막 트랜지스터 어레이 기판에 잔류하는 수소는 상기 제

2 금속층(102) 표면의 결정면을 따라 흡착될 수 있다. 이를 통해, 상기 박막 트랜지스터의 열화를 방지할 수 있다.

- [0030] 상기 제 2 금속층(102)은 상기 제 1 금속층(101) 상에 도금법으로 형성될 수 있다. 이를 통해, 상기 제 2 금속층(102)은 별도의 식각공정 없이 상기 제 1 금속층(101) 상에만 형성됨으로써, 공정을 간단하게 할 수 있는 효과가 있다.
- [0031] 상기 제 2 금속층(102)을 포함하는 기관 상에 버퍼층(103)이 배치된다. 이 때, 상기 버퍼층(103)은 수소를 포함하는 가스를 사용하지 않는 무기절연물질로 이루어질 수 있다. 예를 들면, 상기 버퍼층(103)은 SiO<sub>2</sub>일 수 있다.
- [0032] 상기 버퍼층(103) 상에는 박막 트랜지스터의 반도체층(107)이 배치된다. 상기 반도체층(107)은 소스영역(104), 채널영역(105) 및 드레인영역(106)으로 이루어진다. 여기서, 상기 반도체층(107)은 산화물 반도체일 수 있다. 예를 들면, 상기 산화물 반도체는 IGZO(Indium Gallium Zinc Oxide), IZO(Indium Zinc Oxide), IGO(Indium Gallium Oxide), In<sub>2</sub>O<sub>3</sub> 또는 이들의 조합으로부터 형성되는 물질일 수 있다.
- [0033] 상기 반도체층(107) 상에는 게이트 절연막(117)이 배치된다. 상기 게이트 절연막(117) 상에는 게이트 전극(108)이 배치된다. 상기 게이트 전극(108)은 상기 게이트 전극(108)은 구리(Cu), 몰리브덴(Mo), 알루미늄(Al), 은(Ag), 티타늄(Ti), 탄탈륨(Ta) 또는 이들의 조합으로부터 형성되는 합금 일 수 있다. 또한, 도면에서는 단일 금속층으로 형성되어 있지만, 경우에 따라서는 적어도 2개 이상의 금속층들을 적층하여 형성할 수도 있다.
- [0034] 상기 게이트 전극(108) 상에 층간절연막(109)이 배치된다. 그리고, 상기 층간절연막(109)과 상기 게이트 절연막(117)에는 상기 반도체층(107)의 소스영역(104) 및 드레인영역(106)을 노출하는 위한 콘택홀이 형성된다.
- [0035] 상기 층간절연막(109) 상에는 상기 콘택홀을 통해 상기 반도체층(107)의 소스영역(104)과 연결되는 소스전극(110) 및 상기 드레인영역(106)과 연결되는 드레인전극(111)이 배치된다. 여기서, 상기 소스전극(110) 및 드레인전극(111)은 구리(Cu), 몰리브덴(Mo), 알루미늄(Al), 은(Ag), 티타늄(Ti), 탄탈륨(Ta) 또는 이들의 조합으로부터 형성되는 합금 일 수 있다. 또한, 도면에서는 단일 금속층으로 형성되어 있지만, 경우에 따라서는 적어도 2개 이상의 금속층들을 적층하여 형성할 수도 있다.
- [0036] 또한, 도면에는 도시하지 않았으나, 상기 소스전극(110) 및 드레인전극(111)을 포함하는 기관(100) 상에 보호막이 더 형성될 수 있다. 상기 보호막은 수소를 포함하는 가스를 사용하지 않는 무기절연물질로 이루어질 수 있다. 예를 들면, 상기 버퍼층(103)은 SiO<sub>2</sub>일 수 있다.
- [0037] 상기 소스전극(110) 및 드레인전극(111)을 포함하는 기관(100) 상에 평탄화막(112)이 배치된다. 상기 평탄화막(112) 상기 박막 트랜지스터의 드레인전극(111)을 노출하는 콘택홀이 형성된다.
- [0038] 상기 콘택홀에 의해 상기 드레인전극(111)과 접속되는 상기 유기전계발광 소자의 제 1 전극(113)이 상기 평탄화막(112) 상에 배치된다. 여기서, 상기 제 1 전극(113)은 애노드(anode) 전극 일 수 있다. 다만, 상기 제 1 전극(113)은 이에 한정되지 않으며 상기 제 1 전극(113)은 캐소드(cathode)일 수도 있다. 이하에서는, 상기 제 1 전극(113)이 애노드인 실시예를 중심으로 설명한다. 이 때, 상기 제 1 전극(113)은 일함수 값이 비교적 높은 투명 도전물질로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0039] 상기 제 1 전극(113)이 형성된 평탄화막(112) 상에 बैं크 패턴(114)이 형성될 수 있다. 이 때, 상기 बैं크 패턴(114)은 발광영역과 비 발광영역을 정의할 수 있다. 상기 बैं크 패턴(114)은 상기 발광영역에서 상기 제 1 전극(113)의 상면의 일부를 노출하도록 배치된다.
- [0040] 상기 노출된 제 1 전극(113) 상에는 유기발광층(115)이 배치된다. 상기 유기발광층(115)은 발광 효율을 높이기 위해 정공주입층(Hole Injection Layer;HIL), 정공수송층(Hole Transporting Layer;HTL), 발광층(Emitting Material Layer;EML), 전자수송층(electron transporting layer) 및 전자주입층(electron injection layer)의 다중층으로 구성될 수 있다.
- [0041] 상기 유기발광층(115) 및 बैं크 패턴(114)이 형성된 상기 기관(100) 상에는 상기 제 1 전극(113)과 대향하여 제 2 전극(116)이 형성될 수 있다. 이 때, 상기 제 2 전극(116)은 캐소드(cathode)전극 일 수 있다. 상기 제 2 전극(116) 상에는 봉지층(118)이 배치된다.
- [0042] 본 발명에 따른 유기전계발광 표시장치는 박막 트랜지스터의 반도체층(107) 하부에 제 2 금속층(102)을 배치함으로써, 박막 트랜지스터의 열화를 방지할 수 있는 효과가 있다. 이를 통해, 반도체층(107)의 열화가 일어나 소

자의 수명이 감소하고 흑점이 발생하는 현상을 방지할 수 있다.

- [0043] 이어서, 도 3을 참조하여 본 발명에 따른 유기전계발광 표시장치의 수소 흡착 거동을 설명한다. 도 3은 본 발명에 따른 유기전계발광 표시장치의 수소 흡착 거동을 나타낸 도면이다. 본 발명에 따른 유기전계발광 표시장치는 앞서 설명한 실시예와 동일한 구성요소를 포함할 수 있으며, 앞서 설명한 실시예와 중복되는 설명은 생략할 수 있다. 또한, 동일한 구성은 동일한 도면부호를 갖는다.
- [0044] 도 3을 참조하면, 본 발명에 따른 유기전계발광 표시장치는 기관(100) 상에 제 1 금속층(101) 및 상기 제 1 금속층(101)과 중첩하여 배치되는 제 2 금속층(102)을 포함한다. 상기 제 2 금속층(102)은 수소 흡착층일 수 있다. 그리고, 상기 제 2 금속층(102)은 팔라듐(Pd)으로 이루어질 수 있다.
- [0045] 상기 제 2 금속층(102) 상에는 버퍼층(103)이 배치된다. 상기 버퍼층(103) 상에는 박막 트랜지스터의 반도체층(107)이 배치된다. 상기 반도체층(107)은 산화물 반도체일 수 있다. 여기서, 상기 제 2 금속층(102)은 유기전계발광 표시장치의 박막 트랜지스터 어레이 기관 상에 잔류하는 수소를 흡착함으로써, 상기 반도체층(107)의 열화를 방지할 수 있다.
- [0046] 상기 반도체층(107) 상에는 게이트 절연막(117), 게이트 전극(108), 층간절연막(109), 소스전극(110), 드레인전극(111), 평탄화막(112) 및 유기전계발광 소자가 배치된다. 그리고, 상기 유기전계발광 소자 상에는 봉지층(116)이 배치된다.
- [0047] 박막 트랜지스터 어레이 기관의 수소 흡착을 위해, 유기전계발광 소자 상에 금속 봉지층을 배치할 수 있다. 그러나, 상기 유기전계발광 소자 상에 금속 봉지층을 배치할 경우, 박막 트랜지스터의 반도체층과 상기 금속 봉지층 사이의 거리가 멀어 상기 반도체층을 수소로부터 보호하는 데 한계가 있다. 또한, 금속 봉지층은 수소 흡착 특성을 가지는 금속 합금으로 이루어짐으로써, 수소 흡착물이 떨어지는 문제점이 있다. 그리고, 상기 금속 봉지층이 상기 유기전계발광 소자 상에 배치됨으로써, 상부 발광식(top emission) 유기전계발광 표시장치를 구현하는데 문제가 있다.
- [0048] 본 발명에 따른 유기전계발광 표시장치는 수소 흡착이 가능한 제 2 금속층(102)을 박막 트랜지스터의 반도체층(107)의 하부에 배치함으로써, 상기 반도체층(107)을 수소로부터 효과적으로 보호할 수 있는 효과가 있다. 즉, 상기 반도체층(107)과 제 2 금속층(102) 사이의 거리는 상기 반도체층(107)과 봉지층(116) 사이의 거리보다 짧게 이루어짐으로써, 상기 반도체층(107)이 수소로 인해 열화되는 것을 효과적으로 방지할 수 있다.
- [0049] 또한, 상기 제 2 금속층(102)은 수소 흡착 효율이 뛰어난 팔라듐(Pd)으로 이루어짐으로써, 수소 흡착 효율을 증가시킬 수 있다. 그리고, 상기 제 2 금속층(102)이 상기 유기전계발광 소자의 하부에 위치함으로써, 발광 방향에 제약받지 않고 상부 발광식 또는 하부 발광식(bottom emission)의 유기전계발광 표시장치를 구현할 수 있다.
- [0050] 이어서, 도 4a 내지 도 4f를 참조하여 본 발명에 따른 제 2 금속층의 표면 결정면에 따른 수소 흡착 거동을 설명한다. 도 4a 내지 도 4f는 본 발명에 따른 제 2 금속층의 표면 결정면에 따른 수소 흡착 거동을 나타낸 도면이다.
- [0051] 도 4a는 제 2 금속층 표면의 결정면이 (111)일 때, 수소 흡착이 일어나기 전의 표면 구조를 나타낸 것이고, 도 4b는 제 2 금속층 표면의 결정면이 (111)일 때, 수소 흡착이 일어난 후의 표면 구조를 나타낸 것이다. 도 4c는 제 2 금속층 표면의 결정면이 (100)일 때, 수소 흡착이 일어나기 전의 표면 구조를 나타낸 것이고, 도 4d는 제 2 금속층 표면의 결정면이 (100)일 때, 수소 흡착이 일어난 후의 표면 구조를 나타낸 것이다. 도 4e는 제 2 금속층 표면의 결정면이 (110)일 때, 수소 흡착이 일어나기 전의 표면 구조를 나타낸 것이고, 도 4f는 제 2 금속층 표면의 결정면이 (110)일 때, 수소 흡착이 일어난 후의 표면 구조를 나타낸 것이다.
- [0052] 도 4a 내지 도 4f를 참조하면, 박막 트랜지스터 어레이 기관에 잔류하는 수소는 제 2 금속층의 결정면에 따라 다르게 흡착되는 것을 알 수 있다. 여기서, 상기 제 2 금속층의 결정면에 따라 배위수(coordination number), 일함수(work function), 표면의 거칠기(surface roughness) 및 전자의 배열 상태 등의 차이로 인해, 수소가 상기 제 2 금속층의 결정면에 따라 다르게 흡착될 수 있다.
- [0053] 이 때, 상기 팔라듐(Pd)으로 이루어지는 제 2 금속층에 수소가 화학적 흡착됨으로써, 상기 제 2 금속층의 표면은 Pd:H의 화합물이 될 수 있다. 즉, 상기 제 2 금속층이 팔라듐(Pd)으로 이루어짐으로써, 상기 제 2 금속층 표면의 전면에서 수소 흡착이 이루어질 수 있다. 이를 통해, 수소 흡착 특성을 가지는 금속 합금을 이용한 금속 봉지층에 비해 높은 수소 흡착률을 가질 수 있다.

[0054] 상술한 실시예에 설명된 특징, 구조, 효과 등은 본 발명의 적어도 하나의 실시예에 포함되며, 반드시 하나의 실시예에만 한정되는 것은 아니다. 나아가, 각 실시예에서 예시된 특징, 구조, 효과 등은 실시예들이 속하는 분야의 통상의 지식을 가지는 자에 의하여 다른 실시예들에 대해서도 조합 또는 변형되어 실시 가능하다. 따라서 이러한 조합과 변형에 관계된 내용들은 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

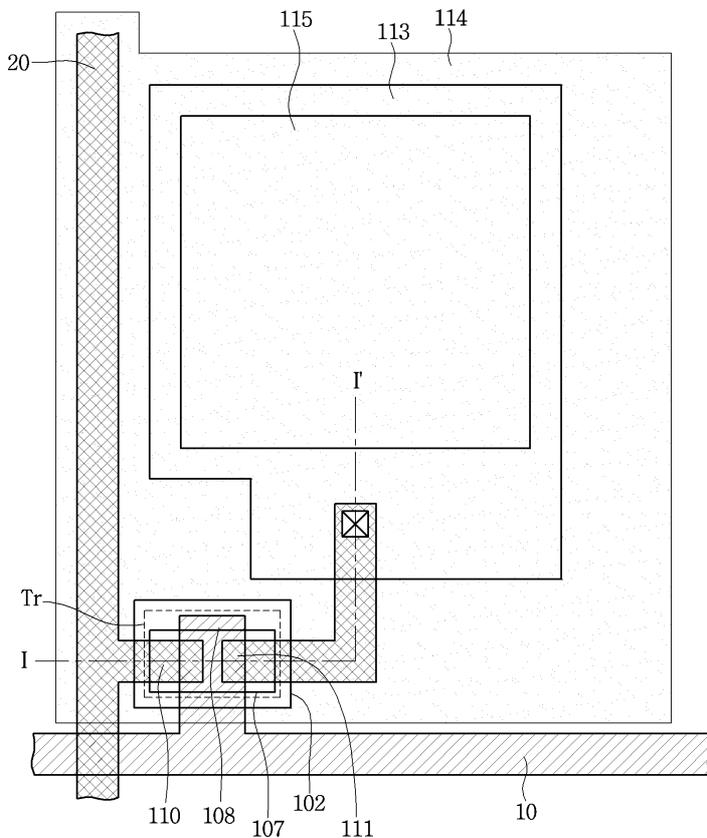
[0055] 또한, 이상에서 실시예들을 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 실시예의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 실시예들에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있는 것이다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부한 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

**부호의 설명**

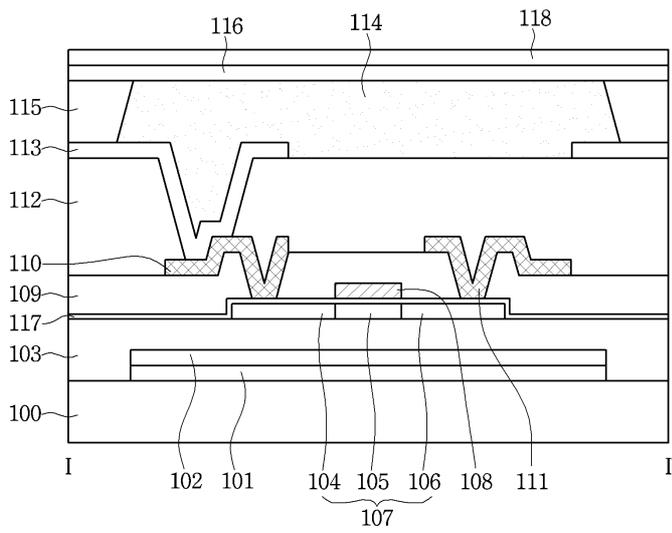
- [0056] 102: 제 2 금속층 107: 반도체층  
 108: 게이트 전극 110: 소스전극  
 111: 드레인전극 113: 제 1 전극  
 114: बैं크 패턴 115: 유기발광층

**도면**

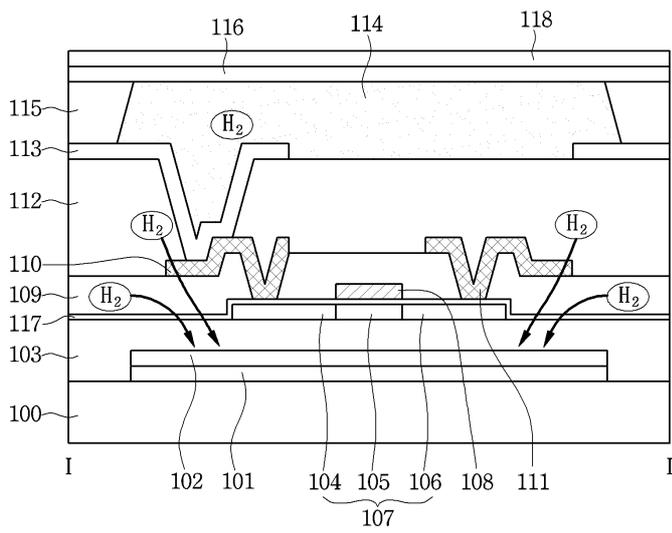
**도면1**



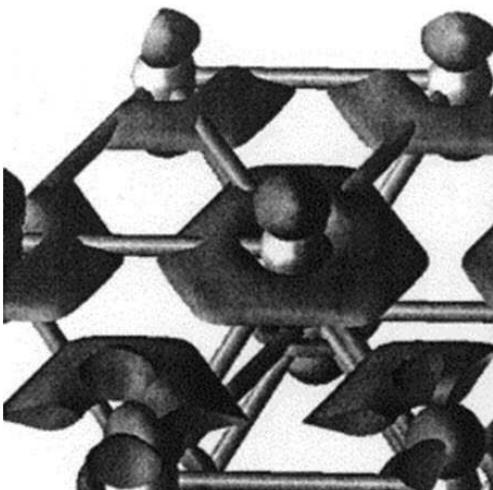
도면2



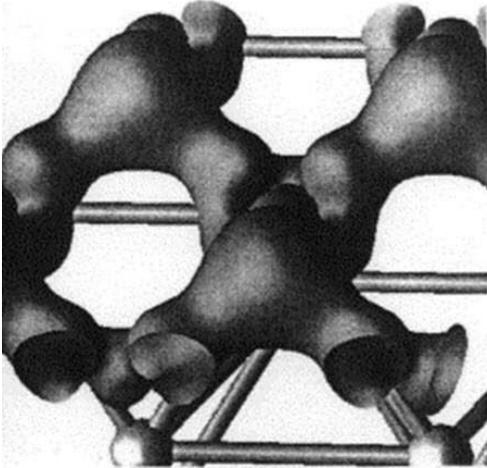
도면3



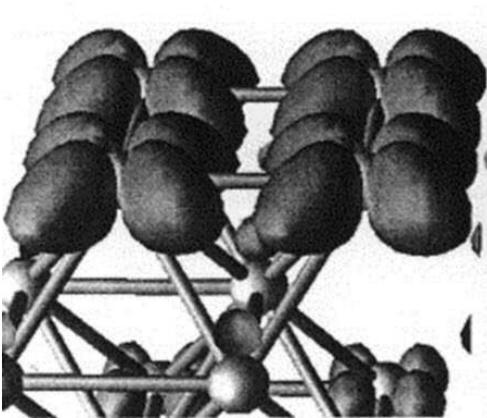
도면4a



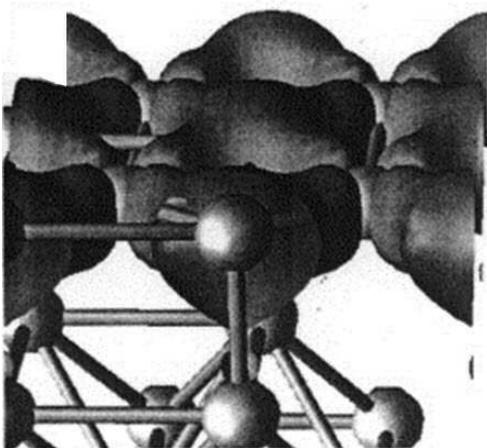
도면4b



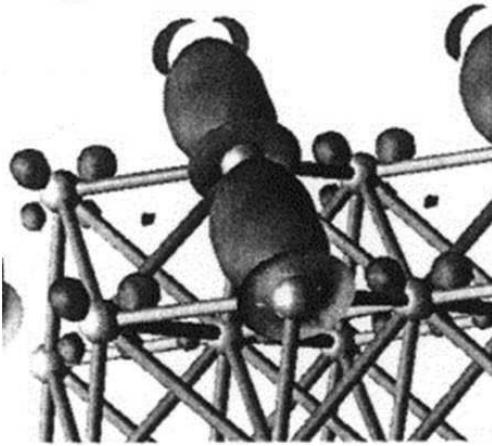
도면4c



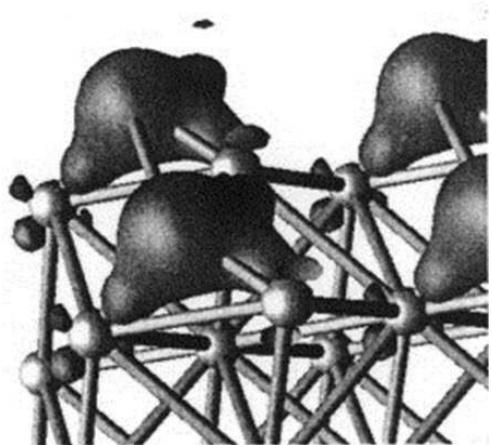
도면4d



도면4e



도면4f



专利名称(译)	标题：薄膜晶体管阵列基板和具有该基板的有机发光显示装置		
公开(公告)号	<a href="#">KR1020160070212A</a>	公开(公告)日	2016-06-20
申请号	KR1020140175591	申请日	2014-12-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE KYU HWANG 이규황 SONG TAE JOON 송태준 LEE JUNG EUN 이정은 LEE KYUNG HA 이경하 LEE HWAN KEON 이환건		
发明人	이규황 송태준 이정은 이경하 이환건		
IPC分类号	H01L51/56 H01L27/32		
CPC分类号	H01L51/56 H01L27/32 Y02E10/549		
代理人(译)	金kimoon		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明公开了一种薄膜晶体管阵列基板和具有该基板的有机发光显示装置。本发明的有机电致发光显示器包括设置在基板上的第一金属层，设置在第一金属层上的第二金属层，以及设置在第二金属层上的缓冲层。设置在缓冲层上的薄膜晶体管，电连接到薄膜晶体管的有机电致发光元件，以及设置在有机电致发光元件上的密封层。此时，第二金属层具有通过吸附残留在薄膜晶体管阵列基板上的氢来防止薄膜晶体管的半导体层劣化的效果。

