



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0049586
(43) 공개일자 2016년05월10일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(21) 출원번호 10-2014-0146122

(22) 출원일자 2014년10월27일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김형수

경기 안양시 만안구 연현로79번길 56, 410동 604호 (석수동, 석수엘지빌리지)

이재면

서울 노원구 삼발로 265, 16동 407호 (중계동, 상아아파트)

(74) 대리인

특허법인로알

전체 청구항 수 : 총 10 항

(54) 발명의 명칭 유기발광 표시장치

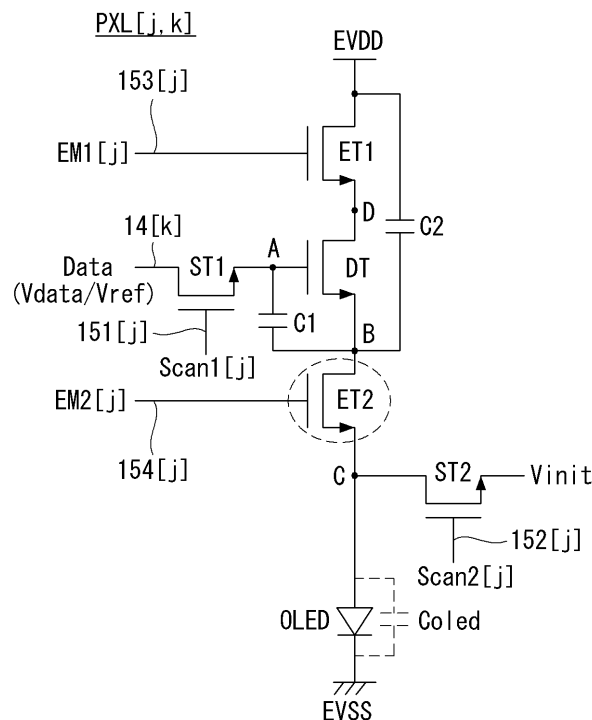
(57) 요약

본 발명은 문턱전압 보상시 OLED의 기생 커패시턴스 편차에 무관하게 구동전류를 프로그래밍할 수 있도록 한 유기발광 표시장치에 관한 것이다.

이 유기발광 표시장치의 화소들 각각은, 노드 C와 저전위 구동전압의 입력단 사이에 접속된 유기발광다이오드와;

(뒷면에 계속)

대 표 도 - 도5



노드 A에 접속된 게이트, 노드 D에 접속된 드레인, 및 노드 B에 접속된 소스를 포함하여 상기 유기발광다이오드에 인가되는 구동전류를 제어하는 구동 TFT와; 데이터라인과 상기 노드 A 사이에 접속되며, 제1 스캔라인으로부터의 제1 스캔신호에 따라 스위칭되는 제1 스캔 TFT와; 상기 노드 C와 초기화전압의 입력단 사이에 접속되며, 제2 스캔라인으로부터의 제2 스캔신호에 따라 스위칭되는 제2 스캔 TFT와; 고전위 구동전압의 입력단과 상기 노드 D 사이에 접속되며, 제1 에미션라인으로부터의 제1 에미션신호에 따라 스위칭되는 제1 에미션 TFT와; 상기 노드 B와 상기 노드 C 사이에 접속되며, 제2 에미션라인으로부터의 제2 에미션신호에 따라 스위칭되는 제2 에미션 TFT와; 상기 노드 A와 상기 노드 B 사이에 접속된 제1 커패시터와; 상기 고전위 구동전압의 입력단과 상기 노드 B 사이에 접속된 제2 커패시터를 구비한다.

명세서

청구범위

청구항 1

다수의 화소들이 구비된 표시패널;

상기 표시패널의 제1 스캔라인들, 제2 스캔라인들, 제1 에미션라인들, 및 제2 에미션라인들을 구동하는 게이트 구동회로; 및

상기 표시패널의 데이터라인들을 구동하는 데이터 구동회로를 구비하고;

j (j 는 자연수)번째 화소행에 배치되어 j 번째 제1 및 제2 스캔라인과 j 번째 제1 및 제2 에미션라인에 접속된 화소들 각각은,

노드 C와 저전위 구동전압의 입력단 사이에 접속된 유기발광다이오드와;

노드 A에 접속된 게이트, 노드 D에 접속된 드레인, 및 노드 B에 접속된 소스를 포함하여 상기 유기발광다이오드에 인가되는 구동전류를 제어하는 구동 TFT와;

데이터라인과 상기 노드 A 사이에 접속되며, 상기 j 번째 제1 스캔라인으로부터의 제1 스캔신호에 따라 스위칭되는 제1 스캔 TFT와;

상기 노드 C와 초기화전압의 입력단 사이에 접속되며, 상기 j 번째 제2 스캔라인으로부터의 제2 스캔신호에 따라 스위칭되는 제2 스캔 TFT와;

고전위 구동전압의 입력단과 상기 노드 D 사이에 접속되며, 상기 j 번째 제1 에미션라인으로부터의 제1 에미션신호에 따라 스위칭되는 제1 에미션 TFT와;

상기 노드 B와 상기 노드 C 사이에 접속되며, 상기 j 번째 제2 에미션라인으로부터의 제2 에미션신호에 따라 스위칭되는 제2 에미션 TFT와;

상기 노드 A와 상기 노드 B 사이에 접속된 제1 커패시터와;

상기 고전위 구동전압의 입력단과 상기 노드 B 사이에 접속된 제2 커패시터를 구비하는 것을 특징으로 하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

한 프레임기간은,

상기 데이터라인으로부터의 기준전압을 상기 노드 A에 인가하고 상기 초기화전압을 상기 노드 B에 인가하는 초기화 기간;

상기 구동 TFT의 문턱전압을 샘플링하여 상기 제1 커패시터에 저장하는 샘플링 기간;

상기 데이터라인으로부터의 데이터전압을 상기 노드 A에 인가하고, 상기 노드 A의 전위 변화분에 대한 상기 제1 및 제2 커패시터 간의 전압 분배 결과를 상기 노드 B에 반영하여 상기 구동 TFT의 게이트-소스 간 전압을 프로그래밍하는 프로그래밍 기간; 및

상기 프로그래밍된 게이트-소스 간 전압에 따른 구동전류를 상기 OLED에 인가하여 상기 OLED를 발광시키는 에미션기간으로 나뉘어지고;

상기 프로그래밍 기간에서,

상기 OLED의 기생 커패시턴스가 상기 전압 분배 결과에 미 반영되도록, 상기 제2 에미션 TFT는 오프 레벨의 상기 제2 에미션신호에 따라 턴 오프 되는 것을 특징으로 하는 유기발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 제1 스캔 TFT는, 상기 초기화 기간, 상기 샘플링 기간 및 상기 프로그래밍 기간에서 온 레벨의 상기 제1 스캔신호에 따라 온 되고, 상기 에미션 기간에서 오프 레벨의 상기 제1 스캔신호에 따라 오프 되며;

상기 제2 스캔 TFT는, 상기 초기화 기간에서 온 레벨의 상기 제2 스캔신호에 따라 온 되고, 상기 샘플링 기간, 상기 프로그래밍 기간, 및 상기 에미션 기간에서 오프 레벨의 상기 제2 스캔신호에 따라 오프 되며;

상기 제1 에미션 TFT는, 상기 샘플링 기간 및 상기 에미션 기간에서 온 레벨의 상기 제1 에미션신호에 따라 온 되고, 상기 초기화 기간 및 상기 프로그래밍 기간에서 오프 레벨의 상기 제1 에미션신호에 따라 오프 되며;

상기 제2 에미션 TFT는, 상기 초기화 기간, 상기 샘플링 기간 및 상기 에미션 기간에서 온 레벨의 상기 제2 에미션신호에 따라 온 되는 것을 특징으로 하는 유기발광 표시장치.

청구항 4

제 3 항에 있어서,

상기 데이터 구동회로는 각 화소행에 인가되는 제1 스캔신호에 동기되도록 상기 기준전압과 상기 데이터전압을 1/2 수평기간을 주기로 번갈아 상기 데이터라인에 공급하고;

상기 초기화 기간은 j-1번째 화소행의 구동에 할당된 j-1번째 수평 기간 내에서 기준전압이 상기 데이터라인에 공급되는 기간에 대응되고;

상기 샘플링 기간은 상기 j번째 화소행의 구동에 할당된 j번째 수평 기간 내에서 기준전압이 상기 데이터라인에 공급되는 기간에 대응되며;

상기 프로그래밍 기간은 상기 j번째 화소행의 구동에 할당된 상기 j번째 수평 기간 내에서 데이터전압이 상기 데이터라인에 공급되는 기간에 대응되는 것을 특징으로 하는 유기발광 표시장치.

청구항 5

제 1 항에 있어서,

상기 구동 TFT는 N 타입으로 구현되고, 상기 제1 및 제2 스캔 TFT와 상기 제1 및 제2 에미션 TFT는 P 타입 또는 P 타입으로 구현되는 것을 특징으로 하는 유기발광 표시장치.

청구항 6

다수의 화소들이 구비된 표시패널;

상기 표시패널의 제1 스캔라인들, 제2 스캔라인들, 에미션라인들을 구동하는 게이트 구동회로; 및

상기 표시패널의 데이터라인들을 구동하는 데이터 구동회로를 구비하고;

j(j는 자연수)번째 화소행에 배치되어 j번째 제1 및 제2 스캔라인과 j번째 에미션라인과 j+2번째 에미션라인에 접속된 화소들 각각은,

노드 C와 저전위 구동전압의 입력단 사이에 접속된 유기발광다이오드와;

노드 A에 접속된 게이트, 노드 D에 접속된 드레인, 및 노드 B에 접속된 소스를 포함하여 상기 유기발광다이오드에 인가되는 구동전류를 제어하는 구동 TFT와;

데이터라인과 상기 노드 A 사이에 접속되며, 상기 j번째 제1 스캔라인으로부터의 제1 스캔신호에 따라 스위칭되는 제1 스캔 TFT와;

상기 노드 C와 초기화전압의 입력단 사이에 접속되며, 상기 j번째 제2 스캔라인으로부터의 제2 스캔신호에 따라 스위칭되는 제2 스캔 TFT와;

고전위 구동전압의 입력단과 상기 노드 D 사이에 접속되며, 상기 j번째 에미션라인으로부터의 제1 에미션신호에 따라 스위칭되는 제1 에미션 TFT와;

상기 노드 B와 상기 노드 C 사이에 접속되며, 상기 j+2번째 에미션라인으로부터의 제2 에미션신호에 따라 스위칭되는 제2 에미션 TFT와;

상기 노드 A와 상기 노드 B 사이에 접속된 제1 커패시터와;

상기 고전위 구동전압의 입력단과 상기 노드 B 사이에 접속된 제2 커패시터를 구비하는 것을 특징으로 하는 유기발광 표시장치.

청구항 7

제 6 항에 있어서,

한 프레임기간은,

상기 데이터라인으로부터의 기준전압을 상기 노드 A에 인가하고 상기 초기화전압을 상기 노드 B에 인가하는 초기화 기간;

상기 구동 TFT의 문턱전압을 샘플링하여 상기 제1 커패시터에 저장하는 샘플링 기간;

상기 데이터라인으로부터의 데이터전압을 상기 노드 A에 인가하고, 상기 노드 A의 전위 변화분에 대한 상기 제1 및 제2 커패시터 간의 전압 분배 결과를 상기 노드 B에 반영하여 상기 구동 TFT의 게이트-소스 간 전압을 프로그래밍하는 프로그래밍 기간; 및

상기 프로그래밍된 게이트-소스 간 전압에 따른 구동전류를 상기 OLED에 인가하여 상기 OLED를 발광시키는 에미션기간으로 나뉘어지고;

상기 프로그래밍 기간에서,

상기 OLED의 기생 커패시턴스가 상기 전압 분배 결과에 미 반영되도록, 상기 제2 에미션 TFT는 오프 레벨의 상기 제2 에미션신호에 따라 턴 오프 되는 것을 특징으로 하는 유기발광 표시장치.

청구항 8

제 7 항에 있어서,

상기 제1 스캔 TFT는, 상기 초기화 기간, 상기 샘플링 기간 및 상기 프로그래밍 기간에서 온 레벨의 상기 제1 스캔신호에 따라 온 되고, 상기 에미션 기간에서 오프 레벨의 상기 제1 스캔신호에 따라 오프 되며;

상기 제2 스캔 TFT는, 상기 초기화 기간에서 온 레벨의 상기 제2 스캔신호에 따라 온 되고, 상기 샘플링 기간, 상기 프로그래밍 기간, 및 상기 에미션 기간에서 오프 레벨의 상기 제2 스캔신호에 따라 오프 되며;

상기 제1 에미션 TFT는, 상기 샘플링 기간 및 상기 에미션 기간에서 온 레벨의 상기 제1 에미션신호에 따라 온 되고, 상기 초기화 기간 및 상기 프로그래밍 기간에서 오프 레벨의 상기 제1 에미션신호에 따라 오프 되며;

상기 제2 에미션 TFT는, 상기 초기화 기간, 상기 샘플링 기간 및 상기 에미션 기간에서 온 레벨의 상기 제2 에미션신호에 따라 온 되는 것을 특징으로 하는 유기발광 표시장치.

청구항 9

제 8 항에 있어서,

상기 데이터 구동회로는 각 화소행에 인가되는 제1 스캔신호에 동기되도록 상기 기준전압과 상기 데이터전압을 1/2 수평기간을 주기로 번갈아 상기 데이터라인에 공급하고;

상기 초기화 기간은 j-2번째 화소행의 구동에 할당된 j-2번째 수평 기간 내에서 기준전압이 상기 데이터라인에 공급되는 기간에 대응되고;

상기 샘플링 기간은 상기 j-1번째 화소행의 구동에 할당된 j-1번째 수평 기간 내에서 기준전압이 상기 데이터라인에 공급되는 기간에 대응되며;

상기 프로그래밍 기간은 상기 j번째 화소행의 구동에 할당된 상기 j번째 수평 기간 내에서 데이터전압이 상기 데이터라인에 공급되는 기간에 대응되는 것을 특징으로 하는 유기발광 표시장치.

청구항 10

제 6 항에 있어서,

상기 구동 TFT는 N 타입으로 구현되고, 상기 제1 및 제2 스캔 TFT와 상기 제1 및 제2 에미션 TFT는 N 타입 또는 P 타입으로 구현되는 것을 특징으로 하는 유기발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 액티브 매트릭스 타입의 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 액티브 매트릭스 타입의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 자발광 소자인 OLED는 도 1과 같은 구조를 갖는다. OLED는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004] 유기발광 표시장치는 OLED를 각각 포함한 화소들을 매트릭스 형태로 배열하고 비디오 데이터의 계조에 따라 화소들의 휘도를 조절한다. 화소들 각각은 게이트-소스 간 전압에 따라 OLED에 흐르는 구동전류를 제어하는 구동 TFT(Thin Film Transistor), 구동 TFT의 게이트-소스 간 전압을 한 프레임 동안 일정하게 유지시키는 커패시터, 및 게이트신호에 응답하여 구동 TFT의 게이트-소스 간 전압을 프로그래밍하는 적어도 하나 이상의 스위치 TFT를 포함한다. 구동전류는 데이터전압에 따른 구동 TFT의 게이트-소스 간 전압에 의해 결정되며, 화소의 휘도는 OLED에 흐르는 구동전류의 크기에 비례한다.

[0005] 이러한 유기발광 표시장치에서는, 공정 편차, 구동시간 경과에 따른 게이트-바이어스 스트레스(Gate-Bias Stress) 등의 이유로 화소들 간 구동 TFT의 문턱전압이 달라져 동일 데이터전압에 대응되는 구동전류에 편차가 발생하는 문제가 있다.

[0006] 이를 해결하기 위하여, 각 화소에 추가된 보상용 TFT 또는 보상용 커패시터 등을 이용하여 구동 TFT의 게이트-소스 간 전압을 프로그래밍하고, 이 프로그래밍 결과에 따라 구동 TFT의 문턱전압 변화가 구동전류에 미치는 영향을 제거하는 다양한 내부 보상용 화소 구조가 알려져 있다. 이 중에서 커패시터들 간의 전압 분배를 이용하여 구동 TFT의 게이트-소스 간 전압을 프로그래밍하는 보상 방식의 경우, 보상을 위한 화소 구조를 간소화할 수 있는 장점이 있지만, OLED의 애노드전극과 캐소드전극 사이에 형성되는 기생 커패시터의 영향으로 보상의 정확도가 떨어지는 단점이 있다. OLED의 기생 커패시터는 OLED의 두께 차이에 따라 민감하게 변하는 특성이 있다. OLED의 기생 커패시터는 상기와 같은 보상 방식에서 보상 전류식의 전압 분배 인자로 포함되므로, OLED의 기생 커패시터가 변하면 OLED에 흐르는 구동전류 역시 변한다. 보상시 OLED의 기생 커패시터 편차로 인한 구동전류가 달라지면 보상의 정확도를 떨어뜨리는 일 요인이 된다.

발명의 내용

해결하려는 과제

[0007] 따라서, 본 발명의 목적은 커패시터들 간의 전압 분배를 이용하여 구동 TFT의 게이트-소스 간 전압을 프로그래밍하는 문턱전압 보상 방식을 채택할 때, OLED의 기생 커패시터 편차에 무관하게 구동전류를 프로그래밍할 수

있도록 한 유기발광 표시장치를 제공하는 데 있다.

과제의 해결 수단

- [0008] 상기 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 유기발광 표시장치는 다수의 화소들이 구비된 표시패널; 상기 표시패널의 제1 스캔라인들, 제2 스캔라인들, 제1 에미션라인들, 및 제2 에미션라인들을 구동하는 게이트 구동회로; 및 상기 표시패널의 데이터라인들을 구동하는 데이터 구동회로를 구비하고; j (j 는 자연수)번째 화소행에 배치되어 j 번째 제1 및 제2 스캔라인과 j 번째 제1 및 제2 에미션라인에 접속된 화소들 각각은, 노드 C와 저전위 구동전압의 입력단 사이에 접속된 유기발광다이오드와; 노드 A에 접속된 게이트, 노드 D에 접속된 드레인, 및 노드 B에 접속된 소스를 포함하여 상기 유기발광다이오드에 인가되는 구동전류를 제어하는 구동 TFT와; 데이터라인과 상기 노드 A 사이에 접속되며, 상기 j 번째 제1 스캔라인으로부터의 제1 스캔신호에 따라 스위칭되는 제1 스캔 TFT와; 상기 노드 C와 초기화전압의 입력단 사이에 접속되며, 상기 j 번째 제2 스캔라인으로부터의 제2 스캔신호에 따라 스위칭되는 제2 스캔 TFT와; 고전위 구동전압의 입력단과 상기 노드 D 사이에 접속되며, 상기 j 번째 제1 에미션라인으로부터의 제1 에미션신호에 따라 스위칭되는 제1 에미션 TFT와; 상기 노드 B와 상기 노드 C 사이에 접속되며, 상기 j 번째 제2 에미션라인으로부터의 제2 에미션신호에 따라 스위칭되는 제2 에미션 TFT와; 상기 노드 A와 상기 노드 B 사이에 접속된 제1 커패시터와; 상기 고전위 구동전압의 입력단과 상기 노드 B 사이에 접속된 제2 커패시터를 구비한다.
- [0009] 한 프레임기간은, 상기 데이터라인으로부터의 기준전압을 상기 노드 A에 인가하고 상기 초기화전압을 상기 노드 B에 인가하는 초기화 기간; 상기 구동 TFT의 문턱전압을 샘플링하여 상기 제1 커패시터에 저장하는 샘플링 기간; 상기 데이터라인으로부터의 데이터전압을 상기 노드 A에 인가하고, 상기 노드 A의 전위 변화분에 대한 상기 제1 및 제2 커패시터 간의 전압 분배 결과를 상기 노드 B에 반영하여 상기 구동 TFT의 게이트-소스 간 전압을 프로그래밍하는 프로그래밍 기간; 및 상기 프로그래밍된 게이트-소스 간 전압에 따른 구동전류를 상기 OLED에 인가하여 상기 OLED를 발광시키는 에미션기간으로 나뉘어지고; 상기 프로그래밍 기간에서, 상기 OLED의 기생 커패시턴스가 상기 전압 분배 결과에 미 반영되도록, 상기 제2 에미션 TFT는 오프 레벨의 상기 제2 에미션신호에 따라 턴 오프 된다.
- [0010] 상기 제1 스캔 TFT는, 상기 초기화 기간, 상기 샘플링 기간 및 상기 프로그래밍 기간에서 온 레벨의 상기 제1 스캔신호에 따라 온 되고, 상기 에미션 기간에서 오프 레벨의 상기 제1 스캔신호에 따라 오프 되며; 상기 제2 스캔 TFT는, 상기 초기화 기간에서 온 레벨의 상기 제2 스캔신호에 따라 온 되고, 상기 샘플링 기간, 상기 프로그래밍 기간, 및 상기 에미션 기간에서 오프 레벨의 상기 제2 스캔신호에 따라 오프 되며; 상기 제1 에미션 TFT는, 상기 샘플링 기간 및 상기 에미션 기간에서 온 레벨의 상기 제1 에미션신호에 따라 온 되고, 상기 초기화 기간 및 상기 프로그래밍 기간에서 오프 레벨의 상기 제1 에미션신호에 따라 오프 되며; 상기 제2 에미션 TFT는, 상기 초기화 기간, 상기 샘플링 기간 및 상기 에미션 기간에서 온 레벨의 상기 제2 에미션신호에 따라 온 된다.
- [0011] 상기 데이터 구동회로는 각 화소행에 인가되는 제1 스캔신호에 동기되도록 상기 기준전압과 상기 데이터전압을 $1/2$ 수평기간을 주기로 번갈아 상기 데이터라인에 공급하고; 상기 초기화 기간은 $j-1$ 번째 화소행의 구동에 할당된 $j-1$ 번째 수평 기간 내에서 기준전압이 상기 데이터라인에 공급되는 기간에 대응되고; 상기 샘플링 기간은 상기 j 번째 화소행의 구동에 할당된 j 번째 수평 기간 내에서 기준전압이 상기 데이터라인에 공급되는 기간에 대응되며; 상기 프로그래밍 기간은 상기 j 번째 화소행의 구동에 할당된 상기 j 번째 수평 기간 내에서 데이터전압이 상기 데이터라인에 공급되는 기간에 대응된다.
- [0012] 상기 구동 TFT는 N 타입으로 구현되고, 상기 제1 및 제2 스캔 TFT와 상기 제1 및 제2 에미션 TFT는 N 타입 또는 P 타입으로 구현된다.
- [0013] 또한, 상기 목적을 달성하기 위하여 본 발명의 다른 실시예에 따른 유기발광 표시장치는 다수의 화소들이 구비된 표시패널; 상기 표시패널의 제1 스캔라인들, 제2 스캔라인들, 에미션라인들을 구동하는 게이트 구동회로; 및 상기 표시패널의 데이터라인들을 구동하는 데이터 구동회로를 구비하고; j (j 는 자연수)번째 화소행에 배치되어 j 번째 제1 및 제2 스캔라인과 j 번째 에미션라인과 $j+2$ 번째 에미션라인에 접속된 화소들 각각은, 노드 C와 저전위 구동전압의 입력단 사이에 접속된 유기발광다이오드와; 노드 A에 접속된 게이트, 노드 D에 접속된 드레인, 및 노드 B에 접속된 소스를 포함하여 상기 유기발광다이오드에 인가되는 구동전류를 제어하는 구동 TFT와; 데이터라인과 상기 노드 A 사이에 접속되며, 상기 j 번째 제1 스캔라인으로부터의 제1 스캔신호에 따라 스위칭되는

제1 스캔 TFT와; 상기 노드 C와 초기화전압의 입력단 사이에 접속되며, 상기 j번째 제2 스캔라인으로부터의 제2 스캔신호에 따라 스위칭되는 제2 스캔 TFT와; 고전위 구동전압의 입력단과 상기 노드 D 사이에 접속되며, 상기 j번째 에미션라인으로부터의 제1 에미션신호에 따라 스위칭되는 제1 에미션 TFT와; 상기 노드 B와 상기 노드 C 사이에 접속되며, 상기 j+2번째 에미션라인으로부터의 제2 에미션신호에 따라 스위칭되는 제2 에미션 TFT와; 상기 노드 A와 상기 노드 B 사이에 접속된 제1 커패시터와; 상기 고전위 구동전압의 입력단과 상기 노드 B 사이에 접속된 제2 커패시터를 구비한다.

발명의 효과

[0014] 본 발명은 커패시터들 간의 전압 분배를 이용하여 구동 TFT의 게이트-소스 간 전압을 프로그래밍하는 문턱전압 보상 방식을 채택할 때, OLED와 구동 TFT의 소스 사이에 별도의 에미션 TFT를 추가하고 프로그래밍 기간에서 이 에미션 TFT를 오프 시킴으로써, OLED의 기생 커패시턴스 편차에 무관하게 구동전류를 프로그래밍할 수 있다. 본 발명은 문턱전압 보상시 OLED의 기생 커패시턴스 영향을 배제함으로써 보상의 정확도 및 신뢰성을 제고할 수 있다.

도면의 간단한 설명

[0015] 도 1은 OLED와 그 발광원리를 보여주는 도면.
 도 2는 본 발명의 실시예에 따른 유기발광 표시장치를 보여주는 도면.
 도 3은 화소 어레이와, 화소 어레이에 게이트신호를 공급하는 게이트 구동회로의 접속 구성에 대한 일 예를 보여주는 도면.
 도 4는 화소 어레이와, 화소 어레이에 게이트신호를 공급하는 게이트 구동회로의 접속 구성에 대한 다른 예를 보여주는 도면.
 도 5는 도 3의 화소 어레이에 포함된 화소의 일 등가 회로를 보여주는 도면.
 도 6은 도 5의 화소에 인가되는 데이터신호와 게이트신호의 일 예를 보여주는 도면.
 도 7은 도 4의 화소 어레이에 포함된 화소의 일 등가 회로를 보여주는 도면.
 도 8은 도 7의 화소에 인가되는 데이터신호와 게이트신호의 일 예를 보여주는 도면.
 도 9a는 초기화기간에 대응되는 화소의 등가 회로도.
 도 9b는 샘플링기간에 대응되는 화소의 등가 회로도.
 도 9c는 프로그래밍기간에 대응되는 화소의 등가 회로도.
 도 9d는 발광기간에 대응되는 화소의 등가 회로도.
 도 10은 보상 구동시 화소의 노드별 전위 변화와 OLED에 인가되는 구동전류를 보여주는 도면.
 도 11a 및 도 11b는 문턱전압 변화에 따른 구동전류 편차를 보여주는 시뮬레이션 결과 도면들.
 도 12a 및 도 12b는 OLED의 기생 커패시터 영향에 따른 구동전류 편차를 보여주는 시뮬레이션 결과 도면들.

발명을 실시하기 위한 구체적인 내용

[0016] 이하, 도 2 내지 도 12b를 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

[0017] 도 2는 본 발명의 실시예에 따른 유기발광 표시장치를 보여준다. 도 3 및 도 4는 화소 어레이와, 화소 어레이에 게이트신호를 공급하는 게이트 구동회로의 접속 구성에 대한 일 예들을 보여준다.

[0018] 도 2를 참조하면, 본 발명의 실시예에 따른 유기발광 표시장치는 화소들(PXL)이 매트릭스 형태로 배열되는 표시 패널(10)과, 데이터라인들(14)을 구동시키기 위한 데이터 구동회로(12)와, 게이트라인들(15)을 구동시키기 위한 게이트 구동회로(13)와, 데이터 구동회로(12) 및 게이트 구동회로(13)의 구동 타이밍을 제어하기 위한 타이밍

콘트롤러(11)를 구비한다.

- [0019] 표시패널(10)에는 다수의 데이터라인들(14)과 다수의 게이트라인들(15)이 교차되고, 이 교차영역마다 화소(PXL)들이 매트릭스 형태로 배치된다. 각 게이트라인(15)은 2개의 스캔라인들과 적어도 하나 이상의 에미션라인을 포함할 수 있다. 각 화소(PXL)는 1개의 데이터라인(14)과, 2개의 스캔라인들과, 2개의 에미션라인들에 접속될 수 있다. 화소(PXL)들은 도시하지 않은 전원발생부로부터 고전위 및 저전위 구동전압(EVDD, EVSS)과 초기화전압(Vinit)을 공통으로 공급받을 수 있다. OLED의 불필요한 발광이 방지되도록 초기화전압(Vinit)은 저전위 구동전압보다 충분히 낮은 범위 내에서 선택됨이 바람직하다.
- [0020] 화소(PXL)를 구성하는 TFT들은 산화물 반도체층을 포함한 산화물 TFT로 구현될 수 있다. 산화물 TFT는 전자 이동도, 공정 편차 등을 모두 고려할 때 표시패널(10)의 대면적화에 유리하다. 다만, 본 발명은 이에 한정되지 않고 TFT의 반도체층을 아몰포스 실리콘 또는, 폴리 실리콘 등으로 형성할 수도 있다.
- [0021] 화소(PXL)들 각각은 구동 TFT의 문턱전압 변화를 보상하기 위해 다수의 TFT들과 커패시터들을 포함하되, 커패시터들 간의 전압 분배를 통해 구동 TFT의 게이트-소스 간 전압이 프로그래밍될 때 OLED의 기생 커패시터가 상기 전압 분배 결과에 미 반영되도록 하는 TFT를 더 포함한다. 이에 대해서는 도 5 및 도 7에서 설명한다.
- [0022] 타이밍 콘트롤러(11)는 외부로부터 입력되는 디지털 비디오 데이터(RGB)를 표시패널(10)의 해상도에 맞게 재정렬하여 데이터 구동회로(12)에 공급한다. 또한, 타이밍 콘트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 발생한다.
- [0023] 데이터 구동회로(12)는 데이터 제어신호(DDC)를 기반으로 타이밍 콘트롤러(11)로부터 입력되는 디지털 비디오 데이터(RGB)를 아날로그 데이터전압으로 변환한다. 그리고, 데이터 구동회로(12)는 상기 데이터전압과 일정 레벨의 기준전압을 1/2 수평기간을 주기로 번갈아 데이터라인들(14)에 공급할 수 있다. (도 6, 도 8참조) 여기서, 기준전압은 데이터 구동회로(12)에서 생성될 수도 있고, 외부 전원 회로에서 생성된 후 데이터 구동회로(12)에 공급될 수도 있다. 기준전압은 초기화전압(Vinit)보다 높게 설정되어야 한다. 특히, 후술할 초기화 기간에서 구동 TFT가 턴 온 될 수 있도록 기준전압과 초기화전압(Vinit) 간의 차는 구동 TFT의 문턱전압보다 더 크도록 설정되어야 한다.
- [0024] 게이트 구동회로(13)는 게이트 제어신호(GDC)를 기반으로 스캔신호와 에미션신호를 생성할 수 있다.
- [0025] 게이트 구동회로(13)는 도 3과 같이 다수의 제1 스캔라인들(151[1]~151[n], n은 자연수)을 개별적으로 구동하는 제1 스캔 구동부들(131)과, 다수의 제2 스캔라인들(152[1]~152[n])을 개별적으로 구동하는 제2 스캔 구동부들(132)과, 다수의 제1 에미션라인들(153[1]~153[n])을 개별적으로 구동하는 제1 에미션 구동부들(133)과, 다수의 제2 에미션라인들(154[1]~154[n])을 개별적으로 구동하는 제2 에미션 구동부들(134)을 포함할 수 있다. 제1 스캔 구동부들(131)은 순차적으로 동작하여 제1 스캔신호(Scan1)를 행 순차(R#1~R#n) 방식에 따라 생성한 후 제1 스캔라인들(151[1]~151[n])에 순차적으로 공급할 수 있다. 제2 스캔 구동부들(132)은 순차적으로 동작하여 제2 스캔신호(Scan2)를 행 순차(R#1~R#n) 방식에 따라 생성한 후 제2 스캔라인들(152[1]~152[n])에 순차적으로 공급할 수 있다. 제1 에미션 구동부들(133)은 순차적으로 동작하여 제1 에미션신호(EM1)를 행 순차(R#1~R#n) 방식에 따라 생성한 후 제1 에미션라인들(153[1]~153[n])에 순차적으로 공급할 수 있다. 제2 에미션 구동부들(134)은 순차적으로 동작하여 제2 에미션신호(EM2)를 행 순차(R#1~R#n) 방식에 따라 생성한 후 제2 에미션라인들(154[1]~154[n])에 순차적으로 공급할 수 있다.
- [0026] 이 경우 j(j는 자연수)번째 화소행(R#j)에 배치된 화소들(PXL) 각각은, j번째 제1 및 제2 스캔라인(151[j], 152[j])으로부터의 제1 및 제2 스캔신호(Scan1[j], Scan2[j])와, j번째 제1 및 제2 에미션라인(153[j], 154[j])으로부터의 제1 및 제2 에미션신호(EM1[j], EM2[j])를 인가받을 수 있다.
- [0027] 한편, 게이트 구동회로(13)는 도 4와 같이 다수의 제1 스캔라인들(151[1]~151[n], n은 자연수)을 개별적으로 구동하는 제1 스캔 구동부들(131)과, 다수의 제2 스캔라인들(152[1]~152[n])을 개별적으로 구동하는 제2 스캔 구동부들(132)과, 다수의 에미션라인들(153[1]~153[n])을 개별적으로 구동하는 에미션 구동부들(133)을 포함할 수 있다. 제1 스캔 구동부들(131)은 순차적으로 동작하여 제1 스캔신호(Scan1)를 행 순차(R#1~R#n) 방식에 따라 생성한 후 제1 스캔라인들(151[1]~151[n])에 순차적으로 공급할 수 있다. 제2 스캔 구동부들(132)은 순차적으로 동작하여 제2 스캔신호(Scan2)를 행 순차(R#1~R#n) 방식에 따라 생성한 후 제2 스캔라인들(152[1]~152[n])에 순차적으로 공급할 수 있다. 에미션 구동부들(133)은 순차적으로 동작하여 에미션신호(EM)를 행 순차(R#1~R#n)

방식에 따라 생성한 후 에미션라인들(153[1]~153[n])에 순차적으로 공급할 수 있다.

- [0028] 이 경우 j (j 는 자연수)번째 화소행($R\#j$)에 배치된 화소들(PXL) 각각은, j 번째 제1 및 제2 스캔라인(151[j], 152[j])으로부터의 제1 및 제2 스캔신호(Scan1[j], Scan2[j])와, j 번째 에미션라인(153[j])으로부터의 제1 에미션신호(EM[j])와, $j+2$ 번째 에미션라인(153[$j+2$])으로부터의 제2 에미션신호(EM[$j+2$])를 인가받을 수 있다.
- [0029] 게이트 구동회로(13)는 GIP(Gate-driver In Panel) 방식에 따라 표시패널(10)의 비 표시영역 상에 직접 형성될 수 있다. 도 3은 비교적 짧은 시간 내에 보상에 필요한 프로그래밍을 완료할 수 있어 한 프레임 기간 중 발광에 소요되는 시간을 충분히 확보할 수 있는 잇점이 있다. 도 4는 게이트 구동회로(13)의 형성 면적과 게이트라인들(15)의 개수를 줄여 개구율을 높일 수 있는 잇점이 있다.
- [0030] 도 5는 도 3의 화소 어레이에 포함된 화소의 일 등가 회로를 보여준다. 그리고, 도 6은 도 5의 화소에 인가되는 데이터신호와 게이트신호의 일 예를 보여준다.
- [0031] 도 5를 참조하여, j 번째 화소 행에 배치됨과 아울러 k 번째 화소 열에 배치된 화소(PXL[j, k])의 접속 구성을 설명한다.
- [0032] 화소(PXL[j, k])는 OLED, 구동 TFT(DT), 제1 스캔 TFT(ST1), 제2 스캔 TFT(ST2), 제1 에미션 TFT(ET1), 제2 에미션 TFT(ET2), 제1 커패시터(C1) 및 제2 커패시터(C2)를 포함하여 5T2C 구조(5개의 TFT들과 2개의 커패시터들로 구현됨)를 가질 수 있다. 여기서, 구동 TFT(DT)는 N 타입으로 구현되고, 제1 및 제2 스캔 TFT(ST1, ST2)와 제1 및 제2 에미션 TFT(ET1, ET2)는 N 타입 또는 P 타입으로 구현될 수 있다. 본 발명의 실시예에서는 제1 및 제2 스캔 TFT(ST1, ST2)와 제1 및 제2 에미션 TFT(ET1, ET2)가 N 타입으로 구현되는 것만을 개시하고 있으나, 본 발명의 기술적 사상은 제1 및 제2 스캔 TFT(ST1, ST2)와 제1 및 제2 에미션 TFT(ET1, ET2)가 P 타입으로 구현되는 경우(다만, 이 경우 도 6의 Scan1[j], Scan2[j], EM1[j], EM2[j]는 반전되어야 한다.)에도 적용 가능하다.
- [0033] OLED는 구동 TFT(DT)로부터 공급되는 구동 전류에 의해 발광한다. 도 1과 같이 OLED의 애노드전극과 캐소드전극 사이에는 다층의 유기 화합물층이 형성된다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함한다. OLED의 애노드전극은 노드 C에 접속되고, 그의 캐소드전극은 저전위 구동전압(EVSS)의 입력단에 접속된다.
- [0034] 구동 TFT(DT)는 자신의 게이트-소스 간 전압(V_{gs})에 따라 OLED에 인가되는 구동전류를 제어한다. 구동 TFT(DT)의 게이트전극은 노드 A에 접속되고, 드레인전극은 노드 D에 접속되며, 소스전극은 노드 B에 접속된다.
- [0035] 제1 스캔 TFT(ST1)는 제1 스캔신호(Scan1[j])에 응답하여 스위칭됨으로써 데이터라인(14[k])과 노드 A 사이의 전류 패스를 온/오프 한다. 제1 스캔 TFT(ST1)의 게이트전극은 j 번째 제1 스캔라인(151[j])에 접속되고, 드레인전극은 데이터라인(14[k])에 접속되며, 소스전극은 노드 A에 접속된다.
- [0036] 제2 스캔 TFT(ST2)는 제2 스캔신호(Scan2[j])에 응답하여 스위칭됨으로써 초기화전압(Vinit)의 입력단과 노드 C 사이의 전류 패스를 온/오프 한다. 제2 스캔 TFT(ST2)의 게이트전극은 j 번째 제2 스캔라인(152[j])에 접속되고, 드레인전극은 노드 C에 접속되며, 소스전극은 초기화전압(Vinit)의 입력단에 접속된다.
- [0037] 제1 에미션 TFT(ET1)는 제1 에미션신호(EM1[j])에 응답하여 스위칭됨으로써 고전위 구동전압(EVDD)의 입력단과 노드 D 사이의 전류 패스를 온/오프 한다. 제1 에미션 TFT(ET1)의 게이트전극은 j 번째 제1 에미션라인(153[j])에 접속되고, 드레인전극은 고전위 구동전압(EVDD)의 입력단에 접속되며, 소스전극은 노드 D에 접속된다.
- [0038] 제2 에미션 TFT(ET2)는 제2 에미션신호(EM2[j])에 응답하여 스위칭됨으로써 노드 B와 노드 C 사이의 전류 패스를 온/오프 한다. 제2 에미션 TFT(ET2)의 게이트전극은 j 번째 제2 에미션라인(154[j])에 접속되고, 드레인전극은 노드 B에 접속되며, 소스전극은 노드 C에 접속된다. 제2 에미션 TFT(ET2)는 후술할 프로그래밍 기간에서 오프 레벨의 제2 에미션신호(EM2[j])에 따라 턴 오프 됨으로써, OLED의 기생 커패시턴스(Coled)가 제1 및 제2 커패시터(C1, C2) 간 전압 분배 결과에 미 반영되도록 하는 기능을 수행한다.
- [0039] 제1 커패시터(C1)는 노드 A와 노드 B 사이에 접속된다. 제1 커패시터(C1)는 소스팔로워(source-follower) 방식에 따라 구동 TFT의 문턱전압을 샘플링하는 데 이용된다. 제2 커패시터(C2)는 고전위 구동전압(EVDD)의 입력단과 노드 B 사이에 접속된다. 제1 및 제2 커패시터(C1, C2)는 프로그래밍 기간에서 데이터전압에 의해 노드 A의 전위가 변할 때, 그 변화분을 전압 분배하여 노드 B에 반영하는 기능을 수행한다.

- [0040] 도 6과 함께 도 9a 내지 도 9d, 및 도 10을 참조하여, 도 5의 화소 동작을 설명한다.
- [0041] 한 프레임기간은, 도 6과 같이 초기화 기간(T_i), 샘플링 기간(T_s), 프로그래밍 기간(T_p), 및 에미션기간(T_e)으로 나뉘어질 수 있다.
- [0042] 초기화 기간(T_i)은 도 6과 같이 $j-1$ 번째 화소행의 구동에 할당된 $j-1$ 번째 수평 기간($(j-1)$ th H) 내에서 기준전압(V_{ref})이 데이터라인(14[k])에 공급되는 기간에 대응될 수 있다. 초기화 기간(T_i)에서, 데이터라인(14[k])으로부터의 기준전압(V_{ref})이 노드 A에 인가되고 초기화전압(V_{init})이 노드 B에 인가된다. 이를 위해, 초기화 기간(T_i) 동안, 제1 스캔신호($Scan1[j]$)는 온 레벨(Lon)로 입력되어 제1 스캔 TFT($ST1$)를 턴 온 시키고, 제2 스캔신호($Scan2[j]$)는 온 레벨(Lon)로 입력되어 제2 스캔 TFT($ST2$)를 턴 온 시키며, 제1 에미션신호($EM1[j]$)는 오프 레벨(Loff)로 입력되어 제1 에미션 TFT($ET1$)를 턴 오프 시키며, 제2 에미션신호($EM2[j]$)는 온 레벨(Lon)로 입력되어 제2 에미션 TFT($ET2$)를 턴 온 시킨다.
- [0043] 그 결과, 도 9a 및 도 10과 같이 초기화 기간(T_i) 동안, 제1 스캔 TFT($ST1$)의 턴 온에 의해 데이터라인(14[k])으로부터의 기준전압(V_{ref})이 노드 A에 인가되고, 제2 스캔 TFT($ST2$)와 제2 에미션 TFT($ET2$)의 턴 온에 의해 초기화전압(V_{init})이 노드 C를 거쳐 노드 B에 인가된다.
- [0044] 샘플링 기간(T_s)은 도 6과 같이 j 번째 화소행의 구동에 할당된 j 번째 수평 기간(j th H) 내에서 기준전압(V_{ref})이 데이터라인(14[k])에 공급되는 기간에 대응될 수 있다. 샘플링 기간(T_s)에서, 구동 TFT(DT)의 문턱전압이 샘플링되어 제1 커패시터($C1$)에 저장된다. 이를 위해, 샘플링 기간(T_s) 동안, 제1 스캔신호($Scan1[j]$)는 온 레벨(Lon)로 입력되어 제1 스캔 TFT($ST1$)를 턴 온 시키고, 제2 스캔신호($Scan2[j]$)는 오프 레벨(Loff)로 입력되어 제2 스캔 TFT($ST2$)를 턴 오프 시키며, 제1 에미션신호($EM1[j]$)는 온 레벨(Lon)로 입력되어 제1 에미션 TFT($ET1$)를 턴 온 시키며, 제2 에미션신호($EM2[j]$)는 온 레벨(Lon)로 입력되어 제2 에미션 TFT($ET2$)를 턴 온 시킨다.
- [0045] 그 결과, 도 9b 및 도 10과 같이 샘플링 기간(T_s) 동안, 제1 스캔 TFT($ST1$)의 턴 온에 의해 데이터라인(14[k])으로부터의 기준전압(V_{ref})이 노드 A에 인가되고, 제1 에미션 TFT($ET1$)의 턴 온에 의해 노드 D에 고전위 구동전압($EVDD$)이 인가된다. 이에 따라 구동 TFT(DT)는 턴 온 되어 드레인-소스 간 전류(I_{ds})를 흘린다. 샘플링 기간(T_s)에서, 노드 A의 전위는 기준전압(V_{ref})으로 유지되는데 반해, 노드 B의 전위는 드레인-소스 간 전류(I_{ds})에 의해 상승하되, 도 10에서와 같이 구동 TFT(DT)를 턴 오프 시킬 수 있는 레벨($V_{ref}-V_{th}$)까지 상승한다. 이러한 소스팔로워(source-follower) 방식에 따라 구동 TFT(DT)의 게이트-소스 간 전압(V_{gs})은 구동 TFT(DT)의 문턱전압(V_{th})으로 샘플링되며, 이 샘플링된 문턱전압(V_{th})은 제1 커패시터($C1$)에 저장되게 된다.
- [0046] 프로그래밍 기간(T_p)은 도 6과 같이 j 번째 화소행의 구동에 할당된 j 번째 수평 기간(j th H) 내에서 데이터전압($V_{data}[kj]$)이 데이터라인(14[k])에 공급되는 기간에 대응될 수 있다. 한편, 도 6에서, " $V_{data}[kj-1]$ "은 $j-1$ 번째 화소행의 구동에 할당된 $j-1$ 번째 수평 기간($(j-1)$ th H) 내에서 공급되는 데이터전압을 의미한다. 프로그래밍 기간(T_p)에서, 데이터라인(14[k])으로부터의 데이터전압($V_{data}[kj]$)이 노드 A에 인가되고, 노드 A의 전위 변화분($V_{data}-V_{ref}$)에 대한 제1 및 제2 커패시터($C1, C2$) 간의 전압 분배 결과가 노드 B에 반영됨으로써 구동 TFT(DT)의 게이트-소스 간 전압(V_{gs})이 프로그래밍된다. 이를 위해, 프로그래밍 기간(T_p) 동안, 제1 스캔신호($Scan1[j]$)는 온 레벨(Lon)로 입력되어 제1 스캔 TFT($ST1$)를 턴 온 시키고, 제2 스캔신호($Scan2[j]$)는 오프 레벨(Loff)로 입력되어 제2 스캔 TFT($ST2$)를 턴 오프 시키며, 제1 에미션신호($EM1[j]$)는 오프 레벨(Loff)로 입력되어 제1 에미션 TFT($ET1$)를 턴 오프 시키며, 제2 에미션신호($EM2[j]$)는 오프 레벨(Loff)로 입력되어 제2 에미션 TFT($ET2$)를 턴 오프 시킨다.
- [0047] 그 결과, 도 9c 및 도 10과 같이 프로그래밍 기간(T_p) 동안, 제1 스캔 TFT($ST1$)의 턴 온에 의해 데이터라인(14[k])으로부터의 데이터전압($V_{data}[kj]$)이 노드 A에 인가된다. 이에 따라, 노드 A의 전위는 샘플링 기간(T_s)을 통해 설정된 기준전압(V_{ref})으로부터 데이터전압(V_{data})으로 바뀌게 된다. 이 노드 A의 전위 변화분($V_{data}-V_{ref}$)은 제1 및 제2 커패시터($C1, C2$) 간의 전압 분배 결과($C'*(V_{data}-V_{ref})$)로서 노드 B에 반영된다. 노드 B의 전위는 샘플링 기간(T_s)을 통해 설정된 " $V_{ref}-V_{th}$ "에 제1 및 제2 커패시터($C1, C2$) 간의 전압 분배 결과($C'*(V_{data}-V_{ref})$)가 더해져 " $V_{ref}-V_{th}+C'*(V_{data}-V_{ref})$ "가 된다. 결국, 구동 TFT(DT)의 게이트-소스 간 전압(V_{gs})은 프로그래밍 기간(T_p)을 통해 " $V_{data}-V_{ref}+V_{th}-C'*(V_{data}-V_{ref})$ "으로 프로그래밍 된다. 여기서, C' 는 $CST1/(CST1+CST2)$ 이며, $CST1$ 은 제1 커패시터($C1$)의 제1 커패시턴스를 의미하고, $CST2$ 는 제2 커패시터($C2$)의 제2 커패시턴스를 의미한다.
- [0048] 만약, 본 발명의 화소(PXL)에 제2 에미션 TFT($ET2$)가 구비되어 있지 않다면, 노드 B에 OLED가 직접 접속되게 되

므로, 프로그래밍 기간(Tp)에서 C'는 $CST1/(CST1+CST2+Coled)$ 이 된다. 여기서, "Coled"는 OLED의 기생 커패시턴스이다. OLED의 기생 커패시턴스(Coled)는 OLED의 두께 차이에 따라 민감하게 변하는 특성이 있다. 따라서, 공정 편차로 인해 화소들 간 OLED의 기생 커패시턴스가 달라지는 경우, 문턱전압 보상에도 불구하고 화소들 간 구동전류 편차는 여전히 존재하게 되므로, 문턱전압 보상의 신뢰성이 떨어지게 된다.

[0049] 본 발명에서는 제2 에미션 TFT(ET2)가 반드시 필요하며, 제2 에미션 TFT(ET2)는 프로그래밍 기간(Tp) 동안 오프 레벨(Loff)의 제2 에미션신호(EM2[j])에 응답하여 가 턴 오프됨으로써, OLED의 기생 커패시턴스(Coled)가 상기 전압 분배 결과에 반영되는 것을 방지하는 역할을 한다.

[0050] 에미션기간(Te)은 프로그래밍 기간(Tp) 이후부터 그 다음 프레임의 초기화 기간(Ti)까지 연속된다. 에미션기간(Te)에서는 프로그래밍 기간(Tp)을 통해 프로그래밍된 게이트-소스 간 전압에 따라 구동전류(Ioled)를 OLED에 인가하여 OLED를 발광시킨다. 이를 위해, 에미션기간(Te) 동안, 제1 스캔신호(Scan1[j])는 오프 레벨(Loff)로 입력되어 제1 스캔 TFT(ST1)를 턴 오프 시키고, 제2 스캔신호(Scan2[j])는 오프 레벨(Loff)로 입력되어 제2 스캔 TFT(ST2)를 턴 오프 시키며, 제1 에미션신호(EM1[j])는 온 레벨(Lon)로 입력되어 제1 에미션 TFT(ET1)를 턴 온 시키며, 제2 에미션신호(EM2[j])는 온 레벨(Lon)로 입력 되어 제2 에미션 TFT(ET2)를 턴 온 시킨다.

[0051] 도 9d 및 도 10과 같이 에미션기간(Te)에서 OLED에 흐르는 구동전류(Ioled)에 대한 관계식은 하기 수학식 1과 같이 된다. OLED는 이러한 구동전류에 의해 발광함으로써 원하는 표시 계조를 구현하게 된다.

수학식 1

$$I_{oled} = \frac{k}{2} [(1-C')(V_{data}-V_{ref})]^2$$

[0052]

[0053] 수학식 2에서, k는 구동 TFT(DT)의 전자 이동도, 기생 커패시턴스 및 채널 용량 등에 의해 결정되는 비례 상수를 지시한다.

[0054] 구동전류(Ioled) 관계식은 $k/2(V_{gs}-V_{th})^2$ 인데, 프로그래밍 기간(Tp)을 통해 프로그래밍 된 Vgs에는 Vth 성분이 이미 포함되어 있으므로, 수학식 1과 같이 구동전류(Ioled) 관계식에서 Vth 성분은 소거되게 된다. 이를 통해, 문턱전압(Vth) 변화가 구동전류(Ioled)에 미치는 영향이 제거되는 것이다.

[0055] 도 7은 도 4의 화소 어레이에 포함된 화소의 일 등가 회로를 보여준다. 그리고, 도 8은 도 7의 화소에 인가되는 데이터신호와 게이트신호의 일 예를 보여준다.

[0056] 도 7을 참조하여, j번째 화소 행에 배치됨과 아울러 k번째 화소 열에 배치된 화소(PXL[j,k])의 접속 구성을 설명한다. 도 7의 화소(PXL[j,k])는 도 5의 화소(PXL[j,k])와 비교하여, 제1 에미션 TFT(ET1)가 j번째 에미션라인(153[j])으로부터의 에미션신호(EM[j])를 제1 에미션신호(EM1[j])로서 입력받고, 제2 에미션 TFT(ET2)가 j+2번째 에미션라인(153[j+2])으로부터의 에미션신호(EM[j+2])를 제2 에미션신호(EM2[j+2])로서 입력받는 것만 상이할 뿐 나머지는 실질적으로 동일하다.

[0057] 화소(PXL[j,k])는 OLED, 구동 TFT(DT), 제1 스캔 TFT(ST1), 제2 스캔 TFT(ST2), 제1 에미션 TFT(ET1), 제2 에미션 TFT(ET2), 제1 커패시터(C1) 및 제2 커패시터(C2)를 포함하여 5T2C 구조(5개의 TFT들과 2개의 커패시터들로 구현됨)를 가질 수 있다. 여기서, 구동 TFT(DT)는 N 타입으로 구현되고, 제1 및 제2 스캔 TFT(ST1,ST2)와 제1 및 제2 에미션 TFT(ET1,ET2)는 N 타입 또는 P 타입으로 구현될 수 있다. 본 발명의 실시예에서는 제1 및 제2 스캔 TFT(ST1,ST2)와 제1 및 제2 에미션 TFT(ET1,ET2)가 N 타입으로 구현되는 것만을 개시하고 있으나, 본 발명의 기술적 사상은 제1 및 제2 스캔 TFT(ST1,ST2)와 제1 및 제2 에미션 TFT(ET1,ET2)가 P 타입으로 구현되는 경우(다만, 이 경우 도 8의 Scan1[j], Scan2[j], EM1[j], EM2[j+2]는 반전되어야 한다.)에도 적용 가능하다.

[0058] OLED의 애노드전극은 노드 C에 접속되고, 그의 캐소드전극은 저전위 구동전압(EVSS)의 입력단에 접속된다.

[0059] 구동 TFT(DT)의 게이트전극은 노드 A에 접속되고, 드레인전극은 노드 D에 접속되며, 소스전극은 노드 B에 접속된다.

[0060] 제1 스캔 TFT(ST1)는 제1 스캔신호(Scan1[j])에 응답하여 스위칭됨으로써 데이터라인(14[k])과 노드 A 사이의 전류 패스를 온/오프 한다. 제1 스캔 TFT(ST1)의 게이트전극은 j번째 제1 스캔라인(151[j])에 접속되고, 드레

인전극은 데이터라인(14[k])에 접속되며, 소스전극은 노드 A에 접속된다.

- [0061] 제2 스캔 TFT(ST2)는 제2 스캔신호(Scan2[j])에 응답하여 스위칭됨으로써 초기화전압(Vinit)의 입력단과 노드 C 사이의 전류 패스를 온/오프 한다. 제2 스캔 TFT(ST2)의 게이트전극은 j번째 제2 스캔라인(152[j])에 접속되고, 드레인전극은 노드 C에 접속되며, 소스전극은 초기화전압(Vinit)의 입력단에 접속된다.
- [0062] 제1 에미션 TFT(ET1)는 제1 에미션신호(EM1[j])에 응답하여 스위칭됨으로써 고전위 구동전압(EVDD)의 입력단과 노드 D 사이의 전류 패스를 온/오프 한다. 제1 에미션 TFT(ET1)의 게이트전극은 j번째 에미션라인(153[j])에 접속되고, 드레인전극은 고전위 구동전압(EVDD)의 입력단에 접속되며, 소스전극은 노드 D에 접속된다.
- [0063] 제2 에미션 TFT(ET2)는 제2 에미션신호(EM2[j+2])에 응답하여 스위칭됨으로써 노드 B와 노드 C 사이의 전류 패스를 온/오프 한다. 제2 에미션 TFT(ET2)의 게이트전극은 j+2번째 에미션라인(154[j+2])에 접속되고, 드레인전극은 노드 B에 접속되며, 소스전극은 노드 C에 접속된다. 제2 에미션 TFT(ET2)는 전술한 프로그래밍 기간에서 오프 레벨의 제2 에미션신호(EM2[j+2])에 따라 턴 오프 됨으로써, OLED의 기생 커패시턴스(Coled)가 제1 및 제2 커패시터(C1,C2) 간 전압 분배 결과에 미 반영되도록 하는 기능을 수행한다.
- [0064] 제1 커패시터(C1)는 노드 A와 노드 B 사이에 접속된다. 제1 커패시터(C1)는 소스팔로워(source-follower) 방식에 따라 구동 TFT의 문턱전압을 샘플링하는 데 이용된다. 제2 커패시터(C2)는 고전위 구동전압(EVDD)의 입력단과 노드 B 사이에 접속된다. 제1 및 제2 커패시터(C1,C2)는 프로그래밍 기간에서 데이터전압에 의해 노드 A의 전위가 변할 때, 그 변화분을 전압 분배하여 노드 B에 반영하는 기능을 수행한다.
- [0065] 도 8과 함께 도 9a 내지 도 9d, 및 도 10을 참조하여, 도 7의 화소 동작을 설명한다.
- [0066] 한 프레임기간은, 도 8과 같이 초기화 기간(Ti), 샘플링 기간(Ts), 프로그래밍 기간(Tp), 및 에미션기간(Te)으로 나뉘어질 수 있다.
- [0067] 제1 스캔 TFT(ST1)는, 초기화 기간(Ti), 샘플링 기간(Ts) 및 프로그래밍 기간(Tp)에서 온 레벨(Lon)의 제1 스캔신호(Scan[j])에 따라 턴 온 되고, 에미션 기간(Te)에서 오프 레벨(Loff)의 제1 스캔신호(Scan[j])에 따라 턴 오프 된다.
- [0068] 제2 스캔 TFT(ST2)는, 초기화 기간(Ti)에서 온 레벨(Lon)의 제2 스캔신호(Scan[j])에 따라 턴 온 되고, 샘플링 기간(Ts), 프로그래밍 기간(Tp), 및 에미션 기간(Te)에서 오프 레벨(Loff)의 제2 스캔신호(Scan[j])에 따라 턴 오프 된다.
- [0069] 제1 에미션 TFT(ET1)는, 샘플링 기간(Ts) 및 상기 에미션 기간(Te)에서 온 레벨의 제1 에미션신호(EM[j])에 따라 턴 온 되고, 초기화 기간(Ti) 및 프로그래밍 기간(Tp)에서 오프 레벨(Loff)의 제1 에미션신호(EM[j])에 따라 턴 오프 된다.
- [0070] 제2 에미션 TFT(ET2)는, 초기화 기간(Ti), 샘플링 기간(Ts) 및 에미션 기간(Te)에서 온 레벨(Lon)의 제2 에미션신호(EM[j+2])에 따라 턴 온 되는데 반해, 프로그래밍 기간(Tp)에서 오프 레벨(Loff)의 제2 에미션신호(EM[j+2])에 따라 턴 오프된다.
- [0071] 상기 한 프레임기간 동안 데이터 구동회로(12)는 각 화소행에 인가되는 제1 스캔신호(Scan1)에 동기되도록 기준전압(Vref)과 데이터전압(Vdata)을 1/2 수평기간(1/2 H)을 주기로 번갈아 데이터라인(14)에 공급한다.
- [0072] 여기서, 초기화 기간(Ti)은 j-2번째 화소행의 구동에 할당된 j-2번째 수평 기간((j-2)th H) 내에서 기준전압(Vref)이 데이터라인(14)에 공급되는 기간에 대응된다. 그리고, 샘플링 기간(Ts)은 j-1번째 화소행의 구동에 할당된 j-1번째 수평 기간((j-1)th H) 내에서 기준전압(Vref)이 데이터라인(14)에 공급되는 기간에 대응된다. 그리고, 프로그래밍 기간(Tp)은 j번째 화소행의 구동에 할당된 j번째 수평 기간(jth H) 내에서 데이터전압(Vdata)이 데이터라인(14)에 공급되는 기간에 대응된다.
- [0073] 이 외에, 도 7 및 도 8의 구체적인 화소 동작은 도 5 및 도 6을 통해 설명한 것과 실질적으로 동일하므로 생략하기로 한다.
- [0074] 도 11a 및 도 11b는 문턱전압 변화에 따른 구동전류 편차를 보여주는 시뮬레이션 결과들이다. 그리고, 도 12a 및 도 12b는 OLED의 기생 커패시터 영향에 따른 구동전류 편차를 보여주는 시뮬레이션 결과들이다.
- [0075] 도 11a 내지 도 12b에서, "5T2C"는 본 발명의 화소를, 그리고, "4T2C"는 본 발명에서 제2 에미션 TFT(ET2)가 제거된 비교 대상 화소를 각각 나타낸다.

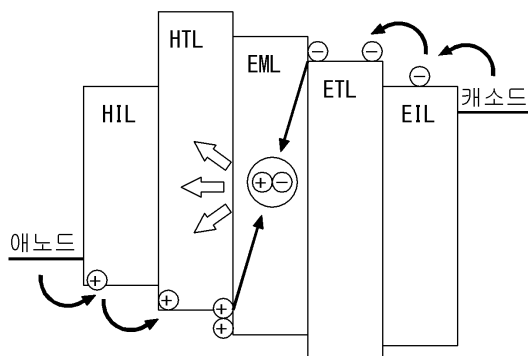
- [0076] 도 11a 및 도 11b를 참조하면 본 발명의 화소가 비교 대상 화소에 비해 문턱전압 쉬프트 대해 보상 특성이 우수하다는 것을 알 수 있다. 즉, 비교 대상 화소에서 문턱전압 편차(ΔV_{th})에 따른 구동전류(I_{oled}) 변화량이 4.9%로 나타났는데 반해, 본 발명의 화소에서 문턱전압 편차(ΔV_{th})에 따른 구동전류(I_{oled}) 변화량은 2.9%로서 훨씬 낮게 나타났다.
- [0077] 도 12a 및 도 12b를 참조하면 본 발명의 화소가 비교 대상 화소에 비해 OLED 기생 커패시턴스(C_{oled})의 편차에 대해 보상 특성이 우수하다는 것을 알 수 있다. 즉, 비교 대상 화소에서 OLED 기생 커패시턴스(C_{oled}) 편차에 따른 구동전류(I_{oled}) 변화량이 6.6%로 나타났는데 반해, 본 발명의 화소에서 OLED 기생 커패시턴스(C_{oled}) 편차에 따른 구동전류(I_{oled}) 변화량은 1.0%로서 훨씬 낮게 나타났다.
- [0078] 상술한 바와 같이, 본 발명은 커패시터들 간의 전압 분배를 이용하여 구동 TFT의 게이트-소스 간 전압을 프로그래밍하는 문턱전압 보상 방식을 채택할 때, OLED와 구동 TFT의 소스 사이에 별도의 에미션 TFT를 추가하고 프로그래밍 기간에서 이 에미션 TFT를 오프 시킴으로써, OLED의 기생 커패시턴스 편차에 무관하게 구동전류를 프로그래밍할 수 있다. 본 발명은 문턱전압 보상시 OLED의 기생 커패시턴스 영향을 배제함으로써 보상의 정확도 및 신뢰성을 제고할 수 있다.
- [0079] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

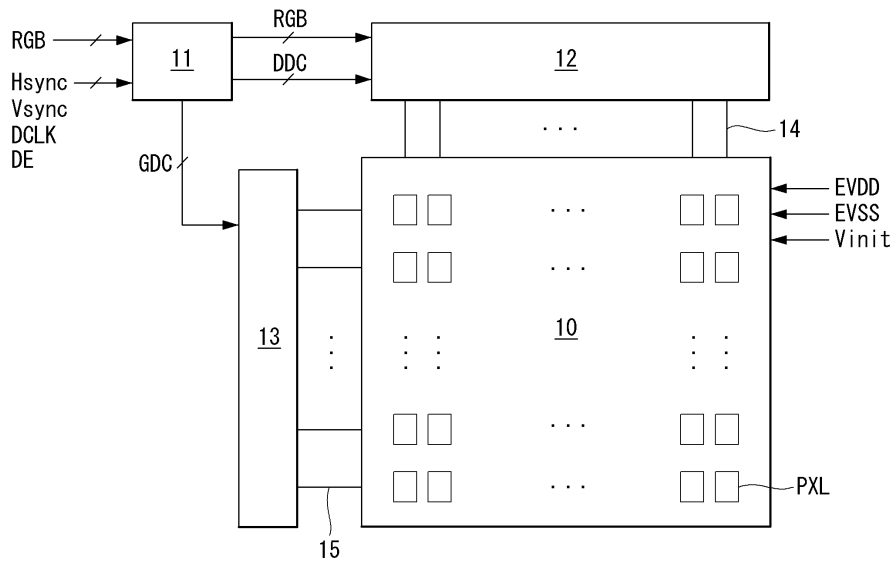
- [0080] 10 : 표시패널 11 : 타이밍 컨트롤러
12 : 데이터 구동회로 13 : 게이트 구동회로
14 : 데이터라인 15 : 게이트라인

도면

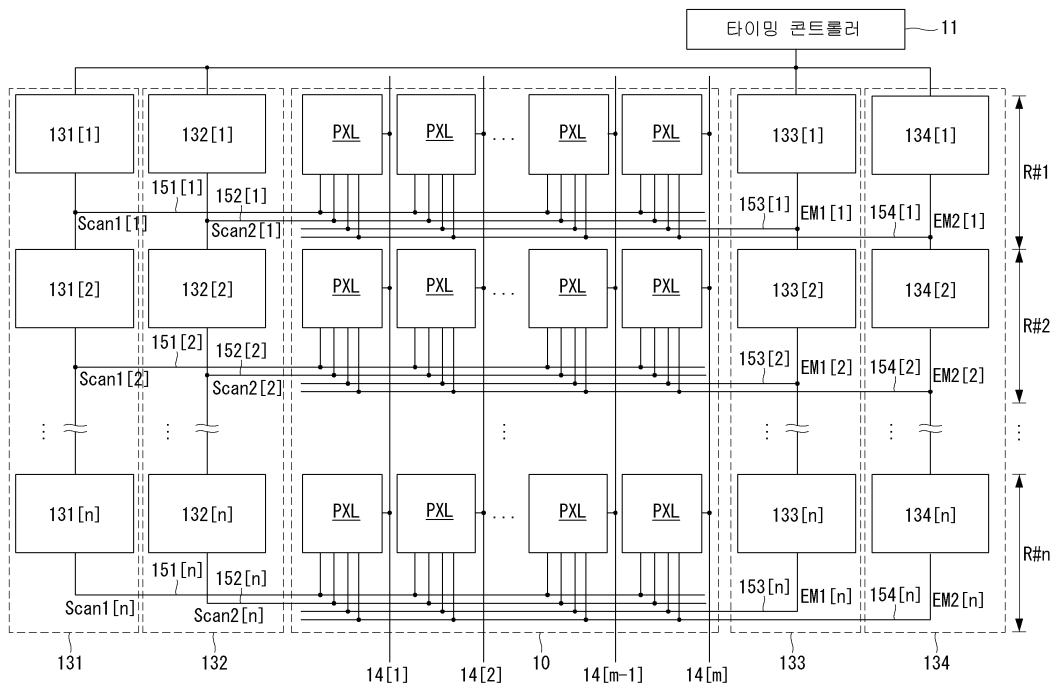
도면1



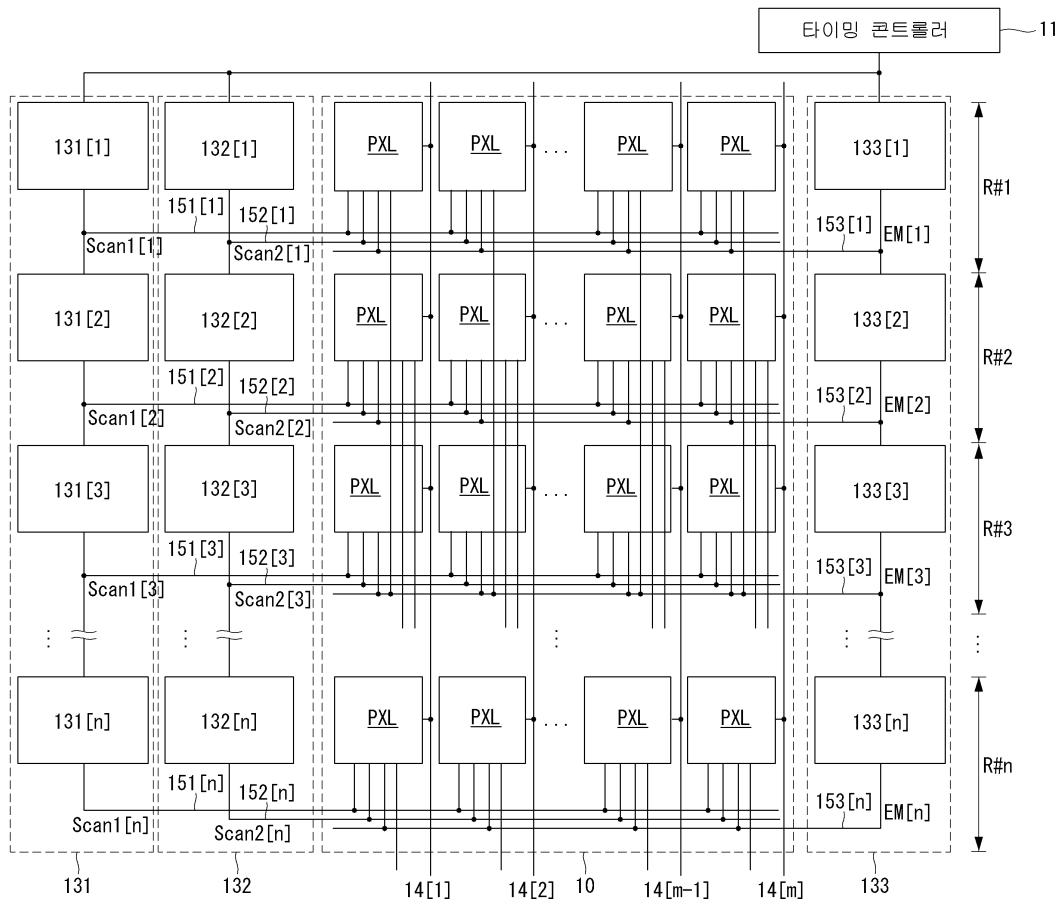
도면2



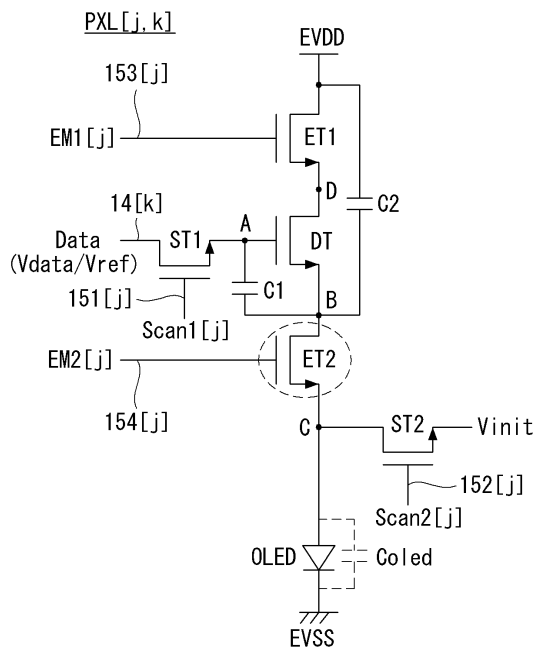
도면3



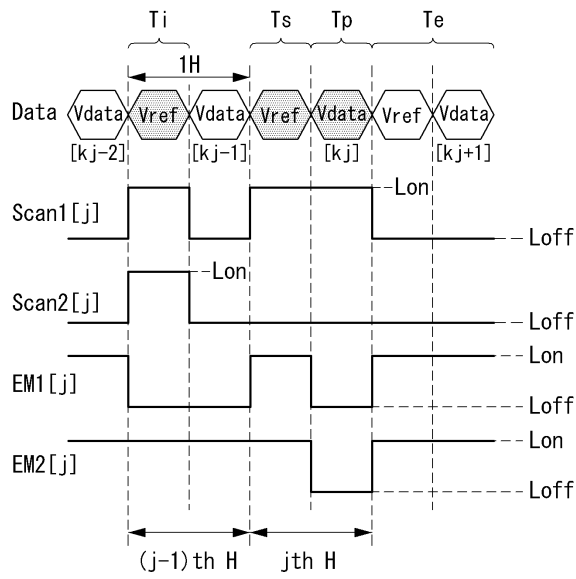
도면4



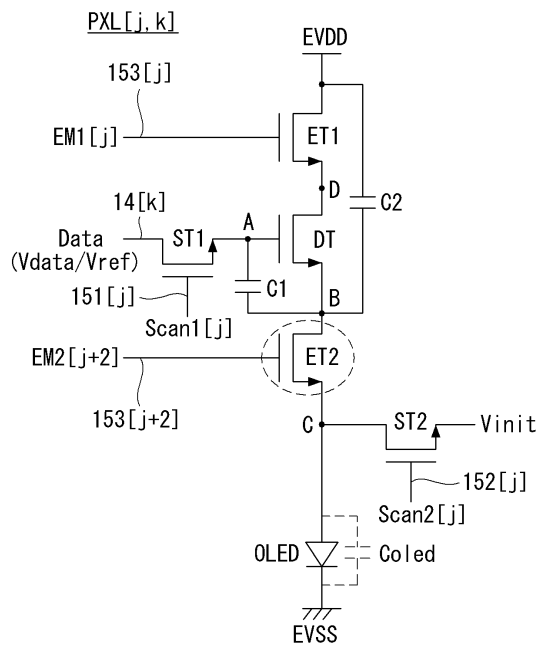
도면5



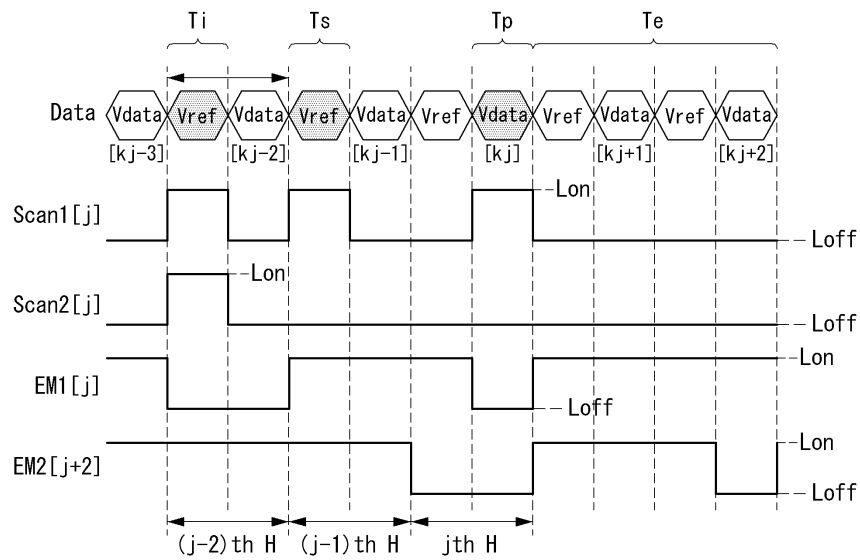
도면6



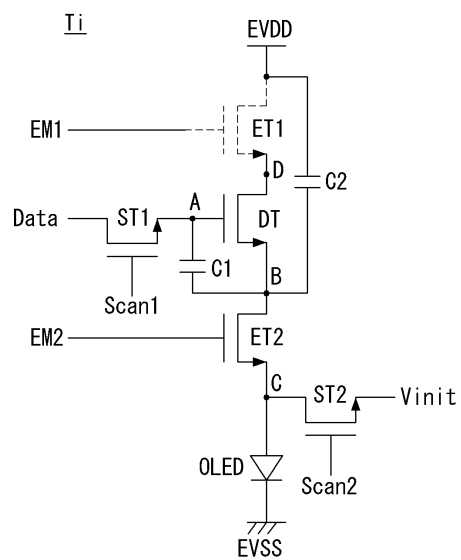
도면7



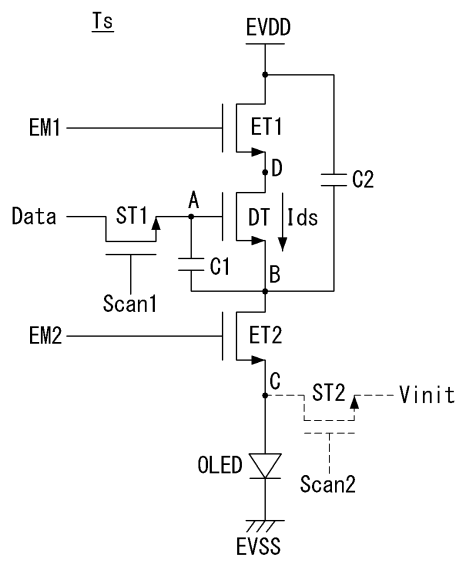
도면8



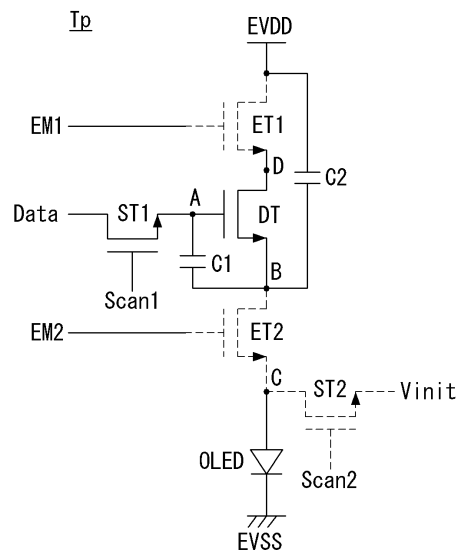
도면9a



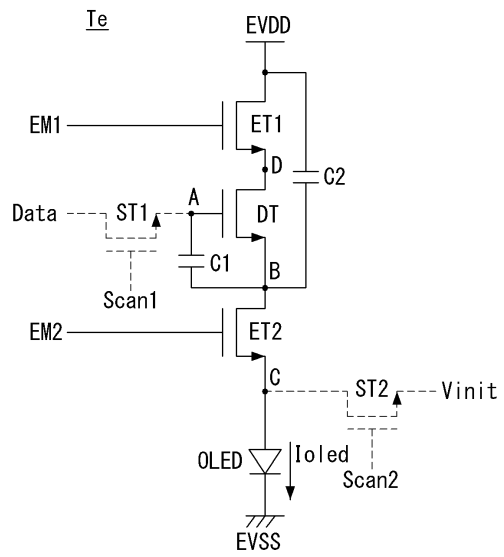
도면9b



도면9c



도면9d

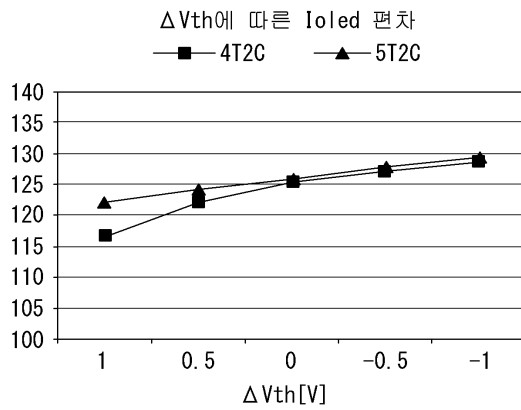


도면10

	Ti	Ts	Tp	Te
Vd (D)	Vs	EVDD	Vs	EVDD
Vg (A)	Vref	Vref	Vdata	Vdata + Voled
Vs (B)	Vinit	Vref - Vth	Vref - Vth + C' (Vdata - Vref)	Vref - Vth + C' (Vdata - Vref) + Voled
Vgs	Vref - Vinit	Vth	Vdata - Vref - C' (Vdata - Vref) + Vth	Vdata - Vref - C' (Vdata - Vref) + Vth
Ioled	Turn-off	Turn-off	Turn-off	$I_{oled} = \frac{k}{2} [(1 - C') (Vdata - Vref)]^2$

$$C' = \frac{C_{ST1}}{C_{ST1} + C_{ST2}}$$

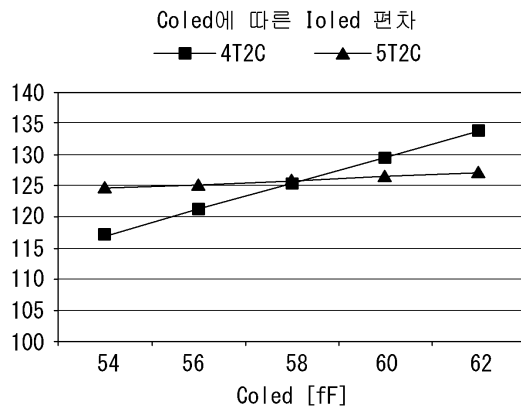
도면11a



도면11b

ΔVth[V]	4T2C Ioled [nA]	5T2C Ioled [A]
+1.0	116.74	122.11
+0.5	122.24	124.21
0	125.47	125.96
-0.5	127.12	128.00
-1.0	128.73	129.37
변화량	4.9%	2.9%

도면12a



도면12b

C_OLED [fF]	4T2C Ioled [nA]	5T2C Ioled [nA]
54	117.26	124.65
56	121.34	125.29
58	125.47	125.96
60	129.63	126.61
62	133.84	127.25
변화량	6.6%	1.0%

专利名称(译)	相关技术的描述		
公开(公告)号	KR1020160049586A	公开(公告)日	2016-05-10
申请号	KR1020140146122	申请日	2014-10-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM HYOUNG SU 김형수 LEE JAE MYON 이재면		
发明人	김형수 이재면		
IPC分类号	H01L27/32		
CPC分类号	G09G3/3233 G09G2230/00 G09G2300/0852 G09G2310/08		
外部链接	Espacenet		

摘要(译)

有机发光显示装置技术领域本发明涉及一种有机发光显示装置，其能够在补偿阈值电压时编程驱动电流而不管OLED的寄生电容偏差。有机发光显示装置的每个像素包括：有机发光二极管，连接到节点C和低电位驱动电压的输入端之间的点；驱动TFT，其栅极连接到节点A，漏极连接到节点D，源极连接到节点B，以控制施加到有机发光二极管的驱动电流；第一扫描TFT，连接到数据线和节点A之间的点，并根据来自第一扫描线的第一扫描信号进行切换；一个第二扫描TFT连接到节点C和初始化电压的输入端之间的点，并根据来自第二扫描线的第二扫描信号进行切换；第一发射TFT，连接到高电位驱动电压的输入端和节点D之间的点，并根据来自第一发射线的第一发射信号进行切换；第二发射TFT，连接到节点B和节点C之间的点，并根据来自第二发射线的第二发射信号进行切换；第一电容器，连接到节点A和节点B之间的点；第二电容器连接到高电位驱动电压的输入端和节点B。COPYRIGHT之间的点KIPO

