



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0041098
(43) 공개일자 2016년04월18일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01) H01L 21/336 (2006.01)
H01L 29/786 (2006.01) H01L 51/52 (2006.01)
H01L 51/56 (2006.01)

(21) 출원번호 10-2014-0134080

(22) 출원일자 2014년10월06일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

박세희

서울 마포구 회우정로 82, 401호 (망원동, 휴먼스빌)

(74) 대리인

특허법인로알

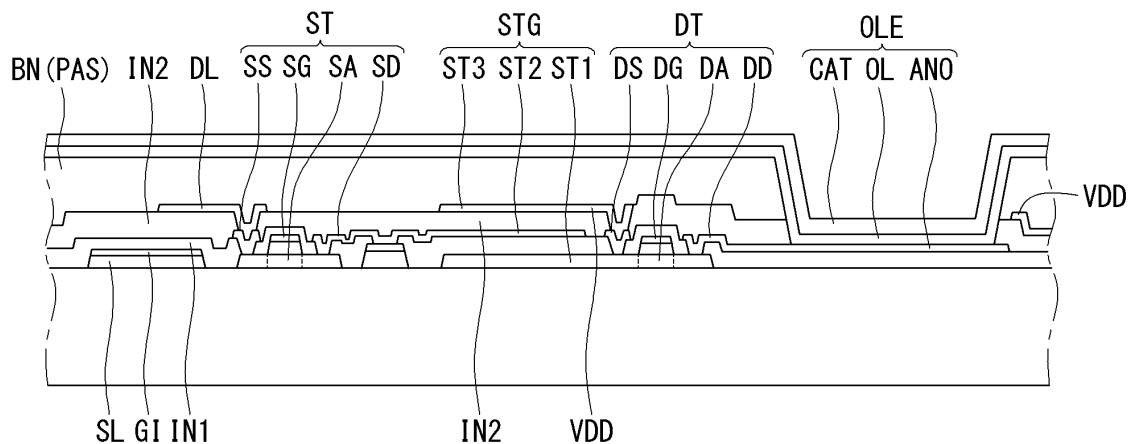
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 평판 표시장치용 박막 트랜지스터 기판 및 그 제조 방법

(57) 요약

본 발명은 유기발광 다이오드 표시장치와 같은 평판 표시장치용 박막 트랜지스터 기판 및 그 제조 방법에 관한 것이다. 본 발명에 의한 평판 표시장치용 박막 트랜지스터 기판은, 다수 개의 화소 영역이 정의된 기판, 기판 위에 배치된 반도체 층, 스캔 배선, 제1 중간 절연막, 소스-드레인 요소, 애노드 전극, 제2 중간 절연막 및 데이터 배선을 포함한다. 스캔 배선은 기판 위에서 게이트 절연막을 사이에 두고 화소 영역의 일측 방향으로 배치된다. 제1 중간 절연막은 스캔 배선 및 반도체 층을 덮는다. 소스-드레인 요소는 제1 중간 절연막 위에 배치되어 반도체 층과 연결된다. 애노드 전극은 제1 중간 절연막 위에서 화소 영역 대부분을 차지한다. 제2 중간 절연막은 소스-드레인 요소 및 애노드 전극을 덮는다. 그리고 데이터 배선은 제2 중간 절연막 위에서 화소 영역의 타측 방향으로 배치된다.

대표도 - 도6



명세서

청구범위

청구항 1

다수 개의 화소 영역이 정의된 기판;

상기 기판 위에 배치된 반도체 층;

상기 기판 및 상기 반도체 층 위에서 게이트 절연막을 사이에 두고 상기 화소 영역의 일측 방향으로 배치된 스캔 배선;

상기 스캔 배선 및 상기 반도체 층을 덮는 제1 중간 절연막;

상기 제1 중간 절연막 위에 배치되어 상기 반도체 층과 연결된 소스-드레인 요소;

상기 제1 중간 절연막 위에서 상기 화소 영역 대부분을 차지하는 애노드 전극;

상기 소스-드레인 요소 및 상기 애노드 전극을 덮는 제2 중간 절연막; 그리고

상기 제2 중간 절연막 위에서 상기 화소 영역의 타측 방향으로 배치된 데이터 배선을 포함하는 박막 트랜지스터 기판.

청구항 2

제 1 항에 있어서,

상기 반도체 층의 채널 영역 위에서 상기 게이트 절연막을 사이에 두고 중첩하며, 상기 스캔 배선에서 분기하는 게이트 전극을 더 포함하고,

상기 소스-드레인 요소는 상기 반도체 층의 일측부와 연결되는 소스 전극 및 상기 반도체 층의 타측부와 연결되는 드레인 전극을 더 포함하는 박막 트랜지스터 기판.

청구항 3

제 1 항에 있어서,

상기 반도체 층 일부에서 연장되어 보조 용량의 위치에 배치된 제1 보조 용량 전극;

상기 소스-드레인 요소 일부에서 연장되어 상기 제1 중간 절연막을 사이에 두고 상기 제1 보조 용량 전극과 중첩하는 제2 보조 용량 전극; 그리고

상기 제2 중간 절연막을 사이에 두고 상기 제2 보조 용량 전극과 중첩하는 제3 보조 용량 전극을 더 포함하는 박막 트랜지스터 기판.

청구항 4

제 1 항에 있어서,

상기 반도체 층 하부에 배치되는 차광층; 그리고

상기 차광층과 상기 반도체 층 사이에 개재된 버퍼층을 더 포함하는 박막 트랜지스터 기판.

청구항 5

제 1 항에 있어서,
상기 데이터 배선을 덮으며, 상기 애노드 전극의 중앙부 대부분을 노출하는 개구 영역을 정의하는 बैं크;
상기 बैं크 위에서 상기 노출된 애노드 전극 위에 적층된 유기발광 층; 그리고
상기 유기발광 층 위에 적층된 캐소드 전극을 더 포함하는 박막 트랜지스터 기관.

청구항 6

제 1 항에 있어서,
상기 제1 중간 절연막 위에서 동일한 층에 배치된 상기 소스-드레인 요소와 상기 애노드 전극은,
인듐-주석-산화물과 같은 투명 도전 물질을 포함하는 박막 트랜지스터 기관.

청구항 7

기관 위에 반도체 층을 형성하는 단계;
상기 반도체 층이 형성된 상기 기관 위에 게이트 절연막을 사이에 두고 상기 기관의 일측 방향으로 진행하는 스캔 배선을 형성하는 단계;
상기 반도체 층과 상기 스캔 배선을 덮는 제1 중간 절연막을 형성하는 단계;
상기 제1 중간 절연막 위에 소스-드레인 요소 및 애노드 전극을 형성하는 단계;
상기 소스-드레인 요소 및 상기 애노드 전극을 덮는 제2 중간 절연막을 형성하는 단계; 그리고
상기 제2 중간 절연막 위에서 상기 스캔 배선과 교차하는 데이터 배선을 형성하는 단계를 포함하는 박막 트랜지스터 기관 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 다이오드 표시장치와 같은 평판 표시장치용 박막 트랜지스터 기관 및 그 제조 방법에 관한 것이다. 특히, 본 발명은 스캔 배선과 데이터 배선 사이의 절연성을 높여 기생 용량을 줄이고, 고속 구동이 가능한 평판 표시장치용 박막 트랜지스터 기관 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 이러한 평판 표시장치에는 액정 표시장치(Liquid Crystal Display, LCD), 전계 방출 표시장치(Field Emission Display, FED), 플라즈마 디스플레이 패널(Plasma Display Panel, PDP) 및 전계발광 표시장치(Electroluminescence Device, EL) 등이 있다.

[0003] 전계발광 표시장치는 발광층의 재료에 따라 무기 전계발광 표시장치와 유기발광다이오드 표시장치로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0004] 도 1은 일반적인 유기발광 다이오드의 구조를 나타내는 도면이다. 유기발광 다이오드는 도 1과 같이 전계발광하는 유기 전계발광 화합물층과, 유기 전계발광 화합물층을 사이에 두고 대향하는 캐소드 전극(Cathode) 및 애노드 전극(Anode)을 포함한다. 유기 전계발광 화합물층은 정공주입층(Hole injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron injection layer, EIL)을 포함한다.

[0005] 유기발광 다이오드는 애노드 전극(Anode)과 캐소드 전극(Cathode)에 주입된 정공과 전자가 발광층(EML)에서 재결합할 때의 여기 과정에서 여기자(excitation)가 형성되고 여기자로부터의 에너지로 인하여 발광한다. 유기발광 다이오드 표시장치는 도 1과 같은 유기발광다이오드의 발광층(EML)에서 발생하는 빛의 양을 전기적으로 제어하

여 영상을 표시한다.

- [0006] 전계발광 소자인 유기발광 다이오드의 특징을 이용한 유기발광 다이오드 표시장치(Organic Light Emitting Diode display: OLED)에는 패시브 매트릭스 타입의 유기발광 다이오드 표시장치(Passive Matrix type Organic Light Emitting Diode display, PMOLED)와 액티브 매트릭스 타입의 유기발광 다이오드 표시장치(Active Matrix type Organic Light Emitting Diode display, AMOLED)로 대별된다.
- [0007] 액티브 매트릭스 타입의 유기발광 다이오드 표시장치(AMOLED)는 박막 트랜지스터(Thin Film Transistor: 혹은 "TFT")를 이용하여 유기발광 다이오드에 흐르는 전류를 제어하여 화상을 표시한다. 도 2는 일반적인 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 등가 회로도의 한 예이다. 도 3은 종래 기술에 의한 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 평면도이다. 도 4는 도 3에서 절취선 I-I'로 자른 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다.
- [0008] 도 2 내지 3을 참조하면, 액티브 매트릭스 유기발광 다이오드 표시장치는 스위칭 박막 트랜지스터(ST), 스위칭 박막 트랜지스터(ST)와 연결된 구동 박막 트랜지스터(DT), 구동 박막 트랜지스터(DT)에 접속된 유기발광 다이오드(OLE)를 포함한다. 스위칭 박막 트랜지스터(ST)는 스캔 배선(SL)과 데이터 배선(DL)이 교차하는 부위에 형성되어 있다. 스위칭 박막 트랜지스터(ST)는 화소를 선택하는 기능을 한다. 스위칭 박막 트랜지스터(ST)는 스캔 배선(SL)에서 분기하는 게이트 전극(SG)과, 반도체 층(SA)과, 소스 전극(SS)과, 드레인 전극(SD)을 포함한다.
- [0009] 그리고 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)에 의해 선택된 화소의 유기발광 다이오드(OLE)를 구동하는 역할을 한다. 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)과 연결된 게이트 전극(DG)과, 반도체 층(DA), 구동 전류 배선(VDD)에 연결된 소스 전극(DS)과, 드레인 전극(DD)을 포함한다. 구동 TFT(DT)의 드레인 전극(DD)은 유기발광 다이오드(OLE)의 애노드 전극(ANO)과 연결되어 있다.
- [0010] 좀 더 상세히 살펴보기 위해 도 4를 참조하면, 액티브 매트릭스 유기발광 다이오드 표시장치는, 투명 기판(SUB)상에 스위칭 TFT(ST) 및 구동 TFT(DT)의 게이트 전극(SG, DG)이 형성되어 있다. 그리고 게이트 전극(SG, DG) 위에는 게이트 절연막(GI)이 덮고 있다. 게이트 전극(SG, DG)과 중첩되는 게이트 절연막(GI)의 일부에 반도체 층(SA, DA)이 형성되어 있다. 반도체 층(SA, DA) 위에는 일정 간격을 두고 소스 전극(SS, DS)과 드레인 전극(SD, DD)이 마주보고 형성된다. 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)은 게이트 절연막(GI)에 형성된 게이트 콘택홀(GH)을 통해 구동 박막 트랜지스터(DT)의 게이트 전극(DG)과 접촉한다. 이와 같은 구조를 갖는 스위칭 박막 트랜지스터(ST) 및 구동 박막 트랜지스터(DT)를 덮는 보호층(PAS)이 전면에도포된다.
- [0011] 특히, 반도체 층(SA, DA)을 산화물 반도체 물질로 형성하는 경우, 높은 전하 이동도 특성에 의해 충전 용량이 큰 대면적 박막 트랜지스터 기판에서 고 해상도 및 고속 구동에 유리하다. 그러나, 산화물 반도체 물질은 소자의 안정성을 확보하기 위해 상부 표면에 식각액으로부터 보호를 위한 에치 스톱퍼(SE, DE)를 더 포함하는 것이 바람직하다. 구체적으로, 소스 전극(SS, DS)과 드레인 전극(SD, DD) 사이의 이격된 부분에서 노출된 상부면과 접촉하는 식각액으로부터 반도체 층(SA, DA)이 백 에치(Back Etch) 되는 것을 보호하도록 에치 스톱퍼(SE, DE)를 형성한다.
- [0012] 나중에 형성될 애노드 전극(ANO)의 영역에 해당하는 부분에 칼라 필터(CF)가 형성된다. 칼라 필터(CF)는 가급적 넓은 면적을 차지하도록 형성하는 것이 바람직하다. 예를 들어, 데이터 배선(DL), 구동 전류 배선(VDD) 및 전단의 스캔 배선(SL)의 많은 영역과 중첩하도록 형성하는 것이 바람직하다. 이와 같이 칼라 필터(CF)가 형성된 기판은 여러 구성요소들이 형성되어 표면이 평탄하지 못하고, 단차가 많이 형성되어 있다. 따라서, 기판의 표면을 평탄하게 할 목적으로 오버코트 층(OC)을 기판(SUB) 전체 표면에 도포한다.
- [0013] 그리고 오버코트 층(OC) 위에 유기발광 다이오드(OLE)의 애노드 전극(ANO)이 형성된다. 여기서, 애노드 전극(ANO)은 오버코트 층(OC) 및 보호층(PAS)에 형성된 화소 콘택홀(PH)을 통해 구동 TFT(DT)의 드레인 전극(DD)과 연결된다.
- [0014] 애노드 전극(ANO)이 형성된 기판 위에, 화소 영역을 정의하기 위해 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT) 그리고 각종 배선들(DL, SL, VDD)이 형성된 영역 위에 뱅크(BA)를 형성한다. 뱅크(BA)에 의해 노출된 애노드 전극(ANO)이 발광 영역이 된다.
- [0015] 뱅크(BA)에 의해 노출된 애노드 전극(ANO) 위에 유기발광 층(OL)과 캐소드 전극(CAT)이 순차적으로 적층된다. 유기발광 층(OL)은 백색광을 발하는 유기물질로 이루어진 경우, 아래에 위치한 칼라 필터(CF)에 의해 각 화소에 배정된 색상을 나타낸다. 도 4와 같은 구조를 갖는 유기발광 다이오드 표시장치는 아래 방향으로 발광하는 하

부 발광(Bottom Emission) 표시 장치가 된다.

[0016] 유기발광 다이오드 표시장치의 경우, 비교적 대전류를 이용하여 유기발광 다이오드를 구동한다. 따라서, 박막 트랜지스터의 특성이 대전류 구동에 적합한 것이 바람직하다. 산화물 반도체의 경우, 이러한 유기발광 다이오드 표시장치에 적합하다. 하지만, 고밀도 고집적화된 유기발광 다이오드의 필요성이 증가함에 따라, 대전류를 고속으로 구동하는데 적합한 박막 트랜지스터의 특성이 더욱 필요한 실정이다.

[0017] 특히, 산화물 반도체의 경우, 주변에서 유입되는 빛에 의해 특성 변화가 심하다는 단점이 있다. 유기발광 다이오드 표시장치는 자발광 소자로 빛을 발하는 유기층에서 출사된 빛이 박막 트랜지스터의 산화물 반도체 층에 유입될 경우, 소자의 특성을 안정화하기 어렵다는 문제가 있다.

[0018] 산화물 반도체 물질을 채널 층으로 사용하고 고속 구동을 위해서는, 도 4에 도시한 구조와 다른, 탑 게이트 구조의 박막 트랜지스터를 사용할 수 있다. 도 4에 도시한 바텀 게이트 구조에서는 외부광에 노출되는 측면에 게이트 금속이 배치되어 있어, 외부 빛의 영향을 게이트 금속이 차단할 수 있다. 하지만 탑 게이트 구조에서는, 하부 발광형 유기발광 다이오드 표시장치에서는 외부광에 노출되는 측면에 채널 층이 배치되기 때문에, 외부 빛에 의해 채널 층이 영향을 받아 소자 특성이 열화될 수 있다.

발명의 내용

해결하려는 과제

[0019] 본 발명의 목적은 상기 종래 기술의 문제점들을 해결하고자 안출 된 발명으로써, 스캔 배선과 데이터 배선 사이에 2중 절연막을 개재하여 배선간 기생 용량을 억제한 평판 표시장치용 박막 트랜지스터 기판을 제공하는 데 있다. 2중 절연막을 보조 용량을 구성하는 다중 막으로 사용하여 좁은 면적에 더 많은 용량을 확보함으로써, 고개구율을 확보한 평판 표시장치용 박막 트랜지스터 기판을 제공하는 데 있다. 또한, 차광용 금속층을 하부에 더 형성함으로써, 탑 게이트(Top Gate) 구조를 갖는 박막 트랜지스터를 적용하더라도, 스캔 배선과 데이터 배선 사이의 절연성을 개선하면서, 소자 특성을 확보한 평판 표시장치용 박막 트랜지스터 기판을 제공하는 데 있다.

과제의 해결 수단

[0020] 상기 본 발명의 목적을 달성하기 위해, 본 발명에 의한 평판 표시장치용 박막 트랜지스터 기판은, 다수 개의 화소 영역이 정의된 기판, 기판 위에 배치된 반도체 층, 스캔 배선, 제1 중간 절연막, 소스-드레인 요소, 애노드 전극, 제2 중간 절연막 및 데이터 배선을 포함한다. 스캔 배선은 기판 위에서 게이트 절연막을 사이에 두고 화소 영역의 일측 방향으로 배치된다. 제1 중간 절연막은 스캔 배선 및 반도체 층을 덮는다. 소스-드레인 요소는 제1 중간 절연막 위에 배치되어 반도체 층과 연결된다. 애노드 전극은 제1 중간 절연막 위에서 화소 영역 대부분을 차지한다. 제2 중간 절연막은 소스-드레인 요소 및 애노드 전극을 덮는다. 그리고 데이터 배선은 제2 중간 절연막 위에서 화소 영역의 타측 방향으로 배치된다.

[0021] 일례로, 반도체 층의 채널 영역 위에서 게이트 절연막을 사이에 두고 중첩하며, 스캔 배선에서 분기하는 게이트 전극을 더 포함하고, 소스-드레인 요소는 상기 반도체 층의 일측부와 연결되는 소스 전극 및 반도체 층의 타측부와 연결되는 드레인 전극을 더 포함한다.

[0022] 일례로, 박막 트랜지스터 기판은, 제1 보조 용량 전극, 제2 보조 용량 전극 및 제3 보조 용량 전극을 더 포함한다. 제1 보조 용량 전극은, 반도체 층 일부에서 연장되어 보조 용량의 위치에 배치된다. 제2 보조 용량 전극은 소스-드레인 요소 일부에서 연장되어 제1 중간 절연막을 사이에 두고 제1 보조 용량 전극과 중첩한다. 그리고 제3 보조 용량 전극은 제2 중간 절연막을 사이에 두고 제2 보조 용량 전극과 중첩한다.

[0023] 일례로, 박막 트랜지스터 기판은, 반도체 층 하부에 배치되는 차광층, 그리고 차광층과 반도체 층 사이에 개재된 버퍼층을 더 포함한다.

[0024] 일례로, 박막 트랜지스터 기판은, बैं크, 유기발광 층 및 캐소드 전극을 더 포함한다. बैं크는 데이터 배선을 덮으며, 애노드 전극의 중앙부 대부분을 노출하는 개구 영역을 정의한다. 유기발광 층은 बैं크 위에서 노출된 애노드 전극 위에 적층된다. 그리고 캐소드 전극은 유기발광 층 위에 적층된다.

[0025] 일례로, 제1 중간 절연막 위에서 동일한 층에 배치된 소스-드레인 요소와 애노드 전극은, 인듐-주석-산화물과 같은 투명 도전 물질을 포함한다.

[0026] 또한, 본 발명에 의한 박막 트랜지스터 제조 방법은, 기판 위에 반도체 층을 형성하는 단계; 반도체 층이 형성

된 기관 위에 게이트 절연막을 사이에 두고 기관의 일측 방향으로 진행하는 스캔 배선을 형성하는 단계; 반도체 층과 스캔 배선을 덮는 제1 중간 절연막을 형성하는 단계; 제1 중간 절연막 위에 소스-드레인 요소 및 애노드 전극을 형성하는 단계; 소스-드레인 요소 및 상기 애노드 전극을 덮는 제2 중간 절연막을 형성하는 단계; 그리고 제2 중간 절연막 위에서 스캔 배선과 교차하는 데이터 배선을 형성하는 단계를 포함한다.

발명의 효과

[0027] 본 발명에 의한 평판 표시장치용 박막 트랜지스터 기관은, 기관 위에서 서로 직교하며 화소 영역을 정의하는 스캔 배선과 데이터 배선 그리고 스캔 배선과 구동 전류 배선 사이에 중간 절연막 2개 층이 개재된다. 그 결과, 스캔 배선과 데이터 배선 사이의 기생 용량을 극소화하고, 절연 파괴에 의한 손상을 방지할 수 있다. 또한, 차광층과 함께 추가 보조 용량 전극을 더 형성하면, 보조 용량의 크기를 더 확보할 수 있어, 보조 용량의 면적을 줄이고, 개구 영역을 늘일 수 있다.

도면의 간단한 설명

[0028] 도 1은 일반적인 유기발광 다이오드의 구조를 나타내는 도면.
 도 2는 일반적인 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 등가 회로도.
 도 3은 종래 기술에 의한 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 평면도.
 도 4는 도 3에서 절취선 I-I'로 자른 종래 기술에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.
 도 5는 본 발명의 일 실시 예에 의한 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 평면도.
 도 6은 도 5에서 절취선 II-II'로 자른 본 발명의 일 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.
 도 7a 내지 7h는, 도 5에서 절취선 II-II'로 자른, 본 발명의 일 실시 예에 의한 유기발광 다이오드 표시장치의 제조 방법을 나타내는 단면도들.
 도 8은 본 발명의 일 실시 예에 의한 유기발광 다이오드 표시장치의 제조 공정을 개략적으로 나타낸 흐름도.
 도 9는 본 발명의 다른 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도.

발명을 실시하기 위한 구체적인 내용

[0029] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시 예들을 설명한다. 명세서 전체에 걸쳐서 동일한 참조 번호들은 실질적으로 동일한 구성 요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기술 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

[0030] <일 실시 예>

[0031] 이하, 도 5 및 6을 참조하여 본 발명의 일 실시 예를 설명한다. 도 5는 본 발명에 의한 유기발광 다이오드 표시장치에서 한 화소의 구조를 나타내는 평면도이다. 도 6은 도 5에서 절취선 II-II'로 자른 본 발명의 일 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다.

[0032] 본 발명의 일 실시 예에 의한 액티브 매트릭스 유기발광 다이오드 표시장치는 스위칭 박막 트랜지스터(ST), 스위칭 박막 트랜지스터(ST)와 연결된 구동 박막 트랜지스터(DT), 구동 박막 트랜지스터(DT)에 접속된 유기발광 다이오드(OLE)를 포함한다. 스위칭 박막 트랜지스터(ST)는 스캔 배선(SL)과 데이터 배선(DL)이 교차하는 부위에 형성되어 있다. 스위칭 박막 트랜지스터(ST)는 화소를 선택하는 기능을 한다. 스위칭 박막 트랜지스터(ST)는 스캔 배선(SL)에서 분기하는 게이트 전극(SG)과, 반도체 층(SA)과, 소스 전극(SS)과, 드레인 전극(SD)을 포함한다.

[0033] 그리고 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)에 의해 선택된 화소의 유기발광 다이오드(OLE)를 구동하는 역할을 한다. 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)과 연결된 게이트 전극(DG)과, 반도체 층(DA), 구동 전류 배선(VDD)에 연결된 소스 전극(DS)과, 드레인 전극(DD)을 포함한다. 구동 TFT(DT)의 드레인 전극(DD)은 유기발광 다이오드(OLE)의 애노드 전극(ANO)과 연결되어 있다.

[0034] 본 발명의 일 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 상세히 설명하기 위해 도 6을 더 참조하면,

액티브 매트릭스 유기발광 다이오드 표시장치는, 투명 기판(SUB) 위에 반도체 층(SE)이 먼저 형성되어 있다. 반도체 층(SE)은 스위칭 박막 트랜지스터(ST) 및 구동 박막 트랜지스터(DT)가 배치될 위치에 각각 형성된다. 반도체 층(SE)의 중앙 영역인 채널 영역(SA, DA) 위에는 게이트 절연막(GI)을 사이에 두고 중첩하는 게이트 전극들(SG, DG)이 형성되어 있다. 그리고 구동 박막 트랜지스터(DT)의 반도체 층(SE)의 일부는 보조 용량(STG)이 배치될 영역으로 연장되어 제1 보조 용량 전극(ST1)을 형성한다.

[0035] 또한, 기판(SUB) 위에는 스위칭 게이트 전극(SG)을 연결하는 스캔 배선(SL)이 게이트 절연막(GI) 위에 형성되어 있다. 게이트 전극들(SG, DG), 스캔 배선(SL) 및 반도체 층(SE) 위에는 제1 중간 절연막(IN1)이 도포되어 있다. 제1 중간 절연막(IN1) 위에는 소스 전극들(SS, DS) 및 드레인 전극들(SD, DD)이 형성되어 있다. 특히, 스위칭 드레인 전극(SD)은 스위칭 반도체 층의 드레인 영역에 연결되고, 구동 게이트 전극(DG)과도 연결되며, 보조 용량(STG) 영역까지 연장되어 제2 보조 용량 전극(ST2)을 형성하기도 한다. 또한, 구동 드레인 전극(SD)은 화소 영역으로 연장되어 애노드 전극(ANO)을 형성한다. 소스 전극들(SS, DS), 드레인 전극들(SD, DD) 제2 보조 용량 전극(ST2) 및 애노드 전극(ANO)은 인듐-주석-산화물(Indium-Tin-Oxide: ITO)과 같은 투명 도전 물질로 형성하는 것이 바람직하다.

[0036] 제1 중간 절연막(IN1) 위에서, 스위칭 소스 전극(SS) 및 스위칭 소스 전극(SS)과 대향하여 배치된 스위칭 드레인 전극(SD)이 형성됨으로써, 스위칭 박막 트랜지스터(ST)가 형성된다. 스위칭 소스 전극(SS)은 스위칭 소스 콘택홀(SSH)을 통해 스위칭 채널 영역(SA)의 일측과 연결된다. 스위칭 드레인 전극(SD)은 스위칭 드레인 콘택홀(SDH)을 통해 스위칭 채널 영역(SA)의 타측과 연결된다. 마찬가지로 구동 소스 전극(DS) 및 구동 소스 전극(DS)과 대향하여 배치된 구동 드레인 전극(DD)이 형성됨으로써, 구동 박막 트랜지스터(DT)가 형성된다. 구동 소스 전극(DS)은 구동 소스 콘택홀(DSH)을 통해 구동 채널영역(DA)의 일측과 연결된다. 구동 드레인 전극(DD)은 구동 드레인 콘택홀(DDH)을 통해 구동 채널영역(DA)의 타측과 연결된다. 한편, 스위칭 드레인 전극(SD)은 게이트 콘택홀(GH)을 통해 구동 게이트 전극(DG)과 연결된다.

[0037] 투명 도전 물질로 형성된 소스-드레인 요소들 위에는 제2 중간 절연막(IN2)이 기판(SUB) 전체 표면을 덮도록 도포된다. 제2 중간 절연막(IN2) 위에는 스위칭 소스 전극(SS)과 연결된 데이터 배선(DL)과 구동 소스 전극(DS)과 연결된 구동 전류 배선(VDD)이 형성된다. 특히, 구동 전류 배선(VDD)의 일부는 보조 용량(STG) 영역까지 연장되어 제3 보조 용량 전극(ST3)을 형성하기도 한다. 데이터 배선(DL) 및 구동 전류 배선(VDD)은 제1 중간 절연막(IN1) 및 제2 중간 절연막(IN2)을 사이에 두고 스캔 배선(SL)과 교차하여 화소 영역을 정의한다. 특히, 데이터 배선(DL) 및 구동 전류 배선(VDD)이 스캔 배선(SL)과 교차하는 부위에서, 제1 중간 절연막(IN1) 및 제2 중간 절연막(IN2)이 적층되어 개재되므로, 두 배선 사이에서의 절연성이 우수하며, 기생 용량의 발생을 억제할 수 있다. 또한, 데이터 배선(DL)이 스캔 배선(SL)을 타고 넘어가는 부위에서 절연 파괴(break-down)에 의한 배선 단선 혹은 열화(burning)를 방지할 수 있다.

[0038] 박막 트랜지스터들(ST, DT) 및 배선들(SL, DL, VDD)이 형성된 기판(SUB) 전체 표면 위에는 보호막(PAS) 혹은 बैं크(BN)가 도포되어 있다. 다른 예로, 보호막(PAS)과 बैं크(BA)가 순차적으로 적층된 구조를 가질 수도 있다. 보호막(PAS) 혹은 बैं크(BN) 그리고 애노드 전극(ANO)을 덮는 제2 중간 절연막(IN2)에는 애노드 전극(ANO)에서 발광 영역을 정의하는 개구부가 형성되어 있다.

[0039] 유기발광 다이오드 표시장치의 경우, बैं크(BN)가 형성된 기판(SUB)에서 애노드 전극(ANO) 위에 유기발광 층(OL)과 캐소드 전극(CAT)이 순차적으로 적층된다. 즉, 애노드 전극(ANO), 유기발광 층(OL) 및 캐소드 전극(CAT)의 적층구조로 유기발광 다이오드(OLE)가 구동 박막 트랜지스터(DT)에 연결되어 있다.

[0040] 본 발명의 설명에서, 칼라 필터에 대한 언급을 하지 않았다. 칼라 필터를 사용하면서 하부 발광형으로 구성할 경우, 애노드 전극(ANO) 하부에 칼라 필터를 형성하는 것이 바람직하다. 상부 발광형으로 구성할 경우에는, 애노드 전극(ANO) 위에 형성하는 것이 바람직하다. 경우에 따라서는, 유기발광 층(OL)이 적, 녹, 청 중 어느 하나를 발현하는 발광 물질을 사용하고, 각 화소 영역에 독립적으로 배치함으로써 칼라 필터를 적용하지 않는 구조를 가질 수도 있다.

[0041] 이하, 도 7a 내지 7h 그리고 도 8을 참조하여 본 발명의 일 실시 예에 의한 유기발광 다이오드 표시장치의 제조 방법을 설명한다. 도 7a 내지 7h는, 도 5에서 절취선 II-II'로 자른, 본 발명의 일 실시 예에 의한 유기발광 다이오드 표시장치의 제조 방법을 나타내는 단면도들이다. 도 8은 본 발명의 일 실시 예에 의한 유기발광 다이오드 표시장치의 제조 공정을 개략적으로 나타낸 흐름도이다.

[0042] 먼저, 기판(SUB) 위에 인듐-갈륨-아연-산화물(Indium-Galium-Zinc-Oxide: IGZO)과 같은 금속 산화물 반도체 물

질을 도포한다. 제1 마스크 공정으로 산화물 반도체 물질을 패터하여 반도체 층(SE)을 형성한다. (도 8의 S100) 반도체 층(SE)은 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT) 및 보조 용량(STG)이 형성될 위치에 각각 형성한다. 구동 박막 트랜지스터(DT) 및 보조 용량(STG)이 형성될 위치에 배치되는 반도체 층(SE)은 한 몸체로 형성할 수도 있다. (도 7a)

[0043] 반도체 층(SE)이 형성된 기판(SUB) 전체 표면 위에 절연물질과 게이트 금속 물질을 연속으로 도포한다. 제2 마스크 공정으로 절연물질과 게이트 금속 물질을 패터하여 스캔 배선(SL) 및 게이트 전극들(SG, DG)을 형성한다. (도 8의 S200) 특히, 게이트 절연막(GI) 및 게이트 전극들(SG, DG)은 반도체 층(SE)의 중앙부를 덮고 양측부를 노출하도록 형성한다. 이 과정에서 노출된 반도체 층(SE)의 양측부는 도체화된다. 반면에, 중앙부는 반도체 상태로 남아 채널 영역(SA, DA)으로 정의된다. 즉, 스위칭 박막 트랜지스터(ST) 위치에는 스위칭 채널 영역(SA)이, 구동 박막 트랜지스터(DT) 위치에는 구동 채널 영역(DA)이 정의된다. 이때, 보조 용량(STG)이 형성될 위치에 배치된 반도체 층(SE)도 도체화되면서, 제1 보조 용량 전극(ST1)이 형성된다. (도 7b)

[0044] 게이트 요소들이 형성된 기판(SUB) 전체 표면 위에 제1 중간 절연막(IN1)을 도포한다. 제3 마스크 공정으로 제1 중간 절연막(IN1)을 패터하여 콘택홀들을 형성한다. (도 8의 S300) 예를 들어, 스위칭 채널 영역(SA)을 구성하는 반도체 층(SE)의 일측부를 노출하는 스위칭 소스 콘택홀(SSH)과 타측부를 노출하는 스위칭 드레인 콘택홀(SDH)을 형성한다. 또한, 구동 채널 영역(DA)을 구성하는 반도체 층(SE)의 일측부를 노출하는 구동 소스 콘택홀(DSH)과 타측부를 노출하는 구동 드레인 콘택홀(DDH)을 형성한다. 그리고 구동 게이트 전극(DG)의 일부를 노출하는 게이트 콘택홀(GH)을 형성한다. (도 7c)

[0045] 제1 중간 절연막(IN1) 위에 인듐-주석-산화물(Indium-Tin-Oxide: ITO)과 같은 투명 도전 물질을 도포한다. 제4 마스크 공정으로 투명 도전 물질을 패터하여, 소스-드레인 요소들을 형성한다. (도 8의 S400) 소스-드레인 요소는, 스위칭 소스 전극(SS), 스위칭 드레인 전극(SD), 구동 소스 전극(DS), 구동 드레인 전극(DD), 제2 보조 용량 전극(ST2) 및 애노드 전극(ANO)을 포함한다. 스위칭 소스 전극(SS)은 스위칭 소스 콘택홀(SSH)을 통해 스위칭 채널 영역(SA)의 일측부와 연결된다. 스위칭 드레인 전극(SD)은 스위칭 드레인 콘택홀(SDH)을 통해 스위칭 채널 영역(SA)의 타측부와 연결된다. 마찬가지로, 구동 소스 전극(DS)은 구동 소스 콘택홀(DSH)을 통해 구동 채널 영역(DA)의 일측부와 연결된다. 이로써, 스위칭 박막 트랜지스터(ST)와 구동 박막 트랜지스터(DT)가 완성된다.

[0046] 구동 드레인 전극(DD)은 구동 드레인 콘택홀(DDH)을 통해 구동 채널 영역(DA)의 타측부와 연결된다. 특히, 스위칭 드레인 전극(SD)은 게이트 콘택홀(GH)을 통해 구동 게이트 전극(DG)과 연결되며, 보조 용량(STG) 영역까지 연장되어 제1 보조 용량 전극(ST1)과 중첩하는 제2 보조 용량 전극(ST2)을 형성하기도 한다. 한편, 구동 드레인 전극(DD)은 화소 영역 내부로 확장되어 애노드 전극(ANO)을 형성한다. (도 7d)

[0047] 소스-드레인 요소들이 형성된 기판(SUB) 전체 표면 위에 제2 중간 절연막(IN2)을 도포한다. 제5 마스크 공정으로 제2 중간 절연막(IN2)을 패터하여 콘택홀들을 형성한다. (도 8의 S500) 예를 들어, 스위칭 소스 전극(SS)을 노출하는 데이터 배선 콘택홀(DLH)과 구동 소스 전극(DS)을 노출하는 구동 배선 콘택홀(VDH)을 형성한다. (도 7e)

[0048] 콘택홀들(DLH, VDH)이 형성된 기판(SUB) 전체 표면 위에 전도성이 높은 금속 물질을 도포한다. 제6 마스크 공정으로 금속 물질을 패터하여 데이터 배선(DL) 및 구동 전류 배선(VDD)을 형성한다. (도 8의 S600) 데이터 배선(DL)은 데이터 배선 콘택홀(DLH)을 통해 스위칭 소스 전극(SS)과 연결된다. 구동 전류 배선(VDD)은 구동 배선 콘택홀(VDH)을 통해 구동 소스 전극(DS)과 연결된다. (도 7f)

[0049] 배선들(DL, VDD)이 형성된 기판(SUB) 전체 표면 위에 절연 물질을 도포한다. 여기서, 절연 물질은 무기 절연 물질 혹은 유기 절연 물질을 포함할 수 있다. 경우에 따라서는, 무기 절연 물질과 유기 절연 물질을 순차적으로 적층할 수도 있다. 유기발광 다이오드 표시장치의 경우에는, 감광성 유기 절연 물질을 도포할 수 있다. 제7 마스크 공정으로 절연 물질을 패터하여 애노드 전극(ANO)의 대부분을 노출하는 개구부를 정의하는 बैं크(BN)을 형성한다. (도 8의 S700) (도 7g)

[0050] बैं크(BN)가 형성된 기판(SUB) 전체 표면 위에 유기발광 층(OL)과 캐소드 전극(CAT)을 순차적으로 도포한다. (도 8의 S800) 그 결과, 도 6과 같은 구조를 갖는 유기발광 다이오드 표시장치를 완성할 수 있다. (도 7h)

[0051] <다른 실시 예>

[0052] 이하, 도 9를 참조하여, 본 발명의 다른 실시 예에 대하여 설명한다. 여기서는, 박막 트랜지스터 하부에 차광층을 더 구비하는 경우를 설명한다. 평면도 상에서의 구성에는 큰 차이가 없으므로, 평면도면은 인용하지 않고

단면도를 이용하여 설명한다. 도 9는 본 발명의 다른 실시 예에 의한 유기발광 다이오드 표시장치의 구조를 나타내는 단면도이다. 다른 실시 예에 의한 유기발광 다이오드 표시장치의 제조 공정은, 차광층을 형성하고 기판 전체에 버퍼층을 도포한 이후에는, 앞에서 설명한 일 실시 예의 경우와 동일하므로 생략한다.

[0053] 본 발명의 다른 실시 예에 의한 액티브 매트릭스 유기발광 다이오드 표시장치는 스위칭 박막 트랜지스터(ST), 스위칭 박막 트랜지스터(ST)와 연결된 구동 박막 트랜지스터(DT), 구동 박막 트랜지스터(DT)에 접속된 유기발광 다이오드(OLE)를 포함한다. 스위칭 박막 트랜지스터(ST)는 스캔 배선(SL)과 데이터 배선(DL)이 교차하는 부위에 형성되어 있다. 스위칭 박막 트랜지스터(ST)는 화소를 선택하는 기능을 한다. 스위칭 박막 트랜지스터(ST)는 스캔 배선(SL)에서 분기하는 게이트 전극(SG)과, 반도체 층(SA)과, 소스 전극(SS)과, 드레인 전극(SD)을 포함한다.

[0054] 그리고 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)에 의해 선택된 화소의 유기발광 다이오드(OLE)를 구동하는 역할을 한다. 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)의 드레인 전극(SD)과 연결된 게이트 전극(DG)과, 반도체 층(DA), 구동 전류 배선(VDD)에 연결된 소스 전극(DS)과, 드레인 전극(DD)을 포함한다. 구동 TFT(DT)의 드레인 전극(DD)은 유기발광 다이오드(OLE)의 애노드 전극(ANO)과 연결되어 있다.

[0055] 또한, 투명 기판(SUB) 위에는 스위칭 차광층(SLS) 및 구동 차광층(DLS)이 먼저 형성되어 있다. 스위칭 차광층(SLS)은 스위칭 박막 트랜지스터(ST)의 하부에, 구동 차광층(DLS)은 구동 박막 트랜지스터(DT)의 하부에 배치하는 것이 바람직하다. 차광층들(SLS, DLS) 위에는 기판(SUB) 전체 표면을 덮도록 버퍼층(BUF)이 도포되어 있다.

[0056] 버퍼층(BUF) 위에는 반도체 층(SE)이 형성되어 있다. 반도체 층(SE)은 스위칭 박막 트랜지스터(ST) 및 구동 박막 트랜지스터(DT)가 배치될 위치에 각각 형성된다. 반도체 층(SE)의 중앙 영역인 채널 영역(SA, DA) 위에는 게이트 절연막(GI)을 사이에 두고 중첩하는 게이트 전극들(SG, DG)이 형성되어 있다. 그리고 구동 박막 트랜지스터(DT)의 반도체 층(SE)의 일부는 보조 용량(STG)이 배치될 영역으로 연장되어 제1 보조 용량 전극(ST1)을 형성한다.

[0057] 또한, 기판(SUB) 위에는 스위칭 게이트 전극(SG)을 연결하는 스캔 배선(SL)이 게이트 절연막(GI) 위에 형성되어 있다. 게이트 전극들(SG, DG), 스캔 배선(SL) 및 반도체 층(SE) 위에는 제1 중간 절연막(IN1)이 도포되어 있다. 제1 중간 절연막(IN1) 위에는 소스 전극들(SS, DS) 및 드레인 전극들(SD, DD)이 형성되어 있다. 특히, 스위칭 드레인 전극(SD)은 스위칭 반도체 층의 드레인 영역에 연결되고, 구동 게이트 전극(DG)과도 연결되며, 보조 용량(STG) 영역까지 연장되어 제2 보조 용량 전극(ST2)을 형성하기도 한다. 또한, 구동 드레인 전극(SD)은 화소 영역으로 연장되어 애노드 전극(ANO)을 형성한다. 소스 전극들(SS, DS), 드레인 전극들(SD, DD) 제2 보조 용량 전극(ST2) 및 애노드 전극(ANO)은 인듐-주석-산화물(Indium-Tin-Oxide: ITO)와 같은 투명 도전 물질로 형성하는 것이 바람직하다.

[0058] 제1 중간 절연막(IN1) 위에서, 스위칭 소스 전극(SS) 및 스위칭 소스 전극(SS)과 대향하여 배치된 스위칭 드레인 전극(SD)이 형성됨으로써, 스위칭 박막 트랜지스터(ST)가 형성된다. 스위칭 소스 전극(SS)은 스위칭 소스 콘택홀(SSH)을 통해 스위칭 채널 영역(SA)의 일측과 연결된다. 스위칭 드레인 전극(SD)은 스위칭 드레인 콘택홀(SDH)을 통해 스위칭 채널 영역(SA)의 타측과 연결된다. 마찬가지로 구동 소스 전극(DS) 및 구동 소스 전극(DS)과 대향하여 배치된 구동 드레인 전극(DD)이 형성됨으로써, 구동 박막 트랜지스터(DT)가 형성된다. 구동 소스 전극(DS)은 구동 소스 콘택홀(DSH)을 통해 구동 채널영역(DA)의 일측과 연결된다. 구동 드레인 전극(DD)은 구동 드레인 콘택홀(DDH)을 통해 구동 채널영역(DA)의 타측과 연결된다. 한편, 스위칭 드레인 전극(SD)은 게이트 콘택홀(GH)을 통해 구동 게이트 전극(DG)과 연결된다.

[0059] 투명 도전 물질로 형성된 소스-드레인 요소들 위에는 제2 중간 절연막(IN2)이 기판(SUB) 전체 표면을 덮도록 도포된다. 제2 중간 절연막(IN2) 위에는 스위칭 소스 전극(SS)과 연결된 데이터 배선(DL)과 구동 소스 전극(DS)과 연결된 구동 전류 배선(VDD)이 형성된다. 특히, 구동 전류 배선(VDD)의 일부는 보조 용량(STG) 영역까지 연장되어 제3 보조 용량 전극(ST3)을 형성하기도 한다. 데이터 배선(DL) 및 구동 전류 배선(VDD)은 제1 중간 절연막(IN1) 및 제2 중간 절연막(IN2)을 사이에 두고 스캔 배선(SL)과 교차하여 화소 영역을 정의한다. 특히, 데이터 배선(DL) 및 구동 전류 배선(VDD)이 스캔 배선(SL)과 교차하는 부위에서, 제1 중간 절연막(IN1) 및 제2 중간 절연막(IN2)이 적층되어 개재되므로, 두 배선 사이에서의 절연성이 우수하며, 기생 용량의 발생을 억제할 수 있다. 또한, 데이터 배선(DL)이 스캔 배선(SL)을 타고 넘어가는 부위에서 절연 파괴(break-down)에 의한 배선 단선 혹은 열화(burning)를 방지할 수 있다.

[0060] 박막 트랜지스터들(ST, DT) 및 배선들(SL, DL, VDD)이 형성된 기판(SUB) 전체 표면 위에는 보호막(PAS) 혹은 뱅

크(BN)가 도포되어 있다. 다른 예로, 보호막(PAS)과 बैं크(BA)가 순차적으로 적층된 구조를 가질 수도 있다. 보호막(PAS) 혹은 बैं크(BN) 그리고 애노드 전극(ANO)을 덮는 제2 중간 절연막(IN2)에는 애노드 전극(ANO)에서 발광 영역을 정의하는 개구부가 형성되어 있다.

[0061] 유기발광 다이오드 표시장치의 경우, बैं크(BN)가 형성된 기판(SUB)에서 애노드 전극(ANO) 위에 유기발광 층(OL)과 캐소드 전극(CAT)이 순차적으로 적층된다. 즉, 애노드 전극(ANO), 유기발광 층(OL) 및 캐소드 전극(CAT)의 적층구조로 유기발광 다이오드(OLED)가 구동 박막 트랜지스터(DT)에 연결되어 있다.

[0062] 본 발명의 다른 실시 예에서는 탑 게이트 구조의 박막 트랜지스터 하부에 차광층들(SLS, DLS)을 더 구비하여, 기판(SUB) 방향에서 유입되는 외부광으로부터 박막 트랜지스터의 채널 영역(SA, DA)을 보호할 수 있다. 이와 같이 구비된 차광층들(SLS, DLS)은 섬 모양으로 형성하여 플로팅(Floating) 구조를 갖도록 형성할 수도 있고, 게이트 전극(SG, DG)과 연결하여 이중 게이트 구조를 갖도록 형성할 수도 있다. 또는, 구동 전류 배선이나 기저 배선과 연결하여 레퍼런스 전압 혹은 기저 전압을 인가할 수도 있다.

[0063] 더구나, 차광층(SLS, DLS)과 동일한 물질로 동일한 층에서, 보조 용량(STG)이 형성될 위치에 연장 형성하여 추가 보조 용량 전극을 형성할 수 있다. 예를 들어, 도면으로 도시하지 않았지만, 제1 보조 용량 전극(ST1) 아래에 버퍼층(BUF)을 사이에 두고 추가 보조 용량 전극을 더 형성할 수 있다. 이 경우, 보조 용량(STG)은 서로 중첩하는 4개의 전극들로 이루어지므로써, 보조 용량을 더 많이 확보할 수 있다. 즉, 동일한 보조 용량을 확보함에 있어서, 작은 면적으로 구성할 수 있어, 개구율을 높일 수 있다. 혹은, 동일한 면적으로 더 많은 보조 용량을 확보할 수 있다.

[0064] 본 발명에서는, 고속 특성에 유리한 산화물 반도체 물질을 반도체 층(SA, DA)으로 사용하며, 탑 게이트 구조의 박막 트랜지스터(ST, DT)를 적용한다. 또한, 탑 게이트 구조의 박막 트랜지스터(ST, DT)를 하부 발광형 유기발광 다이오드 표시장치에 적용할 경우, 외부 광에 노출되는 반도체 층(SA, DA)을 보호하기 위해 차광층(SLS, DLS)을 더 구비할 수도 있다.

[0065] 특히, 소스-드레인 전극(SS, SD, DS, DD)을 포함하는 소스-드레인 요소를 애노드 전극(ANO)과 함께 제1 중간 절연막(IN1) 위에 형성하고, 소스-드레인 요소 및 애노드 전극을 제2 중간 절연막으로 덮은 후, 데이터 배선(DL)을 제2 중간 절연막 위에 형성한다. 따라서, 스캔 배선(SL)과 데이터 배선(DL) 사이에는 제1 중간 절연막(IN1)과 제2 중간 절연막(IN2) 두 개층이 개재된다. 그 결과, 스캔 배선(SL)과 데이터 배선(DL) 사이의 기생 용량을 극소화하고, 절연 파괴에 의한 손상을 방지할 수 있다. 또한, 차광층(SLS, DLS)과 함께, 추가 보조 용량 전극을 더 형성하면, 보조 용량의 크기를 더 확보할 수 있어, 보조 용량의 면적을 줄이고, 개구 영역을 늘릴 수 있다.

[0066] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위 내에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명은 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구 범위에 의해 정해져야만 할 것이다.

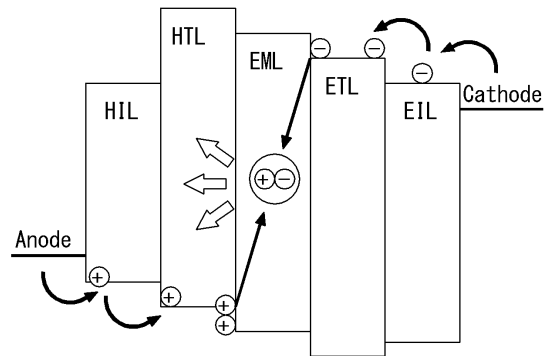
부호의 설명

[0067] DL: 데이터 배선 SL: 스캔 배선
VDD: 구동 전류 배선 ST: 스위칭 TFT
DT: 구동 TFT OLED: 유기발광 다이오드
CAT: 캐소드 전극(층) ANO: 애노드 전극(층)
BN: बैं크 CF: 칼라 필터
OLE: (백색) 유기발광 층 SUB: 기판
PAS: 보호막 OC: 오버코트 층
SG, DG: 게이트 전극 SE: 반도체 층
SS, DS: 소스 전극 SD, DD: 드레인 전극
BUF: 버퍼층 PH: 화소 콘택홀
SLS: 스위칭 차광층 DLS: 구동 차광층

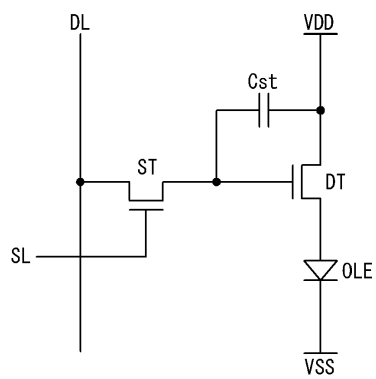
STG: 보조 용량 ST1: 제1 보조 용량 전극
ST2: 제2 보조 용량 전극 ST3: 제3 보조 용량 전극

도면

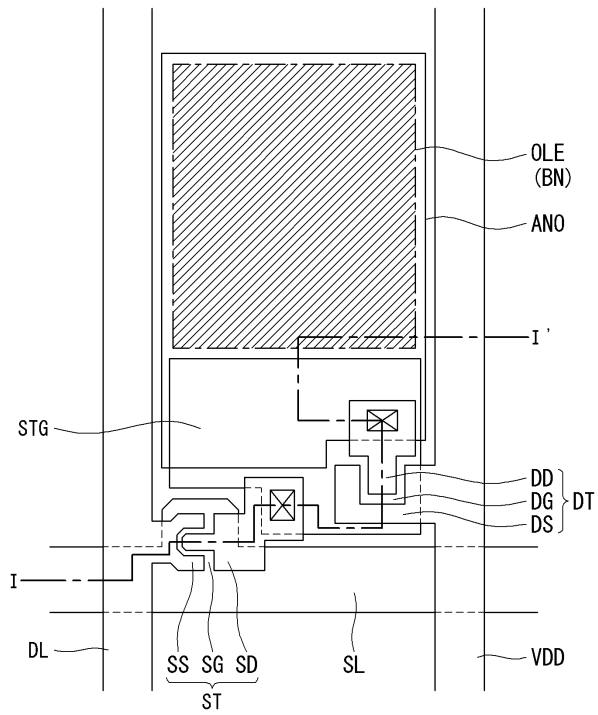
도면1



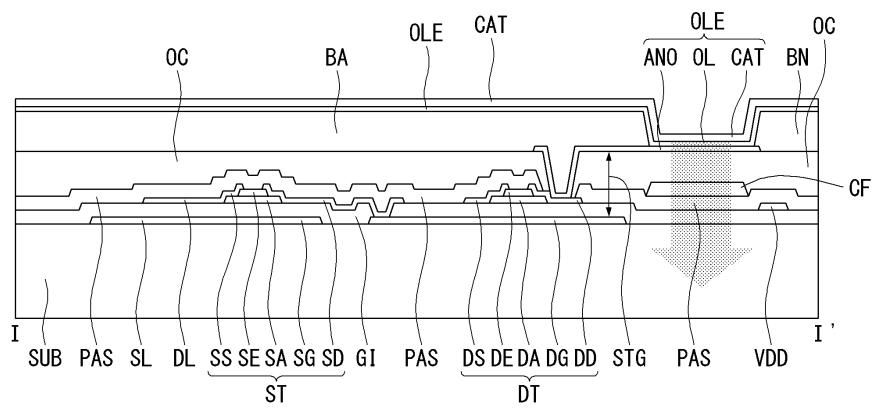
도면2



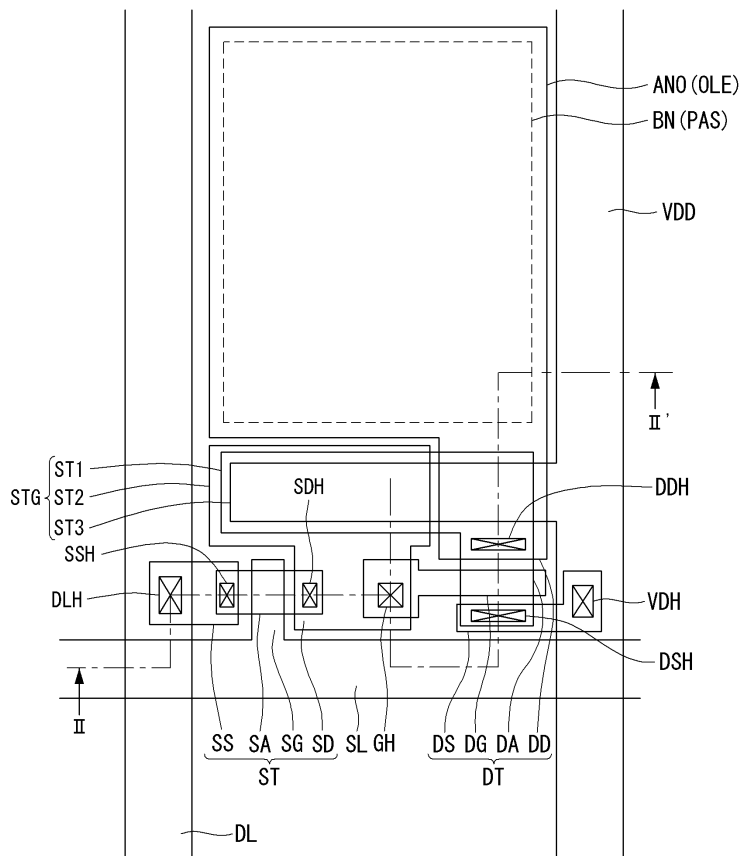
도면3



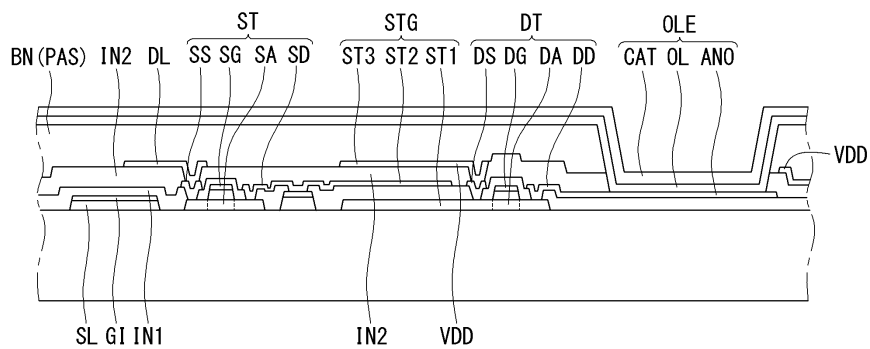
도면4



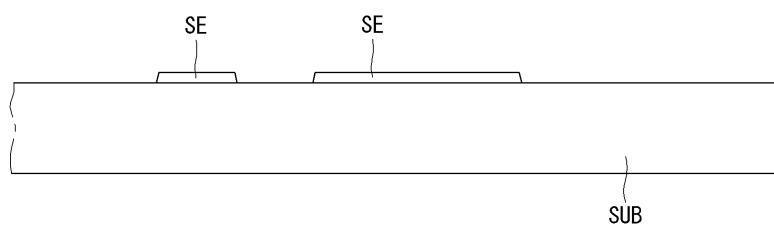
도면5



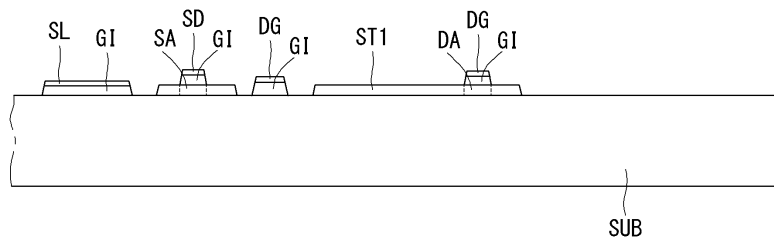
도면6



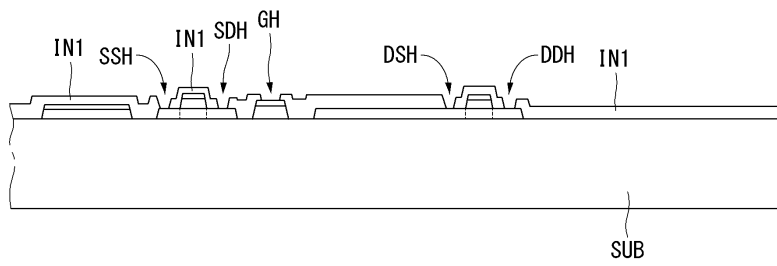
도면7a



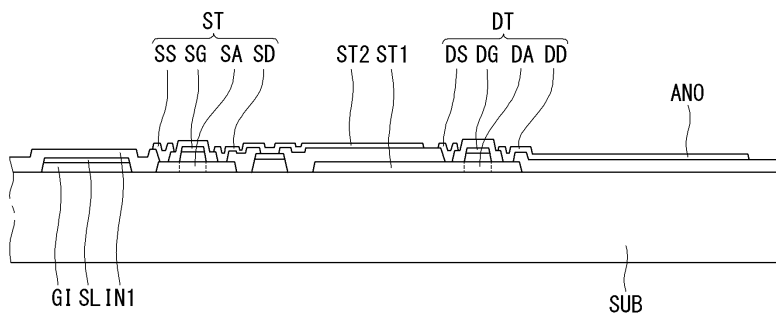
도면7b



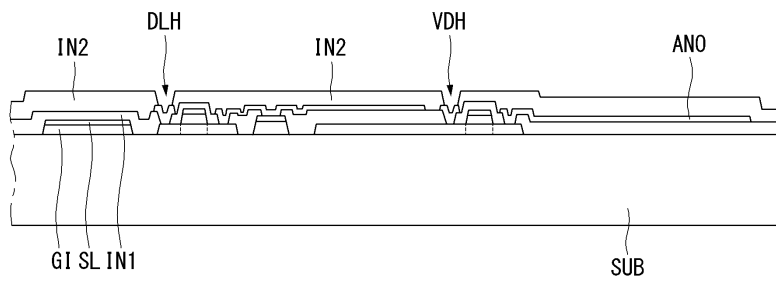
도면7c



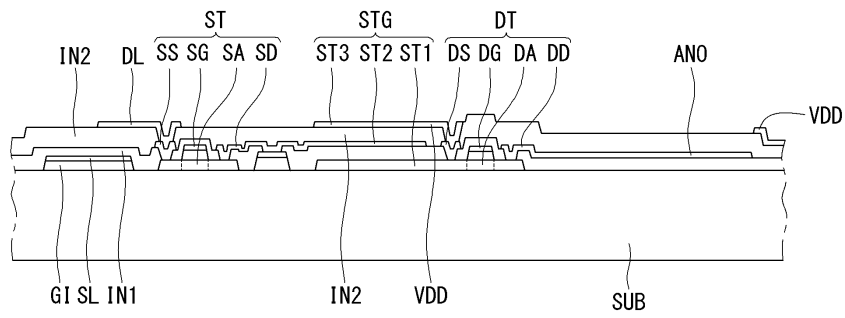
도면7d



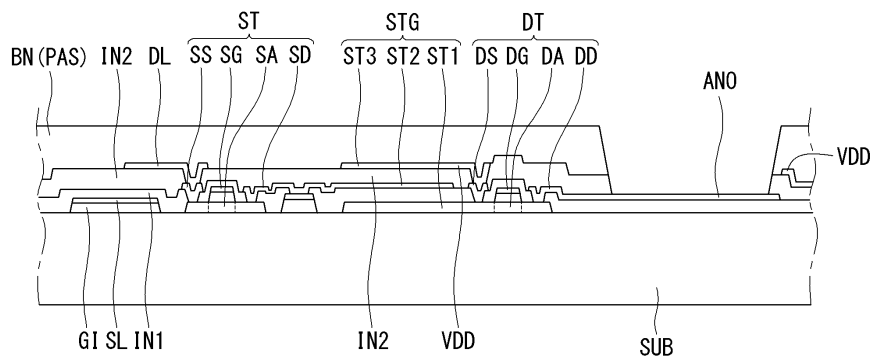
도면7e



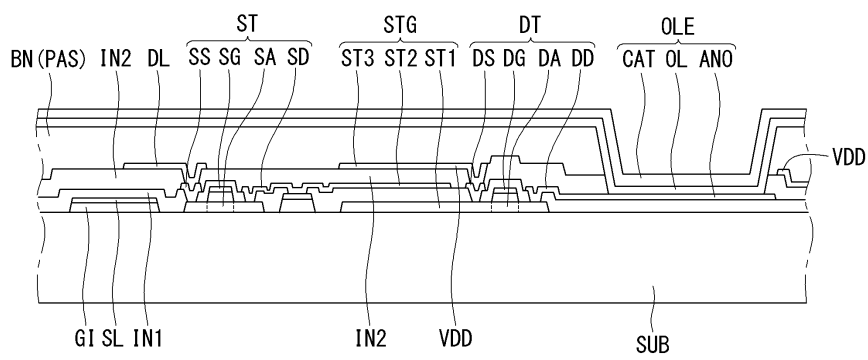
도면7f



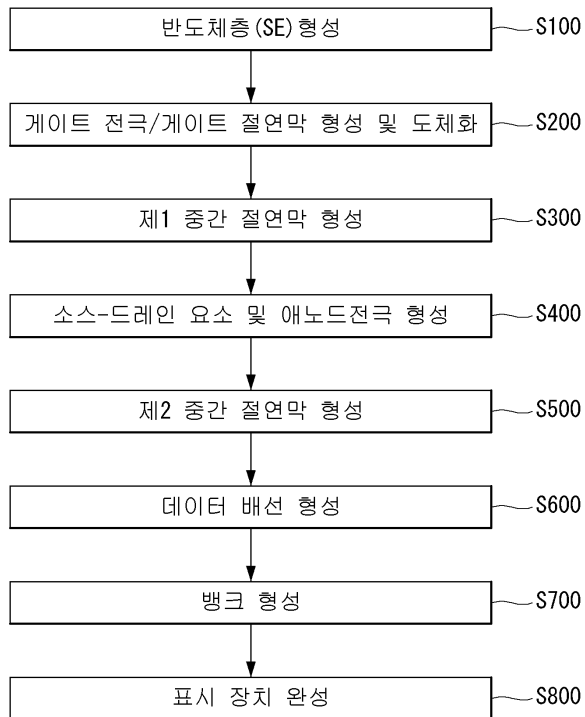
도면7g



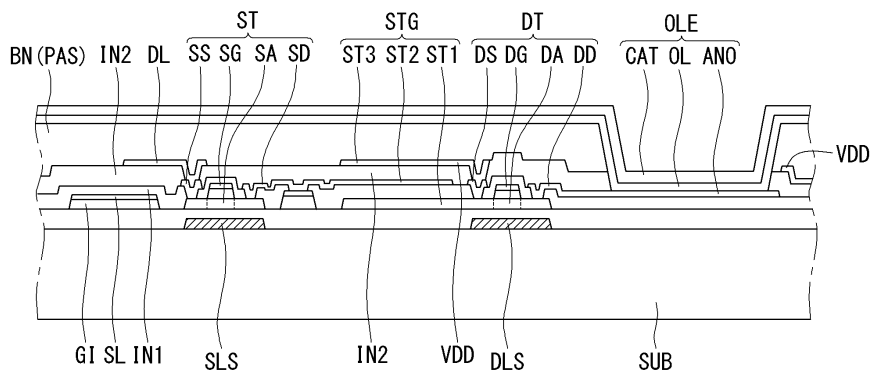
도면7h



도면8



도면9



专利名称(译)	标题：用于平板显示器的薄膜晶体管基板及其制造方法		
公开(公告)号	KR1020160041098A	公开(公告)日	2016-04-18
申请号	KR1020140134080	申请日	2014-10-06
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK SE HEE 박세희		
发明人	박세희		
IPC分类号	H01L27/32 H01L29/786 H01L21/336 H01L51/52 H01L51/56		
CPC分类号	H01L27/3276 H01L27/1255 H01L27/3265 H01L27/3272		
外部链接	Espacenet		

摘要(译)

本发明涉及用于平板显示器的薄膜晶体管基板，例如有机发光二极管显示器，及其制造方法。根据本发明的用于平板显示器的薄膜晶体管基板包括其上限定有多个像素区域的基板，设置在基板上的半导体层，扫描线，第一中间绝缘层，源极 - 漏极元件，阳极，第二中间绝缘层和数据线。扫描线朝向像素区域的一侧布置在基板上，同时在它们之间插入栅极绝缘层。第一中间绝缘层覆盖扫描线和半导体层。源极 - 漏极元件设置在第一中间绝缘层上并连接到半导体层。阳极电极覆盖第一中间绝缘层中的大部分像素区域。第二中间绝缘层覆盖源极 - 漏极元件和阳极电极。数据线布置在第二中间绝缘层上，朝向像素区域的另一侧。

COPYRIGHT KIPO 2016

