



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0010165  
(43) 공개일자 2016년01월27일

(51) 국제특허분류(Int. Cl.)  
H01L 27/32 (2006.01) H01L 51/52 (2006.01)  
H01L 51/56 (2006.01)  
(21) 출원번호 10-2014-0091188  
(22) 출원일자 2014년07월18일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
임종혁  
부산광역시 연제구 고분로 260, 1동 711호 (연산동, 경남아파트)  
김세준  
경기도 파주시 미래로 347, 701동 1102호 (동패동, 한울마을7단지 삼부르네상스 아파트)  
(74) 대리인  
박장원

전체 청구항 수 : 총 15 항

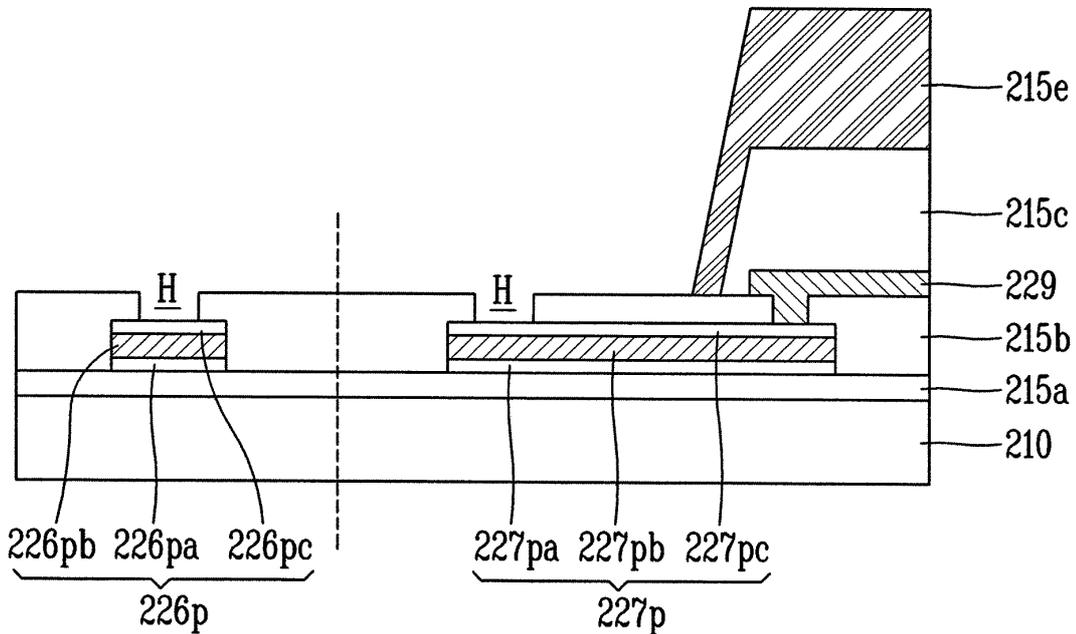
(54) 발명의 명칭 유기전계발광 표시장치 및 그 제조방법

(57) 요약

본 발명의 유기전계발광 표시장치 및 그 제조방법은 전면발광(top emission) 방식의 유기전계발광 표시장치에 있어, 데이터 배선을 덮는 보호막을 제거하여 생산성을 향상시키는 한편, 패드영역의 구조와 제조공정을 개선함으로써 양극의 패터닝 시 에천트에 의한 패드전극의 손상을 방지하기 위한 것으로, 표시영역과 패드영역으로 구분

(뒷면에 계속)

대표도 - 도6b



되는 기관; 상기 표시영역의 기관에 형성된 박막 트랜지스터; 상기 패드영역의 기관에 형성된 패드라인; 상기 박막 트랜지스터의 게이트 배선이 형성된 동일층의 패드영역에 형성된 게이트패드전극 및 데이터패드전극; 상기 게이트패드전극 및 데이터패드전극이 형성된 기관 위에 형성되며, 상기 게이트패드전극 및 데이터패드전극의 일부를 외부로 노출시키는 층간절연막; 상기 박막 트랜지스터가 형성된 표시영역의 기관 위에 형성된 제 1 전극과 보조전극; 상기 제 1 전극 가장자리 주변을 둘러싸서 개구부를 정의하는 한편, 상기 보조전극의 일부를 노출시키는 बैं크; 상기 बैं크가 형성된 기관 위에 형성된 유기 화합물층; 및 상기 유기 화합물층이 형성된 기관 위에 형성되며, 상기 노출된 보조전극과 접촉되는 제 2 전극을 포함한다.

(72) 발명자

**이준석**

서울특별시 관악구 난곡로 55, 214동 601호(신림동, 관악산휴먼시아2단지아파트)

**이소정**

경기도 파주시 월롱면 엘씨디로 201, A동 1220호(LG디스플레이 정다운마을)

**이재성**

서울특별시 송파구 양재대로 1218, 239동 202호 (방이동, 올림픽선수촌아파트)

## 명세서

### 청구범위

#### 청구항 1

표시영역과 패드영역으로 구분되는 기판;

상기 표시영역의 기판에 형성된 박막 트랜지스터;

상기 패드영역의 기판에 형성된 패드라인;

상기 박막 트랜지스터의 게이트 배선이 형성된 동일층의 패드영역에 형성된 게이트패드전극 및 데이터패드전극;

상기 게이트패드전극 및 데이터패드전극이 형성된 기판 위에 형성되며, 상기 게이트패드전극 및 데이터패드전극의 일부를 외부로 노출시키는 층간절연막;

상기 박막 트랜지스터가 형성된 표시영역의 기판 위에 형성된 제 1 전극과 보조전극;

상기 제 1 전극 가장자리 주변을 둘러싸서 개구부를 정의하는 한편, 상기 보조전극의 일부를 노출시키는 बैं크;

상기 बैं크가 형성된 기판 위에 형성된 유기 화합물층; 및

상기 유기 화합물층이 형성된 기판 위에 형성되며, 상기 노출된 보조전극과 컨택되는 제 2 전극을 포함하는 유기전계발광 표시장치.

#### 청구항 2

제 1 항에 있어서, 상기 게이트패드전극 및 데이터패드전극은 Cu/MoTi의 이중층 구조 또는 ITO/Cu/MoTi의 삼중층 구조로 이루어진 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 3

제 1 항에 있어서, 상기 게이트패드전극 및 데이터패드전극은 Ti/Al/Ti의 삼중층 구조로 이루어진 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 4

제 1 항에 있어서, 상기 패드영역의 층간절연막은 상기 게이트패드전극 및 데이터패드전극의 일부를 외부로 노출시키는 오픈 홀 및 상기 데이터패드전극의 일단을 노출시키는 점핑 홀을 포함하는 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 5

제 4 항에 있어서, 상기 데이터패드전극은 상기 점핑 홀을 통해 상기 박막 트랜지스터의 데이터라인과 전기적으로 접속하는 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 6

제 1 항에 있어서, 상기 게이트패드전극과 데이터패드전극은 그 표면뿐만 아니라 일 측면에 위치하는 층간절연막도 제거되어 그 측면도 외부에 노출되는 것을 특징으로 하는 유기전계발광 표시장치.

#### 청구항 7

표시영역과 패드영역으로 구분되는 기판;

상기 표시영역의 기판에 형성된 박막 트랜지스터;

상기 패드영역의 기판에 형성된 패드라인;

상기 박막 트랜지스터의 게이트 배선이 형성된 동일층의 패드영역에 형성된 게이트패드라인 및 데이터패드라인;

상기 박막 트랜지스터의 데이터 배선이 형성된 동일층의 패드영역에 형성되어 상기 게이트패드라인 및 데이터패드라인과 전기적으로 접속하며, Ti/Al/Ti의 삼중층 구조로 이루어진 게이트패드전극 및 데이터패드전극;

상기 박막 트랜지스터가 형성된 표시영역의 기판 위에 형성된 제 1 전극과 보조전극;

상기 제 1 전극 가장자리 주변을 둘러싸서 개구부를 정의하는 한편, 상기 보조전극의 일부를 노출시키는 बैं크;

상기 बैं크가 형성된 기판 위에 형성된 유기 화합물층; 및

상기 유기 화합물층이 형성된 기판 위에 형성되며, 상기 노출된 보조전극과 접촉되는 제 2 전극을 포함하는 유기전계발광 표시장치.

**청구항 8**

표시영역과 패드영역으로 구분되는 기판을 제공하는 단계;

상기 표시영역의 기판에 게이트 배선을 형성하는 동시에 상기 패드영역의 기판에 게이트패드전극 및 데이터패드전극을 형성하는 단계;

상기 게이트 배선과 게이트패드전극 및 데이터패드전극이 형성된 기판 위에 층간절연막을 형성하는 단계;

상기 층간절연막이 형성된 표시영역의 기판에 데이터 배선을 형성하는 단계;

상기 데이터 배선이 형성된 기판 위에 평탄화막을 형성하는 단계;

상기 평탄화막이 형성된 표시영역의 기판 위에 제 1 전극과 보조전극을 형성한 후에, 상기 패드영역의 층간절연막을 선택적으로 제거하여 상기 게이트패드전극 및 데이터패드전극의 일부를 외부로 노출시키는 단계;

상기 제 1 전극과 보조전극이 형성된 기판 위에 상기 보조전극의 일부를 노출시키는 बैं크를 형성하는 단계;

상기 बैं크가 형성된 기판 위에 유기 화합물층을 형성하는 단계; 및

상기 유기 화합물층이 형성된 기판 위에 상기 노출된 보조전극과 접촉 되도록 제 2 전극을 형성하는 단계를 포함하는 유기전계발광 표시장치의 제조방법.

**청구항 9**

표시영역과 패드영역으로 구분되는 기판을 제공하는 단계;

상기 표시영역의 기판에 게이트 배선을 형성하는 동시에 상기 패드영역의 기판에 게이트패드전극 및 데이터패드전극을 형성하는 단계;

상기 게이트 배선과 게이트패드전극 및 데이터패드전극이 형성된 기판 위에 층간절연막을 형성하는 단계;

상기 패드영역의 층간절연막을 선택적으로 제거하여 상기 게이트패드전극 및 데이터패드전극의 일부를 외부로 노출시키는 단계;

상기 층간절연막이 형성된 표시영역의 기판에 데이터 배선을 형성하는 단계;

상기 데이터 배선이 형성된 기판 위에 평탄화막을 형성하는 단계;

상기 평탄화막이 형성된 표시영역의 기판 위에 제 1 전극과 보조전극을 형성하는 단계;

상기 제 1 전극과 보조전극이 형성된 기판 위에 상기 보조전극의 일부를 노출시키는 बैं크를 형성하는 단계;

상기 बैं크가 형성된 기판 위에 유기 화합물층을 형성하는 단계; 및

상기 유기 화합물층이 형성된 기판 위에 상기 노출된 보조전극과 접촉 되도록 제 2 전극을 형성하는 단계를 포함하는 유기전계발광 표시장치의 제조방법.

**청구항 10**

제 8 항 및 제 9 항 중 어느 한 항에 있어서, 상기 층간절연막을 선택적으로 제거하여 상기 데이터패드전극의 일단을 노출시키는 점핑 홀을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 유기전계발광 표시장치의 제조방법.

**청구항 11**

제 10 항에 있어서, 상기 게이트패드전극 및 데이터패드전극은 Cu/MoTi의 이중층 구조 또는 ITO/Cu/MoTi의 삼중층 구조로 형성하는 것을 특징으로 하는 유기전계발광 표시장치의 제조방법.

**청구항 12**

제 10 항에 있어서, 상기 게이트패드전극 및 데이터패드전극은 Ti/Al/Ti의 삼중층 구조로 형성하는 것을 특징으로 하는 유기전계발광 표시장치의 제조방법.

**청구항 13**

제 10 항에 있어서, 상기 패드영역의 층간절연막을 선택적으로 제거하여 상기 게이트패드전극 및 데이터패드전극의 일부를 외부로 노출시키는 오픈 홀을 형성하는 것을 특징으로 하는 유기전계발광 표시장치의 제조방법.

**청구항 14**

제 10 항에 있어서, 상기 패드영역의 층간절연막을 선택적으로 제거하여 상기 게이트패드전극 및 데이터패드전극의 표면뿐만 아니라 측면도 외부로 노출시키는 것을 특징으로 하는 유기전계발광 표시장치의 제조방법.

**청구항 15**

제 11 항에 있어서, 상기 평탄화막을 어닐링 하여 상기 게이트패드전극 및 데이터패드전극의 ITO를 결정화하는 것을 특징으로 하는 유기전계발광 표시장치의 제조방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 유기전계발광 표시장치 및 그 제조방법에 관한 것으로, 보다 상세하게는 전면발광(top emission) 방식의 유기전계발광 표시장치 및 그 제조방법에 관한 것이다.

**배경 기술**

[0002] 최근 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 기존의 표시장치인 브라운관(Cathode Ray Tube; CRT)을 대체하는 경량 박형 평판표시장치(Flat Panel Display; FPD)에 대한 연구 및 상업화가 중점적으로 이루어지고 있다.

[0003] 이러한 평판표시장치 분야에서, 지금까지는 가볍고 전력소모가 적은 액정표시장치(Liquid Crystal Display Device; LCD)가 가장 주목받는 디스플레이 장치였지만, 액정표시장치는 발광소자가 아니라 수광소자이며 밝기, 명암비(contrast ratio) 및 시야각 등에 단점이 있기 때문에 이러한 단점을 극복할 수 있는 새로운 디스플레이 장치에 대한 개발이 활발하게 전개되고 있다.

[0004] 새로운 디스플레이 장치 중 하나인 유기전계발광 표시장치는 자체발광형이기 때문에 액정표시장치에 비해 시야각과 명암비 등이 우수하며 백라이트(backlight)가 필요하지 않기 때문에 경량 박형이 가능하고, 소비전력 측면에서도 유리하다. 그리고, 직류 저전압 구동이 가능하고 응답속도가 빠르다는 장점이 있으며, 특히 제조비용 측면에서도 유리한 장점을 가지고 있다.

[0005] 이러한 유기전계발광 표시장치의 제조공정에는 액정표시장치나 플라즈마 표시패널(Plasma Display Panel; PDP)과는 달리 증착 및 봉지(encapsulation) 공정이 공정의 전부라고 할 수 있기 때문에 제조공정이 매우 단순하다. 또한, 각 화소마다 스위칭 소자인 박막 트랜지스터(Thin Film Transistor; TFT)를 가지는 능동 매트릭스(active matrix)방식으로 유기전계발광 표시장치를 구동하게 되면, 낮은 전류를 인가하더라도 동일한 휘도를 나타내므로 저소비 전력, 고정세 및 대형화가 가능한 장점을 가진다.

[0006] 이하, 유기전계발광 표시장치의 기본적인 구조 및 동작 특성에 대해서 도면을 참조하여 상세히 설명한다.

[0007] 도 1은 일반적인 유기발광다이오드의 발광원리를 설명하는 다이어그램이다.

[0008] 일반적으로 유기전계발광 표시장치는 도 1과 같이, 유기발광다이오드를 구비한다.

- [0009] 이때, 유기발광다이오드는 화소전극인 양극(anode)(18)과 공통전극인 음극(cathode)(28) 및 이들 사이에 형성된 유기 화합물층(31, 32, 35, 36, 37)을 구비한다.
- [0010] 그리고, 유기 화합물층(31, 32, 35, 36, 37)은 정공주입층(hole injection layer)(31), 정공수송층(hole transport layer)(32), 발광층(emission layer)(35), 전자수송층(electron transport layer)(36) 및 전자주입층(electron injection layer)(37)을 포함한다.
- [0011] 양극(18)과 음극(28)에 구동전압이 인가되면 정공수송층(32)을 통과한 정공과 전자수송층(36)을 통과한 전자가 발광층(35)으로 이동되어 여기자를 형성하고, 그 결과 발광층(35)이 가시광선을 발산하게 된다.
- [0012] 유기전계발광 표시장치는 진술한 구조의 유기발광다이오드를 가지는 화소를 매트릭스 형태로 배열하고 그 화소들을 데이터전압과 스캔전압으로 선택적으로 제어함으로써 화상을 표시한다.
- [0013] 이때, 상기의 유기전계발광 표시장치는 수동 매트릭스(passive matrix) 방식 또는 스위칭소자로서 TFT를 이용하는 능동 매트릭스(active matrix) 방식으로 나뉘어진다. 이 중 능동 매트릭스 방식은 능동소자인 TFT를 선택적으로 턴-온(turn on)시켜 화소를 선택하고 스토리지 커패시터(storage capacitor)에 유지되는 전압으로 화소의 발광을 유지한다.
- [0014] 이와 같이 구동되는 유기전계발광 표시장치는 빛이 방출되는 방향에 따라 전면발광(top emission) 방식과 후면발광(bottom emission) 방식 및 양면발광(dual emission) 방식으로 구분될 수 있다.
- [0015] 전면발광 방식 유기전계발광 표시장치는 화소가 배열된 기판과 반대방향으로 빛이 방출되는 방식이며, 화소가 배열된 기판 방향으로 빛이 방출되는 후면발광 방식에 비하여 개구율을 증가시킬 수 있다는 장점이 있어 최근에 많이 사용되고 있다.
- [0016] 이러한 전면발광 방식 유기전계발광 표시장치는 유기 화합물층의 하부에 양극을 형성하고, 빛이 투과되는 유기 화합물층의 상부에 음극을 형성한다.
- [0017] 이때, 음극은 일 함수가 낮은 반투과막으로 구현되기 위하여 얇게(~ 100Å) 형성되어야 한다. 이 경우 음극은 높은 저항을 갖게 된다.
- [0018] 이와 같이 전면발광 방식 유기전계발광 표시장치는 음극의 높은 저항에 의해 패널 내에서 전압강하(IR drop)가 발생하고, 이에 따라 화소별로 서로 다른 레벨의 전압이 인가되어 휘도 또는 화질의 불균일을 초래하게 된다는 문제점이 있다. 특히, 패널의 크기가 증가할수록 전압강하가 심화될 수 있다.

**발명의 내용**

**해결하려는 과제**

- [0019] 본 발명은 상기한 문제를 해결하기 위한 것으로, 전면발광 방식의 유기전계발광 표시장치에 있어, 음극의 전압강하를 방지할 수 있는 유기전계발광 표시장치 및 그 제조방법을 제공하는데 목적이 있다.
- [0020] 본 발명의 다른 목적은 마스크수를 절감할 수 있는 유기전계발광 표시장치 및 그 제조방법을 제공하는데 있다.
- [0021] 본 발명의 또 다른 목적은 양극의 패터닝 시 에천트에 의한 패드전극의 손상을 방지할 수 있는 유기전계발광 표시장치 및 그 제조방법을 제공하는데 있다.
- [0022] 기타, 본 발명의 다른 목적 및 특징들은 후술되는 발명의 구성 및 특허청구범위에서 설명될 것이다.

**과제의 해결 수단**

- [0023] 상기한 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 유기전계발광 표시장치는 표시영역과 패드영역으로 구분되는 기판; 상기 표시영역의 기판에 형성된 박막 트랜지스터; 상기 패드영역의 기판에 형성된 패드라인; 상기 박막 트랜지스터의 게이트 배선이 형성된 동일층의 패드영역에 형성된 게이트패드전극 및 데이터패드전극; 상기 게이트패드전극 및 데이터패드전극이 형성된 기판 위에 형성되며, 상기 게이트패드전극 및 데이터패드전극의 일부를 외부로 노출시키는 층간절연막; 상기 박막 트랜지스터가 형성된 표시영역의 기판 위에 형성된 제 1 전극과 보조전극; 상기 제 1 전극 가장자리 주변을 둘러싸서 개구부를 정의하는 한편, 상기 보조전극의 일부를 노출시키는 बैं크; 상기 बैं크가 형성된 기판 위에 형성된 유기 화합물층; 및 상기 유기 화합물층이 형성된 기판 위에 형성되며, 상기 노출된 보조전극과 연결되는 제 2 전극을 포함한다.

- [0024] 이때, 상기 게이트패드전극 및 데이터패드전극은 Cu/MoTi의 이중층 구조 또는 ITO/Cu/MoTi의 삼중층 구조로 이루어질 수 있다.
- [0025] 상기 게이트패드전극 및 데이터패드전극은 Ti/Al/Ti의 삼중층 구조로 이루어질 수 있다.
- [0026] 상기 패드영역의 층간절연막은 상기 게이트패드전극 및 데이터패드전극의 일부를 외부로 노출시키는 오픈 홀 및 상기 데이터패드전극의 일단을 노출시키는 점핑 홀을 포함할 수 있다.
- [0027] 이때, 상기 데이터패드전극은 상기 점핑 홀을 통해 상기 박막 트랜지스터의 데이터라인과 전기적으로 접속할 수 있다.
- [0028] 상기 게이트패드전극과 데이터패드전극은 그 표면뿐만 아니라 일 측면에 위치하는 층간절연막도 제거되어 그 측면도 외부에 노출될 수 있다.
- [0029] 본 발명의 다른 일 실시예에 따른 유기전계발광 표시장치는 표시영역과 패드영역으로 구분되는 기판; 상기 표시 영역의 기판에 형성된 박막 트랜지스터; 상기 패드영역의 기판에 형성된 패드라인; 상기 박막 트랜지스터의 게이트 배선이 형성된 동일층의 패드영역에 형성된 게이트패드라인 및 데이터패드라인; 상기 박막 트랜지스터의 데이터 배선이 형성된 동일층의 패드영역에 형성되어 상기 게이트패드라인 및 데이터패드라인과 전기적으로 접속하며, Ti/Al/Ti의 삼중층 구조로 이루어진 게이트패드전극 및 데이터패드전극; 상기 박막 트랜지스터가 형성된 표시영역의 기판 위에 형성된 제 1 전극과 보조전극; 상기 제 1 전극 가장자리 주변을 둘러싸서 개구부를 정의하는 한편, 상기 보조전극의 일부를 노출시키는 बैं크; 상기 बैं크가 형성된 기판 위에 형성된 유기 화합물층; 및 상기 유기 화합물층이 형성된 기판 위에 형성되며, 상기 노출된 보조전극과 접촉되는 제 2 전극을 포함한다.
- [0030] 본 발명의 일 실시예에 따른 유기전계발광 표시장치의 제조방법은 표시영역과 패드영역으로 구분되는 기판을 제공하는 단계; 상기 표시영역의 기판에 게이트 배선을 형성하는 동시에 상기 패드영역의 기판에 게이트패드전극 및 데이터패드전극을 형성하는 단계; 상기 게이트 배선과 게이트패드전극 및 데이터패드전극이 형성된 기판 위에 층간절연막을 형성하는 단계; 상기 층간절연막이 형성된 표시영역의 기판에 데이터 배선을 형성하는 단계; 상기 데이터 배선이 형성된 기판 위에 평탄화막을 형성하는 단계; 상기 평탄화막이 형성된 표시영역의 기판 위에 제 1 전극과 보조전극을 형성한 후에, 상기 패드영역의 층간절연막을 선택적으로 제거하여 상기 게이트패드전극 및 데이터패드전극의 일부를 외부로 노출시키는 단계; 상기 제 1 전극과 보조전극이 형성된 기판 위에 상기 보조전극의 일부를 노출시키는 बैं크를 형성하는 단계; 상기 बैं크가 형성된 기판 위에 유기 화합물층을 형성하는 단계; 및 상기 유기 화합물층이 형성된 기판 위에 상기 노출된 보조전극과 접촉 되도록 제 2 전극을 형성하는 단계를 포함한다.
- [0031] 본 발명의 다른 일 실시예에 따른 유기전계발광 표시장치의 제조방법은 표시영역과 패드영역으로 구분되는 기판을 제공하는 단계; 상기 표시영역의 기판에 게이트 배선을 형성하는 동시에 상기 패드영역의 기판에 게이트패드전극 및 데이터패드전극을 형성하는 단계; 상기 게이트 배선과 게이트패드전극 및 데이터패드전극이 형성된 기판 위에 층간절연막을 형성하는 단계; 상기 패드영역의 층간절연막을 선택적으로 제거하여 상기 게이트패드전극 및 데이터패드전극의 일부를 외부로 노출시키는 단계; 상기 층간절연막이 형성된 표시영역의 기판에 데이터 배선을 형성하는 단계; 상기 데이터 배선이 형성된 기판 위에 평탄화막을 형성하는 단계; 상기 평탄화막이 형성된 표시영역의 기판 위에 제 1 전극과 보조전극을 형성하는 단계; 상기 제 1 전극과 보조전극이 형성된 기판 위에 상기 보조전극의 일부를 노출시키는 बैं크를 형성하는 단계; 상기 बैं크가 형성된 기판 위에 유기 화합물층을 형성하는 단계; 및 상기 유기 화합물층이 형성된 기판 위에 상기 노출된 보조전극과 접촉 되도록 제 2 전극을 형성하는 단계를 포함한다.
- [0032] 이때, 상기 층간절연막을 선택적으로 제거하여 상기 데이터패드전극의 일단을 노출시키는 점핑 홀을 형성하는 단계를 추가로 포함할 수 있다.
- [0033] 이때, 상기 게이트패드전극 및 데이터패드전극은 Cu/MoTi의 이중층 구조 또는 ITO/Cu/MoTi의 삼중층 구조로 형성할 수 있다.
- [0034] 상기 게이트패드전극 및 데이터패드전극은 Ti/Al/Ti의 삼중층 구조로 형성할 수 있다.
- [0035] 상기 패드영역의 층간절연막을 선택적으로 제거하여 상기 게이트패드전극 및 데이터패드전극의 일부를 외부로 노출시키는 오픈 홀을 형성할 수 있다.
- [0036] 상기 패드영역의 층간절연막을 선택적으로 제거하여 상기 게이트패드전극 및 데이터패드전극의 표면뿐만 아니라

측면도 외부로 노출시킬 수 있다.

[0037] 상기 평탄화막을 어닐링 하여 상기 게이트패드전극 및 데이터패드전극의 ITO를 결정화할 수 있다.

**발명의 효과**

[0038] 상술한 바와 같이, 본 발명의 일 실시예에 따른 유기전계발광 표시장치 및 그 제조방법은 전면발광 방식의 유기전계발광 표시장치에 있어, 보조전극을 형성하여 음극의 저항을 감소시킴으로써 패널의 휘도 균일도를 향상시키는 효과를 제공한다.

[0039] 본 발명의 일 실시예에 따른 유기전계발광 표시장치 및 그 제조방법은 데이터 배선을 덮는 보호막을 제거하여 마스크수를 절감함으로써 생산성을 향상시키는 효과를 제공한다.

[0040] 그리고, 패드영역의 구조와 제조공정을 개선함으로써 양극의 패터닝 시 에천트에 의한 패드전극의 손상을 방지할 수 있게 된다. 이에 따라 신뢰성이 향상되는 동시에 불량 감소 및 생산성 향상을 가져오는 효과를 제공한다.

**도면의 간단한 설명**

[0041] 도 1은 일반적인 유기발광다이오드의 발광원리를 설명하는 다이어그램.

도 2는 유기전계발광 표시장치의 화소 구조를 설명하는 도면.

도 3은 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 구조를 예시적으로 나타내는 사시도.

도 4a 및 도 4b는 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 구조 일부를 개략적으로 나타내는 단면도.

도 5a 및 도 5b는 Ag의 부식 및 이동에 의한 패드전극의 손상을 예를 들어 보여주는 사진.

도 6a 및 도 6b는 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 구조 일부를 개략적으로 나타내는 단면도.

도 7a 내지 도 7i는 도 6a에 도시된 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도.

도 8a 내지 도 8g는 도 6b에 도시된 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도.

도 9a 내지 도 9f는 도 6b에 도시된 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 다른 제조방법을 순차적으로 나타내는 단면도.

도 10a 및 도 10b는 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치의 구조 일부를 개략적으로 나타내는 단면도.

도 11a 내지 도 11i는 도 10a에 도시된 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도.

도 12a 내지 도 12g는 도 10b에 도시된 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도.

도 13a 내지 도 13f는 도 10b에 도시된 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치의 다른 제조방법을 순차적으로 나타내는 단면도.

도 14a 및 도 14b는 본 발명의 제 4 실시예에 따른 유기전계발광 표시장치의 구조 일부를 개략적으로 나타내는 단면도.

도 15a 내지 도 15i는 도 14a에 도시된 본 발명의 제 4 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도.

도 16a 내지 도 16d는 도 14b에 도시된 본 발명의 제 4 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도.

**발명을 실시하기 위한 구체적인 내용**

- [0042] 이하, 첨부한 도면을 참조하여 본 발명에 따른 유기전계발광 표시장치 및 그 제조방법의 바람직한 실시예를 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.
- [0043] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성요소를 지칭한다. 도면에서 층 및 영역들의 크기 및 상대적인 크기는 설명의 명료성을 위해 과장될 수 있다.
- [0044] 소자(element) 또는 층이 다른 소자 또는 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층의 바로 위뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접 위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않는 것을 나타낸다.
- [0045] 공간적으로 상대적인 용어인 "아래(below, beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 "아래(below)" 또는 "아래(beneath)"로 기술된 소자는 다른 소자의 "위(above)"에 놓여질 수 있다. 따라서, 예시적인 용어인 "아래"는 아래와 위의 방향을 모두 포함할 수 있다.
- [0046] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며, 따라서 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprise)" 및/또는 "포함하는(comprising)"은 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.
- [0047] 도 2는 유기전계발광 표시장치의 화소 구조를 설명하는 도면이다.
- [0048] 도 2를 참조하면, 유기전계발광 표시장치는 제 1 방향으로 배열된 게이트라인(GL) 및 제 1 방향과 교차하는 제 2 방향으로 서로 이격하여 배열된 데이터라인(DL)과 구동 전원라인(VDDL)에 의해 화소영역이 정의된다.
- [0049] 화소영역 내에는 스위칭 박막 트랜지스터(ST), 구동 박막 트랜지스터(DT), 스토리지 커패시터(C) 및 유기발광다이오드(OLED)가 형성된다.
- [0050] 스위칭 박막 트랜지스터(ST)는 게이트라인(GL)에 공급되는 게이트 신호에 따라 스위칭 되어 데이터라인(DL)에 공급되는 데이터 신호를 구동 박막 트랜지스터(DT)에 공급한다.
- [0051] 그리고, 구동 박막 트랜지스터(DT)는 스위칭 박막 트랜지스터(ST)로부터 공급되는 데이터 신호에 따라 스위칭 되어 구동 전원라인(VDDL)으로부터 유기발광다이오드(OLED)로 흐르는 전류를 제어한다.
- [0052] 스토리지 커패시터(C)는 구동 박막 트랜지스터(DT)의 게이트전극과 기저 전원라인(VSSL) 사이에 접속되어 구동 박막 트랜지스터(DT)의 게이트전극에 공급되는 데이터 신호에 대응되는 전압을 저장하고, 저장된 전압으로 구동 트랜지스터(DT)의 턴-온 상태를 1 프레임 동안 일정하게 유지시킨다.
- [0053] 유기발광다이오드(OLED)는 구동 박막 트랜지스터(DT)의 소오스전극 또는 드레인전극과 기저 전원라인(VSSL) 사이에 전기적으로 접속되어 구동 박막 트랜지스터(DT)로부터 공급되는 데이터 신호에 대응되는 전류에 의해 발광한다.
- [0054] 도 3은 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 구조를 예시적으로 나타내는 사시도로써, 패드 영역에 연성 회로기판(Flexible Printed Circuit Board; FPCB)이 체결된 상태의 유기전계발광 표시장치를 예를 들어 나타내고 있다.
- [0055] 그리고, 도 4a 및 도 4b는 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치의 구조 일부를 개략적으로 나타내는 단면도이다.
- [0056] 이때, 도 4a는 유기전계발광 표시장치의 TFT부 및 커패시터 형성부를 포함하는 하나의 부화소(sub pixel)를 예를 들어 나타내고 있으며, 도 4b는 게이트패드영역과 데이터패드영역의 일부를 순서대로 나타내고 있다.
- [0057] 특히, 도 4a는 코플라나 구조의 TFT를 이용한 전면발광 방식의 유기전계발광 표시장치의 하나의 부화소를 예를

들어 나타내고 있다. 다만, 본 발명이 코플라나 구조의 TFT에 한정되는 것은 아니다.

- [0058] 도 5a 및 도 5b는 Ag의 부식 및 이동에 의한 패드전극의 손상을 예를 들어 보여주는 사진으로써, 집중이온빔(Focused Ion Beam; FIB) 사진을 예를 들어 나타내고 있다.
- [0059] 도 3을 참조하면, 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치는 크게 영상을 표시하는 패널 어셈블리(100)와 패널 어셈블리(100)에 연결되는 연성 회로기관(140)을 포함한다.
- [0060] 패널 어셈블리(100)는 표시영역(active area)(AA)과 패드영역이 정의되는 TFT 기관(110)과 표시영역(AA)을 덮으면서 TFT 기관(110) 위에 형성되는 봉지층(encapsulation layer)(120)을 포함한다.
- [0061] 이때, 패드영역은 봉지층(120)에 의해 덮이지 않고 노출될 수 있다.
- [0062] TFT와 유기발광다이오드 등을 포함하는 TFT 기관(110)은 베이스가 되는 기관으로 폴리이미드 기관을 적용할 수 있으며, 이때 그 배면에는 백 플레이트(back plate)(105)가 부착될 수 있다.
- [0063] 그리고, 봉지층(120) 위에는 외부로부터 입사된 광의 반사를 막기 위한 편광판(미도시)이 부착될 수 있다.
- [0064] 이때, 도시하지 않았지만, TFT 기관(110)의 표시영역(AA)에는 부화소들이 매트릭스 형태로 배치되며, 표시영역(AA)의 외측에는 부화소들을 구동시키기 위한 스캔 드라이버와 데이터 드라이버 등의 구동소자 및 기타 부품들이 위치한다.
- [0065] 이러한 TFT 기관(110)의 표시영역(AA)을 도 4a를 참조하여 구체적으로 설명하면, 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치는 기관(110), 구동 박막 트랜지스터(DT), 유기발광다이오드 및 보조전극라인(VSSLa)을 포함한다.
- [0066] 우선, 구동 박막 트랜지스터(DT)는 반도체층(124), 게이트전극(121), 소오스전극(122) 및 드레인전극(123)을 포함한다.
- [0067] 반도체층(124)은 투명한 플라스틱이나 고분자 필름 등의 절연물질로 이루어진 기관(101) 위에 형성된다.
- [0068] 반도체층(124)은 비정질 실리콘막 또는 비정질 실리콘을 결정화한 다결정 실리콘막으로 구성될 수 있다.
- [0069] 이때, 기관(110)과 반도체층(124) 사이에는 버퍼층(미도시)이 더 형성될 수 있다. 버퍼층은 반도체층(124)의 결정화 시 기관(110)으로부터 유출되는 알칼리 이온과 같은 불순물로부터 박막 트랜지스터를 보호하기 위해서 형성될 수 있다.
- [0070] 반도체층(124) 위에는 실리콘질화막(SiNx) 또는 실리콘산화막(SiO<sub>2</sub>) 등으로 이루어진 게이트절연막(115a)이 형성되어 있으며, 그 위에 게이트전극(121)을 포함하는 게이트라인(미도시) 및 제 1 유지전극(109)이 형성되어 있다.
- [0071] 게이트전극(121)과 게이트라인 및 제 1 유지전극(109)은 저저항 특성을 갖는 제 1 금속물질, 예를 들면 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0072] 게이트전극(121)과 게이트라인 및 제 1 유지전극(109) 위에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(inter insulation layer)(115b)이 형성되어 있으며, 그 위에 데이터 배선, 즉 데이터라인(미도시), 구동 전압라인(미도시) 및 소오스/드레인전극(122, 123) 및 제 2 유지전극(119)이 형성되어 있다.
- [0073] 소오스전극(122)과 드레인전극(123)은 소정 간격으로 이격하여 형성되어 있으며, 반도체층(124)과 전기적으로 연결된다. 보다 구체적으로는, 게이트절연막(115a) 및 층간절연막(115b)에는 반도체층(124)을 노출시키는 반도체층 콘택홀이 형성되어 있으며, 반도체층 콘택홀을 통해 소오스/드레인전극(122, 123)이 반도체층(124)과 전기적으로 접속되어 있다.
- [0074] 이때, 제 2 유지전극(119)은 층간절연막(115b)을 사이에 두고 그 하부의 제 1 유지전극(109)의 일부와 중첩하여 스토리지 커패시터를 형성하게 된다.
- [0075] 데이터라인, 구동 전압라인, 소오스/드레인전극(122, 123) 및 제 2 유지전극(119)은 저저항 특성을 갖는 제 2 금속물질, 예를 들면 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0076] 데이터라인, 구동 전압라인, 소오스/드레인전극(122, 123) 및 제 2 유지전극(119)이 형성된 기관(110) 위에는

보호막(115c) 및 평탄화막(115d)이 형성되어 있다.

- [0077] 다음으로, 유기발광다이오드는 제 1 전극(118), 유기 화합물층(130) 및 제 2 전극(128)을 포함한다.
- [0078] 이러한 유기발광다이오드는 구동 박막 트랜지스터(DT)와 전기적으로 연결된다. 보다 구체적으로, 구동 박막 트랜지스터(DT) 상부에 형성된 보호막(115c) 및 평탄화막(115d)은 구동 박막 트랜지스터(DT)의 드레인전극(123)을 노출시키는 드레인 컨택홀이 형성되어 있다. 유기발광다이오드는 드레인 컨택홀을 통해 구동 박막 트랜지스터(DT)의 드레인전극(123)과 전기적으로 접속된다.
- [0079] 즉, 제 1 전극(118)은 평탄화막(115d) 위에 형성되고, 드레인 컨택홀을 통해 구동 박막 트랜지스터(DT)의 드레인전극(123)과 전기적으로 접속된다.
- [0080] 제 1 전극(118)은 유기 화합물층(130)에 전류(또는 전압)를 공급하는 것으로서, 소정 면적의 발광 영역을 정의한다.
- [0081] 또한, 제 1 전극(118)은 양극(anode)으로서 역할을 수행한다. 이에 따라, 제 1 전극(118)은 일함수가 비교적 큰 투명 도전성 물질로 이루어지고, 예를 들어 인듐-틴-옥사이드(Indium Tin Oxide; ITO) 또는 인듐-징크-옥사이드(Indium Zinc Oxide; IZO)로 이루어진 상, 하층 제 1 전극(118c, 118a)을 포함할 수 있다. 그리고, 반사효율을 향상시키기 위해서, 제 1 전극(118)은 반사효율이 높은 금속 물질로 이루어진 반사층(118b)을 더 포함할 수 있고, 예를 들어 알루미늄(Al), 은(Ag), 금(Au), 백금(Pt), 크롬(Cr) 또는 이들을 함유하는 합금을 포함할 수 있다.
- [0082] 이와 같이 본 발명의 제 1 실시예에 따른 제 1 전극(118)은 상, 하층 제 1 전극(118c, 118a) 및 상층 제 1 전극(118c)과 하층 제 1 전극(118a) 사이의 반사층(118b)의 삼중층 구조로 이루어질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0083] 제 1 전극(118)이 형성된 기판(110) 위에는 बैं크(bank)(115e)가 형성되어 있다. 이때, बैं크(115e)는 제 1 전극(118) 가장자리 주변을 둘러싸서 개구부(opening)를 정의하며 유기 절연물질 또는 무기 절연물질로 만들어진다. बैं크(115e)는 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있는데, 이 경우 बैं크(115e)는 차광 부재의 역할을 하게 된다.
- [0084] 본 발명의 제 1 실시예에서, बैं크(115e)는 후술할 보조전극(125)의 일부를 노출시키는 제 2 개구부를 더 포함한다.
- [0085] 유기 화합물층(130)은 제 1 전극(118)과 제 2 전극(128) 사이에 형성된다. 유기 화합물층(130)은 제 1 전극(118)으로부터 공급되는 정공과 제 2 전극(128)으로부터 공급되는 전자의 결합에 의해 발광한다.
- [0086] 이때, 도 4에서는 기판(110) 전면에 유기 화합물층(130)이 형성된 경우를 예를 들어 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니며, 제 1 전극(118) 위에만 유기 화합물층(130)이 형성될 수 있다.
- [0087] 유기 화합물층(130)은 빛을 내는 발광층 외에 발광층의 발광 효율을 향상하기 위한 부대층(auxiliary layer)을 포함하는 다층 구조를 가질 수 있다.
- [0088] 제 2 전극(128)은 유기 화합물층(130) 위에 형성되어 유기 화합물층(130)에 전자를 제공한다.
- [0089] 제 2 전극(128)은 음극(cathode)으로서 역할을 수행한다. 이에 따라, 제 2 전극(128)은 투명 도전성 물질로 이루어지고, 예를 들어 ITO 또는 IZO를 포함할 수 있다. 제 2 전극(128)은 유기 화합물층(130)과 접하는 쪽에 일함수가 낮은 금속 물질로 이루어진 얇은 금속막(미도시)을 더 포함할 수 있고, 예를 들어 마그네슘(Mg), 은(Ag) 및 이들의 화합물을 포함할 수 있다.
- [0090] 전면발광 방식의 경우 제 2 전극(128)은 일 함수가 낮고 반투과성을 만족해야 하기 때문에 얇게 형성되어야 한다. 이에 따라, 제 2 전극(128)은 저항이 높아지게 되고, 높은 저항에 의하여 전압 강하(IR drop)가 발생하게 되는 단점이 있다.
- [0091] 이에 본 발명의 제 1 실시예에서는 제 2 전극(128)의 저항을 감소시키기 위해서 보조전극라인(VSSLa)이 제 1 전극(118)과 동일층 위에 형성되어 있다. 여기에서, 보조전극라인(VSSLa)은 보조전극(125) 및 격벽(135)을 포함한다.
- [0092] 보조전극(125)은 제 1 전극(118)과 동일층 위에 이격하여 형성된다. 일 예로, 보조전극(125)은 일 방향으로 연속적으로 연장되어 외부의 VSS 패드(미도시)와 연결될 수 있다.

- [0093] 이러한 보조전극(125)은 제 1 전극(118)과 실질적으로 동일하게 상, 중간 및 하층 보조전극(125c, 125b, 125a)의 삼중층 구조로 이루어져 제 2 전극(128) 증착 시 상층 보조전극(125c)에 직접 컨택 될 수 있다. 즉, 제 2 전극(128)이 격벽(135) 하부까지 증착되어 보조전극(125)과 컨택이 이루어지게 된다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0094] 격벽(135)은 보조전극(125) 위에 형성된다.
- [0095] 이때, 격벽(135)은 상부에서 하부로 갈수록 단면적이 작아지는 역 테이퍼(taper) 형상을 가질 수 있다. 일 예로, 격벽(135)의 측면과 보조전극(125)이 이루는 각도는 20도 내지 80도로 이루어질 수 있다.
- [0096] 격벽(140)은 유기 화합물층(130)에 보조전극(125)을 노출시키는 전극 컨택홀을 형성시킨다. 유기 화합물층(130)은 셰이딩(shading) 효과에 의하여 격벽(140)의 상부에 형성되고, 격벽(140)의 상부 아래에는 형성되지 않는다. 즉, 유기 화합물층(130)은 직진성을 가지는 증발에 의해 기관(110) 위에 증착 되되, 역 테이퍼 형상을 가지는 격벽(140)에 의해 격벽(140)의 상부 아래에는 형성되지 않게 된다. 이에 따라, 유기 화합물층(130)에 전극 컨택홀이 형성된다.
- [0097] 이에 비해 제 2 전극(128)은 스퍼터링(sputtering)을 통해 증착됨에 따라 격벽(135) 하부뿐만 아니라 측면에까지 증착된 상태로 보조전극(125)과 컨택이 이루어지게 된다.
- [0098] 이와 같이 표시영역이 구성되는 TFT 기관(110)의 가장자리 영역에는 도 4b를 참조하면, 게이트라인과 데이터라인에 각각 전기적으로 접속하는 게이트패드전극(126p)과 데이터패드전극(127p)이 형성되어 있으며, 외부의 구동회로부(미도시)로부터 인가 받은 주사신호와 데이터신호를 각각 게이트라인과 데이터라인에 전달하게 된다.
- [0099] 즉, 게이트라인과 데이터라인은 구동회로부 쪽으로 연장되어 각각 해당하는 게이트패드라인(116p)과 데이터패드라인(117p)에 연결된다. 이러한 게이트패드라인(116p)과 데이터패드라인(117p)은 각각 게이트패드라인 패턴(116p')과 데이터패드라인 패턴(117p')을 통해 게이트패드전극(126p)과 데이터패드전극(127p)에 전기적으로 접속된다. 따라서, 게이트라인과 데이터라인은 게이트패드전극(126p)과 데이터패드전극(127p)을 통해 구동회로부로부터 각각 주사신호와 데이터신호를 인가 받게 된다.
- [0100] 이때, 본 발명의 제 1 실시예에 따른 게이트패드전극(126p)과 데이터패드전극(127p)은 표시영역의 제 1 전극(118) 및 보조전극(125)과 실질적으로 동일하게 삼중층 구조, 일 예로 ITO/Ag 합금/ITO의 삼중층 구조로 이루어진 것을 특징으로 한다.
- [0101] 즉, 본 발명의 제 1 실시예에 따른 게이트패드전극(126p)은 상, 중간 및 하층 게이트패드전극(126pc, 126pb, 126pa)으로 구성될 수 있으며, 데이터패드전극(127p)은 상, 중간 및 하층 데이터패드전극(127pc, 127pb, 127pa)의 삼중층 구조로 이루어질 수 있다.
- [0102] 이러한 본 발명의 제 1 실시예에 따른 유기전계발광 표시장치는 반사율을 향상시키기 위해 제 1 전극(118)의 반사층(118b)을 Ag 합금으로 형성하게 되면, 패드전극, 즉 게이트패드전극(126p)과 데이터패드전극(127p) 역시 ITO/Ag 합금/ITO로 구성되게 된다. 이때, Ag의 부식 및 이동(migration)에 의해 인접 배선과의 단락이 발생할 가능성이 있다(도 5a 및 도 5b 참조). 패드전극의 부식이 발생하게 되면 드라이버 구동회로의 신호전달이 원활하지 않게 되어 불량 발생률도 증가할 수도 있다.
- [0103] 이에 본 발명의 제 2 실시예 내지 제 4 실시예에서는 패드영역의 구조와 제조공정을 개선함으로써 제 1 전극의 패터닝 시 에칭트에 의한 패드전극의 손상을 방지할 수 있는 것을 특징으로 한다.
- [0104] 또한, 본 발명의 제 2 실시예 내지 제 4 실시예에서는 데이터 배선을 덮는 보호막을 제거하여 마스크수를 절감시킴으로써 생산성을 향상시키게 되는데, 이를 도면을 참조하여 상세히 설명한다.
- [0105] 도 6a 및 도 6b는 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 구조 일부를 개략적으로 나타내는 단면도이다.
- [0106] 이때, 도 6a는 유기전계발광 표시장치의 TFT부 및 커패시터 형성부를 포함하는 하나의 부화소를 예를 들어 나타내고 있으며, 도 6b는 게이트패드영역과 데이터패드영역의 일부를 순서대로 나타내고 있다. 특히, 도 6b는 설명의 편의를 위해 표시영역의 일부를 포함하는 데이터패드영역을 예를 들어 나타내고 있다.
- [0107] 특히, 도 6a는 코플라나 구조의 TFT를 이용한 전면발광 방식의 유기전계발광 표시장치의 하나의 부화소를 예를 들어 나타내고 있다. 다만, 본 발명이 코플라나 구조의 TFT에 한정되는 것은 아니다.

- [0108] 도 6a를 참조하면, 본 발명의 제 2 실시예에 따른 전면발광 방식의 유기전계발광 표시장치는 기관(210), 구동 박막 트랜지스터(DT), 유기발광다이오드 및 보조전극라인(VSSLa)을 포함한다.
- [0109] 전술한 제 1 실시예와 동일하게 구동 박막 트랜지스터(DT)는 반도체층(224), 게이트전극(221), 소오스전극(222) 및 드레인전극(223)을 포함한다.
- [0110] 반도체층(224)은 투명한 플라스틱이나 고분자 필름 등의 절연물질로 이루어진 기관(201) 위에 형성된다.
- [0111] 반도체층(224)은 비정질 실리콘막 또는 비정질 실리콘을 결정화한 다결정 실리콘막으로 구성될 수 있다.
- [0112] 이때, 기관(210)과 반도체층(224) 사이에는 버퍼층(미도시)이 더 형성될 수 있다. 버퍼층은 반도체층(224)의 결정화 시 기관(210)으로부터 유출되는 알칼리 이온과 같은 불순물로부터 박막 트랜지스터를 보호하기 위해서 형성될 수 있다.
- [0113] 반도체층(224) 위에는 실리콘질화막(SiNx) 또는 실리콘산화막(SiO<sub>2</sub>) 등으로 이루어진 게이트절연막(215a)이 형성되어 있으며, 그 위에 게이트전극(221)을 포함하는 게이트라인(미도시) 및 제 1 유지전극(209)이 형성되어 있다.
- [0114] 이때, 본 발명의 제 2 실시예에 따른 게이트 배선, 즉 게이트전극(221)과 게이트라인 및 제 1 유지전극(209)은 Cu와 같은 저저항 물질을 포함하는 것을 특징으로 한다.
- [0115] 일 예로, 본 발명의 제 2 실시예에 따른 게이트 배선은 Cu의 상, 하부에 접촉 특성을 강화하기 위한 상, 하층을 추가로 포함하는 삼층 이상의 다중층으로 이루어질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 본 발명의 제 2 실시예에 따른 게이트 배선은 Cu의 하부에 하층만을 추가로 포함하는 이중층으로 구성할 수도 있다.
- [0116] 이때, 게이트전극(221)은 상, 중간 및 하층 게이트전극(221c, 221b, 221a)의 삼중층 구조로 이루어질 수 있으며, 제 1 유지전극(209)은 상, 중간 및 하층 제 1 유지전극(209c, 209b, 209a)의 삼중층 구조로 이루어질 수 있다.
- [0117] 일 예로, 본 발명의 제 2 실시예에 따른 게이트 배선은 ITO/Cu/MoTi의 삼중층 구조로 이루어질 수 있다.
- [0118] 게이트전극(221)과 게이트라인 및 제 1 유지전극(209) 위에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(215b)이 형성되어 있으며, 그 위에 데이터라인(미도시), 구동 전압라인(미도시) 및 소오스/드레인전극(222, 223) 및 제 2 유지전극(219)이 형성되어 있다.
- [0119] 소오스전극(222)과 드레인전극(223)은 소정 간격으로 이격하여 형성되어 있으며, 반도체층(224)과 전기적으로 연결된다. 보다 구체적으로는, 게이트절연막(215a) 및 층간절연막(215b)에는 반도체층(224)을 노출시키는 반도체층 컨택홀이 형성되어 있으며, 반도체층 컨택홀을 통해 소오스/드레인전극(222, 223)이 반도체층(224)과 전기적으로 접속되어 있다.
- [0120] 이때, 제 2 유지전극(219)은 층간절연막(215b)을 사이에 두고 그 하부의 제 1 유지전극(209)의 일부와 중첩하여 스토리지 커패시터를 형성하게 된다.
- [0121] 이때, 본 발명의 제 2 실시예에 따른 데이터 배선, 즉 데이터라인, 구동 전압라인, 소오스/드레인전극(222, 223) 및 제 2 유지전극(219)은 저저항 특성을 갖는 금속물질, 예를 들면 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0122] 데이터라인, 구동 전압라인, 소오스/드레인전극(222, 223) 및 제 2 유지전극(219)이 형성된 기관(210) 위에는 평탄화막(215c)이 형성되어 있다.
- [0123] 즉, 본 발명의 제 2 실시예의 경우에는 전술한 본 발명의 제 1 실시예와는 달리 데이터 배선 위에 보호막이 형성되지 않은 상태에서 유기 절연물질로 이루어진 평탄화막(215c)이 형성되는 것을 특징으로 한다. 이에 따라 마스크수를 1개 절감할 수 있어 생산성을 향상시키는 효과를 제공한다.
- [0124] 다음으로, 유기발광다이오드는 제 1 전극(218), 유기 화합물층(230) 및 제 2 전극(228)을 포함한다.
- [0125] 이러한 유기발광다이오드는 구동 박막 트랜지스터(DT)와 전기적으로 연결된다. 보다 구체적으로, 구동 박막 트랜지스터(DT) 상부에 형성된 평탄화막(215c)은 구동 박막 트랜지스터(DT)의 드레인전극(223)을 노출시키는 드레

인 콘택홀이 형성되어 있다. 유기발광다이오드는 드레인 콘택홀을 통해 구동 박막 트랜지스터(DT)의 드레인전극(223)과 전기적으로 접속된다.

[0126] 즉, 제 1 전극(218)은 평탄화막(215c) 위에 형성되고, 드레인 콘택홀을 통해 구동 박막 트랜지스터(DT)의 드레인전극(223)과 전기적으로 접속된다.

[0127] 제 1 전극(218)은 유기 화합물층(230)에 전류(또는 전압)를 공급하는 것으로서, 소정 면적의 발광 영역을 정의한다.

[0128] 또한, 제 1 전극(218)은 양극으로서 역할을 수행한다. 이에 따라, 제 1 전극(218)은 일함수가 비교적 큰 투명 도전성 물질로 이루어지고, 예를 들어 인듐-틴-옥사이드(Indium Tin Oxide; ITO) 또는 인듐-징크-옥사이드(Indium Zinc Oxide; IZO)로 이루어진 상, 하층 제 1 전극(218c, 218a)을 포함할 수 있다. 그리고, 반사효율을 향상시키기 위해서, 제 1 전극(218)은 반사효율이 높은 금속 물질로 이루어진 반사층(218b)을 더 포함할 수 있고, 예를 들어 알루미늄(Al), 은(Ag), 금(Au), 백금(Pt), 크롬(Cr) 또는 이들을 함유하는 합금을 포함할 수 있다.

[0129] 이와 같이 본 발명의 제 2 실시예에 따른 제 1 전극(218)은 상, 하층 제 1 전극(218c, 218a) 및 상층 제 1 전극(218c)과 하층 제 1 전극(218a) 사이의 반사층(218b)의 삼중층 구조로 이루어질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.

[0130] 제 1 전극(218)이 형성된 기판(210) 위에는 बैं크(215e)가 형성되어 있다. 이때, बैं크(215e)는 제 1 전극(218) 가장자리 주변을 독처럼 둘러싸서 개구부를 정의하며 유기 절연물질 또는 무기 절연물질로 만들어진다. बैं크(215e)는 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있는데, 이 경우 बैं크(215e)는 차광부재의 역할을 하게 된다.

[0131] 본 발명의 제 2 실시예에서, बैं크(215e)는 후술할 보조전극(225)의 일부를 노출시키는 제 2 개구부를 더 포함한다.

[0132] 유기 화합물층(230)은 제 1 전극(218)과 제 2 전극(228) 사이에 형성된다. 유기 화합물층(230)은 제 1 전극(218)으로부터 공급되는 정공과 제 2 전극(228)으로부터 공급되는 전자의 결합에 의해 발광한다.

[0133] 이때, 도 6a에서는 기판(210) 전면에 유기 화합물층(230)이 형성된 경우를 예를 들어 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니며, 제 1 전극(218) 위에만 유기 화합물층(230)이 형성될 수 있다.

[0134] 유기 화합물층(230)은 빛을 내는 발광층 외에 발광층의 발광 효율을 향상하기 위한 부대층을 포함하는 다층 구조를 가질 수 있다.

[0135] 제 2 전극(228)은 유기 화합물층(230) 위에 형성되어 유기 화합물층(230)에 전자를 제공한다.

[0136] 제 2 전극(228)은 음극으로서 역할을 수행한다. 이에 따라, 제 2 전극(228)은 투명 도전성 물질로 이루어지고, 예를 들어 ITO 또는 IZO를 포함할 수 있다. 제 2 전극(228)은 유기 화합물층(230)과 접하는 쪽에 일 함수가 낮은 금속 물질로 이루어진 얇은 금속막(미도시)을 더 포함할 수 있고, 예를 들어 마그네슘(Mg), 은(Ag) 및 이들의 화합물을 포함할 수 있다.

[0137] 그리고, 전술한 본 발명의 제 1 실시예와 동일하게 제 2 전극(228)의 저항을 감소시키기 위해서 보조전극라인(VSSLa)이 제 1 전극(218)과 동일층 위에 형성되어 있다. 여기에서, 보조전극라인(VSSLa)은 전술한 보조전극(225) 및 격벽(235)을 포함한다.

[0138] 보조전극(225)은 제 1 전극(218)과 동일층 위에 이격하여 형성된다. 일 예로, 보조전극(225)은 일 방향으로 연속적으로 연장되어 외부의 VSS 패드(미도시)와 연결될 수 있다.

[0139] 이러한 보조전극(225)은 제 1 전극(218)과 실질적으로 동일하게 상, 중간 및 하층 보조전극(225c, 225b, 225a)의 삼중층 구조로 이루어져 제 2 전극(228) 증착 시 상층 보조전극(225c)에 직접 콘택 될 수 있다. 즉, 제 2 전극(228)이 격벽(235) 하부까지 증착되어 보조전극(225)과 콘택이 이루어지게 된다. 다만, 본 발명이 이에 한정되는 것은 아니다.

[0140] 격벽(235)은 보조전극(225) 위에 형성된다.

[0141] 이때, 격벽(235)은 상부에서 하부로 갈수록 단면적이 작아지는 역 테이퍼 형상을 가질 수 있다. 일 예로, 격벽(235)의 측면과 보조전극(225)이 이루는 각도는 20도 내지 80도로 이루어질 수 있다.

- [0142] 격벽(235)은 유기 화합물층(230)에 보조전극(225)을 노출시키는 전극 콘택홀을 형성시킨다. 유기 화합물층(230)은 웨이딩 효과에 의하여 격벽(235)의 상부에 형성되고, 격벽(235)의 상부 아래에는 형성되지 않는다. 즉, 유기 화합물층(230)은 직진성을 가지는 증발에 의해 기관(210) 위에 증착 되되, 역 테이퍼 형상을 가지는 격벽(240)에 의해 격벽(240)의 상부 아래에는 형성되지 않게 된다. 이에 따라, 유기 화합물층(230)에 전극 콘택홀이 형성된다.
- [0143] 이에 비해 제 2 전극(228)은 스퍼터링을 통해 증착됨에 따라 격벽(235) 하부뿐만 아니라 측면에까지 증착된 상태로 보조전극(225)과 콘택이 이루어지게 된다.
- [0144] 이와 같이 표시영역이 구성되는 TFT 기관(210)의 가장자리 영역에는 도 6b를 참조하면, 게이트라인(미도시)과 데이터라인(229)에 각각 전기적으로 접속하는 게이트패드전극(226p)과 데이터패드전극(227p)이 형성되어 있으며, 외부의 구동회로부(미도시)로부터 인가 받은 주사신호와 데이터신호를 각각 게이트라인과 데이터라인(229)에 전달하게 된다.
- [0145] 이때, 본 발명의 제 2 실시예의 경우에는 전술한 본 발명의 제 1 실시예와는 달리 게이트라인과 데이터라인(229)이 구동회로부 쪽으로 연장되어 각각 해당하는 게이트패드전극(226p)과 데이터패드전극(227p)에 연결된다. 따라서, 게이트라인과 데이터라인(229)은 직접 게이트패드전극(226p)과 데이터패드전극(227p)을 통해 구동회로부로부터 각각 주사신호와 데이터신호를 인가 받게 된다.
- [0146] 이때, 데이터패드전극(227p)은 점핑(jumping) 구조를 이용하여 서로 다른 층에 형성된 데이터라인(229)과 연결될 수 있다. 즉, 데이터패드전극(227p)은 점핑 홀을 통해 표시영역의 데이터라인(229)과 전기적으로 접속하게 된다.
- [0147] 본 발명의 제 2 실시예에 따른 패드전극, 즉 게이트패드전극(226p)과 데이터패드전극(227p)은 표시영역의 게이트 배선과 동일층에 형성하되, 게이트 배선과 실질적으로 동일한 삼중층 구조, 일 예로 ITO/Cu/MoTi의 삼중층 구조로 형성하는 것을 특징으로 한다.
- [0148] 즉, 일 예로 본 발명의 제 2 실시예에서는 패드영역의 게이트패드전극(226p)과 데이터패드전극(227p)에 ITO/Cu/MoTi의 삼중층 구조를 적용하는 한편, 층간절연막(215b)의 패터닝 시 오픈 홀(H)을 형성하여 게이트패드전극(226p)과 데이터패드전극(227p)의 일부를 외부에 노출시키는 것을 특징으로 한다.
- [0149] 오픈 홀(H)은 하나 또는 다수개 구비될 수 있다.
- [0150] 이 경우 층간절연막(215b)은 Ag 에천트의 에치 스타퍼(etch stopper)로 사용할 수 있다. 즉, 제 1 전극(218)의 패터닝 후에 패드영역의 층간절연막(215b)에 오픈 홀(H)을 형성함으로써 Ag 에천트에 의한 패드전극의 손상을 원천적으로 방지할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 보호막(215c)의 열처리 시 ITO로 이루어진 상층 패드전극이 결정화되어 Ag 에천트에 식각 선택성을 가질 수 있게 되며, 이 경우 제 1 전극(218)의 패터닝 전에 오픈 홀(H)을 형성할 수도 있다.
- [0151] 이에 따라 신뢰성이 향상되는 동시에 불량 감소 및 생산성 향상을 가져오는 효과를 제공한다.
- [0152] 이때, 본 발명의 제 2 실시예에 따른 게이트패드전극(226p)은 상, 중간 및 하층 게이트패드전극(226pc, 226pb, 226pa)의 삼중층 구조로 이루어질 수 있으며, 데이터패드전극(227p)은 상, 중간 및 하층 데이터패드전극(227pc, 227pb, 227pa)의 삼중층 구조로 이루어질 수 있다.
- [0153] 이하, 상기와 같이 구성되는 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 제조방법을 도면을 참조하여 상세히 설명한다.
- [0154] 도 7a 내지 도 7i는 도 6a에 도시된 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도로서, 표시영역의 TFT 기관의 제조방법을 순차적으로 나타내고 있다.
- [0155] 그리고, 도 8a 내지 도 8g는 도 6b에 도시된 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도로서, 패드영역의 TFT 기관의 제조방법을 순차적으로 나타내고 있다.
- [0156] 이때, 도 8a 내지 도 8f에 도시된 패드영역의 TFT 기관의 제조방법은 제 1 전극의 패터닝 후에 패드영역의 층간절연막에 오픈 홀을 형성하는 경우를 예를 들어 나타내고 있다.
- [0157] 도 7a 및 도 8a에 도시된 바와 같이, 투명한 유리재질 또는 유연성이 우수한 투명한 플라스틱이나 고분자 필름 등의 절연물질로 이루어진 기관(210)을 준비한다.

- [0158] 그리고, 자세히 도시하지 않았지만, 기관(210)의 적, 녹 및 청색의 부화소 각각에 TFT와 스토리지 커패시터를 형성한다.
- [0159] 우선, 기관(210) 위에 버퍼층을 형성한다.
- [0160] 이때, 버퍼층은 반도체층의 결정화 시 기관(210)으로부터 유출되는 알칼리 이온과 같은 불순물로부터 박막 트랜지스터를 보호하기 위해서 형성할 수 있으며, 실리콘산화막으로 형성할 수 있다.
- [0161] 다음으로, 버퍼층이 형성된 기관(210) 위에 반도체 박막을 형성한다.
- [0162] 반도체 박막은 비정질 실리콘이나 다결정 실리콘, 또는 산화물 반도체로 형성할 수 있다.
- [0163] 이때, 다결정 실리콘은 기관(210) 위에 비정질 실리콘을 증착한 후 여러 가지 결정화 방식을 이용하여 형성할 수 있으며, 반도체 박막으로 산화물 반도체를 이용하는 경우 산화물 반도체를 증착한 후에 소정의 열처리 공정을 진행할 수 있다.
- [0164] 이후, 포토리소그래피공정을 통해 반도체 박막을 선택적으로 제거함으로써 표시영역의 기관(210)에 반도체 박막으로 이루어진 반도체층(224)을 형성한다.
- [0165] 다음으로, 도 7b 및 도 8b에 도시된 바와 같이, 반도체층(224)이 형성된 기관(210) 위에 게이트절연막(215a), 제 1 도전막, 제 2 도전막 및 제 3 도전막을 형성한다.
- [0166] 이때, 제 2 도전막은 게이트 배선 및 패드전극을 형성하기 위해 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금과 같은 저저항 불투명 도전물질을 사용할 수 있다. 그러나, 이들은 물리적 성질이 다른 2개의 도전막을 포함하는 다중층 구조를 가질 수 있다. 특히, 본 발명의 제 2 실시예에서는 제 2 도전막으로 Cu를 사용하는 것을 특징으로 한다.
- [0167] 제 1 도전막은 하층 게이트 배선 및 패드전극을 형성하기 위해 MoTi를 사용할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 제 1 도전막은 Cu와 하부층간의 접촉특성을 강화시키기만 하면 다른 물질을 사용하는 것도 가능하다.
- [0168] 제 3 도전막은 상층 게이트 배선 및 패드전극을 형성하기 위해 ITO를 사용할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 제 3 도전막을 형성하지 않을 수도 있다.
- [0169] 이후, 포토리소그래피공정을 통해 제 1 도전막, 제 2 도전막, 제 3 도전막을 선택적으로 제거함으로써 표시영역의 기관(210)에 제 1 도전막, 제 2 도전막, 제 3 도전막으로 이루어진 게이트전극(221)을 포함하는 게이트라인(미도시) 및 제 1 유지전극(209)을 형성하는 한편, 패드영역의 기관(210)에 제 1 도전막, 제 2 도전막, 제 3 도전막으로 이루어진 게이트패드전극(226p) 및 데이터패드전극(227p)을 형성하게 된다.
- [0170] 다만, 본 발명이 이에 한정되는 것은 아니며, 반도체층(224)과 게이트전극(221)을 포함하는 게이트라인, 제 1 유지전극(209), 게이트패드전극(226p) 및 데이터패드전극(227p)은 한번의 포토리소그래피공정을 통해 형성할 수도 있다.
- [0171] 또한, 게이트전극(221)을 포함하는 게이트라인, 제 1 유지전극(209), 게이트패드전극(226p) 및 데이터패드전극(227p)의 패터닝 시 그 하부의 게이트절연막(215a)을 함께 패터닝할 수도 있다.
- [0172] 이때, 게이트전극(221)은 상, 중간 및 하층 게이트전극(221c, 221b, 221a)의 삼중층 구조로 이루어질 수 있으며, 제 1 유지전극(209)은 상, 중간 및 하층 제 1 유지전극(209c, 209b, 209a)의 삼중층 구조로 이루어질 수 있다.
- [0173] 그리고, 게이트패드전극(226p)은 상, 중간 및 하층 게이트패드전극(226pc, 226pb, 226pa)의 삼중층 구조로 이루어질 수 있으며, 데이터패드전극(227p)은 상, 중간 및 하층 데이터패드전극(227pc, 227pb, 227pa)의 삼중층 구조로 이루어질 수 있다.
- [0174] 다음으로, 도 7c 및 도 8c에 도시된 바와 같이, 게이트전극(221)을 포함하는 게이트라인, 제 1 유지전극(209), 게이트패드전극(226p) 및 데이터패드전극(227p)이 형성된 기관(210) 전면에서 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(215b)을 형성한다.
- [0175] 그리고, 포토리소그래피공정을 통해 층간절연막(215b)과 게이트절연막(215a)을 선택적으로 패터닝하여 반도체층(224)의 소오스/드레인영역을 노출시키는 제 1 컨택홀(240a)을 형성하는 한편, 데이터패드전극(227p)의 일단을

노출시키는 점핑 홀(240b)을 형성한다.

- [0176] 다음으로, 도 7d 및 도 8d에 도시된 바와 같이, 층간절연막(215b)이 형성된 기관(210) 전면에서 제 4 도전막을 형성한 후, 포토리소그래피공정을 통해 제 4 도전막을 선택적으로 제거함으로써 표시영역의 기관(210)에 제 4 도전막으로 이루어진 데이터 배선, 즉 소오스/드레인전극(222, 223), 구동 전압라인(미도시), 데이터라인(229) 및 제 2 유지전극(219)을 형성한다.
- [0177] 이때, 제 4 도전막은 데이터 배선을 형성하기 위해 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금과 같은 저저항 불투명 도전물질을 사용할 수 있다. 그러나, 이들은 물리적 성질이 다른 2개의 도전막을 포함하는 다중층 구조를 가질 수 있다.
- [0178] 소오스/드레인전극(222, 223)은 제 1 컨택홀을 통해 반도체층(224)의 소오스/드레인영역에 각각 전기적으로 접속하며, 제 2 유지전극(219)은 층간절연막(215b)을 사이에 두고 그 하부의 제 1 유지전극(209)의 일부와 중첩하여 스토리지 커패시터를 형성하게 된다.
- [0179] 또한, 데이터패드전극(227p)은 점핑 홀을 통해 표시영역의 데이터라인(229)에 전기적으로 접속하게 된다.
- [0180] 이후, 도 7e 및 도 8e에 도시된 바와 같이, 소오스/드레인전극(222, 223), 구동 전압라인, 데이터라인(229) 및 제 2 유지전극(219)이 형성된 표시영역의 기관(210) 위에 유기 절연물질로 이루어진 평탄화막(215c)을 형성한다.
- [0181] 이때, 전술한 바와 같이 본 발명의 제 2 실시예의 경우에는 데이터 배선 위에 보호막이 형성되지 않은 상태에서 평탄화막(215c)이 형성되는 것을 특징으로 한다. 이에 따라 마스크수를 1개 절감할 수 있어 생산성을 향상시키는 효과를 제공한다.
- [0182] 그리고, 포토리소그래피공정을 통해 평탄화막(215c)을 선택적으로 패터닝하여 드레인전극(223)을 노출시키는 제 2 컨택홀(240c)을 형성한다.
- [0183] 다음으로, 도 7f에 도시된 바와 같이, 평탄화막(215c)이 형성된 기관(210) 전면에서 제 5 도전막, 제 6 도전막 및 제 7 도전막을 형성한다.
- [0184] 다만, 본 발명이 이에 한정되는 것은 아니며, 일 예로 평탄화막(215c)이 형성된 기관(210) 전면에서 제 5 도전막의 단일층만을 형성할 수도 있다.
- [0185] 제 5 도전막과 제 7 도전막은 ITO 또는 IZO와 같은 투명 도전성 물질로 이루어질 수 있다.
- [0186] 제 6 도전막은 알루미늄(Al), 은(Ag), 금(Au), 백금(Pt), 크롬(Cr) 또는 이들을 함유하는 합금으로 이루어질 수 있다.
- [0187] 이후, 포토리소그래피공정을 통해 제 5 도전막, 제 6 도전막 및 제 7 도전막을 선택적으로 제거함으로써 제 5 도전막, 제 6 도전막 및 제 7 도전막으로 이루어진 제 1 전극(218)과 보조전극(225)을 형성한다. 이 경우 패드영역은 층간절연막(215b)이 Ag 에천트의 에치 스타퍼로 작용하게 된다.
- [0188] 이때, 제 1 전극(218)은 제 5 도전막, 제 6 도전막 및 제 7 도전막 각각으로 이루어진 하층 제 1 전극(218a), 반사층(218b) 및 상층 제 1 전극(218c)으로 구성될 수 있다.
- [0189] 그리고, 보조전극(225)은 제 5 도전막, 제 6 도전막 및 제 7 도전막 각각으로 이루어진 하층 보조전극(225a), 중간층 보조전극(225b) 및 상층 보조전극(225c)으로 구성될 수 있다.
- [0190] 양극인 제 1 전극(218)은 제 2 컨택홀을 통해 구동 박막트랜지스터의 드레인전극(223)과 전기적으로 접속하게 된다.
- [0191] 또한, 제 1 전극(218)은 기관(210) 상부에 적, 녹 및 청색의 부화소 각각에 대응하여 형성되게 된다.
- [0192] 이후, 도 8f에 도시된 바와 같이, 패드영역의 층간절연막(215b)을 선택적으로 제거하여 게이트패드전극(226p)과 데이터패드전극(227p)의 일부를 외부에 노출시키는 오픈 홀(H)을 형성하게 된다.
- [0193] 오픈 홀(H)은 하나 또는 다수개 구비될 수 있다.
- [0194] 이와 같이 제 1 전극(218)의 패터닝 후에 패드영역의 층간절연막(215b)에 오픈 홀(H)을 형성함으로써 제 1 전극(218)의 패터닝 시 Ag 에천트에 의한 패드전극의 손상을 원천적으로 방지할 수 있게 된다.

- [0195] 다음으로, 도 7g 및 도 8g에 도시된 바와 같이, 제 1 전극(218)과 보조전극(225)이 형성된 표시영역의 기판(210) 위에 소정의 बैं크(215e)를 형성하게 된다.
- [0196] 이때, बैं크(215e)는 제 1 전극(218) 가장자리 주변을 둥글게 둘러싸서 개구부를 정의하며 유기 절연물질 또는 무기 절연물질로 만들어진다. बैं크(215e)는 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있는데, 이 경우 बैं크(215e)는 차광부재의 역할을 하게 된다.
- [0197] 또한, बैं크(215e)는 보조전극(225)의 일부를 노출시키는 제 2 개구부를 더 포함한다.
- [0198] 그리고, 도 7h에 도시된 바와 같이, बैं크(215e)가 형성된 기판(210) 위에 격벽(235)을 형성한다.
- [0199] 격벽(235)은 보조전극(225) 위에 형성된다.
- [0200] 이때, 격벽(235)은 상부에서 하부로 갈수록 단면적이 작아지는 역 테이퍼 형상을 가질 수 있다. 일 예로, 격벽(235)의 측면과 보조전극(225)이 이루는 각도는 20도 내지 80도로 이루어질 수 있다.
- [0201] 다음으로, 도 7i에 도시된 바와 같이, 격벽(235)이 형성된 기판(210) 위에 증발(evaporation)에 의해 유기 화합물층(230)을 형성하게 된다.
- [0202] 이 경우 격벽(235)은 유기 화합물층(230)에 보조전극(225)을 노출시키는 전극 컨택홀을 형성시킨다. 유기 화합물층(230)은 셰이딩 효과에 의하여 격벽(235)의 상부에 형성되고, 격벽(235)의 상부 아래에는 형성되지 않는다. 이에 따라, 유기 화합물층(230)에 전극 컨택홀이 형성된다.
- [0203] 도시하지 않았지만, 이를 위해 우선, 기판(210) 위에 정공주입층과 정공수송층을 차례대로 형성한다.
- [0204] 이때, 정공주입층과 정공수송층은 적, 녹 및 청색의 부화소에 공통으로 형성되어, 정공의 주입 및 수송을 원활하게 하는 역할을 한다. 이때, 정공주입층과 정공수송층 중 어느 하나의 층은 생략될 수 있다.
- [0205] 다음으로, 정공수송층이 형성된 기판(210) 위에 발광층을 형성한다.
- [0206] 이때, 발광층은 적, 녹 및 청색의 부화소에 대응하여 적색 발광층과 녹색 발광층 및 청색 발광층을 포함할 수 있다.
- [0207] 다음으로, 발광층이 형성된 기판(210) 위에 전자수송층을 형성한다.
- [0208] 이때, 전자수송층은 발광층 상부의 적, 녹 및 청색의 부화소에 공통으로 형성되어 전자의 수송을 원활하게 하는 역할을 한다.
- [0209] 이때, 전자수송층 상부에는 전자의 주입을 원활하게 하기 위하여 전자주입층이 더욱 형성될 수 있다.
- [0210] 그리고, 전자수송층이 형성된 기판(210) 위에 스퍼터링(sputtering)에 의해 제 8 도전막으로 이루어진 제 2 전극(228)을 형성하게 된다.
- [0211] 이때, 제 8 도전막이 격벽(235) 하부뿐만 아니라 측면까지 증착되어 보조전극(225)과 제 2 전극(228)간 컨택이 이루어지게 된다.
- [0212] 한편, 전술한 바와 같이 제 1 전극의 패터닝 전에 오픈 홀을 형성할 수도 있으며, 이를 도면을 참조하여 상세히 설명한다.
- [0213] 도 9a 내지 도 9f는 도 6b에 도시된 본 발명의 제 2 실시예에 따른 유기전계발광 표시장치의 다른 제조방법을 순차적으로 나타내는 단면도이다.
- [0214] 이때, 도 9a 내지 도 9f는 제 1 전극의 패터닝 전에 오픈 홀을 형성하는 경우의 패드영역의 TFT 기판의 제조방법을 예를 들어 나타내고 있다. 따라서, 표시영역의 TFT 기판의 제조방법은 도 7a 내지 도 7i에 기재된 설명을 참조하기로 한다.
- [0215] 도 9a에 도시된 바와 같이, 기판(210) 위에 반도체 박막을 형성한다.
- [0216] 이후, 포토리소그래피공정을 통해 반도체 박막을 선택적으로 제거함으로써 표시영역의 기판(210)에 반도체 박막으로 이루어진 반도체층(224)을 형성한다.
- [0217] 다음으로, 도 9b에 도시된 바와 같이, 반도체층(224)이 형성된 기판(210) 위에 게이트절연막(215a), 제 1 도전막, 제 2 도전막 및 제 3 도전막을 형성한다.

- [0218] 이때, 제 2 도전막은 게이트 배선 및 패드전극을 형성하기 위해 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금과 같은 저저항 불투명 도전물질을 사용할 수 있다. 그러나, 이들은 물리적 성질이 다른 2개의 도전막을 포함하는 다중층 구조를 가질 수 있다. 특히, 본 발명의 제 2 실시예에서는 제 2 도전막으로 Cu를 사용하는 것을 특징으로 한다.
- [0219] 제 1 도전막은 하층 게이트 배선 및 패드전극을 형성하기 위해 MoTi를 사용할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 제 1 도전막은 Cu와 하부층간의 접촉특성을 강화시키기만 하면 다른 물질을 사용하는 것도 가능하다.
- [0220] 제 3 도전막은 상층 게이트 배선 및 패드전극을 형성하기 위해 ITO를 사용할 수 있다.
- [0221] 이후, 전술한 바와 같이 포토리소그래피공정을 통해 제 1 도전막, 제 2 도전막, 제 3 도전막을 선택적으로 제거함으로써 표시영역의 기판(210)에 제 1 도전막, 제 2 도전막, 제 3 도전막으로 이루어진 게이트전극(221)을 포함하는 게이트라인 및 제 1 유지전극(209)을 형성하는 한편, 패드영역의 기판(210)에 제 1 도전막, 제 2 도전막, 제 3 도전막으로 이루어진 게이트패드전극(226p) 및 데이터패드전극(227p)을 형성하게 된다.
- [0222] 다만, 본 발명이 이에 한정되는 것은 아니며, 반도체층(224)과 게이트전극(221)을 포함하는 게이트라인, 제 1 유지전극(209), 게이트패드전극(226p) 및 데이터패드전극(227p)은 한번의 포토리소그래피공정을 통해 형성할 수도 있다.
- [0223] 또한, 게이트전극(221)을 포함하는 게이트라인, 제 1 유지전극(209), 게이트패드전극(226p) 및 데이터패드전극(227p)의 패터닝 시 그 하부의 게이트절연막(215a)을 함께 패터닝할 수도 있다.
- [0224] 이때, 게이트전극(221)은 상, 중간 및 하층 게이트전극(221c, 221b, 221a)의 삼중층 구조로 이루어질 수 있으며, 제 1 유지전극(209)은 상, 중간 및 하층 제 1 유지전극(209c, 209b, 209a)의 삼중층 구조로 이루어질 수 있다.
- [0225] 그리고, 게이트패드전극(226p)은 상, 중간 및 하층 게이트패드전극(226pc, 226pb, 226pa)의 삼중층 구조로 이루어질 수 있으며, 데이터패드전극(227p)은 상, 중간 및 하층 데이터패드전극(227pc, 227pb, 227pa)의 삼중층 구조로 이루어질 수 있다.
- [0226] 다음으로, 도 9c에 도시된 바와 같이, 게이트전극(221)을 포함하는 게이트라인, 제 1 유지전극(209), 게이트패드전극(226p) 및 데이터패드전극(227p)이 형성된 기판(210) 전면에 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(215b)을 형성한다.
- [0227] 그리고, 포토리소그래피공정을 통해 층간절연막(215b)과 게이트절연막(215a)을 선택적으로 패터닝하여 반도체층(224)의 소오스/드레인영역을 노출시키는 제 1 컨택홀(240a)을 형성한다.
- [0228] 이와 동시에 게이트패드전극(226p) 및 데이터패드전극(227p)의 일부를 외부에 노출시키는 오픈 홀(H)을 형성하는 한편, 데이터패드전극(227p)의 일단을 노출시키는 점핑 홀(240b)을 형성한다.
- [0229] 오픈 홀(H) 및 점핑 홀(240b)은 하나 또는 다수개 구비될 수 있다.
- [0230] 다음으로, 도 9d에 도시된 바와 같이, 층간절연막(215b)이 형성된 기판(210) 전면에서 제 4 도전막을 형성한 후, 포토리소그래피공정을 통해 제 4 도전막을 선택적으로 제거함으로써 표시영역의 기판(210)에 제 4 도전막으로 이루어진 데이터 배선, 즉 소오스/드레인전극(222, 223), 구동 전압라인, 데이터라인(229) 및 제 2 유지전극(219)을 형성한다.
- [0231] 소오스/드레인전극(222, 223)은 제 1 컨택홀을 통해 반도체층(224)의 소오스/드레인영역에 각각 전기적으로 접속하며, 제 2 유지전극(219)은 층간절연막(215b)을 사이에 두고 그 하부의 제 1 유지전극(209)의 일부와 중첩하여 스토리지 커패시터를 형성하게 된다.
- [0232] 또한, 데이터패드전극(227p)은 점핑 홀을 통해 표시영역의 데이터라인(229)에 전기적으로 접속하게 된다.
- [0233] 이후, 도 9e에 도시된 바와 같이, 소오스/드레인전극(222, 223), 구동 전압라인, 데이터라인(229) 및 제 2 유지전극(219)이 형성된 표시영역의 기판(210) 위에 유기 절연물질로 이루어진 평탄화막(215c)을 형성한다.
- [0234] 이 경우 포토아크릴로 이루어진 평탄화막(215c)에 소정의 어닐링 공정을 진행하게 되는데, 이때 패드영역의 상층 게이트패드전극(226pc) 및 데이터패드전극(227pc)의 ITO는 결정화되게 된다.

- [0235] 그리고, 포토리소그래피공정을 통해 평탄화막(215c)을 선택적으로 패터닝하여 드레인전극(223)을 노출시키는 제 2 컨택홀(240c)을 형성한다.
- [0236] 다음으로, 전술한 바와 같이 평탄화막(215c)이 형성된 기판(210) 전면에서 제 5 도전막, 제 6 도전막 및 제 7 도전막을 형성한다.
- [0237] 다만, 본 발명이 이에 한정되는 것은 아니며, 일 예로 평탄화막(215c)이 형성된 기판(210) 전면에서 제 5 도전막의 단일층만을 형성할 수도 있다.
- [0238] 제 5 도전막과 제 7 도전막은 ITO 또는 IZO와 같은 투명 도전성 물질로 이루어질 수 있다.
- [0239] 제 6 도전막은 알루미늄(Al), 은(Ag), 금(Au), 백금(Pt), 크롬(Cr) 또는 이들을 함유하는 합금으로 이루어질 수 있다.
- [0240] 이후, 포토리소그래피공정을 통해 제 5 도전막, 제 6 도전막 및 제 7 도전막을 선택적으로 제거함으로써 제 5 도전막, 제 6 도전막 및 제 7 도전막으로 이루어진 제 1 전극(218)과 보조전극(225)을 형성한다.
- [0241] 이 경우 패드영역의 상층 게이트패드전극(226pc) 및 데이터패드전극(227pc)은 결정화된 ITO로 이루어짐에 따라 Ag 에천트에 대해 식각 선택성을 가지게 되며, 이에 따라 제 1 전극(218)과 보조전극(225)의 패터닝 시 Ag 에천트에 의한 패드전극의 손상이 방지되게 된다.
- [0242] 이때, 제 1 전극(218)은 제 5 도전막, 제 6 도전막 및 제 7 도전막 각각으로 이루어진 하층 제 1 전극(218a), 반사층(218b) 및 상층 제 1 전극(218c)으로 구성될 수 있다.
- [0243] 그리고, 보조전극(225)은 제 5 도전막, 제 6 도전막 및 제 7 도전막 각각으로 이루어진 하층 보조전극(225a), 중간층 보조전극(225b) 및 상층 보조전극(225c)으로 구성될 수 있다.
- [0244] 양극인 제 1 전극(218)은 제 2 컨택홀을 통해 구동 박막트랜지스터의 드레인전극(223)과 전기적으로 접속하게 된다.
- [0245] 또한, 제 1 전극(218)은 기판(210) 상부에 적, 녹 및 청색의 부화소 각각에 대응하여 형성되게 된다.
- [0246] 이후, 도 9f에 도시된 바와 같이, 제 1 전극(218)과 보조전극(225)이 형성된 표시영역의 기판(210) 위에 소정의 बैं크(215e)를 형성하게 된다.
- [0247] 이때, बैं크(215e)는 보조전극(225)의 일부를 노출시키는 제 2 개구부를 더 포함한다.
- [0248] 그리고, बैं크(215e)가 형성된 기판(210) 위에 격벽(235)을 형성한다.
- [0249] 격벽(235)은 보조전극(225) 위에 형성된다.
- [0250] 다음으로, 격벽(235)이 형성된 기판(210) 위에 유기 화합물층(230) 및 제 8 도전막으로 이루어진 제 2 전극(228)을 형성하게 된다.
- [0251] 이때, 제 8 도전막이 격벽(235) 하부뿐만 아니라 측면까지 증착되어 보조전극(225)과 제 2 전극(228)간 컨택이 이루어지게 된다.
- [0252] 이렇게 제조된 유기발광다이오드 위에는 소정의 박막 봉지층으로 유기발광다이오드를 밀봉한다.
- [0253] 박막 봉지층 상면에는 유기전계발광 표시장치의 외광의 반사를 줄여 콘트라스트를 향상시키기 위해 편광 필름(polarization film)이 구비될 수 있다. 이때, 편광 필름으로는 다중의 선형 편광 필름이나 위상차 필름을 접착하는 방식으로 제조된 원편광 필름이 사용될 수 있다.
- [0254] 도 10a 및 도 10b는 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치의 구조 일부를 개략적으로 나타내는 단면도로서, 패드영역의 구조만을 제외하고는 전술한 본 발명의 제 2 실시예와 실질적으로 동일한 구성으로 이루어져 있다.
- [0255] 이때, 도 10a는 유기전계발광 표시장치의 TFT부 및 커패시터 형성부를 포함하는 하나의 부화소를 예를 들어 나타내고 있으며, 도 10b는 게이트패드영역과 데이터패드영역의 일부를 순서대로 나타내고 있다. 특히, 도 10b는 설명의 편의를 위해 표시영역의 일부를 포함하는 데이터패드영역을 예를 들어 나타내고 있다.
- [0256] 특히, 도 10a는 코플라나 구조의 TFT를 이용한 전면발광 방식의 유기전계발광 표시장치의 하나의 부화소를 예를 들어 나타내고 있다. 다만, 본 발명이 코플라나 구조의 TFT에 한정되는 것은 아니다.

- [0257] 도 10a를 참조하면, 본 발명의 제 3 실시예에 따른 전면발광 방식의 유기전계발광 표시장치는 기관(310), 구동 박막 트랜지스터(DT), 유기발광다이오드 및 보조전극라인(VSSLa)을 포함한다.
- [0258] 전술한 제 1, 제 2 실시예와 동일하게 구동 박막 트랜지스터(DT)는 반도체층(324), 게이트전극(321), 소오스전극(322) 및 드레인전극(323)을 포함한다.
- [0259] 반도체층(324)은 비정질 실리콘막 또는 비정질 실리콘을 결정화한 다결정 실리콘막으로 구성될 수 있다.
- [0260] 이때, 기관(310)과 반도체층(324) 사이에는 버퍼층(미도시)이 더 형성될 수 있다.
- [0261] 반도체층(324) 위에는 실리콘질화막(SiNx) 또는 실리콘산화막(SiO<sub>2</sub>) 등으로 이루어진 게이트절연막(315a)이 형성되어 있으며, 그 위에 게이트전극(321)을 포함하는 게이트라인(미도시) 및 제 1 유지전극(309)이 형성되어 있다.
- [0262] 이때, 본 발명의 제 3 실시예에 따른 게이트 배선, 즉 게이트전극(321)과 게이트라인 및 제 1 유지전극(309)은 Al과 같이 Ag 에천트에 식각 선택성을 갖는 저저항 물질을 포함하는 것을 특징으로 한다.
- [0263] 일 예로, 본 발명의 제 3 실시예에 따른 게이트 배선은 Al의 상, 하부에 접촉 특성을 강화하기 위한 상, 하층을 추가로 포함하는 삼층 이상의 다중층으로 이루어질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 본 발명의 제 3 실시예에 따른 게이트 배선은 Al의 하부에 하층만을 추가로 포함하는 이중층으로 구성할 수도 있다.
- [0264] 이때, 게이트전극(321)은 상, 중간 및 하층 게이트전극(321c, 321b, 321a)의 삼중층 구조로 이루어질 수 있으며, 제 1 유지전극(309)은 상, 중간 및 하층 제 1 유지전극(309c, 309b, 309a)의 삼중층 구조로 이루어질 수 있다.
- [0265] 일 예로, 본 발명의 제 3 실시예에 따른 게이트 배선은 Ag 에천트에 식각 선택성을 갖는 Ti/Al/Ti의 삼중층 구조로 이루어질 수 있다. 이 경우 패드영역의 층간절연막을 오픈 한 후에 후속 공정들을 진행할 수 있으나, 본 발명이 이에 한정되는 것은 아니다.
- [0266] 게이트전극(321)과 게이트라인 및 제 1 유지전극(309) 위에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(315b)이 형성되어 있으며, 그 위에 데이터라인(미도시), 구동 전압라인(미도시) 및 소오스/드레인전극(322, 323) 및 제 2 유지전극(319)이 형성되어 있다.
- [0267] 소오스전극(322)과 드레인전극(323)은 소정 간격으로 이격하여 형성되어 있으며, 반도체층(324)과 전기적으로 연결된다. 보다 구체적으로는, 게이트절연막(315a) 및 층간절연막(315b)에는 반도체층(324)을 노출시키는 반도체층 콘택홀이 형성되어 있으며, 반도체층 콘택홀을 통해 소오스/드레인전극(322, 323)이 반도체층(324)과 전기적으로 접속되어 있다.
- [0268] 이때, 제 2 유지전극(319)은 층간절연막(315b)을 사이에 두고 그 하부의 제 1 유지전극(309)의 일부와 중첩하여 스토리지 커패시터를 형성하게 된다.
- [0269] 데이터라인, 구동 전압라인, 소오스/드레인전극(322, 323) 및 제 2 유지전극(319)이 형성된 기관(310) 위에는 평탄화막(315c)이 형성되어 있다.
- [0270] 즉, 본 발명의 제 3 실시예는 전술한 본 발명의 제 2 실시예와 동일하게 데이터 배선 위에 보호막이 형성되지 않은 상태에서 유기 절연물질로 이루어진 평탄화막(315c)이 형성되는 것을 특징으로 한다. 이에 따라 마스크수를 1개 절감할 수 있어 생산성을 향상시키는 효과를 제공한다.
- [0271] 다음으로, 유기발광다이오드는 제 1 전극(318), 유기 화합물층(330) 및 제 2 전극(328)을 포함한다.
- [0272] 이러한 유기발광다이오드는 구동 박막 트랜지스터(DT)와 전기적으로 연결된다. 보다 구체적으로, 구동 박막 트랜지스터(DT) 상부에 형성된 평탄화막(315c)은 구동 박막 트랜지스터(DT)의 드레인전극(323)을 노출시키는 드레인 콘택홀이 형성되어 있다. 유기발광다이오드는 드레인 콘택홀을 통해 구동 박막 트랜지스터(DT)의 드레인전극(323)과 전기적으로 접속된다.
- [0273] 제 1 전극(318)은 유기 화합물층(330)에 전류(또는 전압)를 공급하는 것으로서, 소정 면적의 발광 영역을 정의한다.
- [0274] 또한, 제 1 전극(318)은 양극으로서 역할을 수행한다. 일 예로, 본 발명의 제 3 실시예에 따른 제 1 전극(318)

은 상, 하층 제 1 전극(318c, 318a) 및 상층 제 1 전극(318c)과 하층 제 1 전극(318a) 사이의 반사층(318b)의 삼중층 구조로 이루어질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.

[0275] 제 1 전극(318)이 형성된 기판(310) 위에는 बैं크(315e)가 형성되어 있다. 본 발명의 제 3 실시예에서, बैं크(315e)는 후술할 보조전극(325)의 일부를 노출시키는 제 2 개구부를 더 포함한다.

[0276] 유기 화합물층(330)은 제 1 전극(318)과 제 2 전극(328) 사이에 형성된다.

[0277] 이때, 도 10a에서는 기판(310) 전면에 유기 화합물층(330)이 형성된 경우를 예를 들어 나타내고 있으나, 본 발명이 이에 한정되는 것은 아니며, 제 1 전극(318) 위에만 유기 화합물층(330)이 형성될 수 있다.

[0278] 제 2 전극(328)은 음극으로서 역할을 수행한다.

[0279] 그리고, 전술한 본 발명의 제 1, 제 2 실시예와 동일하게 제 2 전극(328)의 저항을 감소시키기 위해서 보조전극라인(VSSLa)이 제 1 전극(318)과 동일층 위에 형성되어 있다. 여기에서, 보조전극라인(VSSLa)은 전술한 보조전극(325) 및 격벽(335)을 포함한다.

[0280] 보조전극(325)은 제 1 전극(318)과 동일층 위에 이격하여 형성된다. 일 예로, 보조전극(325)은 일 방향으로 연속적으로 연장되어 외부의 VSS 패드(미도시)와 연결될 수 있다.

[0281] 이러한 보조전극(325)은 제 1 전극(318)과 실질적으로 동일하게 상, 중간 및 하층 보조전극(325c, 325b, 325a)의 삼중층 구조로 이루어져 제 2 전극(328) 증착 시 상층 보조전극(325c)에 직접 컨택 될 수 있다. 즉, 제 2 전극(328)이 격벽(335) 하부까지 증착되어 보조전극(325)과 컨택이 이루어지게 된다. 다만, 본 발명이 이에 한정되는 것은 아니다.

[0282] 격벽(335)은 보조전극(325) 위에 형성된다.

[0283] 격벽(335) 위에는 유기 화합물층(330)과 제 2 전극(328)이 순차적으로 적층 된다.

[0284] 이때, 제 2 전극(328)은 스퍼터링을 통해 증착됨에 따라 격벽(335) 하부뿐만 아니라 측면에까지 증착된 상태로 보조전극(325)과 컨택이 이루어지게 된다.

[0285] 이와 같이 표시영역이 구성되는 TFT 기판(310)의 가장자리 영역에는 도 10b를 참조하면, 게이트라인과 데이터라인(329)에 각각 전기적으로 접속하는 게이트패드전극(326p)과 데이터패드전극(327p)이 형성되어 있으며, 외부의 구동회로부(미도시)로부터 인가 받은 주사신호와 데이터신호를 각각 게이트라인과 데이터라인(329)에 전달하게 된다.

[0286] 이때, 본 발명의 제 3 실시예는 전술한 본 발명의 제 2 실시예와 동일하게 게이트라인과 데이터라인(329)이 구동회로부 쪽으로 연장되어 각각 해당하는 게이트패드전극(326p)과 데이터패드전극(327p)에 연결되는 것을 특징으로 한다. 따라서, 게이트라인과 데이터라인(329)은 직접 게이트패드전극(326p)과 데이터패드전극(327p)을 통해 구동회로부로부터 각각 주사신호와 데이터신호를 인가 받게 된다.

[0287] 이때, 데이터패드전극(327p)은 점핑 구조를 이용하여 서로 다른 층에 형성된 데이터라인(329)과 연결될 수 있다. 즉, 데이터패드전극(327p)은 점핑 홀을 통해 표시영역의 데이터라인(329)과 전기적으로 접속하게 된다.

[0288] 본 발명의 제 3 실시예에 따른 패드전극, 즉 게이트패드전극(326p)과 데이터패드전극(327p)은 표시영역의 게이트 배선과 동일층에 형성하되, 게이트 배선과 실질적으로 동일한 삼중층 구조, 일 예로 Ti/Al/Ti의 삼중층 구조로 형성하는 것을 특징으로 한다.

[0289] 즉, 본 발명의 제 3 실시예에서는 패드영역의 게이트패드전극(326p)과 데이터패드전극(327p)에 Ag 합금 에천트에 대해 식각 선택성을 갖는 Ti/Al/Ti의 삼중층 구조를 적용하는 한편, 층간절연막(315b)의 패터닝 시 패드영역의 층간절연막(315b)을 오픈 하여 게이트패드전극(326p)과 데이터패드전극(327p)을 외부에 노출시키는 것을 특징으로 한다.

[0290] 이때, 게이트패드전극(326p)과 데이터패드전극(327p)은 그 표면뿐만 아니라 일 측면에 위치하는 층간절연막(315b)도 제거되어 그 측면도 외부에 노출될 수 있다.

[0291] 다만, 본 발명이 이에 한정되는 것은 아니며, 제 1 전극을 패터닝한 후에 별도의 공정을 통해 패드영역의 층간절연막(315b)을 오픈 할 수도 있다. 이 경우 층간절연막(315b)은 Ag 에천트의 에치 스타퍼로 사용할 수 있다.

[0292] 이때, 본 발명의 제 3 실시예에 따른 게이트패드전극(326p)은 상, 중간 및 하층 게이트패드전극(326pc, 326pb,

326pa)의 삼중층 구조로 이루어질 수 있으며, 데이터패드전극(327p)은 상, 중간 및 하층 데이터패드전극(327pc, 327pb, 327pa)의 삼중층 구조로 이루어질 수 있다.

- [0293] 이하, 상기와 같이 구성되는 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치의 제조방법을 도면을 참조하여 상세히 설명한다.
- [0294] 도 11a 내지 도 11i는 도 10a에 도시된 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도로써, 표시영역의 TFT 기판의 제조방법을 순차적으로 나타내고 있다.
- [0295] 그리고, 도 12a 내지 도 12g는 도 10b에 도시된 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도로써, 패드영역의 TFT 기판의 제조방법을 순차적으로 나타내고 있다.
- [0296] 이때, 도 12a 내지 도 12f에 도시된 패드영역의 TFT 기판의 제조방법은 제 1 전극을 패터닝한 후에 별도의 공정을 통해 패드영역의 층간절연막을 오픈 하는 경우를 예를 들어 나타내고 있다.
- [0297] 도 11a 및 도 12a에 도시된 바와 같이, 기판(310) 위에 버퍼층을 형성한다.
- [0298] 다음으로, 버퍼층이 형성된 기판(310) 위에 반도체 박막을 형성한다.
- [0299] 반도체 박막은 비정질 실리콘이나 다결정 실리콘, 또는 산화물 반도체로 형성할 수 있다.
- [0300] 이후, 포토리소그래피공정을 통해 반도체 박막을 선택적으로 제거함으로써 표시영역의 기판(310)에 반도체 박막으로 이루어진 반도체층(324)을 형성한다.
- [0301] 다음으로, 도 11b 및 도 12b에 도시된 바와 같이, 반도체층(324)이 형성된 기판(310) 위에 게이트절연막(315a), 제 1 도전막, 제 2 도전막 및 제 3 도전막을 형성한다.
- [0302] 이때, 제 2 도전막은 게이트 배선 및 패드전극을 형성하기 위해 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금과 같은 저저항 불투명 도전물질을 사용할 수 있다. 그러나, 이들은 물리적 성질이 다른 2개의 도전막을 포함하는 다중층 구조를 가질 수 있다. 특히, 본 발명의 제 3 실시예에서는 제 2 도전막으로 Ag 에천트에 식각 선택성을 가진 Al을 사용하는 것을 특징으로 한다.
- [0303] 제 1 도전막은 하층 게이트 배선 및 패드전극을 형성하기 위해 Ti를 사용할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 제 1 도전막은 Al과 하부층간의 접촉특성을 강화시키기만 하면 다른 물질을 사용하는 것도 가능하다.
- [0304] 제 3 도전막은 상층 게이트 배선 및 패드전극을 형성하기 위해 Ti를 사용할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 제 3 도전막을 형성하지 않을 수도 있다.
- [0305] 이후, 포토리소그래피공정을 통해 제 1 도전막, 제 2 도전막, 제 3 도전막을 선택적으로 제거함으로써 표시영역의 기판(310)에 제 1 도전막, 제 2 도전막, 제 3 도전막으로 이루어진 게이트전극(321)을 포함하는 게이트라인(미도시) 및 제 1 유지전극(309)을 형성하는 한편, 패드영역의 기판(310)에 제 1 도전막, 제 2 도전막, 제 3 도전막으로 이루어진 게이트패드전극(326p) 및 데이터패드전극(327p)을 형성하게 된다.
- [0306] 이때, 게이트전극(321)은 상, 중간 및 하층 게이트전극(321c, 321b, 321a)의 삼중층 구조로 이루어질 수 있으며, 제 1 유지전극(309)은 상, 중간 및 하층 제 1 유지전극(309c, 309b, 309a)의 삼중층 구조로 이루어질 수 있다.
- [0307] 그리고, 게이트패드전극(326p)은 상, 중간 및 하층 게이트패드전극(326pc, 326pb, 326pa)의 삼중층 구조로 이루어질 수 있으며, 데이터패드전극(327p)은 상, 중간 및 하층 데이터패드전극(327pc, 327pb, 327pa)의 삼중층 구조로 이루어질 수 있다.
- [0308] 다음으로, 도 11c 및 도 12c에 도시된 바와 같이, 게이트전극(321)을 포함하는 게이트라인, 제 1 유지전극(309), 게이트패드전극(326p) 및 데이터패드전극(327p)이 형성된 기판(310) 전면에서 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(315b)을 형성한다.
- [0309] 그리고, 포토리소그래피공정을 통해 층간절연막(315b)과 게이트절연막(315a)을 선택적으로 패터닝하여 반도체층(324)의 소오스/드레인영역을 노출시키는 제 1 콘택홀(340a)을 형성하는 한편, 데이터패드전극(327p)의 일단을 노출시키는 점핑 홀(340b)을 형성한다.

- [0310] 다음으로, 도 11d 및 도 12d에 도시된 바와 같이, 층간절연막(315b)이 형성된 기판(310) 전면에서 제 4 도전막을 형성한 후, 포토리소그래피공정을 통해 제 4 도전막을 선택적으로 제거함으로써 표시영역의 기판(310)에 제 4 도전막으로 이루어진 데이터 배선, 즉 소오스/드레인전극(322, 323), 구동 전압라인(미도시), 데이터라인(329) 및 제 2 유지전극(319)을 형성한다.
- [0311] 소오스/드레인전극(322, 323)은 제 1 콘택홀을 통해 반도체층(324)의 소오스/드레인영역에 각각 전기적으로 접속하며, 제 2 유지전극(319)은 층간절연막(315b)을 사이에 두고 그 하부의 제 1 유지전극(309)의 일부와 중첩하여 스토리지 커패시터를 형성하게 된다.
- [0312] 또한, 데이터패드전극(327p)은 점핑 홀을 통해 표시영역의 데이터라인(329)에 전기적으로 접속하게 된다.
- [0313] 이후, 도 11e 및 도 12e에 도시된 바와 같이, 소오스/드레인전극(322, 323), 구동 전압라인, 데이터라인(329) 및 제 2 유지전극(319)이 형성된 표시영역의 기판(310) 위에 유기 절연물질로 이루어진 평탄화막(315c)을 형성한다.
- [0314] 이때, 전술한 바와 같이 본 발명의 제 3 실시예의 경우에는 데이터 배선 위에 보호막이 형성되지 않은 상태에서 평탄화막(315c)이 형성되는 것을 특징으로 한다. 이에 따라 마스크수를 1개 절감할 수 있어 생산성을 향상시키는 효과를 제공한다.
- [0315] 그리고, 포토리소그래피공정을 통해 평탄화막(315c)을 선택적으로 패터닝하여 드레인전극(323)을 노출시키는 제 2 콘택홀(340c)을 형성한다.
- [0316] 다음으로, 도 11f에 도시된 바와 같이, 평탄화막(315c)이 형성된 기판(310) 전면에서 제 5 도전막, 제 6 도전막 및 제 7 도전막을 형성한다.
- [0317] 다만, 본 발명이 이에 한정되는 것은 아니며, 일 예로 평탄화막(315c)이 형성된 기판(310) 전면에서 제 5 도전막의 단일층만을 형성할 수도 있다.
- [0318] 제 5 도전막과 제 7 도전막은 ITO 또는 IZO와 같은 투명 도전성 물질로 이루어질 수 있다.
- [0319] 제 6 도전막은 알루미늄(Al), 은(Ag), 금(Au), 백금(Pt), 크롬(Cr) 또는 이들을 함유하는 합금으로 이루어질 수 있다.
- [0320] 이후, 포토리소그래피공정을 통해 제 5 도전막, 제 6 도전막 및 제 7 도전막을 선택적으로 제거함으로써 제 5 도전막, 제 6 도전막 및 제 7 도전막으로 이루어진 제 1 전극(318)과 보조전극(325)을 형성한다. 이 경우 패드영역은 층간절연막(315b)이 Ag 에칭제의 에치 스타퍼로 작용하게 된다.
- [0321] 이때, 제 1 전극(318)은 제 5 도전막, 제 6 도전막 및 제 7 도전막 각각으로 이루어진 하층 제 1 전극(318a), 반사층(318b) 및 상층 제 1 전극(318c)으로 구성될 수 있다.
- [0322] 그리고, 보조전극(325)은 제 5 도전막, 제 6 도전막 및 제 7 도전막 각각으로 이루어진 하층 보조전극(325a), 중간층 보조전극(325b) 및 상층 보조전극(325c)으로 구성될 수 있다.
- [0323] 양극인 제 1 전극(318)은 제 2 콘택홀을 통해 구동 박막트랜지스터의 드레인전극(323)과 전기적으로 접속하게 된다.
- [0324] 이후, 도 12f에 도시된 바와 같이, 패드영역의 층간절연막(315b)을 선택적으로 제거하여 게이트패드전극(326p)과 데이터패드전극(327p)의 일부를 오픈 하여 외부에 노출시키게 된다.
- [0325] 이때, 게이트패드전극(326p)과 데이터패드전극(327p)은 그 표면뿐만 아니라 일 측면에 위치하는 층간절연막(315b)도 제거되어 그 측면도 외부에 노출될 수 있다.
- [0326] 다음으로, 도 11g 및 도 12g에 도시된 바와 같이, 제 1 전극(318)과 보조전극(325)이 형성된 표시영역의 기판(310) 위에 소정의 बैं크(315e)를 형성하게 된다.
- [0327] 이때, बैं크(315e)는 보조전극(325)의 일부를 노출시키는 제 2 개구부를 더 포함한다.
- [0328] 그리고, 도 11h에 도시된 바와 같이, बैं크(315e)가 형성된 기판(310) 위에 격벽(335)을 형성한다.
- [0329] 격벽(335)은 보조전극(325) 위에 형성된다.
- [0330] 이때, 격벽(335)은 상부에서 하부로 갈수록 단면적이 작아지는 역 테이퍼 형상을 가질 수 있다. 일 예로, 격벽

(335)의 측면과 보조전극(325)이 이루는 각도는 20도 내지 80도로 이루어질 수 있다.

- [0331] 다음으로, 도 11i에 도시된 바와 같이, 격벽(335)이 형성된 기판(310) 위에 증발에 의해 유기 화합물층(330)을 형성하게 된다.
- [0332] 그리고, 유기 화합물층(330)이 형성된 기판(310) 위에 스퍼터링에 의해 제 8 도전막으로 이루어진 제 2 전극(328)을 형성하게 된다.
- [0333] 이때, 제 8 도전막이 격벽(335) 하부뿐만 아니라 측면까지 증착되어 보조전극(325)과 제 2 전극(328)간 컨택이 이루어지게 된다.
- [0334] 한편, 전술한 바와 같이 패드영역의 층간절연막을 오픈 한 후에 후속 공정들을 진행할 수도 있으며, 이를 도면을 참조하여 상세히 설명한다.
- [0335] 도 13a 내지 도 13f는 도 10b에 도시된 본 발명의 제 3 실시예에 따른 유기전계발광 표시장치의 다른 제조방법을 순차적으로 나타내는 단면도이다.
- [0336] 이때, 도 13a 내지 도 13f는 패드영역의 층간절연막을 오픈 한 후에 후속 공정들을 진행하는 경우의 패드영역의 TFT 기판의 제조방법을 예를 들어 나타내고 있다. 따라서, 표시영역의 TFT 기판의 제조방법은 도 11a 내지 도 11i에 기재된 설명을 참조하기로 한다.
- [0337] 도 13a에 도시된 바와 같이, 기판(310) 위에 반도체 박막을 형성한다.
- [0338] 이후, 포토리소그래피공정을 통해 반도체 박막을 선택적으로 제거함으로써 표시영역의 기판(310)에 반도체 박막으로 이루어진 반도체층(324)을 형성한다.
- [0339] 다음으로, 도 13b에 도시된 바와 같이, 반도체층(324)이 형성된 기판(310) 위에 게이트절연막(315a), 제 1 도전막, 제 2 도전막 및 제 3 도전막을 형성한다.
- [0340] 이때, 제 2 도전막은 게이트 배선 및 패드전극을 형성하기 위해 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금과 같은 저저항 불투명 도전물질을 사용할 수 있다. 그러나, 이들은 물리적 성질이 다른 2개의 도전막을 포함하는 다중층 구조를 가질 수 있다. 특히, 본 발명의 제 2 실시예에서는 제 2 도전막으로 Ag 에천트에 식각 선택성을 가진 Al을 사용하는 것을 특징으로 한다.
- [0341] 제 1 도전막은 하층 게이트 배선 및 패드전극을 형성하기 위해 Ti를 사용할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 제 1 도전막은 Al과 하부층간의 접촉특성을 강화시키기만 하면 다른 물질을 사용하는 것도 가능하다.
- [0342] 제 3 도전막은 상층 게이트 배선 및 패드전극을 형성하기 위해 Ti를 사용할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 제 3 도전막을 형성하지 않을 수도 있다.
- [0343] 이후, 전술한 바와 같이 포토리소그래피공정을 통해 제 1 도전막, 제 2 도전막, 제 3 도전막을 선택적으로 제거함으로써 표시영역의 기판(310)에 제 1 도전막, 제 2 도전막, 제 3 도전막으로 이루어진 게이트전극(321)을 포함하는 게이트라인 및 제 1 유지전극(309)을 형성하는 한편, 패드영역의 기판(310)에 제 1 도전막, 제 2 도전막, 제 3 도전막으로 이루어진 게이트패드전극(326p) 및 데이터패드전극(327p)을 형성하게 된다.
- [0344] 이때, 게이트전극(321)은 상, 중간 및 하층 게이트전극(321c, 321b, 321a)의 삼중층 구조로 이루어질 수 있으며, 제 1 유지전극(309)은 상, 중간 및 하층 제 1 유지전극(309c, 309b, 309a)의 삼중층 구조로 이루어질 수 있다.
- [0345] 그리고, 게이트패드전극(326p)은 상, 중간 및 하층 게이트패드전극(326pc, 326pb, 326pa)의 삼중층 구조로 이루어질 수 있으며, 데이터패드전극(327p)은 상, 중간 및 하층 데이터패드전극(327pc, 327pb, 327pa)의 삼중층 구조로 이루어질 수 있다.
- [0346] 다음으로, 도 13c에 도시된 바와 같이, 게이트전극(321)을 포함하는 게이트라인, 제 1 유지전극(309), 게이트패드전극(326p) 및 데이터패드전극(327p)이 형성된 기판(310) 전면에서 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(315b)을 형성한다.
- [0347] 그리고, 포토리소그래피공정을 통해 층간절연막(315b)과 게이트절연막(315a)을 선택적으로 패터닝하여 반도체층

(324)의 소오스/드레인영역을 노출시키는 제 1 컨택홀(340a)을 형성한다.

- [0348] 이와 동시에 게이트패드전극(326p) 및 데이터패드전극(327p)을 오픈 하여 외부에 노출시키는 한편, 데이터패드 전극(327p)의 일단을 노출시키는 점핑 홀(340b)을 형성한다.
- [0349] 이때, 게이트패드전극(326p)과 데이터패드전극(327p)은 그 표면뿐만 아니라 일 측면에 위치하는 층간절연막(315b)도 제거되어 그 측면도 외부에 노출될 수 있다.
- [0350] 다음으로, 도 13d에 도시된 바와 같이, 층간절연막(315b)이 형성된 기판(310) 전면에 제 4 도전막을 형성한 후, 포토리소그래피공정을 통해 제 4 도전막을 선택적으로 제거함으로써 표시영역의 기판(310)에 제 4 도전막으로 이루어진 데이터 배선, 즉 소오스/드레인전극(322, 323), 구동 전압라인, 데이터라인(329) 및 제 2 유지전극(319)을 형성한다.
- [0351] 소오스/드레인전극(322, 323)은 제 1 컨택홀을 통해 반도체층(324)의 소오스/드레인영역에 각각 전기적으로 접속하며, 제 2 유지전극(319)은 층간절연막(315b)을 사이에 두고 그 하부의 제 1 유지전극(309)의 일부와 중첩하여 스토리지 커패시터를 형성하게 된다.
- [0352] 또한, 데이터패드전극(327p)은 점핑 홀을 통해 표시영역의 데이터라인(329)에 전기적으로 접속하게 된다.
- [0353] 이후, 도 13e에 도시된 바와 같이, 소오스/드레인전극(322, 323), 구동 전압라인, 데이터라인(329) 및 제 2 유지전극(319)이 형성된 표시영역의 기판(310) 위에 유기 절연물질로 이루어진 평탄화막(315c)을 형성한다.
- [0354] 그리고, 포토리소그래피공정을 통해 평탄화막(315c)을 선택적으로 패터닝하여 드레인전극(323)을 노출시키는 제 2 컨택홀(340c)을 형성한다.
- [0355] 다음으로, 전술한 바와 같이 평탄화막(315c)이 형성된 기판(310) 전면에 제 5 도전막, 제 6 도전막 및 제 7 도전막을 형성한다.
- [0356] 다만, 본 발명이 이에 한정되는 것은 아니며, 일 예로 평탄화막(315c)이 형성된 기판(310) 전면에 제 5 도전막의 단일층만을 형성할 수도 있다.
- [0357] 제 5 도전막과 제 7 도전막은 ITO 또는 IZO와 같은 투명 도전성 물질로 이루어질 수 있다.
- [0358] 제 6 도전막은 알루미늄(Al), 은(Ag), 금(Au), 백금(Pt), 크롬(Cr) 또는 이들을 함유하는 합금으로 이루어질 수 있다.
- [0359] 이후, 포토리소그래피공정을 통해 제 5 도전막, 제 6 도전막 및 제 7 도전막을 선택적으로 제거함으로써 제 5 도전막, 제 6 도전막 및 제 7 도전막으로 이루어진 제 1 전극(318)과 보조전극(325)을 형성한다.
- [0360] 이 경우 패드영역의 게이트패드전극(326pc) 및 데이터패드전극(327pc)은 Ag 에천트에 대해 식각 선택성을 가진 Ti/Al/Ti의 삼중층 구조로 이루어짐에 따라 제 1 전극(318)과 보조전극(325)의 패터닝 시 Ag 에천트에 의한 손상이 방지되게 된다.
- [0361] 이때, 제 1 전극(318)은 제 5 도전막, 제 6 도전막 및 제 7 도전막 각각으로 이루어진 하층 제 1 전극(318a), 반사층(318b) 및 상층 제 1 전극(318c)으로 구성될 수 있다.
- [0362] 그리고, 보조전극(325)은 제 5 도전막, 제 6 도전막 및 제 7 도전막 각각으로 이루어진 하층 보조전극(325a), 중간층 보조전극(325b) 및 상층 보조전극(325c)으로 구성될 수 있다.
- [0363] 양극인 제 1 전극(318)은 제 2 컨택홀을 통해 구동 박막트랜지스터의 드레인전극(323)과 전기적으로 접속하게 된다.
- [0364] 이후, 도 13f에 도시된 바와 같이, 제 1 전극(318)과 보조전극(325)이 형성된 표시영역의 기판(310) 위에 소정의 बैं크(315e)를 형성하게 된다.
- [0365] 이때, बैं크(315e)는 보조전극(325)의 일부를 노출시키는 제 2 개구부를 더 포함한다.
- [0366] 그리고, बैं크(315e)가 형성된 기판(310) 위에 격벽(335)을 형성한다.
- [0367] 격벽(335)은 보조전극(325) 위에 형성된다.
- [0368] 다음으로, 격벽(335)이 형성된 기판(310) 위에 유기 화합물층(330) 및 제 8 도전막으로 이루어진 제 2 전극(328)을 형성하게 된다.

- [0369] 이때, 제 8 도전막이 격벽(335) 하부뿐만 아니라 측면까지 증착되어 보조전극(325)과 제 2 전극(328)간 접촉이 이루어지게 된다.
- [0370] 이렇게 제조된 유기발광다이오드 위에는 소정의 박막 봉지층으로 유기발광다이오드를 밀봉한다.
- [0371] 박막 봉지층 상면에는 유기전계발광 표시장치의 외광의 반사를 줄여 콘트라스트를 향상시키기 위해 편광 필름이 구비될 수 있다. 이때, 편광 필름으로는 다중의 선형 편광 필름이나 위상차 필름을 접착하는 방식으로 제조된 원편광 필름이 사용될 수 있다.
- [0372] 도 14a 및 도 14b는 본 발명의 제 4 실시예에 따른 유기전계발광 표시장치의 구조 일부를 개략적으로 나타내는 단면도로서, 패드영역의 구조만을 제외하고는 전술한 본 발명의 제 2, 제 3 실시예와 실질적으로 동일한 구성으로 이루어져 있다.
- [0373] 이때, 도 14a는 유기전계발광 표시장치의 TFT부 및 커패시터 형성부를 포함하는 하나의 부화소를 예를 들어 나타내고 있으며, 도 14b는 게이트패드영역과 데이터패드영역의 일부를 순서대로 나타내고 있다.
- [0374] 특히, 도 14a는 코플라나 구조의 TFT를 이용한 전면발광 방식의 유기전계발광 표시장치의 하나의 부화소를 예를 들어 나타내고 있다. 다만, 본 발명이 코플라나 구조의 TFT에 한정되는 것은 아니다.
- [0375] 도 14a를 참조하면, 본 발명의 제 4 실시예에 따른 전면발광 방식의 유기전계발광 표시장치는 기관(410), 구동 박막 트랜지스터(DT), 유기발광다이오드 및 보조전극라인(VSSLa)을 포함한다.
- [0376] 전술한 제 1, 제 2, 제 3 실시예와 동일하게 구동 박막 트랜지스터(DT)는 반도체층(424), 게이트전극(421), 소오스전극(422) 및 드레인전극(423)을 포함한다.
- [0377] 반도체층(424)은 비정질 실리콘막 또는 비정질 실리콘을 결정화한 다결정 실리콘막으로 구성될 수 있다.
- [0378] 이때, 기관(410)과 반도체층(424) 사이에는 버퍼층(미도시)이 더 형성될 수 있다.
- [0379] 반도체층(424) 위에는 실리콘질화막(SiNx) 또는 실리콘산화막(SiO<sub>2</sub>) 등으로 이루어진 게이트절연막(415a)이 형성되어 있으며, 그 위에 게이트전극(421)을 포함하는 게이트라인(미도시) 및 제 1 유지전극(409)이 형성되어 있다.
- [0380] 게이트전극(421)과 게이트라인 및 제 1 유지전극(409)은 저저항 특성을 갖는 제 1 금속물질, 예를 들면 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금으로 이루어진 단일층 또는 다중층으로 형성될 수 있다.
- [0381] 게이트전극(421)과 게이트라인 및 제 1 유지전극(409) 위에는 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(415b)이 형성되어 있으며, 그 위에 데이터라인(미도시), 구동 전압라인(미도시) 및 소오스/드레인전극(422, 423) 및 제 2 유지전극(419)이 형성되어 있다.
- [0382] 소오스전극(422)과 드레인전극(423)은 소정 간격으로 이격하여 형성되어 있으며, 반도체층(424)과 전기적으로 연결된다. 보다 구체적으로는, 게이트절연막(415a) 및 층간절연막(415b)에는 반도체층(424)을 노출시키는 반도체층 콘택홀이 형성되어 있으며, 반도체층 콘택홀을 통해 소오스/드레인전극(422, 423)이 반도체층(424)과 전기적으로 접속되어 있다.
- [0383] 이때, 제 2 유지전극(419)은 층간절연막(415b)을 사이에 두고 그 하부의 제 1 유지전극(409)의 일부와 중첩하여 스토리지 커패시터를 형성하게 된다.
- [0384] 이때, 본 발명의 제 4 실시예에 따른 데이터 배선, 즉 데이터라인, 구동 전압라인, 소오스/드레인전극(422, 423) 및 제 2 유지전극(419)은 Al과 같이 Ag 에천트에 식각 선택성을 갖는 저저항 물질을 포함하는 것을 특징으로 한다.
- [0385] 일 예로, 본 발명의 제 4 실시예에 따른 데이터 배선은 Al의 상, 하부에 접촉 특성을 강화하기 위한 상, 하층을 추가로 포함하는 삼층 이상의 다중층으로 이루어질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 본 발명의 제 4 실시예에 따른 데이터 배선은 Al의 하부에 하층만을 추가로 포함하는 이중층으로 구성할 수도 있다.
- [0386] 이때, 소오스전극(422)은 상, 중간 및 하층 소오스전극(422c, 422b, 422a)의 삼중층 구조로 이루어질 수 있으며, 드레인전극(423)은 상, 중간 및 하층 드레인전극(423c, 423b, 423a)의 삼중층 구조로 이루어질 수

있다.

- [0387] 또한, 제 2 유지전극(419)은 상, 중간 및 하층 제 2 유지전극(419c, 419b, 419a)의 삼중층 구조로 이루어질 수 있다.
- [0388] 일 예로, 본 발명의 제 4 실시예에 따른 데이터 배선은 Ag 에천트에 식각 선택성을 갖는 Ti/Al/Ti의 삼중층 구조로 이루어질 수 있다.
- [0389] 데이터라인, 구동 전압라인, 소오스/드레인전극(422, 423) 및 제 2 유지전극(419)이 형성된 기관(410) 위에는 평탄화막(415c)이 형성되어 있다.
- [0390] 즉, 본 발명의 제 4 실시예는 전술한 본 발명의 제 2, 제 3 실시예와 동일하게 데이터 배선 위에 보호막이 형성되지 않은 상태에서 유기 절연물질로 이루어진 평탄화막(415c)이 형성되는 것을 특징으로 한다. 이에 따라 마스크수를 1개 절감할 수 있어 생산성을 향상시키는 효과를 제공한다.
- [0391] 다음으로, 유기발광다이오드는 제 1 전극(418), 유기 화합물층(430) 및 제 2 전극(428)을 포함한다.
- [0392] 이러한 유기발광다이오드는 구동 박막 트랜지스터(DT)와 전기적으로 연결된다. 보다 구체적으로, 구동 박막 트랜지스터(DT) 상부에 형성된 평탄화막(415c)은 구동 박막 트랜지스터(DT)의 드레인전극(423)을 노출시키는 드레인 컨택홀이 형성되어 있다. 유기발광다이오드는 드레인 컨택홀을 통해 구동 박막 트랜지스터(DT)의 드레인전극(423)과 전기적으로 접속된다.
- [0393] 제 1 전극(418)은 유기 화합물층(430)에 전류(또는 전압)를 공급하는 것으로서, 소정 면적의 발광 영역을 정의한다.
- [0394] 또한, 제 1 전극(418)은 양극으로서 역할을 수행한다. 일 예로, 본 발명의 제 4 실시예에 따른 제 1 전극(418)은 상, 하층 제 1 전극(418c, 418a) 및 상층 제 1 전극(418c)과 하층 제 1 전극(418a) 사이의 반사층(418b)의 삼중층 구조로 이루어질 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0395] 제 1 전극(418)이 형성된 기관(410) 위에는 बैं크(415e)가 형성되어 있다. 본 발명의 제 4 실시예에서, बैं크(415e)는 후술할 보조전극(425)의 일부를 노출시키는 제 2 개구부를 더 포함한다.
- [0396] 유기 화합물층(430)은 제 1 전극(418)과 제 2 전극(428) 사이에 형성된다.
- [0397] 이때, 도 14a에서는 기관(410) 전면에 유기 화합물층(430)이 형성된 경우를 예를 들어 나타내고 있으나, 전술한 바와 같이 본 발명이 이에 한정되는 것은 아니다.
- [0398] 제 2 전극(428)은 음극으로서 역할을 수행한다.
- [0399] 그리고, 전술한 본 발명의 제 1, 제 2, 제 3 실시예와 동일하게 제 2 전극(428)의 저항을 감소시키기 위해서 보조전극라인(VSSLa)이 제 1 전극(418)과 동일층 위에 형성되어 있다. 여기에서, 보조전극라인(VSSLa)은 전술한 보조전극(425) 및 격벽(435)을 포함한다.
- [0400] 보조전극(425)은 제 1 전극(418)과 동일층 위에 이격하여 형성된다. 일 예로, 보조전극(425)은 일 방향으로 연속적으로 연장되어 외부의 VSS 패드(미도시)와 연결될 수 있다.
- [0401] 이러한 보조전극(425)은 제 1 전극(418)과 실질적으로 동일하게 상, 중간 및 하층 보조전극(425c, 425b, 425a)의 삼중층 구조로 이루어져 제 2 전극(428) 증착 시 상층 보조전극(425c)에 직접 컨택 될 수 있다. 즉, 제 2 전극(428)이 격벽(435) 하부까지 증착되어 보조전극(425)과 컨택이 이루어지게 된다. 다만, 본 발명이 이에 한정되는 것은 아니다.
- [0402] 격벽(435)은 보조전극(425) 위에 형성된다.
- [0403] 격벽(435) 위에는 유기 화합물층(430)과 제 2 전극(428)이 순차적으로 적층 된다.
- [0404] 이때, 제 2 전극(428)은 스퍼터링을 통해 증착됨에 따라 격벽(435) 하부뿐만 아니라 측면에까지 증착된 상태로 보조전극(425)과 컨택이 이루어지게 된다.
- [0405] 이와 같이 표시영역이 구성되는 TFT 기관(410)의 가장자리 영역에는 도 14b를 참조하면, 전술한 본 발명의 제 1 실시예와 동일하게 게이트라인과 데이터라인에 각각 전기적으로 접속하는 게이트패드전극(426p)과 데이터패드전극(427p)이 형성되어 있으며, 외부의 구동회로부(미도시)로부터 인가 받은 주사신호와 데이터신호를 각각 게이트라인과 데이터라인에 전달하게 된다.

- [0406] 즉, 게이트라인과 데이터라인은 구동회로부 쪽으로 연장되어 각각 해당하는 게이트패드라인(416p)과 데이터패드라인(417p)에 연결된다. 이러한 게이트패드라인(416p)과 데이터패드라인(417p)은 게이트패드전극(426p)과 데이터패드전극(427p)에 각각 전기적으로 접속된다. 따라서, 게이트라인과 데이터라인은 게이트패드전극(426p)과 데이터패드전극(427p)을 통해 구동회로부로부터 각각 주사신호와 데이터신호를 인가 받게 된다.
- [0407] 이때, 본 발명의 제 4 실시예에 따른 게이트패드전극(426p)과 데이터패드전극(427p)은 표시영역의 데이터 배선과 동일층에 형성하되, 데이터 배선과 실질적으로 동일한 삼중층 구조, 일 예로 Ti/Al/Ti의 삼중층 구조로 형성하는 것을 특징으로 한다.
- [0408] 즉, 본 발명의 제 4 실시예에서는 패드영역의 게이트패드전극(426p)과 데이터패드전극(427p)에 Ag 함유 에천트에 대해 식각 선택성을 갖는 Ti/Al/Ti의 삼중층 구조를 적용하는 것을 특징으로 한다.
- [0409] 이때, 본 발명의 제 4 실시예에 따른 게이트패드전극(426p)은 상, 중간 및 하층 게이트패드전극(426pc, 426pb, 426pa)으로 구성될 수 있으며, 데이터패드전극(427p)은 상, 중간 및 하층 데이터패드전극(427pc, 427pb, 427pa)의 삼중층 구조로 이루어질 수 있다.
- [0410] 이하, 상기와 같이 구성되는 본 발명의 제 4 실시예에 따른 유기전계발광 표시장치의 제조방법을 도면을 참조하여 상세히 설명한다.
- [0411] 도 15a 내지 도 15i는 도 14a에 도시된 본 발명의 제 4 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도로써, 표시영역의 TFT 기관의 제조방법을 순차적으로 나타내고 있다.
- [0412] 그리고, 도 16a 내지 도 16d는 도 14b에 도시된 본 발명의 제 4 실시예에 따른 유기전계발광 표시장치의 제조방법을 순차적으로 나타내는 단면도로써, 패드영역의 TFT 기관의 제조방법을 순차적으로 나타내고 있다.
- [0413] 도 15a 및 도 16a에 도시된 바와 같이, 기관(410) 위에 버퍼층을 형성한다.
- [0414] 다음으로, 버퍼층이 형성된 기관(410) 위에 반도체 박막을 형성한다.
- [0415] 반도체 박막은 비정질 실리콘이나 다결정 실리콘, 또는 산화물 반도체로 형성할 수 있다.
- [0416] 이후, 포토리소그래피공정을 통해 반도체 박막을 선택적으로 제거함으로써 표시영역의 기관(410)에 반도체 박막으로 이루어진 반도체층(424)을 형성한다.
- [0417] 다음으로, 도 15b 및 도 16b에 도시된 바와 같이, 반도체층(424)이 형성된 기관(410) 위에 게이트절연막(415a) 및 제 1 도전막을 형성한다.
- [0418] 이후, 포토리소그래피공정을 통해 제 1 도전막을 선택적으로 제거함으로써 표시영역의 기관(410)에 제 1 도전막으로 이루어진 게이트전극(421)을 포함하는 게이트라인(미도시) 및 제 1 유지전극(409)을 형성하는 한편, 패드영역의 기관(410)에 제 1 도전막으로 이루어진 게이트패드라인(416p) 및 데이터패드라인(417p)을 형성하게 된다.
- [0419] 다만, 본 발명이 이에 한정되는 것은 아니며, 반도체층(424)과 게이트전극(421)을 포함하는 게이트라인, 제 1 유지전극(409), 게이트패드라인(416p) 및 데이터패드라인(417p)은 한번의 포토리소그래피공정을 통해 형성할 수도 있다.
- [0420] 또한, 게이트전극(421)을 포함하는 게이트라인, 제 1 유지전극(409), 게이트패드라인(416p) 및 데이터패드라인(417p)의 패터닝 시 그 하부의 게이트절연막(415a)을 함께 패터닝할 수도 있다.
- [0421] 다음으로, 도 15c 및 도 16c에 도시된 바와 같이, 게이트전극(421)을 포함하는 게이트라인, 제 1 유지전극(409), 게이트패드라인(416p) 및 데이터패드라인(417p)이 형성된 기관(410) 전면에 실리콘질화막 또는 실리콘산화막 등으로 이루어진 층간절연막(415b)을 형성한다.
- [0422] 그리고, 포토리소그래피공정을 통해 층간절연막(415b)과 게이트절연막(415a)을 선택적으로 패터닝하여 반도체층(424)의 소오스/드레인영역을 노출시키는 제 1 콘택홀(440a)을 형성하는 한편, 게이트패드라인(416p) 및 데이터패드라인(417p)의 일부를 노출시키는 제 2 콘택홀(450b) 및 제 3 콘택홀(450c)을 각각 형성한다.
- [0423] 다음으로, 도 15d 및 도 16d에 도시된 바와 같이, 층간절연막(415b)이 형성된 기관(410) 전면에 제 2 도전막, 제 3 도전막 및 제 4 도전막을 형성한 후, 포토리소그래피공정을 통해 제 2 도전막, 제 3 도전막 및 제 4 도전막을 선택적으로 제거함으로써 표시영역의 기관(410)에 제 2 도전막, 제 3 도전막 및 제 4 도전막으로 이루어진

데이터 배선, 즉 소오스/드레인전극(422, 423), 구동 전압라인(미도시), 데이터라인(미도시) 및 제 2 유지전극(419)을 형성한다.

- [0424] 이와 동시에 패드영역의 기관(410)에 제 2 도전막, 제 3 도전막 및 제 4 도전막으로 이루어진 패드전극, 즉 게이트패드전극(426p) 및 데이터패드전극(427p)을 형성한다.
- [0425] 소오스/드레인전극(422, 423)은 제 1 컨택홀을 통해 반도체층(424)의 소오스/드레인영역에 각각 전기적으로 접속하며, 제 2 유지전극(419)은 중간절연막(415b)을 사이에 두고 그 하부의 제 1 유지전극(409)의 일부와 중첩하여 스토리지 커패시터를 형성하게 된다.
- [0426] 이때, 제 3 도전막은 중간층 데이터 배선 및 패드전극을 형성하기 위해 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금과 같은 저저항 불투명 도전물질을 사용할 수 있다. 그러나, 이들은 물리적 성질이 다른 2개의 도전막을 포함하는 다중층 구조를 가질 수 있다. 특히, 본 발명의 제 4 실시예에서는 제 3 도전막으로 Ag 에천트에 식각 선택성을 가진 Al을 사용하는 것을 특징으로 한다.
- [0427] 또한, 제 2 도전막은 하층 데이터 배선 및 패드전극을 형성하기 위해 Ti를 사용할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 제 2 도전막은 하부층과의 접촉특성을 강화시키기만 하면 다른 물질을 사용하는 것도 가능하다.
- [0428] 제 4 도전막은 상층 데이터 배선 및 패드전극을 형성하기 위해 Ti를 사용할 수 있다. 다만, 본 발명이 이에 한정되는 것은 아니며, 본 발명의 데이터 배선 및 패드전극은 제 2 도전막과 제 3 도전막의 이중층으로 형성할 수도 있다.
- [0429] 일 예로, 본 발명의 제 4 실시예에 따른 데이터 배선 및 패드전극은 Ag 에천트에 식각 선택성을 갖는 Ti/Al/Ti의 삼중층 구조로 이루어질 수 있다.
- [0430] 이때, 소오스전극(422)은 상, 중간 및 하층 소오스전극(422c, 422b, 422a)의 삼중층 구조로 이루어질 수 있으며, 드레인전극(423)은 상, 중간 및 하층 드레인전극(423c, 423b, 423a)의 삼중층 구조로 이루어질 수 있다.
- [0431] 또한, 제 2 유지전극(419)은 상, 중간 및 하층 제 2 유지전극(419c, 419b, 419a)의 삼중층 구조로 이루어질 수 있다.
- [0432] 본 발명의 제 4 실시예에 따른 게이트패드전극(426p)은 상, 중간 및 하층 게이트패드전극(426pc, 426pb, 426pa)으로 구성될 수 있으며, 데이터패드전극(427p)은 상, 중간 및 하층 데이터패드전극(427pc, 427pb, 427pa)의 삼중층 구조로 이루어질 수 있다.
- [0433] 이후, 도 15e에 도시된 바와 같이, 소오스/드레인전극(422, 423), 구동 전압라인, 데이터라인(429) 및 제 2 유지전극(419)이 형성된 표시영역의 기관(410) 위에 유기 절연물질로 이루어진 평탄화막(415c)을 형성한다.
- [0434] 이때, 전술한 본 발명의 제 2, 제 3 실시예와 동일하게 본 발명의 제 4 실시예의 경우에는 데이터 배선 위에 보호막이 형성되지 않은 상태에서 평탄화막(415c)이 형성되는 것을 특징으로 한다. 이에 따라 마스크수를 1개 절감할 수 있어 생산성을 향상시키는 효과를 제공한다.
- [0435] 그리고, 포토리소그래피공정을 통해 평탄화막(415c)을 선택적으로 패터닝하여 드레인전극(423)을 노출시키는 제 4 컨택홀(440d)을 형성한다.
- [0436] 다음으로, 도 15f에 도시된 바와 같이, 평탄화막(415c)이 형성된 기관(410) 전면에서 제 5 도전막, 제 6 도전막 및 제 7 도전막을 형성한다.
- [0437] 다만, 본 발명이 이에 한정되는 것은 아니며, 일 예로 평탄화막(415c)이 형성된 기관(410) 전면에서 제 5 도전막의 단일층만을 형성할 수도 있다.
- [0438] 제 5 도전막과 제 7 도전막은 ITO 또는 IZO와 같은 투명 도전성 물질로 이루어질 수 있다.
- [0439] 제 6 도전막은 알루미늄(Al), 은(Ag), 금(Au), 백금(Pt), 크롬(Cr) 또는 이들을 함유하는 합금으로 이루어질 수 있다.
- [0440] 이후, 포토리소그래피공정을 통해 제 5 도전막, 제 6 도전막 및 제 7 도전막을 선택적으로 제거함으로써 제 5

도전막, 제 6 도전막 및 제 7 도전막으로 이루어진 제 1 전극(418)과 보조전극(425)을 형성한다.

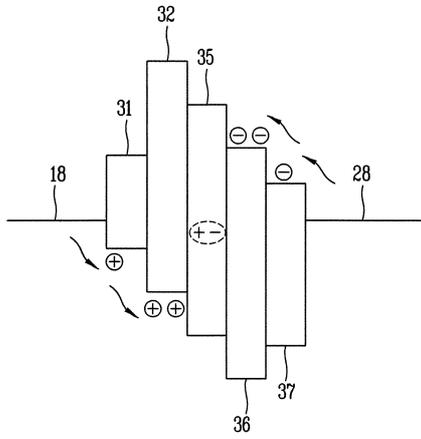
- [0441] 이때, 제 1 전극(418)은 제 5 도전막, 제 6 도전막 및 제 7 도전막 각각으로 이루어진 하층 제 1 전극(418a), 반사층(418b) 및 상층 제 1 전극(418c)으로 구성될 수 있다.
- [0442] 그리고, 보조전극(425)은 제 5 도전막, 제 6 도전막 및 제 7 도전막 각각으로 이루어진 하층 보조전극(425a), 중간층 보조전극(425b) 및 상층 보조전극(425c)으로 구성될 수 있다.
- [0443] 양극인 제 1 전극(418)은 제 4 컨택홀을 통해 구동 박막트랜지스터의 드레인전극(423)과 전기적으로 접속하게 된다.
- [0444] 이후, 도 15g에 도시된 바와 같이, 제 1 전극(418)과 보조전극(425)이 형성된 표시영역의 기관(410) 위에 소정의 बैं크(415e)를 형성하게 된다.
- [0445] 이때, बैं크(415e)는 보조전극(425)의 일부를 노출시키는 제 2 개구부를 더 포함한다.
- [0446] 그리고, 도 15h에 도시된 바와 같이, बैं크(415e)가 형성된 기관(410) 위에 격벽(435)을 형성한다.
- [0447] 격벽(435)은 보조전극(425) 위에 형성된다.
- [0448] 다음으로, 도 15i에 도시된 바와 같이, 격벽(435)이 형성된 기관(410) 위에 증발에 의해 유기 화합물층(430)을 형성하게 된다.
- [0449] 그리고, 유기 화합물층(430)이 형성된 기관(410) 위에 스퍼터링에 의해 제 8 도전막으로 이루어진 제 2 전극(428)을 형성하게 된다.
- [0450] 이때, 제 8 도전막이 격벽(435) 하부뿐만 아니라 측면까지 증착되어 보조전극(425)과 제 2 전극(428)간 컨택이 이루어지게 된다.
- [0451] 이렇게 제조된 유기발광다이오드 위에는 소정의 박막 봉지층으로 유기발광다이오드를 밀봉한다.
- [0452] 박막 봉지층 상면에는 유기전계발광 표시장치의 외광의 반사를 줄여 콘트라스트를 향상시키기 위해 편광 필름이 구비될 수 있다. 이때, 편광 필름으로는 다중의 선형 편광 필름이나 위상차 필름을 접착하는 방식으로 제조된 원편광 필름이 사용될 수 있다.
- [0453] 상기한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

**부호의 설명**

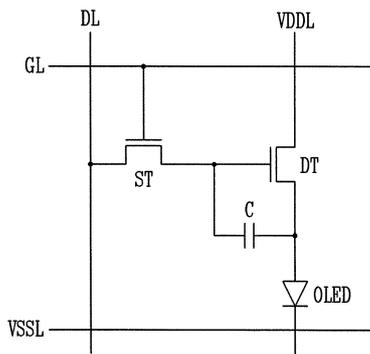
- [0454] 116p, 416p : 게이트패드드라인 117p, 417p : 데이터패드드라인
- 118, 218, 318, 418 : 제 1 전극 125, 225, 325, 425 : 보조전극
- 126p, 226p, 326p, 426p : 게이트패드전극
- 127p, 227p, 327p, 427p : 데이터패드전극
- 128, 228, 328, 428 : 제 2 전극 130, 230, 330, 430 : 유기 화합물층

도면

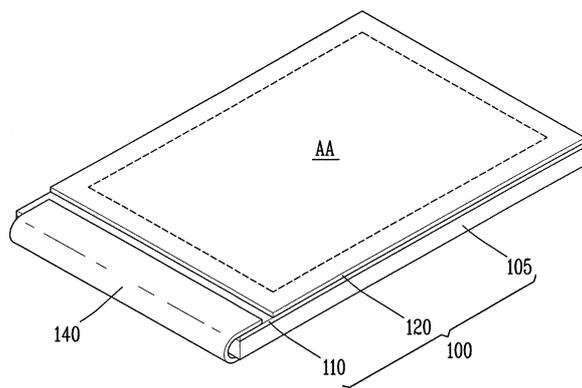
도면1



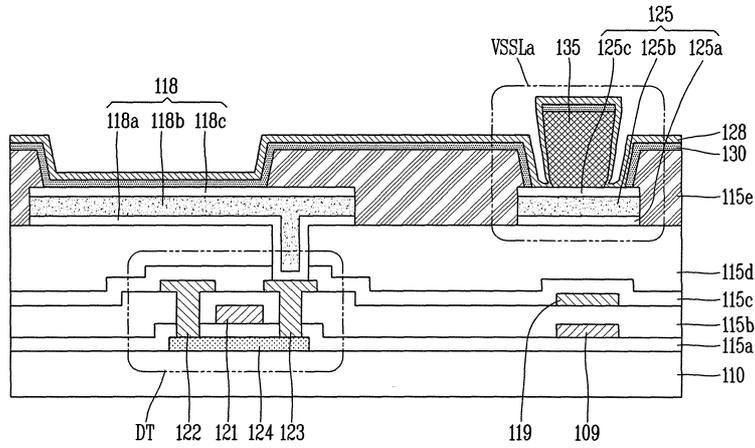
도면2



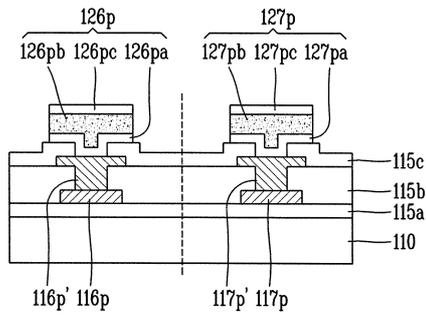
도면3



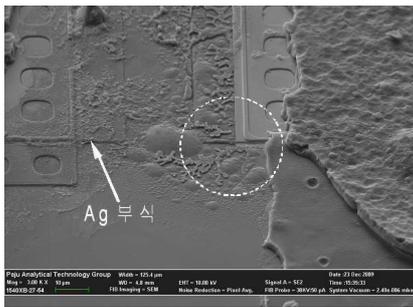
도면4a



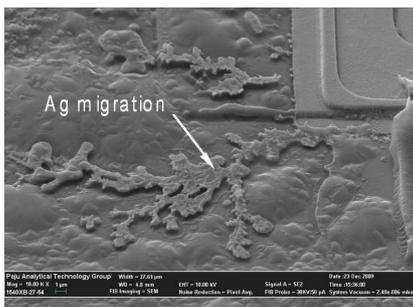
도면4b



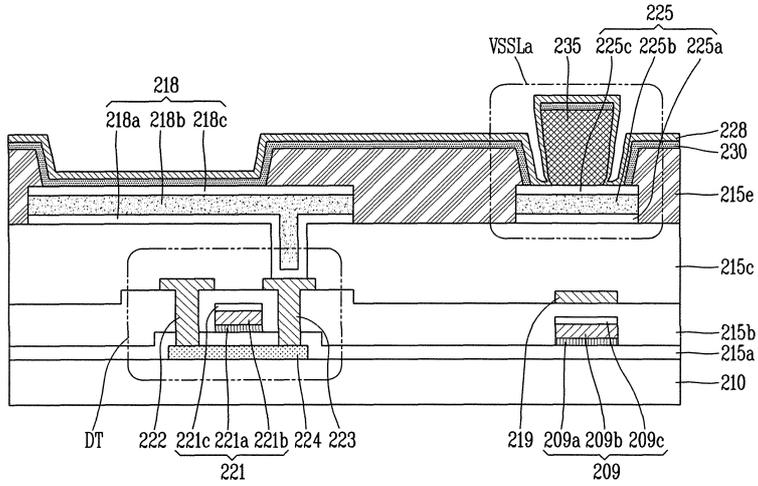
도면5a



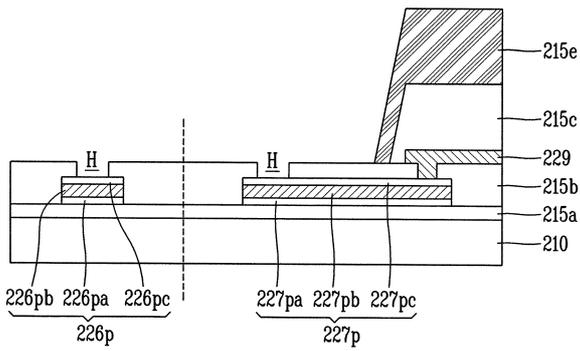
도면5b



도면6a



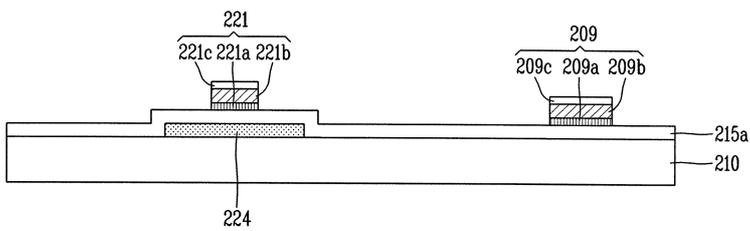
도면6b



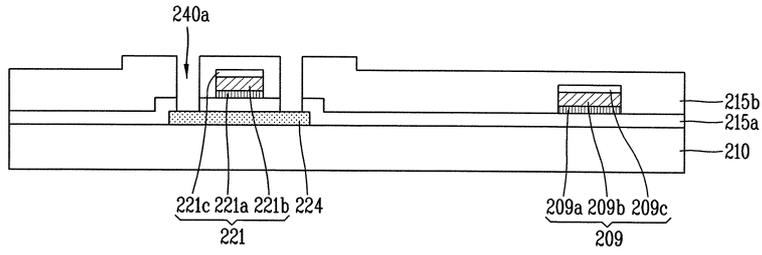
도면7a



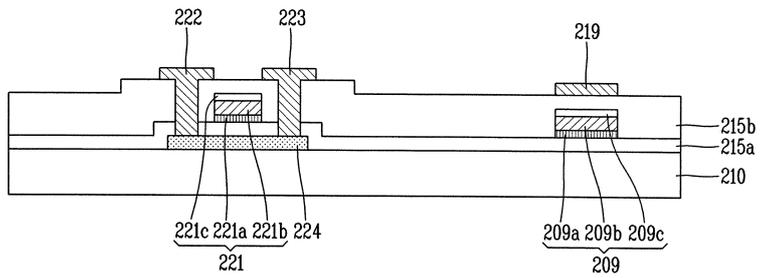
도면7b



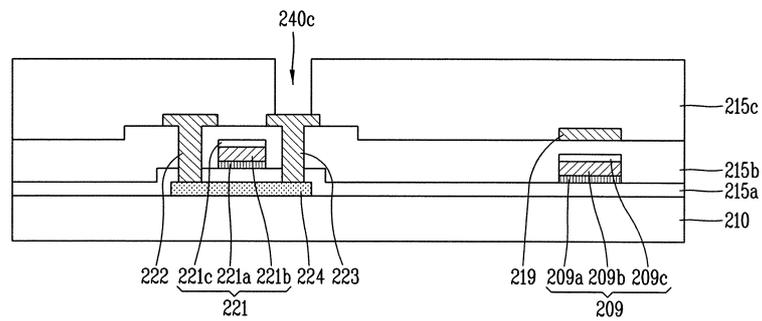
도면7c



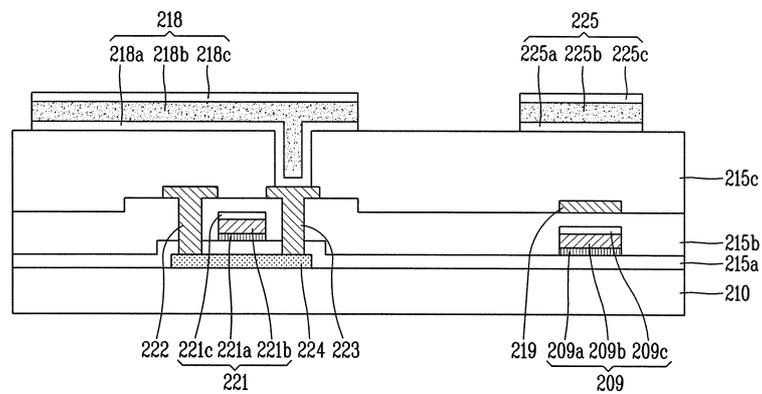
도면7d



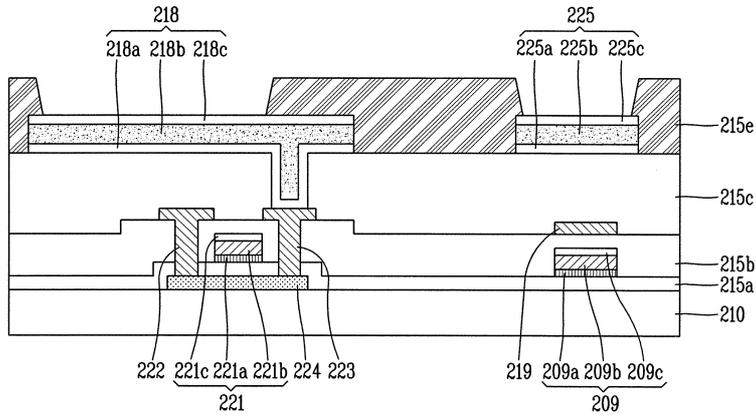
도면7e



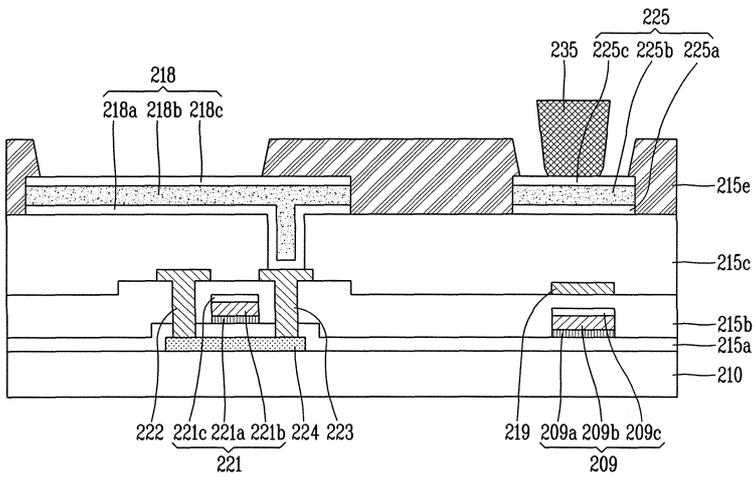
도면7f



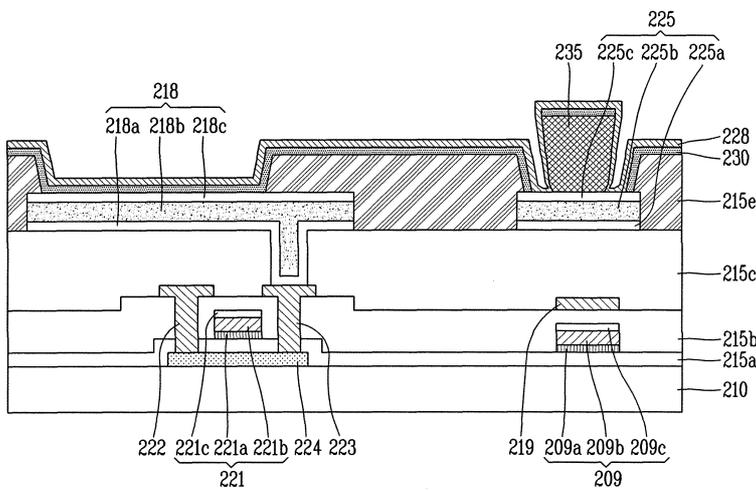
도면7g



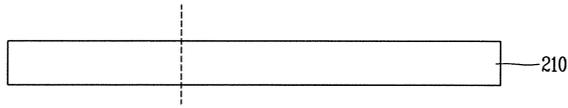
도면7h



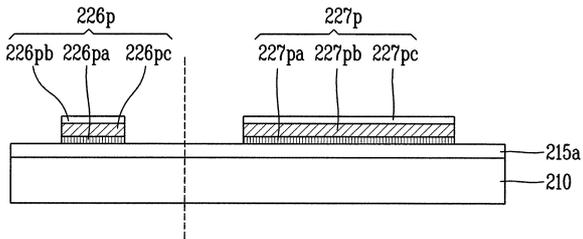
도면7i



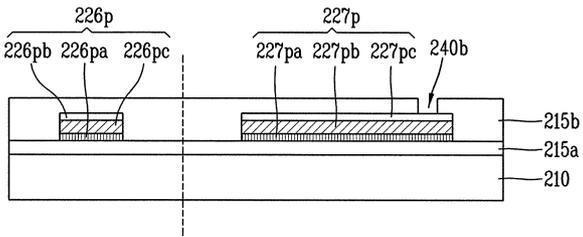
도면8a



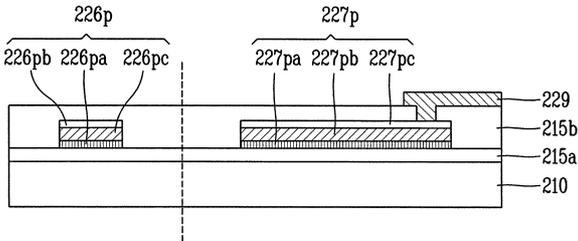
도면8b



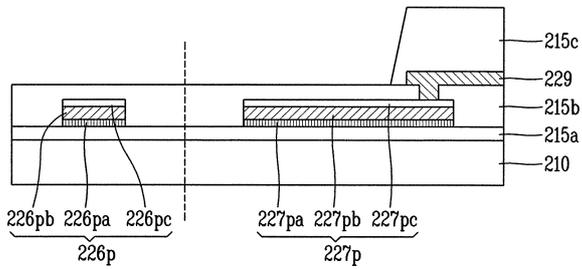
도면8c



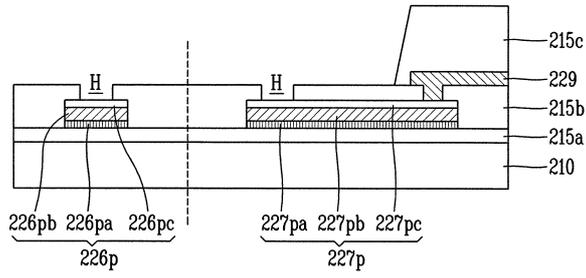
도면8d



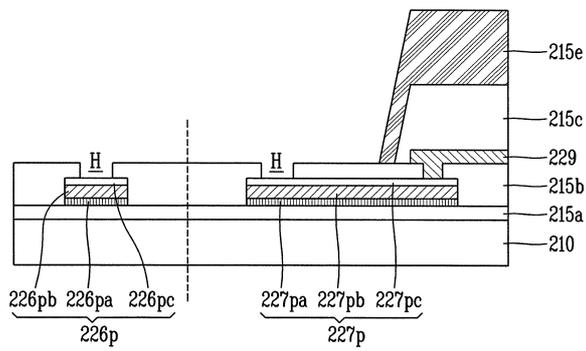
도면8e



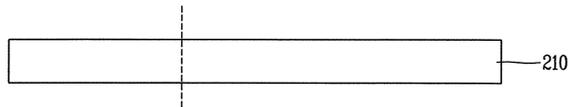
도면8f



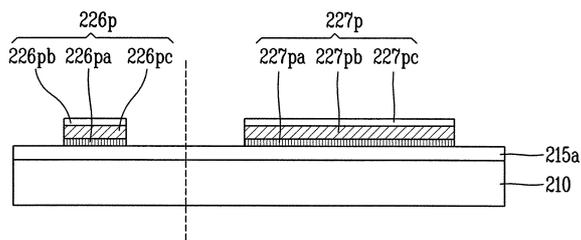
도면8g



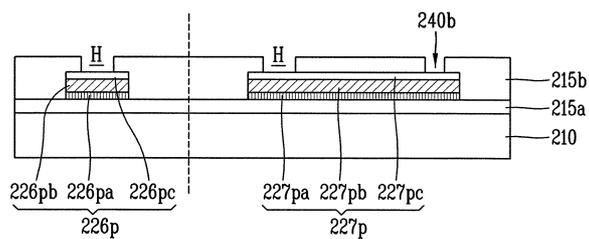
도면9a



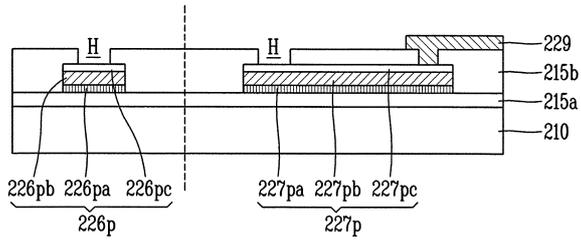
도면9b



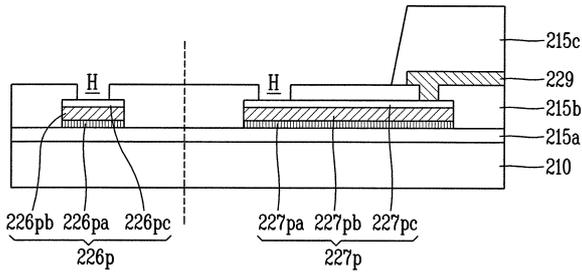
도면9c



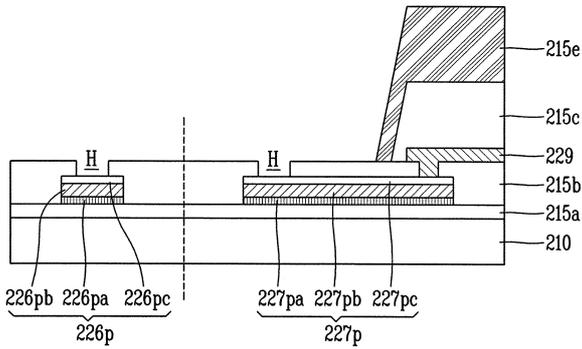
도면9d



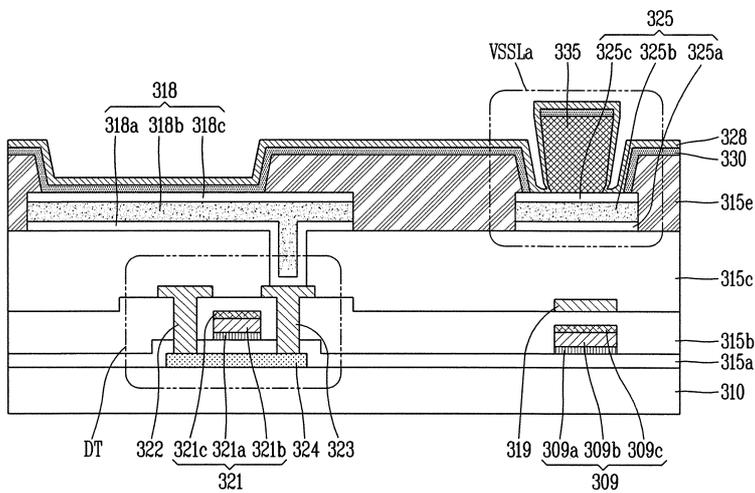
도면9e



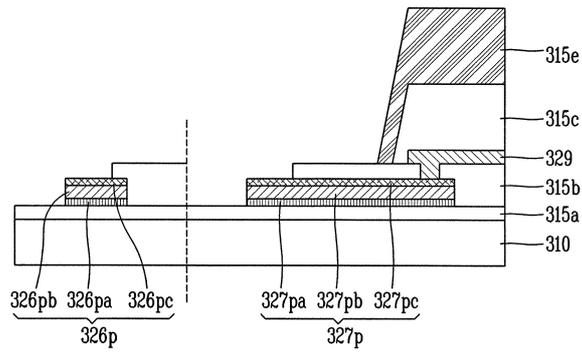
도면9f



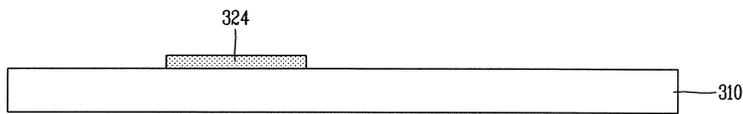
도면10a



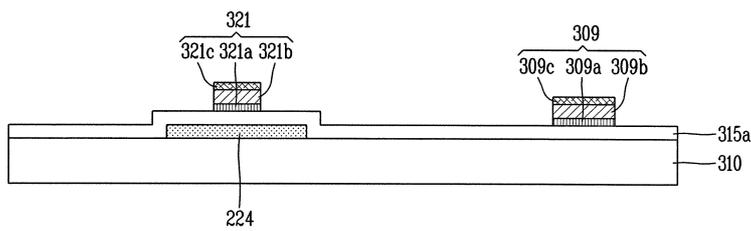
도면10b



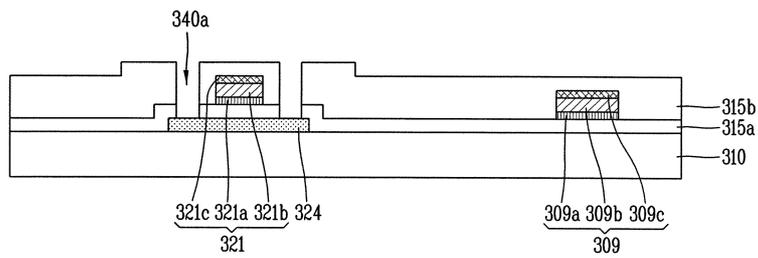
도면11a



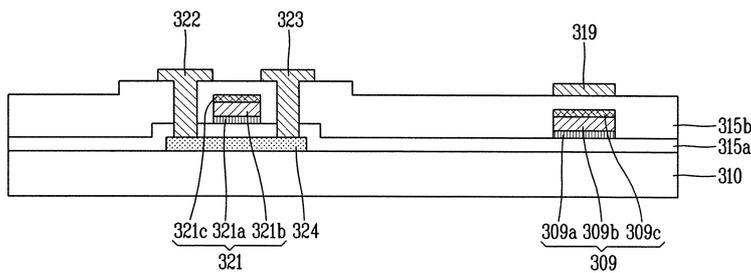
도면11b



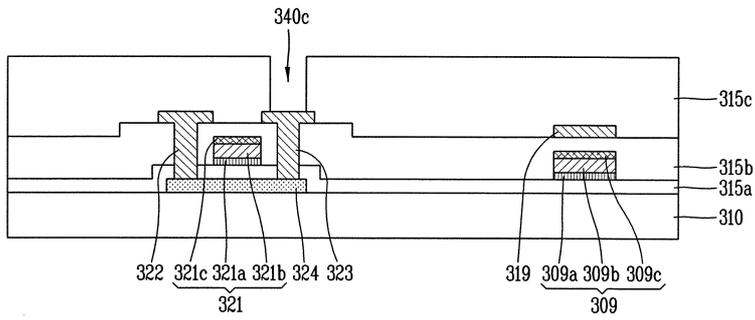
도면11c



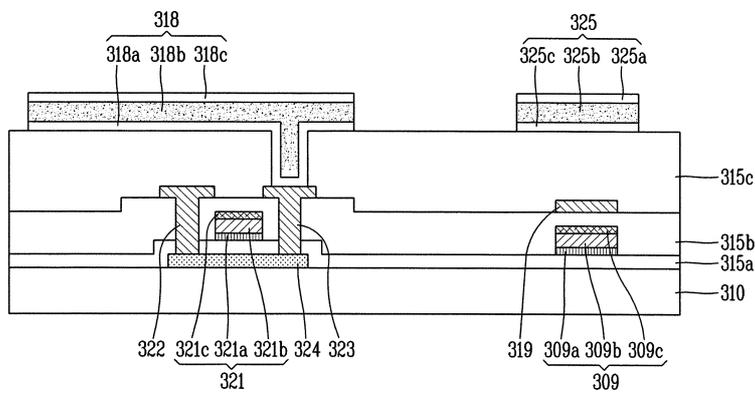
도면11d



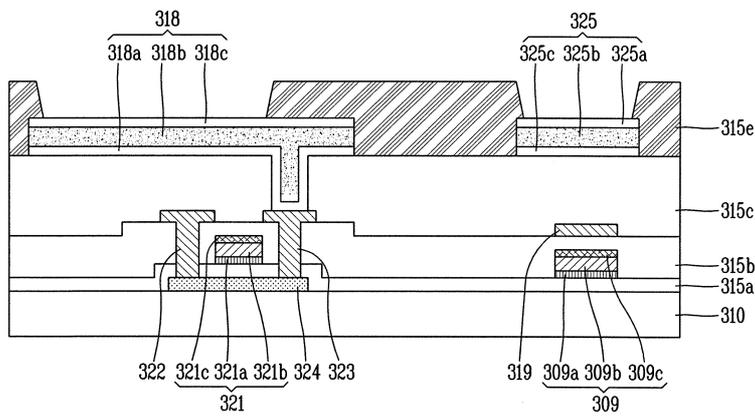
도면11e



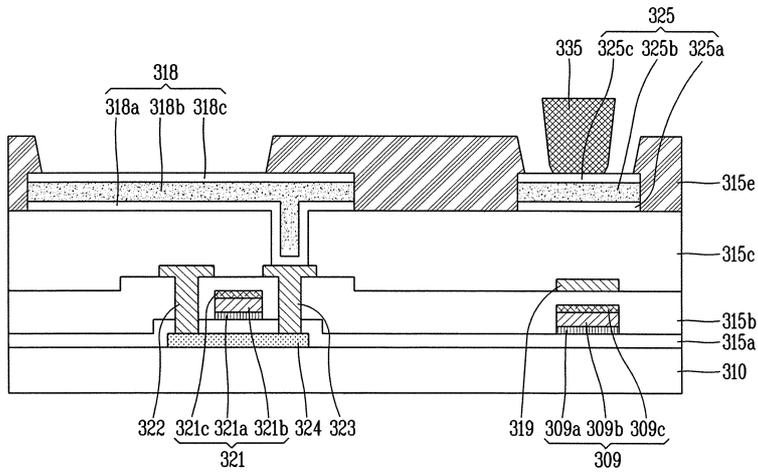
도면11f



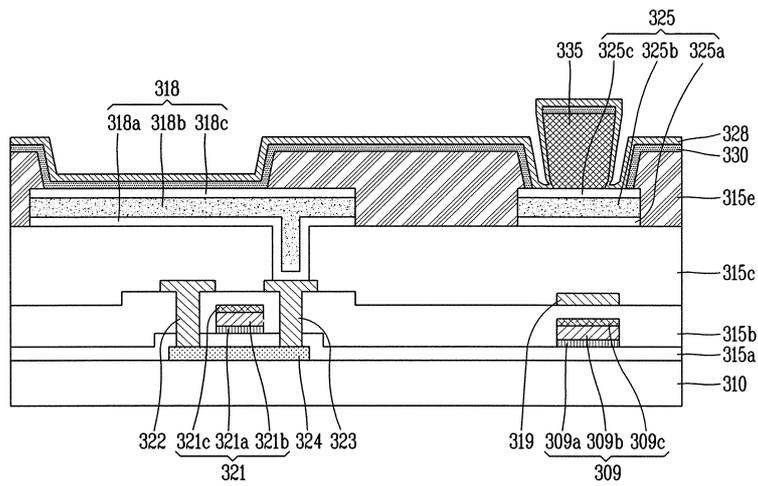
도면11g



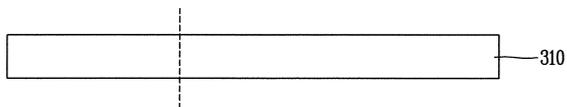
도면11b



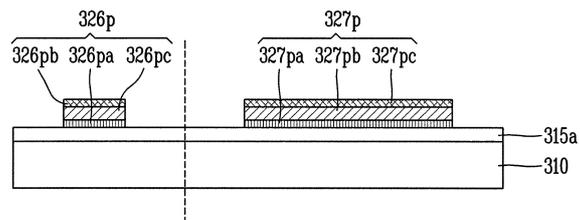
도면11i



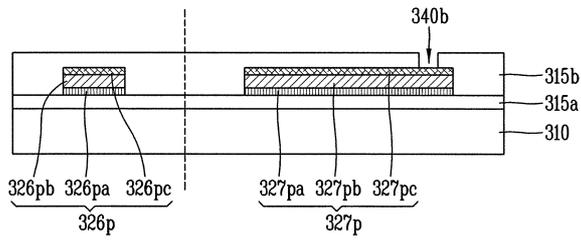
도면12a



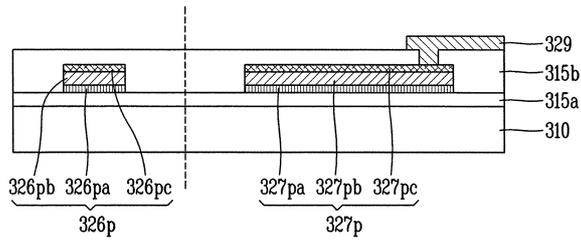
도면12b



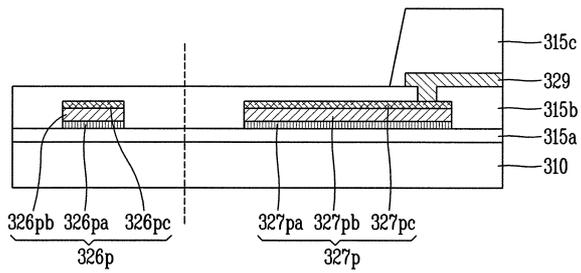
도면12c



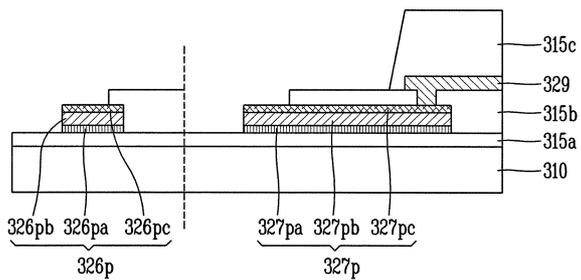
도면12d



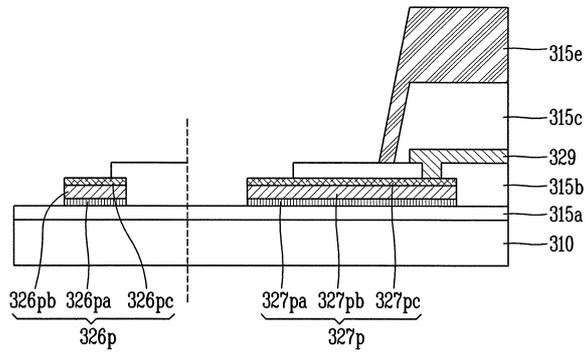
도면12e



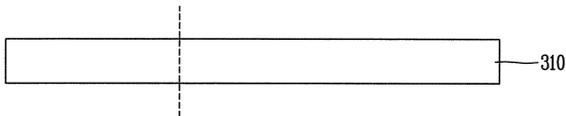
도면12f



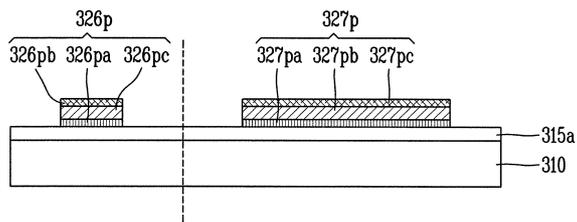
도면12g



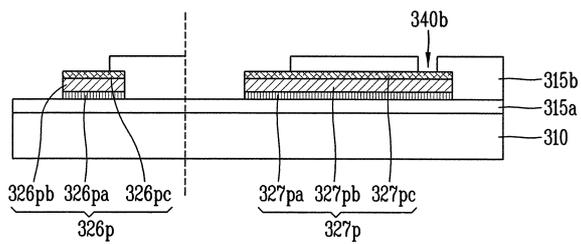
도면13a



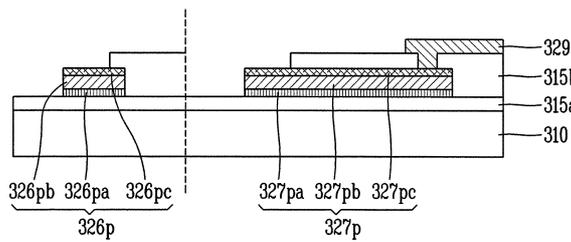
도면13b



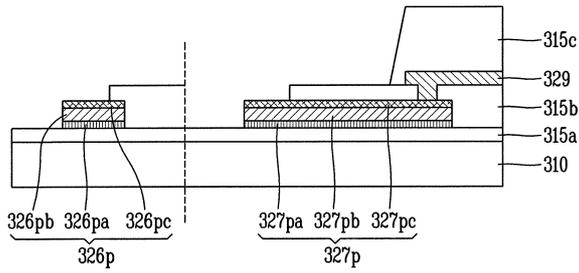
도면13c



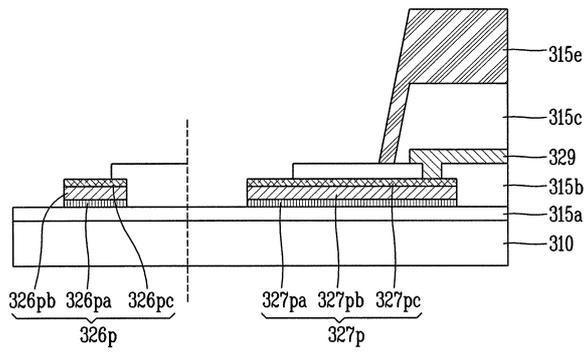
도면13d



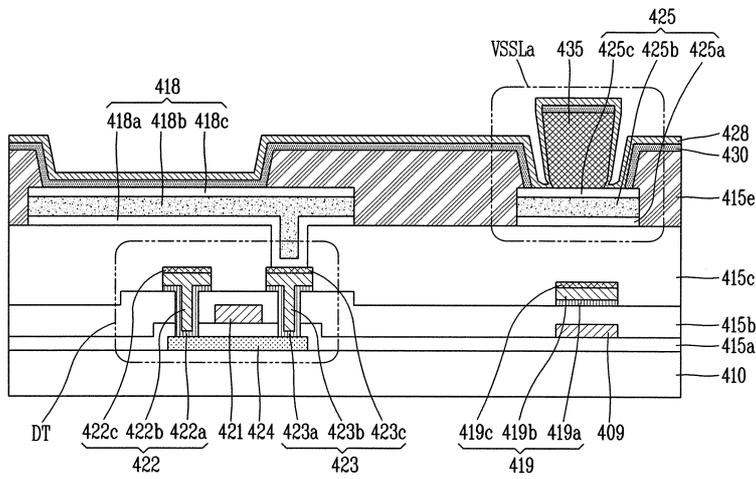
도면13e



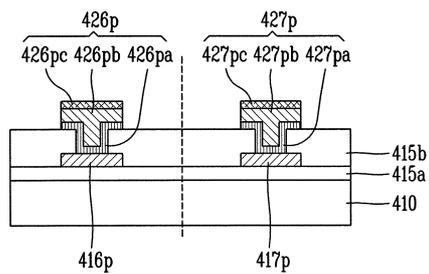
도면13f



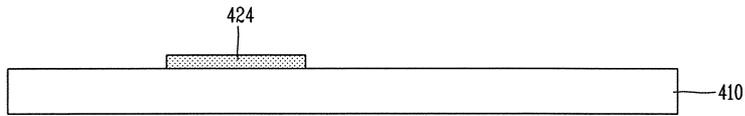
도면14a



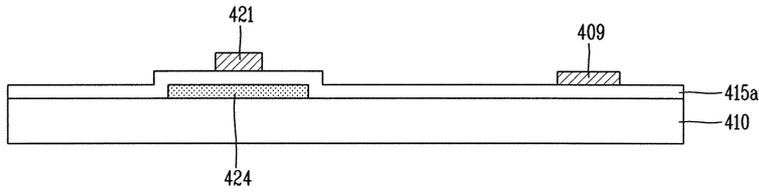
도면14b



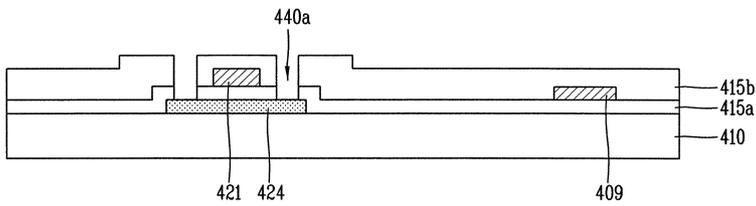
도면15a



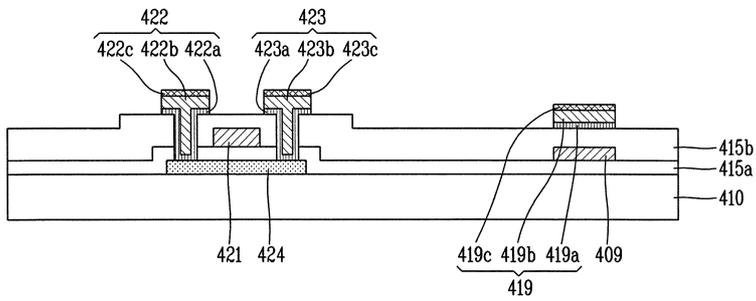
도면15b



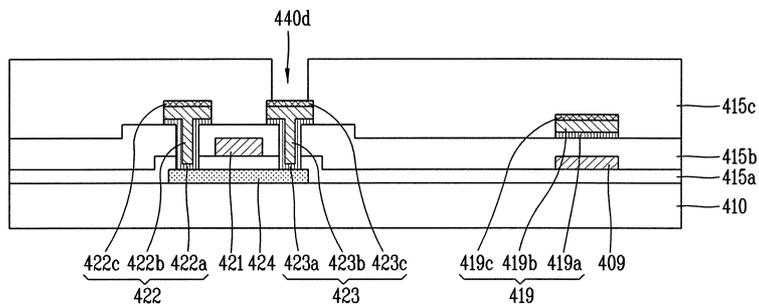
도면15c



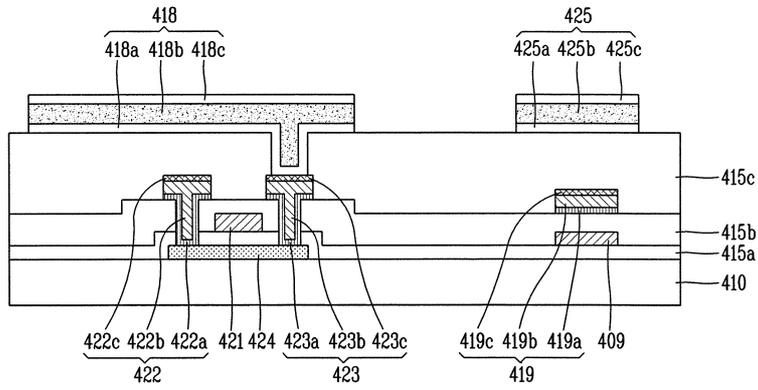
도면15d



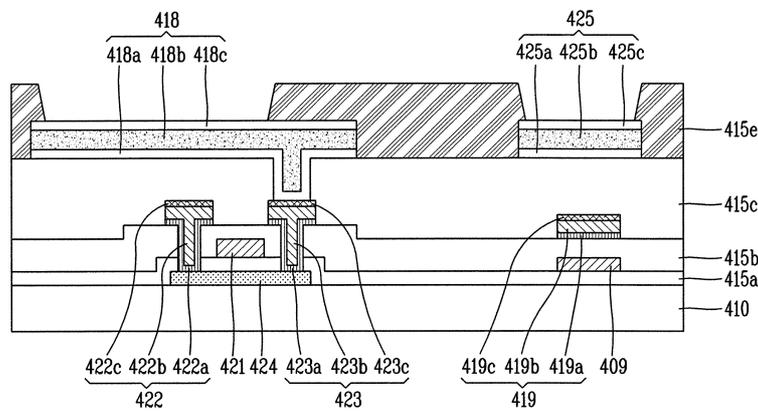
도면15e



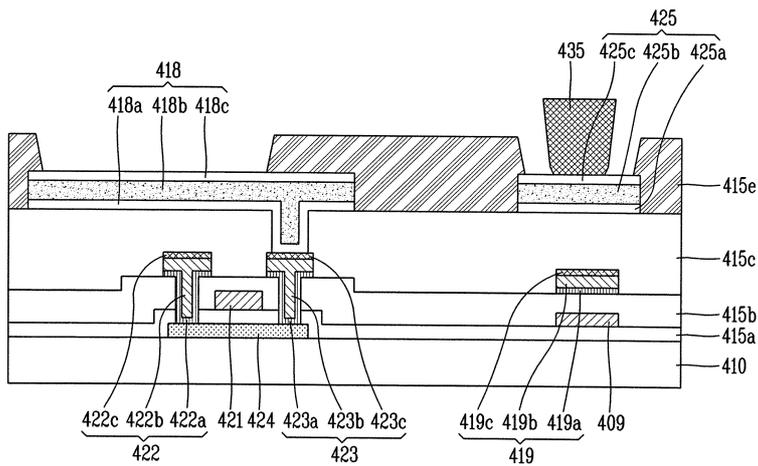
도면15f



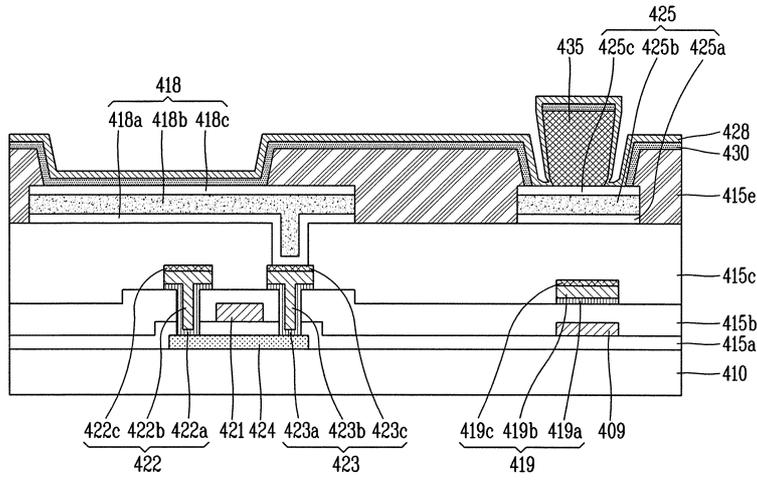
도면15g



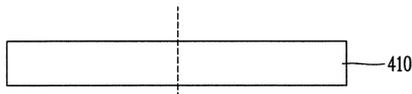
도면15h



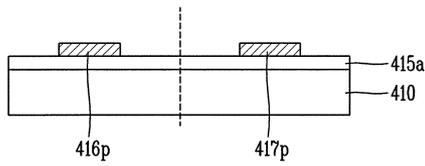
도면15i



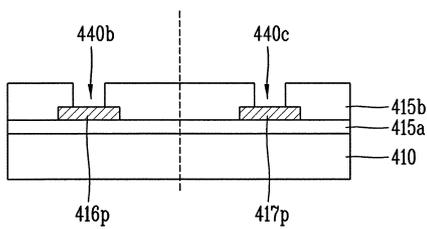
도면16a



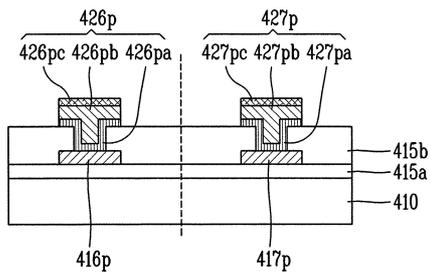
도면16b



도면16c



도면16d



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	<a href="#">KR1020160010165A</a>	公开(公告)日	2016-01-27
申请号	KR1020140091188	申请日	2014-07-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	IM JONG HYEOK 임중혁 KIM SE JUNE 김세준 LEE JOON SUK 이준석 LEE SO JUNG 이소정 LEE JAE SUNG 이재성		
发明人	임중혁 김세준 이준석 이소정 이재성		
IPC分类号	H01L27/32 H01L51/52 H01L51/56		
CPC分类号	H01L27/3276 H01L51/5206 H01L51/5228 H01L2251/5315		
代理人(译)	PARK , JANG WON PARK , JANG WON박장원		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明的有机电致发光显示装置及其制造方法可以通过去除顶部发光型有机电致发光显示装置中覆盖数据线的保护膜来提高生产率，为了防止在阳极图案化期间由于催化剂引起的焊盘电极的损坏，将基板分成显示区域和焊盘区域；形成在显示区域的基板上的薄膜晶体管；在焊盘区域的基板上形成焊盘线；栅极焊盘电极和数据焊盘电极形成在同一层的焊盘区域中，其中形成薄膜晶体管的栅极布线；形成在基板上的层间绝缘层，其上形成有栅极焊盘电极和数据焊盘电极，并将栅极焊盘电极和数据焊盘电极的一部分暴露到外部；第一电极和辅助电极形成在形成薄膜晶体管的显示区域中的基板上；一个堤，其围绕第一电极边缘以限定开口，并暴露出辅助电极的一部分；在形成堤的基板上形成有机化合物层；并且在其上形成有机化合物层的基板上形成第二电极，第二电极与暴露的辅助电极接触。

