



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0061755

(43) 공개일자 2015년06월05일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2006.01) G09G 3/20 (2006.01)

(21) 출원번호 10-2013-0145838

(22) 출원일자 2013년11월28일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

김민철

경기도 용인시 기흥구 삼성2로 95 (농서동)

김인환

경기도 용인시 기흥구 삼성2로 95 (농서동)

전병근

경기도 용인시 기흥구 삼성2로 95 (농서동)

(74) 대리인

강신섭, 문용호, 이용우

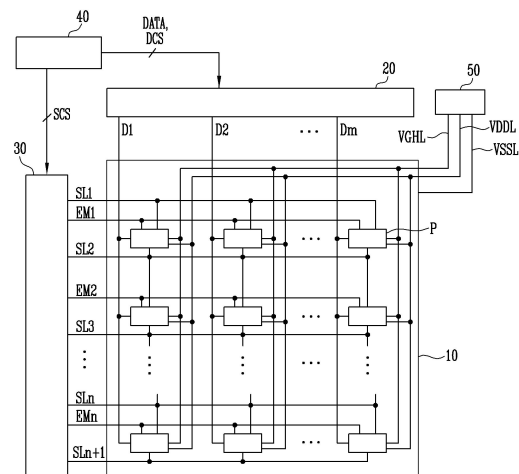
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 유기전계발광 표시장치와 그의 구동방법

(57) 요약

본 발명은 유기전계발광 표시장치와 그의 구동방법에 관한 것이다. 본 발명의 실시 예에 따른 유기전계발광 표시장치는 데이터 라인들과 게이트 라인들의 교차 영역에 매트릭스 형태로 형성되는 화소들을 포함하는 표시패널; 상기 데이터 라인들에 데이터 전압들을 공급하는 데이터 구동부; 및 상기 스캔 라인들에 스캔 신호들을 순차적으로 공급하는 스캔 구동부를 구비하고, 상기 데이터 구동부는, 디지털 비디오 데이터에 따라 다수의 분압 전압 중 어느 하나의 분압 전압을 선택하고 선택된 상기 분압 전압의 공급 기간을 조정하여 데이터 전압을 데이터 라인에 공급하는 것을 특징으로 한다.

대표도 - 도1



명세서

청구범위

청구항 1

데이터 라인들과 게이트 라인들의 교차 영역에 매트릭스 형태로 형성되는 화소들을 포함하는 표시패널;
 상기 데이터 라인들에 데이터 전압들을 공급하는 데이터 구동부; 및
 상기 스캔 라인들에 스캔 신호들을 순차적으로 공급하는 스캔 구동부를 구비하고,
 상기 데이터 구동부는,
 디지털 비디오 데이터에 따라 다수의 분압 전압 중 어느 하나의 분압 전압을 선택하고 선택된 상기 분압 전압의 공급 기간을 조정하여 데이터 전압을 데이터 라인에 공급하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 2

제 1 항에 있어서,
 상기 데이터 구동부는,
 피크 블랙 계조 전압과 피크 화이트 계조 전압을 분압하여 상기 다수의 분압 전압을 출력하는 분압 회로;
 상기 디지털 비디오 데이터에 따라 펄스 폭 변조신호와 먹스 제어 데이터를 출력하는 제어회로;
 상기 먹스 제어 데이터에 따라 상기 다수의 분압 전압 중 상기 어느 하나의 분압 전압을 출력하는 멀티플렉서;
 및
 상기 펄스 폭 변조신호에 의해 턴-온되는 기간 동안 상기 분압 전압을 제j (j는 양의 정수) 데이터 라인에 공급하는 스위치 소자를 구비하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 3

제 2 항에 있어서,
 상기 제어회로는,
 상기 디지털 비디오 데이터를 디지털 감마 데이터로 감마 변환하는 디지털 감마 변환부;
 상기 디지털 감마 데이터를 입력 어드레스로 입력받고 상기 펄스 폭 변조신호의 펄스 폭 변조 정보를 출력하는 제1 룩-업 테이블;
 상기 디지털 감마 데이터를 입력 어드레스로 입력받고 상기 분압 전압 정보를 출력하는 제2 룩-업 테이블;
 상기 펄스 폭 변조 정보에 기초하여 상기 펄스 폭 변조신호를 생성하여 출력하는 펄스 폭 변조신호 출력부; 및
 상기 분압 전압 정보에 기초하여 상기 먹스 제어 데이터를 생성하여 출력하는 먹스 제어 데이터 출력부를 포함하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 4

제 1 항에 있어서,
 상기 화소들 각각은,
 게이트 전극이 제1 노드에 접속되고, 제1 전극이 제2 노드에 접속되며, 제2 전극이 제3 노드에 접속된 구동 트랜지스터; 및
 상기 구동 트랜지스터의 드레인-소스간 전류에 따라 발광하는 유기발광다이오드를 포함하며,
 제1 기간 동안 상기 구동 트랜지스터의 문턱전압을 센싱함과 동시에 상기 구동 트랜지스터의 게이트 전극을 초기화하고, 제2 기간 동안 상기 구동 트랜지스터의 게이트 전극을 데이터 전압으로 방전하며, 제3 기간 동안 상

기 유기발광다이오드를 발광하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 5

제 4 항에 있어서,

상기 표시패널은 상기 스캔 라인들과 나란한 발광 라인들이 더 형성되고,

상기 발광 라인들에 발광 신호들을 순차적으로 출력하는 발광 신호 구동부를 더 구비하며,

상기 화소들 각각은,

제 $k-1$ (k 는 2 이상의 양의 정수) 스캔 라인의 스캔 신호에 의해 턴-온되어 상기 제2 노드와 제1 전원전압을 공급하는 제1 전원전압 라인을 접속하는 제1 트랜지스터;

상기 제 $k-1$ 스캔 라인의 스캔 신호에 의해 턴-온되어 상기 제1 노드와 상기 제3 노드를 접속하는 제2 트랜지스터;

제 k 스캔 라인의 스캔 신호에 의해 턴-온되어 상기 제1 노드를 제 j (j 는 양의 정수) 데이터 라인에 접속하는 제3 트랜지스터;

제 k 발광 라인의 발광 신호에 의해 턴-온되어 제2 전원전압이 공급되는 제2 전원전압 라인과 상기 제2 노드를 접속하는 제4 트랜지스터; 및

제 k 발광 라인의 발광 신호에 의해 턴-온되어 상기 제3 노드와 상기 유기발광다이오드의 애노드 전극을 접속하는 제5 트랜지스터를 포함하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 6

제 5 항에 있어서,

상기 제1 기간 동안 상기 제 $k-1$ 스캔 라인의 스캔 신호가 게이트 온 전압으로 발생하고,

상기 제2 기간 동안 상기 제 k 스캔 라인의 스캔 신호가 게이트 온 전압으로 발생하며,

상기 제1 및 제3 기간 동안 상기 제 k 발광 라인의 발광 신호가 상기 게이트 온 전압으로 발생하는 것을 특징으로 하는 유기전계발광 표시장치.

청구항 7

데이터 라인들과 게이트 라인들의 교차 영역에 매트릭스 형태로 형성되는 화소들을 포함하는 표시패널을 구비하는 유기전계발광 표시장치의 구동방법에 있어서,

상기 데이터 라인들에 데이터 전압들을 공급하는 단계; 및

상기 스캔 라인들에 스캔 신호들을 순차적으로 공급하는 단계를 포함하고,

상기 데이터 라인들에 데이터 전압들을 공급하는 단계는,

디지털 비디오 데이터에 따라 다수의 분압 전압 중 어느 하나의 분압 전압을 선택하고 선택된 상기 분압 전압의 공급 기간을 조정하여 데이터 전압을 데이터 라인에 공급하는 것을 특징으로 하는 유기전계발광 표시장치의 구동방법.

청구항 8

제 7 항에 있어서,

상기 데이터 라인들에 데이터 전압들을 공급하는 단계는,

피크 블랙 계조 전압과 피크 화이트 계조 전압을 분압하여 상기 다수의 분압 전압을 출력하는 단계;

상기 디지털 비디오 데이터에 따라 펄스 폭 변조신호와 먹스 제어 데이터를 출력하는 단계;

상기 먹스 제어 데이터에 따라 상기 다수의 분압 전압 중 상기 어느 하나의 분압 전압을 출력하는 단계; 및

상기 펄스 폭 변조신호에 의해 턴-온되는 기간 동안 상기 분압 전압을 제 j (j 는 양의 정수) 데이터 라인에 공급

하는 단계를 포함하는 것을 특징으로 하는 유기전계발광 표시장치의 구동방법.

청구항 9

제 8 항에 있어서,

상기 디지털 비디오 데이터에 따라 펄스 폭 변조신호와 맥스 제어 데이터를 출력하는 단계는,

상기 디지털 비디오 데이터를 디지털 감마 데이터로 감마 변환하는 단계;

상기 디지털 감마 데이터를 입력 어드레스로 입력받고 상기 펄스 폭 변조신호의 펄스 폭 변조 정보를 출력하는 단계;

상기 디지털 감마 데이터를 입력 어드레스로 입력받고 상기 분압 전압 정보를 출력하는 단계;

상기 펄스 폭 변조 정보에 기초하여 상기 펄스 폭 변조신호를 생성하여 출력하는 단계; 및

상기 분압 전압 정보에 기초하여 상기 맥스 제어 데이터를 생성하여 출력하는 단계를 포함하는 것을 특징으로 하는 유기전계발광 표시장치의 구동방법.

청구항 10

제 9 항에 있어서,

상기 화소들 각각은 게이트 전극이 제1 노드에 접속되고, 제1 전극이 제2 노드에 접속되며, 제2 전극이 제3 노드에 접속된 구동 트랜지스터; 및 상기 구동 트랜지스터의 드레인-소스간 전류에 따라 발광하는 유기발광다이오드를 포함하며,

상기 화소들 각각은 제1 기간 동안 상기 구동 트랜지스터의 문턱전압을 센싱함과 동시에 상기 구동 트랜지스터의 게이트 전극을 초기화하고, 제2 기간 동안 상기 구동 트랜지스터의 게이트 전극을 데이터 전압으로 방전하며, 제3 기간 동안 상기 유기발광다이오드를 발광하는 것을 특징으로 하는 유기전계발광 표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기전계발광 표시장치와 그의 구동방법에 관한 것이다.

배경 기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 다양한 평판표시장치들이 개발되고 있다. 평판표시장치로는 액정표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시패널(Plasma Display Panel), 유기전계발광 표시장치(Organic Light Emitting Display) 등이 있다.

[0003] 평판표시장치들 중에서 유기전계발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기발광다이오드(Organic Light Emitting Diode : OLED)를 이용하여 화상을 표시한다. 유기전계발광 표시장치는 빠른 응답속도를 가짐과 동시에 낮은 소비 전력으로 구동되는 장점이 있다.

[0004] 유기전계발광 표시장치의 표시패널은 매트릭스 형태로 배치된 다수의 화소들을 포함한다. 화소들 각각은 스캔 라인의 스캔 신호에 응답하여 데이터 라인의 데이터 전압을 공급하는 스캔 트랜지스터(transistor), 게이트 전극의 전압에 따라 드레인-소스간 전류(Ids)의 양을 조절하는 구동 트랜지스터, 구동 트랜지스터의 드레인-소스간 전류(Ids)에 따라 발광하는 유기발광다이오드 등을 포함한다.

[0005] 유기발광다이오드에 공급되는 구동 트랜지스터의 드레인-소스간 전류(Ids)는 수학식 1과 같이 표현될 수 있다.

수학식 1

$$I_{ds} = k' \cdot (V_{gs} - V_{th})^2$$

[0006]

[0007]

수학식 1에서, k' 는 구동 트랜지스터의 구조와 물리적 특성에 의해 결정되는 비례 계수, V_{gs} 는 구동 트랜지스터의 게이트-소스간 전압, V_{th} 는 구동 트랜지스터의 문턱전압을 의미한다.

[0008]

구동 트랜지스터의 드레인-소스간 전류(I_{ds})는 수학식 1과 같이 구동 트랜지스터의 문턱전압(V_{th})에 의존한다. 하지만, 구동 트랜지스터의 문턱전압(threshold voltage)은 구동 시간에 따른 열화에 의해 쉬프트(shift)될 수 있다. 특히, 구동 트랜지스터의 문턱전압의 열화 정도는 화소마다 다르므로, 구동 트랜지스터의 문턱전압의 쉬프트 정도 역시 화소마다 다르다. 이로 인해, 표시패널의 화소들의 휘도가 균일하지 않은 문제가 발생할 수 있다.

발명의 내용

해결하려는 과제

[0009]

본 발명의 실시 예는 구동 트랜지스터의 문턱전압을 보상함으로써 표시패널의 화소들의 휘도를 균일하게 할 수 있는 유기전계발광 표시장치 및 그 구동방법을 제공한다.

과제의 해결 수단

[0010]

본 발명의 실시 예에 따른 유기전계발광 표시장치는 데이터 라인들과 게이트 라인들의 교차 영역에 매트릭스 형태로 형성되는 화소들을 포함하는 표시패널; 상기 데이터 라인들에 데이터 전압들을 공급하는 데이터 구동부; 및 상기 스캔 라인들에 스캔 신호들을 순차적으로 공급하는 스캔 구동부를 구비하고, 상기 데이터 구동부는, 디지털 비디오 데이터에 따라 다수의 분압 전압 중 어느 하나의 분압 전압을 선택하고 선택된 상기 분압 전압의 공급 기간을 조정하여 데이터 전압을 데이터 라인에 공급하는 것을 특징으로 한다.

[0011]

본 발명의 실시 예에 따른 유기전계발광 표시장치의 구동방법은 데이터 라인들 및 스캔 라인들이 형성되고, 매트릭스 형태로 배열된 화소들이 형성된 표시패널을 구비하고, 상기 화소들 각각은 게이트 전극의 전압에 따라 드레인-소스간 전류를 제어하는 구동 트랜지스터와 상기 구동 트랜지스터의 드레인-소스간 전류에 따라 발광하는 유기발광다이오드를 포함하는 것을 특징으로 하는 유기전계발광 표시장치의 구동방법에 있어서, 상기 구동 트랜지스터에 온 바이어스를 인가하는 단계; 상기 구동 트랜지스터의 게이트 전극 및 상기 유기발광다이오드의 애노드 전극을 초기화하는 단계; 상기 구동 트랜지스터에 상기 데이터 라인의 데이터 전압을 공급하고 상기 구동 트랜지스터의 문턱전압을 센싱하는 단계; 및 상기 유기발광다이오드를 발광하는 단계를 포함한다.

발명의 효과

[0012]

본 발명의 실시 예는 구동 트랜지스터의 문턱전압을 보상할 수 있다. 그 결과, 본 발명의 실시 예는 유기발광다이오드에 공급되는 구동 트랜지스터의 드레인-소스간 전류가 구동 트랜지스터의 문턱전압에 의존하지 않으므로, 표시패널의 화소들의 휘도를 균일하게 할 수 있다.

[0013]

또한, 본 발명의 실시 예는 디지털 비디오 데이터에 따라 분압 전압들 중 어느 하나를 선택하고, 디지털 비디오 데이터에 따라 펄스 폭 변조신호의 펄스 폭을 제어하여 선택된 분압 전압의 공급 기간을 조정한다. 그 결과, 본 발명의 실시 예는 펄스 폭 변조신호만을 이용하여 데이터 전압을 공급할 때보다 계조 표현력을 높일 수 있다.

도면의 간단한 설명

[0014]

도 1은 본 발명의 실시 예에 따른 유기전계발광 표시장치를 보여주는 블록도.
 도 2는 도 1의 화소를 상세히 보여주는 회로도.
 도 3은 도 2의 화소에 공급되는 제k-1 및 제k 스캔 신호, 제k 발광 신호를 보여주는 파형도.
 도 4는 제1 내지 제3 기간 동안 화소의 동작을 보여주는 흐름도.
 도 5a 내지 도 5c는 제1 내지 제3 기간 동안 화소의 전류 흐름을 보여주는 등가 회로도.
 도 6은 구동 TFT의 게이트 전극에 공급되는 데이터 전압의 범위와 제1 전원전압을 보여주는 일 예시도면.
 도 7은 도 1의 데이터 구동부를 상세히 보여주는 일 예시도면.
 도 8은 도 7의 데이터 구동부의 데이터 구동방법을 보여주는 흐름도.
 도 9는 감마 커브를 보여주는 일 예시도면.
 도 10은 스위치 소자에 공급되는 펄스 폭 변조신호를 보여주는 일 예시도면.
 도 11은 펄스 폭 변조신호의 펄스 폭과 분압 전압들에 따른 데이터 전압들을 보여주는 일 예시도면.

발명을 실시하기 위한 구체적인 내용

[0015]

이하 첨부된 도면을 참조하여 유기전계발광 표시장치를 중심으로 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 이하의 설명에서 사용되는 구성요소들의 명칭은 명세서 작성의 용이함을 고려하여 선택된 것으로, 실제 제품의 명칭과는 상이할 수 있다.

[0016]

도 1은 본 발명의 실시 예에 따른 유기전계발광 표시장치를 보여주는 블록도이다. 도 1을 참조하면, 본 발명의 실시 예에 따른 유기전계발광 표시장치는 표시패널(10), 데이터 구동부(20), 스캔 구동부(30), 타이밍 제어부(40), 전원 공급원(50) 등을 구비한다.

[0017]

표시패널(10)에는 데이터 라인들(DL1~DLm, m은 2 이상의 양의 정수)과 스캔 라인들(SL1~SLn+1, n은 2 이상의 양의 정수)이 서로 교차되도록 형성된다. 또한, 표시패널(10)에는 스캔 라인들(SL1~SLn+1)과 나란하게 발광 라인들(EML1~EMLn)이 형성된다. 또한, 표시패널(10)에는 매트릭스 형태로 배치된 화소(P)들이 형성된다. 표시패널(10)의 화소(P)에 대한 자세한 설명은 도 2를 결부하여 후술한다.

[0018]

데이터 구동부(20)는 다수의 소스 드라이브 집적회로(Integrated Circuit, 이하 "IC"라 칭함)들을 포함한다. 소스 드라이브 IC들 각각은 타이밍 제어부(40)로부터 소스 타이밍 제어신호(DCS)와 디지털 비디오 데이터(DAT A)를 입력받는다. 소스 드라이브 IC들 각각은 소스 타이밍 제어신호(DCS)에 응답하여 디지털 비디오 데이터(DATA)에 따라 데이터 전압들을 표시패널(10)의 데이터 라인(DL)들에 공급한다. 데이터 구동부(20)에 대한 자세한 설명은 도 7을 결부하여 후술한다.

[0019]

스캔 구동부(30)는 스캔 신호 출력회로 및 발광 신호 출력회로 등을 포함한다. 스캔 신호 출력회로 및 발광 신호 출력회로 각각은 스캔 타이밍 제어신호(SCS)에 응답하여 순차적으로 출력신호를 발생하는 쉬프트 레지스터, 쉬프트 레지스터의 출력신호를 화소(P)의 트랜지스터 구동에 적합한 스윙폭으로 변환하기 위한 레벨 쉬프터, 및 출력 버퍼 등을 포함할 수 있다.

[0020]

스캔 신호 출력회로는 표시패널(10)의 스캔 라인들(SL1~SLn+1)에 스캔 신호들을 순차적으로 출력한다. 표시패널(10)의 스캔 신호들은 데이터 전압들에 동기화하여 출력되므로, 스캔 신호가 공급되는 화소(P)들에 데이터 전압들이 공급된다. 발광 신호 출력회로는 표시패널(10)의 발광 라인들(EML1~EMLn)에 발광 신호들을 순차적으로 출력한다.

[0021]

타이밍 제어부(40)는 LVDS(Low Voltage Differential Signaling) 인터페이스, TMDS(Transition Minimized Differential Signaling) 인터페이스 등의 인터페이스를 통해 호스트 시스템(미도시)으로부터 디지털 비디오 데

이터(DATA)를 입력받는다. 타이밍 제어부(40)는 수직 동기신호, 수평 동기신호, 데이터 인에이블 신호(Data Enable), 도트 클럭(Dot Clock) 등의 타이밍 신호를 입력받는다. 타이밍 제어부(40)는 타이밍 신호에 기초하여 데이터 구동부(20)와 스캔 구동부(30)의 동작 타이밍을 제어하기 위한 타이밍 제어신호들을 발생한다. 타이밍 제어신호들은 스캔 구동부(30)의 동작 타이밍을 제어하기 위한 스캔 타이밍 제어신호(SCS), 데이터 구동부(20)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DCS)를 포함한다. 타이밍 제어부(40)는 스캔 타이밍 제어신호(SCS)를 스캔 구동부(30)로 출력하고, 데이터 타이밍 제어신호(DCS)를 데이터 구동부(20)로 출력한다.

[0022]

전원 공급원(50)은 표시패널(10)의 화소(P)들에 제1 전원전압 라인(VGHL)을 통해 제1 전원전압(VGH)을 공급하고, 제2 전원전압 라인(VDDL)을 통해 제2 전원전압(ELVDD)을 공급하며, 제3 전원전압 라인(VSSL)을 통해 제3 전원전압(ELVSS)을 공급한다. 제1 전원전압(VGH)은 데이터 전압들보다 소정의 전위만큼 높은 전압인 게이트 하이 전압으로 설정될 수 있다. 또한, 제2 전원전압(ELVDD)은 고전위 전압이며, 제3 전원전압(ELVSS)은 저전위 전압일 수 있다. 제2 전원전압(ELVDD)은 제3 전원전압(ELVSS)보다 높은 레벨의 전압이다.

[0023]

또한, 전원 공급원(50)은 소정의 로직 레벨 전압들을 타이밍 제어부(40)로 공급하고, 게이트 온 전압과 게이트 오프 전압을 스캔 구동부(30)로 공급할 수 있다. 게이트 온 전압은 화소(P)의 스위치 소자들의 턴-온 전압을 의미하고, 게이트 오프 전압은 화소(P)의 스위치 소자들의 턴-오프 전압을 의미한다.

[0024]

도 2는 도 1의 화소를 상세히 보여주는 회로도이다. 도 2를 참조하면, 본 발명의 실시 예에 따른 화소(P)는 구동 트랜지스터(transistor)(DT), 유기발광다이오드(Organic Light Emitting Diode, OLED), 스위치 소자들, 캐패시터(capacitor, C) 등을 포함한다. 스위치 소자들은 제1 내지 제5 트랜지스터(ST1, ST2, ST3, ST4, ST5)를 포함한다.

[0025]

화소(P)는 제 $k-1$ (k 는 $2 \leq k \leq n$ 을 만족하는 양의 정수) 스캔 라인(SL $k-1$), 제 k 스캔 라인(SL k), 제 k 발광 라인(EL k), 및 제 j (j 는 $1 \leq j \leq m$ 을 만족하는 양의 정수) 데이터 라인(D j)에 접속된다. 또한, 화소(P)는 제1 전원전압(VGH)이 공급되는 제1 전원전압 라인(VGHL), 제2 전원전압(ELVDD)이 공급되는 제2 전원전압 라인(VDDL), 및 제3 전원전압(ELVSS)이 공급되는 제3 전원전압 라인(VSSL)에 접속된다. 제1 전원전압(VGH)은 게이트 하이 전압, 제2 전원전압(ELVDD)은 고전위 전압, 제3 전원전압(ELVSS)은 저전위 전압으로 설정될 수 있다.

[0026]

구동 트랜지스터(DT)는 게이트 전극의 전압에 따라 드레인-소스간 전류(I_{ds})를 제어한다. 구동 트랜지스터(DT)의 채널을 통해 흐르는 드레인-소스간 전류(I_{ds})는 수학식 1과 같이 구동 트랜지스터(DT)의 게이트-소스 간의 전압과 문턱전압 간의 차이의 제곱에 비례한다. 구동 트랜지스터(DT)의 게이트 전극은 제1 노드(N1)에 접속되고, 제1 전극은 제2 노드(N2)에 접속되며, 제2 전극은 제3 노드(N3)에 접속된다. 여기서, 제1 전극은 소스 전극 또는 드레인 전극, 제2 전극은 제1 전극과 다른 전극일 수 있다. 예를 들어, 제1 전극이 소스 전극인 경우, 제2 전극은 드레인 전극일 수 있다.

[0027]

유기발광다이오드(OLED)는 구동 트랜지스터(DT)의 드레인-소스간 전류(I_{ds})에 따라 발광한다. 유기발광다이오드(OLED)의 발광량은 구동 트랜지스터(DT)의 드레인-소스간 전류(I_{ds})에 비례할 수 있다. 유기발광다이오드(OLED)의 애노드 전극은 제5 트랜지스터(ST5)의 제2 전극에 접속되며, 캐소드 전극은 저전위 전압 라인(VSSL)에 접속된다.

[0028]

제1 트랜지스터(ST1)는 제2 노드(N2)와 제1 전원전압 라인(VGHL) 사이에 접속된다. 제1 트랜지스터(ST1)는 제 $k-1$ 스캔 라인(SL $k-1$)의 스캔 신호에 의해 턴-온되어 제2 노드(N2)와 제1 전원전압 라인(VGHL)을 접속한다. 이로 인해, 제2 노드(N2)에는 제1 전원전압(VGH)이 공급된다. 제1 트랜지스터(ST1)의 게이트 전극은 제 $k-1$ 스캔 라인(SL $k-1$)에 접속되고, 제1 전극은 제1 전원전압 라인(VGHL)에 접속되며, 제2 전극은 제2 노드(N2)에 접속된다.

[0029]

제2 트랜지스터(ST2)는 제1 노드(N1)와 제3 노드(N3) 사이에 접속된다. 제2 트랜지스터(ST2)는 제 $k-1$ 스캔 라인(SL $k-1$)의 스캔 신호에 의해 턴-온되어 제1 노드(N1)와 제3 노드(N3)를 접속한다. 이 경우, 구동 트랜지스터(DT)의 게이트 전극과 제2 전극이 접속되므로, 구동 트랜지스터(DT)는 다이오드(diode)로 구동한다. 제2 트랜지스터(ST2)의 게이트 전극은 제 $k-1$ 스캔 라인(SL $k-1$)에 접속되고, 제1 전극은 제3 노드(N3)에 접속되며, 제2 전극은 제1 노드(N1)에 접속된다.

[0030]

제3 트랜지스터(ST3)는 제1 노드(N1)와 제 j 데이터 라인(D j) 사이에 접속된다. 제3 트랜지스터(ST3)는 제 k 스캔 라인(SL k)의 스캔 신호에 의해 턴-온되어 제1 노드(N1)와 제 j 데이터 라인(D j)을 접속한다. 이로 인해, 제1 노드(N1)는 데이터 전압으로 방전된다. 제3 트랜지스터(ST3)의 게이트 전극은 제 k 스캔 라인(SL k)에 접속되고,

제1 전극은 제1 노드(N1)에 접속되며, 제2 전극은 제j 데이터 라인(Dj)에 접속된다.

[0031] 제4 트랜지스터(ST4)는 제2 전원전압 라인(VDDL)과 제2 노드(N2) 사이에 접속된다. 제4 트랜지스터(ST4)는 제k 발광 라인(EMLk)의 발광 신호에 의해 턴-온되어 제2 노드(N2)와 제2 전원전압 라인(VDDL)을 접속한다. 이로 인해, 제2 노드(N2)에는 제2 전원전압(ELVDD)이 공급된다. 제4 트랜지스터(ST4)의 게이트 전극은 제k 발광 라인(EMLk)에 접속되고, 제1 전극은 제2 전원전압 라인(VDDL)에 접속되며, 제2 전극은 제2 노드(N2)에 접속된다.

[0032] 제5 트랜지스터(ST5)는 제3 노드(N3)와 유기발광다이오드(OLED)의 애노드 전극 사이에 접속된다. 제5 트랜지스터(ST5)는 제k 발광 라인(EMLk)의 발광 신호에 의해 턴-온되어 제3 노드(N3)와 유기발광다이오드(OLED)의 애노드 전극을 접속한다. 제5 트랜지스터(ST5)의 게이트 전극은 제k 발광 라인(EMLk)에 접속되고, 제1 전극은 제3 노드(N3)에 접속되며, 제2 전극은 유기발광다이오드(OLED)의 애노드 전극에 접속된다. 제4 및 제5 트랜지스터(T4, T5)의 턴-온에 의해, 구동 트랜지스터(DT)의 드레인-소스간 전류(Ids)가 유기발광다이오드(OLED)에 공급된다.

[0033] 캐패시터(C)는 제1 노드(N1)와 제2 전원전압 라인(VDDL) 사이에 접속되어 제1 노드(N1)의 전압을 유지한다. 캐패시터(C)의 일측 전극은 제1 노드(N1)에 접속되고, 타측 전극은 제2 전원전압 라인(VDDL)에 접속된다.

[0034] 제1 노드(N1)는 구동 트랜지스터(DT)의 게이트 전극에 접속된 게이트 노드에 해당한다고 볼 수 있다. 제1 노드(N1)는 구동 트랜지스터(DT)의 게이트 전극, 제2 트랜지스터(ST3)의 제2 전극, 제3 트랜지스터(ST3)의 제1 전극, 및 캐패시터(C)의 일측 전극의 접점이다. 제2 노드(N2)는 구동 트랜지스터(DT)의 제1 전극에 접속된 소스 노드에 해당한다고 볼 수 있다. 제2 노드(N2)는 구동 트랜지스터(DT)의 제1 전극, 제1 트랜지스터(ST1)의 제2 전극, 및 제4 트랜지스터(T4)의 제2 전극의 접점이다. 제3 노드(N3)는 구동 트랜지스터(DT)의 제2 전극에 접속된 드레인 노드에 해당한다고 볼 수 있다. 제3 노드(N3)는 구동 트랜지스터(DT)의 제2 전극, 제2 트랜지스터(ST2)의 제1 전극, 및 제5 트랜지스터(ST5)의 제1 전극의 접점이다.

[0035] 제1 내지 제5 트랜지스터(ST1, ST2, ST3, ST4, ST5), 및 구동 트랜지스터(DT) 각각의 반도체 층은 폴리 실리콘(Poly Silicon)으로 형성될 수 있으나, 이에 한정되지 않으며, a-Si, 및 산화물 반도체, 특히 옥사이드(Oxide) 중 어느 하나로 형성될 수도 있다. 제1 내지 제5 트랜지스터(ST1, ST2, ST3, ST4, ST5), 및 구동 트랜지스터(DT) 각각의 반도체 층이 폴리 실리콘으로 형성되는 경우, 그를 형성하기 위한 공정은 저온 폴리 실리콘(Low Temperature Poly Silicon: LTPS) 공정일 수 있다.

[0036] 또한, 제1 내지 제5 트랜지스터(ST1, ST2, ST3, ST4, ST5), 및 구동 트랜지스터(DT)가 P 타입 MOSFET(Metal Oxide Semiconductor Field Effect Transistor)으로 형성된 것을 중심으로 설명하였으나, 이에 한정되지 않으며, N 타입 MOSFET으로 형성될 수도 있다. 제1 내지 제5 트랜지스터(ST1, ST2, ST3, ST4, ST5), 및 구동 트랜지스터(DT)가 N 타입 MOSFET으로 형성되는 경우, N 타입 MOSFET의 특성에 맞도록 도 3의 타이밍 도는 수정되어야 할 것이다.

[0037] 제1 내지 제3 전원전압(VGH, ELVDD, ELVSS)은 구동 트랜지스터(DT)의 특성, 유기발광다이오드(OLED)의 특성 등을 고려하여 설정될 수 있다. 제1 전원전압(VGH)은 데이터 전압보다 높은 레벨의 전압이고, 제2 전원전압(ELVDD)은 제3 전원전압(ELVSS)보다 높은 레벨의 전압이다.

[0038] 도 3은 도 2의 화소에 공급되는 제k-1 및 제k 스캔 신호, 제k 발광 신호를 보여주는 파형도이다. 도 3에는 제q(q는 양의 정수) 및 제q+1 프레임 기간(FRq, FRq+1) 동안 표시패널(10)의 제k-1 스캔 라인(SLk-1)에 공급되는 제k-1 스캔 신호(SCANK-1), 제k 스캔 라인(SLk)에 공급되는 제k 스캔 신호(SCANK), 및 제k 발광 라인(EMLk)에 공급되는 제k 발광 신호(EMk)가 나타나 있다.

[0039] 도 3을 참조하면, 제k-1 스캔 신호(SCANK-1)는 제1 및 제2 트랜지스터(ST1, ST2)를 제어하기 위한 신호이고, 제k 스캔 신호(SCANK)는 제3 트랜지스터(ST3)를 제어하기 위한 신호이며, 및 제k 발광 신호(EMk)는 제4 및 제5 트랜지스터(ST4, ST5)를 제어하기 위한 신호이다. 스캔 신호들과 발광 신호들 각각은 1 프레임 기간을 주기로 발생한다.

[0040] 스캔 신호들 각각은 도 3과 같이 1 수평 기간(1H) 동안 게이트 온 전압(Von)으로 발생할 수 있다. 1 수평 기간(1H)은 표시패널(10)의 어느 한 스캔 라인에 접속된 화소(P)들 각각에 데이터 전압이 공급되는 1 수평 라인 스캐닝 기간을 지시한다. 데이터 전압들은 스캔 신호들에 동기화하여 데이터 라인들(DL1~DLm)에 공급된다. 이에 따라, 스캔 신호들이 공급되는 화소(P)들 각각에 데이터 전압이 공급된다.

- [0041] 1 프레임 기간은 제1 내지 제3 기간($t_1 \sim t_3$)으로 구분될 수 있다. 제1 기간(t_1)은 구동 트랜지스터(DT)의 문턱 전압을 센싱함과 동시에 구동 트랜지스터(DT)의 게이트 전극을 초기화하는 기간이고, 제2 기간(t_2)은 구동 트랜지스터(DT)의 게이트 전극을 데이터 전압으로 방전하는 기간이며, 제3 기간(t_3)은 유기발광다이오드(OLED)가 발광하는 기간이다.
- [0042] 제k-1 스캔 신호(SCANK-1)는 제1 기간(t_1) 동안 게이트 온 전압(Von)으로 발생하고, 제k 스캔 신호(SCANK)는 제2 기간(t_2) 동안 게이트 온 전압(Von)으로 발생한다. 제k 발광 신호(EMk)는 제1 및 제2 기간(t_1, t_2) 동안 게이트 오프 전압(Voff)으로 발생한다. 제1 내지 제3 기간(t_1, t_2, t_3) 각각은 사전 실험을 통해 미리 적절하게 결정될 수 있다. 게이트 온 전압(Von)은 제1 내지 제5 트랜지스터(ST1, ST2, ST3, ST4, ST5) 각각을 턴-온시킬 수 있는 턴-온 전압에 해당한다. 게이트 오프 전압(Voff)은 제1 내지 제5 트랜지스터(ST1, ST2, ST3, ST4, ST5) 각각을 턴-오프시킬 수 있는 턴-오프 전압에 해당한다.
- [0043] 도 4는 제1 내지 제3 기간 동안 화소의 동작을 보여주는 흐름도이다. 도 5a 내지 도 5c는 제1 내지 제3 기간 동안 화소의 전류 흐름을 보여주는 등가 회로도이다. 이하에서, 도 3, 도 4, 및 도 5a 내지 도 5c를 참조하여 제1 내지 제3 기간($t_1 \sim t_3$) 동안 본 발명의 제1 실시 예에 따른 화소(P)의 동작을 상세히 설명한다.
- [0044] 첫 번째로, 구동 트랜지스터(DT)의 문턱전압을 센싱함과 동시에 구동 트랜지스터(DT)의 게이트 전극을 초기화하는 제1 기간(t_1) 동안 화소(P)의 동작을 설명한다. 제1 기간(t_1) 동안 화소(P)에는 도 3과 같이 제k-1 스캔 라인(SLk-1)을 통해 게이트 온 전압(Von)을 갖는 제k-1 스캔 신호(SCANK-1)가 공급된다.
- [0045] 도 5a를 참조하면, 제1 기간(t_1) 동안 제1 및 제2 트랜지스터(ST1, ST2)는 제k-1 스캔 라인(SLk-1)의 제k-1 스캔 신호(SCANK-1)에 의해 턴-온된다. 제1 및 제2 트랜지스터(ST1, ST2)의 턴-온으로 인해, 구동 트랜지스터(DT)는 다이오드로 구동한다. 제1 전원전압(VGH)은 피크 블랙 계조 전압(Vpb)와 구동 트랜지스터(DT)의 문턱전압(Vth)의 합보다 큰 전압으로 설정되므로, 제1 기간(t_1) 동안 구동 트랜지스터(DT)의 게이트 전극과 제1 전극 간의 전압 차(Vgs)는 문턱전압(Vth)보다 크다. 이로 인해, 구동 트랜지스터(DT)는 게이트 전극과 제1 전극 간의 전압 차(Vgs)가 문턱전압(Vth)에 도달할 때까지 전류패스를 형성하게 된다. 그 결과, 제1 기간(t_1) 동안 제1 노드(N1)의 전압은 제1 전원전압(VGH)과 구동 트랜지스터(DT)의 문턱전압(Vth) 간의 차전압(VGH-Vth)까지 상승한다. 즉, 제1 기간(t_1) 동안 구동 트랜지스터(DT)의 게이트 전극은 제1 전원전압(VGH)과 구동 트랜지스터(DT)의 문턱전압(Vth) 간의 차전압(VGH-Vth)으로 초기화된다. (도 4의 S101)
- [0046] 두 번째로, 구동 트랜지스터(DT)의 게이트 전극을 데이터 전압으로 방전하는 제2 기간(t_2) 동안 화소(P)의 동작을 설명한다. 제2 기간(t_2) 동안 화소(P)에는 도 3과 같이 제k 스캔 라인(SLk)을 통해 게이트 온 전압(Von)을 갖는 제k 스캔 신호(SCANK)가 공급된다.
- [0047] 도 5b를 참조하면, 제2 기간(t_2) 동안 제3 트랜지스터(ST3)는 제k 스캔 라인(SLk)의 제k 스캔 신호(SCANK)에 의해 턴-온된다. 제3 트랜지스터(ST3)의 턴-온으로 인해, 제1 노드(N1)는 제j 데이터 라인(Dj)에 접속되므로, 제1 노드(N1)는 제j 데이터 라인(Dj)의 데이터 전압으로 방전된다.
- [0048] 구체적으로, 도 6과 같이 데이터 전압의 범위(data voltage range)는 피크 화이트 계조 전압(Vpw) 내지 피크 블랙 계조 전압(Vpb)에 해당한다. 또한, 제1 전원전압(VGH)은 데이터 전압보다 높은 전압을 가진다. 따라서, 제2 기간(t_2) 동안 제1 노드(N1)는 제1 전원전압(VGH)에서 제j 데이터 라인(Dj)의 데이터 전압으로 방전(discharging)된다. 이때, 방전되는 전압량을 ΔV_d 라고 하면, 제2 기간(t_2) 동안 제1 노드(N1)의 전압은 " $VGH-Vth-\Delta V_d$ "로 방전된다. (도 4의 S102)
- [0049] 세 번째로, 유기발광다이오드(OLED)가 발광하는 제3 기간(t_3) 동안 화소(P)의 동작을 설명한다. 제3 기간(t_3) 동안 화소(P)에는 도 3과 같이 제k 발광 라인(EMLk)을 통해 게이트 온 전압(Von)을 갖는 제k 발광 신호(EMk)가 공급된다.
- [0050] 도 5c를 참조하면, 제3 기간(t_3) 동안 제4 및 제5 트랜지스터(ST4, ST5)는 제k 발광 라인(EMLk)의 제k 발광 신호(EMk)에 의해 턴-온된다. 제4 및 제5 TFT(T4, T5)의 턴-온으로 인해, 구동 트랜지스터(DT)는 그의 게이트 전극에 접속된 제1 노드(N1)의 전압에 따라 드레인-소스간 전류(I_{ds})를 유기발광다이오드(OLED)에 공급한다. 이때, 제1 노드(N1)의 전압은 제3 기간(t_3) 동안 캐패시터(C)에 의해 " $VGH-Vth-\Delta V_d$ "을 유지하므로, 구동 트랜지스터(DT)의 드레인-소스간 전류(I_{ds})는 수학적 식 2와 같이 정의될 수 있다.

수학식 2

$$I_{ds} = k' \cdot (V_{gs} - V_{th})^2 = k \cdot (ELVDD - (VGH - V_{th} - \Delta Vd) - V_{th})^2$$

수학식 2에서, k'는 구동 트랜지스터(DT)의 구조와 물리적 특성에 의해 결정되는 비례 계수, Vgs는 구동 트랜지스터(DT)의 게이트-소스간 전압, Vth는 구동 트랜지스터(DT)의 문턱전압, VGH는 제1 전원전압, ELVDD는 제2 전원전압, ΔVd는 제2 기간(t2) 동안 방전된 전압량을 의미한다. 수학식 2를 정리하면, 수학식 3이 도출된다.

수학식 3

$$I_{ds} = k' \cdot (ELVDD - VGH + \Delta Vd)^2$$

결국, 수학식 3과 같이 구동 트랜지스터(DT)의 드레인-소스간 전류(Ids)는 구동 트랜지스터(DT)의 문턱전압(Vth)에 의존하지 않게 된다. 즉, 구동 트랜지스터(DT)의 문턱전압(Vth)은 보상된다. (도 4의 S103)

이상에서 살펴본 바와 같이, 본 발명의 실시 예는 구동 트랜지스터(DT)의 문턱전압을 보상할 수 있다. 그 결과, 유기발광다이오드(OLED)에 공급되는 구동 트랜지스터(DT)의 드레인-소스간 전류(Ids)는 구동 트랜지스터의 문턱전압(Vth)에 의존하지 않으므로, 본 발명의 실시 예는 표시패널의 화소들의 휘도를 균일하게 할 수 있다.

도 7은 도 1의 데이터 구동부를 상세히 보여주는 일 예시도면이다. 도 8은 도 7의 데이터 구동부의 데이터 구동방법을 보여주는 흐름도이다. 도 7을 참조하면, 데이터 구동부(20)는 제어회로(21), 분압 회로(22), 멀티플렉서(23), 및 스위치 소자(SW)를 구비한다. 본 발명의 실시 예에 따른 데이터 구동부(20)는 도 7과 같이 디지털 비디오 데이터(DATA)에 따라 다수의 분압 전압(Vp1, Vp2, ..., Vpi-1, Vpi) 중 어느 하나의 분압 전압을 선택하고 선택된 분압 전압의 공급 기간을 조정함으로써, 데이터 전압을 제j 데이터 라인(Dj)에 공급한다.

구체적으로, 제어회로(21)는 디지털 감마 변환부(211), 펄스 폭 변조신호 출력부(212), 멀티플렉서 제어 데이터 출력부(213) 등을 구비한다. 제어회로(21)는 디지털 비디오 데이터(DATA)에 따라 펄스 폭 변조신호(PWM)를 스위치 소자(SW)에 공급하고, 멀티플렉서 제어 데이터(Dmux)를 멀티플렉서(23)에 공급한다. 멀티플렉서(23)는 멀티플렉서 제어 데이터(Dmux)에 따라 분압 회로(22)로부터의 분압 전압들 중 어느 하나의 분압 전압을 선택하여 출력한다. 스위치 소자(SW)는 펄스 폭 변조신호(PWM)의 펄스 폭만큼 턴-온되므로, 스위치 소자(SW)는 펄스 폭 변조신호(PWM)에 따라 멀티플렉서(23)에 의해 선택된 분압 전압의 공급 기간을 조정할 수 있다. 스위치 소자(SW)는 도 7과 같이 트랜지스터로 구현될 수 있다.

이하에서는, 도 7 및 도 8을 결부하여 데이터 구동부(20)의 구동방법을 상세히 설명한다.

첫 번째로, 디지털 감마 변환부(211)는 디지털 비디오 데이터(DATA)를 디지털 감마 데이터(DATA')로 감마 변환한다. 구체적으로, 디지털 감마 변환부(211)는 도 9와 같이 선형 감마인 1.0 감마 커브(G1)를 갖는 디지털 비디오 데이터(DATA)를 2.2 감마 커브(G2)를 갖는 디지털 감마 데이터(DATA')로 감마 변환할 수 있다. (도 7의 S201 단계)

두 번째로, 펄스 폭 변조신호 출력부(212)는 디지털 감마 데이터(DATA')에 따라 펄스 폭 변조신호(PWM)를 생성하여 출력한다. 구체적으로, 펄스 폭 변조신호 출력부(212)는 디지털 감마 변환부(211)로부터 디지털 감마 데이터(DATA')를 입력받는다. 펄스 폭 변조신호 출력부(212)는 디지털 감마 데이터(DATA')를 입력 어드레스로 입력받고 그 입력 어드레스에 저장된 펄스 폭 변조 정보를 출력하는 제1 룩-업 테이블(LUT1)을 포함한다. 디지털 감마 데이터(DATA')에 따라 제1 룩-업 테이블(LUT1)에 저장되는 펄스 폭 변조 정보는 사전 실험을 통해 미리 정해질 수 있다. 펄스 폭 변조신호 출력부(212)는 제1 룩-업 테이블(LUT1)의 펄스 폭 변조 정보에 기초하여 펄스 폭 변조신호(PWM)를 생성한다. 펄스 폭 변조신호 출력부(212)는 펄스 폭 변조신호(PWM)를 스위치 소자(SW)의 게이트 전극으로 출력한다. (도 7의 S202)

- [0061] 세 번째로, 멀티플렉서 제어 데이터 출력부(213)는 디지털 감마 데이터(DATA')에 따라 멀티플렉서 제어 데이터(Dmux)를 생성하여 출력한다. 구체적으로, 멀티플렉서 제어 데이터 출력부(213)는 디지털 감마 변환부(211)로부터 디지털 감마 데이터(DATA')를 입력받는다. 멀티플렉서 제어 데이터 출력부(213)는 디지털 감마 데이터(DATA')를 입력 어드레스로 입력받고 그 입력 어드레스에 저장된 분압 전압 정보를 출력하는 제2 룩-업 테이블(LUT2)을 포함한다. 디지털 감마 데이터(DATA')에 따라 제2 룩-업 테이블(LUT2)에 저장되는 분압 전압 정보는 사전 실험을 통해 미리 정해질 수 있다. 멀티플렉서 제어 데이터 출력부(213)는 제2 룩-업 테이블(LUT2)의 분압 전압 정보에 기초하여 멀티플렉서 제어 데이터(Dmux)를 생성한다. 멀티플렉서 제어 데이터 출력부(213)는 멀티플렉서 제어 데이터(Dmux)를 멀티플렉서(23)로 출력한다. (도 7의 S203)
- [0062] 네 번째로, 멀티플렉서(23)는 멀티플렉서 제어 데이터(Dmux)에 따라 분압 회로(22)로부터의 분압 전압들 중 어느 하나의 분압 전압을 선택하여 출력한다. 구체적으로, 분압 회로(22)는 제1 전압(V1)과 제2 전압(V2)을 분압하여 제1 내지 제i 분압 전압들(Vp1, Vp2, ..., Vpi-1, Vpi)을 멀티플렉서(23)로 출력한다. 멀티플렉서(23)는 멀티플렉서 제어 데이터(Dmux)에 따라 제1 내지 제i 분압 전압들(Vp1, Vp2, ..., Vpi-1, Vpi) 중 어느 하나를 선택하여 스위치 소자(SW)로 출력한다. (도 7의 S204)
- [0063] 다섯 번째로, 스위치 소자(SW)는 펄스 폭 변조신호(PWM)에 따라 멀티플렉서(23)에 의해 선택된 분압 전압의 공급 기간을 조정한다. 구체적으로, 스위치 소자(SW)는 도 10과 같이 게이트 온 전압(Von)을 갖는 펄스 폭 변조신호(PWM)에 의해 턴-온된다. 스위치 소자(SW)는 도 10과 같이 펄스 폭 변조신호(PWM)의 펄스 폭에 따라 턴-온되는 기간이 조정될 수 있다. 예를 들어, 도 10과 같이 스위치 소자(SW)는 제1 펄스 폭(Wa)의 펄스 폭 변조신호(PWM)가 입력되는 경우 제1 펄스 폭(Wa)에 해당하는 기간만큼 턴-온되며, 제1 펄스 폭(Wa)보다 넓은 제2 펄스 폭(Wb)의 펄스 폭 변조신호(PWM)가 입력되는 경우 제2 펄스 폭(Wb)에 해당하는 기간만큼 턴-온될 수 있다. 또한, 스위치 소자(SW)는 제2 펄스 폭(Wb)보다 넓은 제3 펄스 폭(Wc)의 펄스 폭 변조신호(PWM)가 입력되는 경우 제3 펄스 폭(Wc)에 해당하는 기간만큼 턴-온될 수 있다. 펄스 폭 변조신호(PWM)의 펄스 폭은 제k 스캔 신호의 펄스 폭보다 작음에 주의하여야 한다. 제k 스캔 신호의 펄스 폭은 1 수평 기간(1H)일 수 있다. (도 7의 S205)
- [0064] 한편, 도 10에 도시된 펄스 폭 변조신호(PWM)의 폴링 에지(falling edge)와 라이징 에지(rising edge)는 실제 구동시 RC 딜레이(RC delay)로 인해 지연되기 때문에, 펄스 폭 변조신호(PWM)의 펄스 폭을 조정하여 수십 또는 수백 개의 계조값을 표현하기에는 한계가 있다.
- [0065] 하지만, 본 발명의 실시 예에 따른 데이터 구동부(20)는 분압 전압들 각각의 공급 기간을 조정하여 하나의 분압 전압마다 복수의 데이터 전압들을 출력할 수 있다. 예를 들어, 본 발명의 실시 예는 도 10과 같이 펄스 폭 변조신호(PWM)의 펄스 폭을 제1 내지 제3 펄스 폭(Wa, Wb, Wc)으로 조정하는 경우, 도 11과 같이 제1 분압 전압(Vp1)을 이용하여 제1 내지 제3 데이터 전압들(Vdata1, Vdata2, Vdata3) 중 어느 하나를 출력할 수 있다. 또한, 본 발명의 실시 예는 도 11과 같이 제2 분압 전압(Vp2)을 이용하여 제4 내지 제6 데이터 전압들(Vdata4, Vdata5, Vdata6) 중 어느 하나를 출력할 수 있다. 도 11에서 x 축은 펄스 폭 변조신호(PWM)의 펄스 폭을 지시하고, y 축은 전압(V)을 지시한다.
- [0066] 결국, 본 발명의 실시 예에 따른 데이터 구동부(20)는 디지털 비디오 데이터(DATA)에 따라 분압 전압들 중 어느 하나를 선택하고, 디지털 비디오 데이터(DATA)에 따라 펄스 폭 변조신호(PWM)의 펄스 폭을 제어하여 선택된 분압 전압의 공급 기간을 조정한다. 그 결과, 본 발명의 실시 예는 수백 또는 수천 개의 계조값을 표현할 수 있으므로, 펄스 폭 변조신호(PWM)만을 이용하여 데이터 전압을 공급할 때보다 계조 표현력을 높일 수 있다.
- [0067] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

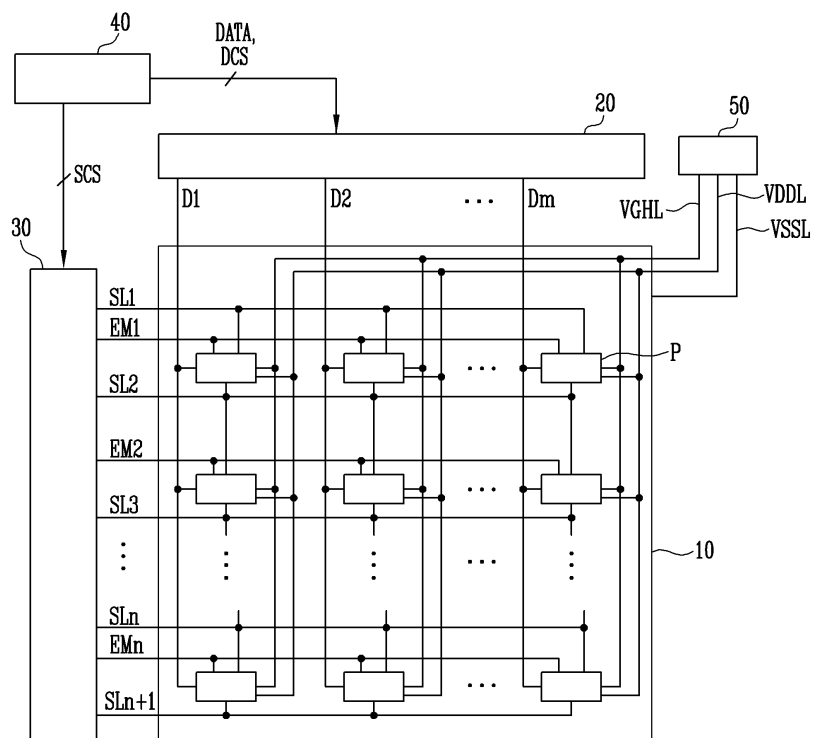
부호의 설명

- [0068] 10: 표시패널 20: 데이터 구동부
21: 제어회로 22: 분압 회로
23: 멀티플렉서 SW: 스위치 소자

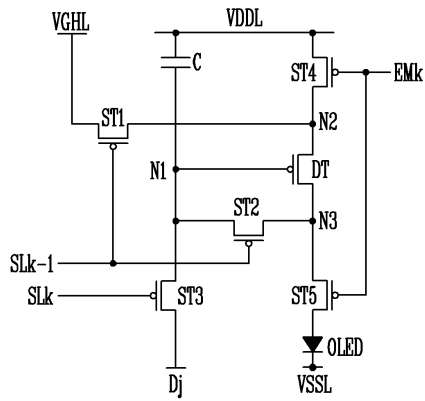
30: 스캔 구동부 40: 타이밍 제어부
 211: 디지털 감마 변환부 212: 펄스 폭 변조신호 출력부
 213: 멀티플렉서 제어 데이터 출력부 OLED: 유기발광다이오드
 DT: 구동 트랜지스터 ST1: 제1 트랜지스터
 ST2: 제2 트랜지스터 ST3: 제3 트랜지스터
 ST4: 제4 트랜지스터 ST5: 제5 트랜지스터

도면

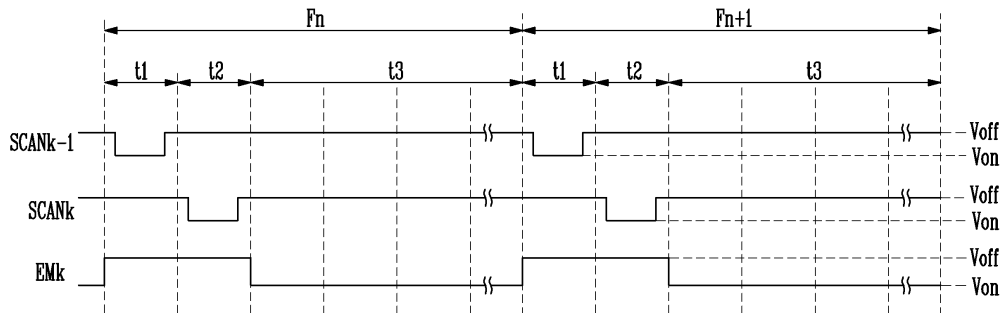
도면1



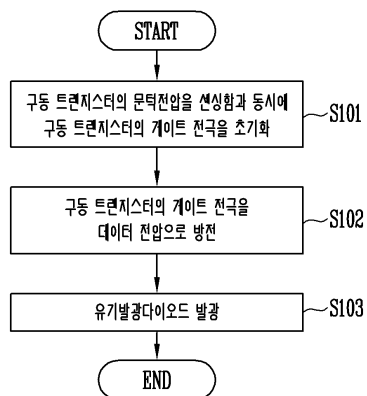
도면2



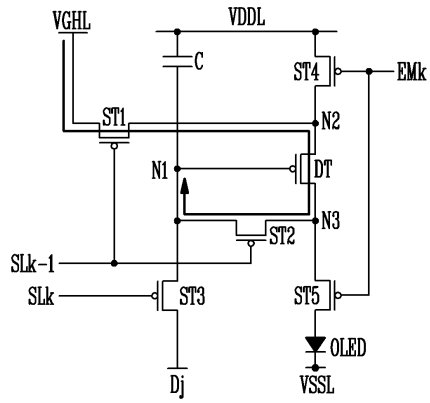
도면3



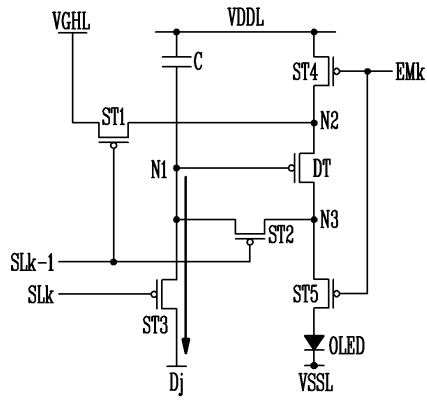
도면4



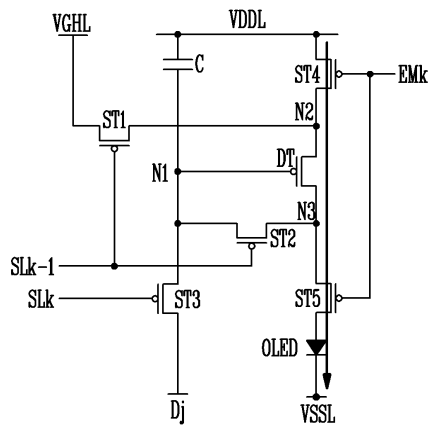
도면5a



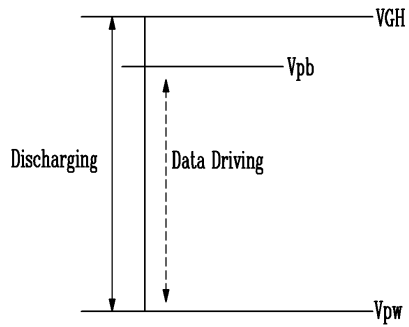
도면5b



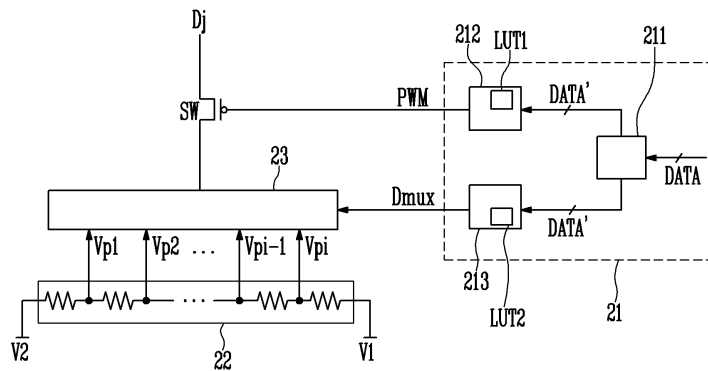
도면5c



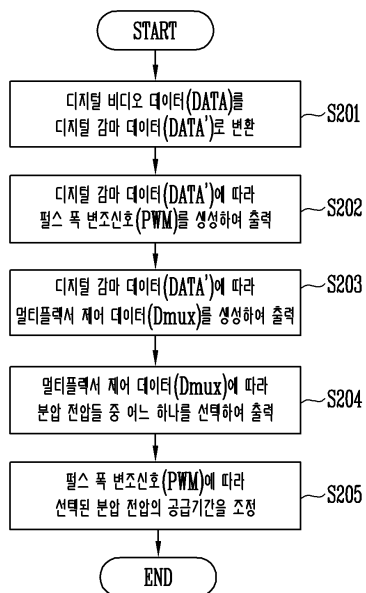
도면6



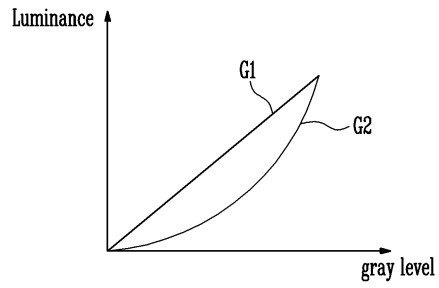
도면7



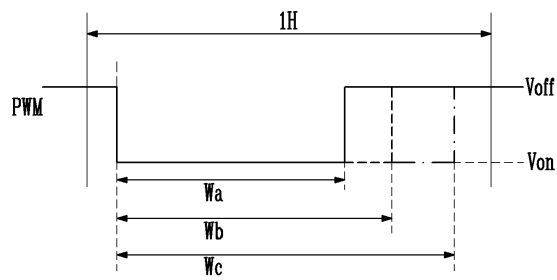
도면8



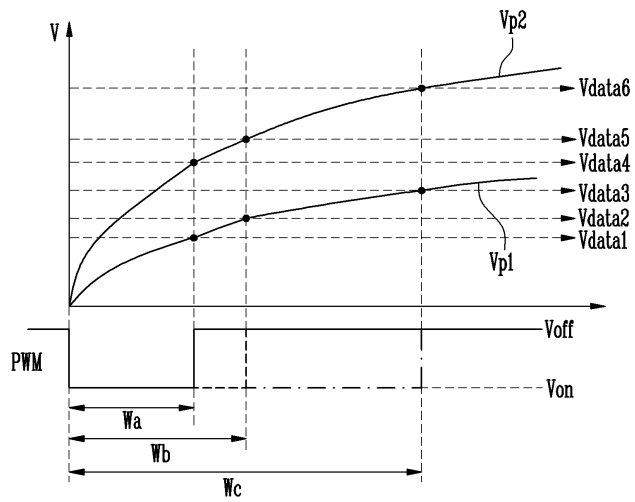
도면9



도면10



도면11



专利名称(译)	标题：有机电致发光显示装置及其驱动方法		
公开(公告)号	KR1020150061755A	公开(公告)日	2015-06-05
申请号	KR1020130145838	申请日	2013-11-28
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	MINCHEOL KIM 김민철 INHWAN KIM 김인환 BYUNGGEUN JUN 전병근		
发明人	김민철 김인환 전병근		
IPC分类号	G09G3/32 G09G3/20		
代理人(译)	康SIN SEOB 永和的月亮 LEE , YONGWOO		
外部链接	Espacenet		

摘要(译)

有机发光显示器及其驱动方法技术领域根据本发明示例性实施例的有机发光显示器包括：显示面板，包括在数据线和栅极线的交叉点处以矩阵形式形成的像素；数据驱动器，用于向数据线提供数据电压，而并且扫描驱动器用于顺序地向扫描线提供扫描信号，其中数据驱动器根据数字视频数据调整所选择的分压电压的供应周期，并选择多个分压电压中的一个，并且数据电压被提供给数据线。

