



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0077002
(43) 공개일자 2014년06월23일

(51) 국제특허분류(Int. Cl.)
H01L 51/50 (2006.01) *H05B 33/26* (2006.01)
(21) 출원번호 10-2012-0145657
(22) 출원일자 2012년12월13일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
이정현
경기도 파주시 월롱면 엘씨디로 201, 101동 222호
(LG디스플레이 정다운마을)
허준영
서울특별시 강서구 곰달래로45길 42, A동 301호
(화곡동, 청송평화하이맨션)
(74) 대리인
박장원

전체 청구항 수 : 총 9 항

(54) 발명의 명칭 유기발광 표시장치

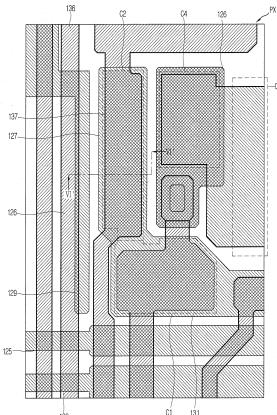
(57) 요 약

본 발명은 유기발광 표시장치를 공개한다. 보다 상세하게는, 본 발명은 구동 트랜지스터들의 문턱전압 편차에 대한 내부보상 구조를 갖는 유기발광 표시장치의 수직 크로스-토크(cross talk)현상을 개선한 유기발광 표시장치의 구조에 관한 것이다.

본 발명의 실시예에 따른 유기발광 표시장치는 기판상에 제1 방향으로 형성되는 스캔배선과, 제1 방향과 직교하는 제2 방향으로 형성되어 스캔배선과 교차지점에 화소영역을 정의하는 데이터배선과, 화소영역상에 형성되는 복수의 박막트랜지스터와, 복수의 박막트랜지스터 중, 구동 박막트랜지스터와 전기적으로 연결되는 유기전계 발광 다이오드를 포함하고, 구동 박막트랜지스터의 게이트 전극과 전기적으로 연결되는 전극과 인접한 데이터배선의 하부층에 형성되는 차폐 전극을 포함한다.

본 발명의 실시예에 따르면, 게이트 배선 또는 데이터 배선과 동일 금속층을 이용하여 차폐전극을 형성함으로서 구동 박막트랜지스터의 게이트 전극과 데이터 배선간의 커플링 영향을 최소화한 유기발광 표시장치를 제공할 수 있다.

대 표 도 - 도5



특허청구의 범위

청구항 1

기판;

상기 기판상에 제1 방향으로 형성되는 스캔배선;

상기 제1 방향과 직교하는 제2 방향으로 형성되어 상기 스캔배선과 교차지점에 화소영역을 정의하는 데이터배선;

상기 화소영역상에 형성되는 복수의 박막트랜지스터; 및

상기 복수의 박막트랜지스터 중, 구동 박막트랜지스터와 전기적으로 연결되는 유기전계 발광다이오드를 포함하고,

상기 구동 박막트랜지스터의 게이트 전극과 전기적으로 연결되는 전극과 인접한 상기 데이터배선의 하부층에 형성되는 차폐 전극

을 포함하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 차폐전극은,

상기 스캔배선 및 게이트 전극과 동일한 금속층으로 이루어지는 것을 특징으로 하는 유기발광 표시장치.

청구항 3

제 1 항에 있어서,

상기 차폐전극은, 상기 데이터배선과 중첩되는 것을 특징으로 하는 유기발광 표시장치.

청구항 4

제 1 항에 있어서,

상기 게이트 전극과 전기적으로 연결되는 전극은,

상부의 대향하는 전극에 의해 캐패시터를 이루는 것을 특징으로 하는 유기발광 표시장치.

청구항 5

제 1 항에 있어서,

상기 차폐 전극은, 플로팅(Floating) 상태이거나, 또는 전압레벨이 고정된 DC전압이 인가되는 것을 특징으로 하는 유기발광 표시장치.

청구항 6

기판;

상기 기판상에 제1 방향으로 형성되는 스캔배선;

상기 제1 방향과 직교하는 제2 방향으로 형성되어 상기 스캔배선과 교차지점에 화소영역을 정의하는 데이터배선;

상기 화소영역상에 형성되는 복수의 박막트랜지스터; 및

상기 복수의 박막트랜지스터 중, 구동 박막트랜지스터와 연결되는 유기전계 발광다이오드를 포함하고,

상기 구동 박막트랜지스터의 게이트 전극과 전기적으로 연결되는 전극과 상기 데이터배선 사이에 형성되는 차폐

전극

을 포함하는 유기발광 표시장치.

청구항 7

제 6 항에 있어서,

상기 차폐전극은,

상기 데이터 배선과 동일한 금속층으로 이루어지는 것을 특징으로 하는 유기발광 표시장치.

청구항 8

제 6 항에 있어서,

상기 차폐전극은,

상기 데이터배선 및 상기 게이트 전극과 전기적으로 연결되는 전극과 평행하게 형성되는 것을 특징으로 하는 유기발광 표시장치.

청구항 9

제 6 항에 있어서,

상기 차폐전극은, 플로팅(Floating) 상태이거나, 또는 전압레벨이 고정된 DC전압이 인가되는 것을 특징으로 하는 유기발광 표시장치.

명세서

기술 분야

[0001]

본 발명은 유기발광 표시장치에 관한 것으로, 특히 구동 트랜지스터들의 문턱전압 편차에 대한 내부보상 구조를 갖는 유기발광 표시장치의 수직 크로스-토크(cross talk)현상을 개선한 유기발광 표시장치의 구조에 관한 것이다.

배경 기술

[0002]

기존의 음극선관(Cathode Ray Tube) 표시장치를 대체하기 위해 제안된 평판표시장치(Flat Panel Display Device)로는, 액정표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시장치(Plasma Display Panel) 및 유기발광 표시장치(Organic Light-Emitting Diode Display, OLED Display) 등이 있다.

[0003]

이중, 유기발광 표시장치는, 표시패널에 구비되는 유기전계 발광다이오드가 높은 휘도와 낮은 동작 전압 특성을 가지며, 또한 스스로 빛을 내는 자체발광형이기 때문에 명암대비(contrast ratio)가 크고, 초박형 디스플레이의 구현이 가능하다는 장점이 있다. 또한, 응답시간이 수 마이크로초(μ s) 정도로 동화상 구현이 쉽고, 시야각의 제한이 없으며 저온에서도 안정적인 특성이 있다.

[0004]

도 1은 종래의 유기발광 표시장치의 일 화소에 대한 등가 회로도를 나타낸 도면이다.

[0005]

도시된 바와 같이, 유기발광 표시장치는 스캔신호(Scan)배선 및 데이터 신호(Vdata)배선이 교차 형성되고, 이와 소정간격 이격되어 전원전압(VDD)를 공급하는 배선이 형성되어, 하나의 화소(PX)을 정의한다.

[0006]

또한, 스캔신호(Scan)에 대응하여 데이터 신호(Vdata)를 제1 노드(N1)에 인가하는 스위칭 박막트랜지스터(SWT)와, 소스전극에 구동전압(VDD)을 인가받으며, 제1 노드(N1)에 인가된 전압에 따라 드레인 전류를 유기전계 발광 다이오드(Organic Light-Emitting Diode)(EL)에 인가하는 구동 박막트랜지스터(DT)와, 구동 박막트랜지스터(DT)의 게이트 전극에 인가되는 전압을 1 프레임동안 유지시키는 캐패시터(C1)를 포함한다.

[0007]

그리고, 유기전계 발광다이오드(EL)는 구동 박막트랜지스터(DT)의 드레인전극에 애노드전극이 접속되며, 캐소드 전극이 접지(VSS)되며, 캐소드전극과 애노드전극사이에 형성되는 유기발광층을 포함한다. 전술한 유기발광층은 정공수송층, 발광층 및 전자수송층으로 구성될 수 있다.

- [0008] 전술한 유기발광 표시장치는 구동 박막트랜지스터(DT)에 의해 유기전계 발광다이오드에 흐르는 전류의 양을 조절하여 영상의 계조를 표시하는 것으로, 구동 박막트랜지스터(DT)의 특성에 의해 화질이 결정된다.
- [0009] 그러나, 하나의 표시패널 내에서도 각 화소간 구동 박막트랜지스터간 문턱전압의 편차가 발생하며, 각 유기전계 발광다이오드(EL)들에 흐르는 전류가 변화하여 원하는 계조를 구현하지 못하는 문제가 발생하게 된다. 이러한 문제를 개선하기 위해, 도 2에 도시된 바와 같이 기준전압(VREF)을 인가하는 하나이상의 샘플링 박막트랜지스터(T1, T2) 및 복수의 캐패시터(C1, C2)를 추가하여 구동 박막트랜지스터(DT)의 문턱전압을 센싱하고, 구동 박막트랜지스터(DT)의 드레인 전류에 센싱된 문턱전압 성분을 제거함으로서 문턱전압의 편차를 보상하는 내부보상형 화소구조가 제안되었다.
- [0010] 그러나, 전술한 내부보상형 화소구조는 화소내에 기존보다 많은 박막트랜지스터가 구비되어야 하며 따라서 개구율이 저하되는 단점이 있다.
- [0011] 또한, 화소는 한정된 화소공간에 최대한 개구율을 확보할 수 있는 형태로 설계됨에 따라, 구동 박막트랜지스터(DT)의 게이트 전극과 연결된 배선이 데이터배선(DL)과 인접하게 배치되고, 기생 캐패시턴스에 따라 데이터배선(DL)의 전압변화에 의해 커플링 영향으로 게이트 전극에 인가된 전압이 혼들리게 되어 구동 박막트랜지스터의 게이트 전압이 달라지게 된다.
- [0012] 이는, 구동 박막트랜지스터의 드레인 전류가 달라져 수직-크로스 토크(cross talk)와 같은 화질저하의 원인이 된다.

발명의 내용

해결하려는 과제

- [0013] 본 발명은 전술한 문제점을 해결하기 위해 안출된 것으로, 본 발명의 목적은 내부보상구조의 유기발광 표시장치에서 구동 트랜지스터의 게이트 전극과 데이터 배선간의 기생 캐패시턴스에 의한 화질저하 문제를 개선한 유기발광 표시장치를 제공하는 데 있다.

과제의 해결 수단

- [0014] 전술한 목적을 달성하기 위해, 본 발명의 실시예에 따른 유기발광 표시장치는, 기판; 상기 기판상에 제1 방향으로 형성되는 스캔배선; 상기 제1 방향과 직교하는 제2 방향으로 형성되어 상기 스캔배선과 교차지점에 화소영역을 정의하는 데이터배선; 상기 화소영역상에 형성되는 복수의 박막트랜지스터; 및 상기 복수의 박막트랜지스터 중, 구동 박막트랜지스터와 전기적으로 연결되는 유기전계 발광다이오드를 포함하고, 상기 구동 박막트랜지스터의 게이트 전극과 전기적으로 연결되는 전극과 인접한 상기 데이터배선의 하부층에 형성되는 차폐 전극을 포함한다.
- [0015] 상기 차폐전극은, 상기 스캔배선 및 게이트 전극과 동일한 금속층으로 이루어지는 것을 특징으로 한다.
- [0016] 상기 차폐전극은, 상기 데이터배선과 중첩되는 것을 특징으로 한다.
- [0017] 상기 게이트 전극과 전기적으로 연결되는 전극은, 상부의 대향하는 전극에 의해 캐패시터를 이루는 것을 특징으로 한다.
- [0018] 상기 차폐 전극은, 플로팅(Floating) 상태이거나, 또는 전압레벨이 고정된 DC전압이 인가되는 것을 특징으로 한다.
- [0019] 전술한 목적을 달성하기 위해, 본 발명의 다른 실시예에 따른 유기발광 표시장치는, 기판; 상기 기판상에 제1 방향으로 형성되는 스캔배선; 상기 제1 방향과 직교하는 제2 방향으로 형성되어 상기 스캔배선과 교차지점에 화소영역을 정의하는 데이터배선; 상기 화소영역상에 형성되는 복수의 박막트랜지스터; 및 상기 복수의 박막트랜지스터 중, 구동 박막트랜지스터와 연결되는 유기전계 발광다이오드를 포함하고, 상기 구동 박막트랜지스터의 게이트 전극과 전기적으로 연결되는 전극과 상기 데이터배선 사이에 형성되는 차폐 전극을 포함한다.
- [0020] 상기 차폐전극은, 상기 데이터 배선과 동일한 금속층으로 이루어지는 것을 특징으로 한다.
- [0021] 상기 차폐전극은, 상기 데이터배선 및 상기 게이트 전극과 전기적으로 연결되는 전극과 평행하게 형성되는 것을 특징으로 한다.

[0022] 상기 차폐전극은, 플로팅(Floating) 상태이거나, 또는 전압레벨이 고정된 DC전압이 인가되는 것을 특징으로 한다.

발명의 효과

[0023] 본 발명의 실시예에 따른 유기발광 표시장치는 게이트 배선 또는 데이터 배선과 동일 금속층을 이용하여 차폐전극을 형성함으로서 구동 박막트랜지스터의 게이트 전극과 데이터 배선간의 커플링 영향을 최소화 할 수 있다. 따라서, 수직 크로스 토크현상을 개선하고, 고품질의 화상을 구현하는 유기발광 표시장치를 제공할 수 있는 효과가 있다.

도면의 간단한 설명

[0024] 도 1은 종래의 유기발광 표시장치의 일 화소에 대한 등가 회로도를 나타낸 도면이다.

도 2는 종래의 내부보상구조 유기발광 표시장치의 화소의 일부를 나타낸 도면이다.

도 3은 본 발명의 실시예에 따른 유기발광 표시장치의 전체구조를 나타낸 도면이다.

도 4는 도 3의 유기발광 표시장치의 하나의 화소에 대한 등가 회로도를 나타내는 도면이다.

도 5는 본 발명의 실시예에 따른 유기발광 표시장치의 화소 일부분을 평면도로 나타낸 도면이다.

도 6은 도 5의 VI-VI` 부분 및 구동 박막트랜지스터의 단면을 나타내는 도면이다.

도 7a 내지 도 7c는 본 발명의 실시예에 따른 유기발광 표시장치에 대한 제조방법을 나타낸 도면이다.

도 8은 본 발명의 다른 실시예에 따른 유기발광 표시장치의 화소 일부분을 평면도로 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

[0025] 이하, 도면을 참조하여 본 발명의 바람직한 실시예에 따른 유기발광 표시장치를 설명한다.

[0026] 도 3은 본 발명의 실시예에 따른 유기발광 표시장치의 전체구조를 나타낸 도면이다.

[0027] 도시된 바와 같이, 본 발명의 유기발광 표시장치는 기판(100)상에 서로 교차되도록 복수의 게이트 배선(GL) 및 데이터 배선(DL)이 형성되고, 게이트 배선(GL) 및 데이터 배선(DL)이 교차하는 지점에 화소(PX)들을 정의한다. 또한, 게이트 배선(GL)들과 나란한 방향으로 배열되는 복수의 제어신호 배선(CL)이 형성되어 화소(PX)들과 연결된다.

[0028] 각 화소(PX)들은 유기발광 표시장치의 중앙부에 형성되며, 외곽부에는 게이트 배선(GL)들에 스캔신호를 인가하는 스캔 구동부(110)와, 제어신호배선(CL)들에 제어신호들을 인가하는 제어신호 제공부(120)와, 데이터 배선(DL)들에 데이터신호를 인가하는 데이터 구동부(130)가 배치된다.

[0029] 도시하지는 않았지만, 각 화소(PX)들은 적어도 하나의 유기전계 발광다이오드, 박막트랜지스터 및 캐퍼시터 이루어진다. 여기서, 유기전계 발광다이오드는 제 1 전극(정공주입 전극)과 유기 화합물층 및 제 2 전극(전자주입 전극)을 포함한다.

[0030] 유기 화합물층은 실제 발광이 이루어지는 발광층 이외에 정공 또는 전자의 캐리어를 발광층까지 효율적으로 전달하기 위한 다양한 유기 층들을 더 포함할 수 있다. 이러한 유기 층들은 제 1 전극과 발광층 사이에 위치하는 정공주입층 및 정공수송층, 제 2 전극과 발광층 사이에 위치하는 전자주입층 및 전자수송층일 수 있다.

[0031] 또한, 각 화소에 구비되는 박막트랜지스터는 문턱전압 샘플링을 위한 복수의 박막트랜지스터들과 유기전계 발광다이오드에 흐르는 전류를 제어하는 구동 박막트랜지스터로 이루어진다. 특히, 샘플링을 위한 박막트랜지스터 중 하나는 게이트배선과 데이터배선에 연결되고, 게이트 배선에 입력되는 스위칭 전압에 따라 데이터배선에 입력되는 데이터신호를 구동 박막트랜지스터로 전송한다. 캐퍼시터는 스위칭 트랜지스터와 전원 배선에 연결되며, 스위칭 트랜지스터로부터 전송되는 데이터전압과 기준전압을 통해 샘플링된 구동트랜지스터의 문턱전압이 제거된 전압과의 차에 비례하는 전압을 저장한다.

[0032] 구동 트랜지스터는 전원공급배선과 커페시터에 연결되어 커페시터에 저장된 전압에 대응하는 출력 전류를 유기전계 발광다이오드로 공급하고, 유기발광다이오드는 출력 전류에 의해 발광한다. 여기서, 구동 트랜지스터는 게이트전극과 소오스전극 및 드레인전극을 포함하며, 유기전계 발광다이오드의 애노드 전극이 구동 트랜지스터의

드레인전극에 연결될 수 있다.

[0033] 또한, 데이터 구동부(110)의 상부로는 외부로부터 유기발광 표시장치의 구동을 위한 전원전압 및 접지전압과 기타 신호를 공급받기 위한 인쇄회로기판이 본딩되는 패드(PAD)가 형성된다.

[0034] 화소(PX)들은 각 스캔배선(GL)들을 통해 인가되는 스캔신호(Scan)에 의해 스캔배선(SL)단위로 순차적으로 구동되고, 데이터 배선(DL)들을 통해 인가되는 데이터신호에 대응하는 계조를 표시하게 된다. 도시하지는 않았지만, 각 화소(PX)들은 유기전계 발광다이오드와 이를 구동하기 위한 복수의 박막 트랜지스터를 구비하며, 각 박막트랜지스터는 전술한 게이트 배선(SL), 데이터 배선(DL) 및 전원공급배선(VDD) 및 접지공급배선(VSS) 연결되어 인가되는 신호에 따라 계조를 표시한다.

[0035] 도 4는 도 3의 유기발광 표시장치의 하나의 화소에 대한 등가 회로도를 나타내는 도면이다.

[0036] 도시된 바와 같이, 유기발광 표시장치의 일 화소는 구동 박막트랜지스터(DT)와, 네 개의 캐패시터(C1 ~ C4)와, 문턱전압 보상을 위한 다수의 박막트랜지스터(T1 ~ T5)를 포함한다.

[0037] 제1 박막트랜지스터(T1)는 게이트 전극이 스캔배선(SL)에 연결되고, 드레인 및 소스 전극이 각각 데이터배선(DL) 및 제1 노드(N1)에 연결된다.

[0038] 제2 박막트랜지스터(T2)는 게이트 전극이 Sense신호배선(SensL)과 연결되고, 소스 전극은 제3 노드(N3)와 연결되며, 드레인 전극에는 기준전압(VREF)이 인가된다.

[0039] 제3 박막트랜지스터(T3)는 게이트 전극에 Em신호(Em)가 인가되고, 드레인 및 소스전극이 제1 및 제2 노드(N1, N2)에 연결된다.

[0040] 제4 박막트랜지스터(T4)는 게이트 전극에 Init제어신호(Init)가 인가되고 드레인 전극에는 초기화전압(Vinit)이 인가되며, 소스전극은 제2 노드(N2)에 연결된다.

[0041] 제5 박막트랜지스터(T5)는 게이트 전극에는 Init제어신호(Init)가 인가되고 드레인 전극에는 기준전압(VREF)이 인가되며, 소스 전극은 제2 노드(N2)와 연결된다.

[0042] 구동 박막트랜지스터(DT)는 게이트 전극이 제2 노드(N2)에 연결되고, 드레인 전극에 전원전압(VDD)이 인가되며, 소스 전극에 유기전계 발광다이오드가 연결된다.

[0043] 제1 캐패시터(C1)는 제1 노드(N1) 및 제4 박막트랜지스터(T4)사이에 연결되고, 제2 및 제3 캐패시터(C2, C3)는 제3 노드를 사이에 두고 제1 및 제2 노드(N1, N2)에 연결된다. 제4 캐패시터(C4)는 구동 박막트랜지스터(DT)의 게이트 및 소스 전극 사이에 연결된다.

[0044] 이러한 구조에 따라, 초기화 신호(Init) 및 Em신호(Em)가 인가되면, 제4 및 제5 박막트랜지스터(T4, T5)가 도통되어 제1 및 제2 노드(N1, N2)를 각각 초기화 전압(Vint) 및 기준전압(VREF)으로 충전한다. 다음으로, Em신호(Em)가 인가되어 제1노드(N1)를 기준전압(VREF)을 충전하고, 스캔신호(Scan)에 따라 제1 트랜지스터를 거쳐 데이터전압(Vdata)이 제1 노드(N1)에 인가되면 제2 노드(N2)에는 제2 및 제3 캐패시터(C2, C3)의 커플링에 따라 제2 노드(N2)의 전압이 부스팅(boosting)되어 제2 노드(N2)는 전원전압(VDD)에 문턱전압(Vth), 기준전압(VREF) 및 데이터전압(Vdata)의 차에 해당하는 전압이 충전되고, 결국 구동 박막트랜지스터(DT)를 통해 유기전계 발광다이오드(D1)에 흐르는 전류(IOLED)는 이하의 수학식 1을 만족한다.

수학식 1

$$IOLED = \frac{1}{2} k (Vdata - Vref)^2$$

[0045] 따라서, 본원발명의 유기발광 표시장치는 화소간 구동 박막트랜지스터의 문턱전압 편차가 보상된다.

[0046] 전술한 구조에 따라, 구동 박막트랜지스터(DT)의 게이트 전극은 제2 노드(N2)를 통해 제3 캐패시터(C3)와 전기적으로 연결되어 있으며, 화소 구조상 제3 캐패시터(C3)의 두 전극은 데이터배선과 인접하여 형성된다. 특히, 데이터배선의 전압변화는 프린지(fringe)형태의 커플링(coupling)에 의해 제2 노드(N2) 즉, 구동 박막트랜지스터(DT)의 게이트 전극 및 게이트 전극과 전기적으로 연결되는 배선에 영향을 주게 된다. 이러한 커플링 영향을 최소화하기 위해, 본 발명의 실시예에 따른 유기발광 표시장치는 데이터 배선과, 구동 박막트랜지스터(DT)의 게

이트 전극 및 게이트 전극과 전기적으로 연결되는 배선사이에 차폐 전극을 더 구비하는 것을 특징으로 한다.

[0048] 이하, 도면을 참조하여 본 발명의 실시예에 따른 유기발광 표시장치의 화소구조를 상세히 설명한다.

[0049] 도 5는 본 발명의 실시예에 따른 유기발광 표시장치의 화소 일부분을 평면도로 나타낸 도면이고, 도 6은 도 5의 VI-VI` 부분 및 구동 박막트랜지스터의 단면을 나타내는 도면이다.

[0050] 도면을 참조하면, 본 발명의 유기발광 표시장치의 일 화소는 기판(120)상에 형성되는 구동 박막트랜지스터(DT) 및 캐패시터(C2 ~ C4)를 포함한다. 또한, 이외에도 도시하지는 않았지만, 본 발명의 화소는 다수의 스위칭 트랜지스터 및 제1 캐패시터와 유기전계 발광다이오드(미도시)를 포함한다.

[0051] 기판(120)은 유리와 같은 단단한 재질 또는 플라스틱과 같은 플렉서블(flexible) 재질로 이루어질 수 있다.

[0052] 기판(120) 상부층으로는 스위칭 박막트랜지스터(미도시) 및 구동 박막트랜지스터(DT)의 액티브층(122)이 형성되고, 액티브층(122) 상부층에는 게이트 절연막(124)이 형성된다.

[0053] 액티브층(122)에 대응되는 게이트 절연막(124) 상부층에는 스위칭 트랜지스터(미도시) 및 구동 박막트랜지스터(DT)의 게이트 전극(126)이 형성된다. 여기서, 구동 박막트랜지스터(DT)의 게이트 전극(126)은 일부가 연장되어 제4 캐패시터(C4)의 하부전극을 형성하고, 그 하부 전극은 콘택홀을 통해 제3 캐패시터(C3)의 상부전극(131)과 전기적으로 연결된다. 제3 캐패시터(C3)의 상부전극(131)과 대응하는 하부전극은 연장되어 제2 캐패시터(C2)의 하부전극(127)을 이루게 된다.

[0054] 따라서, 제2 캐패시터(C2)의 하부전극은 구동 박막트랜지스터(DT)의 게이트 전극과 전기적으로 연결되게 된다.

[0055] 한편, 평면에서 보았을 때, 화소(PX)의 하부영역에는 제1 방향으로 Sense신호배선(123) 및 Intial신호배선(125)가 형성되어 있으며, 도시하지는 않았지만, 상부방향으로는 스캔배선 및 EM배선(미도시)가 제1 방향과 평행하게 형성된다. 전술한 Sense신호배선(123) 및 Intial신호배선(125)은 게이트 전극과 동일 금속으로 동일층에 형성된다.

[0056] 그리고, 단면에서 보았을 때, 게이트 전극(126)의 상부층에는 충간절연막(130)이 형성되고, 충간절연막(130)의 상부층으로는 구동 박막트랜지스터의 소스전극(132) 및 드레인전극(134)이 형성된다. 또한, 동일층에는 데이터 배선(136)이 제2 방향으로 형성된다. 여기서, 도시되어 있지는 않지만, 스위칭 트랜지스터(미도시)는 구동 트랜지스터(DT)와 동일한 단면구성으로 형성될 수 있다.

[0057] 그리고, 소스전극(132) 및 드레인전극(134)의 상부층으로는 구동 박막트랜지스터(DT), 데이터배선(136) 및 제2 캐패시터(C2)의 상부전극(137)을 덮는 보호층(140)이 형성되고, 보호층(140)의 상부층으로는 뱅크층(144)이 형성된다. 뱅크층(144)의 상부층으로는 유기전계 발광다이오드를 일 전극을 구성하는 캐소드 전극(146)이 형성된다.

[0058] 특히, 본 발명의 실시예에 따른 유기발광 표시장치는, 게이트 전극(126) 및 제2 캐패시터(C2)의 하부전극(127)과 동일층에, 데이터배선(136)의 하부로 차폐 전극(129)가 더 형성되는 것을 특징으로 한다.

[0059] 전술한 차폐전극(129)은 상하층으로 데이터배선(136)과 중첩되도록 형성되는데, 인접한 제2 캐패시터(C2)의 하부전극(127) 방향으로 치우쳐 형성될 수도 있다.

[0060] 이러한 구조에 따라, 종래 데이터배선(136)과 제2 캐패시터(C2)의 하부전극(127)간 발생하는 커플링 캐패시턴스(f1)가 데이터배선(136)과 차폐전극(129)간의 커플링 캐패시턴스(f2)에 의해 차폐되어 그 영향이 최소화된다. 따라서, 제2 캐패시터(C2)의 일 전극에 전기적으로 연결되는 구동 박막트랜지스터(DT)의 게이트 전극에 인가되는 게이트 전압은 안정적인 파형을 유지하게 된다.

[0061] 여기서, 차폐전극(129)은 플로팅(floating)상태이거나, 또는 전압레벨이 일정하게 고정되는 DC전압이 인가되는 상태일 수 있다.

[0062] 이하, 도면을 참조하여 본 발명의 실시예에 따른 유기발광 표시장치의 제조방법을 설명한다. 도면에서는 구동 박막트랜지스터와, 구동 박막트랜지스터의 게이트 전극과 전기적으로 연결되는 제2 캐패시터 및 데이터배선의 구조를 나타내고 있다.

[0063] 도 7a 내지 도 7c는 본 발명의 실시예에 따른 유기발광 표시장치에 대한 제조방법을 나타낸 도면이다.

[0064] 먼저, 도 7a를 참조하면 다수의 화소영역이 정의되는 기판(120)을 준비한다. 여기서, 기판(120)으로는 통상의 표시장치를 구현하기 위한 단단한 재질의 투명의 유리기판 또는 유기발광 표시장치가 종이처럼 휘어져도 표시

성능을 그대로 유지할 수 있도록 유연한 특성을 갖는 투명의 플라스틱 재질로 이루어질 수 있다.

[0065] 다음으로, 상기 기판(120) 상에 절연물질 예를 들면 무기절연물질인 산화실리콘(SiO₂) 또는 질화 실리콘(SiNx)으로 이루어진 베퍼층(121)을 형성한다. 여기서, 베퍼층(121)은 후속 공정에서 형성되는 반도체층(122)의 결정화시에 기판(120)의 내부로부터 나오는 알칼리 이온의 방출에 의한 특성 저하를 방지하는 역할을 하며, 생략될 수 있다.

[0066] 이어서, 도 7b를 참조하면, 베퍼층(121) 상부의 화소영역내에 구동트랜지스터(DT)에 대응하여 각각 순수 폴리실리콘으로 이루어지며 그 중앙부는 채널을 이루는 제1 영역 및 제1 영역의 양 측면으로 고농도의 불순물이 도핑된 제2 영역으로 구성된 반도체층(122)을 형성한다. 다음으로, 반도체층(122)을 포함한 베퍼층(121)의 상부로 게이트 절연막(124)을 형성하고, 게이트 절연막(124) 상에 반도체층(122)의 제1 영역에 대응하여 게이트 전극(126)을 형성한다.

[0067] 전술한 게이트 전극(126)는 저저항 특성을 갖는 제1 금속물질, 예를 들어 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리 합금, 몰리브덴(Mo), 몰리티타늄(MoTi) 중 어느 하나로 이루어져 단일층 구조를 가질 수도 있으며, 또는 둘 이상의 상기 제1 금속물질로 이루어짐으로써 이중층 또는 삼중층 구조를 가질 수도 있다.

[0068] 이와 동시에, 게이트 전극(126)과 전기적으로 연결되는 제2 캐페시터(C2)의 하부전극(127)과, 데이터배선(미도시)이 형성되는 위치에 대응하여 차폐전극(129)를 형성한다. 이러한 차폐전극(129)은 데이터배선을 따라 하부전극(127) 사이에 배치되도록 형성하게 된다.

[0069] 다음으로, 게이트 전극(126), 하부전극(127) 및 차폐전극(129)의 상부로 기판전면에 절연물질, 일예로서 무기 절연물질인 산화실리콘(SiO₂) 또는 질화 실리콘(SiNx)으로 이루어진 층간절연막(140)을 형성한다.

[0070] 이어서, 층간절연막(140)과 그 하부의 게이트 절연막(124)을 선택적으로 패터닝하여 각 반도체층(122)의 제1 영역 양 측면에 위치한 제2 영역의 일부를 각각 노출시키는 반도체층 콘택홀을 형성한다.

[0071] 다음으로, 도 7c에 도시된 바와 같이, 반도체층 콘택홀을 포함하는 층간절연막(130) 상부에 제2 금속물질층(미도시)을 형성한다. 여기서, 제2 금속물질층은 알루미늄(Al), 알루미늄 합금(AlNd), 구리(Cu), 구리 합금, 몰리브덴(Mo), 몰리티타늄(MoTi), 크롬(Cr) 및 티타늄(Ti) 중 어느 하나 또는 둘 이상의 물질의 조합으로 이루어질 수 있다.

[0072] 이어서, 제2 금속물질층을 선택적으로 패터닝하여, 구동 박막트랜지스터(DT)의 소스 및 드레인전극(132, 134)과, 제2 캐페시터(C2)의 상부전극(137)과, 데이터배선(136)을 형성한다.

[0073] 이때, 데이터배선(136)의 하부층에는 게이트 전극(126)과 동시에 형성된 차폐전극(129)이 동일방향으로 연장되어 평행하게 배치되며, 차폐전극(129)은 데이터배선(136)과 완전히 중첩되는 형태로 형성되거나, 또는 제2 캐페시터(C2)의 하부전극(127)으로 치우쳐 형성될 수도 있다.

[0074] 또한, 도면상에는 소스전극(132) 및 드레인전극(134), 상부전극(137) 및 데이터배선(136)이 모두 단일층 구조를 갖는 것을 일례로 나타내고 있지만, 이를 은 이중층 또는 삼중층 구조를 이루어도록 형성될 수 도 있다.

[0075] 다음으로, 기판(120) 전면에 걸쳐 보호층(140) 및 뱅크층(144)을 순차적으로 형성한다. 이때, 보호층(140)으로는 절연물질, 예를 들어 무기절연물질인 산화 실리콘(SiO₂) 또는 질화 실리콘(SiNx)가 사용될 수 있다.

[0076] 그 다음으로, 뱅크층(140) 전면에 제3 금속물질층(미도시)을 증착하여 유기전계 발광다이오드의 캐소드 전극(146)을 형성한다. 이러한 캐소드 전극(146)은 기판(120)전면에 걸쳐 형성되거나, 또는 각 화소별로 분할된 형태로 형성될 수 있다. 캐소드 전극(146)은 제3 금속물질층(미도시)은 알루미늄(Al), 알루미늄 합금 (AlNd), 구리(Cu), 구리 합금, 몰리브덴(Mo), 몰리티타늄(MoTi), 크롬(Cr), 티타늄(Ti) 중 어느 하나 또는 둘 이상의 물질로서 이루어질 수 있다.

[0077] 도시되어 있지는 않지만, 캐소드 전극(146)은 하부의 구동 박막트랜지스터(DT)의 소스전극(132)과 콘택홀을 통해 전기적으로 연결된다.

[0078] 이후, 캐소드 전극(146)상에 각각 적, 녹 및 청색을 발광하는 유기발광패턴으로 구성된 유기 발광층 및 애노드 전극(미도시)를 순차적으로 적층하여 유기전계 발광다이오드를 형성하고, 인슐레이션 기판(미도시)을 부착함으로서 유기발광 표시장치를 완성한다.

[0079] 여기서, 전술한 유기 발광층은 유기 발광물질로 이루어진 단일층으로 구성될 수도 있으며, 또는 도면상에 나타

나지 않았지만 발광 효율을 높이기 위해 정공주입층(hole injection layer), 정공수송층(hole transporting layer), 발광 물질층(emitting material layer), 전자 수송층 (electron transporting layer) 및 전자 주입층 (electron injection layer)의 다중층으로 구성될 수도 있다.

[0080] 따라서, 본 발명에 따른 유기발광 표시장치의 제조방법에 따르면, 구동 박막트랜지스터의 게이트 전극 및 제2 캐패시터의 하부전극 형성시, 상부층에 형성될 데이터 배선과 평행한 방향으로 중첩되도록 차폐전극을 형성함으로서, 구동 박막트랜지스터의 게이트 전극과 연결된 제2 캐패시터의 하부전극과 데이터배선간 존재하는 기생 커패시턴스에 의한 커플링 영향을 최소화함으로서, 구동 박막트랜지스터의 게이트전극에 인가되는 게이트 전압이 안정적으로 유지되게 되며, 게이트 전압의 커플링에 따른 수직-크로스 토크 현상을 개선할 수 있다.

[0081] 한편, 전술한 차폐전극은 게이트 전극을 구성하는 게이트 금속층 이외에도 데이터배선을 구성하는 데이터 금속층으로 구성할 수 있으며, 이하 도면을 참조하여 본 발명의 다른 실시예에 따른 유기발광 표시장치의 구조를 설명한다.

[0082] 도 8은 본 발명의 다른 실시예에 따른 유기발광 표시장치의 화소 일부분을 평면도로 나타낸 도면이다.

[0083] 도면을 참조하면, 본 발명의 유기발광 표시장치의 일 화소는 기판(220)상에 형성되는 구동 박막트랜지스터(DT) 및 적어도 하나의 캐패시터(C2)를 포함한다. 또한, 이외에도 도시하지는 않았지만, 본 발명의 화소는 다수의 스위칭 트랜지스터 및 다수의 캐패시터와, 유기전계 발광다이오드(미도시)를 포함한다.

[0084] 기판(220)의 상부층으로는 구동 박막트랜지스터(DT)의 액티브층(222)이 형성되고, 액티브층(222) 상부층에는 게이트 절연막(224)이 형성된다.

[0085] 액티브층(222)에 대응되는 게이트 절연막(224) 상부층에는 구동 박막트랜지스터(DT)의 게이트 전극(226)이 형성된다. 여기서, 구동 박막트랜지스터(DT)의 게이트 전극(226)은 일부가 연장되어 제2 캐패시터(C2)의 하부전극(227)과 전기적으로 연결된다.

[0086] 게이트 전극(226)의 상부층에는 충간절연막(230)이 형성되고, 충간절연막(230)의 상부층으로는 구동 박막트랜지스터(DT)의 소스전극(232) 및 드레인전극(234)이 형성된다. 또한, 동일층에는 데이터배선(236)이 제2 방향으로 형성된다.

[0087] 그리고, 소스전극(232) 및 드레인전극(234)의 상부층으로는 구동 박막트랜지스터(DT), 데이터배선(236) 및 제2 캐패시터(C2)의 상부전극(237)을 덮는 보호층(240)이 형성되고, 보호층(144)의 상부층으로는 뱅크층(244)이 형성된다. 한편, 뱅크층(244)의 상부층으로는 유기전계 발광다이오드를 일 전극을 구성하는 캐소드 전극(236)이 형성된다.

[0088] 여기서, 본 발명의 다른 실시예에서는 데이터배선(236)과 동일 금속층으로 데이터배선(236)과 제2 캐패시터(C2)의 상부전극(237) 사이에 차폐전극(239)이 더 형성되는 것을 특징으로 한다. 즉, 전술한 실시예에서는 차폐전극(도 6의 129)은 게이트전극과 동일한 게이트 금속층으로 형성되나, 본 실시예에서는 차폐전극(239)이 데이터배선과 동일한 데이터 금속층으로 형성되는 것이라는 차이점이 있다.

[0089] 전술한 차폐전극(239)은 데이터배선(236)과 동일 수평선상에서 평행하게 형성되며, 이에 따라, 데이터배선(236)과 제2 캐패시터(C2)의 하부전극(227)간 발생하는 커플링 캐패시턴스(f1)가 데이터배선(236)과 차폐전극(239)간의 커플링 캐패시턴스(f3)에 의해 차폐되어 그 영향이 최소화된다. 따라서, 제2 캐패시터(C2)의 일 전극에 전기적으로 연결되는 구동 박막트랜지스터(DT)의 게이트 전극에 인가되는 게이트 전압은 안정적인 파형을 유지하게 된다.

[0090] 전술한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서, 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

부호의 설명

[0091] 120 : 기판 123 : Sense신호배선

125 : Intial신호배선 126 : 게이트전극

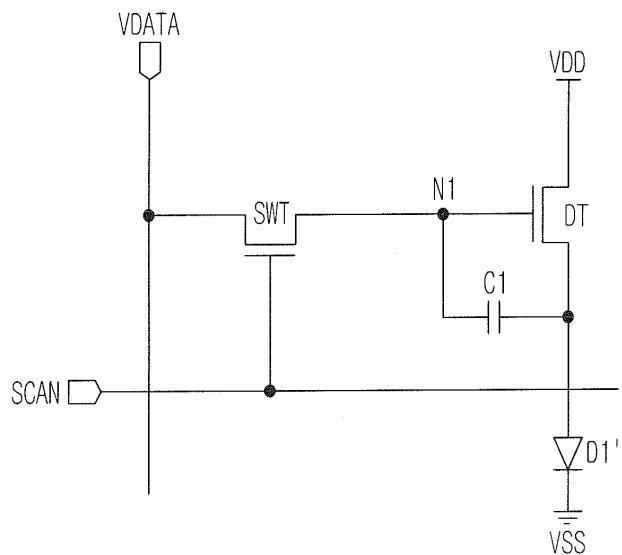
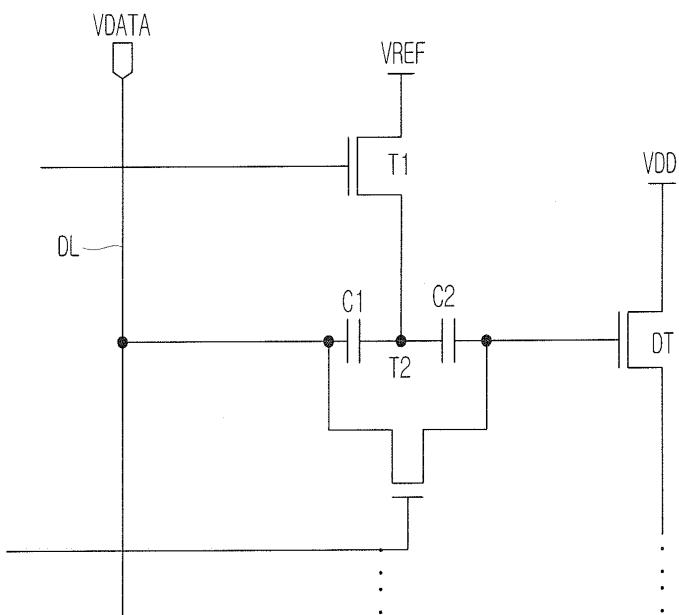
129 : 차폐전극 136 : 데이터배선

127 : (제2 캐패시터) 하부전극

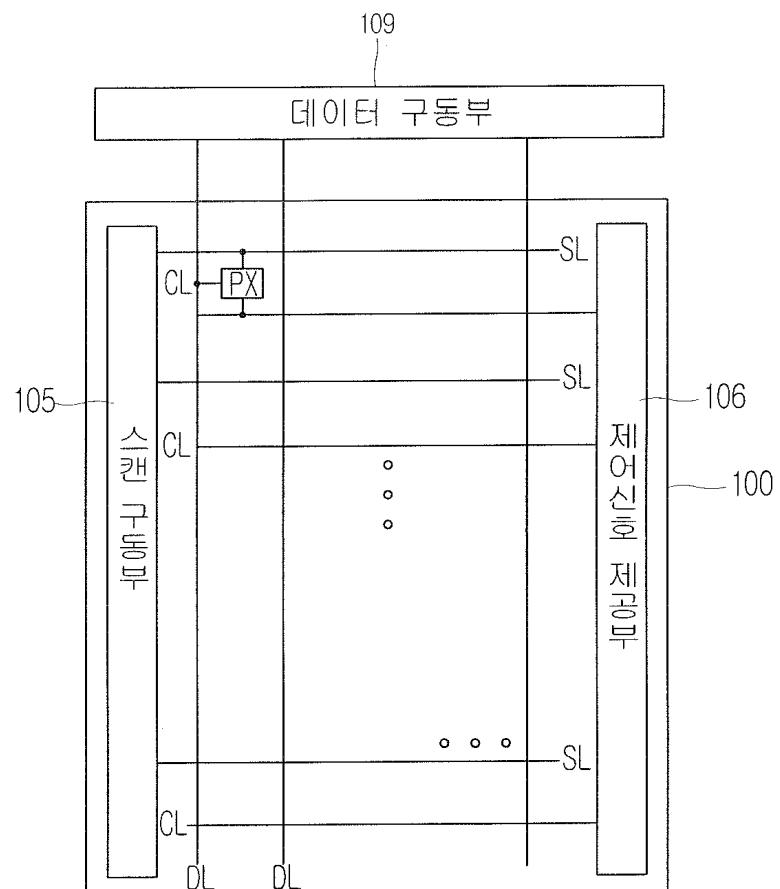
137 : (제2 캐패시터) 상부전극

C1 ~ C4 : 제1 내지 제4 캐패시터

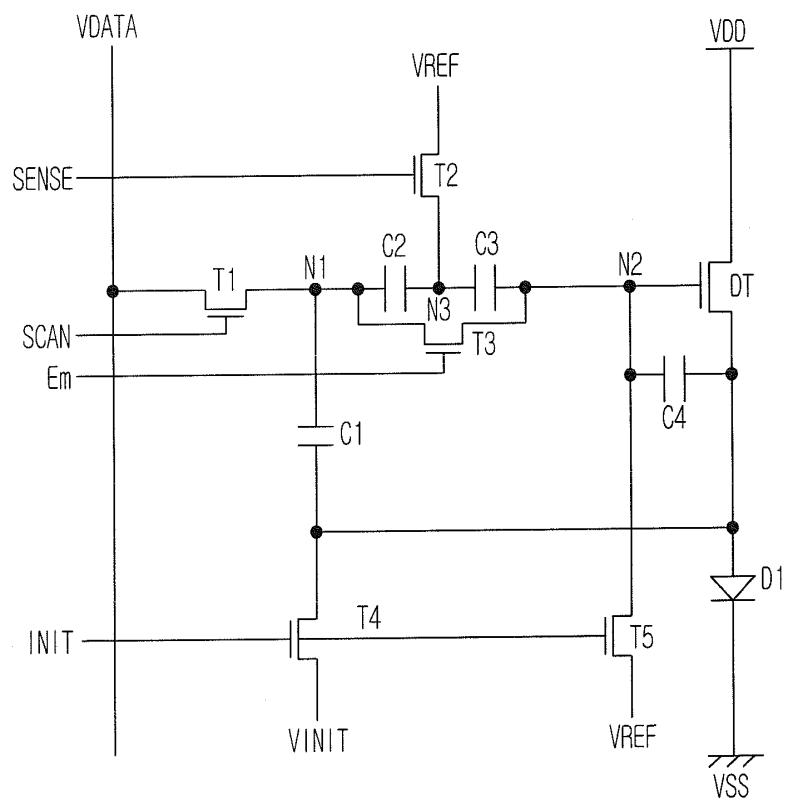
DT : 구동 박막트랜지스터

도면**도면1****도면2**

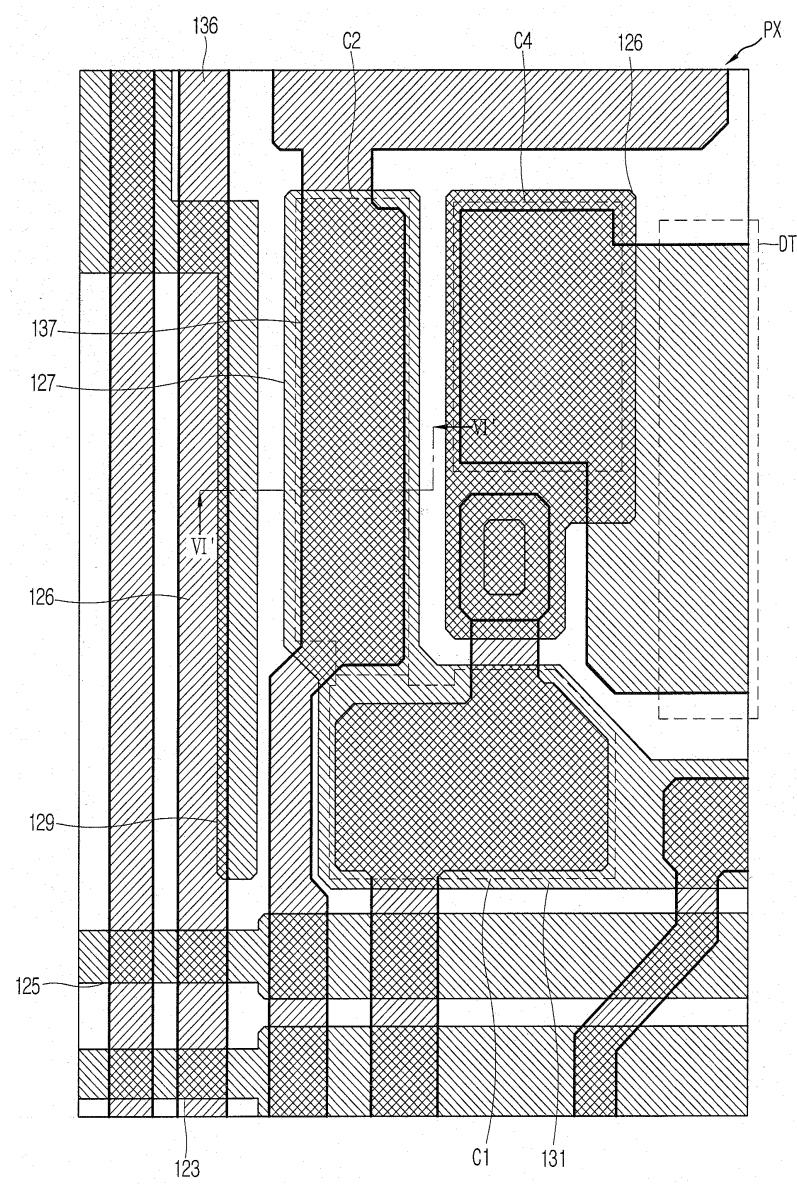
도면3



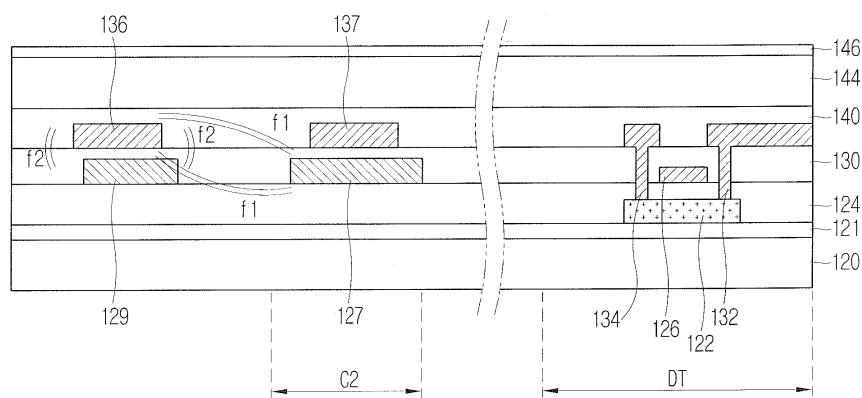
도면4



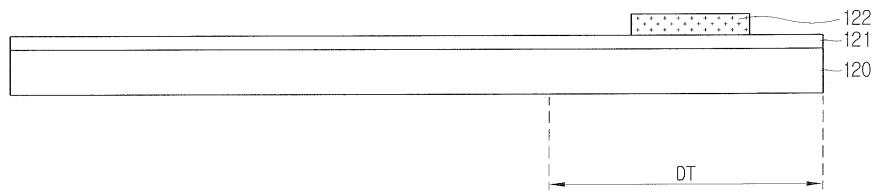
도면5



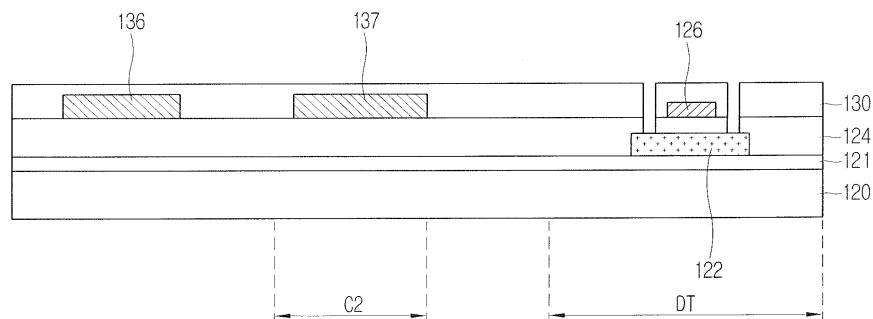
도면6



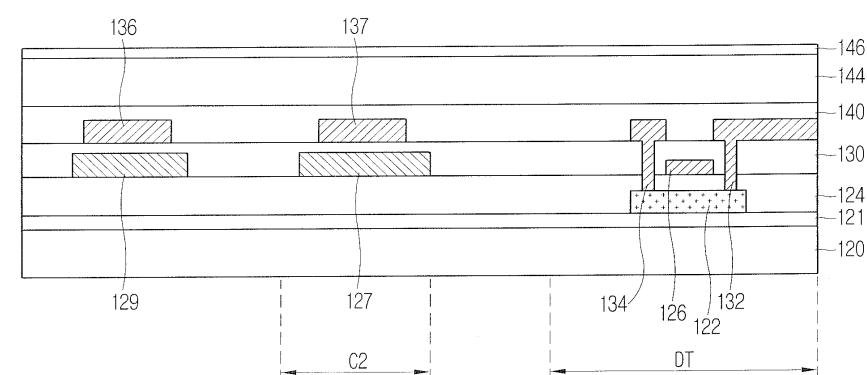
도면7a



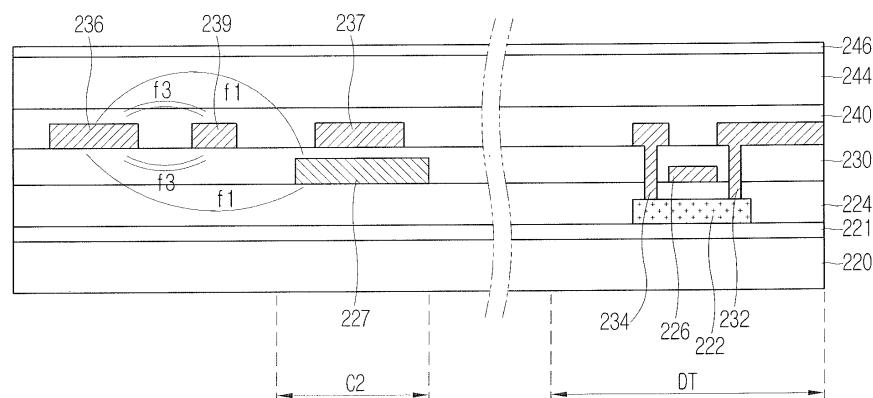
도면7b



도면7c



도면8



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020140077002A	公开(公告)日	2014-06-23
申请号	KR1020120145657	申请日	2012-12-13
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JUNG HYUN 이정현 HUH JUN YOUNG 허준영		
发明人	이정현 허준영		
IPC分类号	H01L51/50 H05B33/26		
CPC分类号	H01L27/3272 H01L51/5203 H01L23/5225 H01L27/32 H01L27/3241 H01L27/3244 H01L27/3288 H01L2924/0002 H01L2924/00		
代理人(译)	Bakyoungbok		
其他公开文献	KR101980757B1		
外部链接	Espacenet		

摘要(译)

本发明公开了一种有机发光显示器。更具体地，本发明是具有用于补偿所述驱动晶体管的阈值电压偏差的内部结构的有机发光显示装置的垂直截面，涉及一种有机发光显示设备改善的扭矩（串扰）现象的结构。根据本发明实施例的有机发光显示器包括在基板上沿第一方向形成的扫描线，沿与第一方向正交的第二方向形成的数据线，并且，形成在像素区域中的多个薄膜晶体管，多个驱动薄膜的薄膜晶体管的包括有机发光二极管的晶体管和电连接到邻近所述栅电极和所述电极电连接到所述驱动薄膜晶体管并且在数据布线的下层形成屏蔽电极。根据本发明的一个实施例，有可能提供一种栅极布线或数据布线和通过形成屏蔽电极，以尽量减少栅极电极和驱动TFT的OLED显示器的数据线之间的耦合效应使用金属层相同的。专利公开10-2014-0077002

