



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0071600
(43) 공개일자 2014년06월12일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01) H01L 51/50 (2006.01)
(21) 출원번호 10-2012-0139335
(22) 출원일자 2012년12월04일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
정진현
부산 동래구 아시아드대로 252-3, 101호 (온천동)
(74) 대리인
특허법인천문

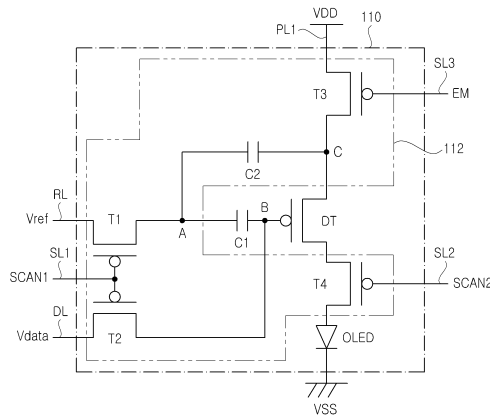
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 화소 회로와 그 구동 방법 및 이를 이용한 유기발광표시장치

(57) 요약

본 발명은 유기발광표시장치에 관한 것으로서, 특히, 발광소자의 발광을 제어하는 구동 트랜지스터의 문턱 전압에 의한 영향을 제거시킬 수 있는, 화소 회로와 그 구동 방법 및 이를 이용한 유기발광표시장치를 제공하는 것을 기술적 과제로 한다. 이를 위해 본 발명에 따른 화소 회로는, 애노드 전극과 캐소드 전극 사이에 형성된 유기 발광셀을 포함하도록 형성되어 통전에 의해 발광하는 발광소자; 게이트 단자와 소스 단자 사이에 인가되는 전압에 따라 상기 발광소자의 발광을 제어하는 구동 트랜지스터; 기준전압이 공급되는 기준라인의 제1노드에 연결된 제1 단자와 데이터 전압이 입력되는 데이터라인과 상기 구동 트랜지스터의 게이트 단자가 연결되어 있는 제2노드에 접속된 제2단자를 가지는 데이터 커패시터; 및 초기화기간 동안, 상기 데이터 커패시터를 초기화하고, 문턱전압 저장기간 동안, 상기 구동 트랜지스터의 문턱 전압을 저장하고, 데이터전압 저장기간 동안, 상기 데이터 커패시터에 데이터 전압을 저장하며, 발광기간 동안에 상기 데이터 커패시터에 저장된 상기 데이터 전압을 이용하여 상기 발광소자를 발광시키는 스위칭부를 포함한다.

대표도 - 도2



특허청구의 범위

청구항 1

애노드 전극과 캐소드 전극 사이에 형성된 유기 발광셀을 포함하도록 형성되어 통전에 의해 발광하는 발광소자;
 게이트 단자와 소스 단자 사이에 인가되는 전압에 따라 상기 발광소자의 발광을 제어하는 구동 트랜지스터;
 기준전압이 공급되는 기준라인의 제1노드에 연결된 제1단자와 데이터 전압이 입력되는 데이터라인과 상기 구동 트랜지스터의 게이트 단자가 연결되어 있는 제2노드에 접속된 제2단자를 가지는 데이터 커패시터; 및
 초기화기간 동안, 상기 데이터 커패시터를 초기화하고, 문턱전압 저장기간 동안, 상기 구동 트랜지스터의 문턱 전압을 저장하고, 데이터전압 저장기간 동안, 상기 데이터 커패시터에 데이터 전압을 저장하며, 발광기간 동안에 상기 데이터 커패시터에 저장된 상기 데이터 전압을 이용하여 상기 발광소자를 발광시키는 스위칭부를 포함하는 화소 회로.

청구항 2

제 1 항에 있어서,
 상기 스위칭부는,
 제1스위칭 제어신호에 따라 스위칭되어, 상기 기준전압을 상기 데이터 커패시터의 상기 제1단자에 공급하는 제1스위칭 트랜지스터;
 상기 제1스위칭 제어신호에 따라 스위칭되어, 상기 데이터 전압을 상기 데이터 커패시터의 상기 제2단자에 공급하는 제2스위칭 트랜지스터;
 제2스위칭 제어신호에 따라 스위칭되어, 구동전압을 상기 구동 트랜지스터의 소스단자에 공급하는 제3스위칭 트랜지스터;
 제3스위칭 제어신호에 따라 스위칭되어, 상기 구동 트랜지스터로부터 출력되는 전류를 상기 발광소자로 공급하는 제4스위칭 트랜지스터; 및
 상기 구동 트랜지스터의 상기 소스단자에 연결되어 있는 제3노드와, 상기 제1노드 사이에 연결되어 있는 보조 커패시터를 포함하는 화소 회로.

청구항 3

제 1 항에 있어서,
 상기 스위칭부는,
 상기 초기화기간 동안, 상기 제1단자와 상기 제2단자에 상기 기준전압을 공급하여 상기 데이터 커패시터를 초기화하고, 구동전압을 상기 구동 트랜지스터에 공급하고, 상기 발광소자와 상기 구동 트랜지스터의 연결을 차단하며,
 상기 문턱전압 저장기간 동안, 상기 구동전압을 차단하고, 상기 발광소자와 상기 구동 트랜지스터를 연결하여 상기 문턱전압을 저장하며,
 상기 데이터전압 저장기간 동안, 상기 구동전압을 차단하고, 상기 발광소자와 상기 구동 트랜지스터의 연결을 차단하여, 상기 데이터 커패시터에 상기 데이터전압을 저장하며,
 상기 발광기간 동안, 상기 구동전압을 상기 구동 트랜지스터에 공급하고, 상기 발광소자와 상기 구동 트랜지스터를 연결하여 상기 발광소자를 발광시키며, 상기 기준전압과 상기 데이터전압을 차단하는 것을 특징으로 하는 화소 회로.

청구항 4

제 1 항에 있어서,

상기 스위칭부는,

상기 초기화기간 동안, 상기 제1단자와 상기 제2단자에 상기 기준전압을 공급하여 상기 데이터 커패시터를 초기화하고, 구동전압을 상기 구동 트랜지스터에 공급하고, 상기 발광소자와 상기 구동 트랜지스터의 연결을 차단하며,

상기 문턱전압 저장기간 동안, 상기 구동전압을 차단하고, 상기 발광소자와 상기 구동 트랜지스터를 연결하고, 상기 문턱전압 저장기간을, 상기 구동 트랜지스터의 이동도에 따라 결정되는 이동도 전압이, 상기 구동 트랜지스터의 문턱전압으로 떨어지기 전까지 유지시키며,

상기 데이터전압 저장기간 동안, 상기 구동전압을 차단하고, 상기 발광소자와 상기 구동 트랜지스터의 연결을 차단하여, 상기 데이터 커패시터에 상기 데이터전압을 저장하며, ,

상기 발광기간 동안, 상기 구동전압을 상기 구동 트랜지스터에 공급하고, 상기 발광소자와 상기 구동 트랜지스터를 연결하여 상기 발광소자를 발광시키며, 상기 기준전압과 상기 데이터전압을 차단하는 것을 특징으로 하는 화소 회로.

청구항 5

발광소자, 상기 발광소자의 발광을 제어하는 구동 트랜지스터, 상기 구동 트랜지스터의 게이트 단자에 연결되는 데이터 커패시터 및 상기 데이터 커패시터에 저장된 데이터 전압으로 상기 구동 트랜지스터를 구동시켜 상기 발광소자를 발광시키는 스위칭부를 포함하는 화소 회로의 구동 방법에 있어서,

초기화기간 동안, 상기 스위칭부에 기준 전압을 공급하여, 상기 데이터 커패시터를 초기화하는 단계;

문턱전압 저장기간 동안, 상기 스위칭부에 상기 기준전압을 공급하여, 상기 데이터 커패시터의 상기 초기화상태를 유지시키고, 상기 스위칭부에 상기 구동 트랜지스터의 문턱전압을 저장하는 단계;

데이터전압 저장기간 동안, 상기 기준전압과 데이터 전압을 상기 스위칭부에 공급하여, 상기 데이터 커패시터에 상기 데이터 전압을 저장하고, 상기 스위칭부에는 상기 문턱전압을 저장하는 단계; 및

발광기간 동안, 상기 문턱전압을 상기 구동 트랜지스터의 소스단자에 공급하고, 상기 데이터 전압을 상기 구동 트랜지스터의 게이트단자에 공급하여, 상기 구동 트랜지스터를 턴온시켜, 상기 발광소자를 발광시키는 단계를 포함하는 화소 회로의 구동 방법.

청구항 6

제 5 항에 있어서,

상기 초기화기간 동안, 상기 구동전압을 상기 구동 트랜지스터에 공급하고, 상기 발광소자와 상기 구동 트랜지스터의 연결을 차단하며,

상기 문턱전압 저장기간 동안, 상기 구동전압을 차단하고, 상기 발광소자와 상기 구동 트랜지스터를 연결하며,

상기 데이터전압 저장기간 동안, 상기 구동전압을 차단하고, 상기 발광소자와 상기 구동 트랜지스터의 연결을 차단하며,

상기 발광기간 동안, 상기 구동전압을 상기 구동 트랜지스터에 공급하고, 상기 발광소자와 상기 구동 트랜지스터를 연결하며, 상기 기준전압과 상기 데이터전압을 차단하는 것을 특징으로 하는 화소 회로의 구동 방법.

청구항 7

제 5 항에 있어서,

상기 초기화기간 동안, 상기 구동전압을 상기 구동 트랜지스터에 공급하고, 상기 발광소자와 상기 구동 트랜지스터를 연결하며,

상기 문턱전압 저장기간 동안, 상기 구동전압을 차단하고, 상기 발광소자와 상기 구동 트랜지스터를 연결하며,

상기 데이터전압 저장기간 동안, 상기 구동전압을 차단하고, 상기 발광소자와 상기 구동 트랜지스터의 연결을 차단하며,

상기 발광기간 동안, 상기 구동전압을 상기 구동 트랜지스터에 공급하고, 상기 발광소자와 상기 구동 트랜지스

터를 연결하며, 상기 기준전압과 상기 데이터전압을 차단하는 것을 특징으로 하는 화소 회로의 구동 방법.

청구항 8

발광소자, 상기 발광소자의 발광을 제어하는 구동 트랜지스터, 상기 구동 트랜지스터의 게이트 단자에 연결되는 데이터 커패시터 및 상기 데이터 커패시터에 저장된 데이터 전압으로 상기 구동 트랜지스터를 구동시켜 상기 발광소자를 발광시키는 스위칭부를 포함하는 화소 회로의 구동 방법에 있어서,

초기화기간 동안, 상기 스위칭부에 기준 전압을 공급하여, 상기 데이터 커패시터를 초기화하는 단계;

문턱전압 저장기간 동안, 상기 스위칭부에 상기 기준전압을 공급하여, 상기 데이터 커패시터의 상기 초기화상태를 유지시키고, 상기 스위칭부에 상기 구동 트랜지스터의 이동도와 관련된 이동도 전압을 저장하는 단계;

데이터전압 저장기간 동안, 상기 기준전압과 데이터 전압을 상기 스위칭부에 공급하여, 상기 데이터 커패시터에 상기 데이터 전압을 저장하고, 상기 스위칭부에는 상기 이동도 전압을 저장하는 단계; 및

발광기간 동안, 상기 이동도 전압과 상기 기준전압을 상기 구동 트랜지스터의 소스단자에 공급하고, 상기 데이터 전압을 상기 구동 트랜지스터의 게이트단자에 공급하여, 상기 구동 트랜지스터를 턴온시켜, 상기 발광소자를 발광시키는 단계를 포함하는 화소 회로의 구동 방법.

청구항 9

제 8 항에 있어서,

상기 초기화기간 동안, 상기 구동전압을 상기 구동 트랜지스터에 공급하고, 상기 발광소자와 상기 구동 트랜지스터의 연결을 차단하며,

상기 문턱전압 저장기간 동안, 상기 구동전압을 차단하고, 상기 발광소자와 상기 구동 트랜지스터를 연결하고, 상기 문턱전압 저장기간을 상기 이동도 전압이 상기 구동 트랜지스터의 문턱전압으로 떨어지기 전까지 유지시키며,

상기 데이터전압 저장기간 동안, 상기 구동전압을 차단하고, 상기 발광소자와 상기 구동 트랜지스터의 연결을 차단하며,

상기 발광기간 동안, 상기 구동전압을 상기 구동 트랜지스터에 공급하고, 상기 발광소자와 상기 구동 트랜지스터를 연결하며, 상기 기준전압과 상기 데이터전압을 차단하는 것을 특징으로 하는 화소 회로의 구동 방법.

청구항 10

청구항 제 1 항 내지 제 4 항 중 어느 한 항에 기재된 화소 회로를 가지는 복수의 화소를 포함하는 디스플레이 패널;

상기 화소 회로의 상기 스위칭부에 기준 전압과 데이터 전압을 공급하는 데이터 구동부; 및

상기 화소 회로의 스위칭부를 스위칭시키는 주사 구동부를 포함하는 유기발광표시장치.

명세서

기술분야

[0001] 본 발명은 화소 회로와 이를 포함하는 유기발광표시장치에 관한 것으로서, 특히, 발광소자의 발광을 제어하는 구동 트랜지스터의 문턱 전압을 보상할 수 있는 화소 회로와 그 구동 방법 및 이를 이용한 유기발광표시장치에 관한 것이다.

배경기술

[0002] 최근, 평판 디스플레이(Flat Panel Display)는 멀티미디어의 발달과 함께 그 중요성이 증대되고 있다. 이에 부응하여 액정 디스플레이(Liquid Crystal Display), 플라즈마 디스플레이 패널(Plasma Display Panel), 전계 방출 표시 장치(Field Emission Display), 발광표시장치(Light Emitting Display) 등과 같은 여러 가지의 평판 디스플레이가 실용화되고 있다. 이러한, 평판 디스플레이 중에서 발광 표시 장치는 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 소비 전력이 낮고, 자체 발광이므로 시야각에 문제가 없어서, 차세대 평판 디스플레이

이로 주목받고 있다.

- [0003] 일반적으로, 발광표시장치는 발광 물질을 전기적으로 여기 시켜 발광시키는 표시 장치로서, 그의 재료 및 구조에 따라 무기발광표시장치와 유기발광표시장치로 구분된다.
- [0004] 도 1은 일반적인 유기발광표시장치의 화소 회로를 개략적으로 나타내는 회로도이다.
- [0005] 일반적인 유기발광표시장치의 화소 회로는, 도 1에 도시된 바와 같이, 스위칭 트랜지스터(ST), 구동 트랜지스터(DT), 커패시터(C) 및 발광소자(OLED)를 구비한다.
- [0006] 스위칭 트랜지스터(ST)는 주사 라인(SL)에 공급되는 주사 신호에 따라 스위칭되어 데이터 라인(DL)에 공급되는 데이터 전압(Vdata)을 구동 트랜지스터(DT)에 공급한다.
- [0007] 구동 트랜지스터(DT)는, 스위칭 트랜지스터(ST)로부터 공급되는 데이터 전압(Vdata)에 따라 스위칭되어, 구동 전원(Vdd)으로부터 발광소자(OLED)로 흐르는 데이터 전류(Ioled)를 제어한다.
- [0008] 커패시터(C)는 구동 트랜지스터(DT)의 게이트 단자와 소스 단자 사이에 접속되어, 구동 트랜지스터(DT)의 게이트 단자에 공급되는 데이터 전압(Vdata)에 대응되는 전압을 저장하고, 저장된 전압으로 구동 트랜지스터(DT)를 턴-온시킨다.
- [0009] 발광소자(OLED)는 구동 트랜지스터(DT)의 드레인 단자와 접지 전원(Vss) 사이에 전기적으로 접속되어 구동 트랜지스터(DT)로부터 공급되는 데이터 전류(Ioled)에 의해 발광한다. 이때, 발광소자(OLED)에 흐르는 데이터 전류(Ioled)는 구동 트랜지스터(DT)의 게이트-소스 사이의 전압(Vgs), 구동 트랜지스터(DT)의 문턱 전압(Vth), 및 데이터 전압(Vdata)에 따라 결정된다.
- [0010] 이러한 일반적인 유기발광표시장치의 화소 회로는 데이터 전압(Vdata)에 따른 구동 트랜지스터(DT)의 스위칭을 이용하여 구동 전원(Vdd)으로부터 발광소자(OLED)로 흐르는 데이터 전류(Ioled)의 크기를 제어하여 발광소자(OLED)를 발광시킴으로써 소정의 영상을 표시하게 된다.
- [0011] 그러나, 상기한 바와 같은 일반적인 유기발광표시장치의 화소 회로에서, 발광소자(OLED)에 흐르는 전류(Ioled)는 구동 트랜지스터(DT)의 문턱 전압 편차 및 구동 전원(Vdd)의 전압 강하 등에 의해 변화될 수 있다. 이에 따라, 일반적인 유기발광표시장치의 화소 회로는 동일한 데이터 전압(Vdata)이라 하더라도, 각 구동 트랜지스터(DT)로부터 출력되는 데이터 전류(Ioled)가 달라져, 균일한 화질을 구현할 수 없다는 문제점이 있다.
- [0012] 더욱이, 구동 트랜지스터(DT)의 문턱 전압 편차와, 구동 전원(Vdd)의 전압 강하는, 유기발광표시장치가 대면적화될수록 더욱 증가되기 때문에, 대면적 유기발광표시장치의 화질 저하를 발생시키는 원인이 된다.
- [0013] 즉, 발광소자(OLED)는 전류제어 소자이며, 발광소자(OLED)를 통해 흐르는 전류는 발광소자와 연결된 구동 트랜지스터에 의해 제어된다. 여기서, 전류를 제어하는 구동 트랜지스터의 문턱전압과 이동도는, 공정편차 등에 의하여 화소마다 상이하게 결정된다. 따라서, 동일 계조에 대응하는 데이터 신호(데이터 전압)가 상기 구동 트랜지스터에 공급되더라도, 구동 트랜지스터의 문턱전압과 이동도의 차에 의하여, 발광소자(OLED)는 서로 다른 휘도로 발광한다. 또한, 발광소자(OLED)에 인가되는 구동 전원(Vdd)의 공급전압은, 회로 저항에 의해 발광시와 미발광시 변화하게 된다. 이로 인해, 발광소자(OLED)는 원하던 휘도와 다른 휘도로 발광될 수 있다. 즉, 상기한 바와 같은 문제들로 인해, 종래의 유기발광표시장치에서는 휘도가 불균일하다. 상기한 바와 같은 문제들은 유기발광표시장치가 대면적화될수록 더욱 심각하게 발생되고 있다.

발명의 내용

해결하려는 과제

- [0014] 본 발명은 상술한 문제점을 해결하기 위해 제안된 것으로서, 발광소자의 발광을 제어하는 구동 트랜지스터의 문턱 전압에 의한 영향을 제거시킬 수 있는, 화소 회로와 그 구동 방법 및 이를 이용한 유기발광표시장치를 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

- [0015] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 화소 회로는, 애노드 전극과 캐소드 전극 사이에 형성된 유기 발광셀을 포함하도록 형성되어 통전에 의해 발광하는 발광소자; 게이트 단자와 소스 단자 사이에 인가되는 전압에 따라 상기 발광소자의 발광을 제어하는 구동 트랜지스터; 기준전압이 공급되는 기준라인의 제1노드에 연

결된 제1단자와 데이터 전압이 입력되는 데이터라인과 상기 구동 트랜지스터의 게이트 단자가 연결되어 있는 제2노드에 접속된 제2단자를 가지는 데이터 커패시터; 및 초기화기간 동안, 상기 데이터 커패시터를 초기화하고, 문턱전압 저장기간 동안, 상기 구동 트랜지스터의 문턱 전압을 저장하고, 데이터전압 저장기간 동안, 상기 데이터 커패시터에 데이터 전압을 저장하며, 발광기간 동안에 상기 데이터 커패시터에 저장된 상기 데이터 전압을 이용하여 상기 발광소자를 발광시키는 스위칭부를 포함한다.

[0016] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 화소 회로의 구동 방법은, 발광소자, 상기 발광소자의 발광을 제어하는 구동 트랜지스터, 상기 구동 트랜지스터의 게이트 단자에 연결되는 데이터 커패시터 및 상기 데이터 커패시터에 저장된 데이터 전압으로 상기 구동 트랜지스터를 구동시켜 상기 발광소자를 발광시키는 스위칭부를 포함하는 화소 회로의 구동 방법에 있어서, 초기화기간 동안, 상기 스위칭부에 기준 전압을 공급하여, 상기 데이터 커패시터를 초기화하는 단계; 문턱전압 저장기간 동안, 상기 스위칭부에 상기 기준전압을 공급하여, 상기 데이터 커패시터의 상기 초기화상태를 유지시키고, 상기 스위칭부에 상기 구동 트랜지스터의 문턱전압을 저장하는 단계; 데이터전압 저장기간 동안, 상기 기준전압과 데이터 전압을 상기 스위칭부에 공급하여, 상기 데이터 커패시터에 상기 데이터 전압을 저장하고, 상기 스위칭부에는 상기 문턱전압을 저장하는 단계; 및 발광기간 동안, 상기 문턱전압을 상기 구동 트랜지스터의 소스단자에 공급하고, 상기 데이터 전압을 상기 구동 트랜지스터의 게이트단자에 공급하여, 상기 구동 트랜지스터를 턴온시켜, 상기 발광소자를 발광시키는 단계를 포함한다.

[0017] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 화소 회로의 구동 방법은, 발광소자, 상기 발광소자의 발광을 제어하는 구동 트랜지스터, 상기 구동 트랜지스터의 게이트 단자에 연결되는 데이터 커패시터 및 상기 데이터 커패시터에 저장된 데이터 전압으로 상기 구동 트랜지스터를 구동시켜 상기 발광소자를 발광시키는 스위칭부를 포함하는 화소 회로의 구동 방법에 있어서, 초기화기간 동안, 상기 스위칭부에 기준 전압을 공급하여, 상기 데이터 커패시터를 초기화하는 단계; 문턱전압 저장기간 동안, 상기 스위칭부에 상기 기준전압을 공급하여, 상기 데이터 커패시터의 상기 초기화상태를 유지시키고, 상기 스위칭부에 상기 구동 트랜지스터의 이동도와 관련된 이동도 전압을 저장하는 단계; 데이터전압 저장기간 동안, 상기 기준전압과 데이터 전압을 상기 스위칭부에 공급하여, 상기 데이터 커패시터에 상기 데이터 전압을 저장하고, 상기 스위칭부에는 상기 이동도 전압을 저장하는 단계; 및 발광기간 동안, 상기 이동도 전압과 상기 기준전압을 상기 구동 트랜지스터의 소스단자에 공급하고, 상기 데이터 전압을 상기 구동 트랜지스터의 게이트단자에 공급하여, 상기 구동 트랜지스터를 턴온시켜, 상기 발광소자를 발광시키는 단계를 포함한다.

[0018] 상술한 기술적 과제를 달성하기 위한 본 발명에 따른 유기발광표시장치는, 상기 화소 회로를 가지는 복수의 화소를 포함하는 디스플레이 패널; 상기 화소 회로의 상기 스위칭부에 기준 전압과 데이터 전압을 공급하는 데이터 구동부; 및 상기 화소 회로의 스위칭부를 스위칭시키는 주사 구동부를 포함한다.

발명의 효과

[0019] 본 발명에 의하면, 발광소자의 발광을 제어하는 구동 트랜지스터의 문턱 전압에 의한 영향이 제거됨으로써, 각 화소에 형성되어 있는 구동 트랜지스터(DT)의 문턱 전압에 편차가 있더라도, 패널 전체에서 균일한 휘도가 출력될 수 있다.

[0020] 또한, 본 발명에 의하면, 발광소자의 발광시와 미발광시의 발광소자의 공급전압 차이(VDD IR-Drop)에 의한 영향이 제거될 수 있다.

[0021] 또한, 본 발명에 의하면, 구동 트랜지스터의 이동도에 의한 영향이 제거될 수 있다.

[0022] 또한, 본 발명에 의하면, 화소들의 휘도가 균일하게 출력될 수 있기 때문에, 대면적의 유기발광표시장치가 제조될 수 있다.

[0023] 또한, 본 발명에 의하면, 유기발광표시장치의 휘도 균일도(Uniformity)가 향상될 수 있다.

도면의 간단한 설명

[0024] 도 1은 일반적인 유기발광표시장치의 화소 회로를 개략적으로 나타내는 회로도.

도 2는 본 발명에 따른 화소 회로를 개략적으로 나타내는 회로도.

도 3은 본 발명의 제1실시예에 따른 화소 회로의 구동 방법을 설명하기 위한 구동 파형도.

도 4a 내지 도 4d는 도 3에 도시된 기간별 화소 회로의 동작 상태를 나타내는 도면.
 도 5는 본 발명의 제2실시예에 따른 화소 회로의 구동 방법을 설명하기 위한 구동 파형도.
 도 6a 내지 도 6d는 도 5에 도시된 기간별 화소 회로의 동작 상태를 나타내는 도면.
 도 7은 본 발명의 제3실시예에 따른 화소 회로의 구동 방법을 설명하기 위한 구동 파형도.
 도 8a 내지 도 8d는 도 7에 도시된 기간별 화소 회로의 동작 상태를 나타내는 도면.
 도 9는 본 발명에 따른 또 다른 화소 회로를 개략적으로 나타내는 회로도.
 도 10은 본 발명에 따른 유기발광표시장치를 개략적으로 나타내는 도면.

발명을 실시하기 위한 구체적인 내용

- [0025] 이하, 첨부된 도면을 참조하여 본 발명의 실시 예에 대해 상세히 설명한다.
- [0026] 도 2는 본 발명에 따른 화소 회로를 개략적으로 나타내는 회로도이다.
- [0027] 본 발명에 따른 화소 회로(110)는, 도 2에 도시된 바와 같이, 애노드 전극과 캐소드 전극 사이에 형성된 유기 발광셀을 포함하도록 형성되어 통전에 의해 발광하는 발광소자(OLED), 게이트 단자와 소스 단자 사이에 인가되는 전압에 따라 상기 발광소자(OLED)의 발광을 제어하는 구동 트랜지스터(DT), 기준전압(Vref)이 공급되는 기준 라인의 제1노드에 연결된 제1단자와 데이터 전압이 입력되는 데이터라인과 상기 구동 트랜지스터의 게이트 단자가 연결되어 있는 제2노드에 접속된 제2단자를 가지는 데이터 커패시터(C1) 및 수평기간 동안, 상기 데이터 커패시터(C1)를 초기화하고, 상기 구동 트랜지스터(DT)의 문턱 전압을 저장한 다음, 상기 데이터 커패시터(C1)에 데이터 전압을 저장하며, 발광기간에 상기 데이터 커패시터(C1)에 저장된 상기 데이터 전압을 이용하여 상기 발광소자(OLED)를 발광시키는 스위칭부(120)를 포함한다.
- [0028] 우선, 상기 구동 트랜지스터(DT)는 상기 제2노드(B)에 접속된 게이트 단자, 상기 구동전압(VDD)이 공급되는 상기 제3노드(C)에 접속된 소스 단자 및 상기 발광소자(OLED)와 연결된 드레인 단자를 포함하여 구성된다. 이때, 상기 구동 트랜지스터(DT)의 드레인 단자는, 상기 스위칭부(112)를 구성하는 제4스위칭 트랜지스터(T4)를 통해 상기 발광소자(OLED)와 연결되어 있다. 상기 구동 트랜지스터(DT)는 상기 데이터 커패시터(C1)에 저장된 데이터 전압(Vdata)에 기초한 게이트 단자와 소스 단자 사이의 전압에 따라 턴-온되어, 데이터 전압(Vdata)과 기준 전압(Vref)의 차이에 의해 결정되는 데이터 전류를 발광소자(OLED)에 공급하여, 상기 발광소자(OLED)를 발광시킨다. 상기 구동 트랜지스터(DT)가 도 2에 도시된 바와 같이, P타입의 전도도를 가지는 박막 트랜지스터로 이루어진 경우, 0V 미만의 문턱 전압(Vth)을 갖는다.
- [0029] 다음, 상기 데이터 커패시터(C1)는 상기 스위칭부(112)의 제1 내지 제4스위칭 트랜지스터(T1, T2, T3, T4) 각각의 스위칭 상태에 따라, 초기화된 후, 상기 데이터 전압(Vdata)을 저장한 다음, 저장된 상기 데이터 전압(Vdata)에 따라 상기 구동 트랜지스터(DT)를 턴-온시킨다. 이를 위해, 상기 데이터 커패시터(C1)는 상기 제1노드(A)와 연결된 제1단자 및 상기 제2노드(B)와 연결된 제2단자를 포함한다.
- [0030] 상기 데이터 커패시터(C1)의 상기 제1단자는 상기 스위칭부(112)의 상기 제1스위칭 트랜지스터(T1)에 접속된다. 상기 데이터 커패시터(C1)의 상기 제1단자에는 상기 제1스위칭 트랜지스터(T1)의 스위칭에 따라 상기 기준 전압(Vref)이 공급된다.
- [0031] 상기 데이터 커패시터(C1)의 상기 제2단자는 상기 제2노드(B), 즉, 상기 구동 트랜지스터(DT)의 게이트 단자와, 상기 스위칭부(112)의 제2스위칭 트랜지스터(T2)에 공통적으로 접속된다.
- [0032] 다음, 상기 발광소자(OLED)는 상기 구동 트랜지스터(DT)의 턴온에 의해 유입되는 데이터 전류에 따라 발광한다. 이를 위해, 상기 발광소자(OLED)는 애노드 전극과 캐소드 전극 사이에 형성된 유기 발광셀을 포함한다. 여기서, 상기 유기 발광셀은 정공 수송층/유기 발광층/전자 수송층의 구조, 또는 정공 주입층/정공 수송층/유기 발광층/전자 수송층/전자 주입층의 구조를 가지도록 형성될 수 있다. 또한, 상기 유기 발광셀에는 상기 유기

발광층의 발광 효율 및/또는 수명 등을 향상시키기 위한 기능층이 추가로 형성될 수 있다.

- [0033] 마지막으로, 상기 스위칭부(110)는, 상기 구동 트랜지스터(DT)의 문턱 전압(Vth)에 의한 영향을 제거하고, 상기 데이터 전압(Vdata)과 기준 전압(Vref)의 차이에 의해 결정되는 데이터 전류로, 상기 발광소자(OLED)를 발광시킨다.
- [0034] 이를 위해, 데이터 라인(DL)에는 데이터 전압(Vdata)이 입력되고, 기준 라인(RL)에는 기준전압(Vref)가 입력된다. 상기 스위칭부(112)는 제1스위칭 제어신호 내지 제3스위칭 제어신호(SCAN1, SCAN2, EM)를 조작하여, 상기 구동 트랜지스터(DT)의 문턱전압을 저장하며, 문턱전압이 저장되면, 데이터 전압(Vdata)을 상기 데이터 커패시터(C1)에 저장한 후, 상기 데이터 전압을 이용하여 상기 발광소자(OLED)를 발광시킨다.
- [0035] 상기 스위칭부(112)는 초기화 기간, 문턱전압 저장기간, 데이터전압 저장기간 및 발광 기간으로 나누어 동작한다.
- [0036] 상기 동작 방법의 일예로서, 첫째, 상기 초기화 기간에, 상기 스위칭부(112)는, 기준전압(Vref) 및 구동전압(VDD)을 이용하여, 상기 데이터 커패시터(C1), 보조 커패시터(C2), 제1노드(A), 제2노드(B) 및 제3노드(C)의 전압을 초기화시킨다. 이때, 상기 스위칭부(112)는 제4트랜지스터(T4)를 오픈(open)시켜, 발광소자(OLED)에 잔존하는 전류를 제거한다.
- [0037] 둘째, 상기 문턱전압 저장기간에, 상기 스위칭부(112)는, 상기 제3노드(C)를 플로팅(Floating) 시키고, 상기 보조 커패시터(C2)에 상기 구동 트랜지스터(Driving TFT)의 문턱전압을 저장시킨다.
- [0038] 셋째, 상기 데이터전압 저장기간에, 상기 스위칭부(112)는, 상기 데이터라인(DL)에 데이터 전압을 입력하여, 상기 데이터 커패시터(C1)에 데이터 전압(Vdata)을 저장시킨다.
- [0039] 마지막으로, 상기 발광 기간에, 상기 스위칭부(112)는, 상기 데이터 커패시터(C1)에 저장된 상기 데이터 전압(Vdata)을 이용하여 상기 발광소자(OLED)를 발광시킨다.
- [0040] 즉, 상기 스위칭부(112)는 상기 제1스위칭 제어신호(SCAN1), 상기 제2스위칭 제어신호(SCAN2) 및 상기 제3스위칭 제어신호(EM)에 따라 스위칭됨으로써, 상기 초기화 기간에 상기 데이터 커패시터(C1)를 초기화하고, 상기 문턱전압 저장기간에 상기 보조 커패시터(C2)에 상기 구동 트랜지스터(DT)의 문턱전압(Vth)을 저장하고, 상기 데이터 전압 저장 기간에 상기 데이터 커패시터(C1)에 상기 데이터 전압을 저장하며, 상기 발광 기간에 상기 데이터 전압으로 상기 발광소자를 발광시킨다.
- [0041] 상기 스위칭부(112)의 구체적인 동작방법은, 이하에서, 도 3 내지 도 8을 참조하여, 제1실시에 내지 제3실시에 로 나누어 구체적으로 설명된다.
- [0042] 상기한 바와 같은 기능을 수행하는 상기 스위칭부(112)는 상기 데이터 라인(DL), 상기 기준 라인(RL), 상기 데이터 커패시터(C1)의 제1단자, 상기 구동 트랜지스터(DT)의 소스 단자 및 드레인 단자, 상기 발광소자(OLED)의 애노드 전극, 상기 제1스위칭 제어신호 공급라인(SL1), 상기 제2스위칭 제어신호 공급라인(SL2), 상기 제3스위칭 제어신호 공급라인(SL3) 및 구동전압(VDD) 공급라인(PL)에 접속된다.
- [0043] 이를 위해, 상기 스위칭부(112)는, 제1 내지 제4 스위칭 트랜지스터(T1, T2, T3, T4) 및 보조 커패시터(C2)를 포함하여 구성된다.
- [0044] 상기 제1스위칭 트랜지스터(T1)는, 제1스위칭 제어신호(SCAN1)에 따라 스위칭되어, 상기 기준전압(Vref)을 상기 데이터 커패시터(C1)의 상기 제1단자(제1노드(A))에 공급한다.
- [0045] 상기 제2스위칭 트랜지스터(T2)는, 상기 제1스위칭 제어신호(SCAN1)에 따라 스위칭되어, 상기 데이터 전압(Vdata)을 상기 데이터 커패시터(C1)의 상기 제2단자(제2노드(B))에 공급한다.
- [0046] 상기 제3스위칭 트랜지스터(T3)는, 상기 제2스위칭 제어신호(SCAN2)에 따라 스위칭되어, 상기 구동전압(VDD)을 상기 구동 트랜지스터(DT)의 소스단자에 공급한다.
- [0047] 상기 제4스위칭 트랜지스터(T4)는, 상기 제3스위칭 제어신호에 따라 스위칭되어, 상기 구동 트랜지스터(DT)로부터 출력되는 전류를 상기 발광소자(OLED)로 공급한다.

- [0048] 상기 보조 커패시터(C2)는, 상기 구동 트랜지스터(DT)의 상기 소스단자에 연결되어 있는 제3노드(C)와, 상기 제1노드(A) 사이에 연결되어 있다.
- [0049] 상기 기준 전압(Vref)은 상기 발광소자(OLED)의 구동 전압보다 낮은 전압 값으로 설정되는 것으로, 예를 들어, 0V 이상 2V 미만의 전압 값으로 설정될 수 있다. 이때, 상기 스위칭부(112)는 상기 데이터 전압(Vdata)과 상기 기준 전압(Vref)의 차이에 의해 결정되는 데이터 전류로 발광소자(OLED)를 발광시키기 때문에, 상기 기준 전압(Vref)은 이상적으로 0V를 가질 수 있으나, 블랙 계조의 구현을 고려하여 1V로 설정되는 것이 바람직하다. 그리고, 상기 기준 전압(Vref)이 0V를 초과하는 경우, N비트 디지털 입력 데이터에 대응되는 계조별 상기 데이터 전압(Vdata) 각각은 상기 기준 전압(Vref)이 보상된 전압으로 설정될 수 있다.
- [0050] 상기 제1 내지 제4스위칭 트랜지스터(T1, T2, T3, T4) 각각은, P타입의 전도도를 가지는 박막 트랜지스터, 예를 들어, PMOS 트랜지스터로 이루어질 수 있다.
- [0051] 도 3은 본 발명의 제1실시예에 따른 화소 회로의 구동 방법을 설명하기 위한 구동 파형도이고, 도 4a 내지 도 4d는 도 3에 도시된 기간별 화소 회로의 동작 상태를 나타내는 도면이다. 도 3을, 도 4a 내지 도 4d와 결부하여 본 발명의 제1실시예에 따른 화소 회로의 구동 방법을 설명하면 다음과 같다.
- [0052] 본 발명의 제1실시예에 따른 화소 회로의 구동 방법은, 도 3에 도시된 바와 같이, 초기화 기간(t1), 문턱전압 저장기간(t2), 데이터전압 저장기간(t3) 및 발광 기간(T4)에 실행된다.
- [0053] 본 발명의 제1실시예에 따른 화소 회로의 구동 방법에서, 상기 제1스위칭 제어신호는 제1스캔신호(SCAN1)이고, 상기 제2스위칭 제어신호는 제2스캔신호(SCAN2)이며, 상기 제3스위칭 제어신호는 EM(Emission)신호(EM)이다.
- [0054] 본 발명의 제1실시예에 따른 화소 회로의 구동 방법은, 도 2에 도시된 본 발명에 따른 화소 회로에서 실행된다.
- [0055] 먼저, 도 3 및 도 4a에 도시된 바와 같이, 상기 초기화 기간(t1)에서는, 상기 제1스위칭 제어신호(SCAN1)와 상기 제3스위칭 제어신호(EM)는 로우(LOW)로 구동되고, 상기 제2스위칭 제어신호(SCAN2)가 하이(HIGH)로 구동되며, 상기 데이터 라인(DL)에는, 상기 기준 전압이 입력된다. 즉, 상기 데이터 라인(DL)과 상기 기준라인(RL) 모두에 상기 기준전압이 입력된다.
- [0056] 상기 신호들에 의해, 상기 제1 및 제2스위칭 트랜지스터(T1, T2)로 상기 기준전압(Vref)이 입력되고, 상기 제3스위칭 트랜지스터(T3)로 상기 구동전압(VDD)이 입력된다.
- [0057] 상기 제4스위칭 트랜지스터(T4)는 상기 제2스위칭 제어신호(SCAN2)에 의해 턴오프(Open) 되어있기 때문에, 상기 발광소자(OLED)는 발광하지 않으며, 이로 인해, 누설 전류 제거(C/R) 개선 효과가 발생할 수 있다.
- [0058] 따라서, 상기 제1노드(A)와 상기 제2노드(B)는, 상기 기준전압(Vref)으로 초기화되며, 상기 제3노드(C)는 상기 구동전압(VDD)으로 초기화된다.
- [0059] 이때, 상기 제3노드(C)와 상기 제1노드(A)의 차이에 의해 상기 보조 커패시터(C2)는 VDD-Vref로 초기화되며, 상기 제1노드(A)와 상기 제2노드(B)의 차이에 의해 상기 데이터 커패시터(C1)는 0으로 초기화된다.
- [0060] 다음으로, 도 3 및 도 4b에 도시된 바와 같이, 상기 문턱전압 저장기간(t2)에서는, 상기 제3스위칭 제어신호(EM)가 하이(High)로 구동되고, 상기 제1스위칭 제어신호(SCAN1)와 상기 제2스위칭 제어신호(SCAN2)는 로우(LOW)로 구동되며, 상기 데이터 라인(DL)에는 상기 기준전압(Vref)이 입력된다. 즉, 상기 데이터 라인(DL)과 상기 기준라인(RL) 모두에 상기 기준전압이 입력된다.
- [0061] 상기 신호들에 의해, 상기 제3스위칭 트랜지스터(T3)가 오픈(open)되어, 제3노드(C)가 플로팅(Floating)되며, 상기 제1 및 제2스위칭 트랜지스터(T1, T2)를 통해 상기 기준전압(Vref)이 입력된다.
- [0062] 따라서, 상기 제1노드(A)와 상기 제2노드(B)는 상기 기준전압(Vref)으로 유지되며, 소스 플로워 타입(Source Follower type) 연결에 의해, 상기 제3노드(C)는 상기 제2노드(B)보다, 상기 구동 트랜지스터(DT)의 문턱 전압(Vth) 만큼 높은 전압을 가지게 된다. 즉, 상기 제3노드에는 Vref+|Vth|가 입력된다.
- [0063] 이때, 상기 제3노드(C)와 상기 제1노드(A)의 차이에 의해, 상기 보조 커패시터(C2)에 상기 구동 트랜지스터의 문턱전압(Vth)이 저장되며, 상기 제1노드(A)와 상기 제2노드(B)의 차이에 의해 상기 데이터 커패시터(C1)는 0으

로 유지된다.

- [0064] 다음으로, 도 3 및 도 4c에 도시된 바와 같이, 상기 데이터 전압 저장기간(t3)에서는, 상기 제3스위칭 제어신호(EM)와 상기 제2스위칭 제어신호(SCAN2)가 하이(High)로 구동되고, 상기 제1스위칭 제어신호(SCAN1)가 로우(LOW)로 구동되며, 상기 데이터 라인(DL)에는 데이터 전압(Vdata)이 입력된다.
- [0065] 상기 신호들에 의해, 상기 제3스위칭 트랜지스터(T3)와 상기 제4스위칭 트랜지스터(T4)가 오픈(open)되고, 상기 제1스위칭 트랜지스터(T1)를 통해 상기 기준전압(Vref)이 입력되며, 상기 제2스위칭 트랜지스터(T2)를 통해 상기 데이터 전압(Vdata)이 입력된다.
- [0066] 따라서, 상기 제1노드(A)가 상기 기준전압(Vref)로 유지되어, 상기 제3노드(C) 역시, 상기 $Vref+|V_{th}|$ 로 유지된다.
- [0067] 상기 제2노드(B)의 전압은, 상기 기준전압(Vref)에서 상기 데이터 전압(Vdata)으로 변한다.
- [0068] 이때, 상기 보조 커패시터(C2)에는, 상기 문턱전압(V_{th})이 유지되며, 상기 제1노드(A)와 상기 제2노드(B)의 차이에 의해, 상기 데이터 커패시터(C1)에는 $Vref-Vdata$ 가 저장된다.
- [0069] 마지막으로, 도 3 및 도 4d에 도시된 바와 같이, 상기 발광기간(t4)에서는, 상기 제3스위칭 제어신호(EM)와 상기 제2스위칭 제어신호(SCAN2)가 로우(LOW)로 구동되고, 상기 제1스위칭 제어신호(SCAN1)가 하이(HIGH)로 구동된다.
- [0070] 상기 신호들에 의해, 상기 제1스위칭 트랜지스터(T1) 및 상기 제2스위칭 트랜지스터(T2)가 오픈(open)되며, 상기 제3스위칭 트랜지스터(T3)를 통해 구동전압(VDD)이 입력된다.
- [0071] 따라서, 상기 구동 트랜지스터(DT)의 소스 단자(Source)와 게이트 단자(Gate) 사이에 걸린 전압에 의해, 상기 발광소자(OLED)로 흐르는 전류(Ioled)가 제어된다.
- [0072] 상기 소스 단자와 게이트 단자 사이에 걸리는 전압(V_{gs})은 상기 데이터 커패시터(C1)와 상기 보조 커패시터(C2)에 저장된 전압의 합인, $Vref-Vdata+|V_{th}|$ 가 된다.
- [0073] 이때, 상기 구동 트랜지스터(DT)를 통해 상기 발광소자(OLED)로 흐르는 전류는 [수학식 1]과 같다.

수학식 1

[0074]
$$I_{oled} = K \left(\frac{W}{L} \right) \times (Vref - Vdata)^2$$

- [0075] 즉, [수학식 1]에 기재된 바와 같이, 상기 발광소자(OLED)로 흐르는 전류는, 상기 기준전압(Vref) 및 상기 데이터 전압(Vdata)의 차이에 의해서만 좌우된다.
- [0076] 따라서, 상기 구동 트랜지스터(DT)의 문턱전압(V_{th})이 변화되더라도, 상기 발광소자(OLED)로 흐르는 전류의 세기는 변화되지 않는다.
- [0077] 또한, 상기 구동전압(VDD)과 상기 게이트 단자 사이에는, 상기 데이터 커패시터(C1) 및 상기 보조 커패시터(C2)가 연결되어, 상기 게이트 단자와 소스 단자 사이의 전압을 일정하게 유지시키고 있기 때문에, 상기 구동전압(VDD)이 IR Drop에 의해 떨어지더라도, 상기 발광소자(OLED)로 흐르는 전류의 세기는 변화되지 않는다.
- [0078] 상기 [수학식 1]에서, "k"는 비례 상수로서, 상기 구동 트랜지스터(DT)의 구조와 물리적 특성에 의해 결정되는 값으로, 상기 구동 트랜지스터(DT)의 이동도(mobility) 및 구동 트랜지스터(DT)의 채널 폭(W)과 채널 길이(L)의 비인 "W/L" 등에 의해서 결정될 수 있다.
- [0079] 종래 기술에서 언급된 바와 같이, 상기 구동 트랜지스터(DT)의 문턱 전압(V_{th})은 항상 일정한 값을 갖는 것이 아니라, 상기 구동 트랜지스터(DT)의 동작 상태에 따라 편차가 발생할 수 있다.

- [0080] 그러나, 상기 [수학적 식 1]에서 알 수 있듯이, 본 발명의 제1실시예에 따른 화소 회로(110)에서 상기 발광소자(OLED)에 흐르는 전류(Ioled)를 구하는 공식에서는, 상기 구동 트랜지스터(DT)의 문턱전압(Vth) 및 구동전압(VDD)이 고려되지 않는다. 따라서, 상기 발광기간(t4) 동안, 상기 발광소자(OLED)에 흐르는 전류(Ioled)는 상기 구동 트랜지스터(DT)의 문턱전압(Vth) 및 상기 구동전압(VDD) 등에 영향을 받지 않고, 단지 상기 데이터 전압(Vdata)과 상기 기준 전압(Vref)의 차이에 의해 결정된다.
- [0081] 즉, 상기한 바와 같은 본 발명의 제1실시예에 따른 화소 회로(110) 및 그 구동 방법은, 상기 구동 트랜지스터(DT)의 동작 상태에 따른 문턱전압(Vth) 및 상기 구동전압 공급라인(PL)의 저항에 따른 상기 구동전압(VDD)의 전압 강하에 대한 영향을 제거함으로써, 상기 구동 트랜지스터(DT)의 문턱전압(Vth) 편차와 상기 구동전압(VDD)의 전압 강하에 의한 화질 저하를 방지할 수 있다.
- [0082] 도 5는 본 발명의 제2실시예에 따른 화소 회로의 구동 방법을 설명하기 위한 구동 파형도이고, 도 6a 내지 도 6d는 도 5에 도시된 기간별 화소 회로의 동작 상태를 나타내는 도면이다. 도 5를, 도 6a 내지 도 6d와 결부하여 본 발명의 제2실시예에 따른 화소 회로의 구동 방법을 설명하면 다음과 같다.
- [0083] 본 발명의 제2실시예에 따른 화소 회로(110)는, 발광소자(OLED), 구동 트랜지스터(DT), 데이터 커패시터(C1) 및 스위칭부(112)를 포함하여 구성된다. 본 발명의 제2실시예에 따른 화소 회로(110)의 구성은, 도 2에 도시된, 상기 제1실시예의 화소 회로의 구성과 동일하다.
- [0084] 따라서, 이하에서는, 본 발명의 제2실시예에 따른 화소 회로의 구동 방법에 대하여만 설명된다.
- [0085] 본 발명의 제2실시예에 따른 화소 회로의 구동 방법은, 도 5에 도시된 바와 같이, 초기화 기간(t1), 문턱전압 저장기간(t2), 데이터전압 저장기간(t3) 및 발광 기간(T4)에 실행된다.
- [0086] 본 발명의 제2실시예에 따른 화소 회로의 구동 방법에서, 상기 제1스위칭 제어신호는 제1스캔신호(SCAN1)이고, 상기 제2스위칭 제어신호는 제2스캔신호(SCAN2)이며, 상기 제3스위칭 제어신호는 EM(Emission)신호(EM)이다.
- [0087] 먼저, 도 5 및 도 6a에 도시된 바와 같이, 상기 초기화 기간(t1)에서는, 상기 제3스위칭 제어신호(EM), 상기 제1스위칭 제어신호(SCAN1) 및 상기 제2스위칭 제어신호(SCAN2) 모두가 로우(LOW)로 구동된다. 상기 데이터 라인(DL)에는 상기 기준전압(Vref)이 입력된다. 즉, 상기 데이터 라인(DL)과 상기 기준라인(RL) 모두에 상기 기준전압이 입력된다.
- [0088] 상기 신호들에 의해, 상기 제1 내지 제3스위칭 트랜지스터(T1, T2, T3)를 통해 상기 기준전압(Vref)과 상기 구동전압(VDD)이 입력된다.
- [0089] 따라서, 상기 제1노드(A)와 상기 제2노드(B)는 상기 기준전압(Vref)으로 초기화되며, 상기 제3노드(C)는 상기 구동전압(VDD)으로 초기화된다.
- [0090] 이때, 상기 제3노드(C)와 상기 제1노드(A)의 차이에 의해 상기 보조 커패시터(C2)는 VDD-Vref로 초기화되며, 상기 제1노드(A)와 상기 제2노드(B)의 차이에 의해 상기 데이터 커패시터(C1)는 0으로 초기화된다.
- [0091] 다음으로, 도 5 및 도 6b에 도시된 바와 같이, 상기 문턱전압 저장기간(t2)에서는, 상기 제3스위칭 제어신호(EM)가 하이(High)로 입력되고, 상기 제1스위칭 제어신호(SCAN1)와 상기 제2스위칭 제어신호(SCAN2)가 로우(LOW)로 구동되며, 상기 데이터 라인(DL)에는 상기 기준전압(Vref)이 입력된다.
- [0092] 상기 신호들에 의해, 상기 제3스위칭 트랜지스터(T3)가 오픈(open)되어, 상기 제3노드(C)가 플로팅(Floating)되며, 상기 제1 및 제2스위칭 트랜지스터(T1, T2)를 통해 상기 기준전압(Vref) 입력된다.
- [0093] 따라서, 상기 제1노드(A)와 상기 제2노드(B)는 상기 기준전압(Vref)로 유지되며, 소스 플로워 타입(Source Follower type) 연결에 의해, 상기 제3노드(C)는 상기 제2노드(B)보다 상기 구동 트랜지스터(DT)의 상기 문턱전압(Vth)만큼 높은 전압을 가지게 된다. 즉, 상기 제3노드에는 Vref+|Vth|가 입력된다.
- [0094] 이때, 상기 제3노드(C)와 상기 제1노드(A)의 차이에 의해, 상기 보조 커패시터(C2)에 상기 구동 트랜지스터의 문턱전압(Vth)이 저장되며, 상기 제1노드(A)와 상기 제2노드(B)의 차이에 의해 상기 데이터 커패시터(C1)는 0으로 유지된다.

- [0095] 다음으로, 도 5 및 도 6c에 도시된 바와 같이, 상기 데이터 전압 저장기간(t3)에서는, 상기 제3스위칭 제어신호(EM)와 상기 제2스위칭 제어신호(SCAN2)가 하이(High)로 입력되고, 상기 제1스위칭 제어신호(SCAN1)가 로우(LOW)로 구동되며, 상기 데이터 라인(DL)에는 상기 데이터 전압(Vdata)이 입력된다.
- [0096] 상기 신호들에 의해, 상기 제3스위칭 트랜지스터(T3)와 상기 제4스위칭 트랜지스터(T4)가 오픈(open)되고, 상기 제1스위칭 트랜지스터(T1)를 통해 상기 기준전압(Vref)이 입력되며, 상기 제2스위칭 트랜지스터(T2)를 통해 상기 데이터 전압(Vdata)이 입력된다.
- [0097] 따라서, 상기 제1노드(A)가 상기 기준전압(Vref)로 유지되어, 상기 제3노드(C) 역시, 상기 $Vref+|Vth|$ 로 유지된다.
- [0098] 상기 제2노드(B)의 전압은, 상기 기준전압(Vref)에서 상기 데이터 전압(Vdata)으로 변한다.
- [0099] 이때, 상기 보조 커패시터(C2)에는, 상기 문턱전압(Vth)이 유지되며, 상기 제1노드(A)와 상기 제2노드(B)의 차이에 의해, 상기 데이터 커패시터(C1)에는 $Vref-Vdata$ 가 저장된다.
- [0100] 마지막으로, 도 5 및 도 6d에 도시된 바와 같이, 상기 발광기간(t4)에서는, 상기 제3스위칭 제어신호(EM)와 상기 제2스위칭 제어신호(SCAN2)가 로우(LOW)로 입력되고, 상기 제1스위칭 제어신호(SCAN1)가 하이(HIGH)로 입력된다.
- [0101] 상기 신호들에 의해, 상기 제1스위칭 트랜지스터(T1) 및 상기 제2스위칭 트랜지스터(T2)가 오픈(open)되며, 상기 제3스위칭 트랜지스터(T3)를 통해 구동전압(VDD)이 입력된다.
- [0102] 따라서, 상기 구동 트랜지스터(DT)의 소스 단자(Source)와 게이트 단자(Gate) 사이에 걸린 전압에 의해, 상기 발광소자(OLED)로 흐르는 전류(Ioled)가 제어된다.
- [0103] 상기 소스 단자와 게이트 단자 사이에 걸리는 전압(Vgs)은 상기 데이터 커패시터(C1)와 상기 보조 커패시터(C2)에 저장된 전압의 합인, $Vref-Vdata+|Vth|$ 가 된다.
- [0104] 이때, 상기 구동 트랜지스터(DT)를 통해 상기 발광소자(OLED)로 흐르는 전류는 상기 [수학식 1]과 같다.
- [0105] 즉, [수학식 1]에 기재된 바와 같이, 상기 발광소자(OLED)로 흐르는 전류는, 상기 기준전압(Vref) 및 상기 데이터 전압(Vdata)의 차이에 의해서만 좌우된다.
- [0106] 따라서, 상기 구동 트랜지스터(DT)의 문턱전압(Vth)이 변화되더라도, 상기 발광소자(OLED)로 흐르는 전류의 세기는 변화되지 않는다.
- [0107] 또한, 상기 구동전압(VDD)과 상기 게이트 단자 사이에는, 상기 데이터 커패시터(C1) 및 상기 보조 커패시터(C2)가 연결되어, 상기 게이트 단자와 소스 단자 사이의 전압을 일정하게 유지시키고 있기 때문에, 상기 구동전압(VDD)이 IR Drop에 의해 떨어지더라도, 상기 발광소자(OLED)로 흐르는 전류의 세기는 변화되지 않는다.
- [0108] 상기한 바와 같은 본 발명의 제2실시예는, 상기 초기화 기간(t1)에서, 상기 제4스위칭 트랜지스터(T4)가 오픈된다는 점을 제외하고는, 상기에서 설명된 본 발명의 제1실시예의 구성, 기능 및 효과와 동일한 구성, 기능 및 효과를 가지고 있다.
- [0109] 도 7은 본 발명의 제3실시예에 따른 화소 회로의 구동 방법을 설명하기 위한 구동 파형도이고, 도 8a 내지 도 8d는 도 7에 도시된 기간별 화소 회로의 동작 상태를 나타내는 도면이다. 도 7을, 도 8a 내지 도 8d와 결합하여 본 발명의 제3실시예에 따른 화소 회로의 구동 방법을 설명하면 다음과 같다.
- [0110] 본 발명의 제3실시예에 따른 화소 회로(110)는, 발광소자(OLED), 구동 트랜지스터(DT), 데이터 커패시터(C1) 및 스위칭부(112)를 포함하여 구성된다. 본 발명의 제3실시예에 따른 화소 회로(110)의 구성은, 도 2에 도시된, 상기 제1실시예의 화소 회로의 구성과 동일하다.
- [0111] 따라서, 이하에서는, 본 발명의 제3실시예에 따른 화소 회로의 구동 방법에 대하여만 설명된다.
- [0112] 본 발명의 제3실시예에 따른 화소 회로의 구동 방법은, 도 5에 도시된 바와 같이, 초기화 기간(t1), 문턱전압

저장기간(t2), 데이터전압 저장기간(t3) 및 발광 기간(T4)에 실행된다.

- [0113] 본 발명의 제2실시예에 따른 화소 회로의 구동 방법에서, 상기 제1스위칭 제어신호는 제1스캔신호(SCAN1)이고, 상기 제2스위칭 제어신호는 제2스캔신호(SCAN2)이며, 상기 제3스위칭 제어신호는 EM(Emission)신호(EM)이다.
- [0114] 먼저, 도 2 및 도 3a에 도시된 바와 같이, 상기 초기화 기간(t1)에서는, 상기 제3스위칭 제어신호(EM)와 상기 제1스위칭 제어신호(SCAN1)가 로우(LOW)로 구동되고, 상기 제2스위칭 제어신호(SCAN2)는 하이(HIGH)로 구동된다.
- [0115] 상기 데이터 라인(DL)에는 상기 기준전압(Vref)이 입력된다.
- [0116] 상기 신호들에 의해, 상기 제1 내지 제3스위칭 트랜지스터(T1, T2, T3)를 통해 상기 기준전압(Vref)과 상기 구동전압(VDD)이 입력된다.
- [0117] 이때, 상기 제4스위칭 트랜지스터(T4)가 오픈(open) 되어있기 때문에, 상기 발광소자(OLED)는 발광되지 않는다.
- [0118] 따라서, 상기 제1노드(A)와 상기 제2노드(B)는 상기 기준전압(Vref)으로 초기화되고, 상기 제3노드(C)는 상기 구동전압(VDD)으로 초기화된다.
- [0119] 이때, 상기 제3노드(C)와 상기 제1노드(A)의 차이에 의해 상기 보조 커패시터(C2)는 VDD-Vref로 초기화되며, 상기 제1노드(A)와 상기 제2노드(B)의 차이에 의해 상기 데이터 커패시터(C1)는 0으로 초기화된다.
- [0120] 다음으로, 도 7 및 도 8b에 도시된 바와 같이, 상기 문턱전압 저장기간(t2)에서는, 상기 제3스위칭 제어신호(EM)가 하이(High)로 입력되고, 상기 제1 및 제2스위칭 제어신호(SCAN1, SCAN2)가 로우(LOW)로 구동되며, 상기 데이터 라인(DL)에는 상기 기준전압(Vref)이 입력된다.
- [0121] 상기 신호들에 의해, 상기 제3스위칭 트랜지스터(T3)가 오픈(open)되어, 상기 제3노드(C)가 플로팅(Floating)되며, 상기 제1 및 제2스위칭 트랜지스터(T1, T2)를 통해 상기 기준전압(Vref)이 입력된다.
- [0122] 따라서, 상기 제1노드(A)와 상기 제2노드(B)는 상기 기준전압(Vref)으로 유지 되며, 소스 플로워 타입(Source Follower type) 연결에 의해 상기 구동 트랜지스터(DT)와 상기 제4스위칭 트랜지스터(T4)와 상기 발광소자(OLED)를 통해 전류가 흐른다. 상기 전류를 통해 상기 제3노드(C)의 전압이 정해진다. 상기 전류를 I_x라고 할 때, 상기 전류의 계산식은 아래의 [수학식 2]와 같다.

수학식 2

[0123]
$$I_x = \frac{1}{2} k\mu(V_x - |V_{th}|)^2 \quad (k = \frac{W}{L} C_{ox})$$

[0124] [수학식 2]에서, V_x를 계산하면 아래의 [수학식 3]과 같다. 여기서, V_x는 상기 구동 트랜지스터의 이동도와 관련된 전압으로서, 이하에서는, 간단히 이동도 전압(V_x)이라 한다.

수학식 3

[0125]
$$V_x = \sqrt{\frac{2I_x}{k\mu}} + |V_{th}|$$

[0126] 본 발명의 제3실시예에서는, 상기 이동도 전압(V_x)이 상기 문턱전압(V_{th})까지 떨어지기 전에, 상기 발광소자(OLED)로 흐르는 전류(I_x)가 다른 픽셀들 간에 일치하도록 상기 문턱전압 저장기간(t2)의 폭이 조절되어야 한다.

[0127] 상기 제3노드(C)에는 Vref + V_x 가 입력된다.

- [0128] 이때, 상기 제3노드(C)와 상기 제1노드(A)의 차이에 의해 상기 보조 커패시터(C2)에 상기 이동도 전압(V_x)이 저장되며, 상기 제1노드(A)와 상기 제2노드(B)의 차이에 의해 상기 데이터 커패시터(C1)는 0으로 유지된다.
- [0129] 상기 [수학식 2] 및 [수학식 3]에서, 상기 이동도 전압(V_x)은 상기 구동 트랜지스터(DT)의 문턱전압(V_{th})과, 이동도(μ)를 모두 포함하고 있음을 알 수 있다.
- [0130] 다음으로, 도 7 및 도 8c에 도시된 바와 같이, 상기 데이터 전압 저장기간(t_3)에서는, 상기 제3스위칭 제어신호(EM)와 상기 제2스위칭 제어신호(SCAN2)가 하이(High)로 입력되고, 상기 제1스위칭 제어신호(SCAN1)가 로우(LOW)로 입력된다.
- [0131] 상기 데이터 라인(DL)에는 데이터 전압(V_{data})이 입력된다.
- [0132] 상기 신호들에 의해, 상기 제3스위칭 트랜지스터(T3)와 상기 제4스위칭 트랜지스터(T4)가 오픈(open)되고, 상기 제1스위칭 트랜지스터(T1)를 통해 상기 기준전압(V_{ref})이 입력되며, 상기 제2스위칭 트랜지스터(T2)를 통해 상기 데이터 전압(V_{data})이 입력된다.
- [0133] 따라서, 상기 제1노드(A)는 상기 기준전압(V_{ref})으로 유지되고, 상기 제3노드(C)는 $V_{ref}+V_x$ 로 유지되며, 상기 제2노드(B)는 상기 기준전압(V_{ref})에서 상기 데이터 전압(V_{data})으로 변한다.
- [0134] 이때, 상기 보조 커패시터(C2)에는 상기 이동도 전압(V_x)이 유지되며, 상기 제1노드(A)와 상기 제2노드(B)의 차이에 의해 상기 데이터 커패시터(C1)는 $V_{ref}-V_{data}$ 가 저장된다.
- [0135] 마지막으로, 도 7 및 도 8d에 도시된 바와 같이, 상기 발광기간(t_4)에서는, 상기 제3스위칭 제어신호(EM)와 상기 제2스위칭 제어신호(SCAN2)가 로우(LOW)로 입력되고, 상기 제1스위칭 제어신호(SCAN1)가 하이(HIGH)로 입력된다.
- [0136] 상기 신호들에 의해, 상기 제1 및 제2스위칭 트랜지스터(T1, T2)가 오픈(open)되며, 상기 제3스위칭 트랜지스터(T3)를 통해 상기 구동전압(VDD)이 입력된다.
- [0137] 따라서, 상기 구동 트랜지스터(DT)의 소스 단자와 게이트 단자 사이에 걸린 전압에 의해 전류(I_{oled})가 제어된다.
- [0138] 상기 소스 단자와 게이트 단자 사이에 걸리는 전압(V_{gs})은, 상기 보조 커패시터(C2)와 상기 데이터 커패시터(C1)에 저장된 전압의 합인 $V_{ref}-V_{data}+V_x$ 가 된다. 즉, 상기 데이터 전압 저장기간(t_3)에서 설명된 바와 같이, 상기 보조 커패시터(C2)에는 V_x 가 저장되어 있고, 상기 데이터 커패시터(C1)에는 $V_{ref}-V_{data}$ 가 저장되어 있기 때문에, 상기 발광기간(t_4)에서, 상기 구동 트랜지스터(DT)의 게이트 소스 전압(V_{gs})은, $V_{ref}-V_{data}+V_x$ 가 된다.
- [0139] 이때, 상기 구동 트랜지스터(DT)를 통해 상기 발광소자(OLED) 흐르는 전류(I_{oled})는 아래의 [수학식 4]와 같다.

수학식 4

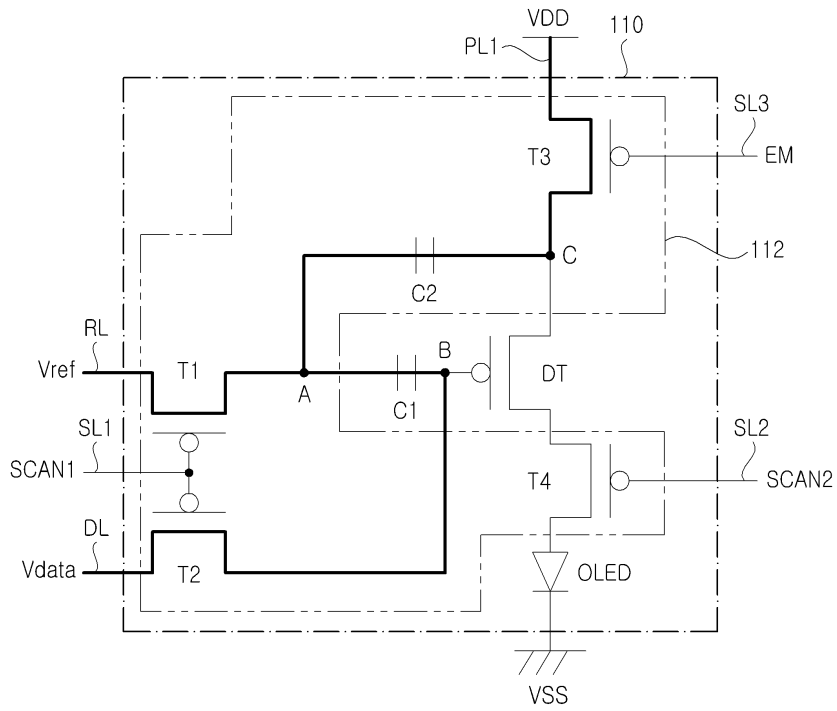
$$\begin{aligned}
 I_{oled} &= \frac{1}{2} k\mu \times (V_{ref} - V_{data} + V_x - |V_{th}|)^2 \\
 &= \frac{1}{2} k\mu \times \left(V_{ref} - V_{data} + \sqrt{\frac{2I_x}{k\mu}} \right)^2 \quad \left(k = \frac{W}{L} C_{ox} \right)
 \end{aligned}$$

- [0140]
- [0141] 따라서, 본 발명의 제3실시예에서는, 상기 구동전압(VDD)과 상기 게이트 단자 사이에 연결되어 있는 상기 보조 커패시터(C2)와 상기 데이터 커패시터(C1)가, 상기 구동 트랜지스터(DT)의 게이트 단자와 소tm 단자 사이의 전압을 유지시켜 상기 구동전압(VDD)이 상기 IR Drop에 의해 떨어지더라도 상기 발광소자(OLED)에 동일한 전류가 흐를 수 있다.
- [0142] 즉, 상기한 바와 같은 본 발명의 제3실시예에 따른 화소 회로(110) 및 그 구동 방법은, 상기 [수학식 4]에 기재되어 있는 바와 같이, 상기 구동 트랜지스터(DT)의 동작 상태에 따른 문턱전압(V_{th}) 및 상기 구동전압 공급라인

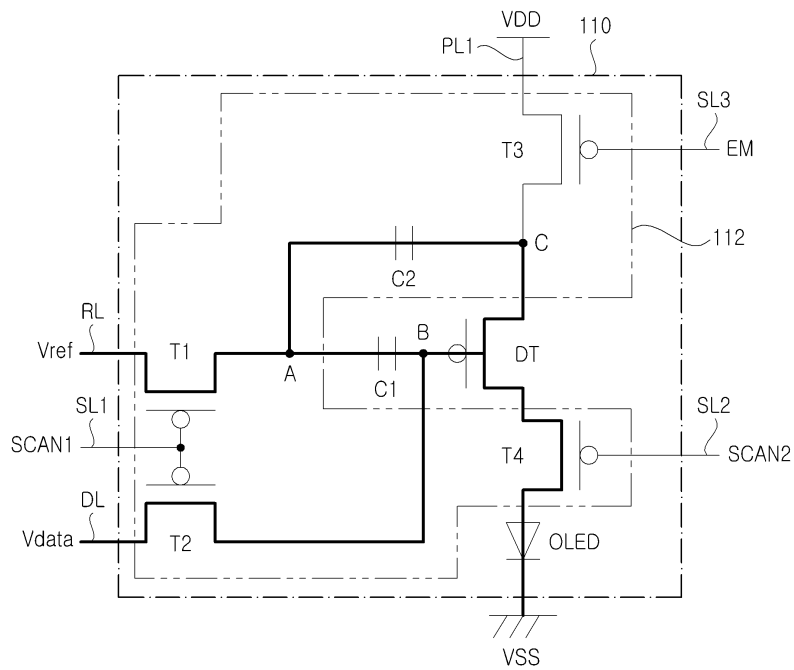
(PL)의 저항에 따른 상기 구동전압(VDD)의 전압 강하에 대한 영향을 제거함으로써, 상기 구동 트랜지스터(DT)의 문턱전압(Vth) 편차와 상기 구동전압(VDD)의 전압 강하에 의한 화질 저하를 방지할 수 있다.

- [0143] 또한, 본 발명의 제3실시에 따른 화소 회로(110) 및 그 구동 방법은, 상기 [수학식 4]에 기재되어 있는 바와 같이, 상기 구동 트랜지스터(DT)에 대한 이동도가 일정한 값으로 설정되어 있기 때문에, 상기 구동 트랜지스터(DT)의 이동도 변화에 대한 영향이 제거될 수 있다.
- [0144] 도 9는 본 발명에 따른 또 다른 화소 회로를 개략적으로 나타내는 회로도이다.
- [0145] 본 발명에 따른 또 다른 화소 회로는, 도 9의 (a)에 도시된 바와 같이, 상기 제1 내지 제3스위칭 제어신호의 종류가 변경되었다는 점을 제외하고는, 도 2에 도시되어 있는 본 발명에 따른 화소 회로의 구조와 동일하다.
- [0146] 즉, 도 2에 도시된 본 발명에 따른 화소 회로에서는, 제1스위칭 제어신호로 제1스캔신호(SCAN1)가 이용되고, 제2스위칭 제어신호로 제2스캔신호(SCAN2)가 이용되며, 제3스위칭 제어신호로 에미션 신호(EM)가 이용되었다.
- [0147] 그러나, 도 9의 (a)에 도시된 본 발명에 따른 또 다른 화소 회로에서는, 제1스위칭 제어신호로 제1스캔신호(SCAN1)가 이용되고, 제2스위칭 제어신호로 제1에미션 신호(EM1)이 이용되며, 제3스위칭 제어신호로 제2에미션 신호(EM2)가 이용되고 있다.
- [0148] 도 9의 (a)에 도시된 본 발명에 따른 또 다른 화소 회로는, 제1에미션 신호(EM1) 및 제2에미션 신호(EM2)를 상기 제2 및 제3스위칭 제어신호로 이용하여, 상기에서 설명된 본 발명의 제1실시에 내지 제3실시에서 설명된 바와 같이 구동될 수 있다.
- [0149] 따라서, 도 9의 (a)에 도시된 본 발명에 따른 또 다른 화소 회로는, 두 개의 에미션 신호(EM1, EM2)를 이용하여 구동됨으로써, 신호선이 효율적으로 사용될 수 있다. 즉, 도 9의 (a)에 도시된 본 발명에 따른 또 다른 화소 회로는, 도 9의 (b) 및 (c)에 도시된 파형도를 이용하여, 상기에서 설명된 바와 같은 방법으로 구동됨으로써, 구동신호를 단순화시킬 수 있으며, 따라서, 상기 화소 회로를 구동시키는 게이트 드라이브 IC가 효율적으로 구성될 수 있다.
- [0150] 도 10은 본 발명에 따른 유기발광표시장치를 개략적으로 나타내는 도면이다.
- [0151] 본 발명에 따른 유기발광표시장치는, 도 10에 도시된 바와 같이, 디스플레이 패널(100), 타이밍 제어부(200), 주사 구동부(300), 데이터 구동부(400) 및 전원 공급부(500)를 포함하여 구성된다.
- [0152] 상기 디스플레이 패널(100)은 복수의 데이터 라인(DL1 내지 DLm)과, 제1 내지 제3 스위칭 제어신호 공급라인(SL1_n, SL2_n, SL3_n; n은 1 이상의 자연수)으로 이루어진 복수의 주사 라인군과, 복수의 구동전압 공급라인(PL)에 의해 정의되는 화소 영역마다 형성된 복수의 화소(P)를 포함하여 구성된다.
- [0153] 상기 복수의 화소(P) 각각은, 도 2를 참조하여 설명된 본 발명에 따른 화소 회로(110)를 포함하여 구성되고, 각 수평 라인의 화소(P)들 각각은, 도 3 내지 도 9를 참조하여 설명된 본 발명에 따른 화소 회로의 구동 방법에 따라 구동되어 소정의 영상을 표시한다. 따라서, 상기 각 화소(P)와 이의 구동 방법에 대한 구체적인 설명은 도 2 내지 도 9에 대한 설명으로 대신하기로 한다.
- [0154] 상기 타이밍 제어부(200)는 외부의 시스템 본체(미도시) 또는 그래픽 카드(미도시)로부터 입력되는 적색, 녹색 및 청색의 입력 데이터(RGB)를 상기 디스플레이 패널(100)의 구동에 알맞도록 정렬하고, 정렬된 데이터(R/G/B)를 상기 데이터 구동부(400)에 공급한다.
- [0155] 또한, 상기 타이밍 제어부(200)는 외부의 시스템 본체 또는 그래픽 카드로부터 입력되는 타이밍 동기 신호(TSS)에 따라 주사 구동부(300)와 데이터 구동부(400) 각각의 구동 타이밍을 제어한다. 즉, 타이밍 제어부(200)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블(DE), 클럭(DCLK) 등의 타이밍 동기신호(TSS)를 기초로 주사 타이밍 제어 신호(STCS)와 데이터 타이밍 제어 신호(DTCS)를 생성하여 상기 주사 구동부(300)와 상기 데이터 구동부(400) 각각의 구동 타이밍을 제어한다.
- [0156] 상기 주사 구동부(300)는 상기 타이밍 제어부(200)로부터 제공되는 상기 주사 타이밍 신호(STCS)에 따라 1 수평 시간 단위로 쉬프트되는 상기 제1 내지 제3 스위칭 제어신호를 생성하여, 각 수평 라인의 화소들 각각에 공급한다.

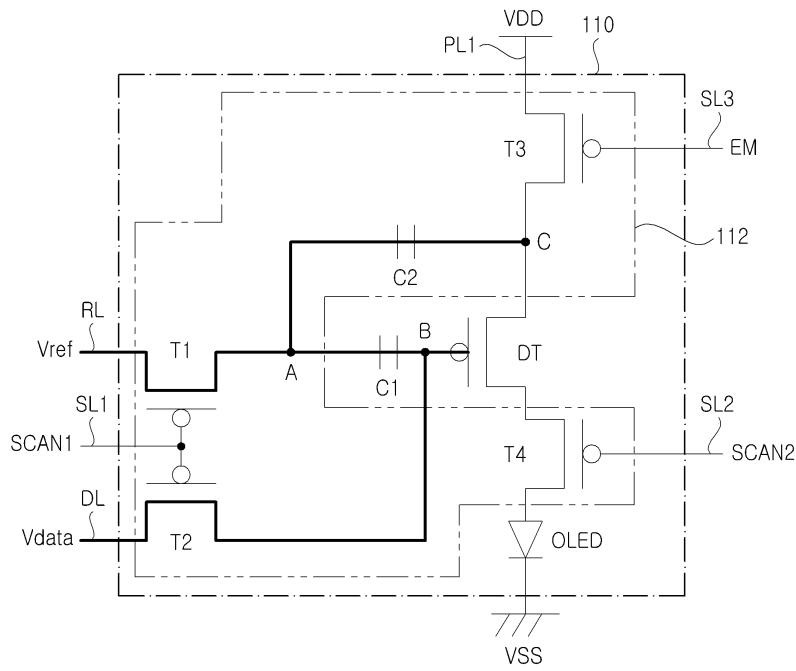
도면4a



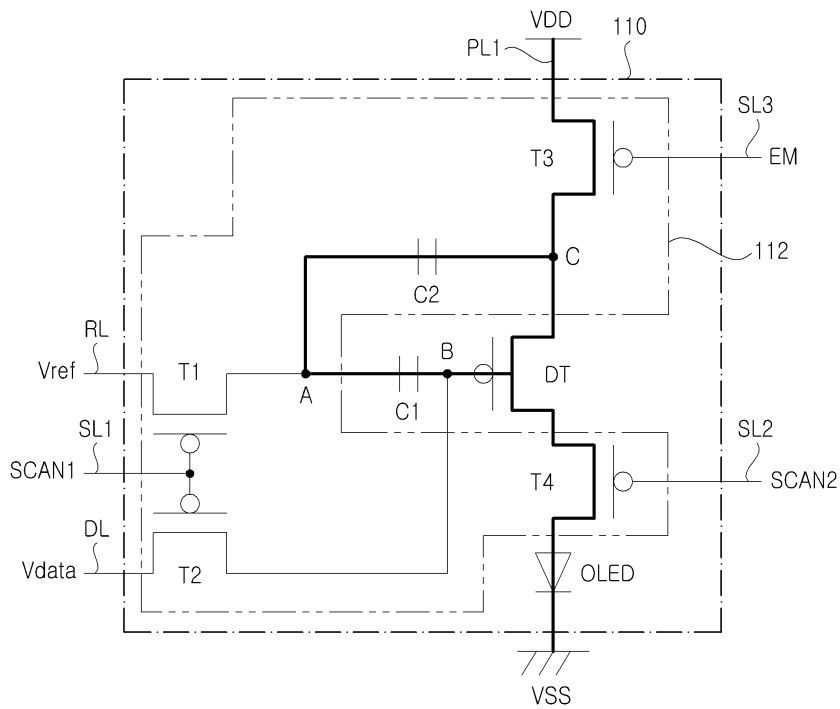
도면4b



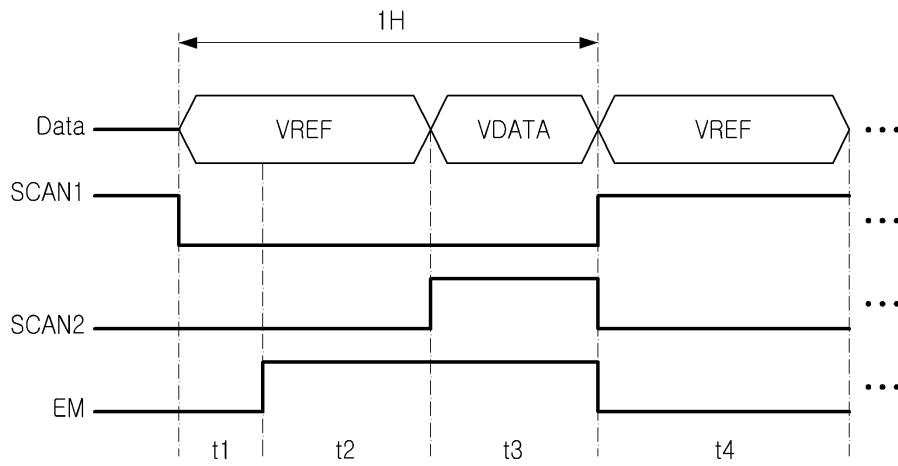
도면4c



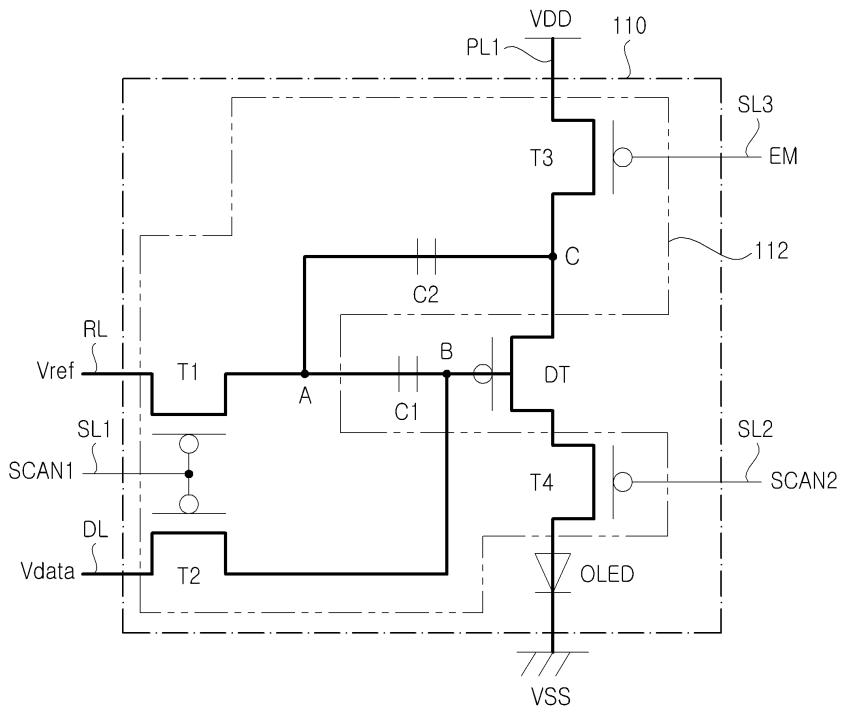
도면4d



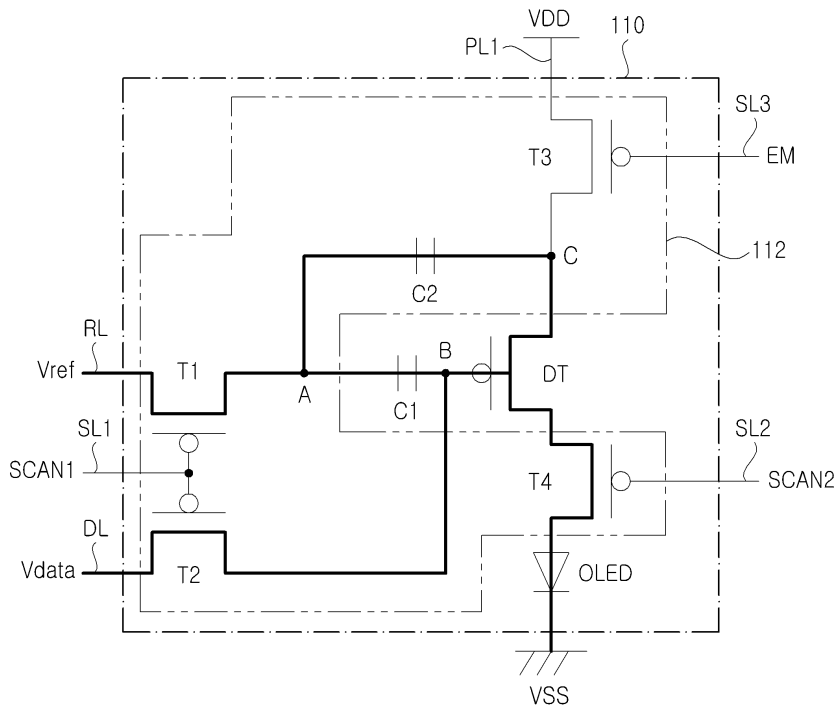
도면5



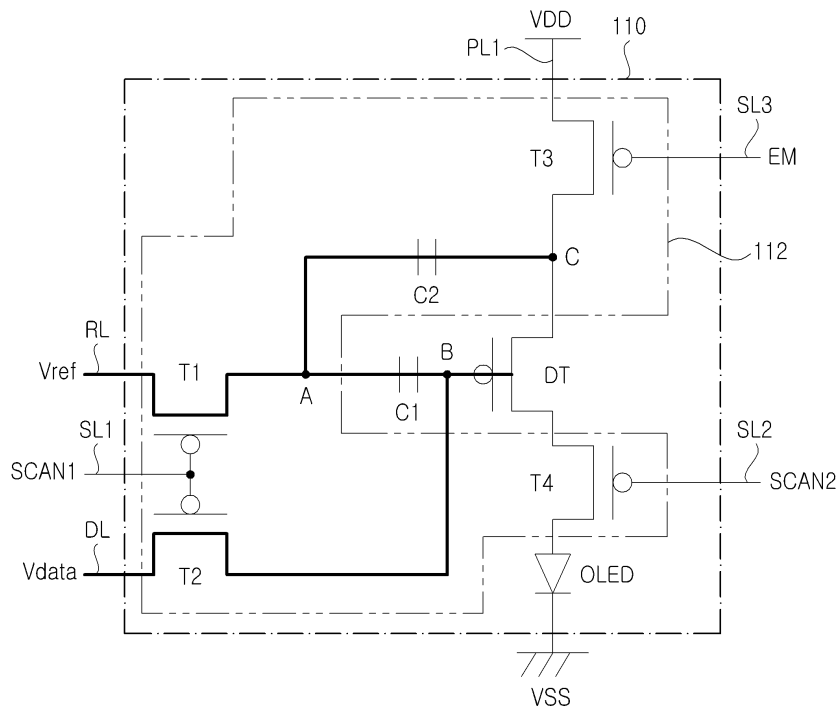
도면6a



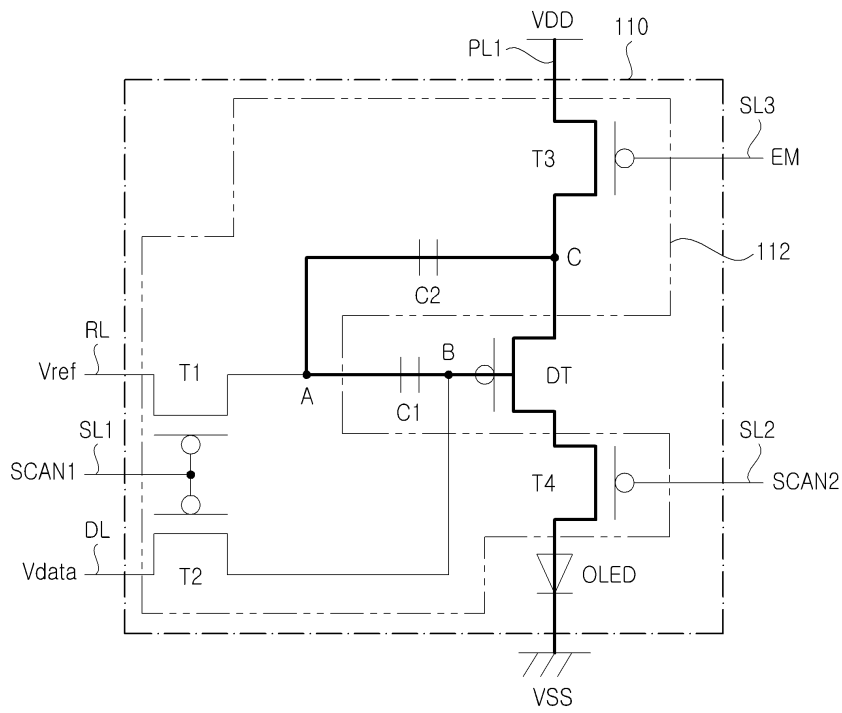
도면6b



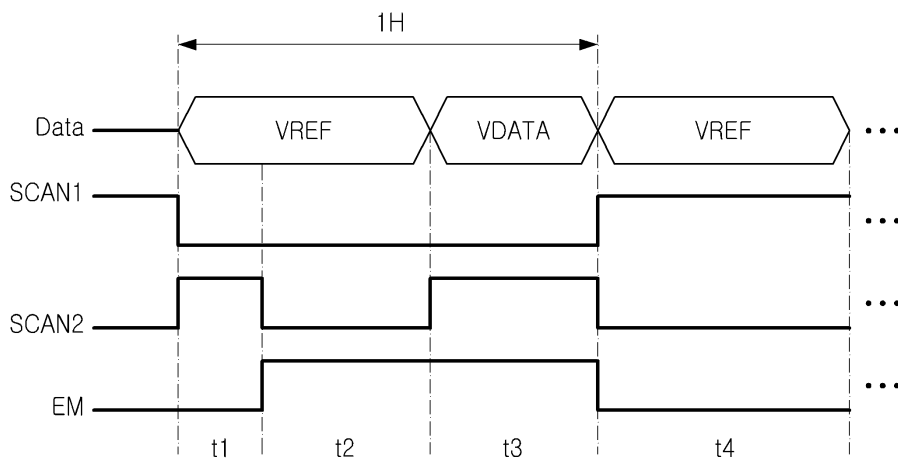
도면6c



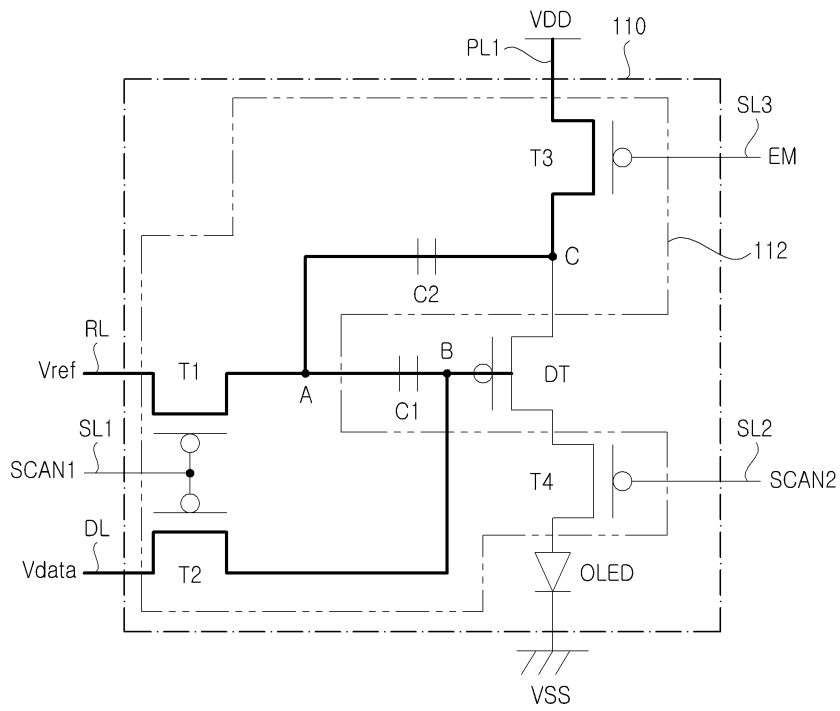
도면6d



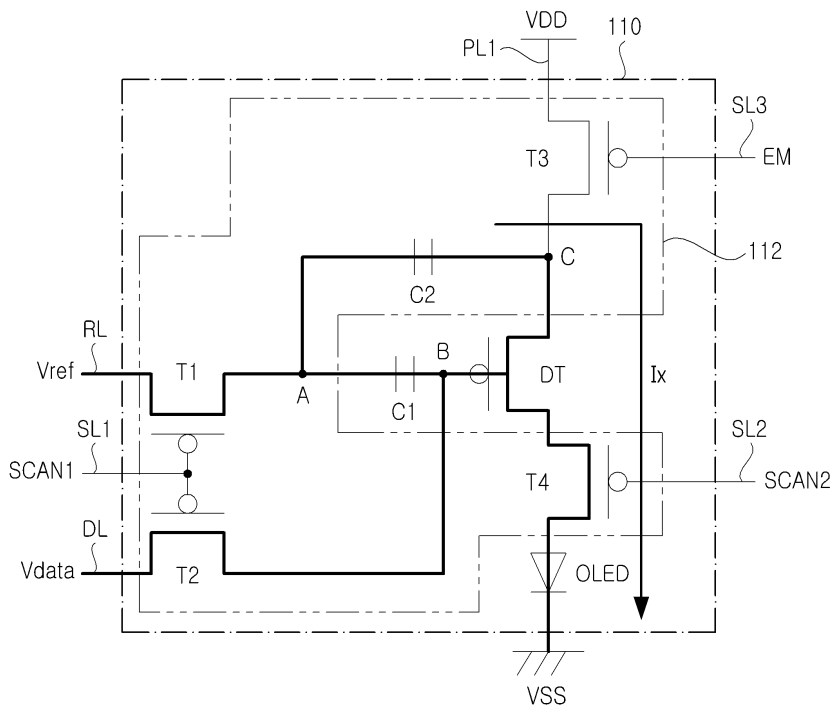
도면7



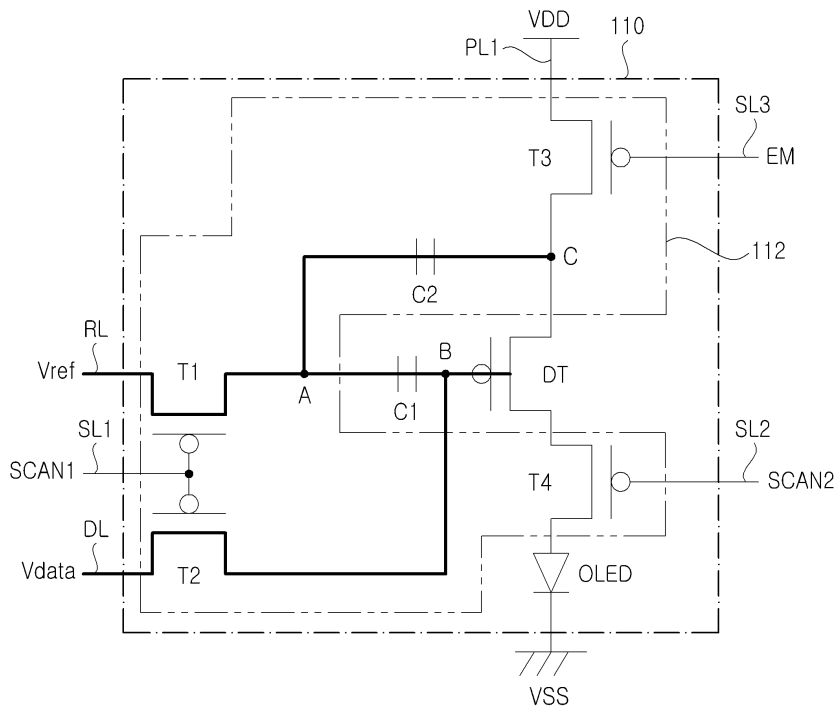
도면8a



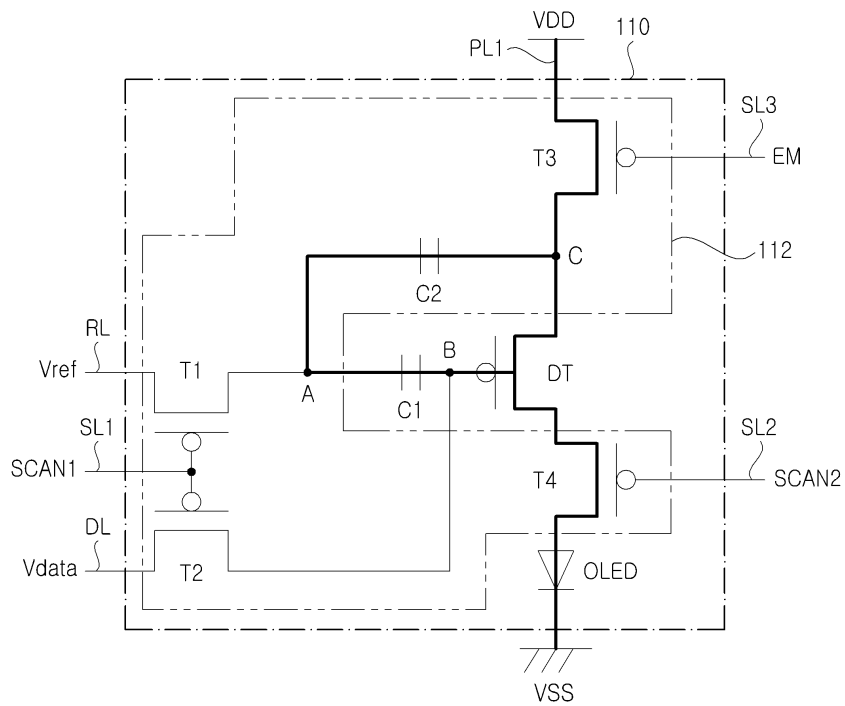
도면8b



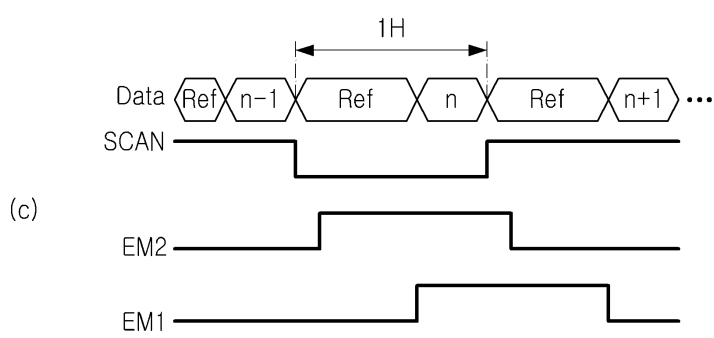
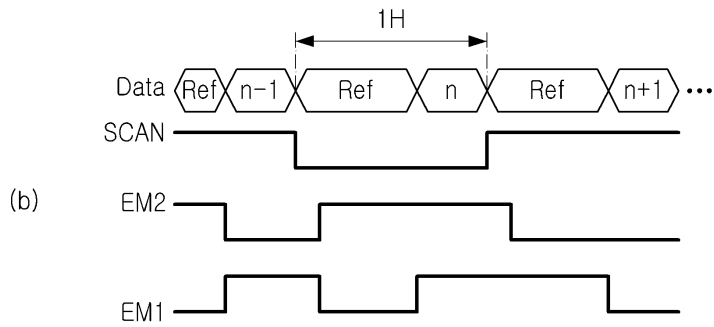
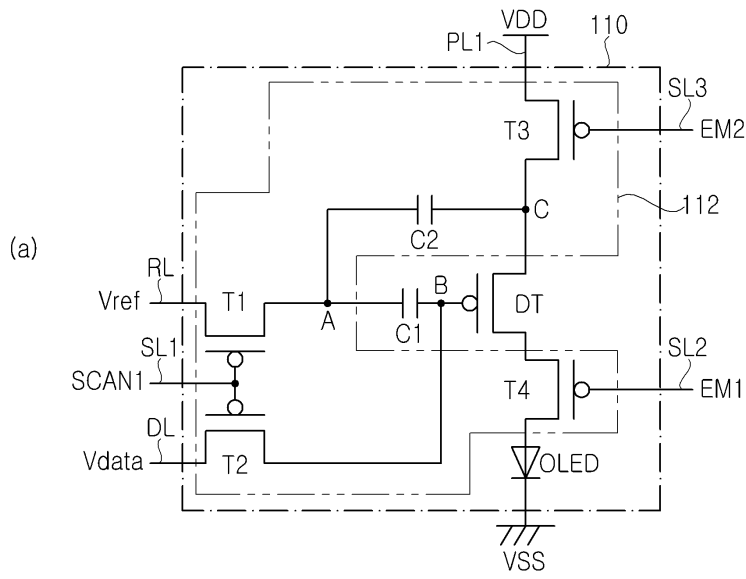
도면8c



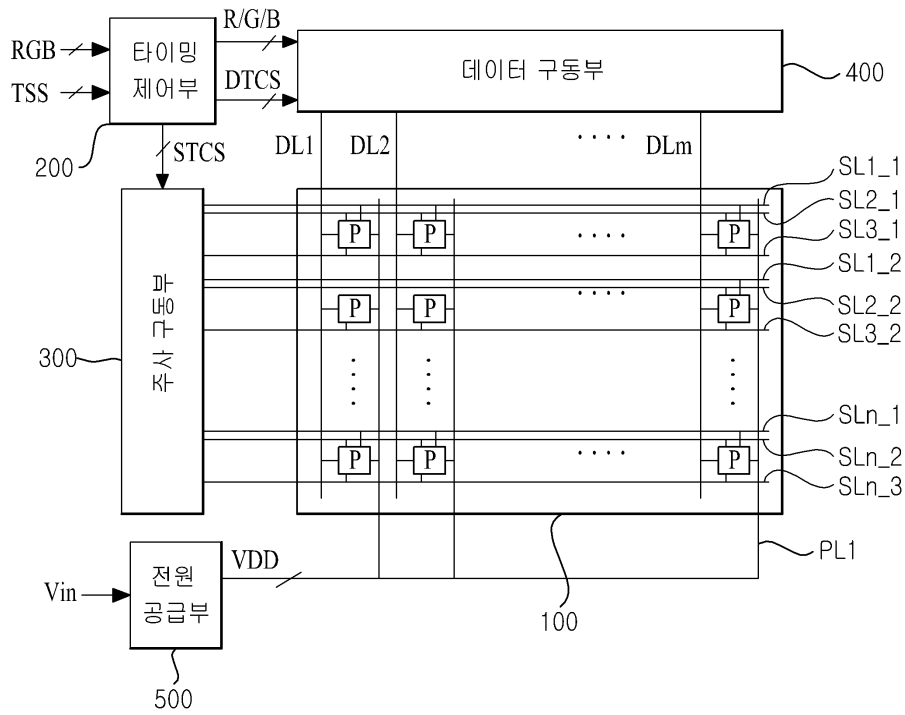
도면8d



도면9



도면10



专利名称(译)	像素电路，其驱动方法和使用其的有机发光显示装置		
公开(公告)号	KR1020140071600A	公开(公告)日	2014-06-12
申请号	KR1020120139335	申请日	2012-12-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JIN HYUN JUNG 정진현		
发明人	정진현		
IPC分类号	G09G3/30 H01L51/50		
CPC分类号	G09G3/3291 G09G3/3258		
其他公开文献	KR101973125B1		
外部链接	Espacenet		

摘要(译)

有机发光显示装置技术领域本发明涉及有机发光显示装置，更具体地，涉及提供像素电路，其驱动方法以及使用该像素电路的有机发光显示装置，其能够消除用于控制发光装置的发光的驱动晶体管的阈值电压的影响。这是一项技术任务。为此，根据本发明的像素电路包括发光器件，该发光器件形成为包括形成在阳极和阴极之间并通过通电发光的有机发光单元；一种驱动晶体管，用于根据施加在栅极端子和源极端子之间的电压来控制发光器件的发光；一种数据电容器，具有连接到提供参考电压的参考线的第一节点的第一端子，输入数据电压的数据线，以及连接到连接到驱动晶体管的栅极端子的第二节点的第二端子；并且在初始化时段期间，初始化数据电容器，在阈值电压存储时段期间存储驱动晶体管的阈值电压，在数据电压存储时段期间将数据电压存储在数据电容器中，并且在发光时段期间存储数据电容器。并且切换单元被配置为通过使用存储在其中的数据电压来发光发光装置。 专利公开10-2014-0071600

