



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0139059
(43) 공개일자 2013년12월20일

(51) 국제특허분류(Int. Cl.)

H01L 51/52 (2006.01)

(21) 출원번호 10-2012-0062763

(22) 출원일자 2012년06월12일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

홍상민

충남 천안시 성성동 510번지

(74) 대리인

팬코리아특허법인

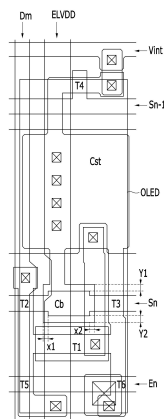
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명에 따른 유기 발광 표시 장치는 기관, 상기 기관 위에 형성되어 있으며 스캔 신호 및 이전 스캔 신호를 각각 인가하는 스캔선 및 이전 스캔선, 상기 스캔선 및 이전 스캔선과 교차하며 데이터 신호 및 구동 전압을 각각 인가하는 데이터선 및 구동 전압선, 상기 스캔선 및 상기 데이터선과 연결되어 있는 스위칭 박막 트랜지스터, 상기 스위칭 박막 트랜지스터의 스위칭 드레인 전극 및 상기 구동 전압선과 연결되어 있는 구동 박막 트랜지스터, 상기 구동 박막 트랜지스터의 구동 드레인 전극에 연결되어 있는 유기 발광 다이오드, 상기 구동 전압선과 상기 구동 박막 트랜지스터의 구동 게이트 전극 사이에 연결되어 있는 스토리지 캐패시터, 상기 구동 박막 트랜지스터의 구동 게이트 전극에 연결된 제1 부스팅 축전관, 상기 제1 부스팅 축전관과 중첩하며 상기 스캔선에 연결된 제2 부스팅 축전관을 포함하는 부스팅 캐패시터를 포함하고, 상기 부스팅 캐패시터의 상기 제1 부스팅 축전관의 면적은 상기 제2 부스팅 축전관의 면적보다 클 수 있다. 따라서, 본 발명에 따른 유기 발광 표시 장치는 부스팅 캐패시터의 제1 부스팅 축전관의 면적은 제2 부스팅 축전관의 면적보다 크게 함으로써, 제조 공정 산포에 의한 제2 부스팅 축전관의 수직 방향 이동에 의한 부스팅 캐패시터의 변화율을 최소화할 수 있다.

대표도 - 도2



특허청구의 범위

청구항 1

기관,

상기 기관 위에 형성되어 있으며 스캔 신호 및 이전 스캔 신호를 각각 인가하는 스캔선 및 이전 스캔선,

상기 스캔선 및 이전 스캔선과 교차하며 데이터 신호 및 구동 전압을 각각 인가하는 데이터선 및 구동 전압선,

상기 스캔선 및 상기 데이터선과 연결되어 있는 스위칭 박막 트랜지스터,

상기 스위칭 박막 트랜지스터의 스위칭 드레인 전극 및 상기 구동 전압선과 연결되어 있는 구동 박막 트랜지스터,

상기 구동 박막 트랜지스터의 구동 드레인 전극에 연결되어 있는 유기 발광 다이오드,

상기 구동 전압선과 상기 구동 박막 트랜지스터의 구동 게이트 전극 사이에 연결되어 있는 스토리지 캐패시터,

상기 구동 박막 트랜지스터의 구동 게이트 전극에 연결된 제1 부스팅 축전판, 상기 제1 부스팅 축전판과 중첩하며 상기 스캔선에 연결된 제2 부스팅 축전판을 포함하는 부스팅 캐패시터

를 포함하고,

상기 부스팅 캐패시터의 상기 제1 부스팅 축전판의 면적은 상기 제2 부스팅 축전판의 면적보다 큰 유기 발광 표시 장치.

청구항 2

제1항에서,

상기 스토리지 캐패시터는

상기 제1 부스팅 축전판과 동일한 층에 형성되어 있는 제1 스토리지 축전판,

상기 제1 스토리지 축전판과 중첩하며 상기 공통 전압선과 연결되어 있는 제2 스토리지 축전판을 포함하는 유기 발광 표시 장치.

청구항 3

제2항에서,

상기 제1 부스팅 축전판은 상기 구동 박막 트랜지스터의 구동 반도체층과 동일한 층에 형성되어 있고,

상기 제2 부스팅 축전판은 상기 스캔선과 동일한 층에 형성되어 있는 유기 발광 표시 장치.

청구항 4

제3항에서,

상기 제1 부스팅 축전판은 상기 제1 스토리지 축전판에서 연장된 연장부이고, 상기 제2 부스팅 축전판은 상기 스캔선에서 돌출된 돌출부인 유기 발광 표시 장치.

청구항 5

제4항에서,

상기 제1 부스팅 축전판은 해머 형상을 가지며, 상기 제1 부스팅 축전판은 상기 구동 전압선과 평행한 손잡이부, 상기 손잡이부의 단부에 형성된 헤드부를 포함하는 유기 발광 표시 장치.

청구항 6

제5항에서,

상기 제2 부스팅 축전판의 돌출부는 상기 스캔선에서 상하로 돌출되어 있는 유기 발광표시 장치.

청구항 7

제6항에서,

상기 제1 부스팅 축전판의 헤드부 내부에 상기 제2 부스팅 축전판의 돌출부가 모두 중첩하여 위치하는 유기 발광 표시 장치.

청구항 8

제7항에서,

상기 제1 부스팅 축전판의 헤드부의 수직 외곽선과 상기 제2 부스팅 축전판의 돌출부의 수직 외곽선 사이의 수평 간격은 1. $2\mu\text{m}$ 내지 $2\mu\text{m}$ 인 유기 발광 표시 장치.

청구항 9

제7항에서,

상기 제1 부스팅 축전판의 헤드부의 수평 외곽선과 상기 제2 부스팅 축전판의 돌출부의 수평 외곽선 사이의 수직 간격은 1. $2\mu\text{m}$ 내지 $2\mu\text{m}$ 인 유기 발광 표시 장치.

청구항 10

제3항에서,

상기 제1 부스팅 축전판은 상기 제1 스토리지 축전판에서 연장된 연장부이고, 상기 제2 부스팅 축전판은 상기 구동 전압선과 동일한 층에 형성되어 있는 부스팅 연결선에 연결되어 있는 유기 발광 표시 장치.

청구항 11

제10항에서,

상기 제1 부스팅 축전판 위에 형성되어 있는 게이트 절연막,

상기 게이트 절연막 위에 형성되어 있는 제2 부스팅 축전판을 덮고 있는 층간 절연막

을 더 포함하고,

상기 부스팅 연결선은 상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 제2 부스팅 축전판과 연결되어 있는 유기 발광 표시 장치.

청구항 12

제11항에서,

상기 부스팅 연결선은 상기 스캔선과 평행하게 형성되어 있는 유기 발광 표시 장치.

청구항 13

제12항에서,

상기 데이터선과 상기 구동 전압선은 각각 상기 부스팅 연결선과 중첩하는 부분에서 분리되어 있으며,

상기 데이터선의 단부와 상기 구동 전압선의 단부는 각각 각각 데이터 연결 부재 및 구동 전압 연결 부재를 통해 서로 연결되어 있는 유기 발광 표시 장치.

청구항 14

제13항에서,

상기 구동 박막 트랜지스터의 구동 게이트 전극은 스토리지 연결 부재를 통해 상기 제1 스토리지 축전판과 연결되어 있는 유기 발광 표시 장치.

청구항 15

제14항에서,

상기 스토리지 연결 부재는

상기 층간 절연막 및 게이트 절연막에 형성된 접촉 구멍을 통해 상기 제1 스토리지 축전판과 연결되어 있는 제1 수평 스토리지 연결 부재,

상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 제1 수평 스토리지 연결 부재와 연결되어 있는 수직 스토리지 연결 부재,

상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 수직 스토리지 연결 부재와 연결되어 있는 제2 수평 스토리지 연결 부재,

를 포함하는 유기 발광 표시 장치.

청구항 16

제15항에서,

상기 제2 수평 스토리지 연결 부재는 상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 구동 게이트 전극과 연결되어 있는 유기 발광 표시 장치.

명세서

기술분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것이다.

배경기술

[0002] 유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 유기 발광층을 포함하며, 하나의 전극으로부터 주입된 전자(electron)와 다른 전극으로부터 주입된 정공(hole)이 유기 발광층에서 결합하여 여기자(exciton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다.

[0003] 이러한 유기 발광 표시 장치는 자발광 소자인 유기 발광 다이오드를 포함하는 복수개의 화소를 포함하며, 각 화소에는 유기 발광 다이오드를 구동하기 위한 복수개의 박막 트랜지스터 및 캐패시터(Capacitor)가 형성되어 있다.

[0004] 캐패시터는 데이터 신호를 저장하기 위한 스토리지 캐패시터(Storage Capacitor), 보다 정확한 계조 표현을 위해 신호선의 전압 변화에 따라 부스팅 동작을 수행하는 부스팅 캐패시터(Boosting Capacitor)를 포함하며, 스토리지 캐패시터와 부스팅 캐패시터를 포함하는 화소의 휘도는 두 캐패시터의 캐패시턴스 비에 따라 달라지게 된다.

[0005] 따라서, 균일한 휘도 표현을 위해서는 복수개의 화소 사이에서 스토리지 캐패시터와 부스팅 캐패시터의 캐패시턴스 비가 균일하게 유지되어야 한다.

[0006] 그러나, 일반적으로 부스팅 캐패시터는 스토리지 캐패시터에 비해 캐패시턴스가 작게 설정되며, 이에 따라 공정 산포에 따른 변화량이 상대적으로 크게 발생한다. 이 경우, 복수개의 화소에 구비되는 부스팅 캐패시터간의 캐패시턴스 편차에 의해 휘도 편차 및 색편차가 발생할 우려가 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 전술한 배경 기술의 문제점을 해결하기 위한 것으로서, 보다 안정적인 부스팅 캐패시턴스를 확보할 수 있는 유기 발광 표시 장치에 관한 것이다.

과제의 해결 수단

- [0008] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기관, 상기 기관 위에 형성되어 있으며 스캔 신호 및 이전 스캔 신호를 각각 인가하는 스캔선 및 이전 스캔선, 상기 스캔선 및 이전 스캔선과 교차하며 데이터 신호 및 구동 전압을 각각 인가하는 데이터선 및 구동 전압선, 상기 스캔선 및 상기 데이터선과 연결되어 있는 스위칭 박막 트랜지스터, 상기 스위칭 박막 트랜지스터의 스위칭 드레인 전극 및 상기 구동 전압선과 연결되어 있는 구동 박막 트랜지스터, 상기 구동 박막 트랜지스터의 구동 드레인 전극에 연결되어 있는 유기 발광 다이오드, 상기 구동 전압선과 상기 구동 박막 트랜지스터의 구동 게이트 전극 사이에 연결되어 있는 스토리지 캐패시터, 상기 구동 박막 트랜지스터의 구동 게이트 전극에 연결된 제1 부스팅 축전판, 상기 제1 부스팅 축전판과 중첩하며 상기 스캔선에 연결된 제2 부스팅 축전판을 포함하는 부스팅 캐패시터를 포함하고, 상기 부스팅 캐패시터의 상기 제1 부스팅 축전판의 면적은 상기 제2 부스팅 축전판의 면적보다 클 수 있다.
- [0009] 상기 스토리지 캐패시터는 상기 제1 부스팅 축전판과 동일한 층에 형성되어 있는 제1 스토리지 축전판, 상기 제1 스토리지 축전판과 중첩하며 상기 공통 전압선과 연결되어 있는 제2 스토리지 축전판을 포함할 수 있다.
- [0010] 상기 제1 부스팅 축전판은 상기 구동 박막 트랜지스터의 구동 반도체층과 동일한 층에 형성되어 있고, 상기 제2 부스팅 축전판은 상기 스캔선과 동일한 층에 형성되어 있을 수 있다.
- [0011] 상기 제1 부스팅 축전판은 상기 제1 스토리지 축전판에서 연장된 연장부이고, 상기 제2 부스팅 축전판은 상기 스캔선에서 돌출된 돌출부일 수 있다.
- [0012] 상기 제1 부스팅 축전판은 해머 형상을 가지며, 상기 제1 부스팅 축전판은 상기 구동 전압선과 평행한 손잡이부, 상기 손잡이부의 단부에 형성된 헤드부를 포함할 수 있다.
- [0013] 상기 제2 부스팅 축전판의 돌출부는 상기 스캔선에서 상하로 돌출되어 있을 수 있다.
- [0014] 상기 제1 부스팅 축전판의 헤드부 내부에 상기 제2 부스팅 축전판의 돌출부가 모두 중첩하여 위치할 수 있다.
- [0015] 상기 제1 부스팅 축전판의 헤드부의 수직 외곽선과 상기 제2 부스팅 축전판의 돌출부의 수직 외곽선 사이의 수평 간격은 $1.2\mu\text{m}$ 내지 $2\mu\text{m}$ 일 수 있다.
- [0016] 상기 제1 부스팅 축전판의 헤드부의 수평 외곽선과 상기 제2 부스팅 축전판의 돌출부의 수평 외곽선 사이의 수직 간격은 $1.2\mu\text{m}$ 내지 $2\mu\text{m}$ 일 수 있다.
- [0017] 상기 제1 부스팅 축전판은 상기 제1 스토리지 축전판에서 연장된 연장부이고, 상기 제2 부스팅 축전판은 상기 구동 전압선과 동일한 층에 형성되어 있는 부스팅 연결선에 연결되어 있을 수 있다.
- [0018] 상기 제1 부스팅 축전판 위에 형성되어 있는 게이트 절연막, 상기 게이트 절연막 위에 형성되어 있는 제2 부스팅 축전판을 덮고 있는 층간 절연막을 더 포함하고, 상기 부스팅 연결선은 상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 제2 부스팅 축전판과 연결되어 있을 수 있다.
- [0019] 상기 부스팅 연결선은 상기 스캔선과 평행하게 형성되어 있을 수 있다.
- [0020] 상기 데이터선과 상기 구동 전압선은 각각 상기 부스팅 연결선과 중첩하는 부분에서 분리되어 있으며, 상기 데이터선의 단부와 상기 구동 전압선의 단부는 각각 각각 데이터 연결 부재 및 구동 전압 연결 부재를 통해 서로 연결되어 있을 수 있다.
- [0021] 상기 구동 박막 트랜지스터의 구동 게이트 전극은 스토리지 연결 부재를 통해 상기 제1 스토리지 축전판과 연결되어 있을 수 있다.
- [0022] 상기 스토리지 연결 부재는 상기 층간 절연막 및 게이트 절연막에 형성된 접촉 구멍을 통해 상기 제1 스토리지 축전판과 연결되어 있는 제1 수평 스토리지 연결 부재, 상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 제1 수평 스토리지 연결 부재와 연결되어 있는 수직 스토리지 연결 부재, 상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 수직 스토리지 연결 부재와 연결되어 있는 제2 수평 스토리지 연결 부재를 포함할 수 있다.
- [0023] 상기 제2 수평 스토리지 연결 부재는 상기 층간 절연막에 형성된 접촉 구멍을 통해 상기 구동 게이트 전극과 연결되어 있을 수 있다.

발명의 효과

- [0024] 본 발명에 따르면, 부스팅 캐패시터의 제1 부스팅 축전판의 면적은 제2 부스팅 축전판의 면적보다 크게 함으로써, 제조 공정 산포에 의한 제2 부스팅 축전판의 수직 방향 및 수평 방향 이동에도 부스팅 캐패시터의 변화율

을 최소화할 수 있다.

[0025] 따라서, 복수개의 화소 간에 발생하는 색편차 얼룩을 개선할 수 있다.

도면의 간단한 설명

[0026] 도 1은 본 발명의 제1 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 등가 회로도이다.

도 2는 본 발명의 제1 실시예에 따른 유기 발광 표시 장치의 하나의 화소에서 복수개의 박막 트랜지스터 및 캐패시터의 위치를 개략적으로 도시한 도면이다.

도 3은 본 발명의 제1 실시예에 따른 유기 발광 표시 장치의 화소의 배치도이다.

도 4는 도 3의 유기 발광 표시 장치를 IV-IV선을 따라 자른 단면도이다.

도 5는 본 발명의 제2 실시예에 따른 유기 발광 표시 장치의 화소의 배치도이다.

도 6은 도 5의 유기 발광 표시 장치를 VI-VI선을 따라 자른 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0027] 이하, 첨부한 도면을 참고로 하여 본 발명의 여러 실시예들에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예들에 한정되지 않는다.

[0028] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.

[0029] 또한, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.

[0030] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서, 설명의 편의를 위해, 일부 층 및 영역의 두께를 과장되게 나타내었다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

[0031] 그러면 본 발명의 제1 실시예에 따른 유기 발광 표시 장치에 대하여 도 1 내지 도 4를 참고로 상세하게 설명한다.

[0032] 도 1은 본 발명의 제1 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 등가 회로도이다.

[0033] 도 1에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소는 복수의 신호선(121, 122, 123, 124, 171, 172), 복수의 신호선에 연결되어 있는 복수개의 박막 트랜지스터(T1, T2, T3, T4, T5, T6), 캐패시터(Cst, Cb) 및 유기 발광 다이오드(organic light emitting diode, OLED)를 포함한다.

[0034] 박막 트랜지스터는 구동 박막 트랜지스터(driving thin film transistor)(T1), 스위칭 박막 트랜지스터(switching thin film transistor)(T2), 보상 박막 트랜지스터(T3), 초기화 박막 트랜지스터(T4), 제1 발광 제어 박막 트랜지스터(T5) 및 제2 발광 제어 박막 트랜지스터(T6)를 포함하며, 캐패시터(Cst, Cb)는 스토리지 캐패시터(storage capacitor)(Cst) 및 부스팅 캐패시터(boosting capacitor)(Cb)를 포함한다.

[0035] 신호선은 스캔 신호(Sn)를 전달하는 스캔선(121), 초기화 박막 트랜지스터(T4)에 이전 스캔 신호(Sn-1)를 전달하는 이전 스캔선(122), 제1 발광 제어 박막 트랜지스터(T5) 및 제2 발광 제어 박막 트랜지스터(T6)에 발광 제어 신호(En)를 전달하는 발광 제어선(123), 스캔선(121)과 교차하며 데이터 신호(Dm)를 전달하는 데이터선(171), 구동 전압(ELVDD)을 전달하며 데이터선(171)과 거의 평행하게 형성되어 있는 구동 전압선(172), 구동 박막 트랜지스터(T1)를 초기화하는 초기화 전압(Vint)을 전달하는 초기화 전압선(124)을 포함한다.

[0036] 스위칭 박막 트랜지스터(T2)의 게이트 전극은 스캔선(121)과 연결되어 있고, 스위칭 박막 트랜지스터(T2)의 소스 전극은 데이터선(171)과 연결되어 있으며, 스위칭 박막 트랜지스터(T2)의 드레인 전극은 구동 박막 트랜지스터(T1)의 소스 전극 및 구동 전압선(172)과 전기적으로 연결되어 있다. 스위칭 박막 트랜지스터(T2)는 스캔선(121)을 통해 전달받은 스캔 신호에 따라 스위칭 동작을 수행한다.

[0037] 구동 박막 트랜지스터(T1)는 스위칭 박막 트랜지스터(T2)의 스위칭 동작에 따라 데이터 신호를 전달받아 유기

발광 다이오드(OLED)에 구동 전류를 공급한다.

- [0038] 구동 박막 트랜지스터(T1)의 게이트 전극은 스토리지 캐패시터(Cst)의 일단과 연결되어 있고, 스토리지 캐패시터(Cst)의 타단은 구동 전압선(172)과 연결되어 있다. 그리고, 스위칭 박막 트랜지스터(T2)의 게이트 전극과 연결된 스캔선(121)은 부스팅 캐패시터(Cb)의 일단과 연결되어 있고, 부스팅 캐패시터(Cb)의 타단은 구동 박막 트랜지스터(T1)의 게이트 전극과 연결되어 있다.
- [0039] 구동 박막 트랜지스터(T1)의 드레인 전극은 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결된다. 그리고 유기 발광 다이오드(OLED)의 캐소드(cathode)는 공통 전압(ELVSS)과 연결되어 있다. 이에, 유기 발광 다이오드(OLED)는 구동 박막 트랜지스터(T1)로부터 구동 전류를 전달받아 발광함으로써 영상을 표시한다.
- [0040] 이하에서 본 발명의 제1 실시예에 따른 유기 발광 표시 장치의 한 화소의 구체적인 동작 과정을 상세히 설명한다.
- [0041] 우선, 이전 스캔선(122)을 통해 전달되는 이전 스캔 신호(Sn-1)에 따라 초기화 박막 트랜지스터(T4)가 온 상태인 동안, 스토리지 캐패시터(Cst)의 일단 및 구동 박막 트랜지스터(T1)의 게이트 전극에 초기화 전압(Vint)이 공급된다.
- [0042] 다음으로, 스캔선(121)을 통해 전달되는 스캔 신호(Sn)에 따라 스위칭 박막 트랜지스터(T2) 및 보상 박막 트랜지스터(T3)가 턴 온(turn on) 된다. 스위칭 박막 트랜지스터(T2) 및 보상 박막 트랜지스터(T3)가 온 상태인 동안, 데이터선(171)을 통해 전달되는 데이터 신호(Dm)는 구동 박막 트랜지스터(T1)의 소스 전극에 전달되고, 구동 박막 트랜지스터(T1)는 다이오드 연결된다. 그러면, 구동 박막 트랜지스터(T1)의 게이트 전극 및 소스 전극에는 데이터 전압에서 구동 박막 트랜지스터(T1)의 문턱 전압만큼 차감된 전압이 인가된다.
- [0043] 그 다음으로, 발광 제어선(123)을 통해 전달되는 발광 제어 신호(En)에 의해 제1 발광 제어 박막 트랜지스터(T5) 및 제2 발광 제어 박막 트랜지스터(T6)가 턴 온 되고, 스캔선(121)을 통해 전달되는 스캔 신호(Sn)의 상승에 의해 구동 박막 트랜지스터(T1)의 게이트 전극에 걸리는 전압은 부스팅된다.
- [0044] 제1 발광 제어 박막 트랜지스터(T5) 및 제2 발광 제어 박막 트랜지스터(T6)가 온 상태인 동안, 구동 박막 트랜지스터(T1)의 소스 전극에 구동 전압선(172)의 구동 전압(ELVDD)이 공급되고, 구동 박막 트랜지스터(T1)에는 게이트 전극과 소스 전극 사이에 걸리는 전압간의 전압차에 따른 구동 전류가 흐른다. 구동 전류는 온 상태인 제2 발광 제어 박막 트랜지스터(T6)를 통해 유기 발광 다이오드(OLED)의 애노드에 전달되어 유기 발광 다이오드(OLED)는 발광한다.
- [0045] 그러면 도 1에 도시한 유기 발광 표시 장치의 하나의 화소의 상세 구조에 대하여 도 2 내지 도 4를 도 1과 함께 참고하여 상세하게 설명한다.
- [0046] 도 2는 본 발명의 제1 실시예에 따른 유기 발광 표시 장치의 하나의 화소에서 복수개의 박막 트랜지스터 및 캐패시터의 위치를 개략적으로 도시한 도면이고, 도 3은 본 발명의 제1 실시예에 따른 유기 발광 표시 장치의 화소의 배치도이고, 도 4는 도 3의 유기 발광 표시 장치를 IV-IV선을 따라 자른 단면도이다.
- [0047] 도 2 내지 도 4에 도시한 바와 같이, 본 발명의 제1 실시예에 따른 유기 발광 표시 장치의 화소는 스캔 신호(Sn), 이전 스캔 신호(Sn-1), 발광 제어 신호(En) 및 초기화 전압(Vint)을 각각 인가하며 행 방향을 따라 형성되어 있는 스캔선(121), 이전 스캔선(122), 발광 제어선(123) 및 초기화 전압선(124), 스캔선(121), 이전 스캔선(122), 발광 제어선(123) 및 초기화 전압선(124)과 교차하고 있으며 화소에 데이터 신호(Dm) 및 구동 전압(ELVDD)을 각각 인가하는 데이터선(171) 및 구동 전압선(172)을 포함한다.
- [0048] 또한, 화소에는 구동 박막 트랜지스터(T1), 스위칭 박막 트랜지스터(T2), 보상 박막 트랜지스터(T3), 초기화 박막 트랜지스터(T4), 제1 발광 제어 박막 트랜지스터(T5), 제2 발광 제어 박막 트랜지스터(T6), 스토리지 캐패시터(Cst), 부스팅 캐패시터(Cb), 그리고 유기 발광 다이오드(OLED)(70)가 형성되어 있다.
- [0049] 구동 박막 트랜지스터(T1)는 구동 반도체층(131a), 구동 게이트 전극(125a), 구동 소스 전극(176a) 및 구동 드레인 전극(177a)을 포함한다. 구동 소스 전극(176a)은 구동 반도체층(131a)의 구동 소스 영역에 해당하고, 구동 드레인 전극(177a)은 구동 반도체층(131a)의 구동 드레인 영역에 해당한다.
- [0050] 스위칭 박막 트랜지스터(T2)는 스위칭 반도체층(131b), 스위칭 게이트 전극(125b), 스위칭 소스 전극(176b) 및 스위칭 드레인 전극(177b)을 포함한다.
- [0051] 보상 박막 트랜지스터(T3)는 보상 반도체층(131c), 보상 게이트 전극(125c), 보상 소스 전극(176c) 및 보상 드

레인 전극(177c)을 포함하고, 초기화 박막 트랜지스터(T4)는 초기화 반도체층(131d), 초기화 게이트 전극(125d), 초기화 소스 전극(176d) 및 초기화 드레인 전극(177e)을 포함한다.

- [0052] 제1 발광 제어 박막 트랜지스터(T5)는 제1 발광 제어 반도체층(131e), 제1 발광 제어 게이트 전극(125e), 제1 발광 제어 소스 전극(176e) 및 제1 발광 제어 드레인 전극(177e)을 포함하고, 제2 발광 제어 박막 트랜지스터(T6)는 제2 발광 제어 반도체층(131f), 제2 발광 제어 게이트 전극(125f), 제2 발광 제어 소스 전극(176f) 및 제2 발광 제어 드레인 전극(177f)을 포함한다.
- [0053] 스토리지 캐패시터(Cst)는 게이트 절연막(140)을 사이에 두고 배치되는 제1 스토리지 축전판(132)과 제2 스토리지 축전판(127)을 포함한다. 여기서, 게이트 절연막(140)은 유전체가 되며, 스토리지 캐패시터(Cst)에서 축전된 전하와 양 축전판(132, 127) 사이의 전압에 의해 스토리지 캐패시턴스(Storage Capacitance)가 결정된다.
- [0054] 제1 스토리지 축전판(132)는 구동 반도체층(131a), 스위칭 반도체층(131b), 보상 반도체층(131c), 제1 발광 제어 반도체층(131e) 및 제2 발광 제어 반도체층(131f)과 동일한 층에 형성되어 있으며, 제2 스토리지 축전판(127)은 스캔선(121), 이전 스캔선(122) 등과 동일한 층에 형성되어 있다.
- [0055] 구동 박막 트랜지스터(T1)의 구동 반도체층(131a)은 스위칭 반도체층(131b) 및 보상 반도체층(131c)과 제1 발광 제어 반도체층(131e) 및 제2 발광 제어 반도체층(131f)를 서로 연결한다.
- [0056] 따라서, 구동 소스 전극(176a)은 스위칭 드레인 전극(177b) 및 제1 발광 제어 드레인 전극(177e)과 연결되고, 구동 드레인 전극(177a)은 보상 드레인 전극(177c) 및 제2 발광 제어 소스 전극(176f)과 연결된다.
- [0057] 스토리지 캐패시터(Cst)의 제1 스토리지 축전판(132)은 보상 소스 전극(176c) 및 초기화 드레인 전극(177d)과 연결되며, 연결 부재(174)를 통해 구동 게이트 전극(125a)과 연결된다. 이 때, 연결 부재(174)는 데이터선(171)과 동일한 층에 형성된다. 이러한 연결 부재(174)는 층간 절연막(160) 및 게이트 절연막(140)에 형성된 접촉 구멍(166)을 통해 제1 스토리지 축전판(132)과 연결되며, 층간 절연막(160)에 형성된 접촉 구멍(167)을 통해 구동 게이트 전극(125a)과 연결된다.
- [0058] 스토리지 캐패시터(Cst)의 제2 스토리지 축전판(129)은 공통 전압선(172)과 연결되며 스캔선(121)과 거의 평행하게 형성된다.
- [0059] 부스팅 캐패시터(Cb)의 제1 부스팅 축전판(133)은 제1 스토리지 축전판(132)에서 연장된 연장부이고, 제2 부스팅 축전판(129)은 스캔선(121)에서 상하로 돌출된 돌출부이다.
- [0060] 제1 부스팅 축전판(133)은 해머 형상을 가지며, 제1 부스팅 축전판(133)은 구동 전압선(172)과 평행한 손잡이부(133a), 손잡이부(133a)의 단부에 형성된 헤드부(133b)를 포함한다.
- [0061] 제1 부스팅 축전판(133)의 헤드부(133b) 내부에 제2 부스팅 축전판(129)의 돌출부가 모두 중첩하여 위치하고 있다. 따라서, 부스팅 캐패시터(Cb)의 제1 부스팅 축전판(133)의 면적은 제2 부스팅 축전판(129)의 면적보다 크다.
- [0062] 제1 부스팅 축전판(133)의 헤드부(133b)의 수직 외곽선과 제2 부스팅 축전판(129)의 돌출부의 수직 외곽선 사이의 수평 간격(X1, X2)은 1. 2 μ m 내지 2 μ m이며, 제1 부스팅 축전판(133)의 헤드부(133b)의 수평 외곽선과 제2 부스팅 축전판(129)의 돌출부의 수평 외곽선 사이의 수직 간격(Y1, Y2)은 1. 2 μ m 내지 2 μ m일 수 있다.
- [0063] 이와 같이, 부스팅 캐패시터(Cb)의 제1 부스팅 축전판(133)의 면적은 제2 부스팅 축전판(129)의 면적보다 크게 함으로써, 제조 공정 산포에 의한 제2 부스팅 축전판(129)의 수직 방향 이동이 발생해도 부스팅 캐패시턴스의 변화율을 최소화할 수 있다. 따라서, 복수개의 화소 간에 발생하는 색편차 얼룩을 개선할 수 있다.
- [0064] 한편, 스위칭 박막 트랜지스터(T2)는 발광시키고자 하는 화소를 선택하는 스위칭 소자로 사용된다. 스위칭 게이트 전극(125b)은 스캔선(121)에 연결된다. 스위칭 소스 전극(176b)은 데이터선(171)에 연결된다. 스위칭 드레인 전극(177b)은 구동 박막 트랜지스터(T1) 및 제1 발광 제어 박막 트랜지스터(T5)와 연결된다.
- [0065] 제2 발광 제어 박막 트랜지스터(T6)의 제2 발광 제어 드레인 전극(177f)은 보호막(180)의 접촉구(181)를 통해 유기 발광 다이오드(70)의 화소 전극(191)과 직접 연결된다.
- [0066] 이하, 도 4를 참조하여 본 발명의 제1 실시예에 따른 유기 발광 표시 장치의 구조에 대해 적층 순서에 따라 구체적으로 설명한다.
- [0067] 이 때, 제2 발광 제어 박막 트랜지스터(T6)를 중심으로 박막 트랜지스터의 구조에 대해 설명한다. 그리고 나머

지 박막 트랜지스터(T1, T2, T3, T4, T5)는 제2 발광 제어 박막 트랜지스터(T6)의 적층 구조와 대부분 동일하므로 상세한 설명은 생략한다.

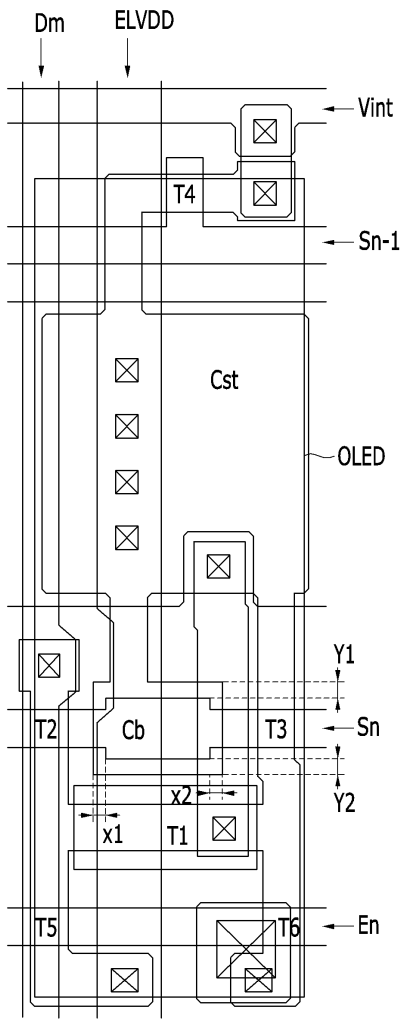
- [0068] 기관(110) 위에는 버퍼층(111)이 형성되어 있고, 버퍼층(111) 위에 제2 발광제어 반도체층(131f) 및 부스팅 캐패시터(Cb)를 이루는 제1 부스팅 축전판(133)이 형성되어 있다. 기관(110)은 유리, 석영, 세라믹, 플라스틱 등으로 이루어진 절연성 기관으로 형성된다. 제2 발광 제어 반도체층(131f) 및 제1 부스팅 축전판(133)은 다결정 규소막으로 형성된다. 또한, 제2 발광 제어 반도체층(131f)은 불순물이 도핑되지 않은 채널 영역과, 채널 영역의 양 옆으로 p+ 도핑되어 형성된 소스 영역 및 드레인 영역을 포함한다. 여기서, 이러한 불순물은 박막 트랜지스터의 종류에 따라 달라진다.
- [0069] 제2 발광 제어 반도체층(131f) 위에는 질화 규소(SiNx) 또는 산화 규소(SiO2) 따위로 형성된 게이트 절연막(140)이 형성되어 있다.
- [0070] 게이트 절연막(140) 위에 스위칭 게이트 전극(125b) 및 보상 게이트 전극(125c)을 포함하는 스캔선(121), 초기화 게이트 전극(125d)을 포함하는 이전 스캔선(122), 구동 게이트 전극(125a), 제2 발광 제어 게이트 전극(125f)을 포함하는 발광 제어선(123)을 포함하는 게이트 배선이 형성되어 있다. 그리고 제2 발광 제어 게이트 전극(125f)은 제2 발광 제어 반도체층(131f)의 적어도 일부, 특히 채널 영역과 중첩되도록 형성된다. 게이트 배선은 스토리지 캐패시터(Cst)를 이루는 제2 스토리지 축전판(127), 부스팅 캐패시터(Cb)를 이루는 제2 부스팅 축전판(129)을 더 포함한다.
- [0071] 제2 스토리지 축전판(127)은 구동 전압선(172)과 접촉 구멍(168)을 통해 연결되며, 제2 부스팅 축전판(129)은 스캔선(121)과 연결된다.
- [0072] 게이트 절연막(140) 상에는 제2 발광 제어 게이트 전극(125e)을 덮는 층간 절연막(160)이 형성되어 있다. 게이트 절연막(140)과 층간 절연막(160)은 제2 발광 제어 반도체층(131f)의 드레인 영역을 드러내는 접촉 구멍(163)을 함께 갖는다. 층간 절연막(160)은 게이트 절연막(140)과 마찬가지로, 질화 규소(SiNx) 또는 산화 규소(SiO2) 등의 세라믹(ceramic) 계열의 소재를 사용하여 만들어진다.
- [0073] 층간 절연막(160) 위에는 스위칭 소스 전극(176b)을 포함하는 데이터선(171), 연결 부재(174), 제2 발광 제어 드레인 전극(177f), 구동 전압선(172)을 포함하는 데이터 배선이 형성되어 있다.
- [0074] 그리고 스위칭 소스 전극(176b)과 제2 발광 제어 드레인 전극(177f)은 각각 층간 절연막(160) 및 게이트 절연막(140)에 형성된 접촉 구멍(162, 163)을 통해 각각 스위칭 반도체층(131b)의 소스 영역, 제2 발광 제어 반도체층(131f)의 드레인 영역과 연결된다.
- [0075] 층간 절연막(160) 상에는 데이터 배선(171, 174, 177f, 172)을 덮는 보호막(180)이 형성되어 있고, 보호막(180) 위에는 화소 전극(191)이 형성되어 있다. 보호막(180)에 형성된 접촉구(181)을 통해 화소 전극(191)은 제2 발광 제어 드레인 전극(177f)과 연결된다.
- [0076] 화소 전극(191)의 가장자리 및 보호막(180) 위에는 격벽(350)이 형성되어 있고, 격벽(350)은 화소 전극(191)을 드러내는 격벽 개구부(351)를 가진다. 격벽(350)은 폴리아크릴계 수지(polyacrylates resin) 및 폴리이미드계(polyimides) 등의 수지 또는 실리카 계열의 무기물 등으로 만들 수 있다.
- [0077] 격벽 개구부(351)로 노출된 화소 전극(191) 위에는 유기 발광층(370)이 형성되고, 유기 발광층(370) 상에는 공통 전극(270)이 형성된다. 이와 같이, 화소 전극(191), 유기 발광층(370) 및 공통 전극(270)을 포함하는 유기 발광 다이오드(70)가 형성된다.
- [0078] 여기서, 화소 전극(191)은 정공 주입 전극인 애노드이며, 공통 전극(270)은 전자 주입 전극인 캐소드가 된다. 그러나 본 발명에 따른 일 실시예는 반드시 이에 한정되는 것은 아니며, 유기 발광 표시 장치의 구동 방법에 따라 화소 전극(191)이 캐소드가 되고, 공통 전극(270)이 애노드가 될 수도 있다. 화소 전극(191) 및 공통 전극(270)으로부터 각각 정공과 전자가 유기 발광층(370) 내부로 주입되고, 주입된 정공과 전자가 결합한 엑시톤(exiton)이 여기상태로부터 기저상태로 떨어질 때 발광이 이루어진다.
- [0079] 유기 발광층(370)은 저분자 유기물 또는 PEDOT(Poly 3,4-ethylenedioxythiophene) 등의 고분자 유기물로 이루어진다. 또한, 유기 발광층(370)은 발광층과, 정공 주입층(hole injection layer, HIL), 정공 수송층(hole transporting layer, HTL), 전자 수송층(electron transporting layer, ETL), 및 전자 주입층(electron injection layer, EIL) 중 하나 이상을 포함하는 다중막으로 형성될 수 있다. 이들 모두를 포함할 경우, 정공 주입층이 양극인 화소 전극(710) 상에 배치되고, 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차

례로 적층된다. 공통 전극(270)은 반사형 도전성 물질로 형성되므로 배면 발광형의 유기 발광 표시 장치가 된다. 반사형 물질로는 리튬(Li), 칼슘(Ca), 플루오르화리튬/칼슘(LiF/Ca), 플루오르화리튬/알루미늄(LiF/Al), 알루미늄(Al), 은(Ag), 마그네슘(Mg), 또는 금(Au) 등의 물질을 사용할 수 있다.

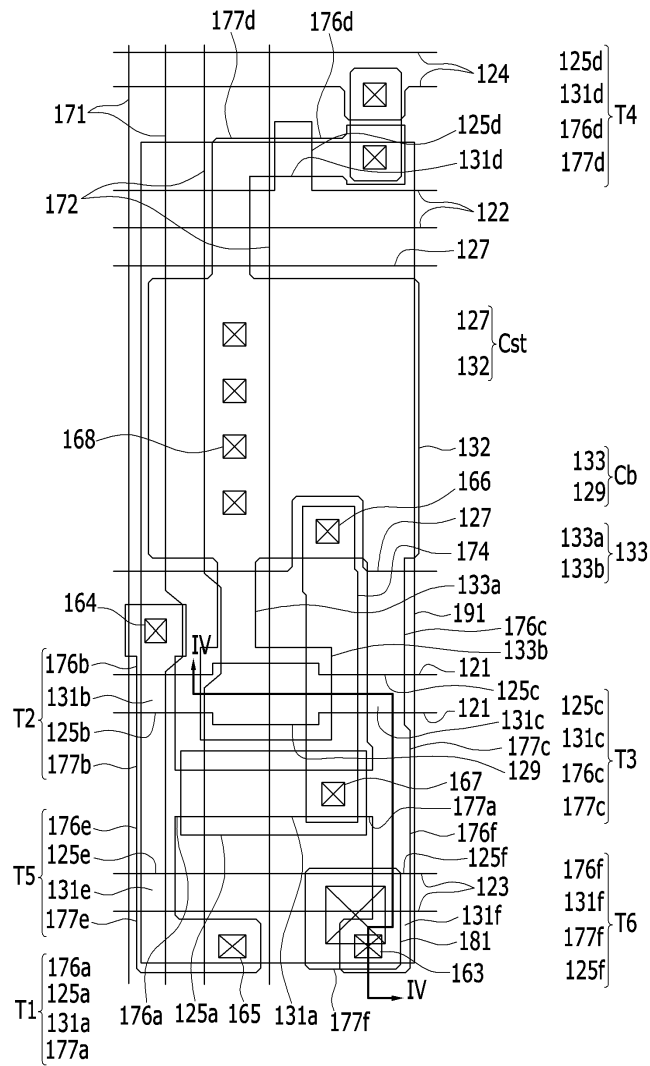
- [0080] 한편, 상기 제1 실시예에서는 스캔선의 일부를 부스팅 캐패시터(Cb)의 제2 부스팅 축전판(129)으로 형성하였으나, 별도의 부스팅 연결선을 제2 부스팅 축전판(129)과 연결하여 스캔선에 의한 기생 캐패시턴스를 최소화하는 제2 실시예도 가능하다.
- [0081] 이하에서 도 5 및 도 6을 참조하여 제2 실시예에 대해 상세히 설명한다.
- [0082] 도 5는 본 발명의 제2 실시예에 따른 유기 발광 표시 장치의 화소의 배치도이고, 도 6은 도 5의 유기 발광 표시 장치를 VI-VI선을 따라 자른 단면도이다.
- [0083] 도 5 및 도 6에 도시된 제2 실시예는 도 1 내지 도 4에 도시된 제1 실시예와 비교하여 별도의 부스팅 연결선을 제2 부스팅 축전판과 연결한 것만을 제외하고 실질적으로 동일한 바 반복되는 설명은 생략한다.
- [0084] 도 5 및 도 6에 도시한 바와 같이, 본 발명의 제2 실시예에 따른 유기 발광표시 장치의 부스팅 캐패시터(Cb)의 제1 부스팅 축전판(133)은 제1 스토리지 축전판(132)에서 연장된 연장부이고, 제2 부스팅 축전판(129)은 구동 전압선(172)과 동일한 층에 형성되어 있는 부스팅 연결선(71)에 연결되어 있다.
- [0085] 부스팅 연결선(71)은 층간 절연막(160)에 형성된 접촉 구멍(69)을 통해 제2 부스팅 축전판(129)과 연결되어 있고, 부스팅 연결선(71)은 스캔선(121)과 평행하게 형성되어 있다.
- [0086] 데이터선(171)과 구동 전압선(172)은 각각 부스팅 연결선(71)과 중첩하는 부분에서 분리되어 있다. 데이터선(171)의 단부와 구동 전압선(172)의 단부는 각각 스캔선(121)과 동일한 층에 형성되어 있는 데이터 연결 부재(21) 및 구동 전압 연결 부재(22)를 통해 서로 연결되어 있다.
- [0087] 분리된 데이터선(171)의 단부는 층간 절연막(160)에 형성된 접촉 구멍(211, 212)을 통해 데이터 연결 부재(21)와 연결되며, 분리된 구동 전압선(172)의 단부는 층간 절연막(160)에 형성된 접촉 구멍(221, 222)을 통해 구동 전압 연결 부재(22)와 연결된다.
- [0088] 구동 박막 트랜지스터의 구동 게이트 전극(125a)은 스토리지 연결 부재(72, 73, 74)를 통해 제1 스토리지 축전판(132)과 연결되어 있다.
- [0089] 스토리지 연결 부재(72, 24, 73)는 층간 절연막(160) 및 게이트 절연막(140)에 형성된 접촉 구멍(721)을 통해 제1 스토리지 축전판(132)과 연결되어 있는 제1 수평 스토리지 연결 부재(72), 층간 절연막(160)에 형성된 접촉 구멍(722)을 통해 제1 수평 스토리지 연결 부재(72)와 연결되어 있는 수직 스토리지 연결 부재(24), 층간 절연막(160)에 형성된 접촉 구멍(732)을 통해 수직 스토리지 연결 부재(24)와 연결되어 있는 제2 수평 스토리지 연결 부재(73)를 포함한다.
- [0090] 제2 수평 스토리지 연결 부재(73)는 층간 절연막(160)에 형성된 접촉 구멍(731)을 통해 구동 게이트 전극(125a)과 연결되어 있다.
- [0091] 제1 수평 스토리지 연결 부재(72) 및 제2 수평 스토리지 연결 부재(73)는 데이터선(171)과 동일한 층에 형성되어 있으며, 수직 스토리지 연결 부재(24)는 스캔선(121)과 동일한 층에 형성되어 있다.
- [0092] 이와 같이, 본 발명의 제2 실시예에 따른 유기 발광 표시 장치는 별도의 부스팅 연결선(71)을 제2 부스팅 축전판(129)과 연결함으로써, 제1 실시예에 비해 스캔선(121)에 의한 기생 캐패시턴스를 최소화할 수 있다. 즉, 부스팅 연결선(71)은 데이터선(171)과 동일한 층에 형성되므로, 부스팅 연결선(71)과 제1 부스팅 축전판(133)간의 간격은 멀어지므로 부스팅 연결선(71)과 제1 부스팅 축전판(133)의 중첩에 의한 기생 캐패시턴스는 최소화할 수 있다. 따라서, 제조 공정 산포에 의한 제2 부스팅 축전판의 수직 방향 및 수평 방향 이동에도 부스팅 캐패시턴스의 변화율을 최소화할 수 있다.
- [0093] 본 발명을 앞서 기재한 바에 따라 바람직한 실시예를 통해 설명하였지만, 본 발명은 이에 한정되지 않으며 다음에 기재하는 특허청구범위의 개념과 범위를 벗어나지 않는 한, 다양한 수정 및 변형이 가능하다는 것을 본 발명이 속하는 기술 분야에 종사하는 자들은 쉽게 이해할 것이다.

부호의 설명

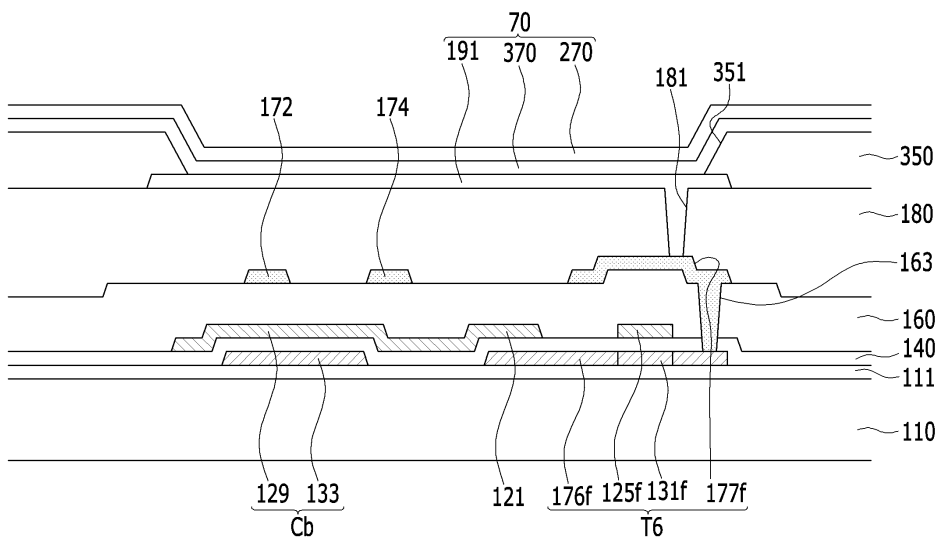
도면2



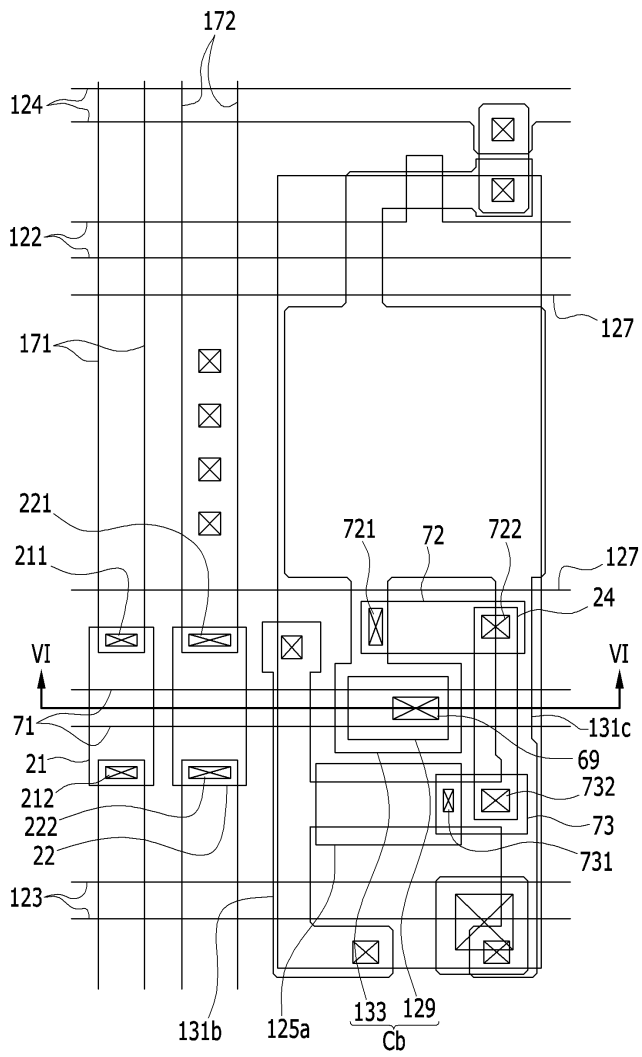
도면3



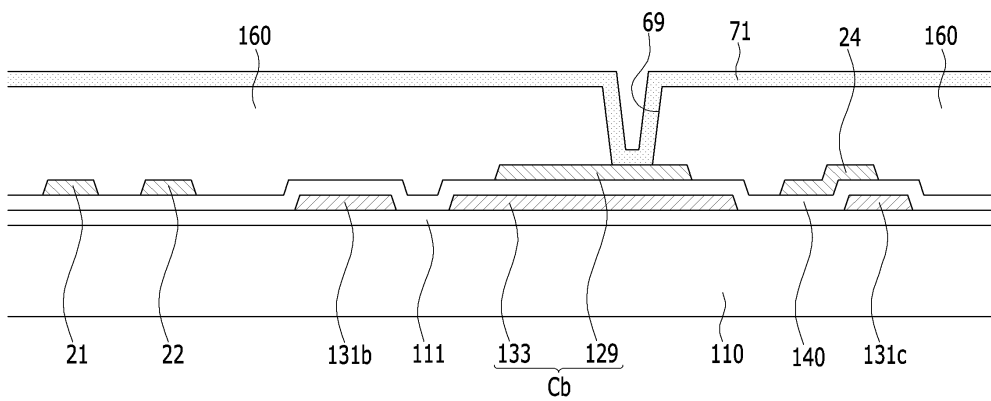
도면4



도면5



도면6



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020130139059A	公开(公告)日	2013-12-20
申请号	KR1020120062763	申请日	2012-06-12
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	HONG SANG MIN 홍상민		
发明人	홍상민		
IPC分类号	H01L51/52		
CPC分类号	H01L27/3265 G09G3/32 H01L27/32 H01L51/5203 H01L27/3216 H01L27/3276 G09G3/3233 H01L51/5212 H01L51/5228 H01L51/5253 G09G3/3208		
其他公开文献	KR101903741B1		
外部链接	Espacenet		

摘要(译)

根据本发明的有机发光显示装置包括，形成在基板上，基板和所述扫描线和所述前一扫描线，扫描线和前一扫描线交叉，并且每个数据信号，并施加到每个扫描信号和前一扫描信号的驱动电压施加所述数据线和所述驱动电压线，所述扫描线的驱动漏电极和驱动薄膜晶体管和连接到所述开关薄膜晶体管的驱动薄膜晶体管，和开关漏电极，和被连接在所述数据线和所述开关薄膜晶体管的驱动电压线连接在驱动电压线和驱动薄膜晶体管的驱动栅电极之间的存储电容器，连接到驱动薄膜晶体管的驱动栅电极的第一升压存储电容器，并且第二升压电容器板与扫描线重叠。升压电容器的第一升压电容器板的面积可以大于第二升压电容器板的面积。因此，根据本发明的OLED显示器包括升压电容器的升压电容器板的第一区域由第二升压电容器板的竖直运动由比第二升压电容器板的增加升压由于制造工艺变化可以使电容的变化率最小化。

