



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년05월13일

(11) 등록번호 10-1519916

(24) 등록일자 2015년05월07일

(51) 국제특허분류(Int. Cl.)

H01L 51/50 (2006.01) G09G 3/30 (2006.01)  
H01L 29/786 (2006.01)

(21) 출원번호 10-2011-0032369

(22) 출원일자 2011년04월07일

심사청구일자 2013년04월03일

(65) 공개번호 10-2012-0114685

(43) 공개일자 2012년10월17일

(56) 선행기술조사문헌

KR1020080085583 A\*

KR1020090061387 A\*

JP2011119285 A\*

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

최희동

충청남도 서산시 음암면 음암로 499, 수림미소가  
아파트 110동 401호

고삼민

대전광역시 중구 계룡로 852, 6동 413호 (오류동,  
삼성아파트)

(74) 대리인

박영복

전체 청구항 수 : 총 12 항

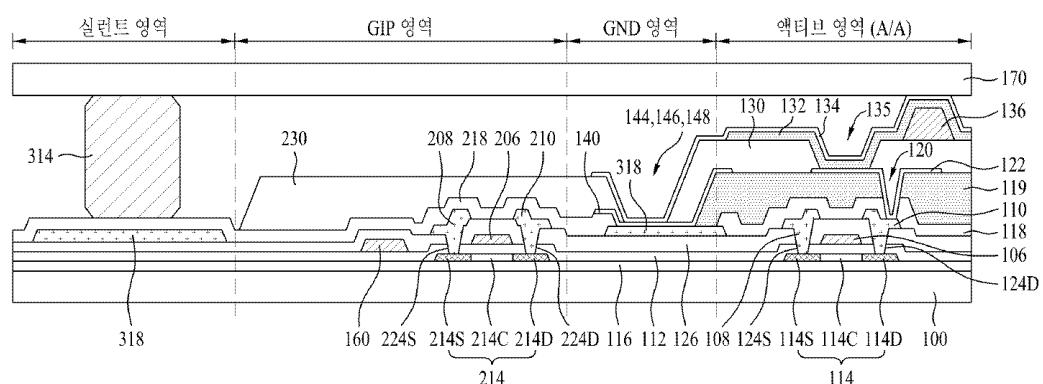
심사관 : 신창우

(54) 발명의 명칭 유기 전계 발광 표시 장치 및 그의 제조 방법

**(57) 요 약**

본 발명은 GIP 영역으로부터 발생된 아웃 계성을 차단하여 유기 발광 소자의 수명과 발광 효율을 향상시킬 수 있는 유기 전계 발광 표시 장치 및 그의 제조 방법에 관한 것으로, 본 발명에 따른 유기 전계 발광 표시 장치는 유기 전계 발광 표시 패널과, 상기 유기 전계 발광 표시 패널의 데이터 라인을 구동하기 위한 데이터 드라이버를

(뒷면에 계속)

**대 표 도**

포함하는 유기 전계 발광 표시 장치에 있어서, 상기 유기 전계 발광 표시 패널은 화상을 구현하기 위해 화소 구동용 TFT와, 화소 구동용 TFT와 접속되어 빛을 발광하는 유기 발광 소자가 형성된 액티브 영역과, 상기 액티브 영역의 게이트 라인을 구동하기 위한 다수의 게이트 구동용 TFT가 형성된 게이트 드라이버가 형성된 GIP 영역과, 상기 GIP 영역과 액티브 영역 사이에 형성되어 액티브 영역의 유기 발광 소자로 기저 전압을 공급하기 위한 기저 전압 라인이 형성된 GND 영역과, 상기 상부 기판과 하부 기판을 합착하는 실런트가 형성된 실런트 영역을 포함하며, 상기 GND 영역은 상기 실런트 및 상기 GIP 영역에 형성된 적어도 하나의 보호막으로부터 발생된 아웃 게싱을 차단하기 위해 아웃 게싱 차단홀을 포함하는 것을 특징으로 한다.

---

## 명세서

### 청구범위

#### 청구항 1

유기 전계 발광 표시 패널과, 상기 유기 전계 발광 표시 패널의 데이터 라인을 구동하기 위한 데이터 드라이버를 포함하는 유기 전계 발광 표시 장치에 있어서,

상기 유기 전계 발광 표시 패널은 화상을 구현하기 위해 화소 구동용 TFT와, 화소 구동용 TFT와 접속되어 빛을 발광하는 유기 발광 소자가 형성된 액티브 영역과;

상기 액티브 영역의 게이트 라인을 구동하기 위한 다수의 게이트 구동용 TFT가 형성된 게이트 드라이버가 형성된 GIP 영역과,

상기 GIP 영역과 액티브 영역 사이에 형성되어 액티브 영역의 유기 발광 소자로 기저 전압을 공급하기 위한 기저 전압 라인이 형성된 GND 영역과,

상부 기판과 하부 기판을 합착하는 실런트가 형성된 실런트 영역을 포함하며,

상기 GND 영역은 상기 실런트 및 상기 GIP 영역에 형성된 적어도 하나의 보호막으로부터 발생된 아웃 게성을 차단하기 위해 아웃 게싱 차단홀을 포함하고,

상기 유기 발광 소자는

상기 화소 구동용 TFT의 드레인 전극과 접속된 양극과;

상기 양극을 노출시키는 뱅크홀이 형성된 뱅크 절연막과,

상기 뱅크 절연막 상에 셀 캡을 유지시키기 위해 형성된 칼럼 스페이서와;

상기 뱅크홀을 통해 노출된 양극 위에 형성된 유기층과, 유기층 위에 형성된 음극을 포함하고,

상기 액티브 영역에 형성된 상기 화소 구동용 TFT 상에는 무기 절연 물질로 형성된 제1 보호막과, 상기 제1 보호막 상에 유기 절연 물질로 형성된 제2 보호막과, 상기 제2 보호막 상에 뱅크 절연막이 형성되며,

상기 GIP 영역에 형성된 상기 게이트 구동용 TFT 상에는 상기 무기 절연 물질로 형성된 제1 보호막과, 상기 제1 보호막 상에 형성된 뱅크 절연막이 형성되고, 상기 유기 절연 물질로 형성된 제2 보호막은 형성하지 않는 유기 전계 발광 표시 장치.

#### 청구항 2

제1항에 있어서,

상기 GIP 영역은 상기 실런트 영역과 인접하게 형성되는 유기 전계 발광 표시 장치.

#### 청구항 3

삭제

#### 청구항 4

삭제

#### 청구항 5

제1항에 있어서,

상기 아웃 게싱 차단홀은 상기 화소 구동용 TFT 상에 형성된 제1 보호막과 상기 게이트 구동용 TFT 상에 형성된 제1 보호막 사이에 형성된 제1 컨택홀과,

상기 화소 구동용 TFT 상에 형성된 제2 보호막과 상기 게이트 구동용 TFT 상에 형성된 제1 보호막 사이에 형성

된 제2 컨택홀과,

상기 화소 구동용 TFT 상에 형성된 뱅크 절연막과 게이트 구동용 TFT 상에 형성된 뱅크 절연막 사이에 형성된 제3 컨택홀을 포함하는 유기 전계 발광 표시 장치.

#### 청구항 6

제1항에 있어서,

상기 액티브 영역에 형성된 상기 화소 구동용 TFT 상에는 무기 절연 물질로 형성된 제1 보호막과, 상기 제1 보호막 상에 유기 절연 물질로 형성된 제2 보호막과, 상기 제2 보호막 상에 상기 뱅크 절연막이 형성되며,

상기 GIP 영역에 형성된 상기 게이트 구동용 TFT 상에는 상기 무기 절연 물질로 형성된 제1 보호막과, 상기 제1 보호막 상에 유기 절연 물질로 형성된 제2 보호막과, 상기 제2 보호막 상에 형성된 뱅크 절연막이 형성되는 유기 전계 발광 표시 장치.

#### 청구항 7

제6항에 있어서,

상기 아웃 게싱 차단홀은 상기 화소 구동용 TFT 상에 형성된 제1 보호막과 상기 게이트 구동용 TFT 상에 형성된 제1 보호막 사이에 형성된 제1 컨택홀과,

상기 화소 구동용 TFT 상에 형성된 제2 보호막과 상기 게이트 구동용 TFT 상에 형성된 제2 보호막 사이에 형성된 제2 컨택홀과,

상기 화소 구동용 TFT 상에 형성된 뱅크 절연막과 게이트 구동용 TFT 상에 형성된 뱅크 절연막 사이에 형성된 제3 컨택홀을 포함하는 유기 전계 발광 표시 장치.

#### 청구항 8

제1항 및 제6항 중 어느 한 항에 있어서,

상기 제1 보호막은 무기 절연 물질로 형성되며, 상기 제2 보호막 및 상기 뱅크 절연막은 유기 절연 물질로 형성되며, 상기 제2 보호막은 포토아크릴로 형성되며, 상기 뱅크 절연막은 폴리이미드로 형성되는 유기 전계 발광 표시 장치.

#### 청구항 9

제1항에 있어서,

상기 액티브 영역에 형성된 상기 화소 구동용 TFT 상에는 유기 절연 물질로 보호막과, 상기 보호막 상에 상기 뱅크 절연막이 형성되며,

상기 GIP 영역에 형성된 상기 게이트 구동용 TFT 상에는 뱅크 절연막이 형성되는 유기 전계 발광 표시 장치.

#### 청구항 10

제9항에 있어서,

상기 아웃 게싱 차단홀은 상기 화소 구동용 TFT 상에 형성된 보호막과 상기 게이트 구동용 TFT 상에 형성된 뱅크 절연막 사이에 형성된 제1 컨택홀과,

상기 화소 구동용 TFT 상에 형성된 뱅크 절연막과 상기 게이트 구동용 TFT 상에 형성된 뱅크 절연막 사이에 형성된 제2 컨택홀을 포함하는 유기 전계 발광 표시 장치.

#### 청구항 11

제1항에 있어서,

상기 액티브 영역에 형성된 상기 화소 구동용 TFT 상에는 유기 절연 물질로 보호막과, 상기 보호막 상에 상기 뱅크 절연막이 형성되며,

상기 GIP 영역에 형성된 상기 게이트 구동용 TFT 상에는 유기 절연 물질로 보호막과, 상기 보호막 상에 상기 뱅

크 절연막이 형성되는 유기 전계 발광 표시 장치.

### 청구항 12

제11항에 있어서,

상기 아웃 게싱 차단홀은 상기 화소 구동용 TFT 상에 형성된 보호막과 상기 게이트 구동용 TFT 상에 형성된 보호막 사이에 형성된 제1 컨택홀과,

상기 화소 구동용 TFT 상에 형성된 뱅크 절연막과 상기 게이트 구동용 TFT 상에 형성된 뱅크 절연막 사이에 형성된 제2 컨택홀을 포함하는 유기 전계 발광 표시 장치.

### 청구항 13

제9항 및 제11항 중 어느 한 항에 있어서,

상기 보호막은 포토아크릴로 형성되며, 상기 뱅크 절연막은 폴리이미드로 형성되는 유기 전계 발광 표시 장치.

### 청구항 14

제7항 및 제12항 중 어느 한 항에 있어서,

상기 기저 전압 라인과 상기 음극 사이에 연결 전극이 더 포함되고,

상기 연결 전극을 통해 기저 전압 라인으로부터 기저 전압을 유기 발광 소자의 음극으로 공급하며, 상기 연결 전극과 상기 음극은 상기 GIP 영역까지 넓게 형성되는 유기 전계 발광 표시 장치.

### 청구항 15

삭제

### 청구항 16

삭제

### 청구항 17

삭제

### 청구항 18

삭제

### 청구항 19

삭제

### 청구항 20

삭제

### 청구항 21

삭제

### 청구항 22

삭제

### 청구항 23

삭제

## 발명의 설명

### 기술 분야

[0001] 본 발명은 유기 전계 발광 표시 장치 및 그의 제조 방법에 관한 것으로, 특히 GIP 영역으로부터 발생된 아웃 게싱을 차단하여 유기 발광 소자의 수명과 발광 효율을 향상시킬 수 있는 유기 전계 발광 표시 장치 및 그의 제조 방법에 관한 것이다.

### 배경 기술

[0002] 다양한 정보를 화면으로 구현해 주는 영상 표시 장치는 정보 통신 시대의 핵심 기술로 더 얇고 더 가볍고 휴대가 가능하면서도 고성능의 방향으로 발전하고 있다. 이에 음극선관(CRT)의 단점인 무게와 부피를 줄일 수 있는 평판 표시 장치로 유기 발광층의 발광량을 제어하여 영상을 표시하는 유기 전계 발광 표시 장치(OLED) 등이 각광받고 있다. OLED는 전극 사이의 얇은 발광층을 이용한 자발광 소자로 종이와 같이 박막화가 가능하다는 장점을 갖고 있다.

[0003] 액티브 매트릭스 OLED(AMOLED)는 3색(R, G, B) 서브 화소로 구성된 화소들이 매트릭스 형태로 배열되어 화상을 표시하게 된다. 각 서브 화소는 유기 발광 소자와, 그 유기 발광 소자를 구동하는 셀 구동부를 포함한다. 셀 구동부는 스캔 신호를 공급하는 게이트 라인과, 비디오 데이터 신호를 공급하는 데이터 라인과, 공통 전원 신호를 공급하는 공통 전원 라인 사이에 접속된 적어도 2개의 박막 트랜지스터와 스토리지 캐패시터로 구성되어 유기 발광 소자의 양극을 구동한다.

[0004] 이때, 게이트 구동부는 재료비 절감, 공정수의 감소 및 공정 시간 단축을 위해 유기 전계 발광 표시 패널 상에 형성하게 된다. 이와 같이, 게이트 구동부를 유기 전계 발광 표시 패널 상에 형성될 경우에 실린트 내에 게이트 구동부와 액티브 영역의 유기 발광 소자와 인접하게 형성된다.

[0005] 게이트 구동부는 다수의 게이트 라인을 구동하기 위해 다수의 구동 트랜지스터와 다수의 구동 트랜지스터 상에 적어도 둘 이상의 유기 또는 무기 보호막이 형성하게 된다. 이에 따라, 게이트 구동부의 다수의 구동 트랜지스터 상에 형성된 유기 보호막에는 아웃 게싱이 발생되어 액티브 영역의 유기 발광 소자로 유입되게 된다. 이와 같이, 게이트 구동부로부터 발생된 아웃 게싱으로 인해 유기 발광 소자의 유기층은 수명이 줄어들며, 발광 효율이 좋지 않게 된다.

### 발명의 내용

#### 해결하려는 과제

[0006] 본 발명은 상기 문제점을 해결하기 위해 창안된 것으로서, GIP 영역으로부터 발생된 아웃 게싱을 차단하여 유기 발광 소자의 수명과 발광 효율을 향상시킬 수 있는 유기 전계 발광 표시 장치 및 그의 제조 방법을 제공하는 것이다.

#### 과제의 해결 수단

[0007] 이를 위하여, 본 발명에 따른 유기 전계 발광 표시 패널과, 상기 유기 전계 발광 표시 패널의 데이터 라인을 구동하기 위한 데이터 드라이버를 포함하는 유기 전계 발광 표시 장치에 있어서, 상기 유기 전계 발광 표시 패널은 화상을 구현하기 위해 화소 구동용 TFT와, 화소 구동용 TFT와 접속되어 빛을 발광하는 유기 발광 소자가 형성된 액티브 영역과, 상기 액티브 영역의 게이트 라인을 구동하기 위한 다수의 게이트 구동용 TFT가 형성된 게이트 드라이버가 형성된 GIP 영역과, 상기 GIP 영역과 액티브 영역 사이에 형성되어 액티브 영역의 유기 발광 소자로 기저 전압을 공급하기 위한 기저 전압 라인이 형성된 GND 영역과, 상부 기판과 하부 기판을 합착하는 실린트가 형성된 실린트 영역을 포함하며, 상기 GND 영역은 상기 실린트 및 상기 GIP 영역에 형성된 적어도 하나의 보호막으로부터 발생된 아웃 게싱을 차단하기 위해 아웃 게싱 차단홀을 포함하는 것을 특징으로 한다.

[0008] 여기서, 상기 GIP 영역은 상기 실린트 영역과 인접하게 형성되는 것을 특징으로 한다.

[0009] 또한, 상기 유기 발광 소자는 상기 화소 구동용 TFT의 드레인 전극과 접속된 양극과, 상기 양극을 노출시키는 뱅크홀이 형성된 뱅크 절연막과, 상기 뱅크 절연막 상에 셀 캡을 유지시키기 위해 형성된 칼럼 스페이서와, 상기 뱅크홀을 통해 노출된 양극 위에 형성된 유기층과, 유기층 위에 형성된 음극을 포함하는 것을 특징으로 한다.

[0010] 그리고, 상기 액티브 영역에 형성된 상기 화소 구동용 TFT 상에는 무기 절연 물질로 형성된 제1 보호막과, 상기 제1 보호막 상에 유기 절연 물질로 형성된 제2 보호막과, 상기 제2 보호막 상에 뱅크 절연막이 형성되며, 상기 GIP 영역에 형성된 상기 게이트 구동용 TFT 상에는 상기 무기 절연 물질로 형성된 제1 보호막과, 상기 제1 보호막 상에 형성된 뱅크 절연막이 형성되는 것을 특징으로 한다.

[0011] 이때, 상기 아웃 게싱 차단홀은 상기 화소 구동용 TFT 상에 형성된 제1 보호막과 상기 게이트 구동용 TFT 상에 형성된 제1 보호막 사이에 형성된 제1 컨택홀과, 상기 화소 구동용 TFT 상에 형성된 제2 보호막과 상기 게이트 구동용 TFT 상에 형성된 제1 보호막 사이에 형성된 제2 컨택홀과, 상기 화소 구동용 TFT 상에 형성된 뱅크 절연막과 게이트 구동용 TFT 상에 형성된 뱅크 절연막 사이에 형성된 제3 컨택홀을 포함하는 것을 특징으로 한다.

[0012] 또한, 상기 액티브 영역에 형성된 상기 화소 구동용 TFT 상에는 무기 절연 물질로 형성된 제1 보호막과, 상기 제1 보호막 상에 유기 절연 물질로 형성된 제2 보호막과, 상기 제2 보호막 상에 상기 뱅크 절연막이 형성되며, 상기 GIP 영역에 형성된 상기 게이트 구동용 TFT 상에는 상기 무기 절연 물질로 형성된 제1 보호막과, 상기 제1 보호막 상에 유기 절연 물질로 형성된 제2 보호막과, 상기 제2 보호막 상에 형성된 뱅크 절연막이 형성되는 것을 특징으로 한다.

[0013] 이때, 상기 아웃 게싱 차단홀은 상기 화소 구동용 TFT 상에 형성된 제1 보호막과 상기 게이트 구동용 TFT 상에 형성된 제1 보호막 사이에 형성된 제1 컨택홀과, 상기 화소 구동용 TFT 상에 형성된 제2 보호막과 상기 게이트 구동용 TFT 상에 형성된 제2 보호막 사이에 형성된 제2 컨택홀과, 상기 화소 구동용 TFT 상에 형성된 뱅크 절연막과 게이트 구동용 TFT 상에 형성된 뱅크 절연막 사이에 형성된 제3 컨택홀을 포함하는 것을 특징으로 한다.

[0014] 그리고, 상기 제1 보호막은 무기 절연 물질로 형성되며, 상기 제2 보호막 및 상기 뱅크 절연막은 유기 절연 물질로 형성되며, 상기 제2 보호막은 포토아크릴로 형성되며, 상기 뱅크 절연막은 폴리이미드로 형성되는 것을 특징으로 한다.

[0015] 또한, 상기 액티브 영역에 형성된 상기 화소 구동용 TFT 상에는 유기 절연 물질로 보호막과, 상기 보호막 상에 상기 뱅크 절연막이 형성되며, 상기 GIP 영역에 형성된 상기 게이트 구동용 TFT 상에는 뱅크 절연막이 형성되는 것을 특징으로 한다.

[0016] 이때, 상기 아웃 게싱 차단홀은 상기 화소 구동용 TFT 상에 형성된 보호막과 상기 게이트 구동용 TFT 상에 형성된 뱅크 절연막 사이에 형성된 제1 컨택홀과, 상기 화소 구동용 TFT 상에 형성된 뱅크 절연막과 상기 게이트 구동용 TFT 상에 형성된 뱅크 절연막 사이에 형성된 제2 컨택홀을 포함하는 것을 특징으로 한다.

[0017] 그리고, 상기 액티브 영역에 형성된 상기 화소 구동용 TFT 상에는 유기 절연 물질로 보호막과, 상기 보호막 상에 상기 뱅크 절연막이 형성되며, 상기 GIP 영역에 형성된 상기 게이트 구동용 TFT 상에는 유기 절연 물질로 보호막과, 상기 보호막 상에 상기 뱅크 절연막이 형성되는 것을 특징으로 한다.

[0018] 이때, 상기 아웃 게싱 차단홀은 상기 화소 구동용 TFT 상에 형성된 보호막과 상기 게이트 구동용 TFT 상에 형성된 보호막 사이에 형성된 제1 컨택홀과, 상기 화소 구동용 TFT 상에 형성된 뱅크 절연막과 상기 게이트 구동용 TFT 상에 형성된 뱅크 절연막 사이에 형성된 제2 컨택홀을 포함하는 것을 특징으로 한다.

[0019] 또한, 상기 보호막 및 상기 뱅크 절연막은 유기 절연 물질로 형성되며, 제2 보호막은 포토아크릴로 형성되며, 상기 뱅크 절연막은 폴리이미드로 형성되는 것을 특징으로 한다.

[0020] 그리고, 상기 기저 전압 라인과 상기 음극 사이에 연결 전극이 더 포함되며, 상기 연결 전극을 통해 기저 전압 라인으로부터 기저 전압을 유기 발광 소자의 음극으로 공급하며, 상기 연결 전극과 상기 음극은 상기 GIP 영역 까지 넓게 형성되는 것을 특징으로 한다.

[0021] 본 발명은 화상을 구현하기 위해 화소 구동용 TFT와, 화소 구동용 TFT와 접속되어 빛을 발광하는 유기 발광 소자가 형성된 액티브 영역과, 상기 액티브 영역의 게이트 라인을 구동하기 위한 다수의 게이트 구동용 TFT가 형성된 게이트 드라이버가 형성된 GIP 영역과, 상기 GIP 영역과 액티브 영역 사이에 형성되어 액티브 영역의 유기 발광 소자로 기저 전압을 공급하기 위한 기저 전압 라인이 형성된 GND 영역과, 상부 기판과 하부 기판을 합착하는 실린트가 형성된 실린트 영역을 포함하는 유기 전계 발광 표시 패널과, 상기 유기 전계 발광 패널의 데이터 라인을 구동하기 위해 데이터 드라이버를 유기 전계 발광 표시 장치의 제조 방법에 있어서, 상기 액티브 영역의 기판 상에 상기 화소 구동용 TFT와, 상기 GIP 영역의 기판 상에 상기 게이트 구동용 TFT를 마련하는 단계와, 상기 화소 구동용 TFT 및 상기 게이트 구동용 TFT 상에 제1 보호막을 형성하고, 상기 화소 구동용 TFT 상에 형성된 제1 보호막과 상기 게이트 구동용 TFT 상에 형성된 제1 보호막 사이에 제1 컨택홀을 형성하는 단계와, 상기

화소 구동용 TFT 상에 제2 보호막을 형성하고, 상기 화소 구동용 TFT 상에 형성된 제2 보호막과 상기 게이트 구동용 TFT 상에 형성된 제1 보호막 사이에 제2 컨택홀을 형성하는 단계와, 상기 화소 구동용 TFT 및 상기 게이트 구동용 TFT 상에 뱅크 절연막을 형성하고, 상기 화소 구동용 TFT 상에 형성된 뱅크 절연막과 상기 게이트 구동용 TFT 상에 형성된 뱅크 절연막 사이에 제3 컨택홀을 형성하여, 제1 내지 제3 컨택홀을 포함하는 아웃 게싱 차단홀을 마련하는 단계를 포함하는 것을 특징으로 한다.

[0022] 그리고, 상기 제1 보호막은 무기 절연 물질로 형성되며, 상기 제2 보호막 및 상기 뱅크 절연막은 유기 절연 물질로 형성되며, 상기 제2 보호막은 포토아크릴로 형성되며, 상기 뱅크 절연막은 폴리이미드로 형성되는 것을 특징으로 한다.

[0023] 또한, 상기 유기 발광 소자를 마련하는 단계는 상기 제1 컨택홀이 형성된 공정 이후에, 상기 화소 구동용 TFT의 드레인 전극과 접속된 양극과, 상기 기저 전압 라인과 상기 음극을 연결시키기 위해 상기 제1 컨택홀 상에 연결 전극을 형성하는 단계와, 상기 뱅크 절연막 형성 공정 이후 또는 상기 뱅크 절연막 형성 공정과 동시에 상기 뱅크 절연막 상에 스페이서를 형성하는 단계와, 상기 스페이서 상에 유기층 및 음극을 형성하는 단계를 포함하는 것을 특징으로 한다.

[0024] 본 발명은 화상을 구현하기 위해 화소 구동용 TFT와, 화소 구동용 TFT와 접속되어 빛을 발광하는 유기 발광 소자가 형성된 액티브 영역과, 상기 액티브 영역의 게이트 라인을 구동하기 위한 다수의 게이트 구동용 TFT가 형성된 게이트 드라이버가 형성된 GIP 영역과, 상기 GIP 영역과 액티브 영역 사이에 형성되어 액티브 영역의 유기 발광 소자로 기저 전압을 공급하기 위한 기저 전압 라인이 형성된 GND 영역과, 상부 기판과 하부 기판을 합착하는 실런트가 형성된 실런트 영역을 포함하는 유기 전계 발광 패널과, 상기 유기 전계 발광 패널의 데이터 라인을 구동하기 위해 데이터 드라이버를 유기 전계 발광 표시 장치의 제조 방법에 있어서, 상기 액티브 영역의 기판 상에 상기 화소 구동용 TFT와, 상기 GIP 영역의 기판 상에 상기 게이트 구동용 TFT를 마련하는 단계와, 상기 화소 구동용 TFT 및 상기 게이트 구동용 TFT 상에 제1 보호막을 형성하고, 상기 화소 구동용 TFT 상에 형성된 제1 보호막과 상기 게이트 구동용 TFT 상에 형성된 제1 보호막 사이에 제1 컨택홀을 형성하는 단계와, 상기 화소 구동용 TFT 및 상기 게이트 구동용 TFT 상에 제2 보호막을 형성하고, 상기 화소 구동용 TFT 상에 형성된 제2 보호막과 상기 게이트 구동용 TFT 상에 형성된 제2 보호막 사이에 제2 컨택홀을 형성하는 단계와, 상기 화소 구동용 TFT 및 상기 게이트 구동용 TFT 상에 뱅크 절연막을 형성하고, 상기 화소 구동용 TFT 상에 형성된 뱅크 절연막과 상기 게이트 구동용 TFT 상에 형성된 뱅크 절연막 사이에 제3 컨택홀을 형성하여, 제1 내지 제3 컨택홀을 포함하는 아웃 게싱 차단홀을 마련하는 단계를 포함하는 것을 특징으로 한다.

[0025] 그리고, 상기 제1 보호막은 무기 절연 물질로 형성되며, 상기 제2 보호막 및 상기 뱅크 절연막은 유기 절연 물질로 형성되며, 상기 제2 보호막은 포토아크릴로 형성되며, 상기 뱅크 절연막은 폴리이미드로 형성되는 것을 특징으로 한다.

[0026] 또한, 상기 유기 발광 소자를 마련하는 단계는 상기 제1 컨택홀이 형성된 공정 이후에, 상기 화소 구동용 TFT의 드레인 전극과 접속된 양극과, 상기 기저 전압 라인과 상기 양극을 연결시키기 위해 상기 제1 컨택홀 상에 연결 전극을 형성하는 단계와, 상기 뱅크 절연막 형성 공정 이후 또는 상기 뱅크 절연막 형성 공정과 동시에 상기 뱅크 절연막 상에 스페이서를 형성하는 단계와, 상기 스페이서 상에 유기층 및 음극을 형성하는 단계를 포함하며, 상기 음극과 상기 연결 전극은 상기 GIP 영역까지 형성되는 것을 특징으로 한다.

[0027] 본 발명은 유기 전계 발광 표시 패널과, 상기 유기 전계 발광 표시 패널의 데이터 라인을 구동하기 위한 데이터 드라이버를 포함하는 유기 전계 발광 표시 장치에 있어서, 상기 유기 전계 발광 표시 패널은 화상을 구현하기 위해 화소 구동용 TFT와, 화소 구동용 TFT와 접속되어 빛을 발광하는 유기 발광 소자가 형성된 액티브 영역과, 상기 액티브 영역의 게이트 라인을 구동하기 위한 게이트 드라이버가 형성된 GIP 영역과, 상기 GIP 영역과 액티브 영역 사이에 형성되어 상기 GIP 영역으로부터 발생된 아웃 게싱을 차단하기 위한 아웃 게싱 차단 영역과, 상기 액티브 영역으로 기저 전압을 공급하기 위한 기저 전압 라인이 형성된 GND 영역과, 상부 기판과 하부 기판을 합착하는 실런트가 형성된 실런트 영역을 포함하는 것을 특징으로 한다.

[0028] 그리고, 상기 화소 구동용 TFT 및 상기 게이트 구동용 TFT 상에 보호막이 형성되는 것을 특징으로 한다.

[0029] 또한, 상기 아웃 게싱 차단 영역에는 상기 GIP 영역으로부터 발생된 아웃 게싱을 차단하기 위한 아웃 게싱 차단 홀이 형성되며, 상기 아웃 게싱 차단홀은 상기 화소 구동용 TFT 상에 형성된 보호막과, 상기 게이트 구동용 TFT 상에 형성된 보호막 사이에 정의되는 것을 특징으로 한다.

### 발명의 효과

[0030] 본 발명은 케이트 라인, 데이터 라인, 전원 라인 및 기저 전압 라인과 접속된 다수의 화소 영역을 포함하는 액티브 영역과, 케이트 라인을 구동하기 위한 케이트 드라이버가 형성된 GIP 영역과, GIP 영역과 액티브 영역 사이에 형성되어 액티브 영역으로 기저 전압을 공급하기 위한 기저 전압 라인이 형성된 GND 영역과, 상부 기판과 하부 기판을 합착하는 실런트가 형성된 실런트 영역과 같은 구조로 위치하게 되며, GND 영역은 실런트 및 GIP 영역에 형성된 적어도 하나의 보호막으로부터 발생된 아웃 게싱을 차단하기 위해 아웃 게싱 차단홀을 포함한다.

[0031] 상술한 바와 같이, 본 발명은 액티브 영역과 GIP 영역 사이에 GND 영역이 위치하고, GND 영역에 형성된 아웃 게싱 차단홀을 통해 GIP 영역으로부터 발생된 아웃 게싱을 차단할 수 있어 유기 발광 소자의 유기층으로 아웃 게싱이 침투되지 않아 유기 발광 소자의 수명과 발광 특성이 향상된다.

### 도면의 간단한 설명

[0032] 도 1은 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시 장치에 대한 블록도이다.

도 2는 도 1에 도시된 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시 장치의 단면도이다.

도 3a 내지 도 3k는 도 2에 도시된 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시 장치의 제조방법을 나타낸 단면도들이다.

도 4는 본 발명의 제2 실시 예에 따른 유기 전계 발광 표시 장치의 단면도이다.

도 5a 내지 도 5k는 도 4에 도시된 본 발명의 제2 실시 예에 따른 유기 전계 발광 표시 장치의 제조방법을 나타낸 단면도들이다.

도 6은 본 발명의 제3 실시 예에 따른 유기 전계 발광 표시 장치의 단면도이다.

도 7a 내지 도 7i는 도 6에 도시된 본 발명의 제3 실시 예에 따른 유기 전계 발광 표시 장치의 제조방법을 나타낸 단면도들이다.

도 8은 본 발명의 제4 실시 예에 따른 유기 전계 발광 표시 장치의 단면도이다.

도 9a 내지 도 9i는 도 8에 도시된 본 발명의 제4 실시 예에 따른 유기 전계 발광 표시 장치의 제조방법을 나타낸 단면도들이다.

도 10은 본 발명의 제5 실시 예에 따른 유기 전계 발광 표시 장치의 단면도이다.

도 11은 본 발명의 제6 실시 예에 따른 유기 전계 발광 표시 장치의 단면도이다.

### 발명을 실시하기 위한 구체적인 내용

[0033] 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시 예를 상세하게 설명한다. 본 발명의 구성 및 그에 따른 작용 효과는 이하의 상세한 설명을 통해 명확하게 이해될 것이다. 본 발명의 상세한 설명에 앞서, 동일한 구성 요소에 대해서는 다른 도면 상에 표시되더라도 가능한 동일한 부호로 표시하며, 공지된 구성에 대해서는 본 발명의 요지를 흐릴 수 있다고 판단되는 경우 구체적인 설명은 생략하기로 함에 유의한다.

[0034] 이하, 본 발명의 바람직한 실시 예를 도 1 내지 도 11를 참조하여 상세히 설명하기로 한다.

[0035] 도 1은 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시 장치에 대한 블록도이고, 도 2는 도 1에 도시된 액정 표시 장치의 단면도이다.

[0036] 도 1 및 도 2에 도시된 바와 같이 본 발명의 제1 실시 예에 따른 액정 표시 장치는 화상을 표시하는 액티브 영역(300;A/A)과 액티브 영역(300;A/A)의 케이트 라인(GL1 내지 GLn)을 구동하는 케이트 드라이버(312)가 내장된 유기 전계 발광 표시 패널과, 액티브 영역(300)의 데이터 라인(DL1 내지 DLn)을 구동하기 위한 데이터 드라이버(310)를 포함한다.

[0037] 유기 전계 발광 표시 패널은 서로 마주보고 합착된 상부 기판(170)과 하부 기판(100)을 구비한다. 유기 전계 발광 표시 패널은 케이트 라인(GL1 내지 GLn), 데이터 라인(DL1 내지 DLn), 전원 라인(PL1 내지 PLn) 및 기저 전압 라인(318)과 접속된 다수의 화소 영역(320)을 포함하는 액티브 영역(300;A/A)과, 케이트 라인(GL1 내지

GLn)을 구동하기 위한 게이트 드라이버(312)가 형성된 GIP 영역과, GIP 영역과 액티브 영역 사이에 형성되어 액티브 영역으로 기저 전압(GND)을 공급하기 위한 기저 전압 라인(318)이 형성된 GND 영역과, 상부 기판(170)과 하부 기판(100)을 합착하는 실런트(314)가 형성된 실런트 영역을 포함한다.

[0038] 다수의 화소 영역(320) 각각은 게이트 라인(GL1 내지 GLn)과 데이터 라인(DL1 내지 DLn)과 접속된 화소용 스위치 TFT(ST) 및 전원 라인(PL1 내지 PLn)과 유기 발광 소자의 양극과 접속된 화소 구동용 TFT(DT)와, 전원 라인(PL1 내지 PLn)과 화소용 스위치 TFT(DT)의 드레인 전극 사이에 접속된 스토리지 캐패시터(C)를 구비한다.

[0039] 화소용 스위치 TFT(ST)의 게이트 전극은 게이트 라인(GL)과 접속되고 소스 전극은 데이터 라인(DL)과 접속되며 드레인 전극은 화소 구동용 TFT(DT)의 게이트 전극 및 스토리지 캐패시터(C)와 접속된다. 화소 구동용 TFT(DT)의 소스 전극은 전원 라인(PL1 내지 PLn)과 접속되고 드레인 전극은 유기 발광 소자의 양극과 접속된다. 스토리지 캐패시터(C)는 전원 라인(PL1 내지 PLn)과 화소 구동용 TFT(DT)의 게이트 전극 사이에 접속된다.

[0040] 화소용 스위치 TFT는 게이트 라인(GL)에 스캔 펄스가 공급되면 텐-온되어 데이터 라인(DL)에 공급된 데이터 신호를 스토리지 캐패시터(C) 및 화소 구동용 TFT의 게이트 전극으로 공급한다. 화소 구동용 TFT는 게이트 전극으로 공급되는 데이터 신호에 응답하여 전원 라인(PL)으로부터 유기 발광 소자로 공급되는 전류를 제어함으로써 유기 발광 소자의 발광량을 조절하게 된다. 화소용 스위치 TFT가 텐-오프되더라도 스토리지 캐패시터(C)에 충전된 전압에 의해 화소 구동용 TFT는 다음 프레임의 데이터 신호가 공급될 때까지 일정한 전류를 공급하여 유기 발광 소자가 발광을 유지하게 된다.

[0041] 화소 구동용 TFT(DT)는 도 2에 도시된 바와 같이 하부 기판(100) 상에 베퍼막(116), 액티브층(114)이 형성되며, 게이트 전극(106)은 액티브층의 채널 영역(114C)과 게이트 절연막(112)을 사이에 두고 중첩되게 형성된다. 소스 전극(08) 및 드레인 전극(110)은 게이트 전극(106)과 충간 절연막(126)을 사이에 두고 절연되게 형성된다. 전원 라인과 접속된 소스 전극(108)과, 드레인 전극(110)은 충간 절연막(126) 및 게이트 절연막(112)을 관통하는 소스 컨택홀(124S) 및 드레인 컨택홀(124D) 각각을 통해 n+ 불순물이 주입된 액티브층(114)의 소스 영역(114S) 및 드레인 영역(114D) 각각과 접속된다. 또한, 액티브층(114)은 오프 전류를 감소시키기 위해 채널 영역(114C)과 소스 및 드레인 영역(114S, 114D) 사이에 n- 불순물이 주입된 엘더드(Light Dropped Drain; LDD) 영역(미도시) 더 구비하기도 한다. 그리고, 화소 구동용 TFT(DT)를 덮는 제1 및 제2 보호막(118, 119)을 포함한다. 제1 및 제2 보호막(118, 119)은 화소 구동용 TFT(DT)의 드레인 전극(110)을 노출시키는 화소 컨택홀(120)이 형성되며, 제1 보호막(118)은 무기 절연 물질로 형성될 수 있으며, 제2 보호막(119)은 유기 보호막으로 형성될 수 있다.

[0042] 유기 발광 소자는 화소 구동용 TFT의 드레인 전극(110)과 접속하는 양극(122)과, 양극(122)을 노출시키는 뱅크홀(135)이 형성된 뱅크 절연막(130)과, 뱅크 절연막(130) 상에 셀 캡을 유지시키기 위해 형성된 칼럼 스페이서(136)와, 뱅크홀(135)을 통해 노출된 양극(122) 위에 형성된 유기층(132)과, 유기층(132) 위에 형성된 음극(134)으로 구성된다. 유기층(132)은 양극(122)으로부터 적층된 정공 주입층, 정공 수송층, 발광층, 전자 수송층, 전자 주입층으로 구성된다. 이러한, 유기층(132)은 양극(122)에 공급된 전류량에 따라 발광한다. 음극(134) 및 양극(122)의 재질에 따라 기판의 전면으로 발광하는 전면 발광, 기판의 후면으로 발광하는 후면 발광 또는 기판 전면 및 후면으로 발광하는 양면 발광을 할 수 있다. 한편, 뱅크 절연막(130)은 아웃 게싱(Out-gassing)이 적은 폴리 이미드(PI)로 형성될 수 있다.

[0043] GIP 영역에는 게이트 라인(GL1 내지 GLn)을 구동하기 위한 다수의 게이트 구동 TFT를 포함하는 게이트 드라이버(312)가 형성되며, GIP 영역은 실런트 영역과 인접하게 위치한다. 게이트 구동용 TFT는 도 2에 도시된 바와 같이 기판(100) 상에 베퍼막(116), 액티브층(214)이 형성되며, 게이트 전극(206)은 액티브층의 채널 영역(214C)과 게이트 절연막(112)을 사이에 두고 중첩되게 형성된다. 소스 전극(208) 및 드레인 전극(210)은 게이트 전극(206)과 충간 절연막(126)을 사이에 두고 절연되게 형성된다. 소스 전극(208)과, 드레인 전극(210)은 충간 절연막(126) 및 게이트 절연막(112)을 관통하는 소스 컨택홀(224S) 및 드레인 컨택홀(224D) 각각을 통해 n+ 불순물이 주입된 액티브층(214)의 소스 영역(214S) 및 드레인 영역(214D) 각각과 접속된다. 또한, 액티브층(214)은 오프 전류를 감소시키기 위해 채널 영역(214C)과 소스 및 드레인 영역(214S, 214D) 사이에 n- 불순물이 주입된 엘더드(Light Dropped Drain; LDD) 영역(미도시) 더 구비하기도 한다. 그리고, 게이트 구동용 TFT를 덮는 제1 보호막(218)과 뱅크 절연막(230)을 포함한다. 제1 보호막(218)은 무기 절연 물질로 형성될 수 있으며, 뱅크 절연막(233)은 아웃 게싱(Out-gassing)이 적은 폴리 이미드(PI)로 형성될 수 있다.

[0044] GND 영역은 GIP 영역과 액티브 영역 사이에 형성되며, 유기 발광 소자의 음극(134)에 기저 전압을 공급하기 위해 기저 전압 라인(318)과, 실런트(314) 및 GIP 영역의 다수의 보호막으로부터 발생되는 아웃 게싱을 차단하기

위해 아웃 게싱 차단홀(144, 146, 148)을 포함한다.

[0045] 아웃 게싱 차단홀(144, 146, 148)은 화소 구동용 TFT 상에 형성된 제1 보호막(118)과 게이트 구동용 TFT 상에 형성된 제1 보호막(218) 사이에 형성된 제1 컨택홀(144)과, 화소 구동용 TFT 상에 형성된 제2 보호막(119)과 게이트 구동용 TFT 상에 형성된 제1 보호막(218) 사이에 형성된 제2 컨택홀(146)과, 화소 구동용 TFT 상에 형성된 뱅크 절연막(130)과 게이트 구동용 TFT 상에 형성된 뱅크 절연막(230) 사이에 형성된 제3 컨택홀(148)을 포함한다.

[0046] GIP 영역의 다수의 게이트 구동용 TFT 상에는 제1 보호막(218) 및 뱅크 절연막(230)과 같은 다수의 보호막이 형성되고, 실런트(314)의 유기 절연 재질로 형성되는데, 이러한 유기 절연 물질은 아웃 게싱(Out-gassing)이 발생되어 유기 발광 소자의 유기층(132)으로 침투될 수 있다. 하지만, 본 발명은 GIP 영역의 다수의 게이트 구동용 TFT 상에 형성된 다수의 보호막과 화소 구동용 TFT 상에 형성된 보호막 사이에 다수의 컨택홀을 구성된 아웃 게싱 차단홀(144, 146, 148)에 의해 GIP 영역의 다수의 보호막이나 실런트의 물질로부터 발생된 아웃 게싱이 넘어오지 못하도록 차단할 수 있다.

[0047] 또한, 화소 구동용 TFT 상에 형성된 제2 보호막(119)은 일반적으로 포토아크릴(PAC) 재질로 형성되는데, 이러한 포토아크릴(PAC)은 아웃 게싱이 많은 재질로 도 2에 도시된 바와 같이 게이트 구동용 TFT 상에는 형성되지 않아 아웃 게싱의 발생을 감소시킬 수 있다.

[0048] 기저 전압 라인(318)은 연결 전극(140)을 통해 기저 전압을 유기 발광 소자의 음극(134)으로 공급한다. 제1 및 제2 컨택홀(144, 146)을 통해 기저 전압 라인(318)과 연결 전극(140)이 접속되며, 제3 컨택홀(148)을 통해 연결 전극(140)과 음극(134)이 접속된다.

[0049] 상술한 바와 같이, 액티브 영역과 GIP 영역 사이에 GND 영역이 위치하고, 아웃 게싱 차단홀을 통해 GIP 영역으로부터 발생된 아웃 게싱을 차단할 수 있어 유기 발광 소자의 유기층(132)으로 아웃 게싱이 침투되지 않아 유기 발광 소자의 수명과 발광 특성이 향상된다.

[0050] 도 3a 내지 도 3k는 도 2에 도시된 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시 장치의 제조방법을 나타낸 단면도들이다.

[0051] 도 3a를 참조하면, 하부 기판(100) 상에 베퍼막(116)이 형성되고, 그 위에 화소 구동용 TFT 및 게이트 구동용 TFT 각각의 액티브층(114, 214)이 형성된다.

[0052] 구체적으로, 베퍼막(116)은 하부 기판(100) 상에  $\text{SiO}_2$  등과 같은 무기 절연 물질이 전면 증착되어 형성된다. 액티브층(114, 214)은 베퍼막(116) 상에 아몰퍼스-실리콘을 증착한 후 그 아몰퍼스-실리콘을 레이저로 결정화하여 폴리-실리콘이 되게 한 다음, 그 폴리-실리콘을 포토리소그래피 공정과 식각 공정으로 패터닝함으로써 형성된다.

[0053] 도 3b를 참조하면, 액티브층(114, 214)이 형성된 베퍼막(116) 상에 게이트 절연막(112)이 형성되고, 그 위에 화소 구동용 TFT 및 게이트 구동용 TFT의 게이트 전극(106, 206)이 형성됨과 아울러 액티브층(114)의 채널 영역(114C, 214C)을 사이에 두고 마주보는 소스 영역(114S, 214S) 및 드레인 영역(114D, 214D)이 형성된다.

[0054] 구체적으로, 게이트 절연막(112)은 액티브층(114, 214)이 형성된 베퍼막 상에  $\text{SiO}_2$  등과 같은 물기 절연 물질이 전면 증착되어 형성된다. 화소 구동용 TFT 및 게이트 구동용 TFT의 게이트 전극(106, 206)은 게이트 절연막(112) 상에 게이트 금속층을 형성한 후, 그 게이트 금속층을 포토리소그래피 공정 및 식각 공정으로 패터닝함으로써 형성된다.

[0055] 그리고, 화소 구동용 TFT 및 게이트 구동용 TFT의 게이트 전극(106, 206) 각각을 마스크로 이용하여 액티브층(114, 214) 각각에  $n+$  불순물을 주입하여 게이트 전극(106, 206)과 비중첩된 액티브층(114, 214)의 소스 및 드레인 영역(114S, 114D, 214S, 214D)은 게이트 전극(106, 206)과 중첩되는 채널 영역(114C, 214C)을 사이에 두고 마주하게 된다.

[0056] 도 3c를 참조하면, 게이트 전극(106, 206)이 형성된 게이트 절연막(112) 상에 충간 절연막(126)이 형성되고, 충간 절연막(126) 및 게이트 절연막(112)을 관통하는 화소 구동용 TFT 및 게이트 구동용 TFT의 소스 및 드레인 컨택홀(124S, 124D, 224S, 224D)이 형성된다.

[0057] 구체적으로, 충간 절연막(126)은 게이트 전극(106, 206)이 형성된 게이트 절연막(112) 상에  $\text{SiO}_2$  등과 같은 무기

절연 물질이 전면 증착되어 형성된다.

[0058] 이어서, 포토리소그래피 공정 및 식각 공정으로 층간 절연막(126) 및 게이트 절연막(112)을 관통하여 화소 구동용 TFT 및 게이트 구동용 TFT의 액티브층(114, 214)의 소스 및 드레인 영역(114S, 114D, 214S, 214D)을 각각 노출시키는 소스 및 드레인 컨택홀(124S, 124D, 224S, 224D)이 형성된다.

[0059] 도 3d를 참조하면, 층간 절연막(126) 상에 화소 구동용 TFT 및 게이트 구동용 TFT의 소스 전극(108, 208) 및 드레인 전극(110, 210)과, 기저 전압 라인(318)이 형성된다.

[0060] 구체적으로, 화소 구동용 TFT 및 게이트 구동용 TFT의 소스 전극(108, 208) 및 드레인 전극(110, 210)은 층간 절연막(126) 상에 소스/드레인 금속층을 형성한 후, 그 소스/드레인 금속층을 포토리소그래피 공정 및 식각 공정으로 패터닝함으로써 형성된다. 화소 구동용 TFT 및 게이트 구동용 TFT의 소스 전극(108, 208) 및 드레인 전극(110, 210)은 소스 및 드레인 컨택홀(124S, 124D, 224S, 224D) 각각을 통해 소스 영역(114S, 214S) 및 드레인 영역(114D, 214D)과 각각 접속된다.

[0061] 도 3e를 참조하면, 화소 구동용 TFT 및 게이트 구동용 TFT의 소스 전극(108, 208) 및 드레인 전극(110, 210)과, 기저 전압 라인(318)이 형성된 층간 절연막(126) 상에 제1 보호막이 형성되고, 제1 보호막(118)을 관통하는 화소 컨택홀(120) 및 제1 컨택홀(144)이 형성된다.

[0062] 구체적으로, 제1 보호막(118)은 화소 구동용 TFT 및 게이트 구동용 TFT의 소스 전극(108, 208) 및 드레인 전극(110, 210)과, 기저 전압 라인(318)이 형성된 층간 절연막(126) 상에 무기 절연 물질로 전면 증착되어 형성된다.

[0063] 이어서, 포토리소그래피 공정 및 식각 공정을 통해 제1 보호막을 관통하는 화소 컨택홀(120) 및 제1 컨택홀(144)이 형성된다. 화소 컨택홀(120)은 액티브 영역의 화소 구동용 TFT의 드레인 전극(110)을 노출시키며, 제1 컨택홀(144)은 GND 영역의 기저 전압 라인(318)을 노출시킨다. 제1 컨택홀(144)은 화소 구동용 TFT의 제1 보호막(118)과 게이트 구동용 TFT의 제1 보호막(218) 사이에 마련된다.

[0064] 도 3f를 참조하면, 제1 보호막(118)이 형성된 하부 기판(100) 상에 제2 보호막(119)이 형성되고, 제2 보호막(119)을 관통하는 화소 컨택홀(120) 및 제2 컨택홀(146)이 형성된다.

[0065] 구체적으로, 제2 보호막(118)은 제1 보호막(119)이 형성된 하부 기판 상에 유기 절연 물질이 형성되며, 유기 절연 물질으로는 예로 들어 포토아크릴(PAC)을 이용할 수 있다.

[0066] 이어서, 포토리소그래피 공정 및 식각 공정을 통해 제2 보호막을 관통하는 화소 컨택홀(120) 및 제2 컨택홀(146)이 형성된다. 화소 컨택홀(120)은 액티브 영역의 화소 구동용 TFT의 드레인 전극(110)을 노출시키며, 제2 컨택홀(146)은 화소 구동용 TFT의 제2 보호막(119)과 게이트 구동용 TFT의 제1 보호막(218) 사이에 제2 컨택홀(146)이 형성된다. 액티브 영역을 제외한 GIP 영역, GND 영역, 실런트 영역의 제2 보호막을 제거되도록 한다.

[0067] 도 3g를 참조하면, 제2 보호막(119)이 형성된 하부 기판(100) 상에 양극(122)과, 연결 전극(140)이 형성된다.

[0068] 구체적으로, 제2 보호막(119)이 형성된 하부 기판(100) 상에 투명 도전막을 증착한 후, 그 투명 도전막을 포토리소그래피 공정 및 식각 공정으로 패터닝함으로써 양극(122)과, 연결 전극(140)이 형성된다. 이러한, 양극(122)은 화소 컨택홀(120)을 통해 화소 구동용 TFT의 드레인 전극(110)과 접속되며, 연결 전극(140)은 제1 및 제2 컨택홀(144, 146)을 통해 기저 전압 라인(318)과 접속된다.

[0069] 도 3h를 참조하면, 양극(122)과 연결 전극(140)이 형성된 하부 기판(100) 상에 뱅크 절연막(130, 230)이 형성되며, 뱅크 절연막(130, 230)을 관통하는 뱅크홀(135) 및 제3 컨택홀(148)이 형성된다.

[0070] 구체적으로, 양극(122)과 연결 전극(140)이 형성된 하부 기판(100) 상에 스펀리스 또는 스펀코팅 등의 코팅 방법을 통해 유기 절연 물질이 전면 도포된다. 이어서, 포토리소그래피 공정 및 식각 공정을 통해 양극(122)을 노출시키는 뱅크홀(135)과 연결 전극(140)을 노출시키는 제3 컨택홀(148)이 포함된 뱅크 절연막(130, 230)이 형성된다. 제3 컨택홀(148)은 화소 구동용 TFT 상에 형성된 뱅크 절연막(130)과 게이트 구동용 TFT 상에 형성된 뱅크 절연막(230) 사이에 마련된다. 이에 따라, GND 영역에는 제1 내지 제3 컨택홀(144, 146, 148)이 포함된 아웃 게싱 차단홀이 형성된다.

[0071] 도 3i를 참조하면, 뱅크홀(135)과 제3 컨택홀(148)이 포함된 뱅크 절연막(130, 230)이 형성된 하부 기판(100) 상

에 스페이서(136)가 형성된다.

[0072] 구체적으로, 뱅크홀(135) 및 제3 컨택홀(148)이 포함된 뱅크 절연막(130, 230) 상에 스핀리스 또는 스핀코팅 등의 코팅 방법을 통해 유기 절연 물질이 도포되며, 이 유기 절연 물질은 포토리소그래피 공정 및 식각 공정을 통해 테이퍼 형태의 스페이서(136)가 형성된다.

[0073] 도 3j를 참조하면, 스페이서(136)가 형성된 뱅크 절연막(130) 상에 유기층(132), 음극(134)이 순차적으로 형성된다.

[0074] 구체적으로, 뱅크홀(135)이 형성된 뱅크 절연막(130) 상에 정공 주입층과 정공 수송층, 발광층, 전자 수송층이 포함된 유기층(132)이 순차적으로 형성된다. 이후, 유기층(130)이 형성된 하부 기판(100) 상에 음극(134)이 형성되며, 음극(134)은 제3 컨택홀(138)을 통해 연결 전극(140)과 접속된다.

[0075] 도 3h를 참조하면, 도 3a 내지 도 3b를 통해 마련된 하부 기판(100)과 상부 기판(170)이 합착된다. 상부 기판(170)은 인 캡 글래스(Encap glass)으로 형성될 수 있으며, 상부 기판(170)과 하부 기판(100)은 프릿 실(Frit seal)을 이용하여 합착된다.

[0076] 도 4는 본 발명의 제2 실시 예에 따른 유기 전계 발광 표시 장치에 대한 단면도이다.

[0077] 본 발명의 제2 실시 예에 따른 액정 표시 장치는 도 1에 도시된 바와 같이 화상을 표시하는 액티브 영역(300;A/A)과 액티브 영역(300;A/A)의 게이트 라인(GL1 내지 GLn)을 구동하는 게이트 드라이버(312)가 내장된 유기 전계 발광 표시 패널과, 액티브 영역(300)의 데이터 라인(DL1 내지 DLn)을 구동하기 위한 데이터 드라이버(310)를 포함한다.

[0078] 유기 전계 발광 표시 패널은 서로 마주보고 합착된 상부 기판(170)과 하부 기판(100)을 구비한다. 유기 전계 발광 표시 패널은 게이트 라인(GL1 내지 GLn), 데이터 라인(DL1 내지 DLn), 전원 라인(PL1 내지 PLn) 및 기저 전압 라인(318)과 접속된 다수의 화소 영역(320)을 포함하는 액티브 영역(300;A/A)과, 게이트 라인(GL1 내지 GLn)을 구동하기 위한 게이트 드라이버(312)가 형성된 GIP 영역과, GIP 영역과 액티브 영역 사이에 형성되어 액티브 영역으로 기저 전압(GND)을 공급하기 위한 기저 전압 라인(318)이 형성된 GND 영역과, 상부 기판(170)과 하부 기판(100)을 합착하는 실런트(314)가 형성된 실런트 영역을 포함한다. 다수의 화소 영역(320) 각각은 게이트 라인(GL1 내지 GLn)과 데이터 라인(DL1 내지 DLn)과 접속된 화소용 스위치 TFT(ST) 및 전원 라인(PL1 내지 PLn)과 유기 발광 소자의 양극과 접속된 화소 구동용 TFT(DT)와, 전원 라인(PL1 내지 PLn)과 화소용 스위치 TFT(DT)의 드레인 전극 사이에 접속된 스트리지 커퍼시터(C)를 구비한다.

[0079] 이때, 본 발명의 제2 실시 예에 따른 유기 전계 발광 표시 장치는 도 4에 도시된 바와 같이 본 발명의 제1 실시 예에 따른 따른 유기 전계 발광 표시 장치의 화소 구동용 TFT의 구성요소와 게이트 구동용 TFT의 구성요소와 동일한 구성 요소를 가지므로 각각의 구성요소에 대한 설명은 생략하기로 한다.

[0080] 본 발명의 제2 실시 예에 따른 유기 전계 발광 표시 장치의 GIP 영역에는 게이트 구동용 TFT를 덮는 제1 및 제2 보호막(218, 232), 뱅크 절연막(230)을 포함한다. 제1 보호막(218)은 무기 절연 물질로 형성될 수 있으며, 제2 보호막(232)은 유기 절연 물질로 형성될 수 있으며, 뱅크 절연막(230)은 아웃 게싱(Out-gassing)이 적은 폴리이미드(PI)로 형성될 수 있다. 제2 보호막(232)은 기저 전압 라인(318)과 접속된 연결 전극(140)과 음극(134)을 GIP 영역까지 넓게 형성하기 위해 형성된다. 이와 같이, 연결 전극(140)과 음극(134)이 GIP 영역까지 넓게 형성됨으로써 저항을 줄일 수 있다.

[0081] GND 영역은 GIP 영역과 액티브 영역 사이에 형성되며, 유기 발광 소자의 음극(134)에 기저 전압을 공급하기 위해 기저 전압 라인(318)과, 실런트(314) 및 GIP 영역의 다수의 보호막으로부터 발생되는 아웃 게싱을 차단하기 위해 아웃 게싱 차단홀(144, 146, 148)을 포함한다.

[0082] 아웃 게싱 차단홀(144, 146, 148)은 화소 구동용 TFT 상에 형성된 제1 보호막(118)과 게이트 구동용 TFT 상에 형성된 제1 보호막(218) 사이에 형성된 제1 컨택홀(144)과, 화소 구동용 TFT 상에 형성된 제2 보호막(119)과 게이트 구동용 TFT 상에 형성된 제2 보호막(232) 사이에 형성된 제2 컨택홀(146)과, 화소 구동용 TFT 상에 형성된 뱅크 절연막(130)과 게이트 구동용 TFT 상에 형성된 뱅크 절연막(230) 사이에 형성된 제3 컨택홀(48)을 포함한다.

[0083] GIP 영역의 다수의 게이트 구동용 TFT 상에는 제1 및 제2 보호막(218, 232) 및 뱅크 절연막(230)과 실런트(314)의 유기 절연 물질로부터 아웃 게싱이 발생되는데, 이러한 아웃 게싱이 유기 발광 소자의 유기층으로 침투될 수 있다. 하지만, 본 발명은 GIP 영역의 다수의 게이트 구동용 TFT 상에 형성된 다수의 보호막과 화소 구동용 TFT

상에 형성된 보호막 사이에 다수의 컨택홀을 구성된 아웃 게싱 차단홀(144, 146, 148)에 의해 GIP 영역의 다수의 보호막이나 실런트의 물질로부터 발생된 아웃 게싱이 넘어오지 못하도록 차단할 수 있다.

[0084] 특히, 게이트 구동용 TFT 상에 형성된 제2 보호막(232)과, 화소 구동용 TFT 상에 형성된 제2 보호막(119) 각각은 일반적으로 포토아크릴(PAC) 재질로 형성된다. 이와 같이, 유기 절연 물질은 일반적으로 포토아크릴(PAC)과 폴리이미드(PI)로 이용하게 되는데 폴리이미드는 포토아크릴에 비해 아웃 게싱이 적으나, 포토아크릴에 비해 가격이 10배 이상이 되므로 유기층(132)과 직접 접촉하는 뱅크 절연막(130)에 사용되고, 비용적인 측면으로 인해 TFT 상에는 포토아크릴를 많이 이용하게 된다.

[0085] 하지만, GIP 영역에 형성된 제2 보호막(232)을 포토아크릴로 형성할지라도 아웃 게싱 차단홀(144, 146, 148)에 의해 GIP 영역에 형성된 다수의 보호막으로부터 발생된 아웃 게싱을 차단할 수 있다.

[0086] 이와 같이, 본원 발명은 GIP 영역에 제2 보호막(232)을 포토아크릴을 사용하여 비용을 유지하면서, 게이트 구동 형 TFT 상에 제2 보호막(232)을 형성하여 연결 전극(140)을 GIP 영역까지 넓게 형성할 수 있으므로 비용을 유지하면서 저항을 줄일 수 있는 향상된 효과를 가질 수 있다.

[0087] 도 5a 내지 도 5k는 도 4에 도시된 본 발명의 제2 실시 예에 따른 유기 전계 발광 표시 장치의 제조방법을 나타낸 단면도들이다.

[0088] 도 5a 내지 도 5e에 도시된 본 발명의 제2 실시 예에 따른 유기 전계 발광 표시 장치의 제조방법 중 액티브 영역에 형성된 화소 구동용 TFT의 제조 공정과 GIP 영역에 형성된 게이트 구동용 TFT의 제조 공정과 제1 보호막 형성 공정은 도 3a 내지 도 3e에 도시된 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시 장치의 제조방법과 동일하므로 생략하기로 한다.

[0089] 도 5f를 참조하면, 화소 구동용 TFT 및 게이트 구동용 TFT의 소스 전극(108, 208) 및 드레인 전극(110, 210)과, 기저 전압 라인(318)이 형성된 충간 절연막(126) 상에 제1 보호막이 형성되고, 제1 보호막(118)을 관통하는 화소 컨택홀(120) 및 제1 컨택홀(144)이 형성된다.

[0090] 구체적으로, 제1 보호막(118)은 화소 구동용 TFT 및 게이트 구동용 TFT의 소스 전극(108, 208) 및 드레인 전극(110, 210)과, 기저 전압 라인(318)이 형성된 충간 절연막(126) 상에 무기 절연 물질로 전면 증착되어 형성된다.

[0091] 이어서, 포토리소그래피 공정 및 식각 공정을 통해 제1 보호막을 관통하는 화소 컨택홀(120) 및 제1 컨택홀(144)이 형성된다. 화소 컨택홀(120)은 액티브 영역의 화소 구동용 TFT의 드레인 전극(110)을 노출시키며, 제1 컨택홀(144)은 GND 영역의 기저 전압 라인(318)을 노출시킨다. 제1 컨택홀(144)은 화소 구동용 TFT의 제1 보호막(118)과 게이트 구동용 TFT의 제1 보호막(218) 사이에 마련된다.

[0092] 도 5f를 참조하면, 제1 보호막(118)이 형성된 화소 구동용 TFT 및 게이트 구동용 TFT 상에 제2 보호막(119, 232)이 형성되고, 화소 구동용 TFT 상에 형성된 제2 보호막(119)을 관통하는 화소 컨택홀(120)과, 기저 전압 라인(318)이 노출되도록 제2 컨택홀(146) 형성된다.

[0093] 구체적으로, 제2 보호막은 제1 보호막(118, 218)이 형성된 하부 기판(100) 상에 유기 절연 물질이 형성되며, 유기 절연 물질으로는 예로 들어 포토아크릴(PAC)을 이용할 수 있다.

[0094] 이어서, 포토리소그래피 공정 및 식각 공정을 통해 제2 보호막을 관통하는 화소 컨택홀(120) 및 제2 컨택홀(146)이 형성된다. 화소 컨택홀(120)은 액티브 영역의 화소 구동용 TFT의 드레인 전극(110)을 노출시키며, 제2 컨택홀(146)은 GND 영역의 기저 전압 라인(318)을 노출시킨다. 이와 같이, 제2 컨택홀(146)은 화소 구동용 TFT의 제2 보호막(119)과 게이트 구동용 TFT의 제1 보호막(218) 사이에 마련된다.

[0095] 도 5g를 참조하면, 제2 보호막(119, 232)이 형성된 하부 기판(100) 상에 양극(122)과, 연결 전극(140)이 형성된다.

[0096] 구체적으로, 제2 보호막(119, 232)이 형성된 하부 기판(100) 상에 투명 도전막을 증착한 후, 그 투명 도전막을 포토리소그래피 공정 및 식각 공정으로 패터닝함으로써 양극(122)과, 연결 전극(140)이 형성된다. 이러한, 양극(122)은 화소 컨택홀(120)을 통해 화소 구동용 TFT의 드레인 전극(110)과 접속되며, 연결 전극(140)은 제1 및 제2 컨택홀(144, 146)을 통해 기저 전압 라인(318)과 접속된다. 이때, 연결 전극(140)은 GIP 영역까지 넓게 형성되어 게이트 구동 TFT 상의 제2 보호막(232)에 형성된다.

[0097] 도 5h를 참조하면, 양극(122)과 연결 전극(140)이 형성된 하부 기판(100) 상에 뱅크 절연막(130, 230)이 형성되

며, 뱅크 절연막(130)을 관통하는 뱅크홀(135)과 연결 전극(140)을 노출시키는 제3 컨택홀(148)이 형성된다.

[0098] 구체적으로, 양극(122)과 연결 전극(140)이 형성된 하부 기판(100) 상에 스핀리스 또는 스핀코팅 등의 코팅 방법을 통해 유기 절연 물질이 전면 도포되며, 이 유기 절연 물질은 포토리소그래피 공정 및 식각 공정을 통해 양극(122)을 노출시키는 뱅크홀(122)과 연결 전극(140)을 노출시키는 제3 컨택홀(148)이 형성된다. 이와 같이, 제3 컨택홀(148)은 화소 구동용 TFT 상에 형성된 뱅크 절연막(130)과 게이트 구동용 TFT 상에 형성된 뱅크 절연막(230) 사이에 마련된다. 이에 따라, 제1 내지 제3 컨택홀이 포함된 아웃 게싱 차단홀이 형성된다.

[0099] 도 5i를 참조하면, 뱅크 절연막(130, 230)이 형성된 하부 기판(100) 상에 스페이서(136)가 형성된다.

[0100] 구체적으로, 뱅크홀(135) 및 제3 컨택홀(148)이 포함된 뱅크 절연막(130, 230) 상에 스핀리스 또는 스핀코팅 등의 코팅 방법을 통해 유기 절연 물질이 도포되며, 이 유기 절연 물질은 포토리소그래피 공정 및 식각 공정을 통해 테이퍼 형태의 스페이서(136)가 형성된다.

[0101] 도 5j를 참조하면, 스페이서(136)가 형성된 하부 기판(100) 상에 유기층(132), 음극(134)이 순차적으로 형성된다.

[0102] 구체적으로, 스페이서(136)가 형성된 하부 기판(100) 상에 정공 주입층과 정공 수송층, 발광층, 전자 수송층이 포함된 유기층(132)이 순차적으로 형성된다. 이후, 유기층(132)이 형성된 하부 기판(100) 상에 음극(134)은 GIP 영역까지 넓게 형성되며, 음극(134)은 제3 컨택홀(148)을 통해 연결 전극(140)과 접속된다.

[0103] 도 5k를 참조하면, 도 5a 내지 도 5j를 통해 마련된 하부 기판(100)과 상부 기판(170)이 합착된다. 상부 기판(170)은 인 캡 글래스(Encap glass)으로 형성될 수 있으며, 상부 기판(170)과 하부 기판(100)은 프릿 실(Frit seal)을 이용하여 합착된다.

[0104] 도 6은 본 발명의 제3 실시 예에 따른 유기 전계 발광 표시 장치에 대한 단면도이다.

[0105] 본 발명의 제3 실시 예에 따른 액정 표시 장치는 도 1에 도시된 바와 같이 화상을 표시하는 액티브 영역(300;A/A)과 액티브 영역(300;A/A)의 게이트 라인(GL1 내지 GLn)을 구동하는 게이트 드라이버(312)가 내장된 유기 전계 발광 표시 패널과, 액티브 영역(300)의 데이터 라인(DL1 내지 DLn)을 구동하기 위한 데이터 드라이버(310)를 포함한다.

[0106] 유기 전계 발광 표시 패널은 서로 마주보고 합착된 상부 기판(170)과 하부 기판(100)을 구비한다. 유기 전계 발광 표시 패널은 게이트 라인(GL1 내지 GLn), 데이터 라인(DL1 내지 DLn), 전원 라인(PL1 내지 PLn) 및 기저 전압 라인(318)과 접속된 다수의 화소 영역(320)을 포함하는 액티브 영역(300;A/A)과, 게이트 라인(GL1 내지 GLn)을 구동하기 위한 게이트 드라이버(312)가 형성된 GIP 영역과, GIP 영역과 액티브 영역 사이에 형성되어 액티브 영역으로 기저 전압(GND)을 공급하기 위한 기저 전압 라인(318)이 형성된 GND 영역과, 상부 기판(170)과 하부 기판(100)을 합착하는 실런트(314)가 형성된 실런트 영역을 포함한다. 다수의 화소 영역(320) 각각은 게이트 라인(GL1 내지 GLn)과 데이터 라인(DL1 내지 DLn)과 접속된 화소용 스위치 TFT(ST) 및 전원 라인(PL1 내지 PLn)과 유기 발광 소자의 양극과 접속된 화소 구동용 TFT(DT)와, 전원 라인(PL1 내지 PLn)과 화소용 스위치 TFT(DT)의 드레인 전극 사이에 접속된 스토리지 커패시터(C)를 구비한다.

[0107] 이때, 본 발명의 제3 실시 예에 따른 유기 전계 발광 표시 장치는 도 6에 도시된 바와 같이 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시 장치의 화소 구동용 TFT의 구성요소와 게이트 구동용 TFT의 구성요소와 동일한 구성 요소를 가지므로 각각의 구성요소에 대한 설명은 생략하기로 한다.

[0108] 본 발명의 제3 실시 예에 따른 유기 전계 발광 표시 장치의 액티브 영역에는 화소 구동용 TFT와, 화소 구동용 TFT 상에 유기 절연 물질로 형성되며, 화소 컨택홀(120)이 형성된 보호막(119)과, 화소 구동용 TFT의 드레인 전극(110)과 접속된 유기 발광 소자를 포함한다. 유기 발광 소자는 화소 구동용 TFT의 드레인 전극(110)과 접속된 양극(122)과, 양극(122)을 노출시키는 뱅크홀(135)과 셀 캡을 유지시키기 위해 스페이서(136)가 형성된 뱅크 절연막(130)과, 뱅크홀(135)을 통해 노출된 양극(122) 위에 형성된 유기층(132)과, 유기층(132) 위에 형성된 음극(134)으로 구성된다. 도 6에 도시된 바와 같이 뱅크 절연막(130)과 스페이서(136)는 동일 재질로 동시에 형성된다.

[0109] GIP 영역에는 게이트 라인(GL1 내지 GLn)을 구동하기 위한 다수의 게이트 구동 TFT를 포함하는 게이트 드라이버(312)가 형성되며, GIP 영역은 실런트 영역과 인접하게 위치한다. GIP 영역에는 게이트 구동용 TFT와, 게이트 구동용 TFT 상에 형성된 뱅크 절연막(230)을 포함한다. 뱅크 절연막(230)은 아웃 게싱이 적은 폴리 이미드로

형성될 수 있다.

[0110] GND 영역은 GIP 영역과 액티브 영역 사이에 형성되며, 유기 발광 소자의 음극(134)에 기저 전압을 공급하기 위해 기저 전압 라인(318)과, 실런트(314) 및 GIP 영역으로부터 발생되는 아웃 게싱을 차단하기 위해 아웃 게싱 차단홀(144, 146)을 포함한다.

[0111] 아웃 게싱 차단홀(144, 146)은 화소 구동용 TFT 상에 형성된 보호막(119)과 게이트 구동용 TFT 상에 형성된 뱅크 절연막(230) 사이에 형성된 제1 컨택홀(144)과, 화소 구동용 TFT 상에 형성된 뱅크 절연막(130)과 게이트 구동용 TFT 상에 형성된 뱅크 절연막(230) 사이에 형성된 제2 컨택홀(146)을 포함한다. 이에 따라, GIP 영역의 다수의 게이트 구동용 TFT 상에 형성된 보호막과 실런트로부터 발생된 아웃 게싱은 아웃 게싱 차단홀(144, 146)에 의해 GIP 영역에서 넘어오지 못하고 차단된다. 또한, 아웃 게싱이 많은 재질인 포토아크릴의 유기 보호막을 GIP 영역에는 형성하지 않아 GIP 영역으로부터 발생되는 아웃 게싱 확률을 줄일 수 있다.

[0112] 또한, 본 발명의 제3 실시 예에 따른 유기 전계 발광 표시 장치는 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시 장치의 무기 절연 물질로 형성되었던 제1 보호막이 삭제하고 유기 절연 물질로 형성된 보호막만 형성하였다.

[0113] 기저 전압 라인(318)은 충간 절연막(126) 상에 형성되어 연결 전극(140)을 통해 기저 전압을 유기 발광 소자의 음극(134)으로 공급한다. 기저 전압 라인(318)과 연결 전극(140)은 제1 컨택홀(144)을 통해 접속되며, 연결 전극(140)과 음극(134)은 제2 컨택홀을 통해 접속된다.

[0114] 도 7a 내지 도 7i는 도 6에 도시된 본 발명의 제3 실시 예에 따른 유기 전계 발광 표시 장치의 제조방법을 나타낸 단면도들이다.

[0115] 도 7a 내지 도 7d에 도시된 본 발명의 제3 실시 예에 따른 유기 전계 발광 표시 장치의 제조방법 중 액티브 영역에 형성된 화소 구동용 TFT의 제조 공정과 GIP 영역에 형성된 게이트 구동용 TFT의 제조 공정은 도 3a 내지 도 3d에 도시된 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시 장치의 제조방법과 동일하므로 생략하기로 한다.

[0116] 도 7e를 참조하면, 화소 구동용 TFT 및 게이트 구동용 TFT가 마련된 하부 기판(100) 상에 보호막(119)이 형성되고, 보호막(119)을 관통하는 화소 컨택홀(120) 및 제1 컨택홀(144)이 된다.

[0117] 구체적으로, 보호막은 화소 구동용 TFT 및 게이트 구동용 TFT가 마련된 하부 기판(100) 상에 유기 절연 물질이 형성되며, 유기 절연 물질으로는 예로 들어 포토아크릴(PAC)을 이용할 수 있다.

[0118] 이어서, 포토리소그래피 공정 및 식각 공정을 통해 보호막을 관통하는 화소 컨택홀(120) 및 제1 컨택홀(144)이 형성된다. 화소 컨택홀(120)은 액티브 영역의 화소 구동용 TFT의 드레인 전극(110)을 노출시키며, 제1 컨택홀(144)은 GND 영역의 기저 전압 라인(318)을 노출시킨다. 이와 같이, 제1 컨택홀(144)은 액티브 영역의 보호막(119)을 제외하고 GIP 영역, GND 영역, 실런트 영역의 제2 보호막을 제거되어 형성된다.

[0119] 도 7f를 참조하면, 보호막(119)이 형성된 하부 기판(100) 상에 양극(120), 연결 전극(140)이 형성된다.

[0120] 구체적으로, 보호막(119)이 형성된 하부 기판(100) 상에 투명 도전막을 증착한 후, 그 투명 도전막을 포토리소그래피 공정 및 식각 공정으로 패터닝함으로써 양극(122)과, 연결 전극(140)이 형성된다. 이러한, 양극(122)은 화소 컨택홀(120)을 통해 화소 구동용 TFT의 드레인 전극(110)과 접속되며, 연결 전극(140)은 노출된 기저 전압 라인(318)과 직접 접촉하도록 형성된다. 이에 따라, 연결 전극(140)과 기저 전압 라인(318) 간의 접촉 면적이 넓어짐으로써 저항이 줄어들 수 있다.

[0121] 도 7g를 참조하면, 양극(122)과 연결 전극(140)이 형성된 하부 기판(100) 상에 뱅크 절연막(130, 230)과 스페이서(136)가 동시에 형성되며, 뱅크 절연막(130)을 관통하는 뱅크홀(135)과 연결 전극(140)을 노출시키는 제2 컨택홀(146)이 형성된다.

[0122] 구체적으로, 양극(122)과 연결 전극(140)이 형성된 하부 기판(100) 상에 스판리스 또는 스판코팅 등의 코팅 방법을 통해 유기 절연 물질이 전면 도포되며, 이 유기 절연 물질은 몰드 프레임 및 마스터를 이용한 임프린트 공정이나, 슬릿 마스크나 하프톤 마스크를 이용하여 포토리소그래피 공정 및 식각 공정으로 뱅크 절연막과 스페이서를 동시에 형성될 수 있다. 이때, 뱅크 절연막(130, 230)에는 양극(122)을 노출시키는 뱅크홀(122)이 형성되며, 연결 전극(140)을 노출시키는 제2 컨택홀(146)이 형성된다. 이와 같이, 제2 컨택홀(146)은 화소 구동용 TFT 상에 형성된 뱅크 절연막(130)과 게이트 구동용 TFT 상에 형성된 뱅크 절연막(230) 사이에 마련된다. 이에

따라, 제1 및 제2 컨택홀이 포함된 아웃 게싱 차단홀이 형성된다.

[0123] 도 7h를 참조하면, 뱅크 절연막(130, 230) 및 스페이서(136)가 형성된 하부 기판(100) 상에 유기층(132), 음극(134)이 순차적으로 형성되며, 도 7i를 참조하면, 상부 기판(170)과 하부 기판(100)이 프럿 실(314)을 이용하여 합착된다.

[0124] 도 7a 내지 도 7h에 도시된 바와 같이, 본 발명의 제3 실시 예에 따른 유기 전계 발광 표시 장치의 제조 방법은 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시 장치의 제조 방법에 비해 무기 보호막이 형성되지 않고, 뱅크 절연막과 스페이서를 동시에 형성하여 두 마스크 공정이 감소되었다.

[0125] 도 8은 본 발명의 제4 실시 예에 따른 유기 전계 발광 표시 장치에 대한 단면도이다.

[0126] 본 발명의 제4 실시 예에 따른 액정 표시 장치는 도 1에 도시된 바와 같이 화상을 표시하는 액티브 영역(300; A/A)과 액티브 영역(300; A/A)의 게이트 라인(GL1 내지 GLn)을 구동하는 게이트 드라이버(312)가 내장된 유기 전계 발광 표시 패널과, 액티브 영역(300)의 데이터 라인(DL1 내지 DLn)을 구동하기 위한 데이터 드라이버(310)를 포함한다.

[0127] 유기 전계 발광 표시 패널은 서로 마주보고 합착된 상부 기판(170)과 하부 기판(100)을 구비한다. 유기 전계 발광 표시 패널은 게이트 라인(GL1 내지 GLn), 데이터 라인(DL1 내지 DLn), 전원 라인(PL1 내지 PLn) 및 기저 전압 라인(318)과 접속된 다수의 화소 영역(320)을 포함하는 액티브 영역(300; A/A)과, 게이트 라인(GL1 내지 GLn)을 구동하기 위한 게이트 드라이버(312)가 형성된 GIP 영역과, GIP 영역과 액티브 영역 사이에 형성되어 액티브 영역으로 기저 전압(GND)을 공급하기 위한 기저 전압 라인(318)이 형성된 GND 영역과, 상부 기판(170)과 하부 기판(100)을 합착하는 실린트(314)가 형성된 실린트 영역을 포함한다. 다수의 화소 영역(320) 각각은 게이트 라인(GL1 내지 GLn)과 데이터 라인(DL1 내지 DLn)과 접속된 화소용 스위치 TFT(ST) 및 전원 라인(PL1 내지 PLn)과 유기 발광 소자의 양극과 접속된 화소 구동용 TFT(DT)와, 전원 라인(PL1 내지 PLn)과 화소용 스위치 TFT(DT)의 드레인 전극 사이에 접속된 스토리지 커퍼레이터(C)를 구비한다.

[0128] 이때, 본 발명의 제4 실시 예에 따른 유기 전계 발광 표시 장치는 도 8에 도시된 바와 같이 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시 장치의 화소 구동용 TFT의 구성요소와 게이트 구동용 TFT의 구성요소와 동일한 구성 요소를 가지므로 각각의 구성요소에 대한 설명은 생략하기로 한다.

[0129] 본 발명의 제4 실시 예에 따른 유기 전계 발광 표시 장치의 액티브 영역에는 화소 구동용 TFT와, 화소 구동용 TFT 상에 유기 절연 물질로 형성된 보호막(119)을 포함하며, GIP 영역에는 게이트 구동용 TFT와, 게이트 구동용 TFT 상에 유기 절연 물질로 형성된 보호막(232)을 포함한다. 게이트 구동용 TFT 상에 보호막(232)을 더 구비함으로써 연결 전극(140)을 GIP 영역까지 넓게 형성할 수 있으며, 이와 접속된 양극(134)도 GIP 영역까지 넓게 형성하여 저항을 줄일 수 있다. 이 밖에 본 발명의 제4 실시 예에 따른 유기 전계 발광 표시 장치는 본 발명의 제1 실시 예 및 본 발명의 제3 실시 예에 따른 유기 전계 발광 표시 장치와 동일한 구성요소는 생략하기로 한다.

[0130] GND 영역은 GIP 영역과 액티브 영역 사이에 형성되며, 유기 발광 소자의 음극(134)에 기저 전압을 공급하기 위해 기저 전압 라인(318)과, 실린트(314) 및 GIP 영역의 다수의 보호막으로부터 발생되는 아웃 게싱을 차단하기 위해 아웃 게싱 차단홀(144, 146)을 포함한다.

[0131] 아웃 게싱 차단홀(144, 146)은 화소 구동용 TFT 상에 형성된 보호막(119)과 게이트 구동용 TFT 상에 형성된 보호막(232) 사이에 형성된 제1 컨택홀(144)과, 화소 구동용 TFT 상에 형성된 뱅크 절연막(130)과 게이트 구동용 TFT 상에 형성된 뱅크 절연막(230) 사이에 형성된 제2 컨택홀(146)을 포함한다. 이때, 보호막(119, 232)은 유기 절연 물질로 예를 들어 포토아크릴로 형성될 수 있으며, GIP 영역에 형성된 보호막(232)을 포토아크릴로 형성할지라도 아웃 게싱 차단홀(144, 146)에 의해 GIP 영역으로부터 발생된 아웃 게싱을 차단할 수 있다.

[0132] 이와 같이, 본원 발명은 GIP 영역에 보호막을 포토아크릴을 사용하여 비용을 유지할 수 있다. 또한, 게이트 구동형 TFT 상에 보호막을 형성하여 연결 전극을 GIP 영역까지 넓게 형성할 수 있으므로 비용을 유지하면서 저항을 줄일 수 있는 향상된 효과를 가질 수 있다.

[0133] 도 9a 내지 도 9i는 도 8에 도시된 본 발명의 제4 실시 예에 따른 유기 전계 발광 표시 장치의 제조방법을 나타낸 단면도들이다.

[0134] 도 9a 내지 도 9d에 도시된 본 발명의 제4 실시 예에 따른 유기 전계 발광 표시 장치의 제조방법 중 액티브 영역에 형성된 화소 구동용 TFT의 제조 공정과 GIP 영역에 형성된 게이트 구동용 TFT의 제조 공정은 도 3a 내지

도 3d에 도시된 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시 장치의 제조방법과 동일하므로 생략하기로 한다.

[0135] 도 9e를 참조하면, 화소 구동용 TFT 및 게이트 구동용 TFT가 마련된 하부 기판(100) 상에 보호막(119, 232)이 형성되고, 보호막(119, 232)을 관통하는 화소 컨택홀(120) 및 제1 컨택홀(144)이 된다.

[0136] 구체적으로, 보호막은 화소 구동용 TFT 및 게이트 구동용 TFT가 마련된 하부 기판(100) 상에 유기 절연 물질이 형성되며, 유기 절연 물질으로는 예로 들어 포토아크릴(PAC)을 이용할 수 있다.

[0137] 이어서, 포토리소그래피 공정 및 식각 공정을 통해 보호막을 관통하는 화소 컨택홀(120) 및 제1 컨택홀(144)이 형성된다. 화소 컨택홀(120)은 액티브 영역의 화소 구동용 TFT의 드레인 전극(110)을 노출시키며, 제1 컨택홀(144)은 GND 영역의 기저 전압 라인(318)을 노출시킨다. 제1 컨택홀은 화소 구동용 TFT 상에 형성된 보호막과 게이트 구동용 TFT 상에 형성된 보호막 사이에 마련된다.

[0138] 도 9f를 참조하면, 보호막(119, 232)이 형성된 하부 기판(100) 상에 양극(120), 연결 전극(140)이 형성된다.

[0139] 구체적으로, 보호막(119, 232)이 형성된 하부 기판(100) 상에 투명 도전막을 증착한 후, 그 투명 도전막을 포토리소그래피 공정 및 식각 공정으로 패터닝함으로써 양극(122)과, 연결 전극(140)이 형성된다. 이러한, 양극(122)은 화소 컨택홀(120)을 통해 화소 구동용 TFT의 드레인 전극(110)과 접속되며, 연결 전극(140)은 제1 컨택홀(144)을 통해 기저 전압 라인(318)과 접속된다. 이때, 연결 전극(140)은 GIP 영역까지 연장되어 형성된다.

[0140] 도 9g를 참조하면, 양극(122)과 연결 전극(140)이 형성된 하부 기판(100) 상에 뱅크 절연막(130, 230)과 스페이서(136)가 동시에 형성되며, 뱅크 절연막(130)을 관통하는 뱅크홀(135)과 연결 전극(140)을 노출시키는 제2 컨택홀(146)이 형성된다. 이에 대한 공정은 본 발명의 제3 실시 예에 따른 유기 전계 발광 표시 장치의 제조 방법 중 도 7g와 동일하므로 생략하기로 한다.

[0141] 도 9h를 참조하면, 뱅크 절연막(130, 230) 및 스페이서(136)가 형성된 하부 기판(100) 상에 유기층(132), 음극(134)이 순차적으로 형성되며, 음극(134)은 GIP 영역까지 넓게 형성된다. 도 9i를 참조하면, 상부 기판(170)과 하부 기판(100)이 프로토 타입(314)을 이용하여 합착된다.

[0142] 도 10은 본 발명의 제5 실시 예에 따른 유기 전계 발광 표시 장치에 대한 단면도이다.

[0143] 도 10에 도시된 바와 같이 본 발명의 제5 실시 예에 따른 유기 전계 발광 표시 장치는 화상을 표시하는 액티브 영역과 액티브 영역의 게이트 라인을 구동하는 게이트 드라이버가 내장된 유기 전계 발광 표시 패널과, 액티브 영역의 데이터 라인을 구동하기 위한 데이터 드라이버를 포함한다.

[0144] 유기 전계 발광 표시 패널은 서로 마주보고 합착된 상부 기판과 하부 기판을 구비한다. 유기 전계 발광 표시 패널은 게이트 라인, 데이터 라인, 전원 라인 및 기저 전압 라인과 접속된 다수의 화소 영역을 포함하는 액티브 영역과, 게이트 라인을 구동하기 위한 게이트 드라이버가 형성된 GIP 영역과, GIP 영역과 액티브 영역 사이에 형성되어 GIP 영역으로부터 발생된 아웃 게싱을 차단하기 위한 아웃 게싱 차단 영역과, 액티브 영역으로 기저 전압을 공급하기 위한 기저 전압 라인이 형성된 GND 영역과, 상부 기판과 하부 기판을 합착하는 실런트가 형성된 실런트 영역을 포함한다.

[0145] 다수의 화소 영역 각각은 게이트 라인과 데이터 라인과 접속된 화소용 스위치 TFT 및 전원 라인과 유기 발광 소자의 양극과 접속된 화소 구동용 TFT와, 전원 라인과 화소용 스위치 TFT의 드레인 전극 사이에 접속된 스토리지 커패시터를 구비한다.

[0146] 이때, 본 발명의 제5 실시 예에 따른 유기 전계 발광 표시 장치는 도 10에 도시된 바와 같이 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시 장치의 화소 구동용 TFT의 구성요소와 게이트 구동용 TFT의 구성요소와 동일한 구성 요소를 가지므로 각각의 구성요소에 대한 설명은 생략하기로 한다.

[0147] 본 발명의 제5 실시 예에 따른 유기 전계 발광 표시 장치의 액티브 영역에는 화소 구동용 TFT와, 화소 구동용 TFT 상에 무기 절연 물질로 형성된 제1 보호막(118)과 유기 절연 물질로 형성된 제2 보호막(119)이 형성되며, GIP 영역에는 게이트 구동용 TFT와, 게이트 구동용 TFT 상에 무기 절연 물질로 형성된 제1 보호막(218)과, 유기 절연 물질로 형성된 제2 보호막(232)이 형성된다. 화소 구동용 TFT 상에 형성된 제2 보호막(119)과 게이트 구동용 TFT 상에 형성된 제2 보호막(232) 사이에 아웃 게싱 차단홀(144)이 마련된다. 이에 따라, GIP 영역으로부터 발생된 아웃 게싱이 액티브 영역으로 넘어오지 못하고 차단될 수 있다.

[0148]

도 11은 본 발명의 제6 실시 예에 따른 유기 전계 발광 표시 장치에 대한 단면도이다.

[0149]

본 발명의 제6 실시 예에 따른 유기 전계 발광 표시 장치는 본 발명의 제5 실시 예에 따른 유기 전계 발광 표시 장치에서 무기 보호막(제1 보호막)이 제거된 것과 뱅크 절연막과 스페이서가 동시에 형성되는 것을 제외하고 동일하므로 생략하기로 한다. 이와 같이, 본 발명의 제6 실시 예에 따른 유기 전계 발광 표시 장치는 본 발명의 제5 실시 예에 따른 유기 전계 발광 표시에 비해 보호막이 하나 제거되고, 뱅크 절연막과 스페이서가 동시에 형성되므로 공정 수를 감소시킬 수 있다.

[0150]

이상의 설명은 본 발명을 예시적으로 설명한 것에 불과하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 본 발명의 기술적 사상에서 벗어나지 않는 범위에서 다양한 변형이 가능할 것이다. 따라서 본 발명의 명세서에 개시된 실시 예들은 본 발명을 한정하는 것이 아니다. 본 발명의 범위는 아래의 특허청구범위에 의해 해석되어야 하며, 그와 균등한 범위 내에 있는 모든 기술도 본 발명의 범위에 포함되는 것으로 해석해야 할 것이다.

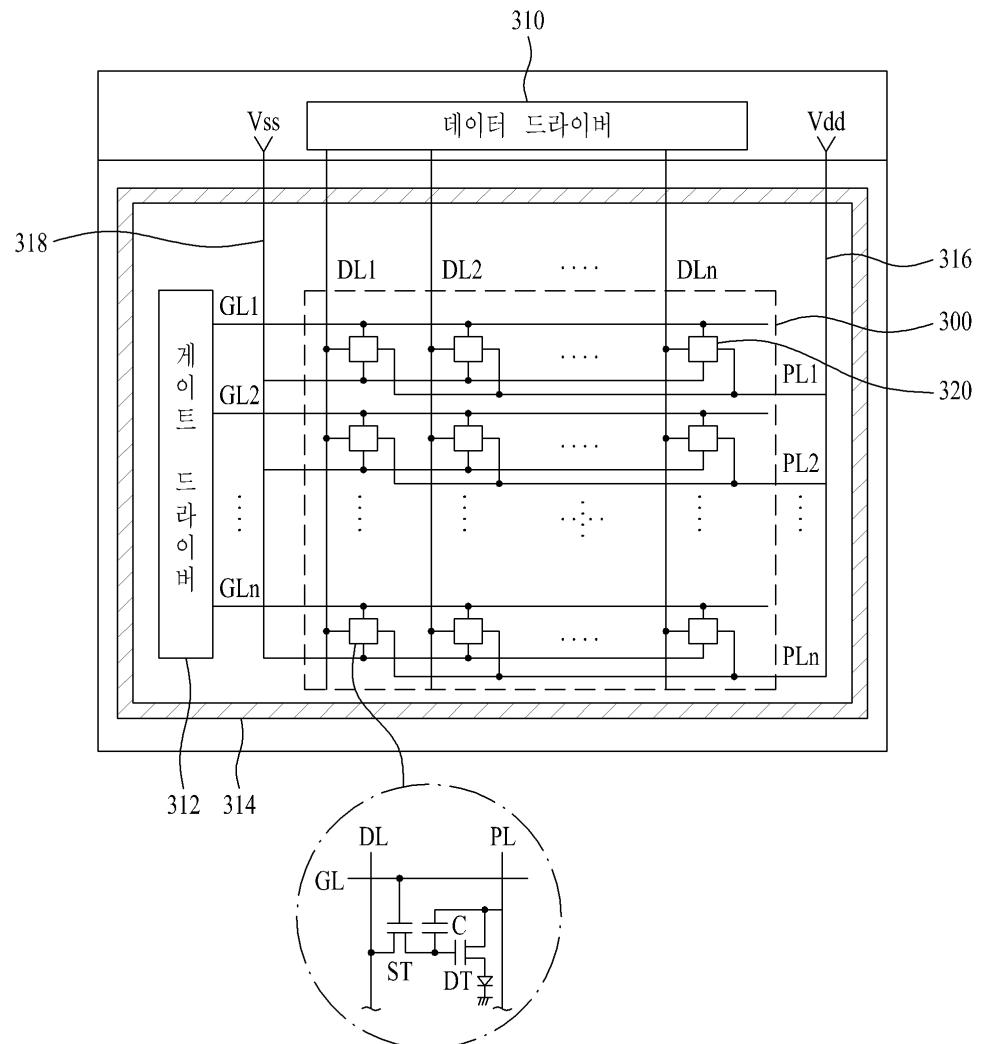
### 부호의 설명

[0151]

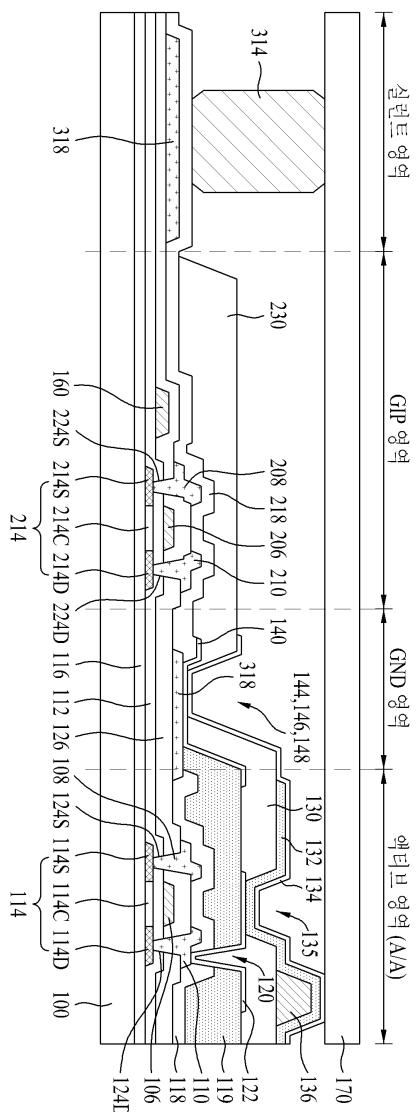
100 : 하부 기판	108, 208 : 소스 전극
110, 210 : 드레인 전극	112 : 층간 절연막
114, 214 : 액티브층	116 : 버퍼막
118, 218 : 제1 보호막	119, 232 : 제2 보호막
120 : 화소 컨택홀	122 : 양극
130, 230 : 뱅크 절연막	144, 146, 148 : 아웃 게싱 차단홀

## 도면

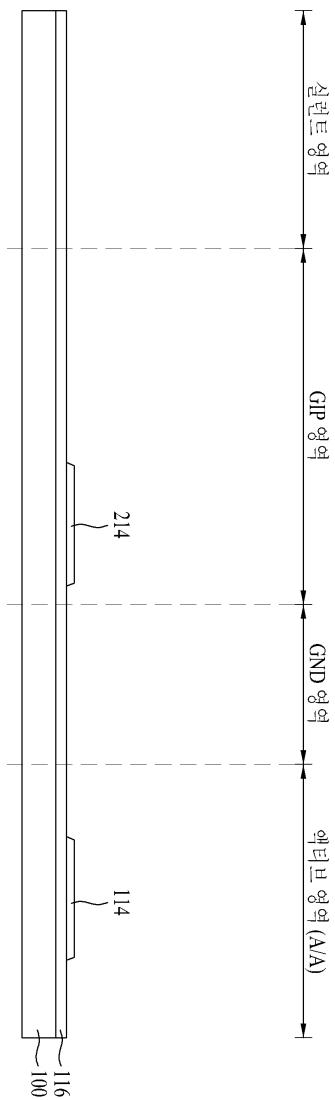
## 도면1



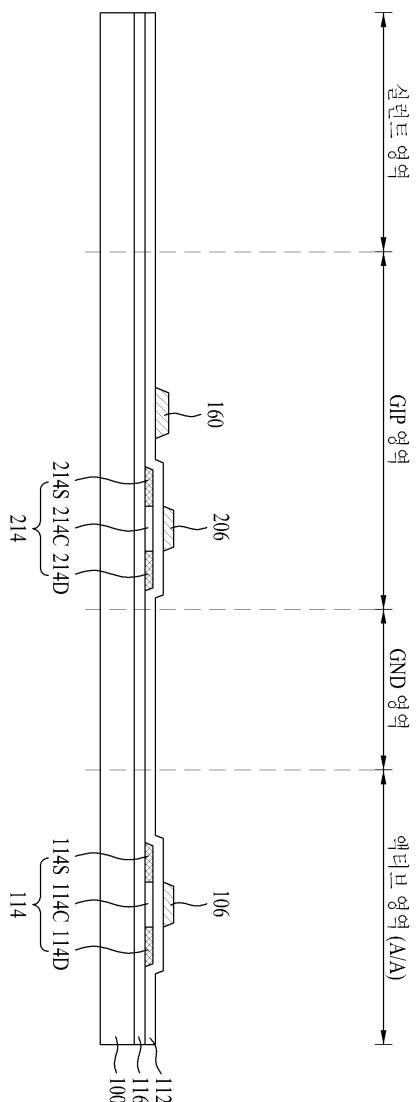
도면2



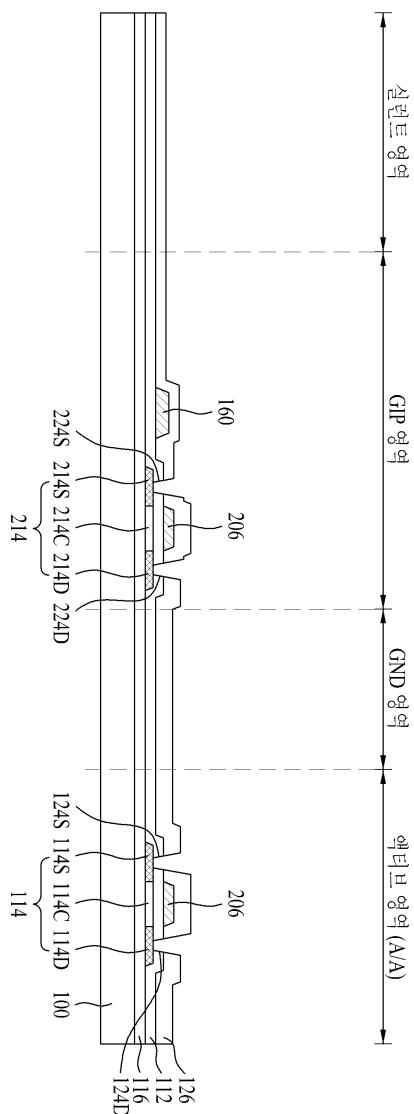
도면3a



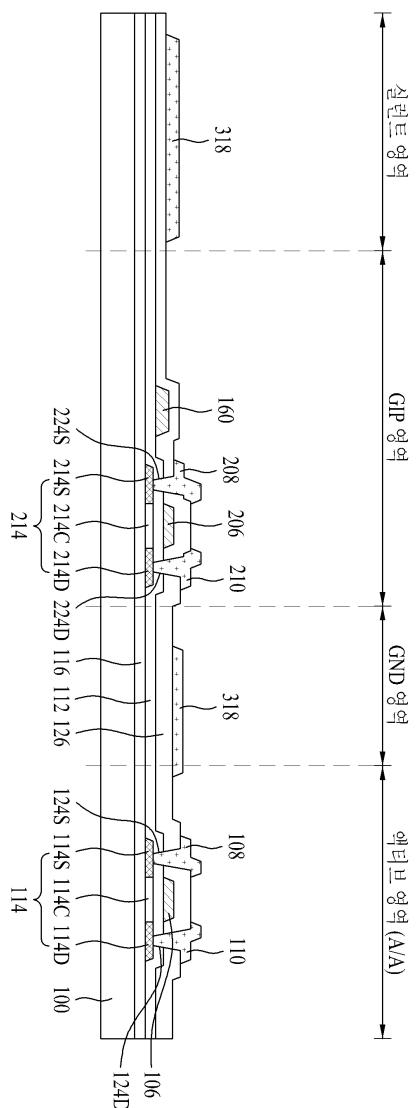
도면3b



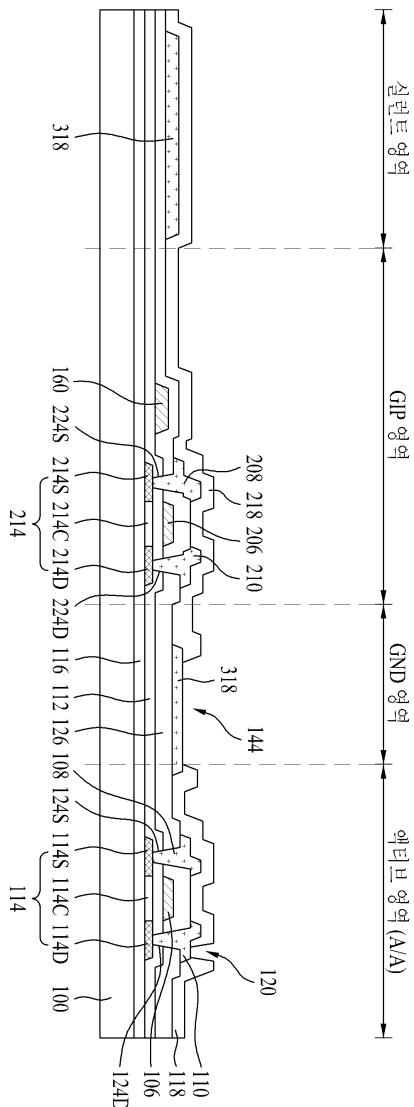
도면3c



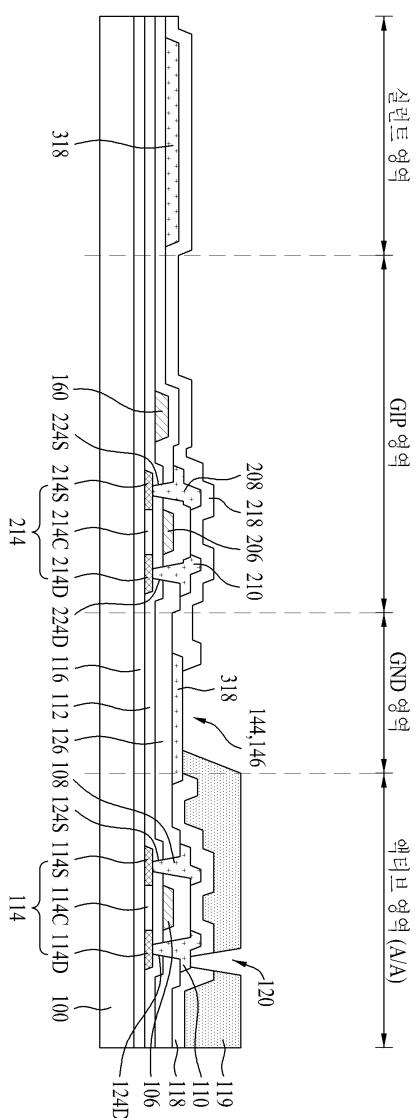
도면3d



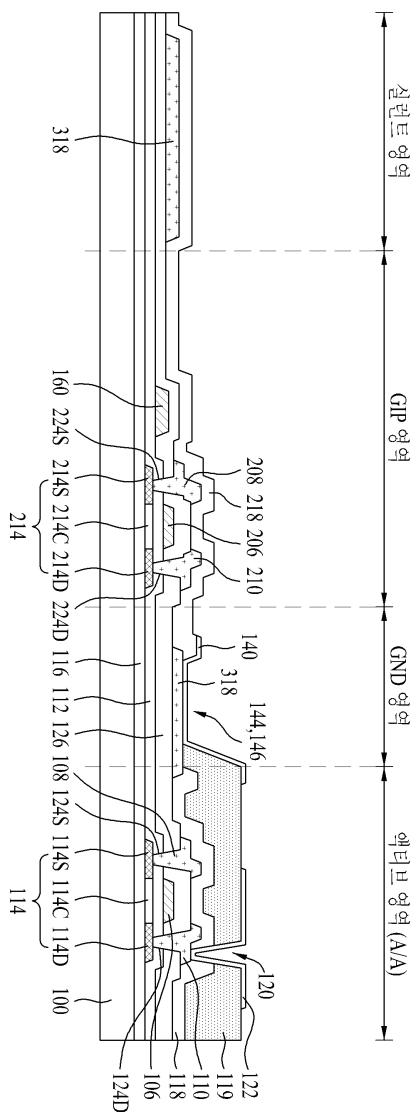
### 도면3e



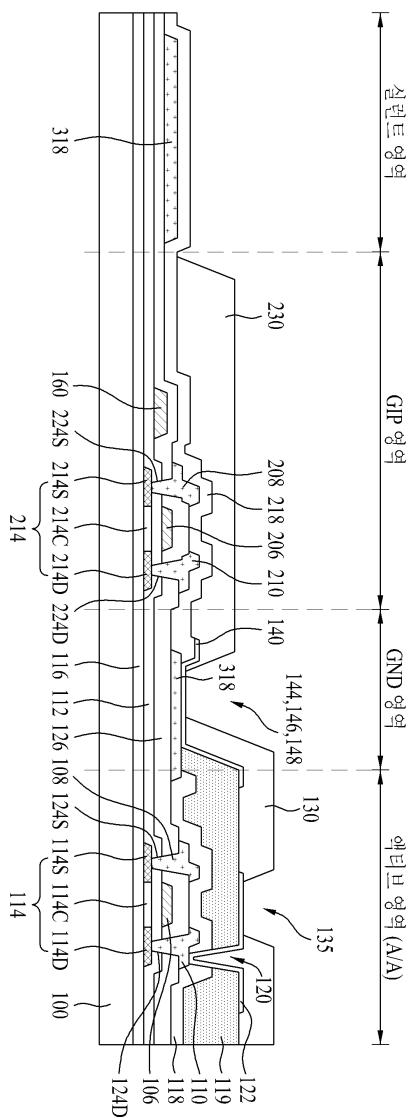
도면3f



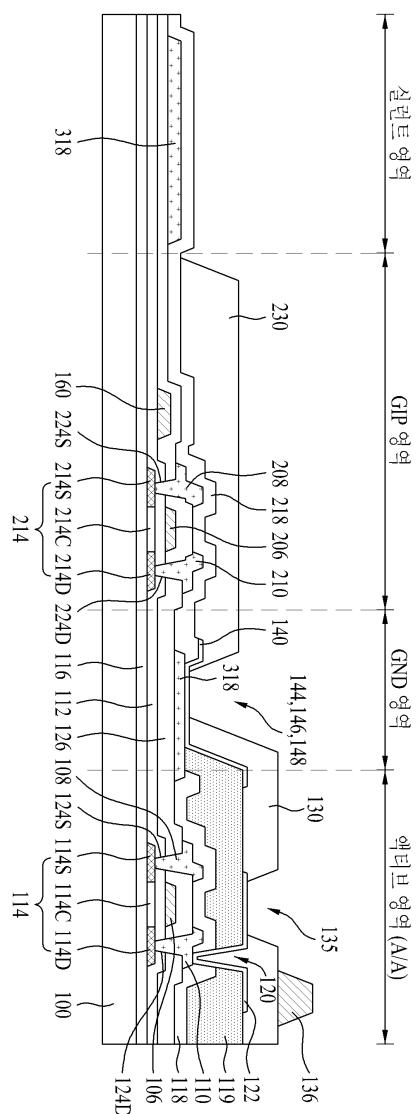
### 도면3g



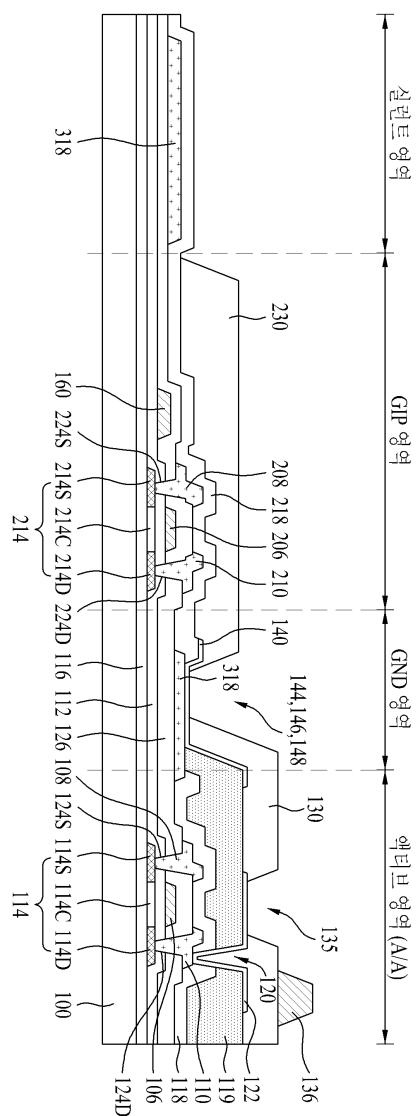
도면3h



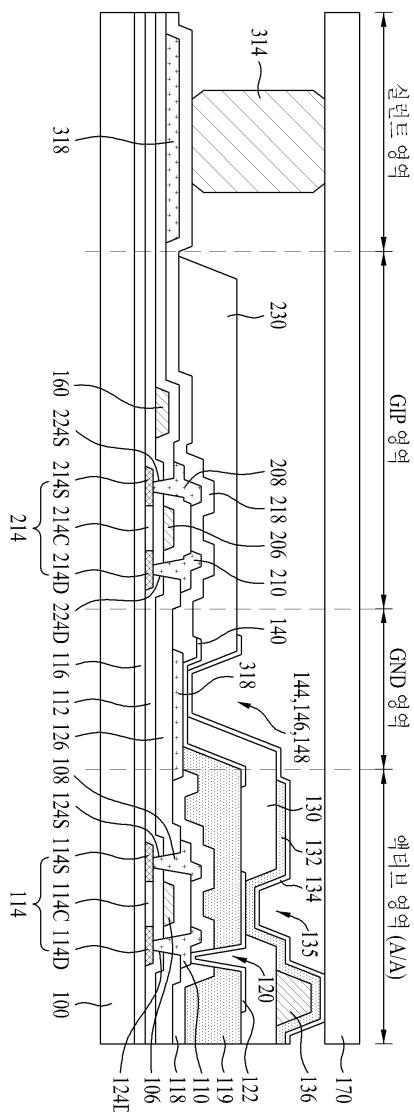
도면3i



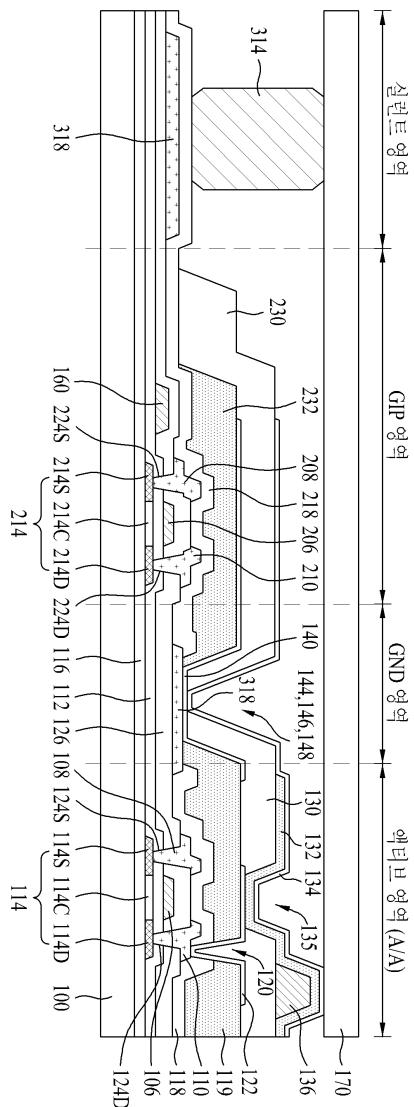
도면3j



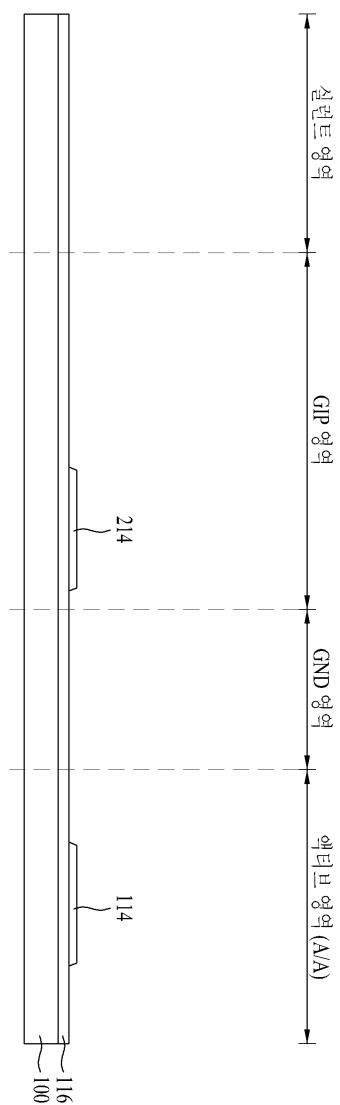
도면3k



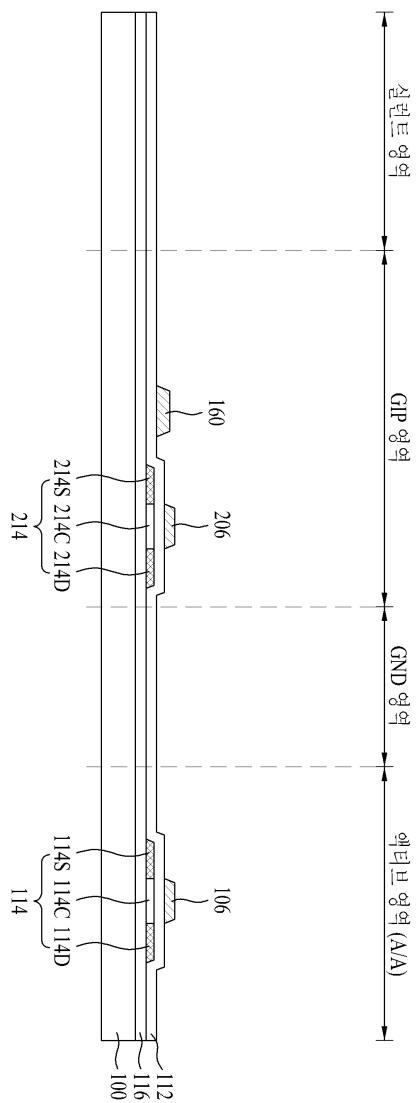
도면4



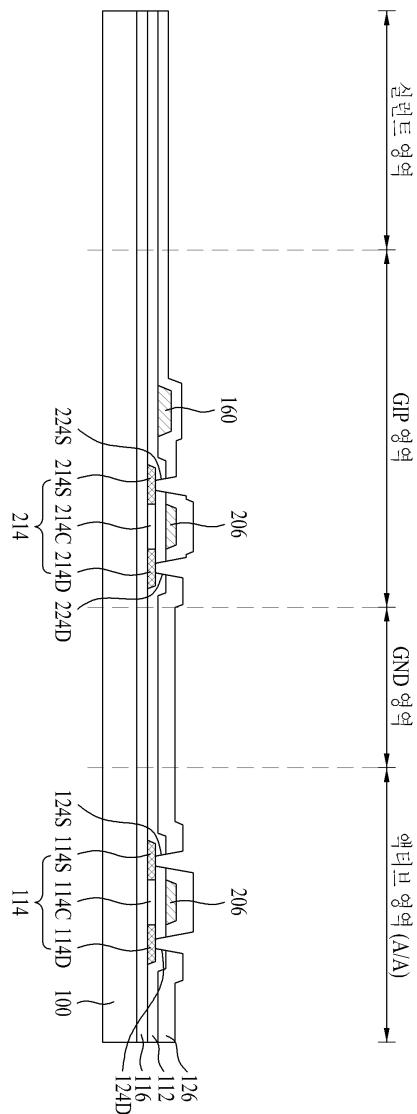
도면5a



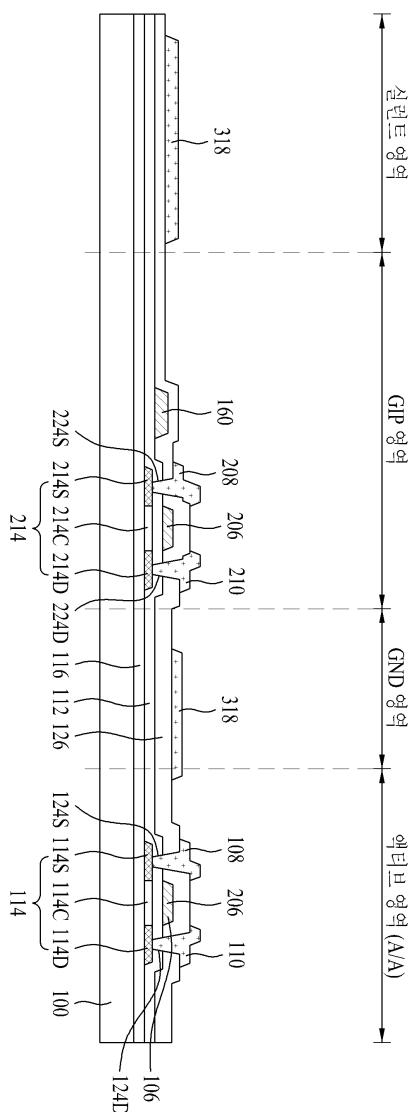
도면5b



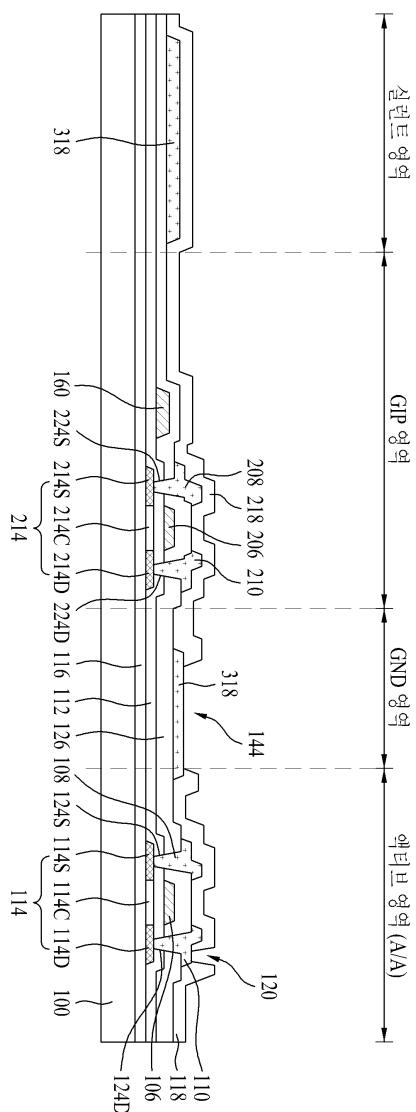
도면5c



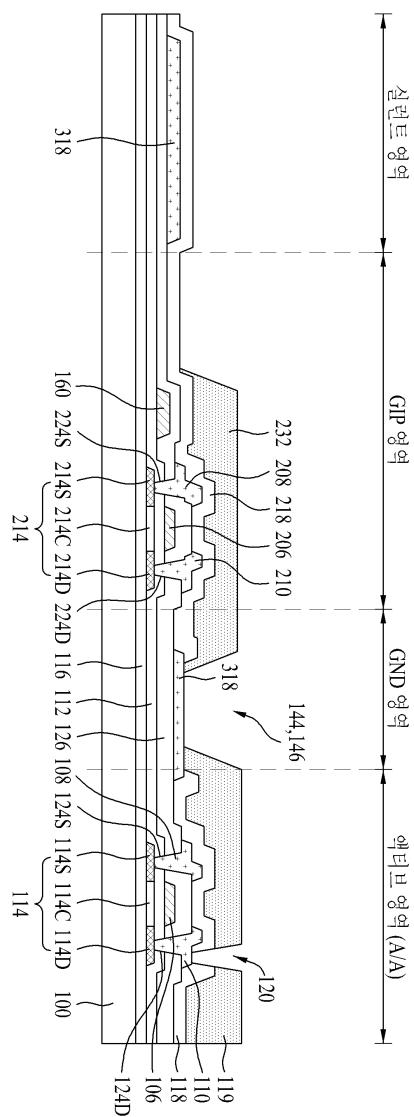
도면5d



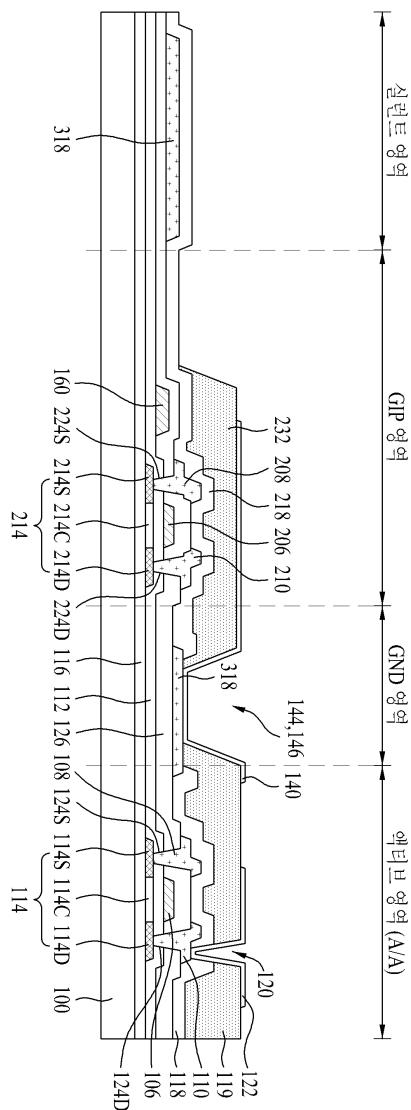
도면5e



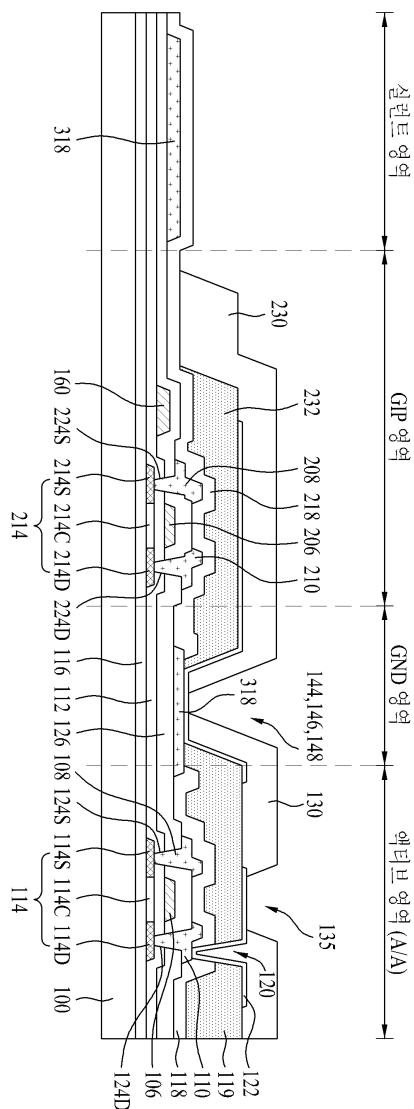
도면5f



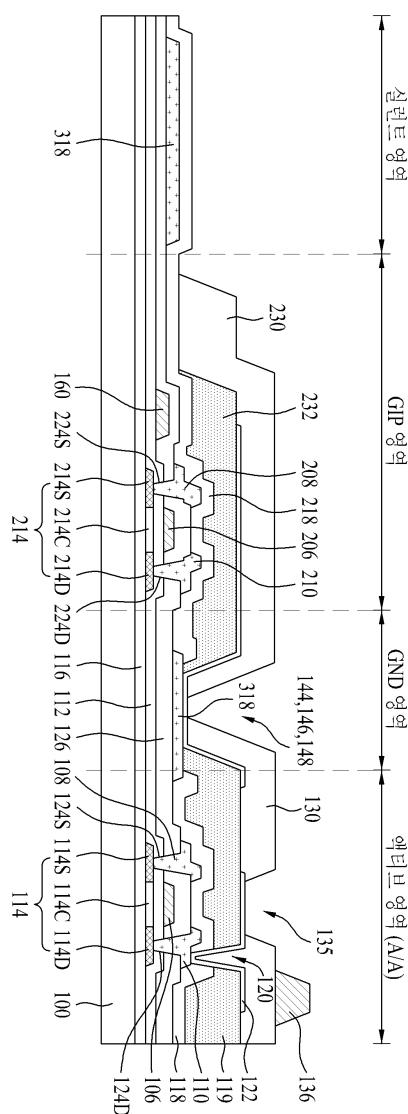
도면5g



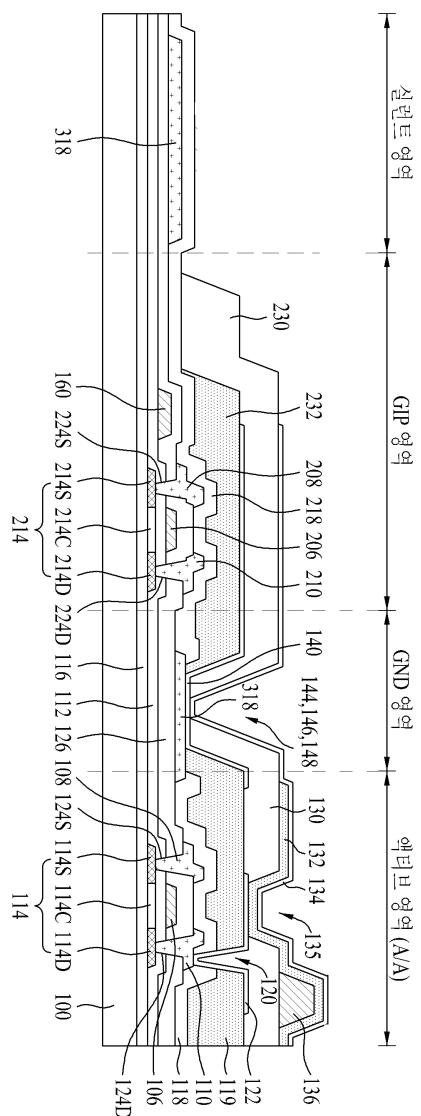
## 도면5h



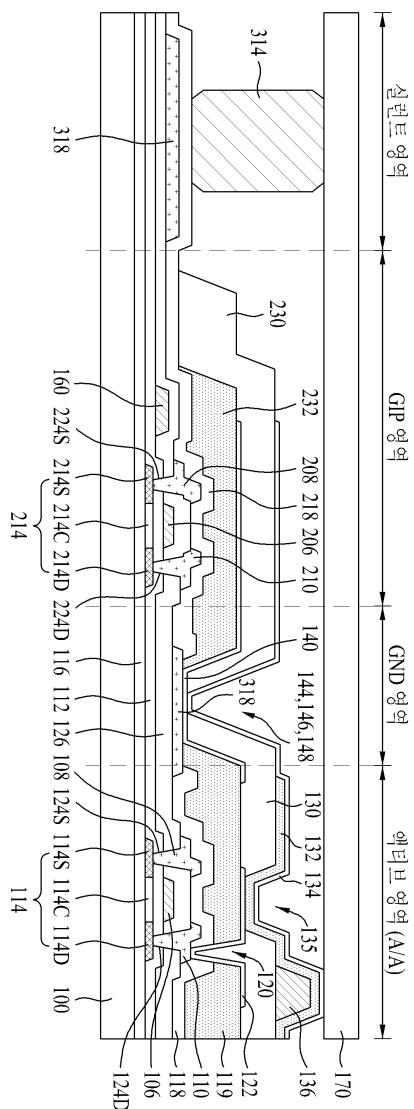
### 도면5i



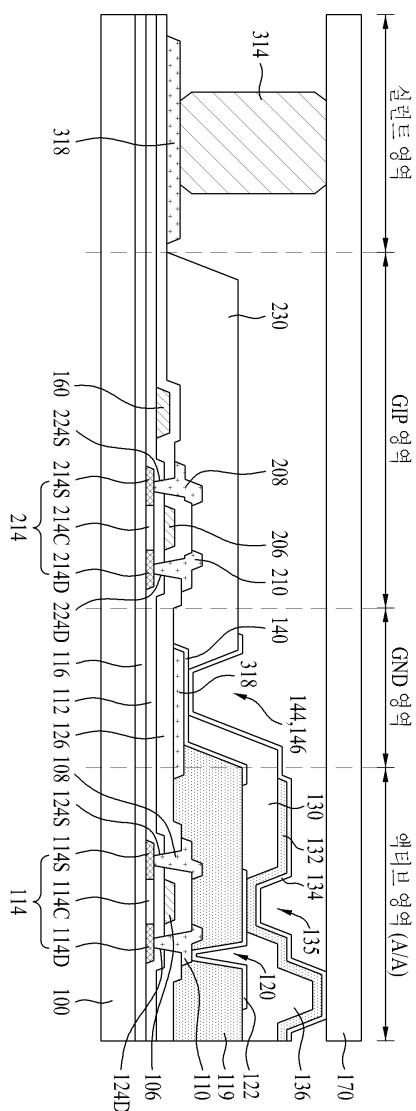
도면5j



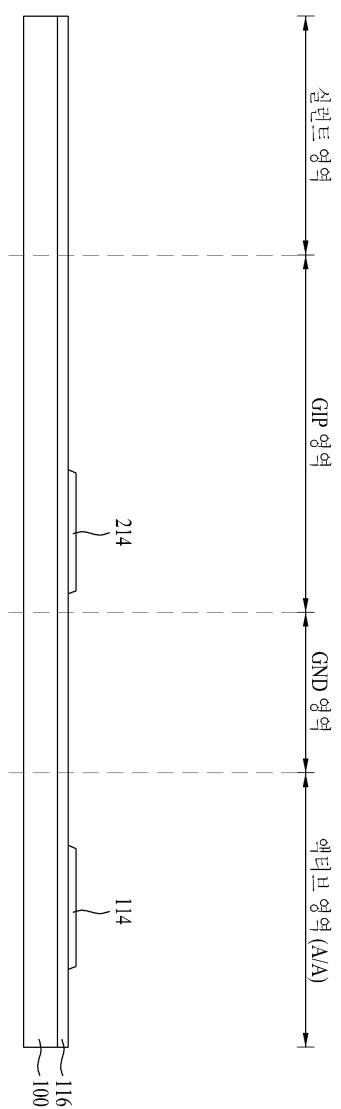
도면5k



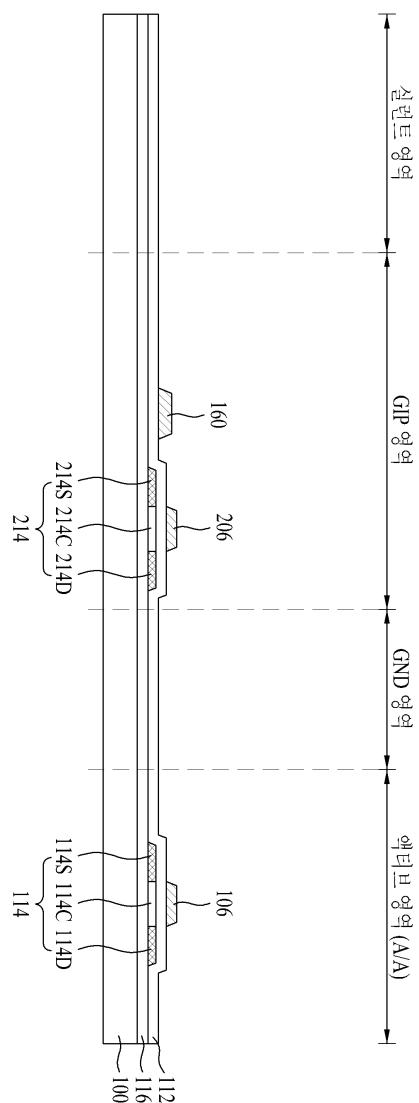
도면6



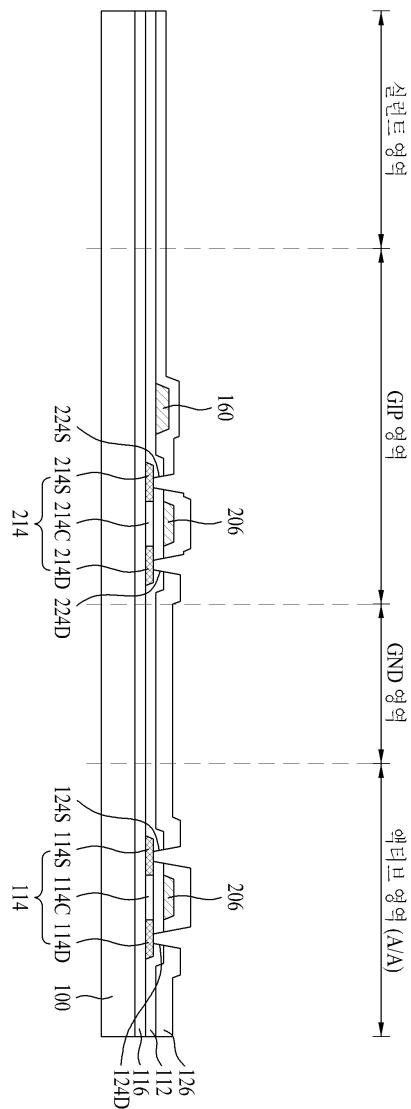
도면7a



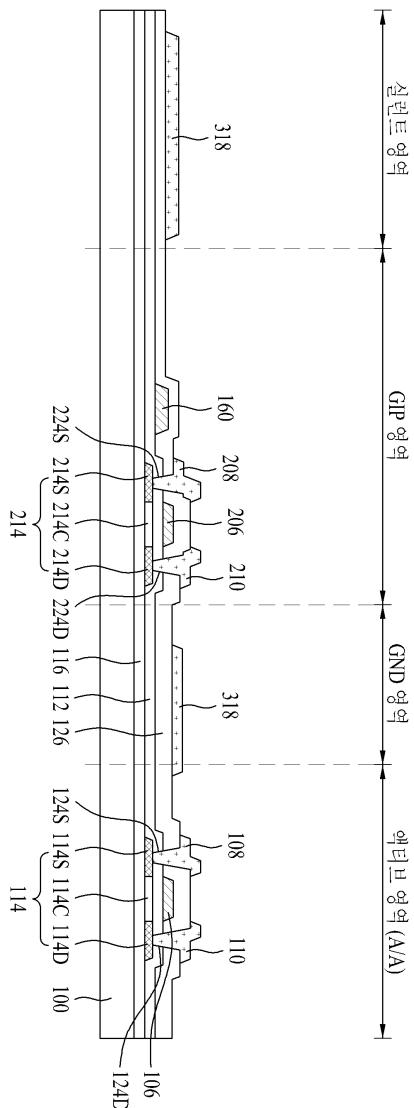
도면7b



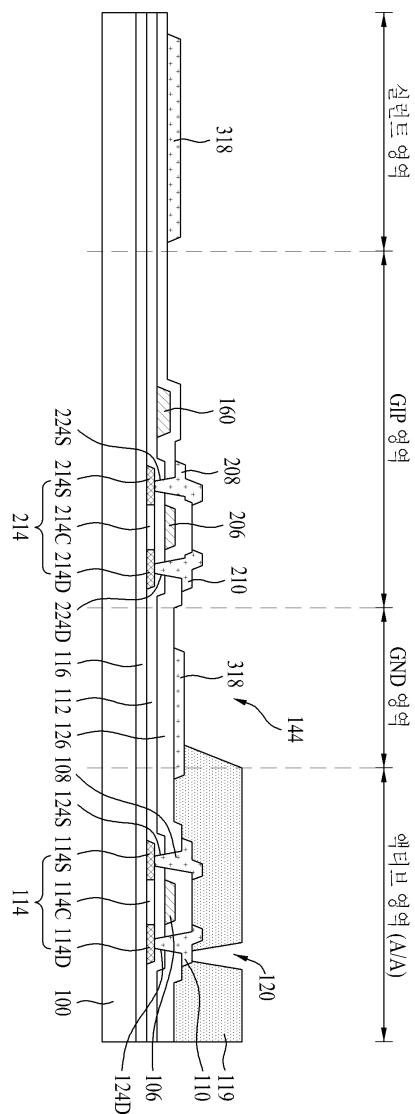
## 도면7c



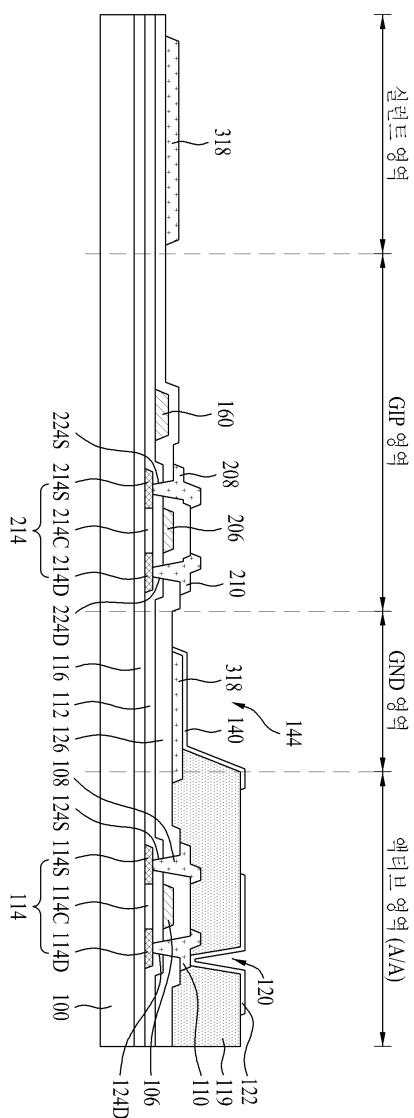
## 도면7p



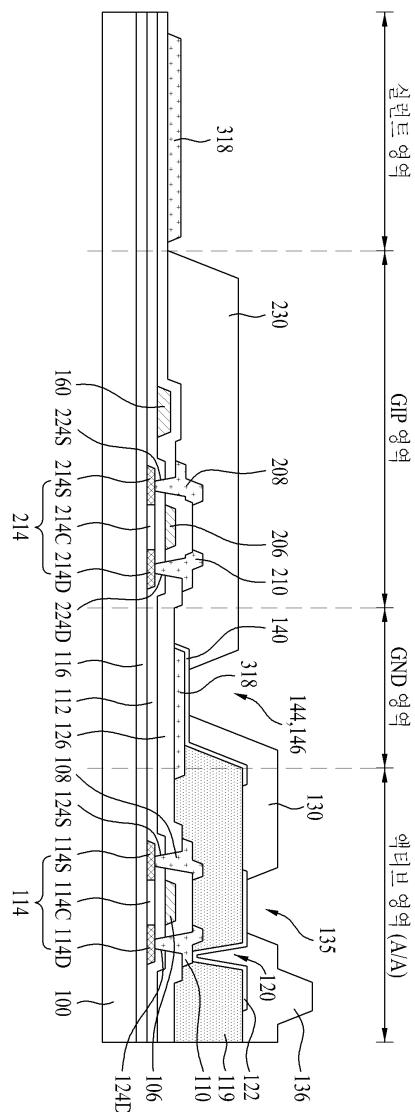
도면7e



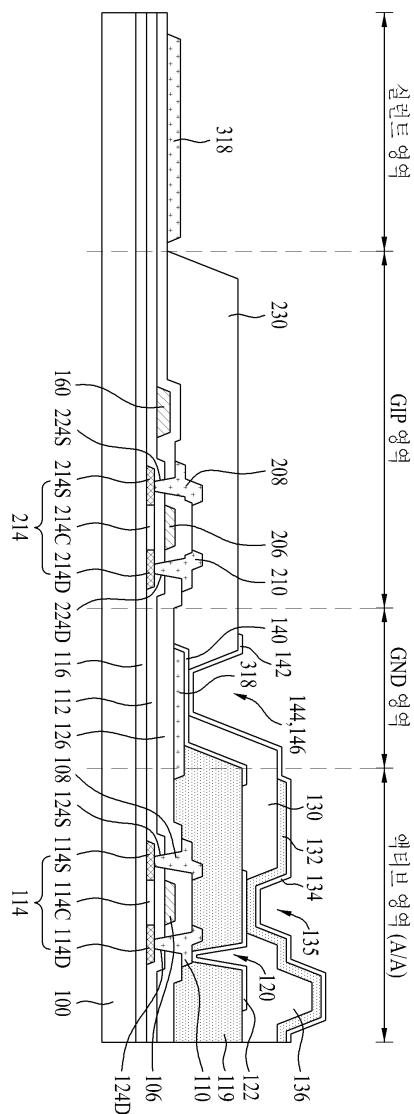
도면7f



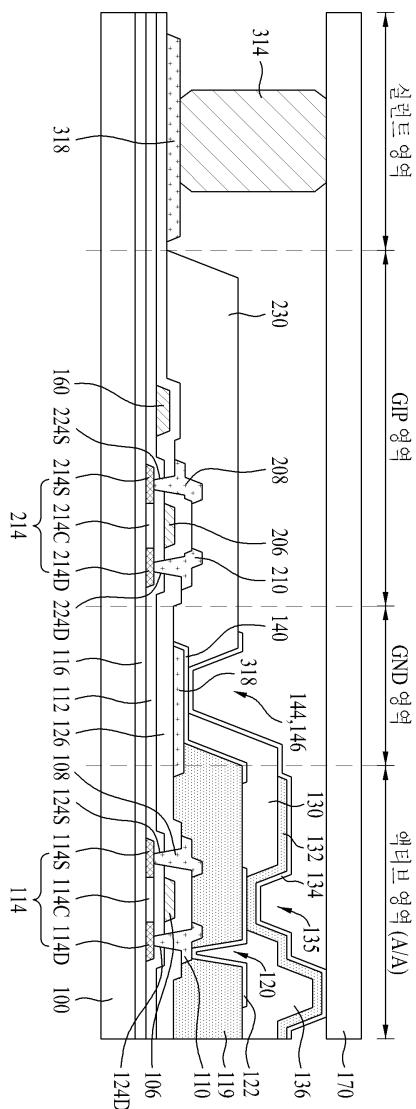
도면7g



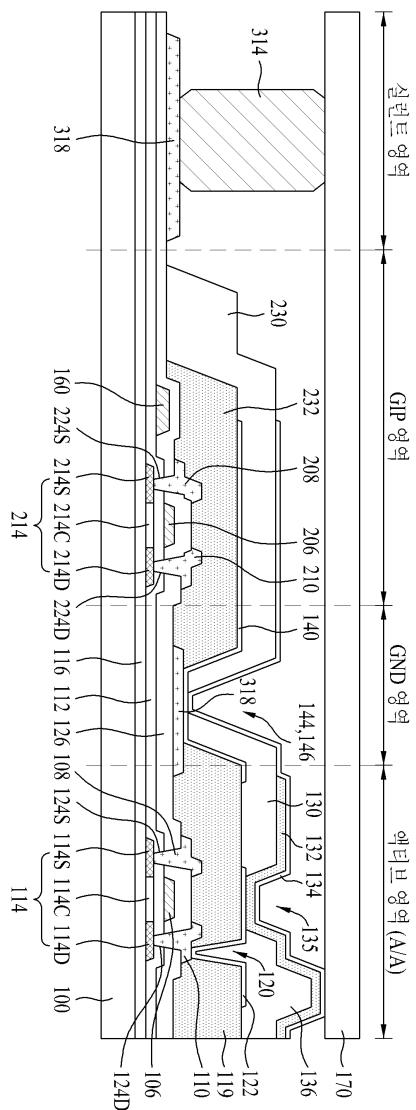
도면 7b



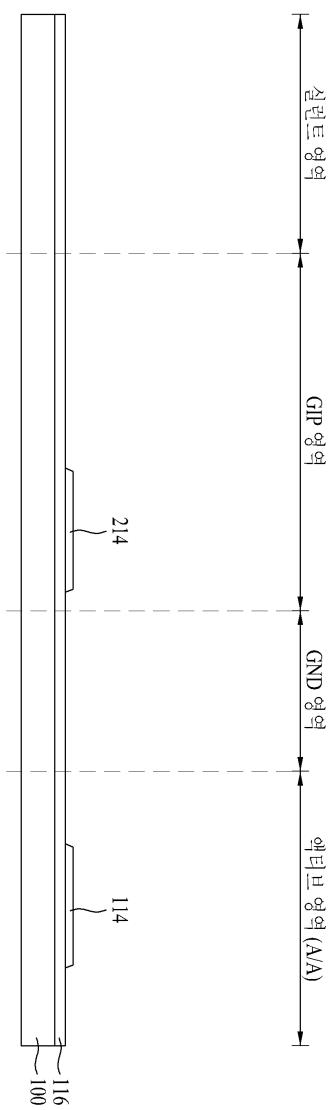
## 도면7i



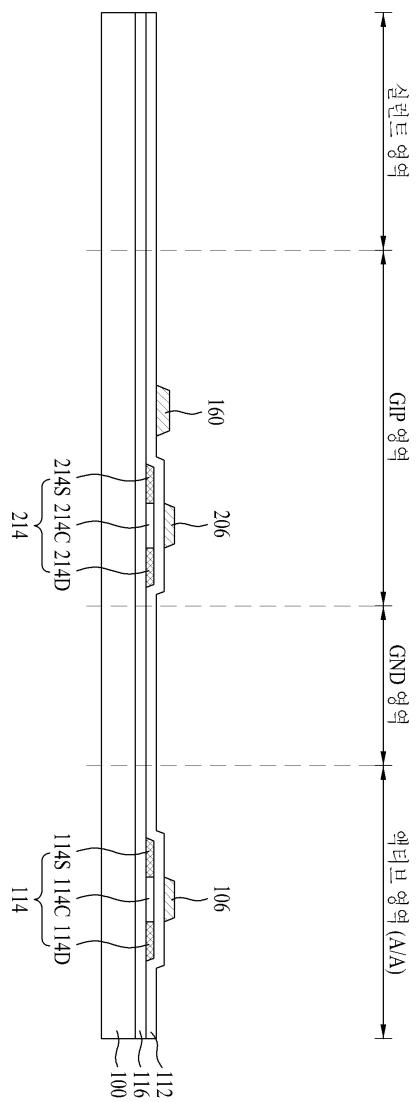
## 도면8



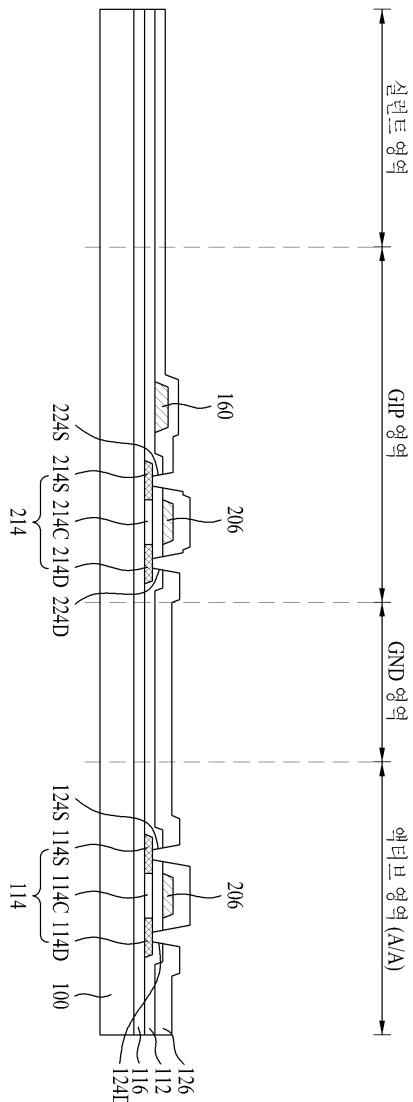
도면9a



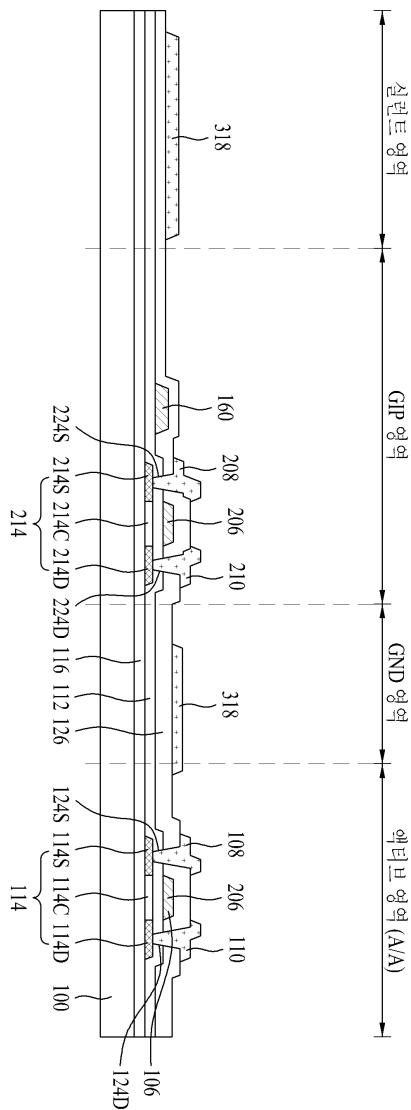
도면9b



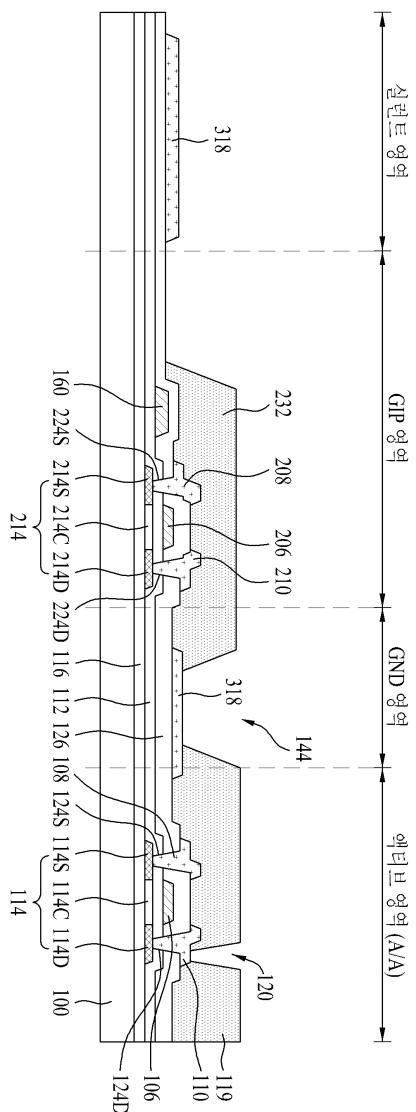
도면9c



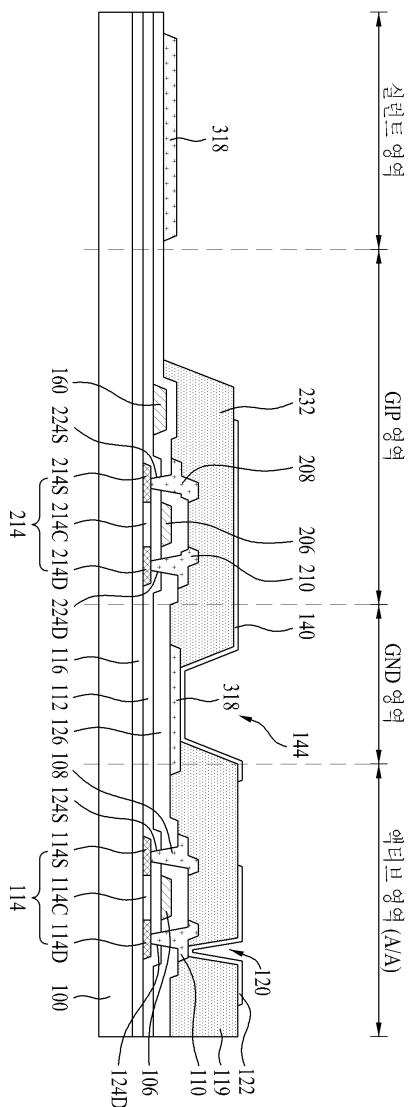
도면96p



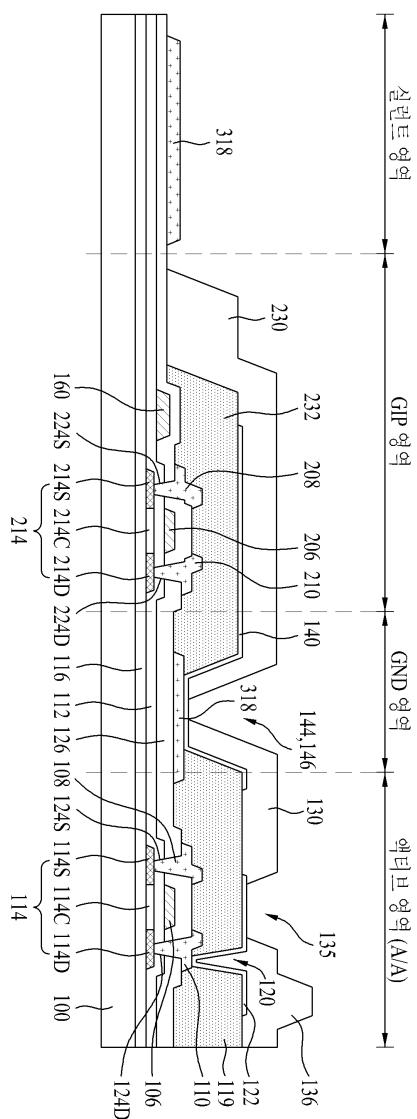
도면 9e



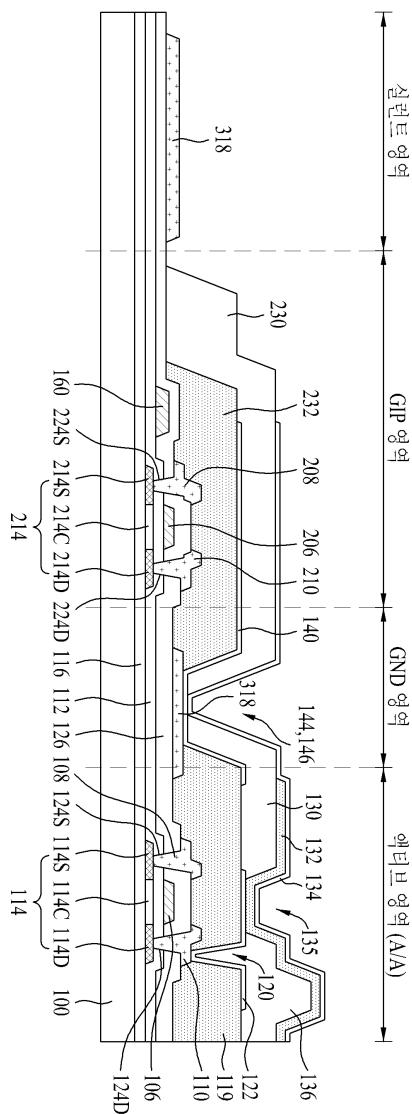
도면9f



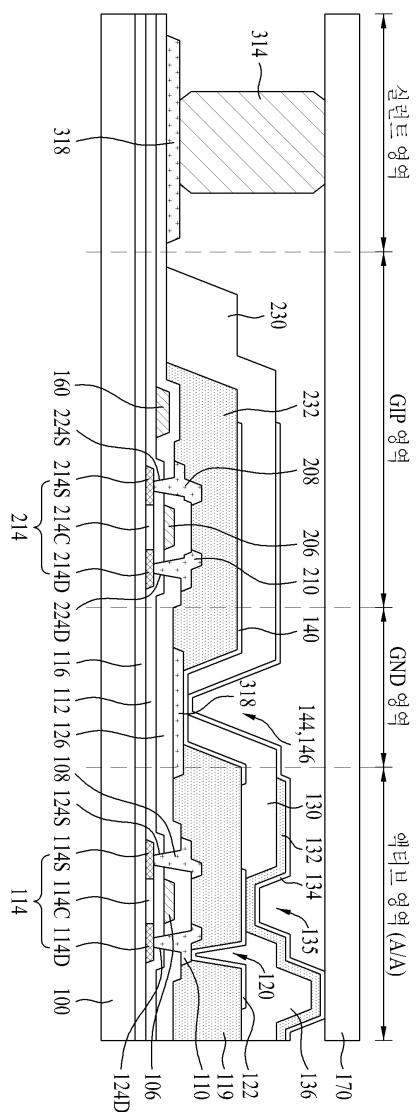
도면9g



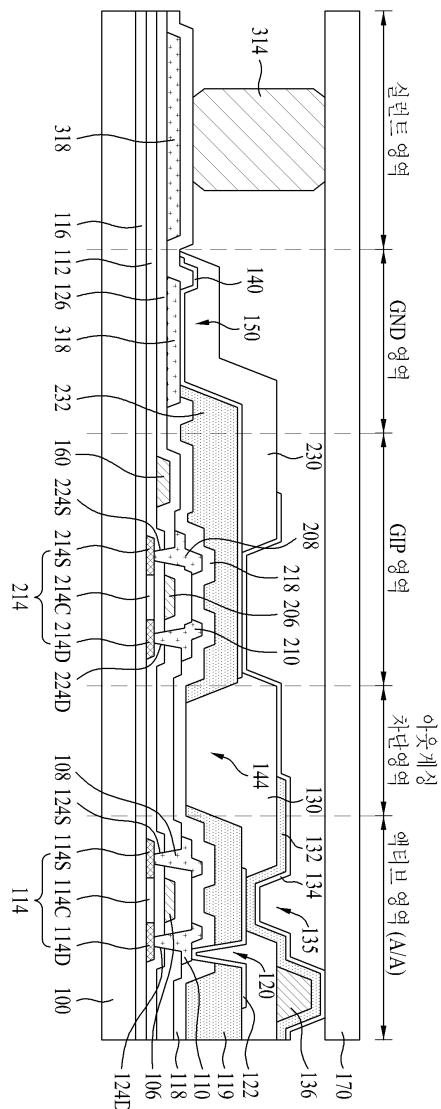
도면 9h



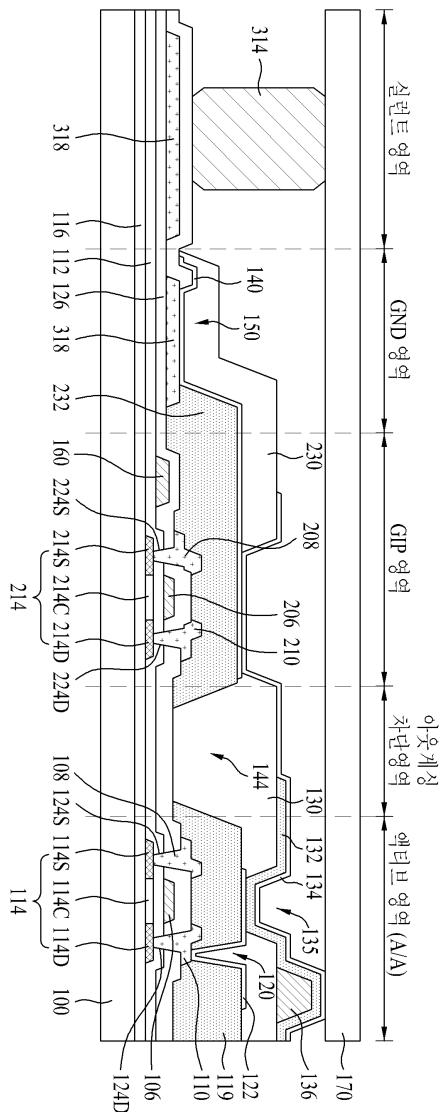
도면9i



도면10



도면11



专利名称(译)	标题 : 有机电致发光显示装置及其制造方法		
公开(公告)号	<a href="#">KR101519916B1</a>	公开(公告)日	2015-05-13
申请号	KR1020110032369	申请日	2011-04-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI HEE DONG 최희동 KO SAM MIN 고삼민		
发明人	최희동 고삼민		
IPC分类号	H01L51/50 G09G3/30 H01L29/786		
代理人(译)	PARK , YOUNG BOK		
其他公开文献	<a href="#">KR1020120114685A</a>		

## 摘要(译)

本发明已经以阻挡来自GIP产生的出gesing发光有机光以提高显示装置和制造有机发光器件的方法的寿命和发光效率的情况下，根据本发明的有机发光显示装置包括有机在有机发光显示器，其包括用于驱动发光显示面板的数据线的数据驱动器和有机发光显示面板和有机发光显示面板具有的像素驱动TFT来实现图像，有源区域与像素驱动TFT的有机发光用于发射光的发光元件连接形成，和GIP区域中的多个栅极驱动器TFT被用于形成栅极驱动器，用于驱动与GIP区域形成在所述有源区域的栅极线和并且有源区的有机发光元件形成在有源区之间包括密封剂区域和GND区域接地电压线形成，用于聚结在上基板和下基板密封剂形成为提供由密封剂产生的GND离开区域和形成在GIP区中的至少一个保护层还有一个用于阻挡压力的挡板。

