



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0091711  
(43) 공개일자 2008년10월14일

- |   |  |
|---|--|
| <p>(51) Int. Cl.<br/>G09G 3/30 (2006.01) G09G 3/32 (2006.01)<br/>G09G 3/20 (2006.01) H05B 33/12 (2006.01)</p> <p>(21) 출원번호 10-2008-0032005</p> <p>(22) 출원일자 2008년04월07일<br/>심사청구일자 없음</p> <p>(30) 우선권주장<br/>JP-P-2007-00101281 2007년04월09일 일본(JP)</p> | <p>(71) 출원인<br/>소니 가부시키 가이샤<br/>일본국 도쿄도 미나토쿠 코난 1-7-1</p> <p>(72) 발명자<br/>타네다 타카유키<br/>일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시키 가이샤 나이<br/>야마모토 테츠로<br/>일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시키 가이샤 나이<br/>우치노 카쓰히데<br/>일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시키 가이샤 나이</p> <p>(74) 대리인<br/>이화익, 권태복</p> |
|---|--|

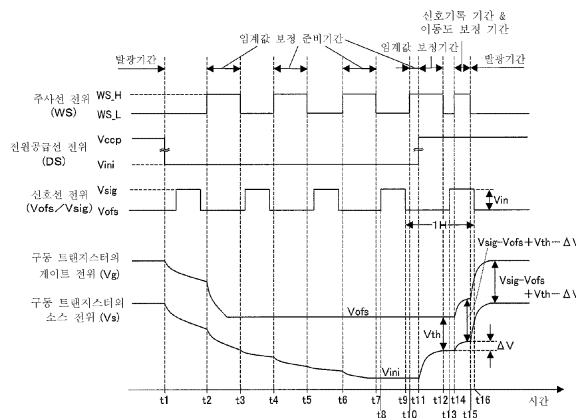
전체 청구항 수 : 총 5 항

(54) 표시장치, 표시장치의 구동방법 및 전자기기

(57) 요약

임계값 보정 및 이동도 보정의 각 보정기간으로서, 각 보정동작을 확실하게 실행하는데 충분한 시간을 확보할 수 있도록 한다. 임계값 보정 및 이동도 보정의 각 보정기능을 가지는 유기 EL 표시장치에 있어서, 보정대상 화소행마다 임계값 보정 및 이동도 보정의 각 보정동작을 1H의 주기로 실행하는 데 있어서, 구동 트랜지스터의 게이트 전위  $V_g$  및 소스 전위  $V_s$ 를 각각 소정의 전위에 고정하는 임계값 보정준비의 동작을, 보정대상 화소행에 대한 1H기간에 들어가기 전 복수 H기간에 걸쳐, 신호선의 전위가 오프셋 전압  $V_{ofs}$ 에 있을 때(신호선에 영상신호의 신호 전압  $V_{sig}$ 이 공급되고 있지 않을 때) 간헐적으로 행하도록 한다.

대표도



## 특허청구의 범위

### 청구항 1

전기광학소자와, 신호선을 통해 공급되는 입력 신호 전압을 샘플링하여 기록하는 기록 트랜지스터와, 상기 기록 트랜지스터에 의해 기록된 상기 입력 신호 전압을 유지하는 유지 용량과, 상기 유지 용량에 유지된 상기 입력 신호 전압에 의거하여 상기 전기광학소자를 구동하는 구동 트랜지스터를 포함하는 화소가 행렬 모양으로 배치되어 이루어지는 화소 어레이부와,

상기 화소 어레이부의 각 화소를 행단위로 선택 주사하고, 선택행마다 상기 구동 트랜지스터의 임계값 전압의 변동에 대한 임계값 보정을 행하는 동작을 1수평주사 기간의 주기로 실행하는 구동회로를 구비하고,

상기 구동회로는, 보정대상 화소행에 대한 상기 임계값 보정의 동작에 앞서 상기 구동 트랜지스터의 게이트 전위 및 소스 전위를 각각 소정의 전위에 고정하는 준비 동작을, 상기 보정대상 화소행에 대한 1수평주사 기간에 들어가기 전의 복수의 수평주사 기간에 걸쳐 상기 신호선에 상기 입력 신호 전압이 공급되지 않는 기간에 실행하는 것을 특징으로 하는 표시장치.

### 청구항 2

제 1항에 있어서,

상기 구동회로는, 상기 보정대상 화소행의 1수평주사 기간 내에 있어서, 상기 임계값 보정의 동작후에 상기 구동 트랜지스터의 이동도의 변동에 대한 이동도 보정을 행하는 동작을 실행하는 것을 특징으로 하는 표시장치.

### 청구항 3

제 2항에 있어서,

상기 구동회로는, 상기 기록 트랜지스터에 의한 상기 입력 신호 전압의 기록 기간에 상기 이동도 보정의 동작을 실행하는 것을 특징으로 하는 표시장치.

### 청구항 4

전기광학소자와, 신호선을 통해 공급되는 입력 신호 전압을 샘플링하여 기록하는 기록 트랜지스터와, 상기 기록 트랜지스터에 의해 기록된 상기 입력 신호 전압을 유지하는 유지 용량과, 상기 유지 용량에 유지된 상기 입력 신호 전압에 의거하여 상기 전기광학소자를 구동하는 구동 트랜지스터를 포함하는 화소가 행렬 모양으로 배치되어 이루어지는 화소 어레이부와,

상기 화소 어레이부의 각 화소를 행단위로 선택 주사하고, 선택행마다 상기 구동 트랜지스터의 임계값 전압의 변동에 대한 임계값 보정을 행하는 동작을 1수평주사 기간의 주기로 실행하는 구동회로를 구비한 표시장치의 구동방법으로서,

보정대상 화소행에 대한 상기 임계값 보정의 동작에 앞서 상기 구동 트랜지스터의 게이트 전위 및 소스 전위를 각각 소정의 전위에 고정하는 준비 동작을, 상기 보정대상 화소행에 대한 1수평주사 기간에 들어가기 전의 복수의 수평주사 기간에 걸쳐 상기 신호선에 상기 입력 신호 전압이 공급되지 않는 기간에 실행하는 것을 특징으로 하는 표시장치의 구동방법.

### 청구항 5

전기광학소자와, 신호선을 통해 공급되는 입력 신호 전압을 샘플링하여 기록하는 기록 트랜지스터와, 상기 기록 트랜지스터에 의해 기록된 상기 입력 신호 전압을 유지하는 유지 용량과, 상기 유지 용량에 유지된 상기 입력 신호 전압에 의거하여 상기 전기광학소자를 구동하는 구동 트랜지스터를 포함하는 화소가 행렬 모양으로 배치되어 이루어지는 화소 어레이부와,

상기 화소 어레이부의 각 화소를 행단위로 선택 주사하고, 선택행마다 상기 구동 트랜지스터의 임계값 전압의 변동에 대한 임계값 보정을 행하는 동작을 1수평주사 기간의 주기로 실행하는 동시에, 보정대상 화소행에 대한 상기 임계값 보정의 동작에 앞서 상기 구동 트랜지스터의 게이트 전위 및 소스 전위를 각각 소정의 전위에 고정하는 준비 동작을, 상기 보정대상 화소행에 대한 1수평주사 기간에 들어가기 전의 복수의 수평주사 기간에 걸쳐

상기 신호선에 상기 입력 신호 전압이 공급되지 않는 기간에 실행하는 구동회로를 구비한 표시장치를 가지는 것을 특징으로 하는 전자기기.

**명세서**

**발명의 상세한 설명**

**기술 분야**

<1> 본 발명은, 표시장치, 표시장치의 구동방법 및 전자기기에 관한 것으로, 특히 전기광학소자를 포함하는 화소가 행렬 모양(매트릭스 모양)으로 배치되어 이루어지는 평면형(플랫 패널형)의 표시장치, 해당 표시장치의 구동방법 및 해당 표시장치를 가지는 전자기기에 관한 것이다.

**배경 기술**

<2> 최근, 화상표시를 행하는 표시장치의 분야에서는, 발광소자를 포함하는 화소(화소 회로)가 행렬 모양으로 배치되어 이루어지는 평면형의 표시장치, 예를 들면 화소의 발광자로서, 디바이스에 흐르는 전류값에 따라 발광 휘도가 변화되는 소위 전류구동형의 전기광학소자, 예를 들면 유기박막에 전계를 가하면 발광하는 현상을 이용한 유기EL(Electro Luminescence)소자를 사용한 유기EL 표시장치가 개발되어, 상품화가 진행되고 있다.

<3> 유기EL 표시장치는 다음과 같은 특징을 가지고 있다. 즉, 유기EL 소자는 10V이하의 인가전압으로 구동할 수 있기 때문에 저소비 전력이며, 또 자발광 소자이기 때문에, 액정 셀을 포함하는 화소마다 해당 액정 셀에서 광원(백라이트)으로부터의 광강도를 제어함으로써 화상을 표시하는 액정표시장치에 비하여, 화상의 시인성이 높고, 또한 액정표시장치에는 필수인 백라이트 등의 조명부재를 필요로 하지 않기 때문에 경량화 및 박형화가 용이하다. 또한, 유기EL 소자의 응답 속도가 수  $\mu$  s e c 정도로 매우 고속이기 때문에 동영상 표시시의 잔상이 발생하지 않는다.

<4> 유기EL 표시장치에서는, 액정표시장치와 마찬가지로 그 구동방식으로서 단순(패시브)매트릭스 방식과 액티브 매트릭스 방식을 채용할 수 있다. 단, 단순 매트릭스 방식의 표시장치는, 구조가 간단하지만, 대형이며, 고해상도를 갖는 표시장치의 실현이 어려운 등의 문제가 있다. 그 때문에 최근, 전기광학소자에 흐르는 전류를, 해당 전기광학소자와 마찬가지로 화소 회로내에 설치한 능동소자, 예를 들면 절연 게이트형 전계효과트랜지스터(일반적으로는, TFT(Thin Film Transistor; 박막트랜지스터))에 의해 제어하는 액티브 매트릭스 방식의 표시장치의 개발이 한창 행해지고 있다.

<5> 그러나, 일반적으로, 유기EL 소자의 I-V특성(전류-전압특성)은, 시간이 경과하면 열화(소위, 경시 열화)하는 것이 알려져 있다. 유기EL 소자를 전류구동하는 트랜지스터(이하, 「구동 트랜지스터」라고 기술한다)로서 N채널형의 TFT를 사용한 화소 회로에서는, 구동 트랜지스터의 소스측에 유기EL 소자가 접속되지 않기 때문에, 유기EL 소자의 I-V특성이 경시 열화하면, 구동 트랜지스터의 게이트-소스간 전압  $V_{gs}$  이 변화되고, 그 결과, 유기EL 소자의 발광 휘도도 변화된다.

<6> 이것에 대해 보다 구체적으로 설명한다. 구동 트랜지스터의 소스 전위는, 해당 구동 트랜지스터와 유기EL 소자의 동작점으로 결정된다. 그리고, 유기EL 소자의 I-V특성이 열화하면, 구동 트랜지스터와 유기EL 소자의 동작점이 변동하게 되므로, 구동 트랜지스터의 게이트에 같은 전압을 인가했다고 해도 구동 트랜지스터의 소스 전위가 변화된다. 이에 따라 구동 트랜지스터의 소스-게이트간 전압  $V_{gs}$  이 변화하므로, 해당 구동 트랜지스터에 흐르는 전류값이 변화된다. 그 결과, 유기EL 소자에 흐르는 전류값도 변화하므로, 유기EL 소자의 발광 휘도가 변화하게 된다.

<7> 또한 폴리실리콘 TFT를 사용한 화소 회로에서는, 유기EL 소자의 I-V특성의 경시 열화에 더하여, 구동 트랜지스터의 임계값 전압  $V_{th}$  이나, 구동 트랜지스터의 채널을 구성하는 반도체 박막의 이동도(이하, 「구동 트랜지스터의 이동도」라고 기술한다)  $\mu$  가 경시적으로 변화되거나, 제조 프로세스의 편차에 의해 임계값 전압  $V_{th}$  이나 이동도  $\mu$  가 화소마다 다르다(개개의 트랜지스터 특성에 편차가 있다).

<8> 구동 트랜지스터의 임계값 전압  $V_{th}$  이나 이동도  $\mu$  가 화소마다 다르면, 화소마다 구동 트랜지스터에 흐르는 전류값에 편차가 생기기 때문에, 구동 트랜지스터의 게이트에 같은 전압을 인가해도, 유기EL 소자의 발광 휘도에 화소간에 편차가 생기고, 그 결과, 화면의 균일성(유니포머티)이 손상된다.

<9> 그래서, 유기EL 소자의 I-V특성이 경시 열화하거나, 구동 트랜지스터의 임계값 전압  $V_{th}$  이나 이동도  $\mu$  가 경

시 변화되어도, 그것들의 영향을 받지 않고, 유기EL소자의 발광 휘도를 일정하게 유지하도록 하기 위해, 유기EL소자의 특성변동에 대한 보상 기능, 또한 구동 트랜지스터의 임계값 전압  $V_{th}$ 의 변동에 대한 보정(이하, 「임계값 보정」이라고 기술한다)이나, 구동 트랜지스터의 이동도  $\mu$ 의 변동에 대한 보정(이하, 「이동도 보정」이라고 기술한다)의 각 보정기능을 화소 회로의 각각에 갖도록 하는 구성을 채용하고 있다(예를 들면 특허문헌 1참조).

<10> 이와 같이, 화소 회로의 각각에, 유기EL소자의 특성변동에 대한 보상 기능 및 구동 트랜지스터의 임계값 전압  $V_{th}$ 이나 이동도  $\mu$ 의 변동에 대한 보정기능을 갖도록 하는 것으로, 유기EL소자의 I-V특성이 경시 열화하거나, 구동 트랜지스터의 임계값 전압  $V_{th}$ 이나 이동도  $\mu$ 가 경시 변화되었다고 해도, 그것들의 영향을 받지 않고, 유기EL소자의 발광 휘도를 일정하게 유지할 수 있다.

<11> [특허문헌 1] 일본국 공개특허공보 특개 2006-133542호

### 발명의 내용

#### 해결 하고자하는 과제

<12> 상기한 바와 같이, 임계값 보정 및 이동도 보정의 각 보정기능을 화소 회로의 각각에 갖도록 하는 구성을 채용하는 유기EL표시장치에서는, 구동 트랜지스터의 게이트 전위  $V_g$  및 소스 전위  $V_s$ 를 각각 소정의 전위에 고정하는 임계값 보정준비와, 구동 트랜지스터의 소스 전위  $V_s$ 를 충분히 상승시켜, 해당 구동 트랜지스터의 게이트-소스간 전압  $V_{gs}$ 을 그 임계값 전압  $V_{th}$ 에 고정하는 임계값 보정과, 휘도정보에 따른 화상 신호의 신호 전압  $V_{sig}$ 을 화소 내에 기록하는 신호 기록과, 이동도  $\mu$ 의 보정을 행하는 이동도 보정의 4개의 동작을 화소 행 마다 주기적으로 행하게 된다(각 동작의 상세에 관해서는 후술한다).

<13> 이들 4개의 동작을 화소 행 마다 1H(H는 수평주사 기간/수평동기 주기)의 기간 내에서 실행한다고 했을 경우, 임계값 보정기간 및 이동도 보정기간으로서, 각 보정동작을 확실하게 실행하는데 충분한 시간을 확보하는 것이 어렵다는 문제가 있다. 특히, 표시장치의 고선명화에 대응하여 화소수가 해마다 증가하는 경향에 있으며, 그것에 따라 1H의 시간이 짧아지고 있기 때문에, 임계값 보정기간 및 이동도 보정기간으로서 충분한 시간을 확보하는 것이 어려워지고 있는 것이 현실적이다.

<14> 또한, 여기에서는, 임계값 보정 및 이동도 보정의 양쪽 보정 기능을 구비한 유기EL표시장치의 경우를 예로 들었지만, 임계값 보정기능만을 구비한 유기EL표시장치의 경우에도 마찬가지로, 1H의 시간이 짧아짐으로써 임계값 보정기간으로서 확보할 수 있는 시간도 짧아지게 된다.

<15> 임계값 보정의 보정기간 또는 임계값 보정 및 이동도 보정의 각 보정기간으로서 충분한 시간을 확보할 수 없으면, 임계값 보정동작 또는 임계값 보정 및 이동도 보정의 각 보정동작을 확실하게 실행할 수 없게 된다. 그 결과, 구동 트랜지스터에 흐르는 화소마다의 전류값의 편차를 충분히 억제할 수 없게 되므로, 전술한 바와 같이, 구동 트랜지스터의 게이트에 같은 전압을 인가해도, 유기EL소자의 발광 휘도에 화소간에서 편차가 생기기 때문에 화면의 유니포머티가 손상되게 된다.

<16> 그래서, 본 발명은, 적어도 임계값 보정의 보정기간으로서, 그 보정동작을 확실하게 실행하는데 충분한 시간을 확보할 수 있도록 한 표시장치, 해당 표시장치의 구동방법 및 해당 표시장치를 가지는 전자기기를 제공하는 것을 목적으로 한다.

#### 과제 해결수단

<17> 상기 목적을 달성하기 위해, 본 발명은, 전기광학소자와, 신호선을 통해 공급되는 입력 신호 전압을 샘플링하여 기록하는 기록 트랜지스터와, 상기 기록 트랜지스터에 의해 기록된 상기 입력 신호 전압을 유지하는 유지 용량과, 상기 유지 용량에 유지된 상기 입력 신호 전압에 의거하여 상기 전기광학소자를 구동하는 구동 트랜지스터를 포함하는 화소가 행렬 모양으로 배치되어 이루어지는 화소 어레이부와, 상기 화소 어레이부의 각 화소를 행 단위로 선택 주사하고, 선택 행마다 상기 구동 트랜지스터의 임계값 전압의 변동에 대한 임계값 보정을 행하는 동작을 1수평주사 기간의 주기로 실행하는 구동회로를 구비한 표시장치에 있어서, 보정대상 화소행에 대한 상기 임계값 보정의 동작에 앞서 상기 구동 트랜지스터의 게이트 전위 및 소스 전위를 각각 소정의 전위에 고정하는 준비 동작을, 상기 보정대상 화소행에 대한 1수평주사 기간에 들어가기 전의 복수의 수평주사 기간에 걸쳐서 상기 신호선에 상기 입력 신호 전압이 공급되지 않는 기간에 실행하는 것을 특징으로 한다.

<18> 상기 구성의 표시장치 및 해당 표시장치를 사용한 전자기기에 있어서, 구동 트랜지스터의 게이트 전위 및 소스

전위를 각각 소정의 전위에 고정하는 임계값 보정준비의 동작을, 보정대상 화소행에 대한 1수평주사 기간에 들어가기 전에 실행하는 것으로, 보정대상 화소행의 1수평주사 기간내에 임계값 보정준비의 기간을 확보할 필요가 없어지기 때문에, 그 만큼 임계값 보정을 위한 보정기간을 길게 설정할 수 있다.

- <19> 그리고, 보정대상 화소행에 대한 1수평주사 기간에 들어가기 전의 복수의 수평주사 기간에 걸쳐 신호선에 입력 신호 전압이 공급되지 않는 기간에 간헐적으로 임계값 보정준비의 동작을 실행하는 것으로, 보정대상 화소행이 입력 신호 전압의 기록 상태에 있을 때에는, 다른 화소행이 모두 비기록 상태에 있어, 다른 화소행의 각 화소의 유지 용량이 신호선에 부가되지 않기 때문에, 신호선의 용량의 증가를 방지하면서, 임계값 보정준비기간을 충분히 확보하여 임계값 보정준비의 동작을 확실하게 행할 수 있다.

**효 과**

- <20> 본 발명에 의하면, 임계값 보정의 보정기간으로서 그 보정동작을 확실하게 실행하는데 충분한 시간을 확보할 수 있음과 동시에, 신호선의 용량의 증가를 방지하면서, 임계값 보정준비기간을 충분히 확보하여 임계값 보정준비의 동작을 확실하게 행할 수 있음에 따라, 전기광학소자의 경시 열화나 구동 트랜지스터의 특성 편차를 충분히 억제할 수 있기 때문에, 양호한 화질의 표시 화상을 얻을 수 있다.

**발명의 실시를 위한 구체적인 내용**

- <21> 이하, 본 발명의 실시예에 대해서 도면을 참조하여 상세하게 설명한다.
- <22> 도 1은, 본 발명의 일 실시예에 따른 액티브 매트릭스형 표시장치의 구성의 개략을 나타내는 시스템 구성도이다. 여기에서는, 일례로서, 디바이스에 흐르는 전류값에 따라 발광 휘도가 변화되는 전류구동형의 전기 광학소자, 예를 들면 유기EL소자를 화소의 발광소자로서 사용한 액티브 매트릭스형 유기EL 표시장치의 경우를 예로 들어서 설명한다.
- <23> 도 1에 나타내는 바와 같이 본 실시예에 따른 유기EL 표시장치(10)는, 화소(P X L C)(20)가 행렬 모양(매트릭스 모양)으로 2차원 배치되어 이루어지는 화소 어레이부(30)와, 해당 화소 어레이부(30)의 주변에 배치되어, 각 화소(20)를 구동하는 구동부, 예를 들면 기록 주사회로(40), 전원공급 주사회로(50) 및 수평구동회로(60)를 가지는 구성으로 되어 있다.
- <24> 화소 어레이부(30)에는, m행n열의 화소배열에 대하여, 화소행 마다 주사선 31-1~31-m과 전원 공급선 32-1~32-m이 배선되고, 화소열 마다 신호선 33-1~33-n이 배선되어 있다.
- <25> 화소 어레이부(30)는, 통상, 유리 기판 등의 투명절연 기판 위에 형성되어, 평면형(플레트형)의 패널구조로 되어 있다. 화소 어레이부(30)의 각 화소(20)는, 아모퍼스 실리콘 TFT(Thin Film Transistor; 박막트랜지스터) 또는 저온 폴리실리콘TFT를 사용하여 형성할 수 있다. 저온 폴리실리콘TFT를 사용할 경우에는, 주사 회로(40), 전원공급 주사회로(50) 및 수평구동회로(60)에 대해서도, 화소 어레이부(30)를 형성하는 표시 패널(기판)(70)위에 실장 할 수 있다.
- <26> 기록 주사회로(40)는, 클록펄스c k에 동기하여 스타트 펄스s p를 순서대로 시프트(전송)하는 시프트 레지스터 등으로 구성되고, 화소 어레이부(30)의 각 화소(20)로의 영상신호의 기록시에, 주사선 31-1~31-m에 순차 주사 신호WS1~WS m을 공급하여 화소(20)를 행 단위로 순서대로 주사(선 순차 주사)한다.
- <27> 전원공급 주사회로(50)는, 클록펄스c k에 동기하여 스타트 펄스s p를 순서대로 시프트하는 시프트 레지스터 등으로 구성되고, 기록 주사회로(40)에 의한 선 순차 주사에 동기하여, 제1전위V c c p와 해당 제1전위V c c p보다도 낮은 제2전위V i n i로 바뀌는 전원 공급선 전위DS1~DS m을 전원 공급선 32-1~32-m에 공급한다.
- <28> 수평구동회로(60)는, 신호 공급원(도시 생략)으로부터 공급되는 휘도정보에 따른 영상신호의 신호 전압V s i g과 오프셋 전압V o f s의 어느 한쪽을 적절히 선택하여, 신호선 33-1~33-n을 통해 화소 어레이부(30)의 각 화소(20)에 대하여 예를 들면 행단위로 일제히 기록한다. 즉, 수평구동회로(60)는, 입력 신호 전압V s i g를 행(라인)단위로 일제히 기록하는 선 순차 기록의 구동형태를 취하고 있다.
- <29> 여기에서, 오프셋 전압V o f s은, 영상신호의 신호 전압(이하, 「입력 신호 전압」 또는 간단히 「신호 전압」이라고 기술하는 경우도 있다) V s i g의 기준이 되는 전압(예를 들면 흑 레벨에 상당)이다. 또한 제2전위V i n i는, 오프셋 전압V o f s보다도 충분히 낮은 전위이다.

- <30> (화소 회로)
- <31> 도 2는, 화소(화소 회로)(20)의 구체적인 구성예를 도시하는 회로도이다. 도 2에 나타내는 바와 같이, 화소(20)는, 디바이스에 흐르는 전류값에 따라 발광 휘도가 변화되는 전류구동형의 전기광학소자, 예를 들면 유기EL소자(21)를 발광소자로서 가지고, 해당 유기EL소자(21)에 더하여, 구동 트랜지스터(22), 기록 트랜지스터(23) 및 유지 용량(24)을 가지는 구성으로 되어 있다.
- <32> 여기에서, 구동 트랜지스터(22) 및 기록 트랜지스터(23)로서 N채널형의 TFT가 이용되고 있다. 단, 여기에서의 구동 트랜지스터(22) 및 기록 트랜지스터(23)의 도전형의 조합은 일례에 지나지 않으며, 이들의 조합에 한정되는 것은 아니다.
- <33> 유기EL소자(21)는, 모든 화소(20)에 대하여 공통으로 배선된 공통 전원 공급선(34)에 캐소드 전극이 접속되고 있다. 구동 트랜지스터(22)는, 소스 전극이 유기EL소자(21)의 애노드 전극에 접속되고, 드레인 전극이 전원 공급선(32)(32-1~32-m)에 접속되고 있다.
- <34> 기록 트랜지스터(23)는, 게이트 전극이 주사선(31)(31-1~31-m)에 접속되어, 한쪽의 전극(소스 전극/드레인 전극)이 신호선(33)(33-1~33-n)에 접속되고, 다른 쪽의 전극(드레인 전극/소스 전극)이 구동 트랜지스터(22)의 게이트 전극에 접속되고 있다. 유지 용량(24)은, 일단이 구동 트랜지스터(22)의 게이트 전극에 접속되고, 타단이 구동 트랜지스터(22)의 소스 전극(유기EL소자(21)의 애노드 전극)에 접속되고 있다.
- <35> 이러한 구성의 화소(20)에 있어서, 기록 트랜지스터(23)는, 기록 주사회로(40)로부터 주사선(31)을 통해 게이트 전극에 인가되는 주사 신호WS에 응답하여 전도상태가 되는 것에 의해, 신호선(33)을 거쳐 수평구동회로(60)로부터 공급되는 휘도정보에 따른 영상신호의 신호 전압(입력 신호 전압)Vs i g 또는 오프셋 전압V o f s을 샘플링하여 화소(20)안에 기록한다. 이 기록된 입력 신호 전압Vs i g 또는 오프셋 전압V o f s은 유지 용량(24)에 유지된다.
- <36> 구동 트랜지스터(22)는, 전원 공급선(32)(32-1~32-m)의 전위DS가 제1전위V c c p에 있을 때, 전원 공급선(32)으로부터 전류의 공급을 받아, 유지 용량(24)에 유지된 입력 신호 전압Vs i g의 전압값에 따른 전류값의 구동전류를 유기EL소자(21)에 공급함으로써 해당 유기EL소자(21)를 전류구동한다.
- <37> (화소 구조)
- <38> 도 3에, 화소(20)의 단면구조의 일 예를 도시한다. 도 3에 나타내는 바와 같이, 화소(20)는, 구동 트랜지스터(22), 기록 트랜지스터(23)등의 화소 회로가 형성된 유리 기판(201)위에 절연막(202) 및 윈도우 절연막(203)이 형성되고, 해당 윈도우 절연막(203)의 오프부(203A)에 유기EL소자(21)가 설치된 구성으로 되어 있다.
- <39> 유기EL소자(21)는, 상기 윈도우 절연막(203)의 오프부(203A)의 바닥부에 형성된 금속 등으로 이루어지는 애노드 전극(204)과, 해당 애노드 전극(204)위에 형성된 유기층(전자 수송층, 발광층, 홀 수송층/홀 주입층)(205)과, 해당 유기층(205)위에 전체 화소에 공통으로 형성된 투명 도전막등으로 이루어지는 캐소드 전극(206)으로 구성되어 있다.
- <40> 이 유기EL소자(21)에 있어서, 유기층(205)은, 애노드 전극(204)위에 홀 수송층/홀 주입층(2051), 발광층(2052), 전자 수송층(2053) 및 전자 주입층(도시 생략)이 순차 퇴적됨으로써 형성된다. 그리고, 도 2의 구동 트랜지스터(22)에 의한 전류구동 하에, 구동 트랜지스터(22)로부터 애노드 전극(204)을 통해 유기층(205)에 전류가 흐르는 것으로, 해당 유기층(205)안의 발광층(2052)에 있어서 전자와 정공이 재결합할 때 발광하도록 되어 있다.
- <41> 도 3에 나타내는 바와 같이 화소 회로가 형성된 유리 기판(201)위에, 절연막(202) 및 윈도우 절연막(203)을 통해 유기EL소자(21)가 화소 단위로 형성된 후는, 패시베이션 막(207)을 통해 밀봉기판(208)이 접촉체(209)로 접합되고, 해당 밀봉기판(208)에 의해 유기EL소자(21)가 밀봉됨으로써, 표시 패널(70)이 형성된다.
- <42> (임계값 보정기능)
- <43> 여기에서, 전원공급 주사회로(50)는, 기록 트랜지스터(23)가 전도한 후에, 수평구동회로(60)가 신호선(33)(33-1~33-n)에 오프셋 전압V o f s을 공급하고 있는 동안에, 전원 공급선(32)의 전위DS를 제1전위V c c p와 제2전위V i n i 사이에서 바꾼다. 이 전원 공급선(32)의 전위DS의 전환에 의해, 구동 트랜지스터(22)의 임계값 전압V t h에 해당하는 전압이 유지 용량(24)에 유지된다.
- <44> 유지 용량(24)에 구동 트랜지스터(22)의 임계값 전압V t h에 해당하는 전압을 유지하는 것은 다음의 이유에 따

른다. 구동 트랜지스터(22)의 제조 프로세스의 편차나 경시변화에 의해, 화소마다 구동 트랜지스터(22)의 임계값 전압  $V_{th}$  이나 이동도  $\mu$  등의 트랜지스터 특성의 변동이 있다. 이 트랜지스터 특성의 변동에 의해, 구동 트랜지스터(22)에 동일한 게이트 전위를 부여해도, 화소마다 드레인·소스간 전류(구동전류)  $I_{ds}$  가 변동하여, 발광 휘도의 편차가 되어 나타난다. 이 임계값 전압  $V_{th}$  의 화소마다의 편차의 영향을 캔슬(보정)하기 위해, 임계값 전압  $V_{th}$  에 상당하는 전압을 유지 용량(24)에 유지하는 것이다.

<45> 구동 트랜지스터(22)의 임계값 전압  $V_{th}$  의 보정은 다음과 같이 하여 행해진다. 즉, 유지 용량(24)에 미리 임계값 전압  $V_{th}$  을 유지해 두는 것으로, 입력 신호 전압  $V_{sig}$  에 의한 구동 트랜지스터(22)의 구동시에, 해당 구동 트랜지스터(22)의 임계값 전압  $V_{th}$  이 유지 용량(24)에 유지된 임계값 전압  $V_{th}$  에 상당하는 전압과 상쇄되는, 바꾸어 말하면, 임계값 전압  $V_{th}$  의 보정이 행해진다.

<46> 이것이 임계값 보정기능이다. 이 임계값 보정기능에 의해, 화소마다 임계값 전압  $V_{th}$  에 편차나 경시변화가 있었다고 해도, 그것들의 영향을 받지 않고, 유기EL소자(21)의 발광 휘도를 일정하게 유지할 수 있게 된다. 임계값 보정의 원리에 관해서는 나중에 상세하게 설명한다.

<47> (이동도 보정기능)

<48> 도 2에 나타난 화소(20)는, 전술한 임계값 보정기능에 더하여, 이동도 보정 기능을 구비하고 있다. 즉, 수평 구동회로(60)가 영상신호의 신호 전압  $V_{sig}$  을 신호선(33)(33-1~33-n)에 공급하고 있는 기간이며, 또한, 기록 주사회로(40)로부터 출력되는 주사 신호  $WS(WS_1 \sim WS_m)$  에 응답하여 기록 트랜지스터(23)가 전도하는 기간, 즉 이동도 보정기간에 있어서, 유지 용량(24)에 입력 신호 전압  $V_{sig}$  을 유지할 때, 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$  의 이동도  $\mu$  에 대한 의존성을 제거하는 이동도 보정이 행해진다. 이 이동도 보정의 구체적인 원리 및 동작에 대해서는 후술한다.

<49> (부트스트랩 기능)

<50> 도 2에 나타난 화소(20)는 또한 부트스트랩 기능도 구비하고 있다. 즉, 기록 주사회로(40)는, 유지 용량(24)에 입력 신호 전압  $V_{sig}$  이 유지된 단계에서 주사선(31)(31-1~31-m)에 대한 주사 신호  $WS(WS_1 \sim WS_m)$  의 공급을 해제하고, 기록 트랜지스터(23)를 비전도 상태로 하여 구동 트랜지스터(22)의 게이트를 신호선(33)(33-1~33-n)으로부터 전기적으로 분리한다. 이에 따라 구동 트랜지스터(22)의 게이트 전위  $V_g$  가 소스 전위  $V_s$  에 연동하여 변동하므로, 구동 트랜지스터(22)의 게이트-소스간 전압  $V_{gs}$  을 일정하게 유지할 수 있다.

<51> 즉, 유기EL소자(21)의  $I-V$  특성이 경시 변화되고, 이것에 따라 구동 트랜지스터(22)의 소스 전위  $V_s$  가 변화되었다고 해도, 유지 용량(24)의 작용에 의해 구동 트랜지스터(22)의 게이트-소스간 전위  $V_{gs}$  가 일정하게 유지되므로, 유기EL소자(21)에 흐르는 전류는 바뀌지 않으며, 따라서 해당 유기EL소자(21)의 발광 휘도도 일정하게 유지된다. 이 휘도보정을 위한 동작이 부트스트랩 동작이다. 이 부트스트랩 동작에 의해, 유기EL소자(21)의  $I-V$  특성이 경시 변화되어도, 그것에 따르는 휘도열화가 없는 화상표시가 가능하게 된다.

<52> 이상의 설명에서 알 수 있는 바와 같이, 기록 주사회로(40)와 전원공급 주사회로(50)는, 화소 어레이부(30)의 각 화소(20)를 행단위로 선택 주사하여, 선택행 마다 구동 트랜지스터(22)의 임계값 전압  $V_{th}$  의 변동에 대한 임계값 보정과, 구동 트랜지스터(22)의 이동도  $\mu$  의 변동에 대한 이동도 보정의 각 보정동작을 1H의 주기로 실행하는 구동회로를 구성하고 있다.

<53> [본 실시예의 특징부분]

<54> 상기한 바와 같이, 임계값 보정 및 이동도 보정의 각 보정기능을 가지는 유기EL표시장치(10)에 있어서, 본 실시예에서는 수직주사에 의해 선택되는 화소행 (이하, 「보정대상 화소행」이라고 기술한다) 마다, 임계값 보정 및 이동도 보정의 각 보정동작을 1H(H는 수평주사 기간/수평동기 주기)의 주기로 실행하는 데 있어서, 구동 트랜지스터(22)의 게이트 전위  $V_g$  및 소스 전위  $V_s$  를 각각 소정의 전위에 고정하는 임계값 보정준비의 동작을 보정대상 화소행에 대한 1H기간에 들어가기 전의 복수 H기간에 걸쳐 신호선(33)(33-1~33-n)에 입력 신호 전압  $V_{sig}$  이 공급되지 않는 기간에 실행하는 것을 특징으로 한다.

<55> (유기EL표시장치의 회로 동작)

<56> 이하에, 본 실시예에 따른 유기EL표시장치(10)의 회로 동작에 대해, 도 4의 타이밍 차트를 기초로, 도 5 내지 도 7의 동작 설명도를 사용하여 설명한다. 또한, 도 5 내지 도 7의 동작 설명도에서는, 도면의 간략화를 위해, 기록 트랜지스터(23)를 스위치의 심벌로 나타내고 있다. 또한 유기EL소자(21)는 기생 용량  $C_{el}$  을 가지고 있

기 때문에, 해당 기생 용량  $C_{el}$ 에 대해서도 도시하고 있다.

- <57> 도 4의 타이밍 차트에서는, 어느 보정대상 화소행에 대해, 시간축을 공통으로 하여, 주사선(31)(31-1~31-m)의 전위(주사 신호)WS의 변화, 전원 공급선(32)(32-1~32-m)의 전위DS의 변화, 신호선(33)(33-1~33-n)의 전위( $V_{ofs}/V_{sig}$ )의 변화, 구동 트랜지스터(22)의 게이트 전위Vg 및 소스 전위Vs의 변화를 나타내고 있다.
- <58> 도 4의 타이밍 차트에 있어서, 시각 t8부터 시각 t16까지의 기간이, 보정대상 화소행에 대한 1H기간, 즉 보정대상 화소행에 있어서 임계값 보정, 입력 신호 전압Vsig의 기록 및 이동도 보정의 각 동작이 행해지는 1H기간이 된다.
- <59> 또한, 시각 t8은, 보정대상 화소행의 1행앞의 화소행에 대해 신호선(33)의 전위가 입력 신호 전압Vsig으로부터 오프셋 전압Vofs로 바뀌는 타이밍이다. 또한 시각 t16은, 보정대상 화소행에 대해 신호선(33)의 전위가 입력 신호 전압Vsig으로부터 오프셋 전압Vofs로 바뀌는 타이밍이다.
- <60> <발광 기간>
- <61> 도 4의 타이밍 차트에 있어서, 시각 t1이전은 유기EL소자(21)가 발광 상태에 있다(발광 기간). 이 발광 기간에서는, 전원 공급선(32)의 전위DS가 고전위Vccp(제1전위)에 있고, 또한 기록 트랜지스터(23)가 비전도 상태에 있다. 이 때, 구동 트랜지스터(22)는 포화 영역에서 동작하도록 설정되고 있기 때문에, 도 5a에 나타내는 바와 같이, 전원 공급선(32)으로부터 구동 트랜지스터(22)를 통해 해당 구동 트랜지스터(22)의 게이트-소스 간 전압Vgs에 따른 구동전류(드레인-소스 간 전류)Ids가 유기EL소자(21)에 공급되고, 따라서 유기EL소자(21)가 구동전류Ids의 전류값에 따른 휘도로 발광한다.
- <62> <임계값 보정준비기간>
- <63> 그리고, 시각 t1이 되면, 선 순차 주사의 새로운 필드로 들어가고, 도 5b에 나타내는 바와 같이, 전원 공급선(32)의 전위DS가 고전위Vccp로부터 신호선(33)의 오프셋 전압Vofs보다도 충분히 낮은 전위Vini(제2전위)로 전환된다. 여기에서, 유기EL소자(21)의 임계값 전압을  $V_{el}$ , 공통 전원 공급선(34)의 전위를  $V_{cath}$ 로 할 때, 저전위Vini를  $V_{ini} < V_{el} + V_{cath}$ 로 하면, 구동 트랜지스터(22)의 소스 전위Vs가 저전위Vini에 거의 같아지게 되므로, 유기EL소자(21)는 역 바이어스 상태가 되어서 소광한다.
- <64> 다음에 시각 t2에서 주사선(31)의 전위WS가 저전위WS\_L로부터 고전위WS\_H로 천이하는 것으로, 도 5c에 나타내는 바와 같이, 기록 트랜지스터(23)가 전도상태가 된다. 이 때, 수평구동회로(60)로부터 신호선(33)에 대하여 오프셋 전압Vofs이 공급되고 있기 때문에, 구동 트랜지스터(22)의 게이트 전위Vg가 오프셋 전압Vofs이 된다. 또한 구동 트랜지스터(22)의 소스 전위Vs는, 오프셋 전압Vofs보다도 충분히 낮은 전위Vini에 있다.
- <65> 이 때, 구동 트랜지스터(22)의 게이트-소스 간 전압Vgs은  $V_{ofs} - V_{ini}$ 가 된다. 이  $V_{ofs} - V_{ini}$ 가 구동 트랜지스터(22)의 임계값 전압Vth보다도 크지 않으면, 전술한 임계값 보정동작을 행할 수 없기 때문에,  $V_{ofs} - V_{ini} > V_{th}$ 로 설정할 필요가 있다. 이와 같이, 구동 트랜지스터(22)의 게이트 전위Vg를 오프셋 전압Vofs에, 소스 전위Vs를 저전위Vini에 각각 고정하여(확정시켜서) 초기화하는 동작이 임계값 보정준비의 동작이다.
- <66> 그리고, 시각 t3에서 주사선(31)의 전위WS가 고전위WS\_H로부터 저전위WS\_L로 천이함으로써 임계값 보정준비기간이 종료한다. 이 임계값 보정준비의 동작은, 신호선(33)에 입력 신호 전압Vsig이 공급되지 않는 기간, 환언하면 신호선(33)에 오프셋 전압Vofs가 공급되고 있는 기간, 본 예에서는 t2-t3의 기간에 실행된다.
- <67> 이후, t2-t3의 기간에서의 임계값 보정준비의 동작과 같은 임계값 보정준비의 동작이, 보정대상 화소행에 대한 1H기간에 들어가기 전의 복수 H기간에 걸쳐 신호선(33)에 입력 신호 전압Vsig이 공급되지 않는 기간(신호선(33)에 오프셋 전압Vofs이 공급되는 기간)에 있어서, 본 예에서는 t4-t5 및 t6-t7의 각 기간에 간헐적으로 실행되게 된다.
- <68> 그 후에 시각 t8에서 보정대상 화소행의 1행앞의 화소행에 대해, 신호 기록 및 이동도 보정의 각 동작을 실행하기 위해 신호선(33)의 전위가 오프셋 전압Vofs으로부터 입력 신호 전압Vsig으로 바뀐다. 이것은 1행앞의 화소행에 대한 동작이다. 따라서, 보정대상 화소행에 있어서, 도 6a에 나타내는 바와 같이 기록 트랜지스터(23)가 비전도 상태에 있다. 2행 이상 앞의 화소행에 대해서도 동일하다고 할 수 있다.

- <69> 그리고, 시각 t9에서 보정대상 화소행의 1행앞의 화소행에 대해 신호선(33)의 전위가 입력 신호 전압V s i g 으로부터 오프셋 전압V o f s으로 바뀌고, 보정대상 화소행에 대한 1H기간으로 들어간다.
- <70> 다음에 시각 t10에서 주사선(31)의 전위WS가 다시 저전위WS\_L로부터 고전위WS\_H로 천이하면, 도 6b에 나타내는 바와 같이, 기록 트랜지스터(23)가 전도상태가 된다. 이 시각 t10부터 시각 t11까지의 기간에서는, 주사선(31)의 전위WS, 전원 공급선(32)의 전위 DS 및 신호선(33)의 전위(V o f s)가 시각 t2-t3, t4-t5, t6-t7의 각 기간과 같은 상태에 있다. 따라서, t10-t11의 기간도, 구동 트랜지스터(22)의 게이트 전위V g를 오프셋 전압V o f s, 소스 전위V s를 저전위V i n i에 각각 고정하는 임계값 보정준비기간이 된다.
- <71> <임계값 보정기간>
- <72> 다음에 시각 t11에서 전원 공급선(32)의 전위DS가 저전위V i n i로부터 고전위V c c p로 바뀌면, 기록 트랜지스터(23)가 전도상태에 있기 때문에, 구동 트랜지스터(22)의 소스 전위V s가 상승을 시작한다. 드디어, 도 6c에 나타내는 바와 같이, 구동 트랜지스터(22)의 소스 전위V s가 V o f s-V t h의 전위까지 상승하면, 구동 트랜지스터(22)의 게이트-소스간 전압V g s이 해당 구동 트랜지스터(22)의 임계값 전압V t h이 되고, 해당 임계값 전압V t h에 상당하는 전압이 유지 용량(24)에 기록된다.
- <73> 여기에서는, 편의상, 임계값 전압V t h에 상당하는 전압을 유지 용량(24)에 기록하는 기간을 임계값 보정기간이라고 부르고 있다. 또한, 이 임계값 보정기간에 있어서, 전류가 오로지 유지 용량(24)측으로 흐르고, 유기E L소자(21)측에는 흐르지 않도록 하므로, 유기E L소자(21)가 컷오프 상태가 되도록 공통 전원 공급선(34)의 전위V c a t h를 설정해 두는 것으로 한다.
- <74> 다음에 시각 t12에서 주사선(31)의 전위WS가 고전위WS\_H로부터 저전위WS\_L로 바뀌는 것으로, 도 7a에 나타내는 바와 같이, 기록 트랜지스터(23)가 비전도 상태가 된다. 이 때, 구동 트랜지스터(22)의 게이트가 플로팅 상태가 되지만, 게이트-소스간 전압V g s이 구동 트랜지스터(22)의 임계값 전압V t h에 같아지므로, 해당 구동 트랜지스터(22)는 컷오프 상태에 있다. 따라서, 드레인-소스간 전류I d s는 흐르지 않는다.
- <75> <기록 기간/이동도 보정기간>
- <76> 다음에 시각 t13에서 신호선(33)의 전위가 오프셋 전압V o f s으로부터 영상신호의 신호 전압 V s i g으로 바뀌고, 이어서, 시각 t14에서 주사선(31)의 전위WS가 저전위WS\_L로부터 고전위WS\_H로 바뀌는 것으로, 도 7b에 나타내는 바와 같이, 기록 트랜지스터(23)가 전도상태가 되어 영상신호의 신호 전압V s i g을 샘플링하여 화소(20)안에 기록한다.
- <77> 이 기록 트랜지스터(23)에 의한 입력 신호 전압V s i g의 기록에 의해, 구동 트랜지스터(22)의 게이트 전위V g가 입력 신호 전압V s i g이 된다. 그리고, 입력 신호 전압 V s i g에 의한 구동 트랜지스터(22)의 구동시에, 해당 구동 트랜지스터(22)의 임계값 전압V t h이 유지 용량(24)에 유지된 임계값 전압V t h에 상당하는 전압과 상쇄됨으로써 임계값 보정이 행해진다.
- <78> 이 때, 유기E L소자(21)는 초기에 컷오프 상태(하이 임피던스 상태)에 있기 때문에, 입력 신호 전압V s i g에 따라 전원으로로부터 구동 트랜지스터(22)에 흐르는 전류(드레인-소스간 전류I d s)는 유기E L소자(21)의 기생 용량C e l으로 흐르고, 따라서 해당 기생 용량C e l의 충전이 개시된다.
- <79> 기생 용량C e l의 충전에 의해, 구동 트랜지스터(22)의 소스 전위V s가 시간의 경과와 함께 상승해 간다. 이 때 이미, 구동 트랜지스터(22)의 임계값 전압V t h의 편차는 보정되고 있으며, 구동 트랜지스터(22)의 드레인-소스간 전류I d s는 해당 구동 트랜지스터(22)의 이동도 $\mu$ 에 의존한 것이 된다.
- <80> 드디어, 구동 트랜지스터(22)의 소스 전위V s가 V o f s-V t h+ $\Delta V$ 의 전위까지 상승하면, 구동 트랜지스터(22)의 게이트-소스간 전압V g s은 V s i g-V o f s+V t h- $\Delta V$ 가 된다. 즉, 소스 전위V s의 상승분 $\Delta V$ 은, 유지 용량(24)에 유지된 전압(V s i g-V o f s+V t h)으로부터 빼도록, 바꾸어 말하면, 유지 용량(24)의 충전 전하를 방전하도록 작용하여, 부귀환이 걸리게 된다. 따라서, 소스 전위V s의 상승분 $\Delta V$ 는 부귀환의 귀환량이 된다.
- <81> 이와 같이, 구동 트랜지스터(22)에 흐르는 드레인-소스간 전류I d s를 해당 구동 트랜지스터(22)의 게이트 입력에, 즉 게이트-소스간 전압V g s에 부귀환함으로써, 구동 트랜지스터(22)의 드레인-소스간 전류I d s의 이동도 $\mu$ 에 대한 의존성을 제거하는, 즉 이동도 $\mu$ 의 화소마다의 편차를 보정하는 이동도 보정이 행해진다.
- <82> 보다 구체적으로는, 영상신호의 신호 전압V s i g이 높을수록 드레인-소스간 전류I d s가 커지므로, 부귀환의

귀환량 (보정량)  $\Delta V$ 의 절대값도 커진다. 따라서, 발광 휘도 레벨에 따른 이동도 보정이 행해진다. 또한 영상신호의 신호 전압  $V_{sig}$ 을 일정하게 했을 경우, 구동 트랜지스터(22)의 이동도  $\mu$ 가 클수록 부귀환의 귀환량  $\Delta V$ 의 절대값도 커지기 때문에, 화소마다의 이동도  $\mu$ 의 편차를 제거할 수 있다.

<83> <발광 기간>

<84> 다음에 시각  $t_{15}$ 에서 주사선(31)의 전위  $WS$ 가 고전위  $WS_H$ 로부터 저전위  $WS_L$ 로 바뀌는 것으로, 도 7c에 나타내는 바와 같이, 기록 트랜지스터(23)가 비전도상태가 된다. 이에 따라 구동 트랜지스터(22)의 게이트는 신호선(33)으로부터 분리된다. 이와 동시에, 드레인-소스간 전류  $I_{ds}$ 가 유기 EL 소자(21)에 흐르기 시작함으로써, 유기 EL 소자(21)의 애노드 전위는 드레인-소스간 전류  $I_{ds}$ 에 따라 상승한다.

<85> 유기 EL 소자(21)의 애노드 전위의 상승은, 즉 구동 트랜지스터(22)의 소스 전위  $V_s$ 의 상승 외에 없다. 구동 트랜지스터(22)의 소스 전위  $V_s$ 가 상승하면, 유지 용량(24)의 부트스트랩 동작에 의해, 구동 트랜지스터(22)의 게이트 전위  $V_g$ 도 연동하여 상승한다. 이 때, 게이트 전위  $V_g$ 의 상승량은 소스 전위  $V_s$ 의 상승량과 같아진다. 그러므로, 발광 기간 동안 구동 트랜지스터(22)의 게이트-소스간 전압  $V_{gs}$ 은  $V_{sig} - V_{ofs} + V_{th} - \Delta V$ 로 일정하게 유지된다. 그리고, 시각  $t_{16}$ 에서 신호선(33)의 전위가 영상신호의 신호 전압  $V_{sig}$ 으로부터 오프셋 전압  $V_{ofs}$ 으로 바뀐다.

<86> (임계값 보정의 원리)

<87> 여기에서, 구동 트랜지스터(22)의 임계값 보정의 원리에 대하여 설명한다. 구동 트랜지스터(22)는, 포화 영역에서 동작하도록 설계되고 있기 때문에 정전류원으로 동작한다. 이에 따라 유기 EL 소자(21)에는 구동 트랜지스터(22)로부터, 다음식 (1)에서 주어지는 일정한 드레인-소스간 전류(구동전류)  $I_{ds}$ 가 공급된다.

<88> 
$$I_{ds} = (1/2) \cdot \mu(W/L)C_{ox}(V_{gs} - V_{th})^2 \dots \dots (1)$$

<89> 여기에서,  $W$ 는 구동 트랜지스터(22)의 채널 폭,  $L$ 은 채널길이,  $C_{ox}$ 는 단위 면적당 게이트 용량이다.

<90> 도 8에, 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$ 대 게이트-소스간 전압  $V_{gs}$ 의 특성을 나타낸다. 이 특성도에 나타내는 바와 같이 구동 트랜지스터(22)의 임계값 전압  $V_{th}$ 의 편차에 대한 보정을 행하지 않으면, 임계값 전압  $V_{th}$ 이  $V_{th1}$ 일 때, 게이트-소스간 전압  $V_{gs}$ 에 대응하는 드레인-소스간 전류  $I_{ds}$ 가  $I_{ds1}$ 이 되는 것에 대해, 임계값 전압  $V_{th}$ 이  $V_{th2}(V_{th2} > V_{th1})$ 일 때, 같은 게이트-소스간 전압  $V_{gs}$ 에 대응하는 드레인-소스간 전류  $I_{ds}$ 가  $I_{ds2}(I_{ds2} < I_{ds1})$ 가 된다. 즉, 구동 트랜지스터(22)의 임계값 전압  $V_{th}$ 이 변동하면, 게이트-소스간 전압  $V_{gs}$ 이 일정해도 드레인-소스간 전류  $I_{ds}$ 가 변동한다.

<91> 이에 대하여 상기 구성의 화소(화소 회로)(20)에서는, 전술한 것 같이, 발광시의 구동 트랜지스터(22)의 게이트-소스간 전압  $V_{gs}$ 이  $V_{sig} - V_{ofs} + V_{th} - \Delta V$ 이기 때문에, 이것을 식(1)에 대입하면, 드레인-소스간 전류  $I_{ds}$ 는,

<92> 
$$I_{ds} = (1/2) \cdot \mu(W/L)C_{ox}(V_{sig} - V_{ofs} - \Delta V)^2 \dots \dots (2)$$

<93> 로 나타낸다.

<94> 즉, 구동 트랜지스터(22)의 임계값 전압  $V_{th}$ 의 향이 캔슬되고 있으며, 구동 트랜지스터(22)로부터 유기 EL 소자(21)에 공급되는 드레인-소스간 전류  $I_{ds}$ 는, 구동 트랜지스터(22)의 임계값 전압  $V_{th}$ 에 의존하지 않는다. 그 결과, 구동 트랜지스터(22)의 제조 프로세스의 편차나 경시 변화에 의해, 각 화소마다 구동 트랜지스터(22)의 임계값 전압  $V_{th}$ 이 변동해도, 드레인-소스간 전류  $I_{ds}$ 가 변동하지 않기 때문에, 유기 EL 소자(21)의 발광 휘도도 변동하지 않는다.

<95> (이동도 보정의 원리)

<96> 다음에 구동 트랜지스터(22)의 이동도 보정의 원리에 대하여 설명한다. 도 9에, 구동 트랜지스터(22)의 이동도  $\mu$ 가 상대적으로 큰 화소 A와, 구동 트랜지스터(22)의 이동도  $\mu$ 가 상대적으로 작은 화소 B를 비교한 상태에서 특성 커브를 나타낸다. 구동 트랜지스터(22)를 폴리실리콘 박막트랜지스터 등으로 구성했을 경우, 화소 A나 화소 B와 같이, 화소간에서 이동도  $\mu$ 가 변동하는 것은 피할 수 없다.

<97> 화소 A와 화소 B에서 이동도  $\mu$ 에 차이가 있는 상태에서, 예를 들면 양쪽 화소 A, B에 동레벨의 입력 신호 전압  $V_{sig}$ 을 기록했을 경우에, 아무런 이동도  $\mu$ 의 보정을 행하지 않으면, 이동도  $\mu$ 가 큰 화소 A에 흐르는 드레인-소스간 전류  $I_{ds1}'$ 과 이동도  $\mu$ 가 작은 화소 B에 흐르는 드레인-소스간 전류  $I_{ds2}'$  사이에는 큰 차이가 생

기게 된다. 이와 같이, 이동도  $\mu$ 의 편차에 기인하여 드레인-소스간 전류  $I_{ds}$ 에 화소간에서 큰 차이가 생기면, 화면의 유니포머티가 손상되게 된다.

- <98> 여기에서, 전술한 식(1)의 트랜지스터 특성식으로부터 알 수 있는 바와 같이, 이동도  $\mu$ 가 크면 드레인-소스간 전류  $I_{ds}$ 가 커진다. 따라서, 부귀환에 있어서의 귀환량  $\Delta V$ 는 이동도  $\mu$ 가 커질수록 커진다. 도 9에 나타내는 바와 같이, 이동도  $\mu$ 가 큰 화소 A의 귀환량  $\Delta V_1$ 은, 이동도가 작은 화소 V의 귀환량  $\Delta V_2$ 에 비해 크다. 그래서, 이동도 보정 동작에 의해 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$ 를 입력 신호 전압  $V_{sig}$  측으로 부귀환시키는 것으로, 이동도  $\mu$ 가 클수록 부귀환이 크게 걸리게 되므로, 이동도  $\mu$ 의 편차를 억제할 수 있다.
- <99> 구체적으로는, 이동도  $\mu$ 가 큰 화소 A에 귀환량  $\Delta V_1$ 의 보정을 걸면, 드레인-소스간 전류  $I_{ds}$ 는  $I_{ds1}'$ 로부터  $I_{ds1}$ 까지 크게 하강한다. 한편, 이동도  $\mu$ 가 작은 화소 B의 귀환량  $\Delta V_2$ 는 작기 때문에, 드레인-소스간 전류  $I_{ds}$ 는  $I_{ds2}'$ 로부터  $I_{ds2}$ 까지 하강되어, 그만큼 크게 하강하지 않는다. 결과적으로, 화소 A의 드레인-소스간 전류  $I_{ds1}$ 과 화소 B의 드레인-소스간 전류  $I_{ds2}$ 는 거의 같아지기 때문에, 이동도  $\mu$ 의 편차가 보정된다.
- <100> 이상을 정리하면, 이동도  $\mu$ 가 다른 화소 A와 화소 B가 있었을 경우, 이동도  $\mu$ 가 큰 화소 A의 귀환량  $\Delta V_1$ 은 이동도  $\mu$ 가 작은 화소 B의 귀환량  $\Delta V_2$ 에 비하여 커진다. 즉, 이동도  $\mu$ 가 큰 화소만큼 귀환량  $\Delta V$ 가 크고, 드레인-소스간 전류  $I_{ds}$ 의 감소량이 커진다. 따라서, 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$ 를 입력 신호 전압  $V_{sig}$  측으로 부귀환시키는 것으로, 이동도  $\mu$ 가 다른 화소의 드레인-소스간 전류  $I_{ds}$ 의 전류값이 균일화되고, 그 결과, 이동도  $\mu$ 의 편차를 보정할 수 있다.
- <101> 여기에서, 도 2에 나타낸 화소(화소 회로)(20)에 있어서, 임계값 보정, 이동도 보정의 유무에 의한 화상 신호의 신호 전위(샘플링 전위)  $V_{sig}$ 와 구동 트랜지스터(22)의 드레인·소스간 전류  $I_{ds}$ 의 관계에 대해서 도 10을 사용하여 설명한다.
- <102> 도 10에 있어서, (a)는 임계값 보정 및 이동도 보정을 모두 행하지 않는 경우를, (b)는 이동도 보정을 행하지 않고, 임계값 보정만을 행했을 경우를, (c)는 임계값 보정 및 이동도 보정을 모두 행했을 경우를 각각 나타내고 있다. 도 10a에 나타내는 바와 같이 임계값 보정 및 이동도 보정을 모두 행하지 않는 경우에는, 임계값 전압  $V_{th}$  및 이동도  $\mu$ 의 화소 A, B마다의 편차에 기인하여 드레인-소스간 전류  $I_{ds}$ 에 화소 A, B간에서 큰 차이가 생기게 된다.
- <103> 이에 대하여 임계값 보정만을 행한 경우에는, 도 10b에 나타내는 바와 같이 해당 임계값 보정에 의해 드레인-소스간 전류  $I_{ds}$ 의 편차를 어느 정도 저감할 수 있지만, 이동도  $\mu$ 의 화소 A, B마다의 편차에 기인하는 화소 A, B간에서의 드레인-소스간 전류  $I_{ds}$ 의 차이는 남는다.
- <104> 그리고, 임계값 보정 및 이동도 보정을 모두 행함으로써, 도 10c에 나타내는 바와 같이 임계값 전압  $V_{th}$  및 이동도  $\mu$ 의 화소 A, B마다의 편차에 기인하는 화소 A, B간에서의 드레인-소스간 전류  $I_{ds}$ 의 차이를 거의 없앨 수 있기 때문에, 어느 계조에 있어서도 유기 EL 소자(21)의 휘도 편차는 발생하지 않고, 양호한 화질의 표시 화상을 얻을 수 있다.
- <105> (본 실시예의 작용 효과)
- <106> 상기한 바와 같이, 임계값 보정 및 이동도 보정의 각 보정기능을 가지는 유기 EL 표시장치(10)에 있어서, 보정 대상 화소행 마다, 임계값 보정 및 이동도 보정의 각 보정동작을 1H의 주기로 실행하는 데 있어서, 구동 트랜지스터(22)의 게이트 전위  $V_g$  및 소스 전위  $V_s$ 를 각각 소정의 전위에, 예를 들면 게이트 전위  $V_g$ 를 오프셋 전압  $V_{ofs}$ 에, 소스 전위  $V_s$ 를 저전위  $V_{ini}$ 에 각각 고정하는 임계값 보정준비의 동작을, 보정대상 화소행에 대한 1H기간에 들어가기 전에 실행함으로써, 보정대상 화소행의 1H기간내에 임계값 보정 준비기간을 확보할 필요가 없어지는 분만큼 임계값 보정 및 이동도 보정의 각 보정기간을 길게 설정할 수 있다.
- <107> 이에 따라 임계값 보정 및 이동도 보정의 각 보정기간으로서, 각 보정동작을 확실하게 실행하는데도 충분한 시간을 확보할 수 있기 때문에, 구동 트랜지스터(22)의 제조 프로세스의 편차나 경시변화에 기인하는 구동 트랜지스터(22)의 임계값 전압  $V_{th}$ 이나 이동도  $\mu$  등의 트랜지스터 특성의 화소마다의 편차나, 유기 EL 소자(21)의 경시 열화를 충분히 억제할 수 있기 때문에, 얼룩이나 웨이딩이 없는 균일한 화질의 표시 화상을 얻을 수 있다.
- <108> 특히, 임계값 보정준비의 동작을 보정대상 화소행에 대한 1H기간에 들어가기 전에 실행하는 구동은, 다음과 같은 표시장치의 구동에 사용하는 데 최적이다.
- <109> 일례로서, 자세한 지도나 문자를 표시하는 휴대전화기 등의 모바일 기기에 탑재되는 표시장치로서, 고해상도 표

시장치의 수요가 높아지고 있다. 그리고, 표시장치를 고선명화해 가면, 그것에 따라 수평주사 기간(1H)이 짧아지기 때문에, 임계값 보정 및 이동도 보정의 각 보정시간을 충분히 확보할 수 없게 된다.

- <110> 이와 같이, 표시장치의 고선명화에 대응하여 화소수가 증가하고, 그에 따라 1H의 시간이 고선명화를 도모하기 전보다도 짧아진 유기EL표시장치라도, 임계값 보정준비의 동작을 보정대상 화소행에 대한 1H기간에 들어가기 전에 실행하는 구동방법을 사용하여, 임계값 보정 및 이동도 보정의 각 보정기간으로서 충분한 시간을 확보함으로써, 유기EL소자(21)의 경시 열화나, 구동 트랜지스터(22)의 특성 편차를 억제할 수 있기 때문에, 양호한 화질의 표시 화상을 얻을 수 있다.
- <111> 또한, 저비용화를 목적으로 하여, a-S i (아모퍼스 실리콘)과 같은 이동도  $\mu$ 가 작은 트랜지스터를 사용한 화소(20)를 가지는 유기EL표시장치에 있어서도, 임계값 보정준비의 동작을 보정대상 화소행에 대한 1H기간에 들어가기 전에 실행하는 구동 방법을 사용하여, 임계값 보정 및 이동도 보정의 각 보정기간으로서 충분한 시간을 확보함으로써, 유기EL소자(21)의 경시 열화나, 구동 트랜지스터(22)의 특성 편차를 억제할 수 있기 때문에, 양호한 화질의 표시 화상을 얻을 수 있다.
- <112> 그러나, 임계값 보정준비의 동작을 보정대상 화소행에 대한 1H기간에 들어가기 전에 실행할 경우, 해당 1H기간에 들어가기 전의 복수 H기간에 걸쳐서 연속적으로, 상기의 예에서는, 도 4의 시각 t2부터 시간 t7의 기간에 연속적으로 임계값 보정준비의 동작을 실행하는 것을 생각할 수 있다. 그러나, 이 경우, 다음과 같은 문제가 발생한다.
- <113> 즉, a-S i 등의 이동도  $\mu$ 가 작은 트랜지스터를 사용한 화소 회로에서는, 구동 트랜지스터(22)가 흘러보낼 수 있는 전류량이 작기 때문에, 임계값 보정준비기간에 있어서 구동 트랜지스터(22)의 소스 전위  $V_s$ 가 저전위  $V_{in}$ 에 고정되는데 시간이 걸린다. 그 때문에, a-S i 등의 이동도  $\mu$ 가 작은 트랜지스터를 사용한 화소 회로에 있어서, 임계값 보정준비기간으로서 매우 긴 시간을 설정할 필요가 있다.
- <114> 이에 따라 임계값 보정의 준비로서, 구동 트랜지스터(22)의 게이트 전위  $V_g$ 를 오프셋 전압  $V_{ofs}$ 에, 소스 전위  $V_s$ 를 저전위  $V_{in}$ 에 각각 고정하는 것이 가능하지만, 도 11에 나타내는 바와 같이, 신호선(33)(33-1~33-n)을 따라, 동일한 타이밍에 주사선(31)(31-1~31-m)의 전위  $WS$ ( $WS_1 \sim WS_m$ )가 고전위  $WS\_H$ 의 상태(이하, 「ON상태」라고 기술한다)인 화소가 다수존재하게 된다. 이것을 모식도적으로 나타낸 것이 도 12이다.
- <115> 이와 같이, 임계값 보정준비기간을 장시간 설정했을 경우, 동일 신호선 상에서 주사선(31)의 전위  $WS$ 가 ON 상태인 화소가 다수존재하게 되고, 그 결과, 각 화소(20)의 유지 용량(24)이 신호선(30)(30-1~30-n)의 용량에 부가되게 된다. 이에 따라 신호선(33)의 용량이 증가하고, 신호선(33)의 트랜지언트가 증가하므로, 신호선(33)에 인가되는 입력 신호 전압  $V_{sig}$ 의 상승 파형/하강 파형이 둔해진다.
- <116> 특히, 1H기간이 짧은 고선명화 표시장치에 있어서는, 임계값 보정준비기간에 필요한 시간은 1H기간이 긴 표시장치와 동일하므로, 동일 신호선상에 주사선(31)의 전위  $WS$ 가 ON 상태인 화소가 다수존재하게 되어, 신호선(33)의 용량이 크게 증가하므로, 입력 신호 전압  $V_{sig}$ 의 파형 둔해짐이 악화된다.
- <117> 예를 들면 입력 신호 전압  $V_{sig}$ 의 상승의 파형 둔해짐이 악화하면, 입력 신호 전압  $V_{sig}$ 을 기록하는 동시에 이동도 보정을 행할 경우, 입력 신호 전압  $V_{sig}$ 의 기록이 불충분한 상태에서 이동도 보정이 개시되게 되므로, 화소간에서 이동도 보정에 편차가 생겨, 화질을 악화시키게 된다.
- <118> 이에 대하여 본 실시예에 따른 유기EL표시장치(10)에서는, 임계값 보정준비의 동작을, 보정대상 화소행에 대한 1H기간에 들어가기 전의 복수 H기간에 걸쳐서 연속적으로 실행하는 것은 아니며, 특히 도 4의 타이밍 차트에서 알 수 있는 바와 같이, 보정대상 화소행에 대한 1H기간에 들어가기 전의 복수 H기간에 걸쳐 신호선(33)에 영상신호의 신호 전압  $V_{sig}$ 이 공급되지 않는 기간, 환언하면 신호선(33)에 오프셋 전압  $V_{ofs}$ 이 공급되고 있는 기간에 간헐적으로 실행하는 구성을 채용하고 있다.
- <119> 이와 같이, 보정대상 화소행에 대한 1H기간에 들어가기 전의 복수 H기간에 걸쳐, 신호선(33)의 전위가 오프셋 전압  $V_{ofs}$ 에 있을 때(신호선(33)에 입력 신호 전압  $V_{sig}$ 이 공급되지 않을때) 간헐적으로 임계값 보정준비의 동작을 함으로써, 도 13에 나타내는 바와 같이 보정대상 화소행의 신호선(33)의 전위가 오프셋 전압  $V_{ofs}$ 으로부터 영상신호의 신호 전압  $V_{sig}$ 으로 천이할 때에는, 다른 화소행의 주사선(31)의 전위  $WS$ 가 모두 저전위  $WS\_L$ 의 상태(OFF 상태)에 있는, 즉 보정대상 화소행이 영상신호의 신호 전압  $V_{sig}$ 의 기록 상태에 있을 때에는, 다른 화소행이 모두 비기록 상태에 있기 때문에, 복수 H기간에 걸쳐 연속적으로 임계값 보정준비의 동작을 실행하는 경우와 같이 신호선(33)의 용량이 증가하는 것을 방지할 수 있다.

- <120> 이에 따라 저비용화를 목적으로 하여, a-Si와 같은 이동도  $\mu$ 의 작은 트랜지스터를 사용한 화소(20)를 가지는 유기EL표시장치나, 고선명화에 대응하여 1H기간이 짧은 유기EL표시장치에 있어서도, 신호선(33)의 용량의 증가를 방지하면서, 임계값 보정준비기간을 충분히 확보하여 임계값 보정준비의 동작을 확실하게 행할 수 있기 때문에, 유기EL소자(21)의 경시 열화나, 구동 트랜지스터(22)의 특성 편차를 억제하여, 양호한 화질의 표시 화상을 얻을 수 있다.
- <121> <셀렉터 방식의 유기EL표시장치>
- <122> 상기 실시예에 따른 유기EL표시장치(10)에서는, 수평구동회로(60)를 표시 패널(70)위에 실장한 구성의 경우를 예로 들었지만, 수평구동회로(60)를 표시 패널(70)밖에 설치하여 패널 외부로부터 외부배선을 통해 표시 패널(70)상의 신호선 30(30-1~30-n)에 화상 신호를 공급하는 구성을 채용하는 것도 가능하다.
- <123> 이와 같이, 패널 외부로부터 영상신호를 입력하는 구성을 채용할 경우, 외부배선과 신호선을 R(빨강), G(초록), B(파랑) 따로따로 배선하면, (1920×1080)해상도의 Full HD(High Definition)에서는, 외부배선으로서 5760(=1920×3)개의 배선이 필요하게 되므로 외부배선의 배선수가 많아지게 된다.
- <124> 이에 대하여 외부배선의 배선수의 삭감을 도모하기 위해, 표시 패널상의 신호선을, 패널 외부의 드라이버 IC의 1개의 출력에 대하여 복수 개를 단위(조)로서 할당하여, 이 복수 개의 신호선을 시분할로 순차 선택하는 한편, 그 선택한 신호선에 대하여 드라이버 IC의 각 출력마다 시계열로 출력되는 영상 신호를 시분할로 나누어 공급함으로써 각 신호선을 구동하는, 소위 셀렉터 구동방식(또는, 시분할 구동방식)이 채용되고 있다.
- <125> 구체적으로는, 셀렉터 구동방식은, 드라이버 IC의 출력과 표시 패널상의 신호선의 관계를 1 대 x(x는 2이상의 정수)의 대응관계를 가지고 설정하고, 드라이버 IC의 1개의 출력에 대하여 할당된 x개의 신호선을 x시분할로 선택하여 구동하는 구동방식이다. 이 셀렉터 구동방식을 채용함으로써, 드라이버 IC의 출력수 및 외부배선의 배선수를, 신호선의 갯수의 1/x로 삭감 가능하게 된다.
- <126> 일례로서, 도 14에 나타내는 바와 같이, 가로로 늘어선 3개의 색 R, G, B를 단위로 하여, 이들 3색에 대응하는 화상 신호 Data 1, ..., Data p를 1H기간 내에 시계열에 입력하는 한편, 3화소를 단위로 하여 배치된 셀렉터 스위치 SEL\_R, SEL\_G, SEL\_B를 3화소 단위로 순서대로 스위칭 구동하여 영상신호 Data 1, ..., Data p를 기록하는 셀렉터 구동방식을 채용함으로써, 외부배선 80-1, ..., 80-p의 배선수 p를 신호선 33-1~33-n의 갯수 n의 1/x로 삭감할 수 있는 장점이 있다.
- <127> 그러나, 셀렉터 구동방식(시분할구동방식)을 채용하는 유기EL표시장치의 경우에는, 단위가 되는 R, G, B의 3 화소에 대하여 1H기간 내에 영상신호를 기록할 필요가 있기 때문에, 임계값 보정 및 이동도 보정의 각 보정시간을 충분히 확보하는 것이 더욱 어려워지게 된다.
- <128> 이와 같이, 예를 들면 R, G, B의 3화소에 대하여 1H기간 내에 영상신호를 기록하는 셀렉터 구동방식을 취하는 유기EL표시장치(10')에 있어서, R, G, B의 영상신호의 신호 전압 Vsig를 기록하기 위한 신호선 전위기록 시간을 설치할 필요가 있다고 해도, 임계값 보정준비의 동작을 보정대상 화소행에 대한 1H기간에 들어가기 전에 실행하는 구동 방법을 사용하고, 또한, 보정대상 화소행에 대한 1H기간에 들어가기 전의 복수 H기간에 걸쳐, 신호선(33)의 전위가 오프셋 전압 Vofs에 있을 때에 간헐적으로 임계값 보정준비의 동작을 행하는 것에 의해, 임계값 보정 및 이동도 보정의 각 보정기간으로서 충분한 시간을 확보할 수 있기 때문에, 유기EL소자(21)의 경시 열화나, 구동 트랜지스터(22)의 특성 편차를 억제하여, 양호한 화질의 표시 화상을 얻을 수 있다.
- <129> (변형예)
- <130> 상기 실시예에서는 임계값 보정 및 이동도 보정의 양쪽보정 기능을 구비하는 유기EL표시장치에 적용했을 경우를 예로 들어서 설명했지만, 이동도 보정 기능을 구비하지 않고, 임계값 보정기능만을 구비하는 유기EL표시장치라도, 임계값 보정준비 동작을 보정대상 화소행에 대한 1H기간에 들어가기 전에 실행함으로써, 보정대상 화소행의 1H기간내에 임계값 보정준비의 동작을 실행하는 경우에 비해 임계값 보정기간을 길게 확보할 수 있기 때문에, 임계값 보정을 보다 확실하게 실행할 수 있게 된다.
- <131> 또한 상기 실시예에서는 화소(20)가 구동 트랜지스터(22)와 기록 트랜지스터(23)의 2개의 트랜지스터를 가지고, 입력 신호 전압 Vsig의 기록 기간에 있어서 이동도 보정을 행하는 구성의 유기EL표시장치에 적용했을 경우를 예로 들어서 설명했지만, 본 발명은 이 적용예에 한정되는 것은 아니고, 예를 들면 특허문헌 1에 기재되어 있는 바와 같이, 구동 트랜지스터(22)에 직접 접속된 스위칭 트랜지스터를 더 가지고, 해당 스위칭 트랜지스터에 의해 유기EL소자(21)의 발광/비발광의 제어를 행하는 동시에, 입력 신호 전압 Vsig의 기록에 앞서 이

동도 보정을 행하는 구성의 유기E L 표시장치에 대해서도 마찬가지로 적용할 수 있다.

- <132> 단, 본 실시예에 따른 유기E L 표시장치의 경우와 같이, 입력 신호 전압 V s i g의 기록 기간에 있어서 이동도 보정을 행하는 구성을 채용하는 쪽이, 이동도 보정기간과는 별도로 신호 기록 기간을 확보할 필요가 없어, 그만큼 임계값 보정 및 이동도 보정의 각 보정기간을 길게 설정할 수 있는 이점이 있다.
- <133> 또한 상기 실시예에서는 화소 회로(20)의 전기광학소자로서, 유기E L 소자를 사용한 유기E L 표시장치에 적용했을 경우를 예로 들어서 설명했지만, 본 발명은 이 적용예에 한정되는 것은 아니고, 디바이스에 흐르는 전류값에 따라 발광 휘도가 변화되는 전류구동형의 전기광학소자(발광소자)를 사용한 표시장치 전반에 대하여 적용가능하다.
- <134> [적용예]
- <135> 이상 설명한 본 발명에 따른 표시장치는, 일례로서, 도 15~도 19에 나타내는 여러가지 전자기기, 예를 들면 디지털 카메라, 노트형 PC, 휴대전화 등의 휴대 단말장치, 비디오카메라 등, 전자기기에 입력된 영상신호 혹은, 전자기기에에서 생성한 영상신호를 화상 혹은 영상으로서 표시하는 모든 분야의 전자기기의 표시장치에 적용하는 것이 가능하다. 이하에, 본 발명이 적용되는 전자기기의 일례에 대하여 설명한다.
- <136> 또한, 본 발명에 따른 표시장치는, 밀봉된 구성의 모듈 형상의 것도 포함한다. 예를 들면 화소 어레이부(30)에 투명한 유리 등의 대향부에 붙여져 형성된 표시 모듈이 해당한다. 이 투명한 대향부에는, 칼라필터, 보호막등, 또한, 상기한 차광막이 설치되어도 된다. 한편, 표시 모듈에는, 외부로부터 화소 어레이부로의 신호 등을 입출력하기 위한 회로부나 F P C(플렉시블 프린트 서킷)등이 설치되어도 된다.
- <137> 도 15는, 본 발명이 적용되는 텔레비전을 나타내는 사시도이다. 본 적용예에 따른 텔레비전은, 프런트 패널(102)이나 필터 유리(103)등으로 구성되는 영상표시 화면부(101)를 포함하고, 그 영상표시 화면부(101)로서 본 발명에 따른 표시장치를 사용함으로써 작성된다.
- <138> 도 16은, 본 발명이 적용되는 디지털 카메라를 나타내는 사시도이며, (a)는 표측에서 본 사시도, (b)는 뒤측에서 본 사시도이다. 본 적용예에 따른 디지털 카메라는, 플래쉬용의 발광부(111), 표시부(112), 메뉴 스위치(113), 셔터 버튼(114)등을 포함하고, 그 표시부(112)로서 본 발명에 따른 표시장치를 사용함으로써 제작된다.
- <139> 도 17은, 본 발명이 적용되는 노트형 PC를 나타내는 사시도이다. 본 적용예에 따른 노트형 PC는, 본체(121)에, 문자 등을 입력할 때 조작되는 키보드(122), 화상을 표시하는 표시부(123)등을 포함하고, 그 표시부(123)로서 본 발명에 따른 표시장치를 사용함으로써 제작된다.
- <140> 도 18은, 본 발명이 적용되는 비디오카메라를 나타내는 사시도이다. 본 적용예에 따른 비디오카메라는, 본체부(131), 앞쪽을 향한 측면에 피사체 촬영용의 렌즈(132), 촬영시의 스타트/스톱 스위치(133), 표시부(134)등을 포함하고, 그 표시부(134)로서 본 발명에 따른 표시장치를 사용함으로써 제작된다.
- <141> 도 19는, 본 발명이 적용되는 휴대 단말장치, 예를 들면 휴대전화기를 나타내는 사시도이며, (a)는 연 상태에서 의 정면도, (b)는 그 측면도, (c)는 닫은 상태에서의 정면도, (d)는 좌측면도, (e)는 우측면도, (f)는 상면도, (G)는 하면도이다. 본 적용예에 따른 휴대전화기는, 상측 본체(141), 하측 본체(142), 연결부(여기에서는 힌지부)(143), 디스플레이(144), 서브 디스플레이(145), 픽처 라이트(146), 카메라(147)등을 포함하고, 그 디스플레이(144)나 서브 디스플레이(145)로서 본 발명에 따른 표시장치를 사용함으로써 제작된다.

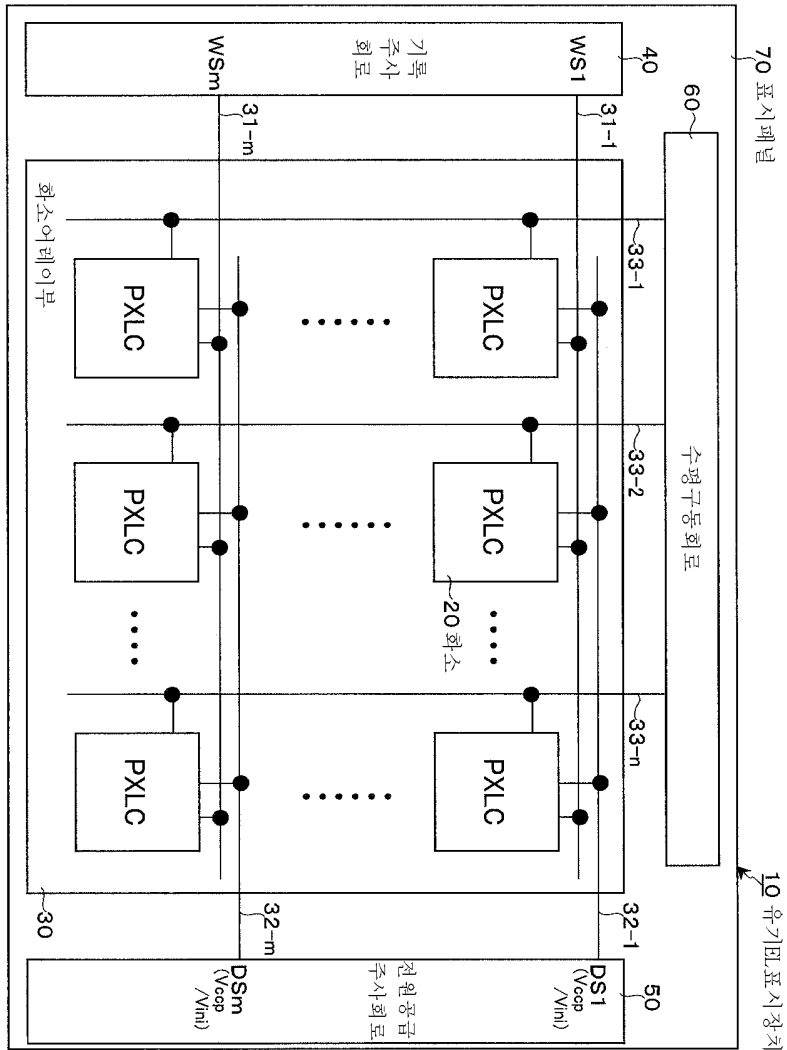
**도면의 간단한 설명**

- <142> 도 1은 본 발명의 일 실시예에 따른 유기E L 표시장치의 구성의 개략을 나타내는 시스템 구성도다.
- <143> 도 2는 화소(화소 회로)의 구체적인 구성예를 도시하는 회로도다.
- <144> 도 3은 화소의 단면구조의 일 예를 도시하는 단면도다.
- <145> 도 4는 본 발명의 일 실시예에 따른 유기E L 표시장치의 동작 설명에 제공하는 타이밍 차트다.
- <146> 도 5는 본 발명의 일 실시예에 따른 유기E L 표시장치의 회로 동작의 설명도 (그 1)이다.
- <147> 도 6은 본 발명의 일 실시예에 따른 유기E L 표시장치의 회로 동작의 설명도 (그 2)이다.
- <148> 도 7은 본 발명의 일 실시예에 따른 유기E L 표시장치의 회로 동작의 설명도 (그 3)이다.

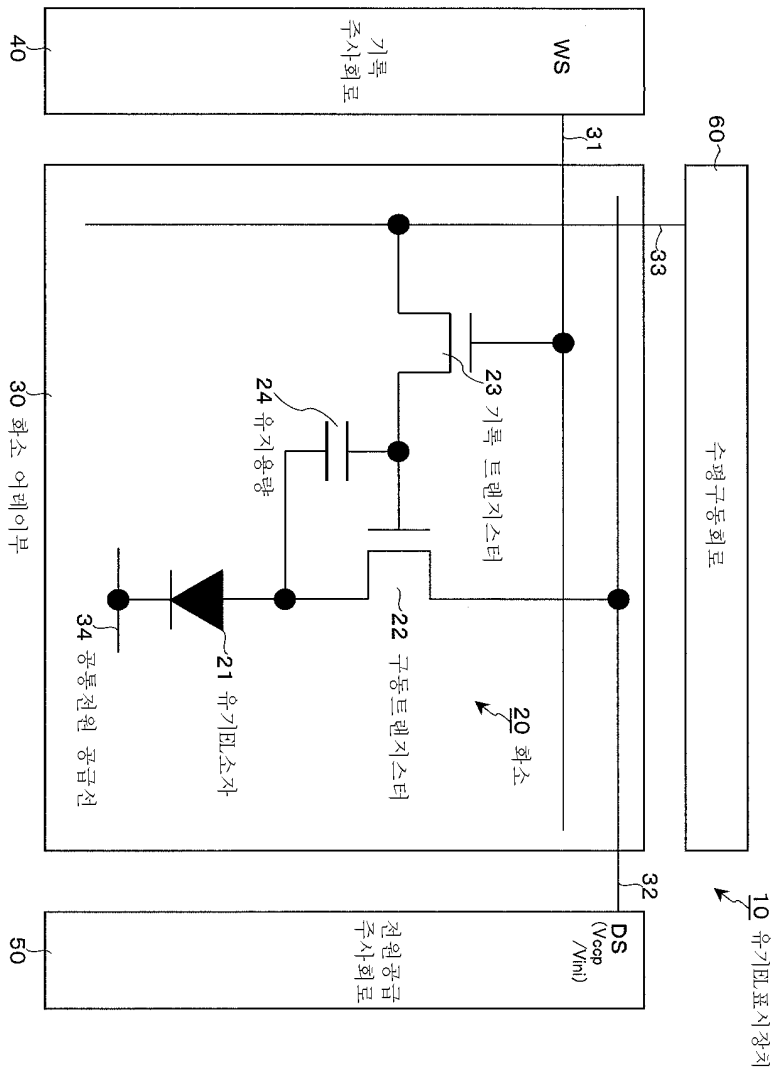


도면

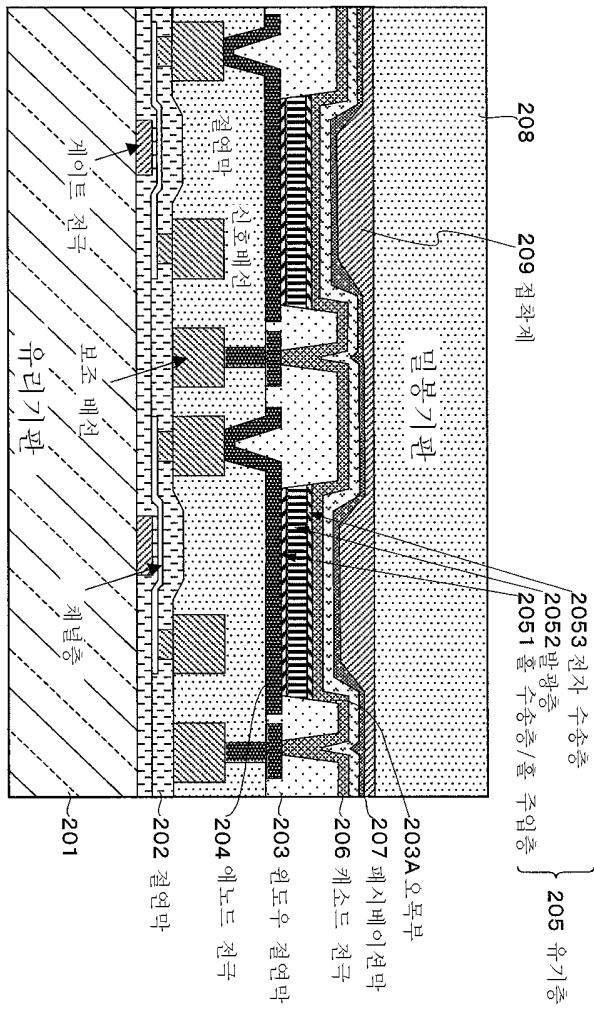
도면1



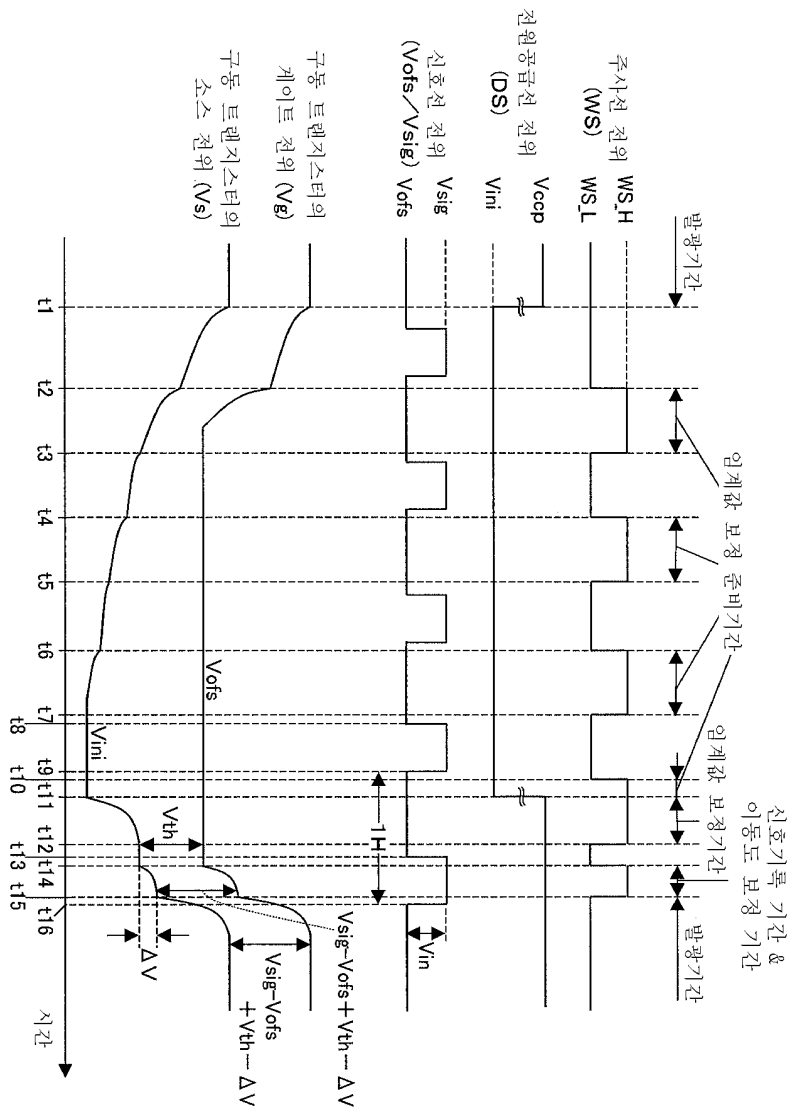
도면2



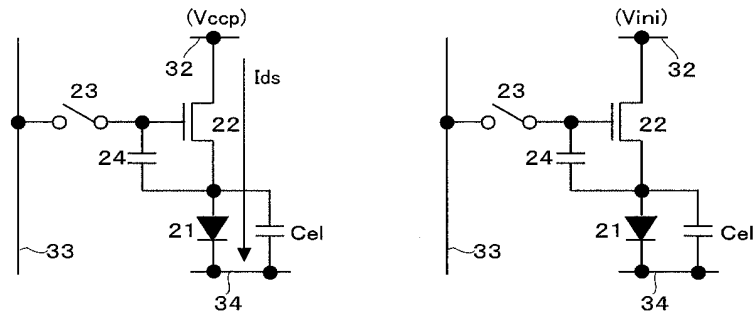
도면3



도면4

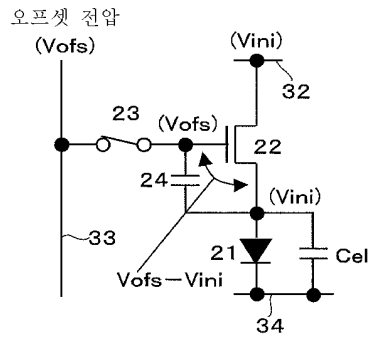


도면5



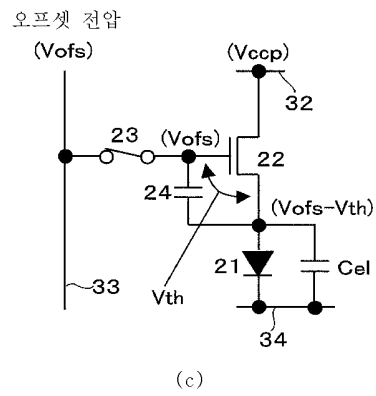
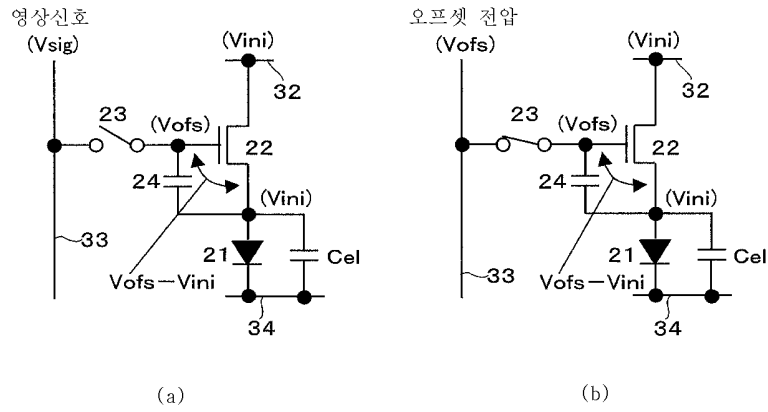
(a)

(b)

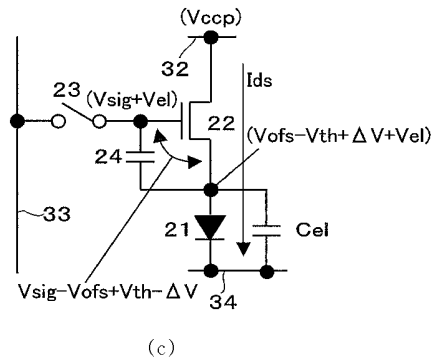
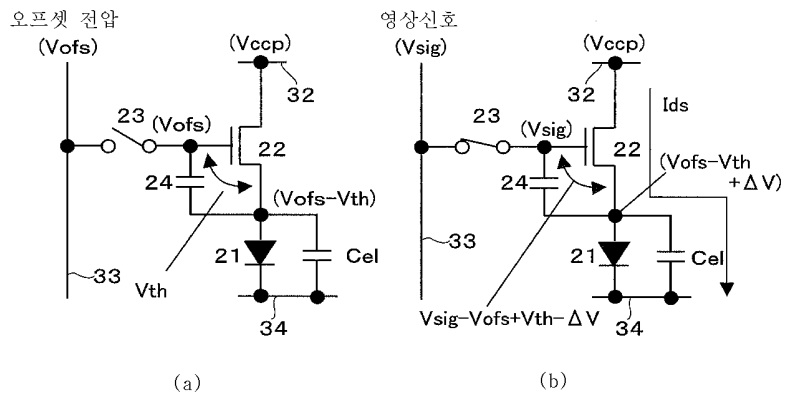


(c)

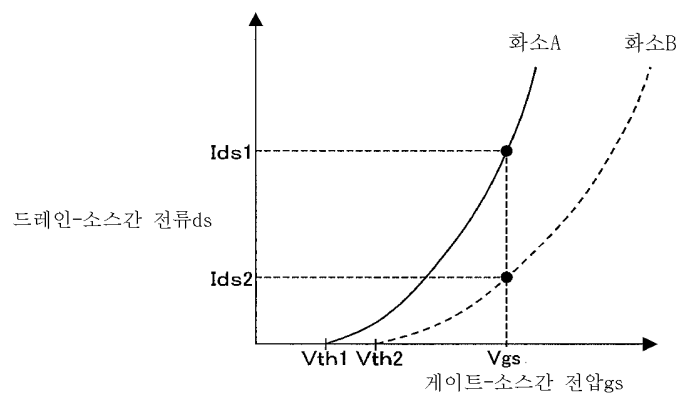
도면6



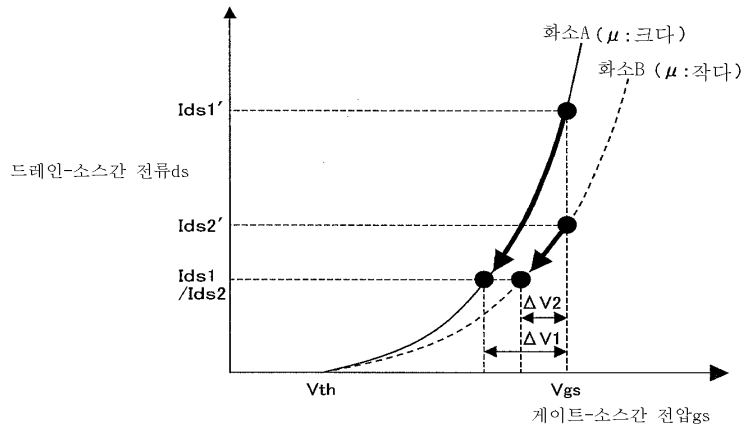
도면7



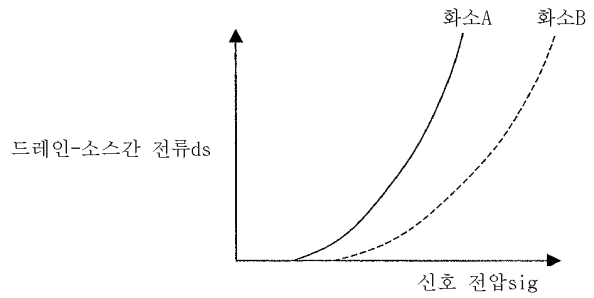
도면8



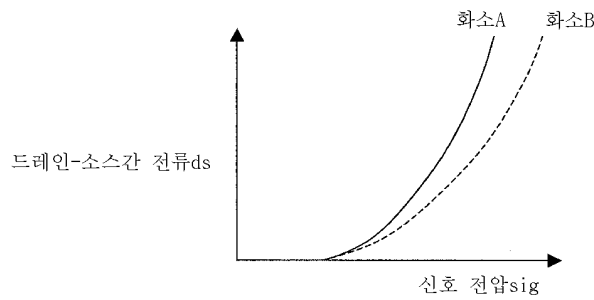
도면9



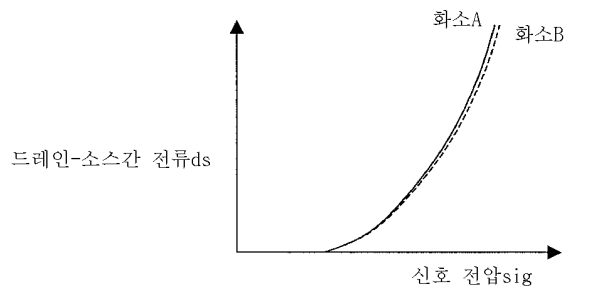
도면10



(a) 임계값 보정 : 없음, 이동도 보정 : 없음

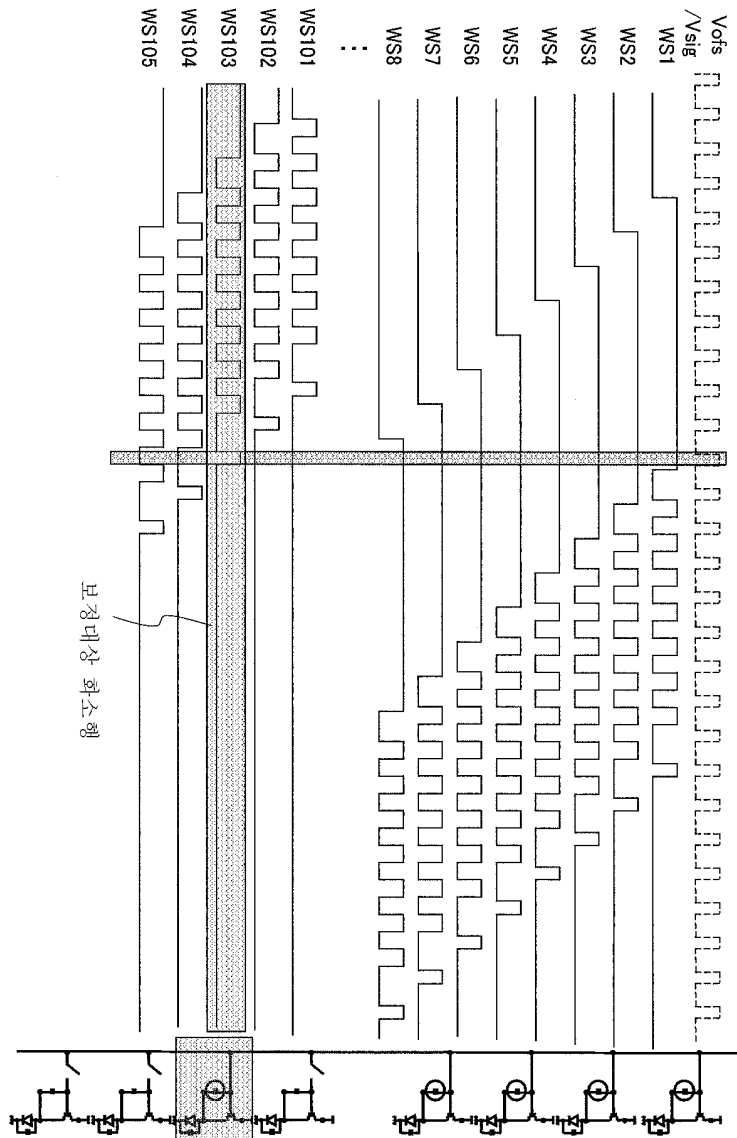


(b) 임계값 보정 : 있음, 이동도 보정 : 없음

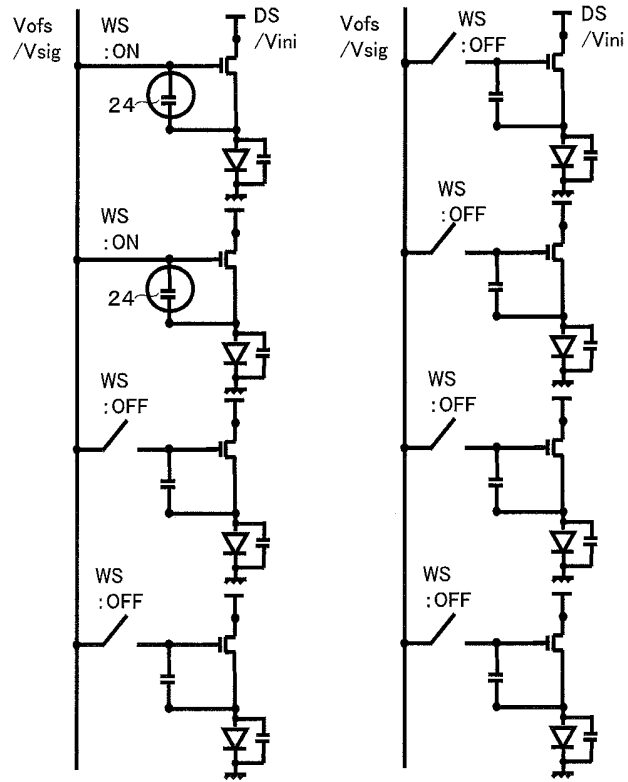


(c) 임계값 보정 : 있음, 이동도 보정 : 있음

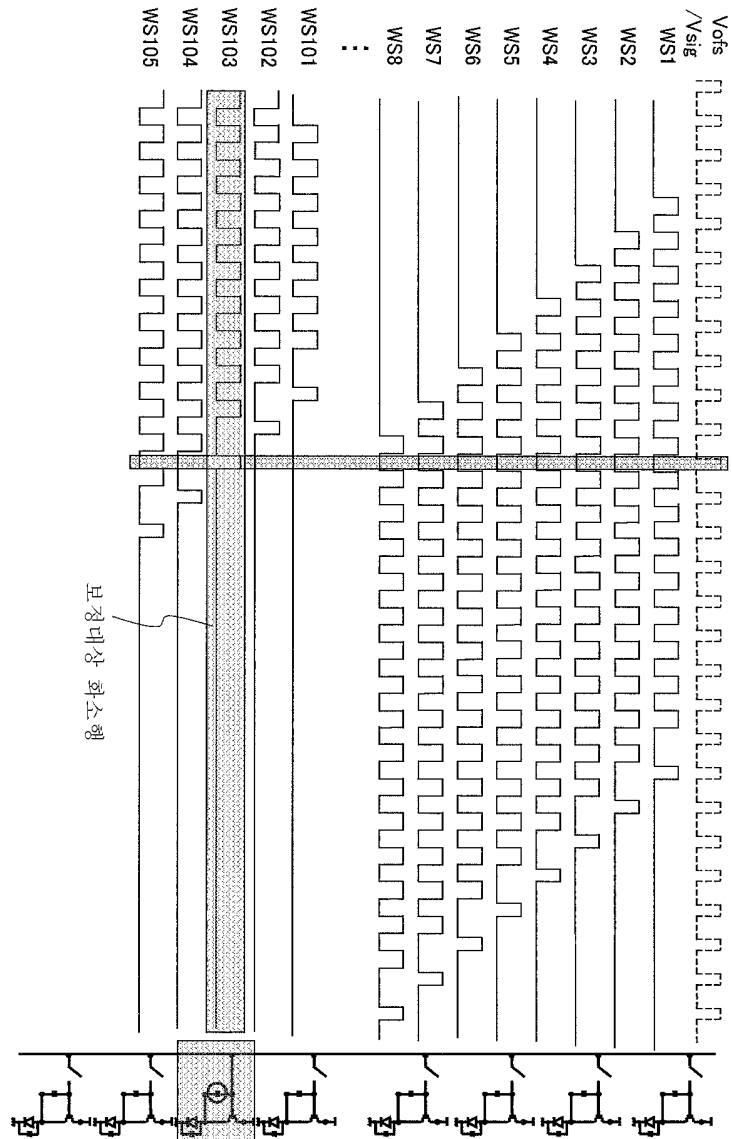
도면11



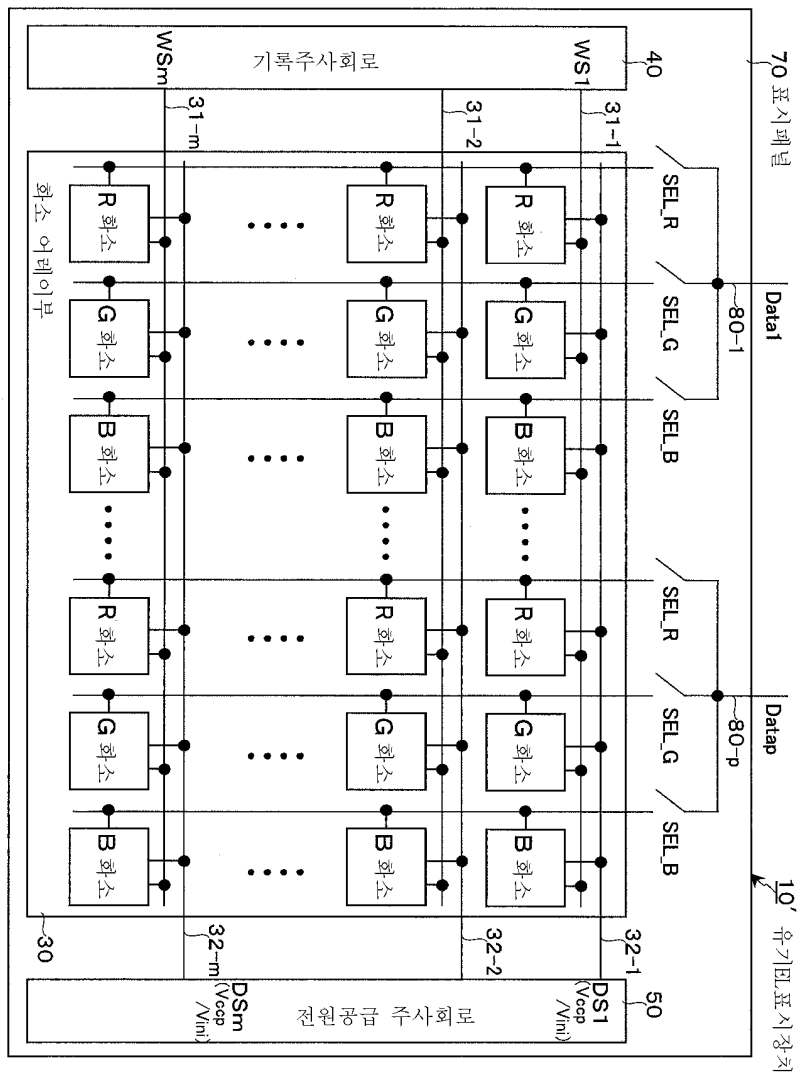
도면12



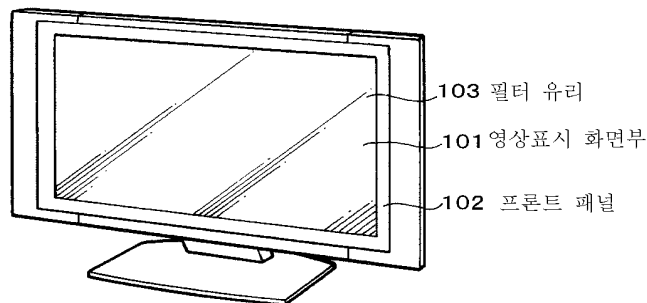
도면13



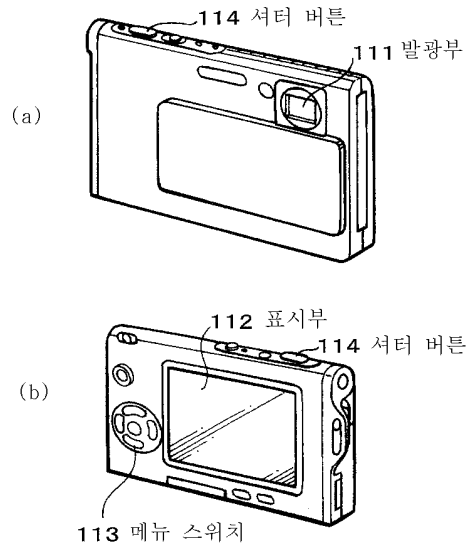
도면14



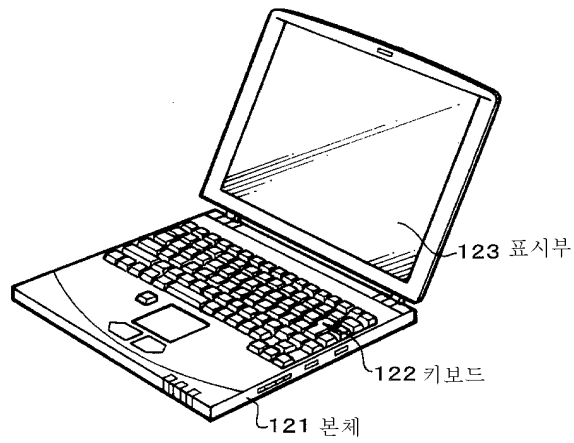
도면15



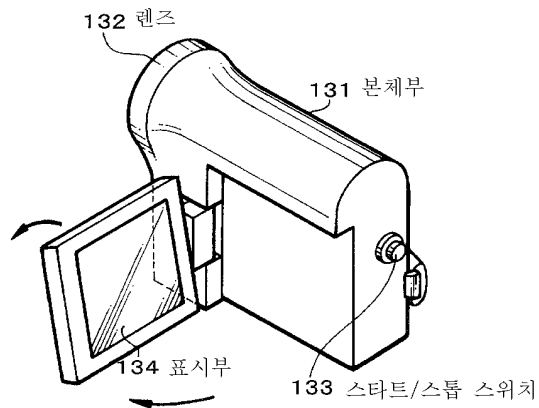
도면16



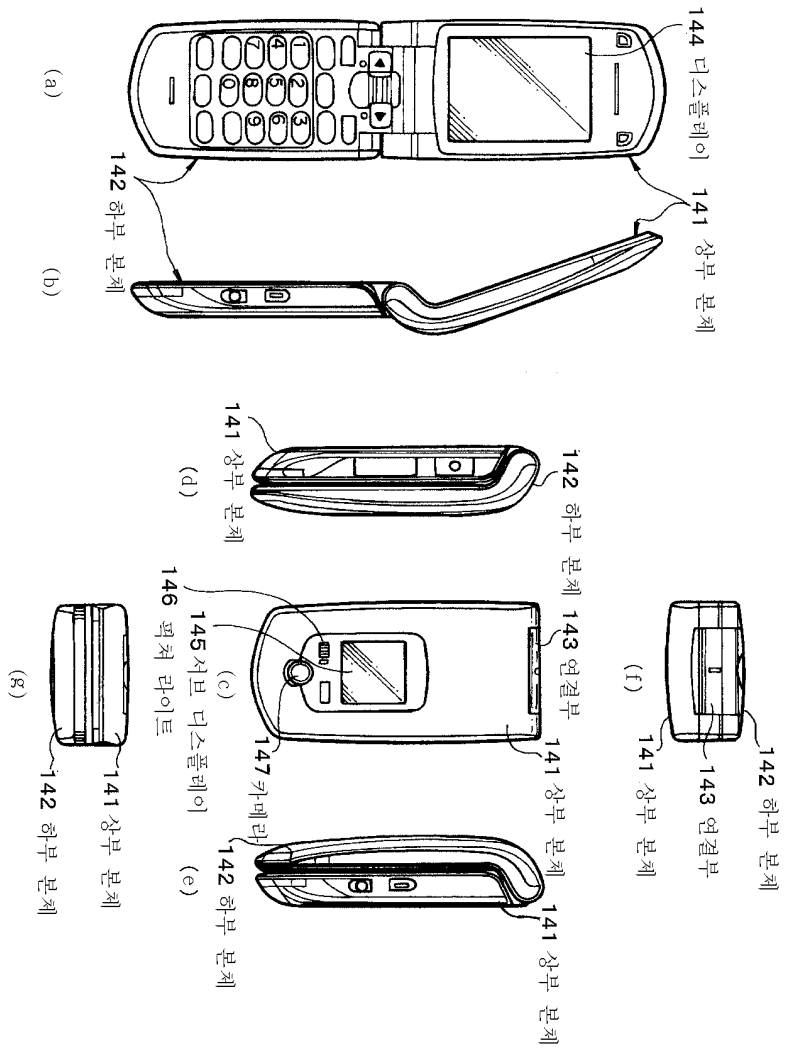
도면17



도면18



도면19



专利名称(译)	显示装置，显示装置的驱动方法和电子设备		
公开(公告)号	<a href="#">KR1020080091711A</a>	公开(公告)日	2008-10-14
申请号	KR1020080032005	申请日	2008-04-07
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	TANEDA TAKAYUKI 타네다타카유키 YAMAMOTO TETSURO 야마모토테츠로 UCHINO KATSUhide 우치노카쓰히데		
发明人	타네다타카유키 야마모토테츠로 우치노카쓰히데		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
CPC分类号	G09G3/3291 G09G2300/0842 G09G2320/043 G09G2320/0233 G09G2300/0866 G09G3/3233 G09G2300/0819 G09G2310/0297 G09G2310/0256		
代理人(译)	LEE HWA我		
优先权	2007101281 2007-04-09 JP		
其他公开文献	KR101488239B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

作为阈值校正和迁移率校正的每个校正时段，可以确保足够的时间以确保执行每个校正操作。在具有阈值校正和迁移率校正的各自校正功能的有机EL显示装置中，在针对要校正的每个像素行的1H的周期中执行阈值校正和迁移率校正的各个校正操作时，当信号线的电位处于偏移电压Vofs时，在进入要校正的像素行的1H周期之前的多个H周期内执行Vg和源极电位Vs到预定电位。当视频信号的信号电压Vsig没有提供给信号线时。

