

(19)
(12)

(KR)
(A)

(51) 。 Int. Cl. ⁷ G09G 3/30			(11) (43)	2003-0091820 2003 12 03
(21)	10-2003-0033717			
(22)	2003 05 27			
(30)	JP-P-2002-00153501	2002 05 28	(JP)	
(71)	가 가	21		
(72)		21	가 가	
(74)				
	:			
(54)	, E L	E L	E L	

1

- 1EL.
2.
- 3, 2.
4.

EL(Electro Luminescence), PH

S EL E L , ,

EL

EL EL

Personal Digital Assistants) EL , PHS , DVD , PDA(Personal Digital Assistants)

가 , EL , R(red), G(green), B(blue)

가 EL 가

JPH10-112391A

396(132*3) 162 (row) , 가 EL

EL

(active matrix) (passive matrix) EL

9 가 10,102,671 JP2002-82662(JP2001-86967 JP2001-39621

ts amplifier circuit) k 2 (k-time current) k-

JP 2002-33719 , D/A D/A

EL (cathode side) (sink side) (anode side)

EL (EL)

JP2002-82662

4 JP2002-82662

(20) (21), (22), (23), (n) k (82), (n) N (84)

(83)

91 D1~D4 4- (bit) D/A

IC Qa Qa (n) Qn(n-30) Q

n k (82) n N (83) k*n Qa n

Qn(n-30)

n k (82) (82) EL

4, 4 15V, 7 +VDD 3V, 5

Q1 Q2 Q3 Q6 Q7

Q4, Q5 Q6

Q7 Rb1~Rbn Hb1~Hbn Hc1~Hcn Q7 Rc1~Rcn IC ml(

Q7)가 (22)

Qa (n) (22) (23)

)

, JP2002-82662, n

R, G, B

(n) 가

k (82) n N (84)

가 가 가

가

PHS EL

PHS EL

PHS EL

EL EL

EL / (ON/OFF)

가 가

/ 가

가

PHS

1 (20) 4 k EL (82) n (20) n 1 (83)

10 D/A (11) 4 k (82) 12 , 13 -

, 14 , 15 , 16 , 17 , 18

(18) 4 (lo=ml) (23)

Qn

D/A (11) N TNp TNa TNb~TNn TNa N TNa TNp -

Ra TNp TNa () 1:9 Rpa SWpa TNa (source)

, 1:9 MOS () MOS (pairing)

9

TNa TNp (11a) (11a) (12)

lp

(12) (18) lo(=ml) , D/A (11)

(11a) SWpa가 , lp lpa TNa la

D/A (11) TNa TNp (11b) , SWpa가 , lp la가

(11b) lpa 1/10

Rb Rn-1 TNb TNn-1 Trb Trn-1

, D/A (11)

dn-1 Trb Trn-1 j-bit 가 (16) do

Trn-1 Trb Trn-1

(13) 4 - (83) , (

drive level shift circuit)(13a) (13b)

(12) N MOS Tr1 Tr2 - (12a),

(12a) P Tr3 ~ Tr7 - (12b),

(17)

(12a) Tr1 (18) lo(=m

l) (12a) R1 () P(P 2 Tr1)

Tr2 (12b) Tr3 Tr2

R2

P*lo , P*lo Tr2 , Tr3 ,

P*lo Tr4

Tr3~Tr7 (11a) +VDD Tr4 S
D/A (11) Tr4 Tr5~Tr7 Tr4 Tr4
W1~SW3 Tr5~Tr7 P*Io

1 μ A, D/A (11) Tr3, 6- 1LSB()
) 1/10, 1/20 1/40 Tr5~Tr7 (

SW1~SW3 P*Io/10, P*Io/20 / P*Io/40 P*Io 가
D/A (11) (13) D/A (

(12) (13) P*Io (3)

/ SW1~SW3 (17) 3-
'0' 3- SW1 SW3 SW2

(17) MPU(19) (17) 3*n(n
IC) 3-

MPU(19) 3- DAT 3- CLK, 3*n (17)
3- (17)

3- DAT가 3-
'000' 3- DAT가 3-

가 MPU(19) 3-
, 3*n*S (17) S

가 3n- MPU(19) DAT

FRAM, MRAM EEPROM (17) , 3 SW1~SW3
가 , 1 , 3

(13)가

(13a) D/A (11) (13b)
, N MOS FET TNv가 MOS FET TNv Vb MOS
FET TNv D/A (11) (11b) MOS FET TNv

(13b) (13c) la (13c)

la

(13b) P MOS FETs TPu TPw, P MOS FETs TPx TPy
(13b) TPy VDD TPx +15V 1:N T
Px TPy TPy (9) N*la (9)

EL (8) (9) GND , 1 Vc .

SWpa TNp, Rpa SWpa (14) (15) .

CONT tp ,

SWpa (15) CONT ,

Ip TNa , Ip*M(M do~dn-1)

가 , Ipa=M*Ip가 D/A (11) (11b) .

tp가 , CONT가 SWpa 1:9 , Ip/10 T

Na TNa 9*Ip/10 TNp (11) (11b)

1/10 Ia(=Ipa/10) D/A (11) (11b)

EL (4) , tp

2 (17) .

171 , n 3 n (flip-flop)(17a 17n) .

3 (9) n 3- 가 .

3*n DAT() 3- - (17a) , MPU(19)

CLK (17a~17n) .

3 Q(가) (170)

) (12) SW1~SW3 .

/

3 (172) . (172) 가

3 (172) 1 n n (9) 3

n - (172a~172n) .

3*n DAT() (15) (172a) .

3- (172a~172n) (15) CLK .

DAT (15) (15a) SW가 CLK

MPU(19) S MPU(19) S , (15)

DAT (172)

DAT MPU(19) (15a)

(15) 2 MPU(19)가 .

RAM

EL 1 EL (8)가 (9) GND EL

(8)

SW1~SW3 가 ,

/

(22)가 (12) , (22)
 . (22)가 , ,
 가 , R, G B R, G B
 , R, G B R, G B
 (12) (12) () EL
 , (12) () D/A ()
 가 ,
 가 , R, G B
 , N (MOS FETs npn) 가 P (pnp) .

EL , EL PHS EL
 EL ,
 , 가 가 ,
 .

(57)

1. EL , EL
 ,
 ;
 , / (ON/OFF)
 ,
 가 가 EL
 ,
 2. 1 ,
 1 가 ,
 1 1 ,
 2 1 1
 2 ,
 2 1 EL 1 .

3.
2 ,
2 1
2 ,

EL
,

,

EL

.

4.
2 ,
2 1
2 ,

가

,

,

EL
,

,

EL

.

5.
1 ,

EL

가

.

6.
1 5
.

EL

7.
6 ,

D/A

,

D/A

2

,

EL

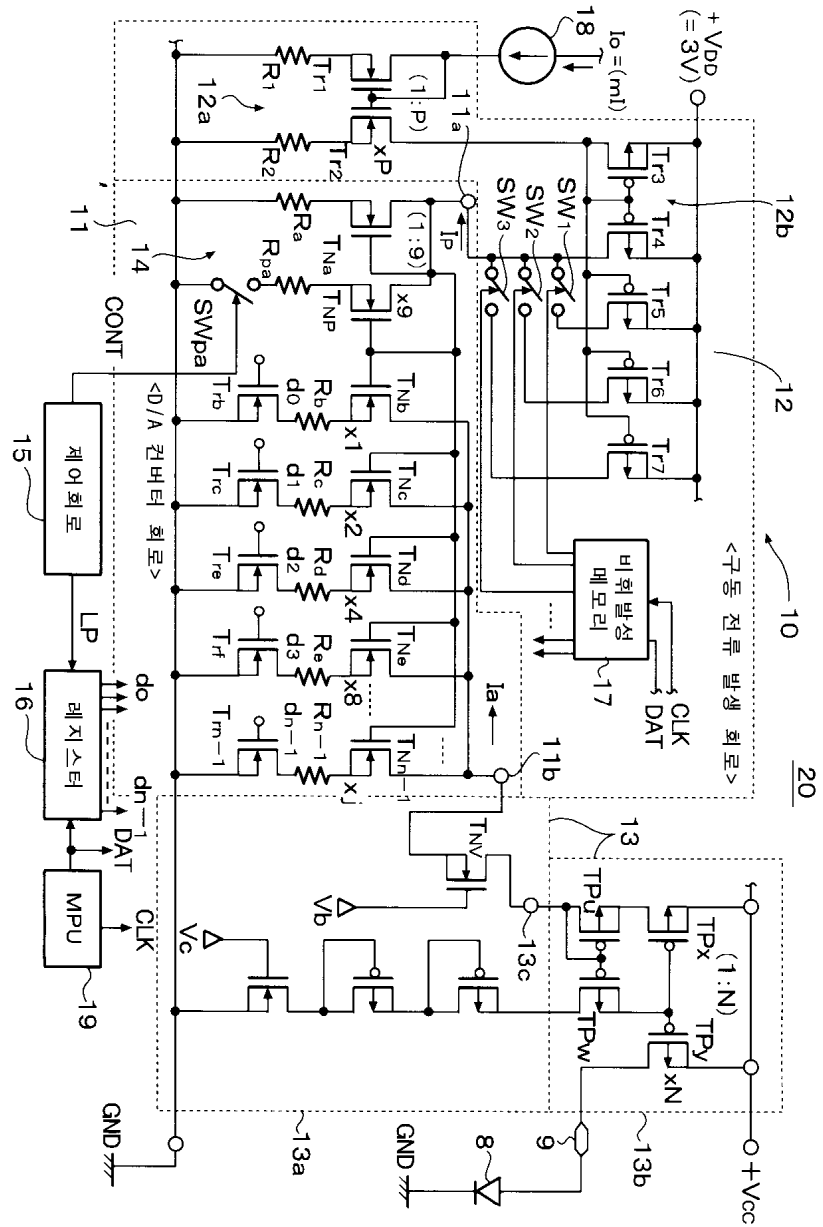
D/A

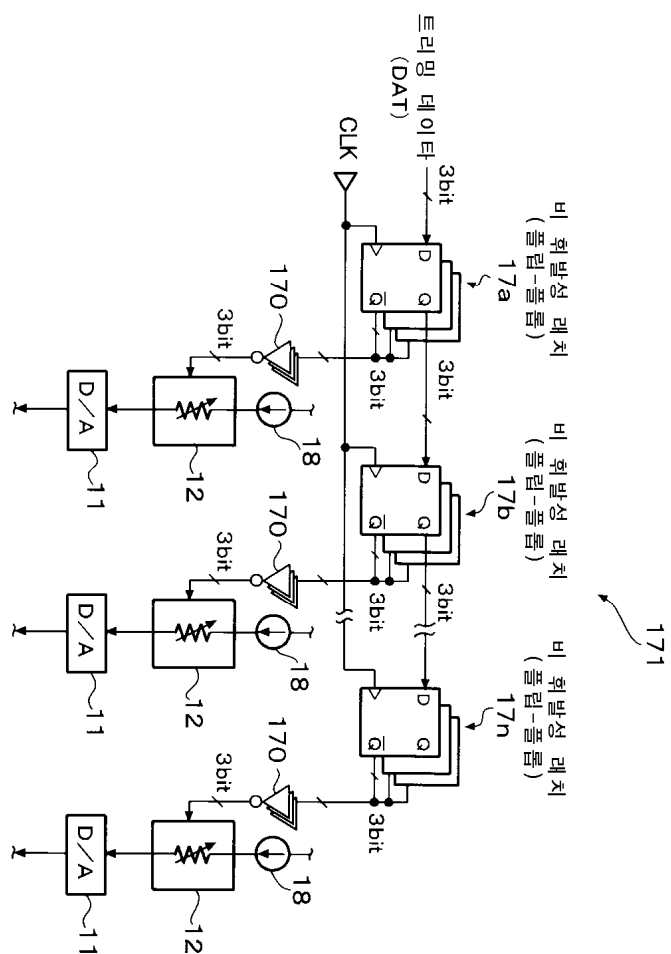
2

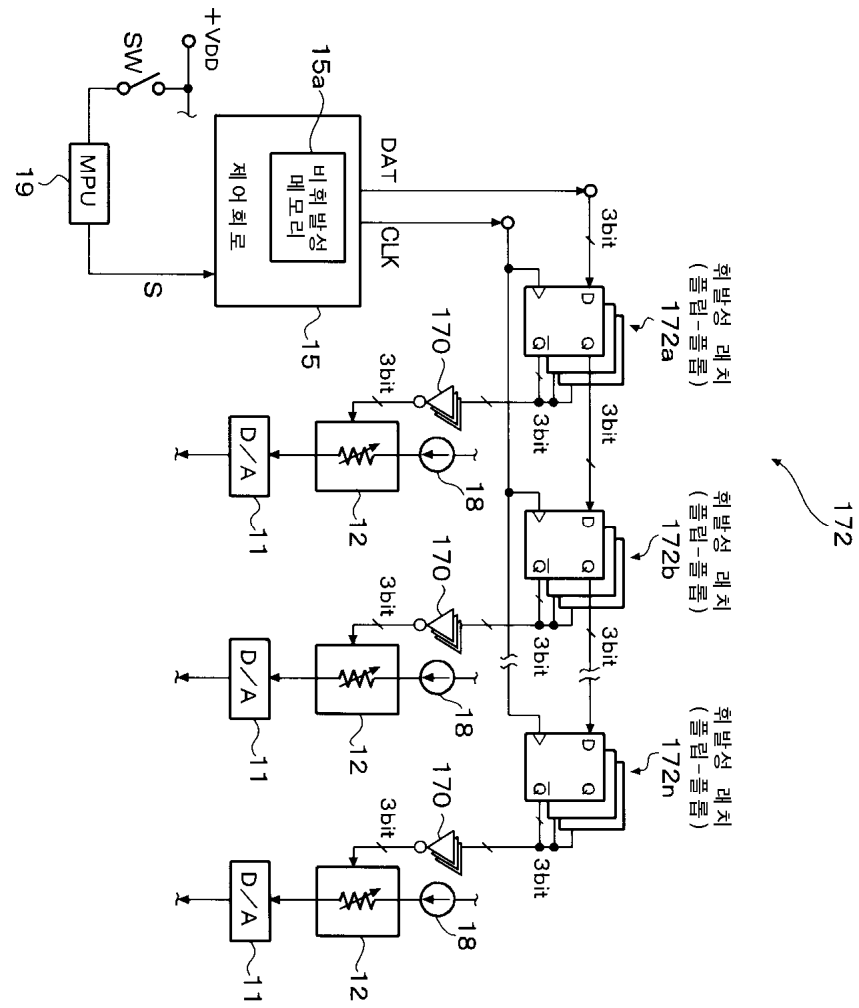
.

8.
7 ,
2 ,

가
가
EL
EL
13.
10
D/A
2
D/A
2
EL
14.
13
2
A
가
D/
D/A
EL
15.
9
가
EL









专利名称(译)	驱动电流调节电路，使用该驱动电流调节电路的有机EL元件驱动电路，		
公开(公告)号	KR1020030091820A	公开(公告)日	2003-12-03
申请号	KR1020030033717	申请日	2003-05-27
[标]申请(专利权)人(译)	罗姆股份有限公司 罗穆亚尔德是部分株式会社		
申请(专利权)人(译)	罗穆亚尔德株式会社		
当前申请(专利权)人(译)	罗穆亚尔德株式会社		
[标]发明人	ABE SHINICHI		
发明人	ABE,SHINICHI		
IPC分类号	H01L51/50 G09G3/30 H05B33/14 G09G3/20 G11C5/14		
CPC分类号	G11C5/147		
优先权	2002153501 2002-05-28 JP		
其他公开文献	KR100507550B1		
外部链接	Espacenet		

摘要(译)

通过将数据接通/断开到开关电路，根据存储在可重写非易失性存储器中的数据来调节两个端子引脚的驱动电流。记录数据对于亮度控制以校正非易失性存储器中的亮度变化或亮度不均匀性是必要的，并且亮度变化或亮度不均匀性降低。 1

