



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0047359  
(43) 공개일자 2009년05월12일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)  
G09G 3/20 (2006.01) H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0108677

(22) 출원일자 2008년11월04일

심사청구일자 없음

(30) 우선권주장

JP-P-2007-289309 2007년11월07일 일본(JP)

(71) 출원인

소니 가부시키 가이샤

일본국 도쿄도 미나토쿠 코난 1-7-1

(72) 발명자

야마시타 준이치

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시키 가이샤 나이

야마모토 테츠로

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시키 가이샤 나이

우치노 카쓰히데

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시키 가이샤 나이

(74) 대리인

이화익, 권태복

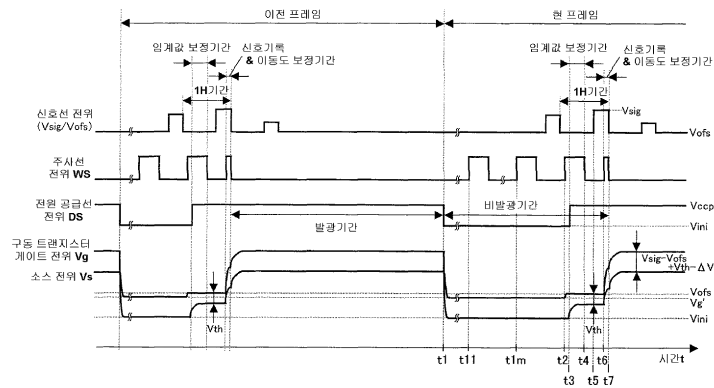
전체 청구항 수 : 총 7 항

(54) 표시장치, 표시장치의 구동방법 및 전자기기

(57) 요약

발광 기간에서의 음의 바이어스에 의한 기록 트랜지스터의  $V_{th}$  특성의 디프레션으로의 시프트에 기인하는 발광 전류의 저하를 억제한다. 유기EL소자의 비발광 기간에 있어서, 해당 유기EL소자를 전류 구동하는 구동 트랜지스터에 전류가 흐르지 않고 있을 때에, 자 화소 행의 임계값 보정기간에 선행하는 적어도 1H기간, 예를 들면 복수 H기간에 기록 펄스 WS를 액티브(하이 레벨) 상태로 하고, 기록 트랜지스터의 게이트 전극에 양의 바이어스 전압을 인가함으로써, 기록 트랜지스터의  $V_{th}$  특성을 인헨스먼트측으로 시프트시킨다.

대표도



## 특허청구의 범위

### 청구항 1

전기광학소자와, 영상신호를 기록하는 기록 트랜지스터와, 상기 기록 트랜지스터에 의해 기록된 상기 영상신호를 유지하는 저장용량과, 상기 저장용량에 유지된 상기 영상신호에 근거하여 상기 전기광학소자를 구동하는 구동 트랜지스터를 포함한 화소가 행렬 모양으로 배치된 화소 어레이부와,

상기 화소 어레이부의 각 화소를 구동하는 구동부를 구비하고,

상기 구동부는,

상기 전기광학소자의 비발광 기간에, 상기 구동 트랜지스터의 게이트 전극의 초기화 전위를 기준으로 해서 상기 초기화 전위에서 상기 구동 트랜지스터의 임계값전압을 감한 전위를 향하여, 상기 구동 트랜지스터의 상기 전기광학소자측의 전극의 전위를 변화시키는 임계값 보정처리와, 상기 구동 트랜지스터에 흐르는 전류를 상기 구동 트랜지스터의 게이트 전극측에 부귀환시키는 이동도 보정처리를 순차적으로 실행하고,

상기 구동 트랜지스터에 전류가 흐르지 않고 있을 때에, 상기 기록 트랜지스터의 게이트 전극에 양의 바이어스 전압을 인가하는 것을 특징으로 하는 표시장치.

### 청구항 2

제 1항에 있어서,

상기 구동부는, 상기 임계값 보정처리와 상기 이동도 보정처리를 실행하는 1수평주사 기간에 선행하는 적어도 1수평주사 기간에 상기 기록 트랜지스터의 게이트 전극에 양의 바이어스 전압을 인가하는 것을 특징으로 하는 표시장치.

### 청구항 3

제 2항에 있어서,

상기 구동부는, 상기 임계값 보정처리와 상기 이동도 보정처리를 실행하는 1수평주사 기간에 선행하는 복수의 수평주사 기간마다 간헐적으로 상기 기록 트랜지스터의 게이트 전극에 양의 바이어스 전압을 인가하는 것을 특징으로 하는 표시장치.

### 청구항 4

제 3항에 있어서,

상기 초기화 전위는, 영상신호를 공급하는 신호선을 통해서 선택적으로 상기 화소에 공급되고,

상기 구동부는, 상기 신호선의 전위가 상기 초기화 전위에 있을 때에 상기 기록 트랜지스터의 게이트 전극에 양의 바이어스 전압을 인가하는 것을 특징으로 하는 표시장치.

### 청구항 5

제 2항에 있어서,

상기 구동부는, 상기 임계값 보정처리와 상기 이동도 보정처리를 실행하는 1수평주사 기간에 선행하는 복수의 수평주사 기간에 걸쳐서 연속적으로 상기 기록 트랜지스터의 게이트 전극에 양의 바이어스 전압을 인가하는 것을 특징으로 하는 표시장치.

### 청구항 6

전기광학소자와, 영상신호를 기록하는 기록 트랜지스터와, 상기 기록 트랜지스터에 의해 기록된 상기 영상신호를 유지하는 저장용량과, 상기 저장용량에 유지된 상기 영상신호에 근거하여 상기 전기광학소자를 구동하는 구동 트랜지스터를 포함한 화소가 행렬 모양으로 배치된 화소 어레이부를 구비한 표시장치의 구동방법으로서,

상기 전기광학소자의 비발광 기간에, 상기 구동 트랜지스터의 게이트 전극의 초기화 전위를 기준으로 해서 상기

초기화 전위에서 상기 구동 트랜지스터의 임계값전압을 감한 전위를 향해서, 상기 구동 트랜지스터의 상기 전기 광학소자측의 전극의 전위를 변화시키는 임계값 보정처리와, 상기 구동 트랜지스터에 흐르는 전류를 상기 구동 트랜지스터의 게이트 전극측에 부귀환시키는 이동도 보정처리를 순차적으로 실행하고,

상기 구동 트랜지스터에 전류가 흐르지 않고 있을 때에, 상기 기록 트랜지스터의 게이트 전극에 양의 바이어스 전압을 인가하는 것을 특징으로 하는 표시장치의 구동방법.

### 청구항 7

전기광학소자와, 영상신호를 기록하는 기록 트랜지스터와, 상기 기록 트랜지스터에 의해 기록된 상기 영상신호를 유지하는 저장용량과, 상기 저장용량에 유지된 상기 영상신호에 근거하여 상기 전기광학소자를 구동하는 구동 트랜지스터를 포함한 화소가 행렬 모양으로 배치된 화소 어레이부와,

상기 화소 어레이부의 각 화소를 구동하는 구동부를 구비한 표시장치를 갖는 전자기기로서,

상기 구동부는,

상기 전기광학소자의 비발광 기간에, 상기 구동 트랜지스터의 게이트 전극의 초기화 전위를 기준으로 해서 상기 초기화 전위에서 상기 구동 트랜지스터의 임계값전압을 감한 전위를 향해서, 상기 구동 트랜지스터의 상기 전기 광학소자측의 전극의 전위를 변화시키는 임계값 보정처리와, 상기 구동 트랜지스터에 흐르는 전류를 상기 구동 트랜지스터의 게이트 전극측에 부귀환시키는 이동도 보정처리를 순차적으로 실행하고,

상기 구동 트랜지스터에 전류가 흐르지 않고 있을 때에, 상기 기록 트랜지스터의 게이트 전극에 양의 바이어스 전압을 인가하는 것을 특징으로 하는 전자기기.

## 명세서

### 발명의 상세한 설명

#### 기술분야

<1> 본 발명은 표시장치, 표시장치의 구동방법 및 전자기기에 관한 것으로서, 특히 전기광학소자를 포함한 화소가 행렬형(매트릭스형)으로 2차원 배치된 평면형(플랫 패널형) 표시장치, 해당 표시장치의 구동방법 및 해당 표시장치를 갖는 전자기기에 관한 것이다.

#### 배경기술

<2> 최근, 화상표시를 행하는 표시장치의 분야에서는, 발광소자를 포함한 화소(화소회로)가 행렬 모양으로 배치되어서 이루어진 평면형 표시장치가 급속하게 보급되고 있다. 평면형 표시장치로서는, 화소의 발광소자로서, 디바이스에 흐르는 전류값에 따라 발광 휘도가 변화되는 소위 전류 구동형 전기광학소자, 예를 들면 유기박막에 전계를 가하면 발광하는 현상을 이용한 유기 E L(Electro Luminescence)소자를 사용한 유기 E L 표시장치가 개발되어, 상품화가 진행되고 있다.

<3> 유기 E L 표시장치는 다음과 같은 특징이 있다. 즉, 유기 E L 소자는, 10V 이하의 인가전압으로 구동할 수 있기 때문에 저소비 전력이다. 유기 E L 소자는 자발광 소자이기 때문에, 화소마다 액정에서 광원(백라이트)으로부터의 광강도를 제어함으로써 화상을 표시하는 액정표시장치에 비해, 화상의 시인성이 높고, 게다가 백라이트 등의 조명 부재를 필요로 하지 않기 때문에 경량화 및 초박형화가 용이하다. 또, 유기 E L 소자의 응답 속도가 수  $\mu$  sec 정도로 상당히 고속이기 때문에 동영상 표시시의 잔상이 발생하지 않는다.

<4> 유기 E L 표시장치에서는, 액정표시장치와 마찬가지로, 그 구동방식으로서 단순(패시브) 매트릭스 방식과 액티브 매트릭스 방식을 취할 수 있다. 다만, 단순 매트릭스 방식의 표시장치는, 구조가 간단하지만, 전기광학소자의 발광 기간이 주사선(즉, 화소수)의 증가에 따라 감소하기 때문에, 대형 및 고화질 표시장치의 실현이 어려운 등의 문제가 있다.

<5> 그 때문에 최근, 전기광학소자에 흐르는 전류를, 해당 전기광학소자와 같은 화소 내에 설치한 능동소자, 예를 들면 절연 게이트형 전계효과 트랜지스터(일반적으로는, T F T(Thin Film Transistor; 박막 트랜지스터))에 의해 제어하는 액티브 매트릭스 방식의 표시장치의 개발이 활발히 이루어지고 있다. 액티브 매트릭스 방식의 표시장치는, 전기광학소자가 1프레임의 기간에 걸쳐서 발광을 지속하기 때문에, 대형 및 고화질 표시장치의 실현이

용이하다.

- <6> 그런데, 일반적으로, 유기EL소자의 I-V 특성(전류-전압특성)은, 시간이 경과하면 열화(소위, 경시 열화)하는 것이 알려져 있다. 유기EL소자를 전류 구동하는 트랜지스터(이하, 「구동 트랜지스터」라고 기술한다)로서 N 채널형 TFT를 사용한 화소회로에서는, 구동 트랜지스터의 소스 전극측에 유기EL소자가 접속되는 것이기 때문에, 유기EL소자의 I-V 특성이 경시 열화하면, 구동 트랜지스터의 게이트-소스간 전압  $V_{gs}$ 가 변화하고, 그 결과, 유기EL소자의 발광 휘도도 변화한다.
- <7> 이에 대해서 더 구체적으로 설명한다. 구동 트랜지스터의 소스 전위는, 구동 트랜지스터와 유기EL소자의 동작점에 의해 결정된다. 그리고, 유기EL소자의 I-V 특성이 열화하면, 구동 트랜지스터와 유기EL소자의 동작점이 변동해버리기 때문에, 구동 트랜지스터의 게이트 전극에 같은 전압을 인가하더라도 구동 트랜지스터의 소스 전위가 변화한다. 이에 따라 구동 트랜지스터의 소스-게이트간 전압  $V_{gs}$ 가 변화되기 때문에, 구동 트랜지스터에 흐르는 전류값이 변화된다. 그 결과, 유기EL소자에 흐르는 전류값도 변화되기 때문에, 유기EL소자의 발광 휘도가 변화하게 된다.
- <8> 또한 폴리실리콘 TFT를 사용한 화소회로에서는, 유기EL소자의 I-V 특성의 경시 열화에 더해서, 구동 트랜지스터의 임계값전압  $V_{th}$ 나, 구동 트랜지스터의 채널을 구성하는 반도체 박막의 이동도(이하, 「구동 트랜지스터의 이동도」라고 기술한다)  $\mu$ 가 경시적으로 변화되거나, 제조 프로세스의 편차에 의해 임계값전압  $V_{th}$ 나 이동도  $\mu$ 의 트랜지스터 특성이 화소마다 다르다(화소 개개의 트랜지스터 특성에 편차가 있다).
- <9> 구동 트랜지스터의 임계값전압  $V_{th}$ 나 이동도  $\mu$ 가 화소마다 다르면, 화소마다 구동 트랜지스터에 흐르는 전류값에 편차가 생기기 때문에, 구동 트랜지스터의 게이트 전극에 화소 간에 같은 전압을 인가해도, 유기EL소자의 발광 휘도에 화소간 편차가 생기고, 그 결과, 화면의 유니포머티(균일성)가 손상된다.
- <10> 따라서, 유기EL소자의 I-V 특성이 경시 열화하거나, 구동 트랜지스터의 임계값전압  $V_{th}$ 나 이동도  $\mu$ 가 경시 변화해도, 그것들의 영향을 받지 않고, 유기EL소자의 발광 휘도를 일정하게 유지하도록 하기 위해서, 유기EL소자의 특성 변동에 대한 보상 기능, 또 구동 트랜지스터의 임계값전압  $V_{th}$ 의 변동에 대한 보정(이하, 「임계값 보정」이라고 기술한다)이나, 구동 트랜지스터의 이동도  $\mu$ 의 변동에 대한 보정(이하, 「이동도 보정」이라고 기술한다)의 각 보정기능을 화소회로에 각각 갖게 하는 구성을 취하고 있다(예를 들면, 특허문헌 1 참조).
- <11> 이렇게, 화소회로에 각각, 유기EL소자의 특성 변동에 대한 보상 기능 및 구동 트랜지스터의 임계값전압  $V_{th}$ 나 이동도  $\mu$ 의 변동에 대한 보정기능을 갖게 함으로써, 유기EL소자의 I-V 특성이 경시 열화하거나, 구동 트랜지스터의 임계값전압  $V_{th}$ 나 이동도  $\mu$ 가 경시 변화하더라도, 그것들의 영향을 받지 않고, 유기EL소자의 발광 휘도를 일정하게 유지할 수 있기 때문에, 유기EL표시장치의 표시 품질을 향상시킬 수 있다.
- <12> [특허문헌 1] 일본국 공개특허공보 특개 2006-133542호

## 발명의 내용

### 해결 하고자하는 과제

- <13> 이렇게, 임계값 보정이나 이동도 보정의 보정 기능을 갖춘 화소의 구동에 있어서, 발광 기간에는, 영상신호를 샘플링해서 화소 내에 기록하는 기록 트랜지스터(샘플링 트랜지스터라고도 한다)의 게이트 전극에 음의 바이어스 전압, 예를 들면 -3V 정도의 전압이 인가됨으로써, 기록 트랜지스터는 비도통 상태가 된다.
- <14> 한편으로, 1개의 화소 열에 속하는 각 화소의 기록 트랜지스터의 소스 전극이 1개의 신호선에 공통으로 접속되어 있고, 자 화소 행이 발광 기간에 있을 때에 타 화소 행에서는 영상신호의 기록이 이루어지게 되기 때문에, 신호선의 전위에 의해 기록 트랜지스터의 신호선측의 전위(소스 전위)가 0~6V 정도의 전위가 된다. 그 결과, 기록 트랜지스터에는 음의 바이어스가 걸린 상태가 된다. 여기에, 음의 바이어스란, 소스 전위에 대하여 게이트 전위가 음이 되는 바이어스 상태를 말한다.
- <15> 이 음의 바이어스에 의해, 기록 트랜지스터의 임계값전압  $V_{th}$ 의 트랜지스터 특성(이하, 「기록 트랜지스터의  $V_{th}$  특성」이라고 기술한다)은, 게이트 전극에 기록 펄스를 인가했을 때에 채널이 형성되어서 소스-드레인 간에 전류가 흐르는 인헨스먼트에서, 게이트 전극에 기록 펄스를 인가하지 않는 상태에서 소스-드레인 간에 전류가 흐르는 디프레션으로 시프트한다.
- <16> 기록 트랜지스터의  $V_{th}$  특성이 디프레션으로 시프트하면, 이동도 보정의 동작점이 벗어나고, 이동도 보정의

보정시간이 길어지기 때문에(그 상세에 관해서는 후술한다), 이동도 보정에 대해서 과보정이 이루어지게 된다. 그 결과, 유기EL소자의 발광 전류가 서서히 저하되어 가버린다. 이것은 표시 패널의 경시적인 휘도 저하로 이어지기 때문에, 발광 기간에 기록 트랜지스터의  $V_{th}$  특성이 음의 바이어스에 의해 디프레션으로 시프트하는 것에 대한 대책이 필요하다.

<17> 따라서, 본 발명은, 발광 기간에서의 음의 바이어스에 의한 기록 트랜지스터의  $V_{th}$  특성의 디프레션으로의 시프트에 기인하는 발광 전류의 저하를 억제하는 것이 가능한 표시장치, 해당 표시장치의 구동방법 및 해당 표시장치를 사용한 전자기기를 제공하는 것을 목적으로 한다.

### 과제 해결수단

- <18> 본 발명에 의한 표시장치는,
- <19> 전기광학소자와, 영상신호를 기록하는 기록 트랜지스터와, 상기 기록 트랜지스터에 의해 기록된 상기 영상신호를 유지하는 저장용량과, 상기 저장용량에 유지된 상기 영상신호에 근거하여 상기 전기광학소자를 구동하는 구동 트랜지스터를 포함한 화소가 행렬 모양으로 배치된 화소 어레이부와,
- <20> 상기 화소 어레이부의 각 화소를 구동하는 구동부를 구비하고,
- <21> 상기 구동부는,
- <22> 상기 전기광학소자의 비발광 기간에, 상기 구동 트랜지스터의 게이트 전극의 초기화 전위를 기준으로 해서 해당 초기화 전위에서 상기 구동 트랜지스터의 임계값전압을 감한 전위를 향하여, 상기 구동 트랜지스터의 상기 전기광학소자측의 전극의 전위를 변화시키는 임계값 보정처리와, 상기 구동 트랜지스터에 흐르는 전류를 해당 구동 트랜지스터의 게이트 전극측에 부귀환시키는 이동도 보정처리를 순차적으로 실행하고,
- <23> 상기 구동 트랜지스터에 전류가 흐르지 않고 있을 때에, 상기 기록 트랜지스터의 게이트 전극에 양의 바이어스 전압을 인가하는 구성으로 되어 있다.
- <24> 임계값 보정처리와 이동도 보정처리를 순차적으로 실행하는 구성의 표시장치 및 해당 표시장치를 갖는 전자기기에 있어서, 구동 트랜지스터에 전류가 흐르지 않고 있을 때에, 기록 트랜지스터의 게이트 전극에 양의 바이어스 전압을 인가함으로써, 기록 트랜지스터의  $V_{th}$  특성이 인헨스먼트측으로 시프트한다. 이에 따라 발광 기간에서의 음의 바이어스에 의한 기록 트랜지스터의  $V_{th}$  특성의 디프레션측으로의 시프트가 억제되기 때문에, 이동도 보정의 동작점의 변동을 억제할 수 있다.

### 효과

<25> 본 발명에 의하면, 구동 트랜지스터에 전류가 흐르지 않고 있을 때에, 기록 트랜지스터의 게이트 전극에 양의 바이어스 전압을 인가함으로써 이동도 보정의 동작점의 변동을 억제할 수 있기 때문에, 발광 기간에서의 음의 바이어스에 의한 기록 트랜지스터의  $V_{th}$  특성의 디프레션으로의 시프트에 기인하는 발광 전류의 저하를 억제할 수 있다.

### 발명의 실시를 위한 구체적인 내용

- <26> 이하, 본 발명의 실시예에 대해서 도면을 참조해서 상세하게 설명한다.
- <27> [시스템 구성]
- <28> 도 1은 본 발명이 적용되는 액티브 매트릭스형 표시장치의 구성의 개략을 나타내는 시스템 구성도다.
- <29> 여기에서는, 일례로서, 디바이스에 흐르는 전류값에 따라 발광 휘도가 변화되는 전류 구동형 전기광학소자, 예를 들면 유기EL소자(유기전계 발광소자)를 화소(화소회로)의 발광소자로 사용한 액티브 매트릭스형 유기EL 표시장치의 경우를 예로 들어서 설명하는 것으로 한다.
- <30> 도 1에 나타난 바와 같이, 유기EL 표시장치(10)는, 발광소자를 포함한 복수의 화소(PXL C)(20)와, 해당 화소(20)가 행렬형(매트릭스형)으로 2차원 배치된 화소 어레이부(30)와, 해당 화소 어레이부(30)의 주변에 배치되어, 각 화소(20)를 구동하는 구동부를 갖는 구성으로 되어 있다. 화소(20)를 구동하는 구동부로서는, 예를 들면 기록 주사 회로(40), 전원공급 주사 회로(50) 및 신호 출력 회로(60)가 설치된다.
- <31> 여기에서, 유기EL 표시장치(10)가 컬러 표시용 표시장치인 경우에는, 1개의 화소는 복수의 부화소(서브 픽셀)

로 구성되고, 이 부화소가 화소(20)에 해당하게 된다. 더 구체적으로는, 컬러 표시용 표시장치에서는, 1개의 화소는, 적색광(R)을 발광하는 부화소, 녹색광(G)을 발광하는 부화소, 청색광(B)을 발광하는 부화소의 3개의 부화소로 구성된다.

- <32> 단, 1개의 화소로서는, R G B의 3원색의 부화소의 조합에 한정되지 않고, 3원색의 부화소에 1색 혹은 복수색의 부화소를 추가해서 1개의 화소를 구성하는 것도 가능하다. 더 구체적으로는, 예를 들면 휘도 향상을 위해 백색광(W)을 발광하는 부화소를 추가해서 1개의 화소를 구성하거나, 색 재현 범위를 확대하기 위해서 보색광을 발광하는 적어도 1개의 부화소를 추가해서 1개의 화소를 구성하는 것도 가능하다.
- <33> 화소 어레이부(30)에는, m행n열의 화소(20)의 배열에 대하여, 제1 방향(도 1에서는, 좌우측 방향/수평방향)을 따라 주사선(31-1~31-m)과 전원공급선(32-1~32-m)이 화소 행마다 배선되고, 제1 방향과 직교하는 제2 방향(도 1에서는, 상하 방향/수직방향)을 따라 신호선(33-1~33-n)이 화소 열마다 배선되어 있다.
- <34> 주사선(31-1~31-m)은, 기록 주사 회로(40)의 대응하는 행의 출력단에 각각 접속되어 있다. 전원공급선(32-1~32-m)은, 전원공급 주사 회로(50)의 대응하는 행의 출력단에 각각 접속되어 있다. 신호선(33-1~33-n)은, 신호 출력 회로(60)의 대응하는 열의 출력단에 각각 접속되어 있다.
- <35> 화소 어레이부(30)는, 통상, 유리 기판 등의 투명절연 기판 위에 형성되어 있다. 이에 따라 유기 E L 표시장치(10)는 평면형(플레이트형) 패널구조로 되어 있다. 화소 어레이부(30)의 각 화소(20)의 구동회로는, 아모포스 실리콘 T F T 또는 저온 폴리실리콘 T F T를 사용해서 형성할 수 있다. 저온 폴리실리콘 T F T를 사용할 경우에는, 기록 주사 회로(40), 전원공급 주사 회로(50) 및 신호 출력 회로(60)도, 화소 어레이부(30)를 형성하는 표시 패널(기판)(70) 위에 설치할 수 있다.
- <36> 기록 주사 회로(40)는, 클럭펄스 c k에 동기해서 스타트 펄스 s p를 순차적으로 시프트(전송)하는 시프트 레지스터 등으로 구성되고, 화소 어레이부(30)의 각 화소(20)에의 영상신호의 기록시에, 주사선(31-1~31-m)에 순차 기록 펄스(주사 신호) W S 1~W S m을 공급함으로써 화소 어레이부(30)의 각 화소(20)를 행 단위로 순서대로 주사(선 순차 주사)한다.
- <37> 전원공급 주사 회로(50)는, 클럭펄스 c k에 동기해서 스타트 펄스 s p를 순차적으로 시프트하는 시프트 레지스터 등으로 구성되고, 기록 주사 회로(40)에 의한 선 순차 주사에 동기하여, 제1 전원전위 V c c p와 해당 제1 전원전위 V c c p보다도 낮은 제2 전원전위 V i n i로 전환되는 전원공급선전위 D S 1~D S m을 전원공급선(32-1~32-m)에 공급함으로써, 화소(20)의 발광/비발광의 제어를 행하는 동시에, 발광소자인 유기 E L 소자에 구동전류를 공급한다.
- <38> 신호 출력 회로(60)는 신호 공급원(도시 생략)으로부터 공급되는 휘도 정보에 따른 영상신호의 신호 전압(이하, 간단히 「신호 전압」이라고 기술할 경우도 있다) V s i g와 기준전위 V o f s의 어느 한쪽을 적절히 선택하고, 신호선(33-1~33-n)을 통해 화소 어레이부(30)의 각 화소(20)에 대하여 예를 들면 행 단위로 기록한다. 즉, 신호 출력 회로(60)는 영상신호의 신호 전압 V s i g를 행(라인) 단위로 기록하는 선 순차 기록의 구동 형태를 취하고 있다.
- <39> 여기에서, 기준전위 V o f s는, 휘도 정보에 따른 영상신호의 신호 전압 V s i g의 기준이 되는 전위(예를 들면 흑 레벨에 해당하는 전위)이다. 또한 제2 전원전위 V i n i는, 기준전위 V o f s보다도 낮은 전위, 예를 들면 구동 트랜지스터(22)의 임계값전압을 V t h라고 할 때 V o f s-V t h보다도 낮은 전위, 바람직하게는 V o f s-V t h보다도 충분히 낮은 전위로 설정된다.
- <40> (화소회로)
- <41> 도 2는 화소(화소회로)(20)의 구체적인 구성예를 게시하는 회로도다.
- <42> 도 2에 나타난 바와 같이, 화소(20)는, 디바이스에 흐르는 전류값에 따라 발광 휘도가 변화되는 전류 구동형 전기광학소자, 예를 들면 유기 E L 소자(21)와, 해당 유기 E L 소자(21)를 구동하는 구동회로로 구성되어 있다. 유기 E L 소자(21)는, 모든 화소(20)에 대하여 공통으로 배선(소위, 베타 배선)된 공통 전원공급선(34)에 캐소드 전극이 접속되어 있다.
- <43> 유기 E L 소자(21)를 구동하는 구동회로는, 구동 트랜지스터(22)와, 기록 트랜지스터(23)와, 저장용량(24)과, 보조용량(25)으로 구성되어 있다. 여기에서는, 구동 트랜지스터(22) 및 기록 트랜지스터(23)로서 N채널형 T F T를 사용하고 있다. 다만, 구동 트랜지스터(22) 및 기록 트랜지스터(23)의 도전형의 조합은 일례에 지나지 않고,

이들 조합에 한정되는 것이 아니다.

- <44> 이 때, 구동 트랜지스터(22) 및 기록 트랜지스터(23)로서 N채널형 T F T를 사용하면, 아모포스 실리콘(a-Si) 프로세스를 사용할 수 있다. a-Si 프로세스를 사용함으로써 T F T를 제조하는 기관의 저비용화, 나아가서는 본 유기E L 표시장치(10)의 저비용화를 피하는 것이 가능하게 된다. 또한 구동 트랜지스터(22) 및 기록 트랜지스터(23)를 같은 도전형의 조합으로 하면, 두 트랜지스터(22, 23)를 같은 프로세스로 제조할 수 있으므로 저비용화에 기여할 수 있다.
- <45> 구동 트랜지스터(22)는 한쪽의 전극(소스/드레인 전극)이 유기E L소자(21)의 애노드 전극에 접속되어 있고, 다른 쪽의 전극(드레인/소스 전극)이 전원공급선(32)(32-1~32-m)에 접속되어 있다.
- <46> 기록 트랜지스터(23)는, 게이트 전극이 주사선(31)(31-1~31-m)에 접속되어 있고, 한쪽의 전극(소스/드레인 전극)이 신호선(33)(33-1~33-n)에 접속되어 있고, 다른 쪽의 전극(드레인/소스 전극)이 구동 트랜지스터(22)의 게이트 전극에 접속되어 있다.
- <47> 구동 트랜지스터(22) 및 기록 트랜지스터(23)에 있어서, 한쪽의 전극이란, 소스/드레인 영역에 전기적으로 접속된 금속배선을 말하고, 다른 쪽의 전극이란, 드레인/소스 영역에 전기적으로 접속된 금속배선을 말한다. 또한 한쪽의 전극과 다른 쪽의 전극과의 전위관계에 따라 한쪽의 전극이 소스 전극이 되면 드레인 전극이 되고, 다른 쪽의 전극이 드레인 전극이 되면 소스 전극이 된다.
- <48> 저장용량(24)은, 한쪽의 전극이 구동 트랜지스터(22)의 게이트 전극에 접속되고, 다른 쪽의 전극이 구동 트랜지스터(22)의 다른 쪽의 전극 및 유기E L소자(21)의 애노드 전극에 접속되어 있다.
- <49> 보조용량(25)은, 한쪽의 전극이 유기E L소자(21)의 애노드 전극에, 다른 쪽의 전극이 공통 전원공급선(34)에 각각 접속되어 있다. 이 보조용량(25)은, 유기E L소자(21)의 용량 부족분을 보충하고, 저장용량(24)에 대한 영상신호의 기록 게인을 높이기 위해서, 필요에 따라 설치되는 것이다. 즉, 보조용량(25)은 필수적인 구성요소గా 아니고, 유기 E L소자(21)의 용량이 충분한 경우에는 생략 가능하다.
- <50> 여기에서는, 보조용량(25)의 다른 쪽의 전극을 공통 전원공급선(34)에 접속한다고 했지만, 다른 쪽의 전극의 접속위치로서는, 공통 전원공급선(34)에 한정되지 않고, 고정 전위의 노드이면, 유기E L소자(21)의 용량부족분을 보충하고, 저장용량(24)에 대한 영상신호의 기록 게인을 높이는 소기의 목적을 달성할 수 있다.
- <51> 상기 구성의 화소(20)에 있어서, 기록 트랜지스터(23)는 기록 주사 회로(40)로부터 주사선(31)을 통해서 게이트 전극에 인가되는 고레벨의 주사 신호 WS에 응답해서 도통 상태가 되는 것에 의해, 신호선(33)을 통해서 신호 출력 회로(60)로부터 공급되는 휘도 정보에 따른 영상신호의 신호 전압 V s i g 또는 기준전위 V o f s를 샘플링해서 화소(20) 내에 기록한다. 이 기록된 신호 전압 V s i g 또는 기준전위 V o f s는, 구동 트랜지스터(22)의 게이트 전극에 인가되는 것과 함께 저장용량(24)에 유지된다.
- <52> 구동 트랜지스터(22)는 전원공급선(32)(32-1~32-m)의 전위 DS가 제1 전원전위 V c c p에 있을 때에는, 한쪽의 전극이 드레인 전극, 다른 쪽의 전극이 소스 전극이 되어서 포화 영역에서 동작하고, 전원공급선(32)으로부터 전류의 공급을 받아서 유기E L소자(21)를 전류 구동으로 발광 구동한다. 더 구체적으로는, 구동 트랜지스터(22)는 포화 영역에서 동작함으로써, 저장용량(24)에 유지된 신호 전압 V s i g의 전압값에 따른 전류값의 구동전류(발광전류)를 유기E L소자(21)에 공급하고, 해당 유기E L소자(21)를 전류 구동함으로써 발광시킨다.
- <53> 구동 트랜지스터(22)는 또, 전원공급선(32)(32-1~32-m)의 전위 DS가 제1 전원전위 V c c p에서 제2 전원전위 V i n i로 전환되었을 때에는, 한쪽의 전극이 소스 전극, 다른 쪽의 전극이 드레인 전극이 되어서 스위칭 트랜지스터로서 동작하고, 유기E L소자(21)에의 구동전류의 공급을 정지하고, 유기E L소자(21)를 비발광 상태로 한다. 즉, 구동 트랜지스터(22)는, 유기E L소자(21)의 발광/비발광을 제어하는 트랜지스터로서의 기능도 아울러 갖고 있다.
- <54> 이 구동 트랜지스터(22)의 스위칭 동작에 의해, 유기E L소자(21)가 비발광 상태가 되는 기간(비발광 기간)을 설정하고, 유기E L소자(21)의 발광 기간과 비발광 기간의 비율(듀티)을 제어하는 듀티 제어를 행함으로써 1프레임 기간에 걸쳐서 화소가 발광하는 것에 수반되는 잔상 흐려짐을 저감할 수 있다. 이에 따라 특히 동영상의 화소 품질을 더욱 뛰어난 것으로 할 수 있다.
- <55> (화소구조)
- <56> 도 3은 화소(20)의 단면구조의 일례를 게시하는 단면도다. 도 3에 나타낸 바와 같이, 화소(20)는 구동 트랜지스

터(22) 등을 포함한 구동회로가 형성된 유리 기판(201) 위에 절연막(202), 절연 평탄화 막(203) 및 윈도우 절연막(204)이 그 순으로 형성되고, 해당 윈도우 절연막(204)의 오목부(204A)에 유기 E L 소자(21)가 설치된 구성으로 되어 있다. 여기에서는, 구동회로의 각 구성 소자 중, 구동 트랜지스터(22)만을 도시하고, 다른 구성 소자에 관해서는 생략해서 나타낸다.

- <57> 유기 E L 소자(21)는 상기 윈도우 절연막(204)의 오목부(204A)의 저부에 형성된 금속 등에서 된 애노드 전극(205)과, 해당 애노드 전극(205) 위에 형성된 유기층(전자수송층, 발광층, 홀 수송층/홀 주입층)(206)과, 해당 유기층(206) 위에 전체 화소 공통으로 형성된 투명도전막 등으로 이루어지는 캐소드 전극(207)으로 구성되어 있다.
- <58> 이 유기 E L 소자(21)에 있어서, 유기층(206)은, 애노드 전극(205) 위에 홀 수송층/홀 주입층(2061), 발광층(2062), 전자수송층(2063) 및 전자주입층(도시 생략)이 순차 퇴적됨으로써 형성된다. 그리고 도 2의 구동 트랜지스터(22)에 의한 전류 구동 하에, 구동 트랜지스터(22)로부터 애노드 전극(205)을 통해서 유기층(206)에 전류가 흐름으로써 해당 유기층(206) 내의 발광층(2062)에서 전자와 정공이 재결합할 때에 발광하게 되어 있다.
- <59> 구동 트랜지스터(22)는, 게이트 전극(221)과, 반도체층(222)의 한쪽에 설치된 소스/드레인 영역(223)과, 반도체층(222)의 다른 쪽에 설치된 드레인/소스 영역(224)과, 반도체층(222)의 게이트 전극(221)과 대향하는 부분의 채널 형성 영역(225)으로 구성되어 있다. 소스/드레인 영역(223)은, 콘택홀을 통해 유기 E L 소자(21)의 애노드 전극(205)과 전기적으로 접속되어 있다.
- <60> 그리고, 도 3에 나타낸 바와 같이, 구동 트랜지스터(22)를 포함한 구동회로가 형성된 유리 기판(201) 위에, 절연막(202), 절연 평탄화 막(203) 및 윈도우 절연막(204)을 통해 유기 E L 소자(21)가 화소 단위로 형성된 후에는, 패시베이션 막(208)을 통해 밀봉기판(209)이 접착제(210)에 의해 접합되고, 해당 밀봉기판(209)에 의해 유기 E L 소자(21)가 밀봉됨으로써, 표시 패널(70)이 형성된다.
- <61> (유기 E L 표시장치의 기본적인 회로 동작)
- <62> 다음에 상기 구성의 화소(20)가 행렬 모양으로 2차원 배치되어서 이루어진 유기 E L 표시장치(10)가 기본적인 회로 동작에 대해서, 도 4의 타이밍 파형도를 기초로 도 5 및 도 6의 동작 설명도를 사용하여 설명한다.
- <63> 이 때, 도 5 및 도 6의 동작 설명도에서는, 도면의 간략화를 위해, 기록 트랜지스터(23)를 스위치의 심벌로 도시하고 있다. 또한 유기 E L 소자(21)는 용량 성분을 갖고, 해당 용량성분과 보조용량(25)과의 합성 용량을 C s u b 로 도시하고 있다.
- <64> 도 4의 타이밍 파형도에 있어서는, 주사선(31)(31-1~31-m)의 전위(주사 신호) W S 의 변화, 전원공급선(32)(32-1~32-m)의 전위 D S 의 변화, 구동 트랜지스터(22)의 게이트 전위 V g 및 소스 전위 V s 의 변화를 나타내고 있다. 또한 게이트 전위 V g 의 파형을 일점 쇄선으로 나타내고, 소스 전위 V s 의 파형을 점선으로 나타냄으로써 양자를 식별할 수 있게 하고 있다.
- <65> <이전 프레임의 발광 기간>
- <66> 도 4의 타이밍 파형도에 있어서, 시간 t1 이전은 이전 프레임에 있어서의 유기 E L 소자(21)의 발광 기간이 된다. 이 발광 기간에는, 전원공급선(32)의 전위 D S 가 제1 전원전위(이하, 「고전위」라고 기술한다) V c c p 에 있고, 또한 기록 트랜지스터(23)가 비도통 상태에 있다.
- <67> 이 때, 구동 트랜지스터(22)는 포화 영역에서 동작하도록 설정되어 있기 때문에, 도 5a에 나타낸 바와 같이, 구동 트랜지스터(22)의 게이트-소스간 전압 V g s 에 따른 구동전류(드레인-소스간 전류) I d s 가 전원공급선(32)으로부터 구동 트랜지스터(22)를 통해서 유기 E L 소자(21)에 공급된다. 따라서, 유기 E L 소자(21)가 구동전류 I d s 의 전류값에 따른 휘도로 발광한다.
- <68> <임계값 보정 준비 기간>
- <69> 그리고 시간 t1이 되면, 선 순차 주사의 새로운 프레임(현 프레임)에 들어간다. 그리고 도 5b에 나타낸 바와 같이, 전원공급선(32)의 전위 D S 가 고전위 V c c p 에서, 신호선(33)의 기준전위 V o f s 에 대하여 V o f s - V t h 보다도 충분히 낮은 제2 전원전위(이하, 「저전위」라고 기술한다) V i n i 로 전환된다.
- <70> 여기에서, 유기 E L 소자(21)의 임계값전압을 V e l , 공통 전원공급선(34)의 전위를 V c a t h 라고 할 때, 저전위 V i n i 를 V i n i < V e l + V c a t h 라고 하면, 구동 트랜지스터(22)의 소스 전위 V s 가 저전위 V i n i 와 거의 동일해지기 때문에, 유기 E L 소자(21)는 역 바이어스 상태가 되어서 소광한다.

- <71> 다음에 시간 t2에 주사선(31)의 전위 WS가 저전위측에서 고전위측으로 이동함으로써 도 5c에 나타난 바와 같이, 기록 트랜지스터(23)가 도통 상태가 된다. 이 때, 신호 출력 회로(60)로부터 신호선(33)에 대하여 기준전위  $V_{ofs}$ 가 공급되기 때문에, 구동 트랜지스터(22)의 게이트 전위  $V_g$ 는 기준전위  $V_{ofs}$ 가 된다. 또한 구동 트랜지스터(22)의 소스 전위  $V_s$ 는, 기준전위  $V_{ofs}$ 보다도 충분히 낮은 전위  $V_{ini}$ 에 있다.
- <72> 이 때, 구동 트랜지스터(22)의 게이트-소스간 전압  $V_{gs}$ 는  $V_{ofs}-V_{ini}$ 이 된다. 여기에서,  $V_{ofs}-V_{ini}$ 가 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 보다도 크지 않으면, 후술하는 임계값 보정처리를 행할 수 없기 때문에,  $V_{ofs}-V_{ini} > V_{th}$ 가 되는 전위관계로 설정할 필요가 있다.
- <73> 이렇게, 구동 트랜지스터(22)의 게이트 전위  $V_g$ 를 기준전위  $V_{ofs}$ 에, 소스 전위  $V_s$ 를 저전위  $V_{ini}$ 에 각각 고정해서(확정시켜서) 초기화하는 처리가, 후술하는 임계값 보정처리를 행하기 전의 준비(임계값 보정 준비)의 처리다. 여기에서, 기준전위  $V_{ofs}$  및 저전위  $V_{ini}$ 가, 구동 트랜지스터(22)의 게이트 전위  $V_g$  및 소스 전위  $V_s$ 의 각 초기화 전위다.
- <74> <임계값 보정기간>
- <75> 다음에 시간 t3에, 도 5d에 나타난 바와 같이, 전원공급선(32)의 전위 DS가 저전위  $V_{ini}$ 에서 고전위  $V_{ccp}$ 로 전환되면, 구동 트랜지스터(22)의 게이트 전위  $V_g$ 가 유지된 상태에서, 해당 게이트 전위  $V_g$ 에서 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 를 감한 전위를 향해서 구동 트랜지스터(22)의 소스 전위  $V_s$ 가 상승을 시작한다. 드디어, 구동 트랜지스터(22)의 게이트-소스간 전압  $V_{gs}$ 가 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 에 수렴하고, 해당 임계값전압  $V_{th}$ 에 해당하는 전압이 저장용량(24)에 유지된다.
- <76> 여기에서는, 편의상, 구동 트랜지스터(22)의 게이트 전위  $V_g$ 를 유지한 상태에서, 구동 트랜지스터(22)의 게이트 전극의 초기화 전위(기준전위)  $V_{ofs}$ 를 기준으로 해서, 해당 초기화 전위  $V_{ofs}$ 에서 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 를 감한 전위를 향해서 구동 트랜지스터(22)의 소스 전위  $V_s$ 를 변화, 구체적으로는 상승시키고, 최종적으로 수렴한 구동 트랜지스터(22)의 게이트-소스간 전압  $V_{gs}$ 를 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 로서 검출해서 해당 임계값전압  $V_{th}$ 에 해당하는 전압을 저장용량(24)에 유지하는 처리를 행하는 기간을 임계값 보정기간이라고 부르고 있다.
- <77> 이 때, 이 임계값 보정기간에, 전류가 오로지 저장용량(24)측에 흐르고, 유기EL소자(21)측에는 흐르지 않도록 하기 위해서, 유기EL소자(21)가 컷오프 상태가 되도록 공통 전원공급선(34)의 전위  $V_{cath}$ 를 설정해 두는 것으로 한다.
- <78> 다음에 시간 t4에 주사선(31)의 전위 WS가 저전위측으로 이동함으로써 도 6a에 나타난 바와 같이, 기록 트랜지스터(23)가 비도통 상태가 된다. 이 때, 구동 트랜지스터(22)의 게이트 전극이 신호선(33)로부터 전기적으로 분리됨으로써 플로팅 상태가 되지만, 게이트-소스간 전압  $V_{gs}$ 가 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 와 동일하기 때문에, 해당 구동 트랜지스터(22)는 컷오프 상태에 있다. 따라서, 구동 트랜지스터(22)에 드레인-소스간 전류  $I_{ds}$ 는 흐르지 않는다.
- <79> <기록 기간/이동도 보정기간>
- <80> 다음에 시간 t5에, 도 6b에 나타난 바와 같이, 신호선(33)의 전위가 기준전위  $V_{ofs}$ 에서 영상신호의 신호 전압  $V_{sig}$ 로 전환된다. 계속해서, 시간 t6에, 주사선(31)의 전위 WS가 고전위측에 이동함으로써 도 6c에 나타난 바와 같이, 기록 트랜지스터(23)가 도통 상태가 되어서 영상신호의 신호 전압  $V_{sig}$ 를 샘플링해서 화소(20) 내에 기록한다.
- <81> 이 기록 트랜지스터(23)에 의한 신호 전압  $V_{sig}$ 의 기록에 의해, 구동 트랜지스터(22)의 게이트 전위  $V_g$ 가 신호 전압  $V_{sig}$ 가 된다. 그리고, 영상신호의 신호 전압  $V_{sig}$ 에 의한 구동 트랜지스터(22)의 구동시에, 해당 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 가 저장용량(24)에 유지된 임계값전압  $V_{th}$ 에 해당하는 전압과 상쇄됨으로써 임계값 보정이 행해진다. 임계값 보정의 원리의 상세에 관해서는 후술한다.
- <82> 이 때, 유기EL소자(21)는 처음에 컷오프 상태(하이 임피던스 상태)에 있기 때문에, 영상신호의 신호 전압  $V_{sig}$ 에 따라 전원공급선(32)로부터 구동 트랜지스터(22)에 흐르는 전류(드레인-소스간 전류  $I_{ds}$ )는 유기EL소자(21)에 병렬로 접속된 합성 용량  $C_{sub}$ 에 흘러들어 온다. 따라서, 합성 용량  $C_{sub}$ 의 충전이 개시된다.
- <83> 이 합성 용량  $C_{sub}$ 의 충전에 의해, 구동 트랜지스터(22)의 소스 전위  $V_s$ 가 시간의 경과와 함께 상승해 간다. 이 때 이미, 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 의 화소에 따른 편차는 보정되어 있고, 구동 트랜지

스터(22)의 드레인-소스간 전류  $I_{ds}$ 는 해당 구동 트랜지스터(22)의 이동도  $\mu$ 에 의존한 것이 된다.

<84> 여기에서, 기록 계인(영상신호의 신호 전압  $V_{sig}$ 에 대한 저장용량(24)의 유지 전압  $V_{gs}$ 의 비율)이 1(이상값)이라고 가정하면, 구동 트랜지스터(22)의 소스 전위  $V_s$ 가  $V_{ofs}-V_{th}+\Delta V$ 의 전위까지 상승함으로써, 구동 트랜지스터(22)의 게이트-소스간 전압  $V_{gs}$ 는  $V_{sig}-V_{ofs}+V_{th}-\Delta V$ 가 된다.

<85> 즉, 구동 트랜지스터(22)의 소스 전위  $V_s$ 의 상승분  $\Delta V$ 는, 저장용량(24)에 유지된 전압( $V_{sig}-V_{ofs}+V_{th}$ )에서 감소되도록, 바꾸어 말하면, 저장용량(24)의 충전 전하를 방전하도록 작용하고, 부귀환이 가해지게 된다. 따라서, 소스 전위  $V_s$ 의 상승분  $\Delta V$ 는 부귀환의 귀환량이 된다.

<86> 이렇게, 구동 트랜지스터(22)에 흐르는 드레인-소스간 전류  $I_{ds}$ 를 해당 구동 트랜지스터(22)의 게이트 입력에, 즉 게이트-소스간 전압  $V_{gs}$ 에 부귀환함으로써, 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$ 의 이동도  $\mu$ 에 대한 의존성을 상쇄하는, 즉 이동도  $\mu$ 의 화소에 따른 편차를 보정하는 이동도 보정이 행해진다.

<87> 보다 구체적으로는, 영상신호의 신호 전압  $V_{sig}$ 가 높을수록 드레인-소스간 전류  $I_{ds}$ 가 커지기 때문에, 부귀환의 귀환량(보정량)  $\Delta V$ 의 절대값도 커진다. 따라서, 발광 휘도 레벨에 따른 이동도 보정이 행해진다.

<88> 또한 영상신호의 신호 전압  $V_{sig}$ 를 일정하다고 했을 경우, 구동 트랜지스터(22)의 이동도  $\mu$ 가 클수록 부귀환의 귀환량  $\Delta V$ 의 절대값도 커지기 때문에, 화소에 따른 이동도  $\mu$ 의 편차를 제거할 수 있다. 이동도 보정의 원리의 상세에 관해서는 후술한다.

<89> <발광 기간>

<90> 다음에 시간  $t_7$ 에 주사선(31)의 전위  $WS$ 가 저전위측으로 이동함으로써 도 6d에 나타난 바와 같이, 기록 트랜지스터(23)가 비도통 상태가 된다. 이에 따라 구동 트랜지스터(22)의 게이트 전극은, 신호선(33)로부터 전기적으로 분리되기 때문에 플로팅 상태가 된다.

<91> 여기에서, 구동 트랜지스터(22)의 게이트 전극이 플로팅 상태에 있을 때에는, 구동 트랜지스터(22)의 게이트-소스간에 저장용량(24)이 접속되어 있는 것에 의해, 구동 트랜지스터(22)의 소스 전위  $V_s$ 가 변동하면, 해당 소스 전위  $V_s$ 의 변동에 연동해서(추종해서) 구동 트랜지스터(22)의 게이트 전위  $V_g$ 도 변동한다. 이렇게, 구동 트랜지스터(22)의 게이트 전위  $V_g$ 가 소스 전위  $V_s$ 의 변동에 연동해서 변동하는 동작이, 저장용량(24)에 의한 부트스트랩 동작이다.

<92> 구동 트랜지스터(22)의 게이트 전극이 플로팅 상태가 되고, 그것과 동시에, 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$ 가 유기EL소자(21)에 흐르기 시작하는 것에 의해, 유기EL소자(21)의 애노드 전위는, 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$ 에 따라 상승한다.

<93> 그리고 유기EL소자(21)의 애노드 전위가  $V_{el}+V_{cath}$ 를 초과하면, 유기EL소자(21)에 구동전류(발광전류)가 흐르기 시작하기 때문에, 유기EL소자(21)가 발광을 시작한다. 또한 유기EL소자(21)의 애노드 전위의 상승은, 즉 구동 트랜지스터(22)의 소스 전위  $V_s$ 의 상승과 다름없다. 구동 트랜지스터(22)의 소스 전위  $V_s$ 가 상승하면, 저장용량(24)의 부트스트랩 동작에 의해, 구동 트랜지스터(22)의 게이트 전위  $V_g$ 도 연동해서 상승한다.

<94> 이 때, 부트스트랩 계인이 1(이상값)이라고 가정했을 경우, 게이트 전위  $V_g$ 의 상승량은 소스 전위  $V_s$ 의 상승량과 같아진다. 그러므로, 발광 기간 동안 구동 트랜지스터(22)의 게이트-소스간 전압  $V_{gs}$ 는  $V_{sig}-V_{ofs}+V_{th}-\Delta V$ 로 일정하게 유지된다.

<95> (임계값 보정의 원리)

<96> 여기에서, 구동 트랜지스터(22)의 임계값 보정의 원리에 관하여 설명한다. 구동 트랜지스터(22)는, 포화 영역에서 동작하도록 설계되어 있기 때문에 정전류원으로 동작한다. 이에 따라 유기EL소자(21)에는 구동 트랜지스터(22)로부터, 다음 식 (1)로 주어지는 일정한 드레인-소스간 전류(구동전류)  $I_{ds}$ 가 공급된다.

$$\text{<97> } I_{ds} = (1/2) \cdot \mu(W/L)C_{ox}(V_{gs}-V_{th})^2 \quad \dots\dots(1)$$

<98> 여기에서,  $W$ 는 구동 트랜지스터(22)의 채널 폭,  $L$ 은 채널 길이,  $C_{ox}$ 는 단위면적당 게이트 용량이다.

<99> 도 7에, 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$  대 게이트-소스간 전압  $V_{gs}$ 의 특성을 나타낸다.

<100> 이 특성 도면에 나타난 바와 같이, 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 의 화소에 따른 편차에 대한 보정

을 행하지 않으면, 임계값전압  $V_{th}$ 가  $V_{th1}$ 일 때, 게이트-소스간 전압  $V_{gs}$ 에 대응하는 드레인-소스간 전류  $I_{ds}$ 가  $I_{ds1}$ 이 된다.

<101> 이에 반해, 임계값전압  $V_{th}$ 가  $V_{th2}(V_{th2} > V_{th1})$ 일 때, 같은 게이트-소스간 전압  $V_{gs}$ 에 대응하는 드레인-소스간 전류  $I_{ds}$ 가  $I_{ds2}(I_{ds2} < I_{ds1})$ 가 된다. 즉, 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 가 변동하면, 게이트-소스간 전압  $V_{gs}$ 가 일정해도 드레인-소스간 전류  $I_{ds}$ 가 변동한다.

<102> 한편, 상기 구성의 화소(화소회로)(20)에서는, 전술한 바와 같이, 발광시의 구동 트랜지스터(22)의 게이트-소스간 전압  $V_{gs}$ 가  $V_{sig}-V_{ofs}+V_{th}-\Delta V$ 이기 때문에, 이것을 식(1)에 대입하면, 드레인-소스간 전류  $I_{ds}$ 는,

<103> 
$$I_{ds} = (1/2) \cdot \mu(W/L)C_{ox}(V_{sig}-V_{ofs}-\Delta V)^2 \quad \dots\dots(2)$$

<104> 로 나타낸다.

<105> 즉, 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 의 향이 캔슬되어, 구동 트랜지스터(22)로부터 유기 EL 소자(21)에 공급되는 드레인-소스간 전류  $I_{ds}$ 는, 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 에 의존하지 않는다. 그 결과, 구동 트랜지스터(22)의 제조 프로세스의 편차나 시간에 따른 변화에 의해, 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 가 화소마다 변동하더라도, 드레인-소스간 전류  $I_{ds}$ 가 변동하지 않기 때문에, 유기 EL 소자(21)의 발광 휘도를 일정하게 유지할 수 있다.

<106> (이동도 보정의 원리)

<107> 다음에 구동 트랜지스터(22)의 이동도 보정의 원리에 관하여 설명한다. 도 8에, 구동 트랜지스터(22)의 이동도  $\mu$ 가 상대적으로 큰 화소 A와, 구동 트랜지스터(22)의 이동도  $\mu$ 가 상대적으로 작은 화소 B를 비교한 상태에서 특성 커브를 나타낸다. 구동 트랜지스터(22)를 폴리실리콘 박막 트랜지스터 등으로 구성했을 경우, 화소 A나 화소 B와 같이, 화소 간에 이동도  $\mu$ 가 변동하는 것은 피할 수 없다.

<108> 화소 A와 화소 B에서 이동도  $\mu$ 에 편차가 있는 상태에서, 예를 들면 두 화소 A, B에 동일 레벨의 영상신호의 신호 전압  $V_{sig}$ 를 기록했을 경우에, 아무런 이동도  $\mu$ 의 보정을 행하지 않으면, 이동도  $\mu$ 가 큰 화소 A에 흐르는 드레인-소스간 전류  $I_{ds1}'$ 과 이동도  $\mu$ 가 작은 화소 B에 흐르는 드레인-소스간 전류  $I_{ds2}'$  사이에는 큰 차이가 생겨버린다. 이렇게, 이동도  $\mu$ 의 화소에 따른 편차에 기인해서 드레인-소스간 전류  $I_{ds}$ 에 화소 간에 큰 차이가 생기면, 화면의 유니포머티가 손상된다.

<109> 여기에서, 전술한 식(1)의 트랜지스터 특성식으로부터 분명한 것처럼, 이동도  $\mu$ 가 크면 드레인-소스간 전류  $I_{ds}$ 가 커진다. 따라서, 부귀환에 있어서의 귀환량  $\Delta V$ 는 이동도  $\mu$ 가 커질수록 커진다. 도 8에 나타낸 바와 같이, 이동도  $\mu$ 가 큰 화소 A의 귀환량  $\Delta V1$ 은, 이동도가 작은 화소 B의 귀환량  $\Delta V2$ 에 비해 크다.

<110> 따라서, 이동도 보정처리에 의해 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$ 를 영상신호의 신호 전압  $V_{sig}$ 측에 부귀환 시킴으로써, 이동도  $\mu$ 가 클수록 부귀환이 크게 걸리게 되기 때문에, 이동도  $\mu$ 의 화소에 따른 편차를 억제할 수 있다.

<111> 구체적으로는, 이동도  $\mu$ 가 큰 화소 A에서 귀환량  $\Delta V1$ 의 보정을 걸면, 드레인-소스간 전류  $I_{ds}$ 는  $I_{ds1}'$ 에서  $I_{ds1}$ 까지 크게 하강한다. 한편, 이동도  $\mu$ 가 작은 화소 B의 귀환량  $\Delta V2$ 는 작기 때문에, 드레인-소스간 전류  $I_{ds}$ 는  $I_{ds2}'$ 에서  $I_{ds2}$ 까지의 하강이 되고, 그다지 크게 하강하지 않는다. 결과적으로, 화소 A의 드레인-소스간 전류  $I_{ds1}$ 과 화소 B의 드레인-소스간 전류  $I_{ds2}$ 는 거의 동일해지기 때문에, 이동도  $\mu$ 의 화소에 따른 편차가 보정된다.

<112> 이상을 정리하면, 이동도  $\mu$ 가 다른 화소 A와 화소 B가 있는 경우, 이동도  $\mu$ 가 큰 화소 A의 귀환량  $\Delta V1$ 은 이동도  $\mu$ 가 작은 화소 B의 귀환량  $\Delta V2$ 에 비해 커진다. 즉, 이동도  $\mu$ 가 큰 화소일수록 귀환량  $\Delta V$ 가 크고, 드레인-소스간 전류  $I_{ds}$ 의 감소량이 커진다.

<113> 따라서, 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$ 를, 영상신호의 신호 전압  $V_{sig}$ 가 인가되는 구동 트랜지스터(22)의 게이트 전극측에 부귀환 시킴으로써, 이동도  $\mu$ 가 다른 화소의 드레인-소스간 전류  $I_{ds}$ 의 전류값이 균일해진다. 그 결과, 이동도  $\mu$ 의 화소에 따른 편차를 보정할 수 있다. 즉, 구동 트랜지스터(22)에 흐르는 전류(드레인-소스간 전류  $I_{ds}$ )를, 구동 트랜지스터(22)의 게이트 전극측에 부귀환시키는 처리가 이동도 보정처리가 된다.

<114> 여기에서, 도 2에 나타낸 화소(화소회로)(20)에 있어서, 임계값 보정, 이동도 보정의 유무에 따른 영상신호의

신호 전위(샘플링 전위)  $V_{sig}$ 와 구동 트랜지스터(22)의 드레인·소스간 전류  $I_{ds}$ 와의 관계에 대해서 도 9를 사용하여 설명한다.

- <115> 도 9에 있어서, 9a는 임계값 보정 및 이동도 보정을 모두 행하지 않을 경우, 9b는 이동도 보정을 행하지 않고, 임계값 보정만을 행했을 경우, 9c는 임계값 보정 및 이동도 보정을 함께 행했을 경우를 각각 나타내고 있다. 도 9a에 나타난 바와 같이, 임계값 보정 및 이동도 보정을 모두 행하지 않을 경우에는, 임계값전압  $V_{th}$  및 이동도  $\mu$ 의 화소 A, B에 따른 편차에 기인해서 드레인·소스간 전류  $I_{ds}$ 에 화소 A, B간에 큰 차이가 생기게 된다.
- <116> 이에 비해 임계값 보정만을 행한 경우에는, 도 9b에 나타난 바와 같이, 해당 임계값 보정에 의해 드레인-소스간 전류  $I_{ds}$ 의 편차를 어느 정도 저감할 수 있지만, 이동도  $\mu$ 의 화소 A, B에 따른 편차에 기인하는 화소 A, B간에서의 드레인-소스간 전류  $I_{ds}$ 의 차이는 남는다.
- <117> 그리고 임계값 보정 및 이동도 보정을 모두 함으로써, 도 9c에 나타난 바와 같이, 임계값전압  $V_{th}$  및 이동도  $\mu$ 의 화소 A, B에 따른 편차에 기인하는 화소 A, B간에서의 드레인-소스간 전류  $I_{ds}$ 의 차이를 거의 없앨 수 있기 때문에, 어느 계조에 있어서도 유기EL소자(21)의 휘도 편차는 발생하지 않고, 양호한 화질의 표시 화상을 얻을 수 있다.
- <118> 또한 도 2에 나타난 화소(20)는, 임계값 보정 및 이동도 보정의 각 보정기능에 더해서, 전술한 저장용량(24)에 의한 부트스트랩 동작의 기능을 갖추고 있음으로써 다음과 같은 작용 효과를 얻을 수 있다.
- <119> 즉, 유기EL소자(21)의 I-V 특성이 경시 변화되고, 이것에 따라 구동 트랜지스터(22)의 소스 전위  $V_s$ 가 변화되더라도, 저장용량(24)에 의한 부트스트랩 동작에 의해, 구동 트랜지스터(22)의 게이트-소스간 전위  $V_{gs}$ 를 일정하게 유지할 수 있으므로, 유기EL소자(21)에 흐르는 전류는 변화되지 않고 일정해진다. 따라서, 유기EL소자(21)의 발광 휘도도 일정하게 유지되기 때문에, 유기EL소자(21)의 I-V 특성이 경시 변화하더라도, 거기에 수반하는 휘도 열화가 없는 화상표시를 실현할 수 있다.
- <120> (발광 기간에서의 결합)
- <121> 그런데, 발광 기간에는, 기록 트랜지스터(23)의 게이트 전극에 음의 바이어스 전압, 예를 들면 -3V 정도의 전압이 인가됨으로써, 기록 트랜지스터(23)는 비도통 상태가 된다. 또한 발광 기간에는, 유기EL소자(21)에 전류가 흐르고 있기 때문에, 유기EL소자(21)의 애노드 전위(구동 트랜지스터(22)의 소스 전위)가 일정 전위, 예를 들면 5V 정도까지 상승한다.
- <122> 그리고 화이트계조의 표시시 등에서는 화이트계조의 신호 전압  $V_{sig}$ 를 예를 들면 5V로 하면, 구동 트랜지스터(22)의 게이트 전위는, 소스 전위보다도 5V 더 높아져, 10V 정도가 된다. 한편, 자 화소 행이 발광 기간에 있을 때에 타 화소 행에서는 영상신호의 신호 전압  $V_{sig}$ 의 기록이 행해지고, 이 때의 신호선(33)의 전위에 의해 기록 트랜지스터(23)의 신호선(33)측의 전위(소스 전위)가 0~6V 정도의 전위가 된다.
- <123> 그 결과, 기록 트랜지스터(23)의 게이트 전극에 -3V 정도의 전압이, 신호선(33)측의 전극(소스 전극)에 0~6V 정도의 전압이 인가되어, 기록 트랜지스터(23)에는 음의 바이어스가 걸린 상태가 되는 것과 함께, 게이트-드레인 간에 13V 정도의 높은 전압이 인가된 상태가 된다.
- <124> 이 음의 바이어스에 의해, 기록 트랜지스터(23)의 임계값전압  $V_{th}$ 가 낮아지는 방향으로 변동하는 현상이 생기고, 기록 트랜지스터(23)의  $V_{th}$  특성은, 게이트 전극에 기록 펄스(주사 신호) WS를 인가했을 때에 채널이 형성되어서 소스-드레인 간에 전류가 흐르는 인헨스먼트로부터, 게이트 전극에 기록 펄스 WS를 인가하지 않는 상태에서 소스-드레인 간에 전류가 흐르는 디프레션으로 시프트하는 것이 본원 출원인에 의해 확인되었다.
- <125> 도 10에, 음의 바이어스 인가시의 임계값전압  $V_{th}$ 의 변동 특성의 일례를 게시한다. 도 10에 있어서, 가로축은 기록 트랜지스터(23)의 게이트 전극에 음의 바이어스를 인가하고 있는 스트레스 시간을 나타내고, 세로축은 임계값전압  $V_{th}$ 의 변동량  $\Delta V_{th}$ 를 나타낸다. 동 도면으로부터 분명한 것처럼, 스트레스 시간이 길어짐에 따라서 임계값전압  $V_{th}$ 가 낮아진다는 것을 알 수 있다.
- <126> 한편, 이동도 보정의 최적보정시간  $t$ 는,
- <127> 
$$t = C / (k\mu V_{sig}) \quad \dots\dots(3)$$
- <128> 이 되는 식으로 주어진다. 여기에서, 정수  $k$ 는  $k=(1/2)(W/L)C_{ox}$ 다. 또,  $C$ 는 이동도 보정을 행할 때에 방전되는 노드의 용량이며, 도 2의 회로예에서는 유기EL소자(21)의 등가 용량, 저장용량(24) 및 보조용량(25)의

합성 용량이 된다.

- <129> 또한 이동도 보정의 보정시간  $t$ 는, 기록 트랜지스터(23)가 도통 상태에서 비도통 상태로 이행하는 타이밍에 의해 결정된다. 그리고, 기록 트랜지스터(23)는, 게이트 전위와 신호선(33)의 전위 사이의 전위차, 즉 게이트·소스간 전압이 임계값전압  $V_{th}$ 가 되었을 때 컷오프한다. 즉 도통 상태에서 비도통 상태로 이행한다.
- <130> 그런데, 출원인은, 이동도 보정의 보정시간  $t$ 를 영상신호의 신호 전압  $V_{sig}$ 에 반비례하도록, 즉 신호 전압  $V_{sig}$ 가 클 때에는 보정시간  $t$ 가 짧아지고, 신호 전압  $V_{sig}$ 가 작을 때에는 보정시간  $t$ 가 길어지도록 설정함으로써, 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$ 의 이동도  $\mu$ 에 대한 의존성을 더 확실하게 상쇄할 수 있다는 것을, 즉 이동도  $\mu$ 의 화소에 따른 편차를 더 확실하게 보정할 수 있는 것을 확인하고 있다.
- <131> 이로부터, 기록 트랜지스터(23)의 게이트 전극에 인가하는 기록 펄스  $WS$ 를, 하이 레벨에서 로 레벨로 이동할 때의 하강 파형(기록 트랜지스터(23)가 P채널일 때는 상승 파형)이, 도 11에 나타낸 바와 같이 영상신호의 신호 전압  $V_{sig}$ 에 대하여 반비례하는 파형이 되도록 설정하고 있다.
- <132> 기록 펄스  $WS$ 의 하강 파형을, 영상신호의 신호 전압  $V_{sig}$ 에 대하여 반비례하는 파형으로 설정함으로써 기록 트랜지스터(23)의 게이트-소스간 전압이 임계값전압  $V_{th}$ 가 되었을 때 해당 기록 트랜지스터(23)가 컷오프하기 때문에, 이동도 보정의 보정시간  $t$ 를 영상신호의 신호 전압  $V_{sig}$ 에 반비례하도록 설정할 수 있다.
- <133> 구체적으로는, 도 11의 파형도로부터 분명한 것처럼, 기록 트랜지스터(23)는, 화이트 레벨에 대응한 신호 전압  $V_{sig}$ (화이트)일 때는, 게이트-소스간 전압이  $V_{sig}$ (화이트)+ $V_{th}$ 가 되었을 때 컷오프하기 때문에 이동도 보정의 보정시간  $t$ (화이트)가 가장 짧게 설정되고, 그레이 레벨에 대응한 신호 전압  $V_{sig}$ (그레이)일 때는, 게이트-소스간 전압이  $V_{sig}$ (그레이)+ $V_{th}$ 가 되었을 때 컷오프하기 때문에 보정시간  $t$ (그레이)가 보정시간  $t$ (화이트)보다도 길게 설정되게 된다.
- <134> 이렇게, 이동도 보정의 보정시간  $t$ 를 영상신호의 신호 전압  $V_{sig}$ 에 반비례하도록 설정함으로써, 최적의 보정시간  $t$ 를 신호 전압  $V_{sig}$ 에 대응해서 설정할 수 있기 때문에, 흑 레벨로부터 화이트 레벨까지 신호 전압  $V_{sig}$ 의 전 레벨 범위(전 계조)에 걸쳐서 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$ 의 이동도  $\mu$ 에 대한 의존성을 더 확실하게 상쇄할 수 있다. 즉 이동도  $\mu$ 의 화소에 따른 편차를 더 확실하게 보정할 수 있다.
- <135> 한편, 전술한 바와 같이, 발광 기간에 음의 바이어스에 의해 기록 트랜지스터(23)의  $V_{th}$  특성이 디프레션으로 시프트하면, 구체적으로는, 도 12에 나타낸 바와 같이 기록 트랜지스터(23)의 임계값전압  $V_{th}$ 가  $V_{th1}$ 의 초기 상태로부터 그것보다도 낮은  $V_{th2}$ 로 변동하면, 이동도 보정의 동작점이 이동하고, 이동도 보정의 보정시간  $t$ 가 초기 상태의 시간  $t1$ 로부터 그것보다 긴 시간  $t2$ 로 변화한다.
- <136> 그리고 이동도 보정의 보정시간  $t$ 가 길어지면, 이동도 보정에 대해서 과보정이 이루어지게 된다. 여기에서, 유기EL소자(21)의 발광 전류(구동전류)  $I_{ds}$ 는, 다음 식 (4)로 주어진다.
- <137> 
$$I_{ds} = k\mu [V_{sig} / \{1 + V_{sig}(k\mu/C)t\}]^2 \dots\dots(4)$$
- <138> 상기의 식 (4)로부터 분명한 것처럼, 이동도 보정의 보정시간  $t$ 가 길어져, 과보정이 이루어지면, 유기EL소자(21)의 발광 전류  $I_{ds}$ 가 서서히 저하되기 때문에, 표시 패널의 경시적인 휘도 저하를 초래하는 요인이 된다.
- <139> [본 실시예의 특징 부분]
- <140> 따라서, 본 실시예에 따른 유기EL표시장치(10)에서는, 유기EL소자(21)의 비발광 기간에, 구동 트랜지스터(22)에 전류가 흐르지 않고 있을 때, 더 구체적으로는 전원공급선(32)의 전위  $DS$ 가 저전위  $V_{ini}$ 에 있을 때에, 기록 트랜지스터(23)의 게이트 전극에 양의 바이어스 전압, 즉 영상신호의 신호 전압  $V_{sig}$ 의 최소 진폭 레벨보다도 높은 바이어스 전압을 인가하도록 한다.
- <141> 구체적으로는, 기록 트랜지스터(23)의 게이트 전극에는, 임계값전압 보정처리를 행할 때와, 신호 기록 처리 및 이동도 보정처리를 행할 때에, 기록 주사 회로(40)로부터 주사선(31)(31-1~31-m)을 통해 기록 펄스  $WS$ 가 인가되지만, 이 기록 펄스  $WS$ 를 비발광 기간에, 구동 트랜지스터(22)에 전류가 흐르지 않고 있을 때에도 기록 트랜지스터(23)의 게이트 전극에 인가하도록 한다.
- <142> 일반적으로, 트랜지스터에 있어서, 양의 게이트 바이어스에서는  $V_{th}$  특성은 인헨스먼트측으로 시프트한다. 도 13에, 양 바이어스 인가시의 임계값전압  $V_{th}$ 의 변동 특성의 일례를 게시한다. 도 13에 있어서, 가로축은 기록 트랜지스터(23)의 게이트 전극에 양 바이어스를 인가하고 있는 스트레스 시간을 나타내고, 세로축은 임계

값전압  $V_{th}$ 의 변동량  $\Delta V_{th}$ 를 나타낸다.

- <143> 도 13으로부터 분명한 것처럼, 기록 트랜지스터(23)의 게이트 전극에 양 바이어스를 인가하고 있는 스트레스 시간이 길면 길수록 임계값전압  $V_{th}$ 가 증대하는 방향으로 변화되고, 기록 트랜지스터(23)의  $V_{th}$  특성이 인헨스먼트축으로 시프트한다는 것을 알 수 있다.
- <144> 이렇게, 유기EL소자(21)의 비발광 기간에 있어서, 구동 트랜지스터(22)에 전류가 흐르지 않고 있을 때, 더 구체적으로는 전원공급선(32)의 전위  $D_S$ 가 저전위  $V_{ini}$ 에 있을 때에, 기록 트랜지스터(23)의 게이트 전극에 양의 바이어스 전압을 인가함으로써, 기록 트랜지스터(23)의  $V_{th}$  특성을 인헨스먼트축으로 시프트시킬 수 있다.
- <145> 여기에서, 기록 트랜지스터(23)의 게이트 전극에 양의 바이어스 전압을 인가한다. 구체적으로는 기록 펄스  $WS$ 를 인가함으로써 기록 트랜지스터(23)가 도통 상태가 되고, 구동 트랜지스터(22)의 게이트 전위를 고쳐줄 수 있게 되지만, 구동 트랜지스터(22)에는 전류가 흐르고 있지 않기 때문에 유기EL소자(21)는 비발광 상태 그대로다.
- <146> 즉, 구동 트랜지스터(22)에 전류가 흐르지 않고 있을 때에, 기록 트랜지스터(23)의 게이트 전극에 양의 바이어스 전압을 인가하고, 기록 트랜지스터(23)의  $V_{th}$  특성을 인헨스먼트축으로 시프트시키는 동작은, 유기EL소자(21)의 발광/비발광의 동작에는 아무런 영향을 미치지 않는다.
- <147> 그리고 비발광 기간에 있어서, 기록 트랜지스터(23)의  $V_{th}$  특성을 인헨스먼트축으로 시프트 시킴으로써, 발광 기간에서의 음의 바이어스에 의한 기록 트랜지스터(23)의  $V_{th}$  특성의 디프레션축으로의 시프트를 억제할 수 있다. 바람직하게는 상쇄할 수 있다.
- <148> 이에 따라 이동도 보정의 동작점의 변동을 억제할 수 있기 때문에, 최적의 보정시간  $t$ 로 이동도 보정을 행할 수 있다. 그 결과, 발광 기간에서의 음의 바이어스에 의한 기록 트랜지스터(23)의  $V_{th}$  특성의 디프레션축으로의 시프트에 기인하는 유기EL소자(21)의 발광 전류의 저하를 억제할 수 있으므로, 표시 패널(70)의 경시적인 휘도 저하를 억제할 수 있다.
- <149> 이 기록 트랜지스터(23)의 게이트 전극에 양의 바이어스 전압을 인가하는 것에 의한  $V_{th}$ 특성의 디프레션축으로의 시프트 효과를 상승시키기 위해서는, 양의 바이어스 전압, 구체적으로는 기록 펄스  $SW$ 의 파고치를, 기록 트랜지스터(23)의 내압의 범위 내에서 가능한 한 큰 값으로 설정하는 것이 바람직하다.
- <150> 이하에, 비발광 기간에 있어서, 구동 트랜지스터(22)에 전류가 흐르지 않고 있을 때에, 기록 트랜지스터(23)의 게이트 전극에 양의 바이어스 전압을 인가하기 위한 구체적인 실시예에 관하여 설명한다.
- <151> (실시예 1)
- <152> 도 14는, 실시예 1에 관련되는 구동방법에 의한 회로 동작의 설명에 제공하는 타이밍 파형도다.
- <153> 도 14의 타이밍 파형도에 나타난 바와 같이, 시간  $t_1$ 에 새로운 프레임(현 프레임)에 들어가고, 시간  $t_2$ 에 구동 트랜지스터(22)의 게이트 전위  $V_g$ 를 기준전위  $V_{ofs}$ 에, 소스 전위  $V_s$ 를 저전위  $V_{ini}$ 에 각각 초기화하는 처리가 행해진 후 시간  $t_3-t_4$ 의 기간에 임계값 보정처리가 행해지고, 그 후 시간  $t_6-t_7$ 의 기간에 영상신호의 신호 전압  $V_{sig}$ 의 기록 처리 및 이동도 보정처리가 이루어지는 일련의 처리에 대해서는, 전술한 기본적인 회로 동작의 경우와 같다.
- <154> 이 일련의 처리에 더해서, 실시예 1에 관련되는 구동법에서는, 임계값 보정처리에 들어가기 전의 비발광 기간이며, 구동 트랜지스터(22)에 전류가 흐르지 않고 있을 때에, 자 화소 행의 임계값 보정기간에 선행하는 적어도 1H기간, 예를 들면 복수 H기간에 있어서, 시간  $t_{11}, \dots, t_{1m}$ 에 다른 화소 행의 임계값 보정처리(구동 트랜지스터(22)의 게이트 전위의 초기화처리를 포함한다)에 동기해서 기록 트랜지스터(23)의 게이트 전극에 양의 바이어스 전압을 인가한다. 구체적으로는 기록 펄스  $WS$ 를 액티브(하이 레벨) 상태로 하도록 하고 있다.
- <155> 여기에서, 기록 트랜지스터(23)의 게이트 전극에 양의 바이어스 전압을 인가할 때에는, 복수 H기간에 있어서, 신호선(33)의 전위가 기준전위  $V_{ofs}$ 에 있을 때에 각 H기간마다 간헐적으로 기록 펄스  $WS$ 를 액티브 상태로 하는 것이 바람직하다. 그 이유에 대해서 이하에 설명한다.
- <156> 즉, 기록 펄스  $WS$ 를 복수 회 액티브 상태로 하면, 동일 타이밍에서 한 개의 신호선(33)에 대하여 복수의 화소 행의 기록 트랜지스터(23)가 도통 상태가 되기 때문에, 신호선(33)의 용량이 증가해버린다. 이 용량증가에 따라, 신호선(33)의 과도응답이 악화해버린다.

- <157> 특히, 다른 화소 행에 있어서, 영상신호의 신호 전압  $V_{sig}$ 를 기록할 때는, 신호선(33)의 과도응답이 악화하면, 신호 전압  $V_{sig}$ 의 기록이 완료되기 전에 신호 기록 시간이 종료되어, 신호 전압  $V_{sig}$ 를 충분히 기록할 수 없게 되기 때문에, 화질 저하나 휘도 저하의 원인이 된다. 이러한 이유로, 복수 H기간에 있어서, 신호선(33)의 전위가 기준전위  $V_{ofs}$ 에 있을 때에 기록 펄스  $WS$ 를 액티브 상태로 하는 것이 바람직하다.
- <158> (실시예 2)
- <159> 도 15는, 실시예 2에 관련되는 구동방법에 의한 회로 동작의 설명에 제공하는 타이밍 파형도다.
- <160> 실시예 1에서는, 복수 H기간에 있어서 각 H기간마다 간헐적으로, 기록 펄스  $WS$ 를 액티브 상태로 해서, 기록 트랜지스터(23)의 게이트 전극에 양의 바이어스 전압을 인가하도록 하고 있다. 이에 반해, 본 실시예 2에서는, 시간  $t_{11}$ 로부터 임계값 보정처리에 구동 트랜지스터(22)의 게이트 전위의 초기화처리에 들어가기 직전의 시간  $t_{1n}$ 까지의 복수 H기간에 걸쳐서 연속적으로 기록 펄스  $WS$ 를 액티브 상태로 하고, 기록 트랜지스터(23)의 게이트 전극에 양의 바이어스 전압을 인가하도록 하고 있다.
- <161> 이렇게, 복수 H기간에 걸쳐서 연속적으로 기록 펄스  $WS$ 를 액티브 상태로 하도록 했을 경우, 전술한 것 같이, 신호선(33)의 과도응답이 악화하지만, 기록 트랜지스터(23)의 게이트 전극에 양의 바이어스 전압을 인가하는 시간을, 기록 펄스  $WS$ 를 간헐적으로 액티브 상태로 하는 실시예 1의 경우에 비해 길게 확보할 수 있으므로, 기록 트랜지스터(23)의 게이트 전극에 양의 바이어스 전압을 인가하는 것에 의한  $V_{th}$  특성의 디프레션으로의 시프트 효과는 크다.
- <162> [변형예]
- <163> 상기 실시예에서는 임계값 보정처리를 일 회만 실행하는 구동법을 취할 경우에 적용한 예에 관하여 설명했지만, 본 발명은 이것에 한정되지 않고, 임계값 보정처리를 이동도 보정 및 신호 기록 처리와 함께 행하는 1수평주사 기간에 더해서, 해당 1수평주사 기간에 선행하는 복수의 수평주사 기간으로 분할해서 복수 회 실행하는, 소위 분할  $V_{th}$  보정을 행하는 구동법을 채용할 경우에도 마찬가지로 적용 가능하다.
- <164> 이렇게, 이동도 보정 및 신호 기록을 행하는 1수평주사 기간과, 해당 1수평주사 기간에 선행하는 복수의 수평주사 기간으로 분할해서 임계값 보정기간을 설정함으로써, 고화질화에 수반되는 다화소화에 의해 1수평주사 기간에 할당되는 시간이 짧아지더라도, 임계값 보정기간으로서 충분한 시간을 확보할 수 있으므로, 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 를 확실하게 검출해서 저장용량(24)에 유지할 수 있고, 따라서 임계값 보정처리를 확실하게 행할 수 있다.
- <165> 그리고 분할  $V_{th}$  보정을 행하는 구동법을 취할 경우에 있어서도, 구동 트랜지스터(22)에 전류가 흐르지 않고 있을 때에, 기록 트랜지스터(23)의 게이트 전극에 양의 바이어스 전압을 인가함으로써 발광 기간에서의 음의 바이어스에 의한 기록 트랜지스터(23)의  $V_{th}$  특성의 디프레션으로의 시프트에 기인하는 발광 전류의 저하를 억제할 수 있으므로, 표시 패널(70)의 경시적인 휘도 저하를 억제할 수 있다.
- <166> 또한 상기 실시예에서는 기록 트랜지스터(23)로서 N채널형 트랜지스터를 사용함으로써 기록 펄스  $WS$ 의 하이 레벨이 액티브가 되기 때문에, 구동 트랜지스터(22)에 전류가 흐르지 않고 있을 때에, 기록 트랜지스터(23)의 게이트 전극에 양의 바이어스 전압을 인가하는 것으로 했지만, 기록 트랜지스터(23)로서 P채널형 트랜지스터를 사용한 화소회로의 경우에는, 기록 트랜지스터(23)의 게이트 전극에 음의 바이어스 전압을 인가하도록 하면 좋다. 즉, 기록 트랜지스터(23)를 비도통 상태로 할 때의 바이어스 전압과 반대 극성의 바이어스 전압을 인가하도록 하면 좋다.
- <167> 또한, 상기 실시예에서는 구동 트랜지스터(22)에 공급하는 전원전위  $DS$ 를 제1 전위  $V_{ccp}$ 과 제2 전위  $V_{in}$ 으로 전환 가능한 구성으로 하고, 해당 전원전위  $DS$ 의 전환에 의해 유기EL소자(21)의 발광/비발광을 제어하는 트랜지스터와, 구동 트랜지스터(22)의 소스 전위  $V_s$ 를 초기화하는 트랜지스터를 생략하고, 또, 구동 트랜지스터(22)의 게이트 전위  $V_g$ 에 주는 기준전위  $V_{ofs}$ 를 영상신호의 신호 전압  $V_{sig}$ 와 같은 신호선(33)으로부터 공급하는 구성을 취함으로써 구동 트랜지스터(22)의 게이트 전위  $V_g$ 를 초기화하는 트랜지스터를 생략한 구성의 유기EL 표시장치에 적용했을 경우를 예로 들어서 설명했지만, 본 발명은 이 적용예에 한정되는 것이 아니다.
- <168> 즉, 구동 트랜지스터(22) 및 기록 트랜지스터(23)에 더해서, 유기EL소자(21)의 발광/비발광을 제어하는 트랜지스터를 가지거나, 구동 트랜지스터(22)의 소스 전위  $V_s$ 를 초기화하는 트랜지스터를 가지거나, 구동 트랜지스터(22)의 게이트 전위  $V_g$ 를 초기화하는 트랜지스터를 가지는 구성의 화소를 갖는 유기EL 표시장치에도 마

참가지로 적용 가능하다.

- <169> 또한 상기 실시예에서는 화소회로(20)의 전기광학소자로서, 유기EL소자를 사용한 유기EL표시장치에 적용했을 경우를 예로 들어서 설명했지만, 본 발명은 이 적용예에 한정되는 것이 아니다. 구체적으로는, 무기EL소자, LED소자, 반도체 레이저 소자 등, 디바이스에 흐르는 전류값에 따라 발광 휘도가 변화되는 전류 구동형 전기광학소자(발광소자)를 사용한 표시장치 전반에 적용 가능하다.
- <170> [적용예]
- <171> 이상 설명한 본 발명에 의한 표시장치는, 일례로서, 도 16~도 20에 나타내는 여러 가지 전자기기, 예를 들면 디지털 카메라, 노트북 PC, 휴대전화 등의 휴대 단말장치, 비디오 카메라 등, 전자기기에 입력된 영상신호, 혹은, 전자기기 내에서 생성한 영상신호를, 화상 혹은 영상으로서 표시하는 모든 분야의 전자기기의 표시장치에 적용하는 것이 가능하다.
- <172> 이렇게, 모든 분야의 전자기기의 표시장치로서 본 발명에 의한 표시장치를 사용함으로써, 전술한 실시예의 설명으로부터 분명한 것처럼, 본 발명에 의한 표시장치는, 발광 기간에서의 음의 바이어스에 의한 기록 트랜지스터의  $V_{th}$  특성의 디프레션으로의 시프트에 기인하는 발광 전류의 저하를 억제하고, 표시 패널의 경시적인 휘도 저하를 억제할 수 있기 때문에, 각종 전자기기에 있어서, 고품위의 화상표시를 행할 수 있다.
- <173> 이 때, 본 발명에 의한 표시장치는, 봉지된 구성의 모듈 형상의 것도 포함한다. 예를 들면, 화소 어레이부(30)에 투명한 유리 등의 대향부에 부착되어 형성된 표시 모듈이 해당한다. 이 투명한 대향부에는, 컬러필터, 보호막 등, 그리고, 상기한 차광막이 설치될 수 있다. 이 때, 표시 모듈에는, 외부에서 화소 어레이부에의 신호 등을 입출력하기 위한 회로부나 FPC(플렉시블 프린트 서킷) 등이 설치되어도 된다.
- <174> 이하에, 본 발명이 적용되는 전자기기의 구체적인 예에 관하여 설명한다.
- <175> 도 16은 본 발명이 적용되는 텔레비전 세트의 외관을 나타내는 사시도다. 본 적용예에 관련되는 텔레비전 세트는, 프런트 패널(102)이나 필터 유리(103) 등으로 구성된 영상표시 화면부(101)를 포함하고, 그 영상표시 화면부(101)로서 본 발명에 의한 표시장치를 사용함으로써 제조된다.
- <176> 도 17은 본 발명이 적용되는 디지털 카메라의 외관을 나타내는 사시도이며 17a는 앞쪽에서 본 사시도, 17b는 뒤쪽에서 본 사시도다. 본 적용예에 관련되는 디지털 카메라는, 플래시용 발광부(111), 표시부(112), 메뉴 스위치(113), 셔터 버튼(114) 등을 포함하고, 그 표시부(112)로서 본 발명에 의한 표시장치를 사용함으로써 제조된다.
- <177> 도 18은 본 발명이 적용되는 노트북형 PC의 외관을 나타내는 사시도다. 본 적용예에 관련되는 노트북형 PC는, 본체(121)에, 문자 등을 입력할 때 조작되는 키보드(122), 화상을 표시하는 표시부(123) 등을 포함하고, 그 표시부(123)로서 본 발명에 의한 표시장치를 사용함으로써 제조된다.
- <178> 도 19는 본 발명이 적용되는 비디오 카메라의 외관을 나타내는 사시도다. 본 적용예에 관련되는 비디오 카메라는, 본체부(131), 전방을 향한 측면에 피사체 촬영용 렌즈(132), 촬영시의 스타트/스톱 스위치(133), 표시부(134) 등을 포함하고, 그 표시부(134)로서 본 발명에 의한 표시장치를 사용함으로써 제조된다.
- <179> 도 20은 본 발명이 적용되는 휴대 단말장치, 예를 들면 휴대전화기를 나타내는 외관도이며, 20a는 연 상태에서 정면도, 20b는 그 측면도, 20c는 닫은 상태에서의 정면도, 20d는 좌측면도, 20e는 우측면도, 20f는 평면도, 20g는 하면도다. 본 적용예에 관련되는 휴대전화기는, 상측 케이싱(141), 하측 케이싱(142), 연결부(여기에서는 힌지부)(143), 디스플레이(144), 서브 디스플레이(145), 픽처 라이트(146), 카메라(147) 등을 포함하고, 그 디스플레이(144)나 서브 디스플레이(145)로서 본 발명에 의한 표시장치를 사용함으로써 제조된다.

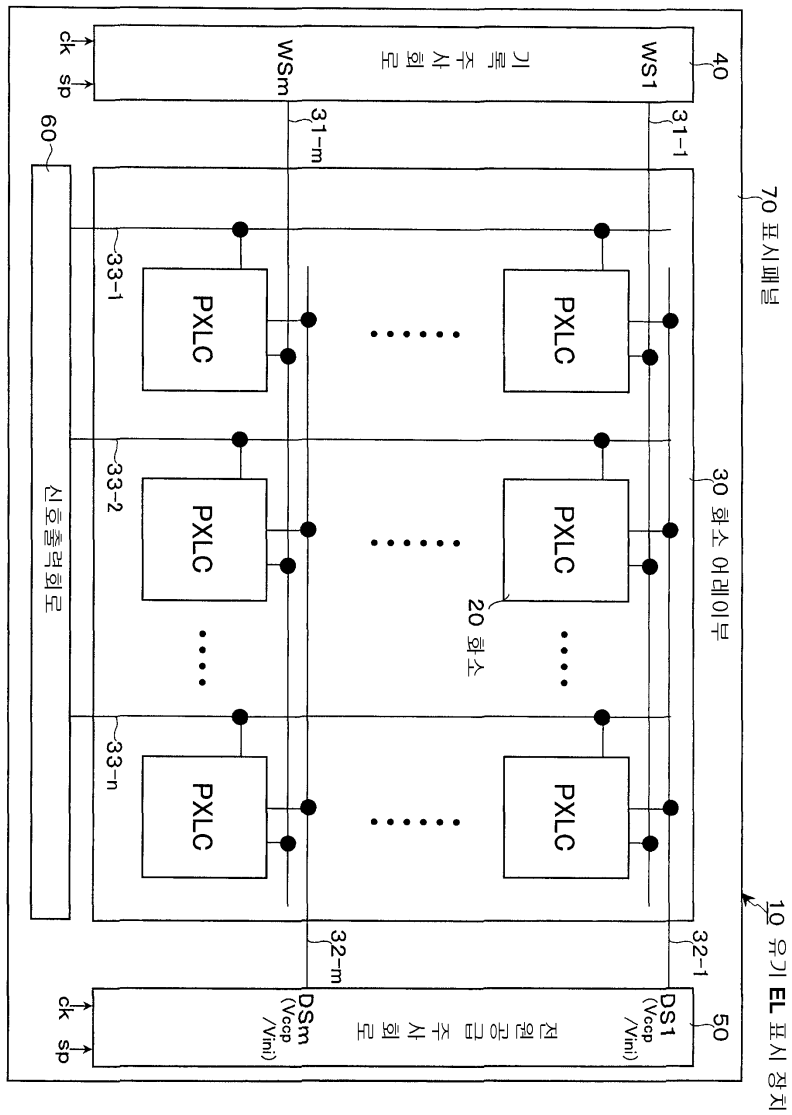
**도면의 간단한 설명**

- <180> 도 1은 본 발명이 적용되는 유기EL표시장치의 구성의 개략을 나타내는 시스템 구성도다.
- <181> 도 2는 화소(화소회로)의 구체적인 구성예를 게시하는 회로도다.
- <182> 도 3은 화소의 단면구조의 일례를 게시하는 단면도다.
- <183> 도 4는 본 발명이 적용되는 유기EL표시장치의 기본적인 회로 동작의 설명에 제공하는 타이밍 파형도다.
- <184> 도 5는 기본적인 회로 동작의 설명도(그 1)다.
- <185> 도 6은 기본적인 회로 동작의 설명도(그 2)다.

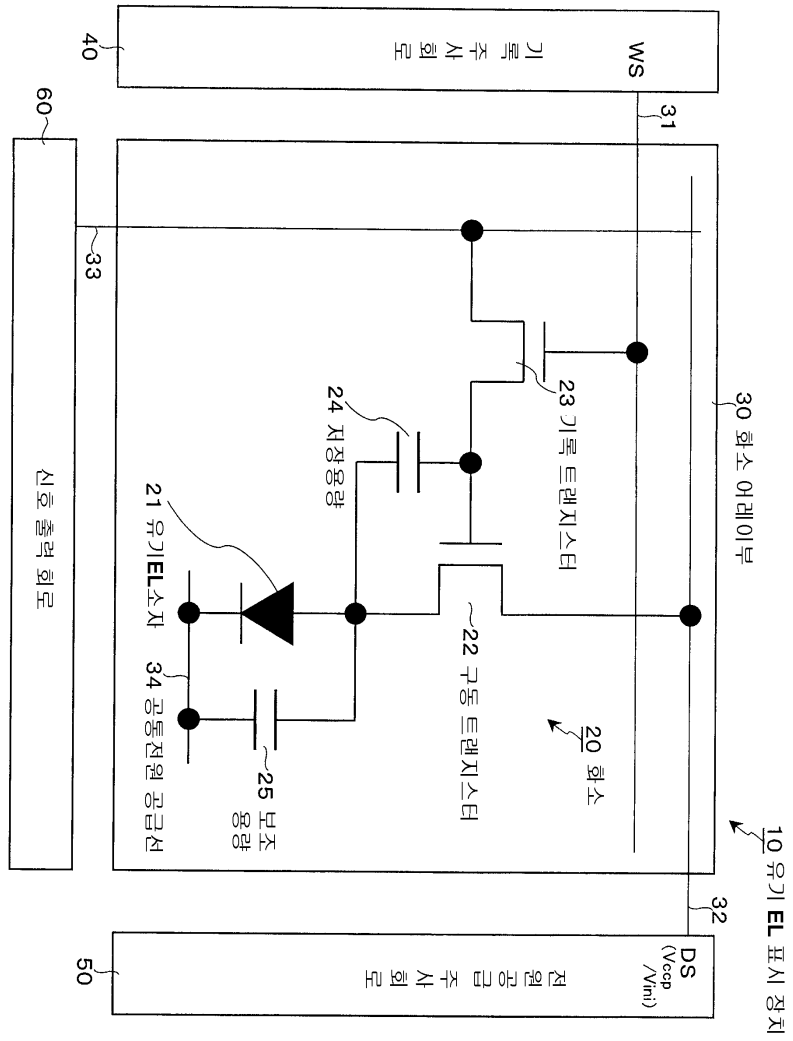


도면

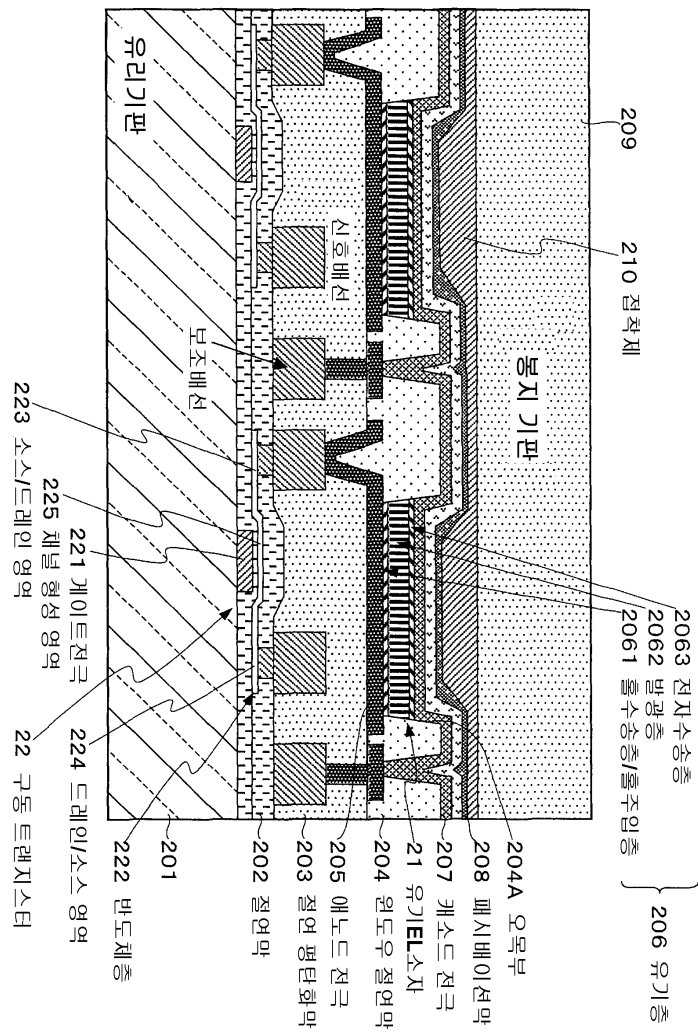
도면1



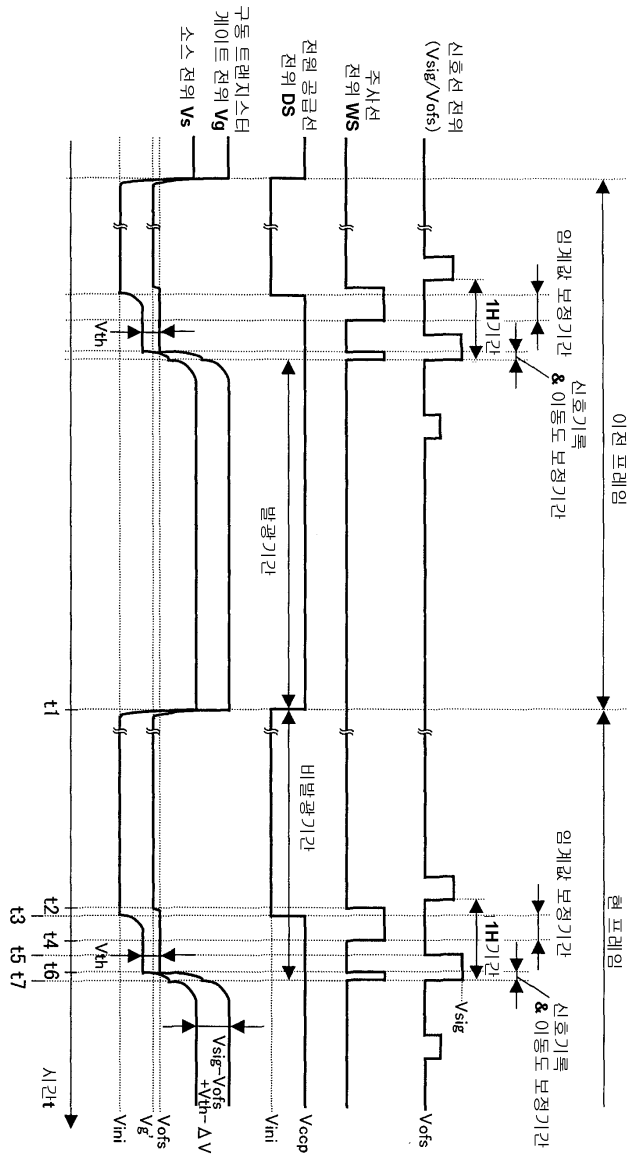
도면2



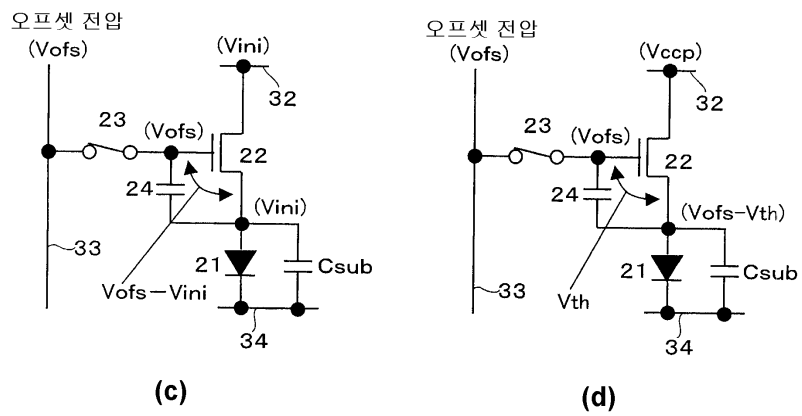
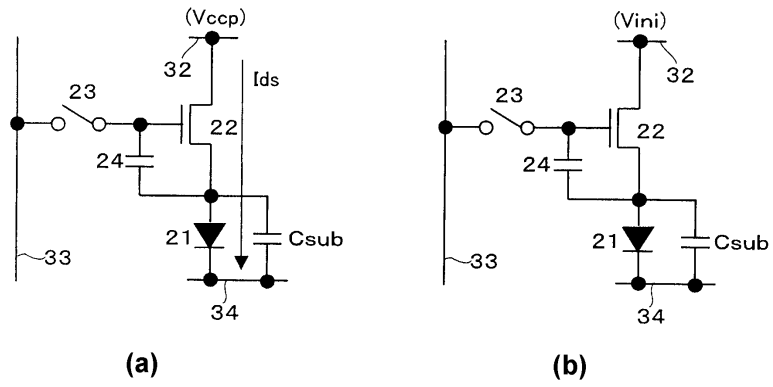
도면3



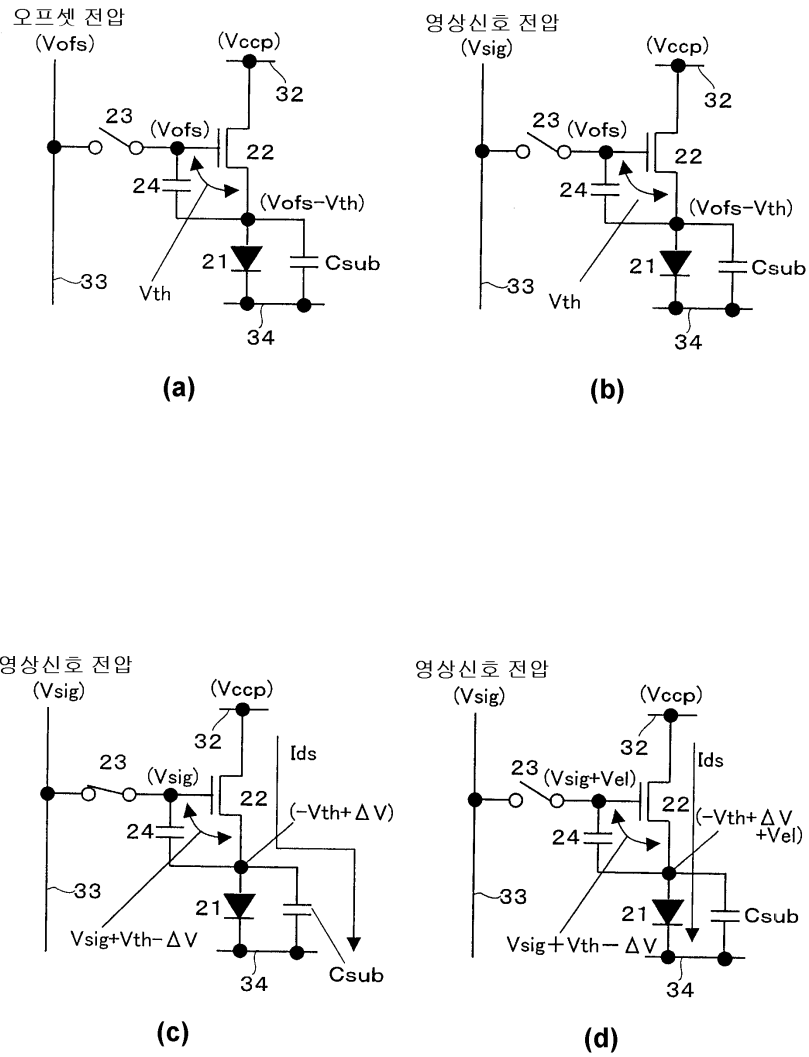
도면4



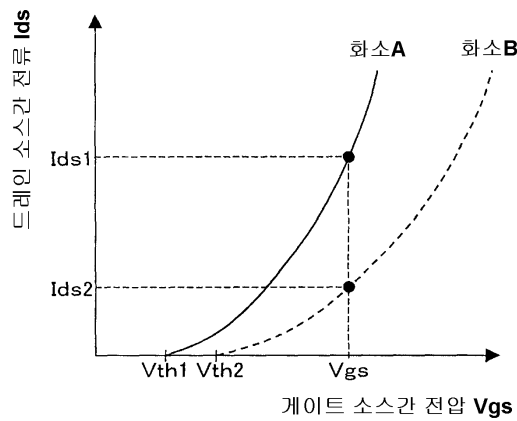
도면5



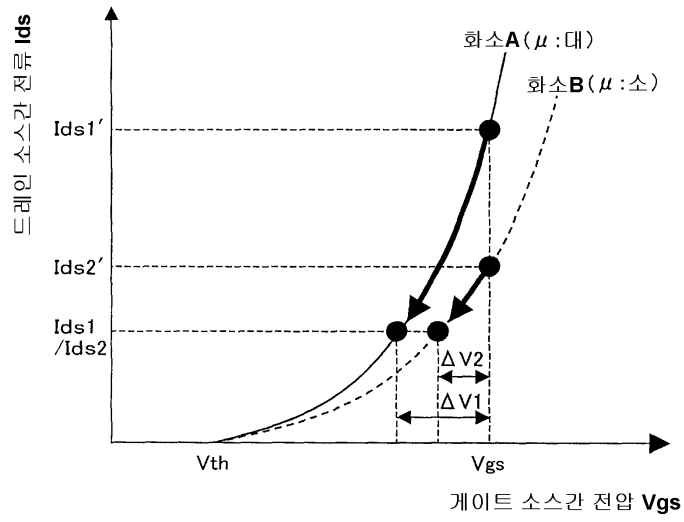
도면6



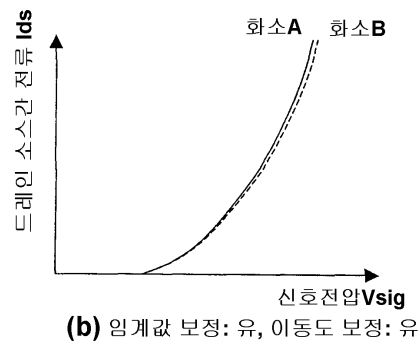
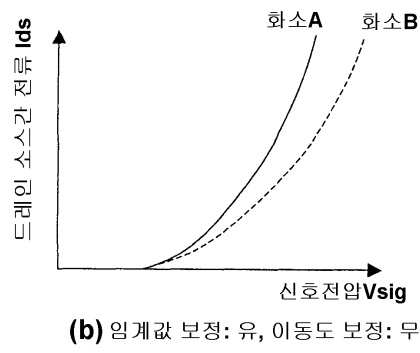
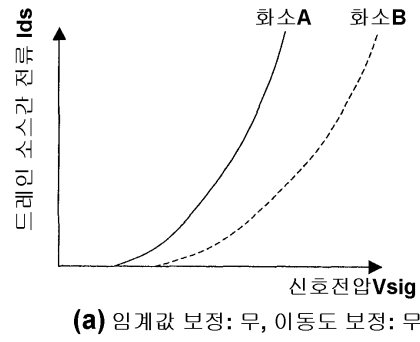
도면7



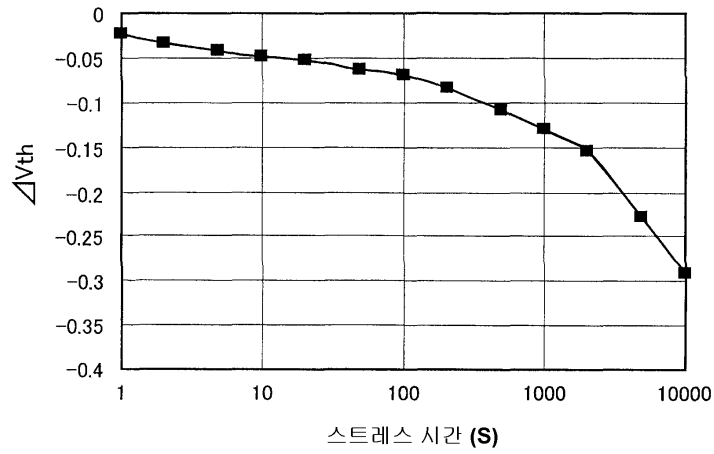
도면8



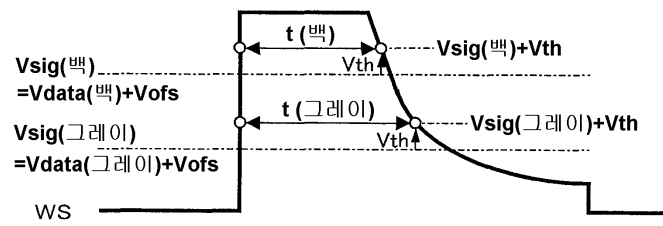
도면9



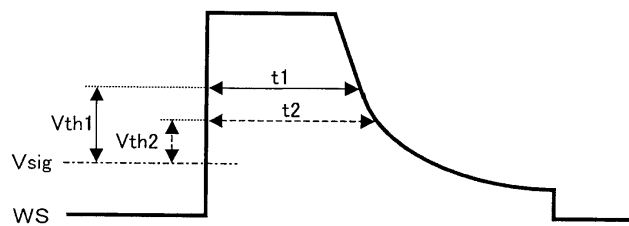
도면10



도면11



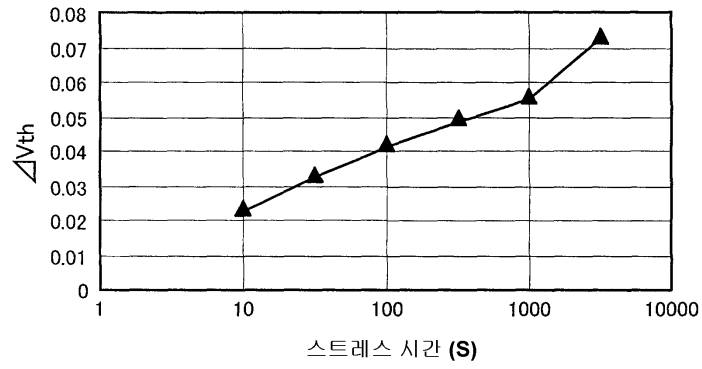
도면12



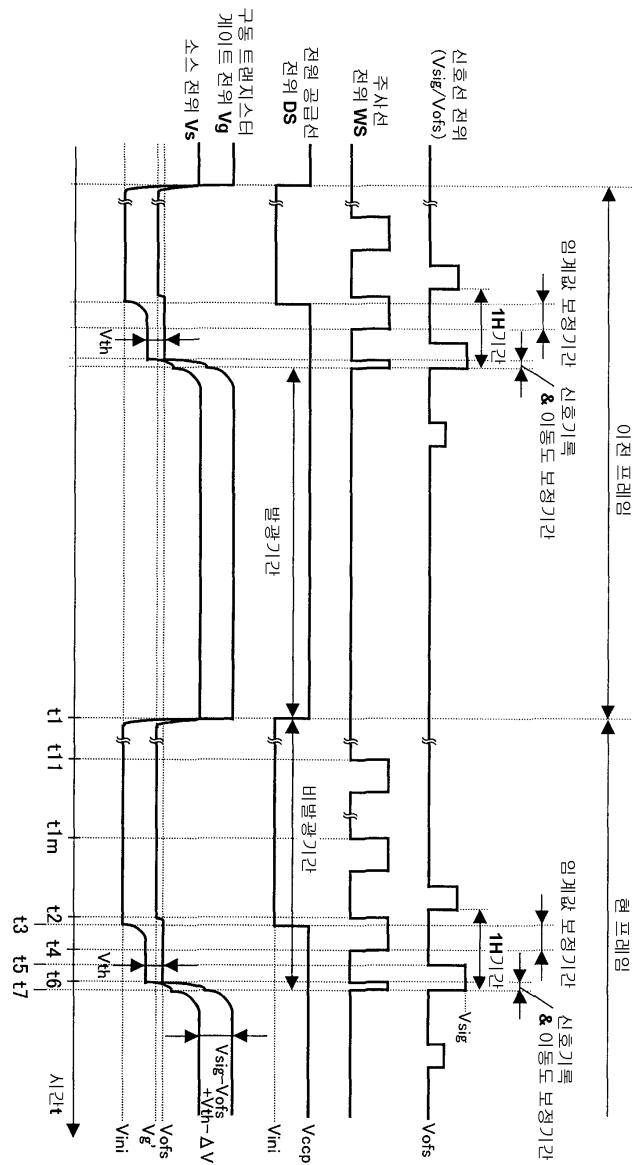
↔ 초기상태에서의 보정시간  $t1$

↔  $V_{th}$  변동 후의 보정시간  $t2$

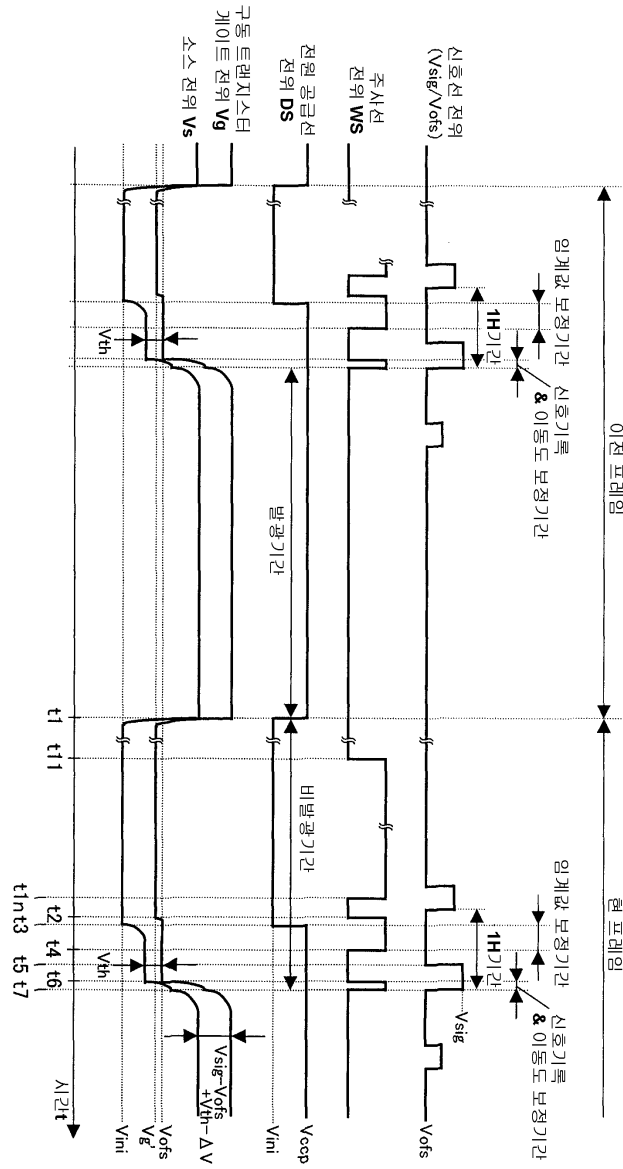
도면13



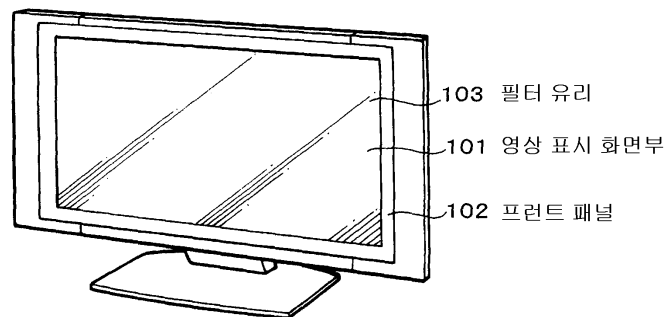
도면14



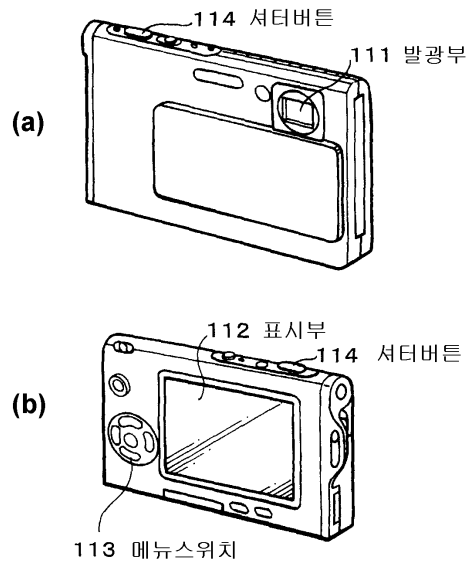
도면15



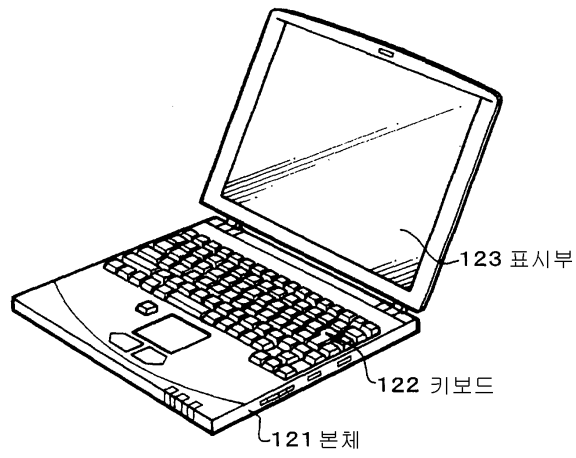
도면16



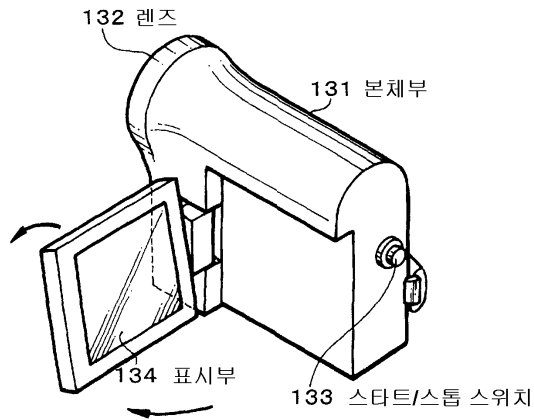
도면17



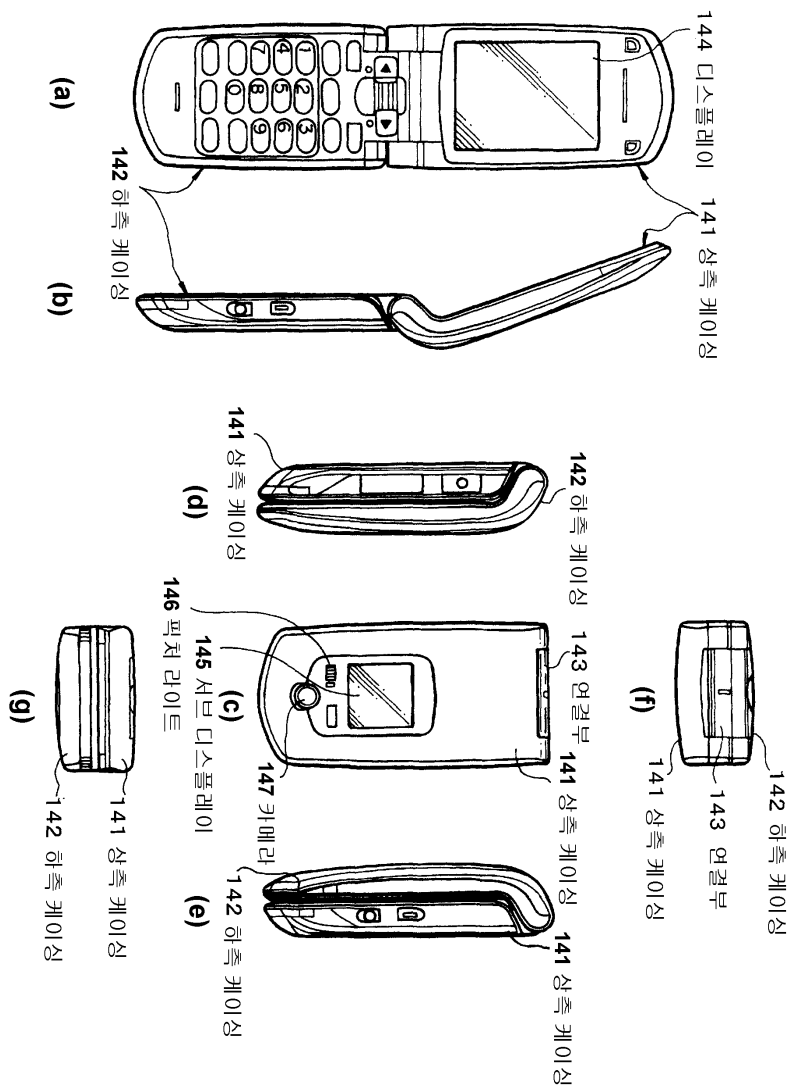
도면18



도면19



도면20



专利名称(译)	显示装置，显示装置的驱动方法和电子设备		
公开(公告)号	<a href="#">KR1020090047359A</a>	公开(公告)日	2009-05-12
申请号	KR1020080108677	申请日	2008-11-04
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	YAMASHITA JUNICHI 야마시타준이치 YAMAMOTO TETSURO 야마모토테츠로 UCHINO KATSUHIDE 우치노카쓰히데		
发明人	야마시타준이치 야마모토테츠로 우치노카쓰히데		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H01L51/50		
CPC分类号	G09G2300/0852 G09G3/3233 G09G2300/0819 H01J37/2955 H01L27/3211		
代理人(译)	LEE HWA我		
优先权	2007289309 2007-11-07 JP		
其他公开文献	KR101486287B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

在发光时段通过负性原理的偏置转变为写入晶体管的 $V_{th}$ 性质的下降引起的发射电流的劣化被抑制。对于不发光有机EL器件的周期，当电流驱动电流不流过驱动晶体管中的相应有机EL器件时，写脉冲WS至少处于1H周期，该周期在阈值校正项之前。例如，磁化点行，多个H周期为有效(高电平)状态。在写入晶体管的栅极中授权该量的偏置电压。以这种方式，写入晶体管的 $V_{th}$ 特性转变为增强。晶体管，电压，电流，校正。

