



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0042714  
(43) 공개일자 2009년04월30일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)  
G09G 3/20 (2006.01) H01L 51/50 (2006.01)

(21) 출원번호 10-2008-0100471

(22) 출원일자 2008년10월14일

심사청구일자 없음

(30) 우선권주장

JP-P-2007-278291 2007년10월26일 일본(JP)

(71) 출원인

소니 가부시키 가이샤

일본국 도쿄도 미나토쿠 코난 1-7-1

(72) 발명자

야마시타 준이치

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시키 가이샤 나이

우치노 카쓰히데

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시키 가이샤 나이

(74) 대리인

이화익, 권태복

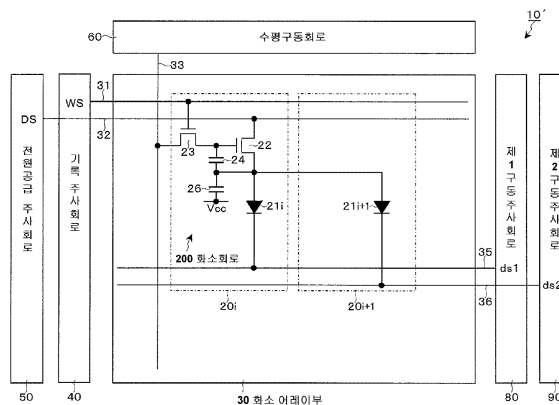
전체 청구항 수 : 총 8 항

(54) 표시장치, 표시장치의 구동방법 및 전자기기

(57) 요약

표시장치의 고화질화에 따라 화소 사이즈의 미세화가 진행되어도, 각 보정시간, 특히 이동도 보정의 보정시간으로서 충분한 시간을 확보할 수 있게 한다. 화소 어레이부(30)의 동일 화소 행에 있어서의 예를 들면 2개의 화소(20i, 20i+1)를 단위로 하고, 이 단위가 되는 2개의 화소(20i, 20i+1)에 대하여 유기 E L 소자(21i, 21i+1) 이외의 1화소분의 화소회로(200)를 공통으로 설치하는 것과 함께, 2개의 화소(20i, 20i+1)를 선택적으로 순 바이어스 상태로 하도록 하고, 해당 화소회로(200)에 의해 유기 E L 소자(21i, 21i+1)를 시분할로 선택적으로 구동하는 구성을 취한다. 이에 따라 저장용량(24) 및 보조용량(26)의 각 용량값 Cs, Csub를, 화소마다 화소회로(200)를 배치할 경우와 비교해서 2배 이상으로 설정하고, 이들 용량값 Cs, Csub로 결정되는 이동도 보정의 최적 보정시간 t로써 충분한 시간을 확보한다.

대표도



## 특허청구의 범위

### 청구항 1

전기광학소자를 포함한 화소가 행렬 모양으로 배치되어 이루어진 화소 어레이부와,

영상신호를 기록하는 기록 트랜지스터와, 상기 기록 트랜지스터에 의해 기록된 상기 영상신호를 유지하는 저장용량과, 상기 저장용량에 유지된 상기 영상신호에 기초하여 상기 전기광학소자를 구동하는 구동 트랜지스터를 가지고, 상기 화소 어레이부의 동일 화소 행의 복수의 화소에 대하여 공통으로 설치된 화소회로와,

상기 복수의 화소에 포함되는 상기 전기광학소자를 각각 시분할로 선택적으로 순 바이어스 상태로 하는 복수의 주사 회로를 구비한 것을 특징으로 하는 표시장치.

### 청구항 2

제 1항에 있어서,

상기 복수의 주사 회로는, 상기 복수의 화소에 포함되는 각각의 상기 전기광학소자의 캐소드 전위를 제어함으로써, 상기 전기광학소자를 각각 순 바이어스 상태로 하는 것을 특징으로 하는 표시장치.

### 청구항 3

제 1항에 있어서,

상기 화소회로는, 상기 구동 트랜지스터의 각 화소의 이동도에 대한 편차를 보정하는 보정기능을 가지고, 상기 이동도의 보정기간이 상기 저장용량 및 상기 전기광학소자의 용량성분의 각 용량값에 의해 결정되는 것을 특징으로 하는 표시장치.

### 청구항 4

제 1항에 있어서,

상기 복수의 주사 회로는, 상기 이동도의 보정기간에는 상기 전기광학소자를 각각 역 바이어스 상태로 하는 것을 특징으로 하는 표시장치.

### 청구항 5

제 1항에 있어서,

상기 화소회로는, 상기 구동 트랜지스터의 소스 전극과 고정 전위의 사이에 접속된 보조용량을 갖는 것을 특징으로 하는 표시장치.

### 청구항 6

제 5항에 있어서,

상기 화소회로는, 상기 구동 트랜지스터의 각 화소의 이동도에 대한 편차를 보정하는 보정기능을 가지고, 상기 이동도의 보정기간이 상기 저장용량, 상기 보조용량 및 상기 전기광학소자의 용량성분의 각 용량값에 의해 결정되는 것을 특징으로 하는 표시장치.

### 청구항 7

전기광학소자를 포함한 화소가 행렬 모양으로 배치된 화소 어레이부를 갖는 표시장치의 구동방법으로서,

영상신호를 기록하는 기록 트랜지스터와, 상기 기록 트랜지스터에 의해 기록된 상기 영상신호를 유지하는 저장용량과, 상기 저장용량에 유지된 상기 영상신호에 기초하여 상기 전기광학소자를 구동하는 구동 트랜지스터를 갖는 화소회로를, 상기 화소 어레이부의 동일 화소 행의 복수의 화소에 대하여 공통으로 구비하고,

상기 복수의 화소에 포함되는 상기 전기광학소자를 각각 선택적으로 순 바이어스 상태로 하여 상기 광학소자를 각각 상기 화소회로에 의해 시분할로 구동하는 것을 특징으로 하는 표시장치의 구동방법.

**청구항 8**

전기광학소자를 포함한 화소가 행렬 모양으로 배치되어 이루어진 화소 어레이부와,

영상신호를 기록하는 기록 트랜지스터와, 상기 기록 트랜지스터에 의해 기록된 상기 영상신호를 유지하는 저장용량과, 상기 저장용량에 유지된 상기 영상신호에 기초하여 상기 전기광학소자를 구동하는 구동 트랜지스터를 가지고, 상기 화소 어레이부의 동일 화소 행의 복수의 화소에 대하여 공통으로 설치된 화소회로와,

상기 복수의 화소에 포함되는 상기 전기광학소자를 각각 시분할로 선택적으로 순 바이어스 상태로 하는 복수의 주사 회로를 구비한 표시장치를 갖는 것을 특징으로 하는 전자기기.

**명세서**

**발명의 상세한 설명**

**기술 분야**

<1> 본 발명은 표시장치, 표시장치의 구동방법 및 전자기기에 관한 것으로서, 특히 전기광학소자를 포함한 화소가 행렬형(매트릭스형)으로 배치되어서 이루어진 평면형(플랫 패널형) 표시장치, 해당 표시장치의 구동방법 및 해당 표시장치를 갖는 전자기기에 관한 것이다.

**배경 기술**

<2> 최근, 화상표시를 행하는 표시장치의 분야에서는, 발광소자를 포함한 화소(화소회로)가 행렬형으로 배치되어 이루어진 평면형 표시장치가 급속히 보급되고 있다. 평면형 표시장치로서는, 화소의 발광소자로서, 디바이스에 흐르는 전류값에 따라 발광 휘도가 변화되는 소위 전류구동형 전기광학소자, 예를 들면 유기박막에 전계를 가하면 발광하는 현상을 이용한 유기 E L(Electro Luminescence)소자를 사용한 유기 E L 표시장치가 개발되어, 상품화가 진행되고 있다.

<3> 유기 E L 표시장치는 다음과 같은 특징이 있다. 즉, 유기 E L 소자가 10V 이하의 인가전압으로 구동될 수 있기 때문에 저소비 전력이며, 또 자발광 소자이기 때문에, 액정 셀을 포함한 화소마다 해당 액정 셀에서 광원(백라이트)으로부터의 광강도를 제어함으로써 화상을 표시하는 액정표시장치와 비교하여, 화상의 시인성이 높고, 게다가 액정표시장치에는 필수적인 백라이트 등의 조명 부재를 필요로 하지 않기 때문에 경량화 및 초박형화가 용이하다. 또한, 유기 E L 소자의 응답 속도가 수  $\mu$ sec 정도로 상당히 고속이기 때문에 동영상 표시시의 잔상이 발생하지 않는다.

<4> 유기 E L 표시장치에서는, 액정표시장치와 같이 그 구동방식으로서 단순(패시브)매트릭스 방식과 액티브 매트릭스 방식을 취할 수 있다. 다만, 단순 매트릭스 방식의 표시장치는, 구조가 간단하지만, 전기광학소자의 발광 기간이 주사선(즉, 화소수)의 증가에 따라 감소하기 때문에, 대형 및 고화질의 표시장치의 실현이 어려운 등의 문제가 있다.

<5> 이에 따라, 최근, 전기광학소자에 흐르는 전류를, 해당 전기광학소자와 같은 화소회로 내에 설치한 능동소자, 예를 들면 절연 게이트형 전계효과 트랜지스터(일반적으로는, T F T(Thin Film Transistor; 박막 트랜지스터))에 의해 제어하는 액티브 매트릭스 방식의 표시장치의 개발이 활발히 이루어지고 있다. 액티브 매트릭스 방식의 표시장치는, 전기광학소자가 1프레임의 기간에 걸쳐서 발광을 지속하기 때문에, 대형 및 고화질의 표시장치의 실현이 용이하다.

<6> 그런데, 일반적으로, 유기 E L 소자의 I-V특성(전류-전압특성)은, 시간이 경과하면 열화(소위, 경시 열화)하는 것이 알려져 있다. 유기 E L 소자를 전류구동하는 트랜지스터(이하, 「구동 트랜지스터」라고 기술한다)로서 N채널형 T F T를 사용한 화소회로에서는, 구동 트랜지스터의 소스측에 유기 E L 소자가 접속되는 것이기 때문에, 유기 E L 소자의 I-V특성이 경시 열화하면, 구동 트랜지스터의 게이트-소스간 전압  $V_{gs}$ 가 변화되고, 그 결과, 유기 E L 소자의 발광 휘도도 변화된다.

<7> 이에 대해서 더 구체적으로 설명한다. 구동 트랜지스터의 소스 전위는, 해당 구동 트랜지스터와 유기 E L 소자의 동작점으로 결정된다. 그리고, 유기 E L 소자의 I-V특성이 열화하면, 구동 트랜지스터와 유기 E L 소자의 동작점이 변동해버리기 때문에, 구동 트랜지스터의 게이트에 같은 전압을 인가하더라도 구동 트랜지스터의 소스 전위가 변화된다. 이에 따라 구동 트랜지스터의 소스-게이트간 전압  $V_{gs}$ 가 변화되기 때문에, 해당 구동 트랜지스터

에 흐르는 전류값이 변화된다. 그 결과, 유기EL소자에 흐르는 전류값도 변화하기 때문에, 유기EL소자의 발광 휘도가 변화하게 된다.

- <8> 또한 폴리실리콘 TFT를 사용한 화소회로에서는, 유기EL소자의 I-V특성의 경시 열화와 함께, 구동 트랜지스터의 임계값전압  $V_{th}$ 나, 구동 트랜지스터의 채널을 구성하는 반도체 박막의 이동도(이하, 「구동 트랜지스터의 이동도」라고 기술한다)  $\mu$ 가 경시적으로 변화되거나, 제조 프로세스의 편차에 의해 임계값전압  $V_{th}$ 나 이동도  $\mu$ 가 화소마다 다르기도 하다(개개의 트랜지스터 특성에 편차가 있다).
- <9> 구동 트랜지스터의 임계값전압  $V_{th}$ 나 이동도  $\mu$ 가 화소마다 다르면, 화소마다 구동 트랜지스터에 흐르는 전류값에 편차가 생기기 때문에, 구동 트랜지스터의 게이트에 화소 사이에서 같은 전압을 인가해도, 유기EL소자의 발광 휘도에 화소간 편차가 생기고, 그 결과, 화면의 균일성(유니포머티)이 손상된다.
- <10> 따라서, 유기EL소자의 I-V특성이 경시 열화하거나, 구동 트랜지스터의 임계값전압  $V_{th}$ 나 이동도  $\mu$ 가 경시 변화해도, 그것들의 영향을 받지 않고, 유기EL소자의 발광 휘도를 일정하게 유지하도록 하기 위해서, 유기EL소자의 특성 변동에 대한 보상 기능, 더욱이 구동 트랜지스터의 임계값전압  $V_{th}$ 의 변동에 대한 보정(이하, 「임계값 보정」이라고 기술한다)이나, 구동 트랜지스터의 이동도  $\mu$ 의 변동에 대한 보정(이하, 「이동도 보정」이라고 기술한다)의 각 보정기능을 화소회로 각각에 갖게 하는 구성을 취하고 있다(예를 들면 특허문헌 1 참조).
- <11> 이렇게, 화소회로 각각에, 유기EL소자의 특성 변동에 대한 보상 기능 및 구동 트랜지스터의 임계값전압  $V_{th}$ 나 이동도  $\mu$ 의 변동에 대한 보정기능을 갖게 함으로써 유기EL소자의 I-V특성이 경시 열화하거나, 구동 트랜지스터의 임계값전압  $V_{th}$ 나 이동도  $\mu$ 가 경시 변화하더라도, 그것들의 영향을 받지 않고, 유기EL소자의 발광 휘도를 일정하게 유지할 수 있다.
- <12> [특허문헌 1] 일본국 공개특허공보 특개 2006-133542호

## 발명의 내용

### 해결 하고자하는 과제

- <13> 진술한 각 보정, 특히 이동도 보정에 있어서, 화소에 기록되는 영상신호의 신호 전압을  $V_{sig}$ , 화소용량(화소 내의 용량)의 용량값을  $C$ 라고 하면, 이동도 보정의 최적 보정시간  $t$ 는,  $t=C/(k\mu V_{sig})$ 의 식으로 주어지고, 화소용량의 용량값  $C$ 로 결정된다. 여기에서,  $k$ 는 상수다. 또한 화소용량의 용량값  $C$ 는, 신호 전압  $V_{sig}$ 를 유지하는 저장용량이나 유기EL소자의 용량성분(이하, 「EL용량」이라고 기술한다)의 각 용량값의 합성이다. 이 때, 경우에 따라서는, EL용량의 용량부족분을 보충하기 위해서 보조용량을 설치하는 경우도 있다. 이 경우에는, 보조용량의 용량값도 화소용량의 용량값  $C$ 에 포함된다.
- <14> 그런데, 표시장치의 고화질화가 진행되고, 그것에 따라 화소 사이즈가 미세화되어 가면, 1개의 화소(서브 픽셀) 내에 저장용량이나 보조용량을 형성할 때에, 이들 용량의 면적을 충분히 확보할 수 없게 된다. 저장용량이나 보조용량의 면적을 충분히 확보할 수 없다는 것은 이들 용량의 용량값이 작아질 수밖에 없다는 것을 의미한다. 그리고, 저장용량이나 보조용량의 각 용량값이 작아지면, 이들 용량값에 의해 결정되는 이동도 보정시간으로서 충분한 시간을 확보할 수 없게 된다.
- <15> 따라서, 본 발명은, 표시장치의 고화질화에 따라 화소 사이즈의 미세화가 진행되어도, 각 보정시간, 특히 이동도 보정의 보정시간으로서 충분한 시간을 확보할 수 있게 한 표시장치, 해당 표시장치의 구동방법 및 해당 표시장치를 사용한 전자기기를 제공하는 것을 목적으로 한다.

### 과제 해결수단

- <16> 상기 목적을 달성하기 위해, 본 발명에서는, 전기광학소자를 포함한 화소가 행렬 모양으로 배치되어 이루어진 화소 어레이부를 갖는 표시장치에 있어서, 영상신호를 기록하는 기록 트랜지스터와, 상기 기록 트랜지스터에 의해 기록된 상기 영상신호를 유지하는 저장용량과, 상기 저장용량에 유지된 상기 영상신호에 기초하여 상기 전기광학소자를 구동하는 구동 트랜지스터를 갖는 화소회로를, 상기 화소 어레이부의 동일 화소 행의 복수의 화소에 대하여 공통으로 구비하고, 상기 복수의 화소에 포함되는 상기 전기광학소자를 각각 선택적으로 순 바이어스 상태로 해서 상기 전기광학소자를 각각 상기 화소회로에 의해 시분할로 구동하는 것을 특징으로 한다.
- <17> 상기 구성의 표시장치 및 해당 표시장치를 갖는 전자기기에 있어서, 동일 화소 행에 있어서의 복수, 예를 들면 2개의 화소를 단위로 하고, 이 단위가 되는 2개의 화소에 대하여 전기광학소자 이외의 1화소분의 화소회로를 공

통으로 형성함으로써, 저장용량의 배치 면적을, 화소마다 화소회로를 배치할 경우와 비교해서 2배 이상으로 확대할 수 있기 때문에, 저장용량의 용량값을 2배 이상으로 늘릴 수 있다. 임계값 보정이나 이동도 보정의 각 보정기간, 특히 이동도 보정의 최적 보정시간은, 이 저장용량의 용량값에 의해 결정된다. 따라서, 표시장치의 고화질화에 따라 화소 사이즈의 미세화가 진행되어도, 저장용량의 용량값을 늘릴 수 있으므로 이동도 보정의 최적 보정시간으로서 충분한 시간을 확보할 수 있다.

**효 과**

<18> 본 발명에 의하면, 각 보정시간, 특히 이동도 보정의 최적 보정시간으로서 충분한 시간을 확보할 수 있는 것에 의해, 이동도 보정동작을 확실하게 행할 수 있기 때문에, 표시 화면의 고화질화를 꾀할 수 있다.

**발명의 실시를 위한 구체적인 내용**

<19> 이하, 본 발명의 실시예에 대해서 도면을 참조해서 상세하게 설명한다.

<20> [참고예]

<21> 우선, 본 발명의 이해를 쉽게 하기 위해서, 본 발명의 전제가 되는 액티브 매트릭스형 표시장치에 대해서 참고 예로서 설명한다. 본 참고예에 관련되는 액티브 매트릭스형 표시장치는, 본원 출원인에 의해 특원 2006-141836호 명세서에서 제안된 표시장치다.

<22> 도 1은, 참고예에 관련되는 액티브 매트릭스형 표시장치의 기본적인 구성의 개략을 나타내는 시스템 구성도다. 여기에서는, 일례로서, 디바이스에 흐르는 전류값에 따라 발광 휘도가 변화되는 전류구동형 전기광학소자, 예를 들면 유기EL소자(유기전계 발광소자)를 화소(화소회로)의 발광소자로 사용한 액티브 매트릭스형 유기EL 표시 장치의 경우를 예로 들어서 설명하는 것으로 한다.

<23> 도 1에 나타난 바와 같이, 참고예에 관련되는 유기EL 표시장치(10)는, R(빨강)G(초록)B(파랑)을 단위로 해서 1 화소(1픽셀)를 구성하는 서브 픽셀(이하, 편의상 「화소」라고 기술한다)(20)이 행렬형(매트릭스형)으로 2차원 배치되어 이루어진 화소 어레이부(30)와, 해당 화소 어레이부(30)의 주변에 배치되어, 각 화소(20)를 구동하는 구동부를 갖는 구성으로 되어 있다. 화소(20)를 구동하는 구동부로서는, 예를 들면 기록 주사 회로(40), 전원공급 주사 회로(50) 및 수평구동회로(60)가 설치된다.

<24> 화소 어레이부(30)에는, m행n열의 화소배열에 대하여, 화소 행마다 주사선(31-1~31-m)과 전원공급선(32-1~32-m)이 배선되고, 화소 열마다 신호선(33-1~33-n)이 배선되어 있다.

<25> 화소 어레이부(30)는, 통상, 유리 기판 등의 투명절연 기판 위에 형성되고, 평면형(플레트형) 패널구조로 되어 있다. 화소 어레이부(30)의 각 화소(20)는, 아모포스 실리콘 TFT(Thin Film Transistor; 박막 트랜지스터) 또는 저온 폴리실리콘 TFT를 사용해서 형성할 수 있다. 저온 폴리실리콘 TFT를 사용할 경우에는, 기록 주사 회로(40), 전원공급 주사 회로(50) 및 수평구동회로(60)에 대해서도, 화소 어레이부(30)를 형성하는 표시 패널(기판)(70) 위에 설치할 수 있다.

<26> 기록 주사 회로(40)는, 클록펄스 ck에 동기해서 스타트 펄스 sp를 순차적으로 시프트(전송)하는 시프트 레지스터 등으로 구성되고, 화소 어레이부(30)의 각 화소(20)에의 영상신호의 기록시에, 주사선(31-1~31-m)에 순차 기록 펄스(주사 신호) WS1~WSm을 공급함으로써 화소 어레이부(30)의 각 화소(20)를 행 단위로 순서대로 주사(선 순차 주사)한다.

<27> 전원공급 주사 회로(50)는, 클록펄스 ck에 동기해서 스타트 펄스 sp를 순차적으로 시프트하는 시프트 레지스터 등으로 구성되고, 기록 주사 회로(40)에 의한 선 순차 주사에 동기하고, 제1 전위 Vccp와 해당 제1 전위 Vccp보다도 낮은 제2 전위 Vini로 전환되는 전원공급선 전위 DS1~DSm을 전원공급선(32-1~32-m)에 공급함으로써, 화소(20)의 발광/비발광의 제어를 행한다.

<28> 수평구동회로(60)는, 신호 공급원(도시 생략)으로부터 공급되는 휘도정보에 따른 영상신호의 신호 전압(이하, 간단히 「신호 전압」이라고 기술할 경우도 있다) Vsig와 오프셋 전압 Vofs의 어느 한쪽을 적절히 선택하고, 신호선(33-1~33-n)을 통해 화소 어레이부(30)의 각 화소(20)에 대하여 예를 들면 행 단위로 기록한다. 즉, 수평 구동회로(60)는, 영상신호의 신호 전압 Vsig를 행(라인) 단위로 기록하는 선 순차 기록의 구동형태를 취하고 있다.

<29> 여기에서, 오프셋 전압 Vofs는, 영상신호의 신호 전압 Vsig의 기준이 되는 기준전압(예를 들면 흑 레벨에 해당

하는 전압)이다. 또한 제2 전위 Vini는, 오프셋 전압 Vofs보다도 낮은 전위, 예를 들면 구동 트랜지스터(22)의 임계값전압을 Vth라고 할 때 Vofs-Vth보다도 낮은 전위, 바람직하게는 Vofs-Vth보다도 충분히 낮은 전위로 설정된다.

<30> (화소회로)

<31> 도 2는, 참고예에 관련되는 유기 E L 표시장치(10)에 있어서의 화소(화소회로)(20)의 구체적인 구성예를 제시하는 회로도다.

<32> 도 2에 나타난 바와 같이 화소(20)는, 디바이스에 홀터드는 전류값에 따라 발광 휘도가 변화되는 전류구동형 전기광학소자, 예를 들면 유기 E L 소자(21)를 발광소자로서 가지고, 해당 유기 E L 소자(21)에 더해서, 구동 트랜지스터(22), 기록 트랜지스터(23) 및 저장용량(24)을 갖는 화소구성으로 되어 있다.

<33> 여기에서, 구동 트랜지스터(22) 및 기록 트랜지스터(23)로서 N채널형의 TFT를 사용하고 있다. 다만, 여기에서의 구동 트랜지스터(22) 및 기록 트랜지스터(23)의 도전형의 조합은 일례에 지나지 않고, 이들 조합에 한정되는 것은 아니다.

<34> 유기 E L 소자(21)는, 모든 화소(20)에 대하여 공통으로 배선된 공통 전원공급선(34)에 캐소드 전극이 접속되어 있다. 구동 트랜지스터(22)는, 소스 전극이 유기 E L 소자(21)의 애노드 전극에 접속되고, 드레인 전극이 전원공급선(32)(32-1~32-m)에 접속되어 있다.

<35> 기록 트랜지스터(23)는, 게이트 전극이 주사선(31)(31-1~31-m)에 접속되고, 한쪽의 전극(소스 전극/드레인 전극)이 신호선(33)(33-1~33-n)에 접속되고, 다른 쪽의 전극(드레인 전극/소스 전극)이 구동 트랜지스터(22)의 게이트 전극에 접속되어 있다.

<36> 저장용량(24)은, 한쪽의 전극이 구동 트랜지스터(22)의 게이트 전극에 접속되고, 다른 쪽의 전극이 구동 트랜지스터(22)의 소스 전극(유기 E L 소자(21)의 애노드 전극)에 접속되어 있다. 이 때, 유기 E L 소자(21)의 애노드 전극과 고정 전위의 사이에 보조용량을 접속해서 유기 E L 소자(21)의 E L 용량의 용량부족분을 보충하는 구성을 취하는 경우도 있다.

<37> 상기 구성의 화소(20)에 있어서, 기록 트랜지스터(23)는, 기록 주사 회로(40)로부터 주사선(31)을 통해서 게이트 전극에 인가되는 주사 신호 WS에 응답해서 도통상태가 되는 것에 의해, 신호선(33)을 통해서 수평구동회로(60)로부터 공급되는 휘도정보에 따른 영상신호의 신호 전압 Vsig 또는 오프셋 전압 Vofs를 샘플링해서 화소(20) 내에 기록한다.

<38> 이 기록된 신호 전압 Vsig 또는 오프셋 전압 Vofs는, 구동 트랜지스터(22)의 게이트 전극에 인가되는 것과 함께 저장용량(24)에 유지된다. 구동 트랜지스터(22)는, 전원공급선(32)(32-1~32-m)의 전위 DS가 제1 전위 Vccp에 있을 때에, 전원공급선(32)로부터 전류의 공급을 받고, 저장용량(24)에 유지된 신호 전압 Vsig의 전압값에 따른 전류값의 구동전류를 유기 E L 소자(21)에 공급하고, 해당 유기 E L 소자(21)를 전류구동함으로써 발광시킨다.

<39> (화소구조)

<40> 도 3은, 화소(20)의 단면구조의 일례를 제시하는 단면도다. 도 3에 나타난 바와 같이 화소(20)는, 구동 트랜지스터(22), 기록 트랜지스터(23) 등의 화소회로가 형성된 유리 기판(201) 위에 절연막(202), 절연 평탄화 막(203) 및 윈도우 절연막(204)이 순차적으로 형성되고, 해당 윈도우 절연막(204)의 오목부(204A)에 유기 E L 소자(21)가 설치된 구성으로 되어 있다.

<41> 유기 E L 소자(21)는, 상기 윈도우 절연막(204)의 오목부(204A)의 저부가 형성된 금속 등으로 된 애노드 전극(205)과, 해당 애노드 전극(205) 위에 형성된 유기층(전자수송층, 발광층, 홀 수송층/홀 주입층)(206)과, 해당 유기층(206) 위에 전 화소 공통으로 형성된 투명도전막 등으로 이루어진 캐소드 전극(207)으로 구성되어 있다.

<42> 본 유기 E L 소자(21)에 있어서, 유기층(206)은, 애노드 전극(205) 위에 홀 수송층/홀 주입층(2061), 발광층(2062), 전자수송층(2063) 및 전자주입층(도시 생략)이 순차 퇴적됨으로써 형성된다. 그리고, 도 2의 구동 트랜지스터(22)에 의한 전류구동 하에, 구동 트랜지스터(22)로부터 애노드 전극(205)을 통해서 유기층(206)에 전류가 흐름으로써 해당 유기층(206) 내의 발광층(2062)에서 전자와 정공이 재결합할 때에 발광하게 되어 있다.

<43> 도 3에 나타난 바와 같이, 화소회로가 형성된 유리 기판(201) 위에, 절연막(202), 절연 평탄화 막(203) 및 윈도우 절연막(204)을 통해 유기 E L 소자(21)가 화소단위로 형성된 후에는, 패시베이션 막(208)을 통해 밀봉기판(209)이 접촉제(210)에 의해 접합되어, 해당 밀봉기판(209)에 의해 유기 E L 소자(21)가 밀봉됨으로써, 표시 패

널(70)이 형성된다.

- <44> (참고예에 관련되는 유기 E L 표시장치의 회로 동작)
- <45> 다음에 참고예에 관련되는 유기 E L 표시장치(10)의 기본적인 회로 동작에 대해서, 도 4의 타이밍 파형도를 기초로, 도 5 및 도 6의 동작 설명도를 사용하여 설명한다. 이 때, 도 5 및 도 6의 동작 설명도에서는, 도면의 간략화를 위해, 기록 트랜지스터(23)를 스위치의 심벌로 도시하고 있다. 유기 E L 소자(21)의 E L 용량(25)에 대해서도 도시하고 있다.
- <46> 도 4의 타이밍 파형도에 있어서는, 시간축을 공통으로 하고, 1H(H는 수평기간)에 있어서의 주사선(31)(31-1~31-m)의 전위(주사 신호/기록신호) WS의 변화, 전원공급선(32)(32-1~32-m)의 전위 DS의 변화, 신호선(33)(33-1~33-n)의 전위(Vofs/Vsig)의 변화, 구동 트랜지스터(22)의 게이트 전위 Vg 및 소스 전위 Vs의 변화를 나타내고 있다.
- <47> <발광 기간>
- <48> 도 4의 타이밍 차트에 있어서, 시간 t1 이전에는 유기 E L 소자(21)가 발광 상태에 있다(발광 기간). 이 발광 기간에는, 전원공급선(32)의 전위 DS가 제1 전위 Vccp에 있고, 또한 기록 트랜지스터(23)가 비도통상태에 있다. 이 때, 구동 트랜지스터(22)는 포화 영역에서 동작하도록 설정되어 있기 때문에, 도 5a에 나타낸 바와 같이, 전원공급선(32)으로부터 구동 트랜지스터(22)를 통해서 해당 구동 트랜지스터(22)의 게이트-소스간 전압 Vgs에 따른 구동전류(드레인-소스간 전류) Ids가 유기 E L 소자(21)에 공급된다. 따라서, 유기 E L 소자(21)가 구동전류 Ids의 전류값에 따른 휘도로 발광한다.
- <49> <임계값 보정준비 기간>
- <50> 그리고, 시간 t1이 되면, 선 순차 주사의 새로운 필드에 들어가고, 도 5b에 나타낸 바와 같이 전원공급선(32)의 전위 DS가 제1 전위(이하, 「고전위」라고 기술한다) Vccp로부터, 신호선(33)의 오프셋 전압 Vofs-Vth보다도 충분히 낮은 제2 전위(이하, 「저전위」라고 기술한다) Vini로 전환된다.
- <51> 여기에서, 유기 E L 소자(21)의 임계값전압을 Vel, 공통 전원공급선(34)의 전위를 Vcath라고 할 때, 저전위 Vini를 Vini<Vel+Vcath라고 하면, 구동 트랜지스터(22)의 소스 전위 Vs가 저전위 Vini와 거의 동일해지기 때문에, 유기 E L 소자(21)는 역 바이어스 상태가 되어서 소광 한다.
- <52> 다음에 시간 t2에 주사선(31)의 전위 WS가 저전위측에서 고전위측으로 이동함으로써 도 5c에 나타낸 바와 같이 기록 트랜지스터(23)가 도통상태가 된다. 이 때, 수평구동회로(60)로부터 신호선(33)에 대하여 오프셋 전압 Vofs가 공급되어 있기 때문에, 구동 트랜지스터(22)의 게이트 전위 Vg가 오프셋 전압 Vofs가 된다. 또한 구동 트랜지스터(22)의 소스 전위 Vs는, 오프셋 전압 Vofs보다도 충분히 낮은 전위 Vini에 있다.
- <53> 이 때, 구동 트랜지스터(22)의 게이트-소스간 전압 Vgs는 Vofs-Vini가 된다. 여기에서, Vofs-Vini가 구동 트랜지스터(22)의 임계값전압 Vth보다도 크지 않으면, 후술하는 임계값 보정동작을 행할 수 없기 때문에, Vofs-Vini>Vth가 되는 전위관계로 설정할 필요가 있다. 이렇게, 구동 트랜지스터(22)의 게이트 전위 Vg를 오프셋 전압 Vofs로, 소스 전위 Vs를 저전위 Vini로 각각 고정해서(확정시켜서) 초기화하는 동작이 임계값 보정준비의 동작이다.
- <54> <임계값 보정기간>
- <55> 다음에 시간 t3에, 도 5d에 나타낸 바와 같이 전원공급선(32)의 전위 DS가 저전위 Vini에서 고전위 Vccp로 전환되면, 구동 트랜지스터(22)의 소스 전위 Vs가 상승을 시작한다. 이윽고, 구동 트랜지스터(22)의 게이트-소스간 전압 Vgs가 해당 구동 트랜지스터(22)의 임계값전압 Vth에 수렴하고, 해당 임계값전압 Vth에 해당하는 전압이 저장용량(24)에 유지된다.
- <56> 여기에서는, 편의상, 구동 트랜지스터(22)의 임계값전압 Vth에 수렴한 게이트-소스간 전압 Vgs를 검출해서 해당 임계값전압 Vth에 해당하는 전압을 저장용량(24)에 유지하는 기간을 임계값 보정기간이라고 부르고 있다. 이 때, 이 임계값 보정기간에 있어서, 전류가 오로지 저장용량(24)측에 흐르고, 유기 E L 소자(21)측에는 흐르지 않도록 하기 위해서, 유기 E L 소자(21)가 컷오프 상태가 되도록 공통 전원공급선(34)의 전위 Vcath를 설정해 두는 것으로 한다.
- <57> 다음에 시간 t4에 주사선(31)의 전위 WS가 저전위측으로 이동함으로써 도 6a에 나타낸 바와 같이 기록 트랜지스터(23)가 비도통상태가 된다. 이 때, 구동 트랜지스터(22)의 게이트 전극이 플로팅 상태가 되지만, 게이트-소스

간 전압  $V_{gs}$ 가 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 와 동일하기 때문에, 해당 구동 트랜지스터(22)는 컷오프 상태에 있다. 따라서, 구동 트랜지스터(22)에 드레인-소스간 전류  $I_{ds}$ 는 흐르지 않는다.

<58> <기록 기간/이동도 보정기간>

<59> 다음에 시간  $t_5$ 에, 도 6b에 나타난 바와 같이, 신호선(33)의 전위가 오프셋 전압  $V_{ofs}$ 에서 영상신호의 신호 전압  $V_{sig}$ 로 전환된다. 계속해서, 시간  $t_6$ 에, 주사선(31)의 전위  $WS$ 가 고전위측에 이동함으로써 도 6c에 나타난 바와 같이, 기록 트랜지스터(23)가 도통상태가 되어서 영상신호의 신호 전압  $V_{sig}$ 를 샘플링해서 화소(20) 내에 기록한다.

<60> 이 기록 트랜지스터(23)에 의한 신호 전압  $V_{sig}$ 의 기록에 의해, 구동 트랜지스터(22)의 게이트 전위  $V_g$ 가 신호 전압  $V_{sig}$ 가 된다. 그리고, 영상신호의 신호 전압  $V_{sig}$ 에 의한 구동 트랜지스터(22)의 구동시에, 해당 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 가 저장용량(24)에 유지된 임계값전압  $V_{th}$ 에 해당하는 전압과 상쇄됨으로써 임계값 보정이 행해진다. 임계값 보정의 원리에 관해서는 후술한다.

<61> 이 때, 유기 E L 소자(21)는 처음에 역 바이어스 상태에 있음으로써 컷오프 상태(하이 임피던스 상태)에 있다. 유기 E L 소자(21)는 역 바이어스 상태에 있을 때는 용량성을 나타낸다. 따라서, 영상신호의 신호 전압  $V_{sig}$ 에 따라 전원공급선(32)으로부터 구동 트랜지스터(22)에 흐르는 전류(드레인-소스간 전류  $I_{ds}$ )는 유기 E L 소자(21)의 E L 용량(25)에 흘러들어 오고, 해당 E L 용량(25)의 충전이 개시된다.

<62> 이 E L 용량(25)의 충전에 의해, 구동 트랜지스터(22)의 소스 전위  $V_s$ 가 시간의 경과와 함께 상승해 간다. 이 때 이미, 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 의 편차는 보정되어 있고, 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$ 는 해당 구동 트랜지스터(22)의 이동도  $\mu$ 에 의존한 것이 된다.

<63> 이윽고, 구동 트랜지스터(22)의 소스 전위  $V_s$ 가  $V_{ofs}-V_{th}+\Delta V$ 의 전위까지 상승하면, 구동 트랜지스터(22)의 게이트-소스간 전압  $V_{gs}$ 는  $V_{sig}-V_{ofs}+V_{th}-\Delta V$ 가 된다. 즉, 소스 전위  $V_s$ 의 상승분  $\Delta V$ 는 저장용량(24)에 유지된 전압( $V_{sig}-V_{ofs}+V_{th}$ )으로부터 감소되도록, 바꾸어 말하면, 저장용량(24)의 충전 전하를 방전하도록 작용하고, 부귀환이 걸리게 된다. 따라서, 소스 전위  $V_s$ 의 상승분  $\Delta V$ 는 부귀환의 귀환량이 된다.

<64> 이렇게, 구동 트랜지스터(22)에 흐르는 드레인-소스간 전류  $I_{ds}$ 를 해당 구동 트랜지스터(22)의 게이트 입력에, 즉 게이트-소스간 전압  $V_{gs}$ 에 부귀환함으로써, 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$ 의 이동도  $\mu$ 에 대한 의존성을 상쇄한다, 즉 이동도  $\mu$ 의 각 화소의 편차를 보정하는 이동도 보정이 행해진다.

<65> 보다 구체적으로는, 영상신호의 신호 전압  $V_{sig}$ 가 높을수록 드레인-소스간 전류  $I_{ds}$ 가 커지기 때문에, 부귀환의 귀환량(보정량)  $\Delta V$ 의 절대치도 커진다. 따라서, 발광 휘도 레벨에 따른 이동도 보정이 행해진다. 또한 영상신호의 신호 전압  $V_{sig}$ 를 일정하게 했을 경우, 구동 트랜지스터(22)의 이동도  $\mu$ 가 클수록 부귀환의 귀환량  $\Delta V$ 의 절대치도 커지기 때문에, 각 화소의 이동도  $\mu$ 의 편차를 제거할 수 있다. 이동도 보정의 원리에 관해서는 후술한다.

<66> <발광 기간>

<67> 다음에 시간  $t_7$ 에 주사선(31)의 전위  $WS$ 가 저전위측으로 이동함으로써 도 6d에 나타난 바와 같이 기록 트랜지스터(23)가 비도통상태가 된다. 이에 따라 구동 트랜지스터(22)의 게이트 전극은 신호선(33)으로부터 분리되어서 플로팅 상태가 된다.

<68> 여기에서, 구동 트랜지스터(22)의 게이트 전극이 플로팅 상태에 있을 때는, 구동 트랜지스터(22)의 게이트-소스간에 저장용량(24)이 접속되어 있는 것에 의해, 구동 트랜지스터(22)의 소스 전위  $V_s$ 가 변동하면, 해당 소스 전위  $V_s$ 의 변동에 연동해서 구동 트랜지스터(22)의 게이트 전위  $V_g$ 도 변동한다. 이것이 저장용량(24)에 의한 부트스트랩 동작이다.

<69> 구동 트랜지스터(22)의 게이트 전극이 플로팅 상태가 되고, 그것과 동시에, 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$ 가 유기 E L 소자(21)에 흐르기 시작하는 것에 의해, 유기 E L 소자(21)의 애노드 전위는, 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$ 에 따라 상승한다.

<70> 유기 E L 소자(21)의 애노드 전위의 상승은, 즉 구동 트랜지스터(22)의 소스 전위  $V_s$ 의 상승이다. 구동 트랜지스터(22)의 소스 전위  $V_s$ 가 상승하면, 저장용량(24)의 부트스트랩 동작에 의해, 구동 트랜지스터(22)의 게이트 전위  $V_g$ 도 연동해서 상승한다.

<71> 이 때, 부트스트랩 계인이 1(이상값)이라고 가정했을 경우, 게이트 전위  $V_g$ 의 상승량은 소스 전위  $V_s$ 의 상승량

과 동일해진다. 그러므로, 발광 기간 동안 구동 트랜지스터(22)의 게이트-소스간 전압  $V_{gs}$ 는  $V_{sig}-V_{ofs}+V_{th}-\Delta V$ 로 일정하게 유지된다. 그리고, 시간  $t_8$ 에 신호선(33)의 전위가 영상신호의 신호 전압  $V_{sig}$ 에서 오프셋 전압  $V_{ofs}$ 로 전환된다.

<72> (임계값 보정의 원리)

<73> 여기에서, 구동 트랜지스터(22)의 임계값 보정의 원리에 관하여 설명한다. 구동 트랜지스터(22)는, 포화 영역에서 동작하도록 설계되어 있기 때문에 정전류원으로 동작한다. 이에 따라 유기 E L 소자(21)에는 구동 트랜지스터(22)로부터, 다음 식 (1)로 주어지는 일정한 드레인-소스간 전류(구동전류)  $I_{ds}$ 가 공급된다.

<74> 
$$I_{ds}=(1/2) \cdot \mu (W/L)Cox(V_{gs}-V_{th})^2 \dots\dots(1)$$

<75> 여기에서,  $W$ 는 구동 트랜지스터(22)의 채널 폭,  $L$ 은 채널 길이,  $Cox$ 는 단위면적당 게이트 용량이다.

<76> 도 7에, 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$  대 게이트-소스간 전압  $V_{gs}$ 의 특성을 나타낸다.

<77> 이 특성 도면에 나타낸 바와 같이, 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 의 각 화소의 편차에 대한 보정을 행하지 않으면, 임계값전압  $V_{th}$ 가  $V_{th1}$ 일 때, 게이트-소스간 전압  $V_{gs}$ 에 대응하는 드레인-소스간 전류  $I_{ds}$ 가  $I_{ds1}$ 이 된다.

<78> 이에 대하여 임계값전압  $V_{th}$ 가  $V_{th2}(V_{th2}>V_{th1})$ 일 때, 같은 게이트-소스간 전압  $V_{gs}$ 에 대응하는 드레인-소스간 전류  $I_{ds}$ 가  $I_{ds2}(I_{ds2}<I_{ds1})$ 이 된다. 즉, 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 가 변동하면, 게이트-소스간 전압  $V_{gs}$ 가 일정하여도 드레인-소스간 전류  $I_{ds}$ 가 변동한다.

<79> 한편, 상기 구성의 화소(화소회로)(20)에서는, 전술한 바와 같이, 발광시의 구동 트랜지스터(22)의 게이트-소스간 전압  $V_{gs}$ 가  $V_{sig}-V_{ofs}+V_{th}-\Delta V$ 이기 때문에, 이것을 식(1)에 대입하면, 드레인-소스간 전류  $I_{ds}$ 는

<80> 
$$I_{ds}=(1/2) \cdot \mu (W/L)Cox(V_{sig}-V_{ofs}-\Delta V)^2 \dots\dots(2)$$

<81> 로 나타낸다.

<82> 즉, 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 의 향이 캔슬 되어 있어, 구동 트랜지스터(22)로부터 유기 E L 소자(21)에 공급되는 드레인-소스간 전류  $I_{ds}$ 는, 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 에 의존하지 않는다. 그 결과, 구동 트랜지스터(22)의 제조 프로세스의 편차나 시간에 따른 변화에 의해, 구동 트랜지스터(22)의 임계값전압  $V_{th}$ 가 화소마다 변동해도, 드레인-소스간 전류  $I_{ds}$ 가 변동하지 않기 때문에, 유기 E L 소자(21)의 발광 휘도를 일정하게 유지할 수 있다.

<83> (이동도 보정의 원리)

<84> 다음에 구동 트랜지스터(22)의 이동도 보정의 원리에 관하여 설명한다. 도 8에, 구동 트랜지스터(22)의 이동도  $\mu$ 가 상대적으로 큰 화소 A와, 구동 트랜지스터(22)의 이동도  $\mu$ 가 상대적으로 작은 화소 B를 비교한 상태에서 특성 커브를 나타낸다. 구동 트랜지스터(22)를 폴리실리콘 박막 트랜지스터 등으로 구성했을 경우, 화소 A나 화소 B와 같이, 화소간에서 이동도  $\mu$ 가 변동하는 것은 피할 수 없다.

<85> 화소 A와 화소 B에서 이동도  $\mu$ 에 편차가 있는 상태에서, 예를 들면 두 화소 A, B에 동일 레벨의 영상신호의 신호 전압  $V_{sig}$ 를 기록했을 경우에, 아무런 이동도  $\mu$ 의 보정을 행하지 않으면, 이동도  $\mu$ 가 큰 화소 A에 흐르는 드레인-소스간 전류  $I_{ds1}'$ 과 이동도  $\mu$ 가 작은 화소 B에 흐르는 드레인-소스간 전류  $I_{ds2}'$ 의 사이에는 큰 차이가 생겨버린다. 이렇게, 이동도  $\mu$ 의 각 화소의 편차에 기인해서 드레인-소스간 전류  $I_{ds}$ 에 화소간에서 큰 차이가 생기면, 화면의 유니폼리티가 손상되게 된다.

<86> 여기에서, 전술한 식 (1)의 트랜지스터 특성식에서 분명히 나타낸 바와 같이, 이동도  $\mu$ 가 크면 드레인-소스간 전류  $I_{ds}$ 가 커진다. 따라서, 부귀환에 있어서의 귀환량  $\Delta V$ 는 이동도  $\mu$ 가 커질수록 커진다. 도 8에 나타낸 바와 같이 이동도  $\mu$ 가 큰 화소 A의 귀환량  $\Delta V1$ 은, 이동도가 작은 화소 V의 귀환량  $\Delta V2$ 와 비교해서 크다.

<87> 따라서, 이동도 보정동작에 의해 구동 트랜지스터(22)의 드레인-소스간 전류  $I_{ds}$ 를 영상신호의 신호 전압  $V_{sig}$  측에 부귀환시킴으로써, 이동도  $\mu$ 가 클수록 부귀환이 크게 걸리게 되기 때문에, 이동도  $\mu$ 의 각 화소의 편차를 억제할 수 있다.

<88> 구체적으로는, 이동도  $\mu$ 가 큰 화소 A에서 귀환량  $\Delta V1$ 의 보정을 걸면, 드레인-소스간 전류  $I_{ds}$ 는  $I_{ds1}'$ 에서  $I_{ds1}$ 까지 크게 하강한다. 한편, 이동도  $\mu$ 가 작은 화소 B의 귀환량  $\Delta V2$ 는 작기 때문에, 드레인-소스간 전류

Ids는 Ids2'에서 Ids2까지의 하강이 되고, 그다지 크게 하강하지 않는다. 결과적으로, 화소 A의 드레인-소스간 전류 Ids1과 화소 B의 드레인-소스간 전류 Ids2는 거의 동일하기 때문에, 이동도  $\mu$ 의 각 화소의 편차가 보정된다.

<89> 이상을 정리하면, 이동도  $\mu$ 가 다른 화소 A와 화소 B가 있었을 경우, 이동도  $\mu$ 가 큰 화소 A의 귀환량  $\Delta V1$ 은 이동도  $\mu$ 가 작은 화소 B의 귀환량  $\Delta V2$ 와 비교해서 커진다. 즉, 이동도  $\mu$ 가 큰 화소일수록 귀환량  $\Delta V$ 가 크고, 드레인-소스간 전류 Ids의 감소량이 커진다.

<90> 따라서, 구동 트랜지스터(22)의 드레인-소스간 전류 Ids를 영상신호의 신호 전압 Vsig측에 부귀환시킴으로써, 이동도  $\mu$ 가 다른 화소의 드레인-소스간 전류 Ids의 전류값이 균일화된다. 그 결과, 이동도  $\mu$ 의 각 화소의 편차를 보정할 수 있다.

<91> 여기에서, 도 2에 나타난 화소(화소회로)(20)에 있어서, 임계값 보정, 이동도 보정의 유무에 의한 영상신호의 신호 전위(샘플링 전위) Vsig와 구동 트랜지스터(22)의 드레인·소스간 전류 Ids의 관계에 대해서 도 9를 사용하여 설명한다.

<92> 도 9에 있어서, a는 임계값 보정 및 이동도 보정을 모두 행하지 않을 경우, b는 이동도 보정을 행하지 않고, 임계값 보정만을 행했을 경우, c는 임계값 보정 및 이동도 보정을 모두 행했을 경우를 각각 나타내고 있다. 도 9a에 나타난 바와 같이 임계값 보정 및 이동도 보정을 모두 행하지 않을 경우에는, 임계값전압 Vth 및 이동도  $\mu$ 의 각 화소 A, B의 편차에 기인해서 드레인·소스간 전류 Ids에 화소 A, B간에서 큰 차이가 생기게 된다.

<93> 이에 대하여 임계값 보정만을 행한 경우에는, 도 9b에 나타난 바와 같이 해당 임계값 보정에 의해 드레인-소스간 전류 Ids의 편차를 어느 정도 저감할 수 있지만, 이동도  $\mu$ 의 각 화소 A, B의 편차에 기인하는 화소 A, B간에서의 드레인-소스간 전류 Ids의 차이는 남는다.

<94> 그리고, 임계값 보정 및 이동도 보정을 모두 행함으로써, 도 9c에 나타난 바와 같이 임계값전압 Vth 및 이동도  $\mu$ 의 각 화소 A, B의 편차에 기인하는 화소 A, B간에서의 드레인-소스간 전류 Ids의 차이를 거의 없앨 수 있기 때문에, 어느 계조에 있어서도 유기EL소자(21)의 휘도 편차는 발생하지 않고, 양호한 화질의 표시 화상을 얻을 수 있다.

<95> 또한 도 2에 나타난 화소(20)는, 임계값 보정 및 이동도 보정의 각 보정기능에 더해서, 전술한 부트스트랩 기능을 갖추고 있음으로써 다음과 같은 작용 효과를 얻을 수 있다.

<96> 즉, 유기EL소자(21)의 I-V특성이 경시 변화하고, 이것에 따라 구동 트랜지스터(22)의 소스 전위 Vs가 변화하더라도, 저장용량(24)에 의한 부트스트랩 동작에 의해, 구동 트랜지스터(22)의 게이트-소스간 전위 Vgs가 일정하게 유지되기 때문에, 유기EL소자(21)에 흐르는 전류는 변화되지 않는다. 따라서, 유기EL소자(21)의 발광 휘도도 일정하게 유지되기 때문에, 유기EL소자(21)의 I-V특성이 경시 변화되어도, 거기에 따르는 휘도 열화가 없는 화상표시를 실현할 수 있다.

<97> 이상 설명한 것으로부터 분명히 나타낸 바와 같이, 참고예에 관련되는 유기EL표시장치(10)는, 서브 픽셀이 되는 화소(20)가, 구동 트랜지스터(22) 및 기록 트랜지스터(23)의 2개의 트랜지스터를 갖는 화소구성에서, 이들 트랜지스터에 더해서 수 개의 트랜지스터를 갖는 화소구성의 특허문헌 1 기재의 유기EL표시장치와 동등하게, 유기EL소자(21)의 특성 변동에 대한 보상 기능이나, 임계값 보정 및 이동도 보정의 각 보정기능을 실현할 수 있는 것과 함께, 화소(20)의 구성 소자가 적은만큼 화소 사이즈를 미세화할 수 있고, 표시장치의 고화질화를 꾀할 수 있다.

<98> [고화질화에 따른 문제점]

<99> 이와 같이, 구동 트랜지스터(22) 및 기록 트랜지스터(23)의 2개의 트랜지스터를 포함한 화소구성의 화소(20)는, 구성 소자수가 적기 때문에 표시장치의 고화질화에 유리하다. 그러나, 표시장치의 고화질화가 더욱 진행되어, 패널 화질도가 300ppi(pixel per inch) 등의 초고화질에 대응한 미세한 화소가 되면, 구동 트랜지스터(22), 기록 트랜지스터(23) 및 저장용량(24)(EL용량의 용량부족분을 보충하는 보조용량을 포함한 경우도 있다)이 적은 구성 소자여도, 이들 구성 소자를 화소(20) 내에 레이아웃하는 것이 어렵게 된다.

<100> 또한 전술한 바와 같이, 이동도 보정의 최적 보정시간 t는,  $t=C/(k\mu Vsig)$ 가 되는 식으로 주어지고, 화소용량의 용량값 C로 결정되므로, 화소 사이즈의 미세화가 진행되고, 화소용량의 용량값 C를 충분히 취할 수 없게 되면, 이동도 보정의 최적 보정시간 t가 짧아진다. 그리고, 최적 보정시간 t가 짧아짐에 따라서, 이동도 보정기간(도 4의 t6-t7)을 결정하는 펄스의 편차에 기인하는 보정시간의 편차의 영향을 강하게 받게 된다. 그 결과, 도 10에

나타낸 바와 같이, 표시 화면(발광 유효영역) 위에 가로방향으로 연장되는 라인 형의 휘도편차 등이 발생한다.

<101> [본 실시예의 특징부분]

<102> 따라서, 본 발명의 일 실시예에 따른 유기EL 표시장치는, 화소 어레이부(30)의 동일 화소 행에 있어서의 복수의 화소(서브 픽셀)를 단위로 하고, 이 단위가 되는 복수의 화소에 대하여 유기EL 소자(21) 이외의 1화소분의 화소회로, 구체적으로는 구동 트랜지스터(22), 기록 트랜지스터(23) 및 저장용량(24)(보조용량을 포함한 경우도 있다)을 가지고, 유기EL 소자(21)를 구동하는 화소회로를 공통으로 구비하고, 해당 화소회로에 의해 복수 화소분의 복수의 유기EL 소자(21)를 각각 선택적으로 순 바이어스 상태로 해서 복수의 유기EL 소자(21)를 각각 시분할로 구동하는 구성을 채용하고 있다.

<103> 도 11은, 본 발명의 일 실시예에 따른 표시장치의 구성의 개략을 나타내는 시스템 구성도이며, 도면 중, 도 1 및 도 2와 동등부분에는, 이해를 쉽게 하기 위해서 동일한 부호를 부착해서 나타낸다.

<104> 본 실시예에 있어서도, 일례로서, 디바이스에 홀러드는 전류값에 따라 발광 휘도가 변화되는 전류구동형 전기광학소자, 예를 들면 유기EL 소자(유기전계 발광소자)를 화소(화소회로)의 발광소자로 사용한 액티브 매트릭스형 유기EL 표시장치의 경우를 예로 들어서 설명하는 것으로 한다.

<105> 본 실시예에 따른 유기EL 표시장치(10')에서는, 화소 어레이부(30)의 동일 화소 행에 있어서의 복수의 화소(예를 들면 2개의 화소)를 단위로 하고, 이 단위가 되는 복수의 화소에 대하여 유기EL 소자(21) 이외의 1화소분의 화소회로를 공통으로 설치할 경우를 예로 들고 있다. 또한 도 11에서는, 도면의 간략화를 위해, 어떤 1개의 화소 행에 있어서의 인접하는 2개의 화소(20i, 20i+1)의 화소회로에 대해서 그 구성을 개략적으로 나타내고 있다.

<106> (화소회로)

<107> 유기EL 소자(21i, 21i+1)는, 화소(20i, 20i+1) 각각에 설치된다. 한편, 유기EL 소자(21i, 21i+1)를 구동하는 화소회로, 구체적으로는 구동 트랜지스터(22), 기록 트랜지스터(23) 및 저장용량(24)을 가지고, 유기EL 소자(21i, 21i+1)를 구동하는 화소회로(200)는, 2개의 화소(20i, 20i+1)에 대하여 1개 공통으로 설치된다.

<108> 본 예에 관련되는 화소회로(200)는, 구동 트랜지스터(22), 기록 트랜지스터(23) 및 저장용량(24)과 함께, 유기EL 소자(21i, 21i+1)의 용량부족분을 보충하는 보조용량(26)을 갖고 있다. 보조용량(26)은, 일단(한쪽의 전극)이 구동 트랜지스터(22)의 소스 전극에 접속되고, 타단(다른 쪽의 전극)이 고정 전위 Vcc에 접속되어 있다. 이 보조용량(26)은, 후술하는 동작 설명으로부터 분명히 나타낸 바와 같이, 유기EL 소자(21i, 21i+1)의 용량부족분을 보충함으로써 영상신호의 기록 계인(입력 계인) G의 부족분을 보충하는 기능을 갖고 있다.

<109> 화소회로(200)에 의해 유기EL 소자(21i, 21i+1)를 시분할로 선택적으로 구동하기 때문에, 전술한 참고예에서는, 유기EL 소자(21)의 애노드 전극에 대하여 전체 화소 공통으로 공통 전원공급선(34)(도 2 참조)을 배선하고 있는 것에 반해, 본 실시예에서는 유기EL 소자(21i)와 유기EL 소자(21i+1)의 각 캐소드 전극에 대하여 각각 제1, 제2 구동선(35, 36)을 배선하고, 이들 구동선(35, 36)을 통해 유기EL 소자(21i, 21i+1)의 각 캐소드 전위를 제1, 제2 구동주사 회로(80, 90)에 의해 제어하는 구성을 취하고 있다.

<110> 이 때, 도 11에서는, 구동선(35, 36)에 대한 유기EL 소자(21i, 21i+1)의 각 캐소드 전극의 접속 관계만을 나타내고 있지만, 실제로는, 유기EL 소자(21i, 21i+1)와 동일한 화소 행에 있어서, 유기EL 소자(21i)를 포함한 1화소 걸러서 유기EL 소자로 이루어진 그룹의 각 캐소드 전극이 제1 구동선(35)에 대하여 공통으로 접속되고, 유기EL 소자(21i+1)를 포함한 1화소 걸러서 유기EL 소자로 이루어진 그룹의 각 캐소드 전극이 제2 구동선(36)에 대하여 공통으로 접속되게 된다. 다른 화소 행에 있어서도 동일하다.

<111> 제1, 제2 구동주사 회로(80, 90)는, 기록 주사 회로(40)나 전원공급 주사 회로(50)와 마찬가지로, 시프트 레지스터 등으로 구성되고, 유기EL 소자(21i, 21i+1)의 선택적인 구동시에, 제1, 제2 구동신호 ds1, ds2를 화소 행마다 1필드(1프레임) 기간에서 적절히 출력하고, 제1, 제2 구동선(35, 36)을 통해 유기EL 소자(21i, 21i+1)의 각 캐소드 전극에 준다.

<112> 여기에서, 제1, 제2 구동신호 ds1, ds2는 펄스 신호이며, 전원공급선(32)의 전위 DS의 저전위 Vini를 예를 들면 그라운드 레벨(0V)이라고 할 때에, 고전위측이 그라운드 레벨에 대하여 유기EL 소자(21i, 21i+1)의 임계값전압 Vel보다도 높은 전압, 예를 들면 10V 정도의 전압으로 설정된다. 저전위측에 대해서는, 전원공급선(32)의 전위 DS가 고전위 Vccp일 때에, 유기EL 소자(21i, 21i+1)가 순 바이어스 상태가 되는 전위, 예를 들면 0V로 설정된다.

- <113> 전원공급선 전위 DS의 저전위 Vini에 대한 제1, 제2 구동신호 ds1, ds2의 고전위의 상기의 전위관계에 있어서는, 전술한 참고예에 있어서의 회로 동작의 설명으로부터 분명히 나타낸 바와 같이, 임계값 보정, 신호 기록 및 이동도 보정의 일련의 동작 기간에는, 제1, 제2 구동주사 회로(80, 90)가 제1, 제2 구동신호 ds1, ds2로서 고전위를 출력하고, 해당 제1, 제2 구동신호 ds1, ds2를 유기 E L 소자(21i, 21i+1)에 줌으로써 이것들 유기 E L 소자(21i, 21i+1)는 역 바이어스 상태가 되어서 용량성을 나타낸다. 제1, 제2 구동신호 ds1, ds2의 타이밍 관계의 상세에 관해서는 후술한다.
- <114> (화소구조)
- <115> 화소(20i, 20i+1)의 화소구조에 대해서는, 기본적으로, 도 3에 나타낸 화소(20)의 화소구조와 같다. 도 3의 화소구조로부터 분명히 나타낸 바와 같이, 구동 트랜지스터(22), 기록 트랜지스터(23), 저장용량(24) 및 보조용량(26)을 갖는 화소회로(200)가 유리 기판(201) 위의 T F T 레이어에 형성되는 것에 반해서, 유기 E L 소자(21)는 윈도우 절연막(204)의 오목부(204A)에 형성된다.
- <116> 이렇게, 화소회로(200)가 형성되는 레이어와 유기 E L 소자(21)가 형성되는 레이어가 다른 것에 의해, 화소회로(200)를 2개의 화소(20i, 20i+1)에 대하여 공통으로 설치하더라도, 유기 E L 소자(21i, 21i+1)에 대해서는, 일정한 피치로 행렬 모양으로 배치되는 화소(20i, 20i+1)마다 형성할 수 있다.
- <117> 한편, 1개의 화소회로(200) 주변의 배치 면적으로서는, 화소(20i)와 화소(20i+1)의 2화소분의 면적을 확보할 수 있다. 또한 한쪽의 화소(20i/20i+1)에 대해서는 화소회로(200)가 존재하지 않는 것이기 때문에, 그만큼을 포함하면, 저장용량(24) 및 보조용량(26)의 배치 면적으로서는, 화소회로(200)를 화소마다 배치할 경우와 비교해서 2배 이상 확보할 수 있다.
- <118> 여기에서, 저장용량(24) 및 보조용량(26)의 배치 면적을 2배 이상으로 할 수 있다는 것은, 이들 용량(24, 26)을 형성하는 평행 평판의 면적을 2배 이상으로 확대할 수 있다는 것을 의미한다. 그리고, 평행 평판 간에 형성되는 용량의 용량값은, 평행 평판의 면적에 비례하기 때문에, 저장용량(24) 및 보조용량(26)의 배치 면적을 2배 이상 확보할 수 있는 것에 의해, 저장용량(24) 및 보조용량(26)의 각 용량값을, 화소회로(200)를 화소마다 배치할 경우와 비교해서 2배 이상으로 설정할 수 있다.
- <119> 또한 유기 E L 소자(21i, 21i+1)의 각 캐소드 전극에 대하여 제1, 제2 구동신호 ds1, ds2를 주는 제1, 제2 구동선(35, 36)은, 도 3의 화소구조에 있어서, 캐소드 전극(207)에 해당한다. 즉, 도 3의 화소구조로부터 분명히 나타낸 바와 같이, 구동 트랜지스터(22), 기록 트랜지스터(23), 저장용량(24) 및 보조용량(26)을 갖는 화소회로(200)가 유리 기판(201) 위의 T F T 레이어에 형성되는 것에 반해서, 제1, 제2 구동선(35, 36)은, 윈도우 절연막(204) 위에 형성된다.
- <120> 이렇게, 화소회로(200)가 형성되는 T F T 레이어와 다른 레이어에 제1, 제2 구동선(35, 36)이 형성되어 있는 것에 의해, 제1, 제2 구동신호 ds1, ds2가 펄스 신호로서 전위가 변화되고, 그것에 따라 제1, 제2 구동선(35, 36)의 전위가 변동하더라도, 그 전위의 변동에 의해 화소회로(200)가 그 회로 동작에 영향을 받을 염려는 없다.
- <121> (유기 E L 표시장치의 회로 동작)
- <122> 계속해서, 본 실시예에 따른 유기 E L 표시장치(10')의 회로 동작에 대해서, 도 12의 타이밍 파형도를 사용하여 설명한다.
- <123> 도 12에는, 1F(F는 필드/프레임 기간)에 있어서의 신호선(33)의 전위(Vofs/Vsig)의 변화, 주사선(31)의 전위(주사 신호) WS의 변화, 전원공급선(32)의 전위 DS의 변화, 제1, 제2 구동선(35, 36)의 전위(제1, 제2 구동신호) ds1, ds2의 변화, 구동 트랜지스터(22)의 게이트 전위 Vg 및 소스 전위 Vs의 변화를 나타내고 있다.
- <124> 이 때, 화소(20i, 20i+1) 각각에 있어서의 임계값 보정준비, 임계값 보정, 신호 기록&이동도 보정 및 발광의 제각기 구체적인 동작에 대해서는, 전술한 참고예에 관련되는 유기 E L 표시장치(10)의 회로 동작의 경우와 기본적으로 동일하다.
- <125> 비발광의 상태에서, 시간 t11에 주사선(31)의 전위 WS가 저전위측에서 고전위측으로 이동하고, 동시에, 제1, 제2 구동선(35, 36)의 전위 ds1, ds2가 저전위측에서 고전위측으로 이동한다. 시간 t11은, 도 4의 타이밍 파형도에 있어서의 시간 t2에 해당한다.
- <126> 이 때, 신호선(33)의 전위가 오프셋 전압 Vofs의 상태에 있고, 해당 오프셋 전압 Vofs가 기록 트랜지스터(23)에 의해 구동 트랜지스터(22)의 게이트 전극에 기록된다. 또한 제1, 제2 구동선(35, 36)의 전위 ds1, ds2가 모두

고전위이며, 전원공급선(32)의 전위 DS가 저전위 Vini인 것에 의해, 유기E L소자(21i, 21i+1)는 모두 역 바이어스 상태에서 용량성(E L용량)을 나타낸다.

<127> 다음에 시간 t12에 전원공급선(32)의 전위 DS가 저전위 Vini에서 고전위 Vccp로 전환됨으로써 임계값 보정동작이 개시된다. 시간 t12는, 도 4의 타이밍 파형도에 있어서의 시간 t3에 해당한다. 임계값 보정동작은, 시간 t12로부터 주사선(31)의 전위 WS가 고전위측에서 저전위측에 이동하는 시간 t13까지의 기간(임계값 보정기간)에 행해진다.

<128> 여기에서, 유기E L소자(21i)의 E L용량의 용량을 celi, 유기E L소자(21i+1)의 E L용량의 용량을 celi+1이라고 하면, 임계값 보정동작에 있어서의 화소용량의 용량값 C로서는, 저장용량(26)의 용량값 Cs와 보조용량(26)의 용량값 Csub에 더해져서, 유기E L소자(21i, 21i+1)의 각 E L용량의 용량값 celi, celi+1을 사용할 수 있다.

<129> 다음에 시간 t14에 수평구동회로(60)로부터 신호선(33)에 대하여 영상신호의 신호 전압 Vsig가 공급되고, 이어서, 시간 t15에 주사선(31)의 전위 WS가 다시 저전위측에서 고전위측으로 이동함으로써, 기록 트랜지스터(23)에 의해 영상신호의 신호 전압 Vsig가 구동 트랜지스터(22)의 게이트 전극에 기록된다. 시간 t14, t15는, 도 4의 타이밍 파형도에 있어서의 시간 t5, t6에 해당한다.

<130> 이 기록된 신호 전압 Vsig는, 저장용량(24)에 유지된다. 이 때, 구동 트랜지스터(22)의 소스 전극에 유기E L소자(21i, 21i+1)가 모두 접속된 상태에 있기 때문에, 저장용량(24)에 실제로 유지되는 전압 Vgs는,

<131> 
$$Vgs = Vsig \times \{1 - Cs / (Cs + Csub + celi + celi + 1)\} \dots \dots (3)$$

<132> 이 되는 식으로 표현된다.

<133> 따라서, 신호 전압 Vsig에 대한 전압 Vgs의 비율, 즉 영상신호의 신호 전압 Vsig를 기록할 때의 기록 계인(입력 계인) G(=Vgs/Vsig)는,

<134> 
$$G = 1 - Cs / (Cs + Csub + celi + celi + 1) \dots \dots (4)$$

<135> 가 되는 식으로 주어진다.

<136> 이 식 (4)로부터 분명히 나타낸 바와 같이, 저장용량(24)의 용량값 Cs 및 보조용량(26)의 용량값 Csub를, 화소회로(200)를 화소마다 배치할 경우와 비교해서 2배 이상으로 할 수 있고, 게다가, 1개의 구동 트랜지스터(22)에 대하여 2화소분의 유기E L소자(21i, 21i+1)가 병렬로 접속되어 있기 때문에 E L용량에 관해서도 배로 할 수 있는 것에 의해, 화소회로(200)를 화소마다 배치할 경우보다도 기록 계인 G를 크게 설정할 수 있다.

<137> 또, 신호 기록과 동시에 이동도 보정이 이루어지게 되지만, 이 이동도 보정동작에 있어서의 화소용량의 용량값 C로서는, (Cs+Csub+celi+celi+1)을 사용할 수 있다. 즉, 화소용량의 합계 용량값 C를, 화소마다 화소회로(200)를 배치할 경우의 약 2배로 할 수 있다.

<138> 전술한 바와 같이, 이동도 보정에 있어서, 그 최적 보정시간 t가  $t = C / (k\mu Vsig)$ 가 되는 식으로 주어져서, 화소용량(저장용량(24), E L용량(25) 및 보조용량(26))의 합성 용량값 C가 약 2배가 됨으로써 이동도 보정의 최적 보정시간 t를 약 2배로 설정할 수 있기 때문에, 최적 보정시간 t로서 충분한 시간을 확보할 수 있다. 이에 따라 고화질 화소에 있어서도 충분한 이동도 보정 변동 마진을 얻을 수 있기 때문에, 이동도 보정동작을 확실하게 행할 수 있고, 따라서 고화질화를 꾀할 수 있다.

<139> 다음에 시간 t16에 주사선(31)의 전위 WS가 고전위측에서 저전위측으로 이동하고, 동시에, 제 1 구동선(35)의 전위 ds1이 고전위에서 저전위로 이동함으로써, 발광시키고 싶은 화소(20i)측의 유기E L소자(21i)가 순 바이어스 상태가 되어서 발광 기간에 들어간다. 이 때, 반대의 비발광 화소(20i+1)측의 제2 구동선(36)의 전위 ds2에 대해서는 고전위인 채로 해 둬으로써, 유기E L소자(21i+1)가 역 바이어스 상태 그대로가 된다.

<140> 이들 발광/비발광의 전환의 동작에 상관없이, 화소회로(200)의 저장용량(24)에는, 임계값 보정 및 이동도 보정이 행해진 구동 트랜지스터(22)의 게이트-소스간 전압 Vgs가 유지되어 있으므로, 설계대로의 전류값을 발광측 화소(20i)의 유기E L소자(21i)에 흐르게 하고, 해당 유기E L소자(21i)를 발광시킬 수 있다.

<141> 이상에 의해, 화소(20i)에 대한 일련의 동작, 즉 임계값 보정, 신호 기록&이동도 보정 및 발광의 각 동작이 종료된다. 그리고, 그 1/2F기간 후에, 화소(20i)에 대한 일련의 동작과 같은 동작을 화소(20i+1)에 대하여 행함으로써, 발광 화소(20i+1)측의 유기E L소자(20i+1)가 발광 상태가 되고, 비발광 화소(20i)측의 유기E L소자(20i)가 비발광 상태가 된다.

- <142> 즉, 시간  $t_{21}$ 에 주사선(31)의 전위 WS가 저전위측에서 고전위측으로 이동하고, 동시에, 제1 구동선(35)의 전위  $ds_1$ 이 저전위측에서 고전위측으로 이동한다. 이 때, 제2 구동선(36)의 전위  $ds_2$ 는, 시간  $t_{11}$ 에 이동한 고전위인 상태다.
- <143> 시간  $t_{21}$ 에는, 신호선(33)의 전위가 오프셋 전압  $V_{ofs}$ 의 상태에 있고, 해당 오프셋 전압  $V_{ofs}$ 가 기록 트랜지스터(23)에 의해 구동 트랜지스터(22)의 게이트 전극에 기록된다. 또한 제1, 제2 구동선(35, 36)의 전위  $ds_1, ds_2$ 가 모두 고전위이며, 전원공급선(32)의 전위 DS가 저전위  $V_{ini}$ 인 것에 의해, 유기 E L 소자( $21_i, 21_{i+1}$ )는 모두 역 바이어스 상태에서 용량성을 나타낸다.
- <144> 다음에 시간  $t_{22}$ 에 전원공급선(32)의 전위 DS가 저전위  $V_{ini}$ 에서 고전위  $V_{ccp}$ 로 전환됨으로써 임계값 보정동작이 개시된다. 이 임계값 보정동작에서는, 전술한 바와 같이, 화소용량의 용량값 C로서, 저장용량(26)의 용량값  $C_s$ 와 보조용량(26)의 용량값  $C_{sub}$ 에 더해져서, 유기 E L 소자( $21_i, 21_{i+1}$ )의 각 E L 용량의 용량값  $cel_i, Celi+1$ 가 사용된다.
- <145> 다음에 시간  $t_{24}$ 에 수평구동회로(60)로부터 신호선(33)에 대하여 영상신호의 신호 전압  $V_{sig}$ 가 공급되고, 이어서, 시간  $t_{25}$ 에 주사선(31)의 전위 WS가 다시 저전위측에서 고전위측으로 이동함으로써, 기록 트랜지스터(23)에 의해 영상신호의 신호 전압  $V_{sig}$ 가 구동 트랜지스터(22)의 게이트 전극에 기록된다.
- <146> 다음에 시간  $t_{26}$ 에 주사선(31)의 전위 WS가 고전위측에서 저전위측으로 이동하고, 동시에, 제2 구동선(36)의 전위  $ds_2$ 가 고전위에서 저전위로 이동함으로써 발광시키고 싶은 화소( $20_{i+1}$ )측의 유기 E L 소자( $21_{i+1}$ )가 순 바이어스 상태가 되어서 발광 기간에 들어간다. 이 때, 반대의 비발광면( $20_i$ )측의 제1 구동선(35)의 전위  $ds_1$ 에 대해서는 고전위인 채로 해 둬으로써 유기 E L 소자( $21_i$ )가 역 바이어스 상태 그대로가 된다.
- <147> (본 실시예의 작용 효과)
- <148> 상기한 바와 같이, 화소 어레이부(30)의 동일 화소 행에 있어서의 복수, 예를 들면 2개의 화소( $20_i, 20_{i+1}$ )를 단위로 하고, 이 단위가 되는 2개의 화소( $20_i, 20_{i+1}$ )에 대하여 유기 E L 소자( $21_i, 21_{i+1}$ ) 이외의 1화소분의 화소회로(200)를 공통으로 설치하고, 해당 화소회로(200)에 의해 유기 E L 소자( $21_i, 21_{i+1}$ )를 1필드(1프레임) 기간에 시분할로 선택적으로 구동하는 구성을 채용하는 것에 의해, 저장용량(24) 및 보조용량(26)의 배치 면적을, 화소마다 화소회로(200)를 배치할 경우와 비교해서 2배 이상으로 확대할 수 있기 때문에, 저장용량(24)의 용량값  $C_s$  및 보조용량(26)의 용량값  $C_{sub}$ 을 2배 이상으로 늘릴 수 있다.
- <149> 게다가, 임계값 보정이나 이동도 보정의 각 보정동작시에는, 1개의 구동 트랜지스터(22)에 대하여 유기 E L 소자( $21_i, 21_{i+1}$ )가 병렬로 접속되는 것이기 때문에, E L 용량  $C_{el}$ 에 관해서도 2배( $C_{el}=cel_i + celi+1$ )로 할 수 있다.
- <150> 이렇게, 화소마다 화소회로(200)를 배치할 경우와 비교하여, 저장용량(24) 및 보조용량(26)의 각 용량값  $C_s, C_{sub}$ 가 2배 이상이 되고, 보정동작시에 E L 용량  $C_{el}$ 이 2배가 됨으로써 이들 용량값  $C_s, C_{sub}, C_{el}$ 로 결정되는 임계값 보정이나 이동도 보정의 각 보정시간, 특히 이동도 보정의 최적 보정시간  $t$ 로서 충분한 시간을 확보하고, 이동도 보정동작을 확실하게 행할 수 있기 때문에, 표시 화면의 고화질화(고유니포머티 화질)를 꾀할 수 있다.
- <151> 트랜지스터 수로서는, 화소회로를 공통화하는 단위화소당 2트랜지스터이지만, 본 예의 경우에는, 단위화소가 2서브 픽셀에 해당하기 때문에, 1서브 픽셀당 1트랜지스터의 화소구성이 된다. 즉, 본 예의 경우, 참고예에 관련되는 1서브 픽셀당 2트랜지스터의 화소구성과 비교해서 1서브 픽셀당 트랜지스터 수를 반감할 수 있다. 반대로, 저장용량(24)이나 보조용량(26)의 배치 면적을 2배 이상까지 확대하지 않아도 될 경우에는, 그만큼 서브 픽셀(화소)의 미세화를 꾀할 수 있다.
- <152> [변형예]
- <153> 상기 실시예에서는 화소회로(200)가 보조용량(26)을 가질 경우를 예로 들었지만, 보조용량(26)은 필수적인 구성요소가 아니고, 화소회로(200)가 보조용량(26)을 가지지 않을 경우에도 적용가능하다. 보조용량(26)을 가지지 않을 경우에도, 본 발명을 적용함으로써 저장용량(24)의 용량값  $C_s$ 를 크게 할 수 있고, 그것에 따라 이동도 보정의 최적 보정시간  $t$ 를 충분히 확보할 수 있다.
- <154> 또한 상기 실시예에서는 전원공급선(32)의 전위 DS의 저전위  $V_{ini}$ 가 예를 들면 0V로 설정되어 있을 경우에 있어서, 임계값 보정 및 이동도 보정을 행하는 기간에는, 제1, 제2 구동선(35, 36)의 전위  $ds_1, ds_2$ 를 모두 고전위로 함으로써, 유기 E L 소자( $21_i, 21_{i+1}$ )를 역 바이어스 상태(컷오프 상태)로 해서 이들 유기 E L 소자( $21_i,$

21i+1)를 용량(E L 용량)으로서 사용하도록 했지만, 이것은 일례에 지나지 않는다.

- <155> 예를 들면 전원공급선(32)의 전위 DS의 저전위 Vini를 0V보다도 일정 전압만큼 낮은 전위, 예를 들면 -4V 정도의 전위로 설정해 두고, 임계값 보정 및 이동도 보정을 행하는 기간에, 도 13의 타이밍 파형 도면에 나타낸 바와 같이, 제1, 제2 구동선(36, 36)의 전위 ds1, ds2를 모두 저전위(예를 들면 0V)로 함으로써, 유기 E L 소자(21i, 21i+1)에 역 바이어스를 가해서 컷오프 상태로 해서 이들 유기 E L 소자(21i, 21i+1)를 용량으로서 사용할 수 있다.
- <156> 또한 상기 실시예에서는 유기 E L 소자(21)를 구동하는 구동 트랜지스터(22)와, 영상신호의 신호 전압 Vsig를 기록하는 기록 트랜지스터(23)와, 기록 트랜지스터(23)에 의해 기록된 영상신호의 신호 전압 Vsig를 유지하는 저장용량(24)을 포함한 화소구조의 화소(20)를 가지고, 구동 트랜지스터(22)의 드레인 전극에 주는 전원공급선 전위 DS를 고전위 Vccp와 저전위 Vini 사이에서 전환하는 것과 함께, 신호선(33)으로부터 기준전압 Vofs를 선택적으로 기록하는 화소구조의 유기 E L 표시장치(10)에 적용했을 경우를 예로 들어서 설명했지만, 본 발명은 화소 트랜지스터로서 2개의 트랜지스터를 갖는 화소구조에의 적용예에 한정되는 것은 아니다.
- <157> 기타 화소구조의 일례로서, 도 14에 나타낸 바와 같이, 유기 E L 소자(21)의 발광/비발광을 제어하는 스위칭 트랜지스터(51)나, 유기 E L 소자(21)의 전류구동에 앞서, 적절히 도통상태가 되는 것에 의해, 구동 트랜지스터(22)의 게이트 전위 Vg 및 소스 전위 Vs를 기준전압 Vofs 및 저전위 Vini로 초기화하고, 그런 뒤 구동 트랜지스터(22)의 임계값전압 Vth를 검지하고, 이 검지한 임계값전압 Vth를 저장용량(24)에 유지하기 위한 동작을 하는 스위칭 트랜지스터(52, 53)를 더 갖는 화소구조의 유기 E L 표시장치에 대하여도, 마찬가지로 적용할 수 있다.
- <158> 또한, 상기 실시예에서는 화소회로(20)의 전기광학소자로서, 유기 E L 소자를 사용한 유기 E L 표시장치에 적용했을 경우를 예로 들어서 설명했지만, 본 발명은 이 적용예에 한정되는 것은 아니고, 디바이스에 흐르는 전류값에 따라 발광 휘도가 변화되는 전류구동형 전기광학소자(발광소자)를 사용한 표시장치 전반에 대하여 적용가능하다.
- <159> [적용예]
- <160> 이상 설명한 본 발명에 의한 표시장치는, 일례로서, 도 15~도 19에 나타내는 여러 가지 전자기기, 예를 들면 디지털 카메라, 노트형 PC, 휴대전화 등의 휴대 단말장치, 비디오 카메라 등, 전자기기에 입력된 영상신호, 혹은, 전자기기 내에서 생성한 영상신호를, 화상 혹은 영상으로서 표시하는 모든 분야의 전자기기의 표시장치에 적용하는 것이 가능하다.
- <161> 이렇게, 모든 분야의 전자기기의 표시장치로서 본 발명에 의한 표시장치를 사용함으로써, 전술한 실시예의 설명으로부터 분명히 나타낸 바와 같이, 본 발명에 의한 표시장치는, 이동도 보정의 최적 보정시간으로서 충분한 시간을 확보하고, 이동도 보정동작을 확실하게 행할 수 있기 때문에, 각종 전자기기에 있어서, 고유니포머티 화질로 화상표시를 행할 수 있는 이점이 있다.
- <162> 이 때, 본 발명에 의한 표시장치는, 봉지된 구성의 모듈 형상의 것도 포함한다. 예를 들면 화소 어레이부(30)에 투명한 유리 등의 대향부에 접착되어 형성된 표시 모듈이 해당한다. 이 투명한 대향부에는, 컬러필터, 보호막 등, 또, 상기한 차광막이 설치되어도 좋다. 한편, 표시 모듈에는, 외부에서 화소 어레이부와의 신호 등을 입출력하기 위한 회로부나 F P C(플렉시블 프린트 서킷) 등이 설치되어 있어도 된다.
- <163> 이하에, 본 발명이 적용되는 전자기기의 구체적인 예에 관하여 설명한다.
- <164> 도 15는, 본 발명이 적용되는 텔레비전 세트의 외관을 나타내는 사시도다. 본 적용예에 관련되는 텔레비전 세트는, 프런트 패널(102)이나 필터 유리(103) 등으로 구성된 영상표시 화면부(101)를 포함하고, 그 영상표시 화면부(101)로서 본 발명에 의한 표시장치를 사용함으로써 제조된다.
- <165> 도 16은, 본 발명이 적용되는 디지털 카메라의 외관을 나타내는 사시도이며, 도 16a는 앞쪽에서 본 사시도, 도 16b는 뒤쪽에서 본 사시도다. 본 적용예에 관련되는 디지털 카메라는, 플래시용 발광부(111), 표시부(112), 메뉴 스위치(113), 셔터 버튼(114) 등을 포함하고, 그 표시부(112)로서 본 발명에 의한 표시장치를 사용하는 것에 의해 제조된다.
- <166> 도 17은, 본 발명이 적용되는 노트형 PC의 외관을 나타내는 사시도다. 본 적용예에 관련되는 노트형 PC는, 본체(121)에, 문자 등을 입력할 때 조작되는 키보드(122), 화상을 표시하는 표시부(123) 등을 포함하고, 그 표시부(123)로서 본 발명에 의한 표시장치를 사용함으로써 제조된다.

<167> 도 18은, 본 발명이 적용되는 비디오 카메라의 외관을 나타내는 사시도다. 본 적용예에 관련되는 비디오 카메라는, 본체부(131), 전방을 향한 측면에 피사체 촬영용 렌즈(132), 촬영시의 스타트/스톱 스위치(133), 표시부(134) 등을 포함하고, 그 표시부(134)로서 본 발명에 의한 표시장치를 사용함으로써 제조된다.

<168> 도 19는, 본 발명이 적용되는 휴대 단말장치, 예를 들면 휴대전화기를 나타내는 외관도이며, 도 19a는 연 상태에서의 정면도, 도 19b 그 측면도, 도 19c는 닫은 상태에서의 정면도, 도 19d는 좌측면도, 도 19e는 우측면도, 도 19f는 평면도, 도 19g는 하면도다. 본 적용예에 관련되는 휴대전화기는, 상측 케이싱(141), 하측 케이싱(142), 연결부(여기에서는 힌지부)(143), 디스플레이(144), 서브 디스플레이(145), 픽처 라이트(146), 카메라(147) 등을 포함하고, 그 디스플레이(144)나 서브 디스플레이(145)로서 본 발명에 의한 표시장치를 사용함으로써 제조된다.

**도면의 간단한 설명**

<169> 도 1은 참고예에 관련되는 유기EL 표시장치의 구성의 개략을 나타내는 시스템 구성도다.

<170> 도 2는 참고예에 관련되는 유기EL 표시장치에 있어서의 화소(화소회로)의 구체적인 구성예를 게시하는 회로도다.

<171> 도 3은 화소의 단면구조의 일례를 게시하는 단면도다.

<172> 도 4는 참고예에 관련되는 유기EL 표시장치의 기본적인 동작 설명에 제공하는 타이밍 파형도다.

<173> 도 5는 참고예에 관련되는 유기EL 표시장치의 회로 동작의 설명도(그 1)다.

<174> 도 6은 참고예에 관련되는 유기EL 표시장치의 회로 동작의 설명도(그 2)다.

<175> 도 7은 구동 트랜지스터의 임계값전압  $V_{th}$ 의 편차에 기인하는 과제에 설명에 제공하는 특성도다.

<176> 도 8은 구동 트랜지스터의 이동도  $\mu$ 의 편차에 기인하는 과제에 설명에 제공하는 특성도다.

<177> 도 9는 임계값 보정, 이동도 보정의 유무에 의한 영상신호의 신호 전압  $V_{sig}$ 와 구동 트랜지스터의 드레인·소스 간 전류  $I_{ds}$ 의 관계의 설명에 제공하는 특성도다.

<178> 도 10은 이동도 보정의 최적 보정시간이 짧아짐으로써 발생하는 라인 형의 휘도편차의 모양을 도시한 도면이다.

<179> 도 11은 본 발명의 일 실시예에 따른 유기EL 표시장치의 구성의 개략을 나타내는 시스템 구성도다.

<180> 도 12는 본 실시예에 따른 유기EL 표시장치의 동작 설명에 제공하는 타이밍 파형도다.

<181> 도 13은 본 실시예의 변형예에 관련되는 유기EL 표시장치의 동작 설명에 제공하는 타이밍 파형도다.

<182> 도 14는 기타 화소구성을 나타내는 회로도다.

<183> 도 15는 본 발명이 적용되는 텔레비전 세트의 외관을 나타내는 사시도다.

<184> 도 16은 본 발명이 적용되는 디지털 카메라의 외관을 나타내는 사시도이며, 16a는 앞쪽에서 본 사시도, 16b는 뒤쪽에서 본 사시도다.

<185> 도 17은 본 발명이 적용되는 노트북형 PC의 외관을 나타내는 사시도다.

<186> 도 18은 본 발명이 적용되는 비디오 카메라의 외관을 나타내는 사시도다.

<187> 도 19는 본 발명이 적용되는 휴대전화기를 나타내는 외관도이며, 도 19a는 연 상태에서의 정면도, 도 19b 그 측면도, 도 19c는 닫은 상태에서의 정면도, 도 19d는 좌측면도, 도 19e는 우측면도, 도 19f는 평면도, 도 19g는 하면도다.

<188> [부호의 설명]

<189> 10, 10'...유기EL 표시장치, 20...화소(서브 픽셀),

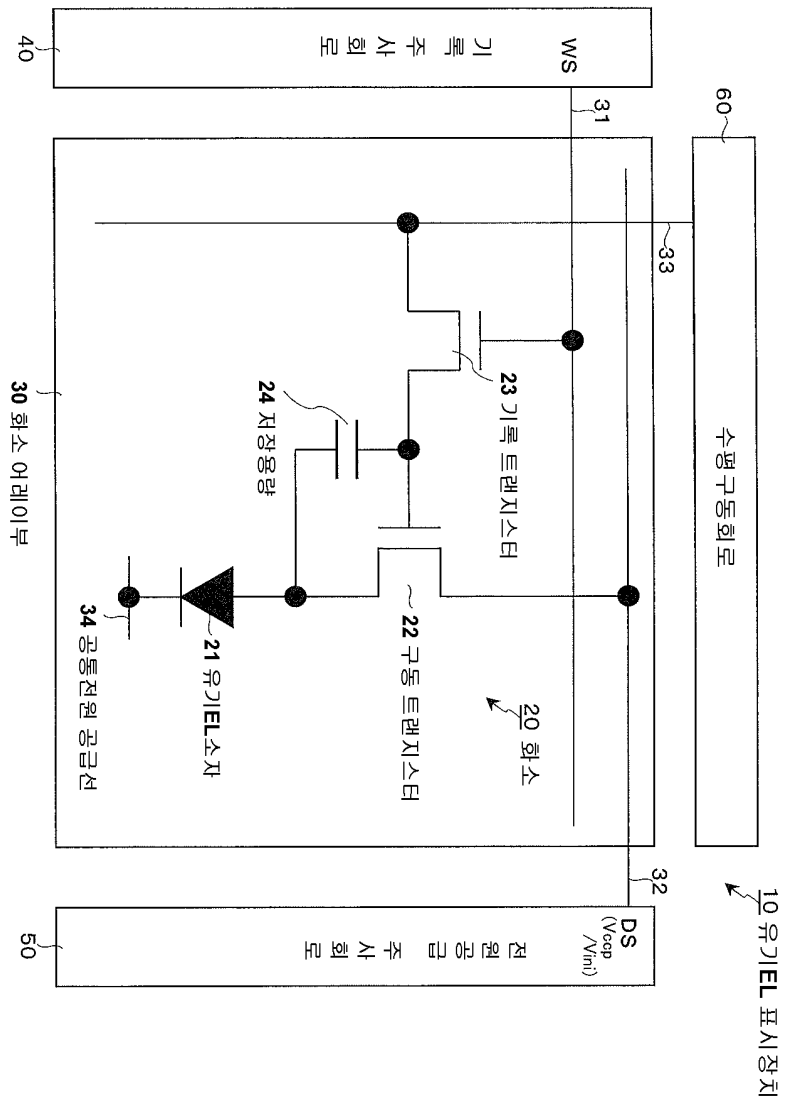
<190> 21, 21i, 21i+1...유기EL 소자, 22...구동 트랜지스터,

<191> 23...기록 트랜지스터, 24...저장용량,

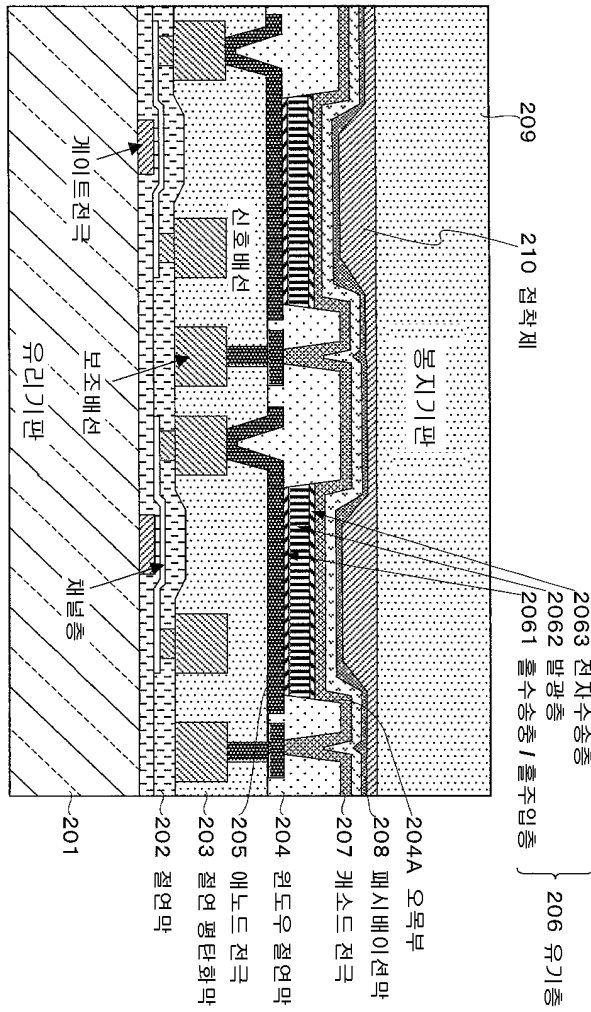
<192> 25...EL 용량, 26...보조용량,



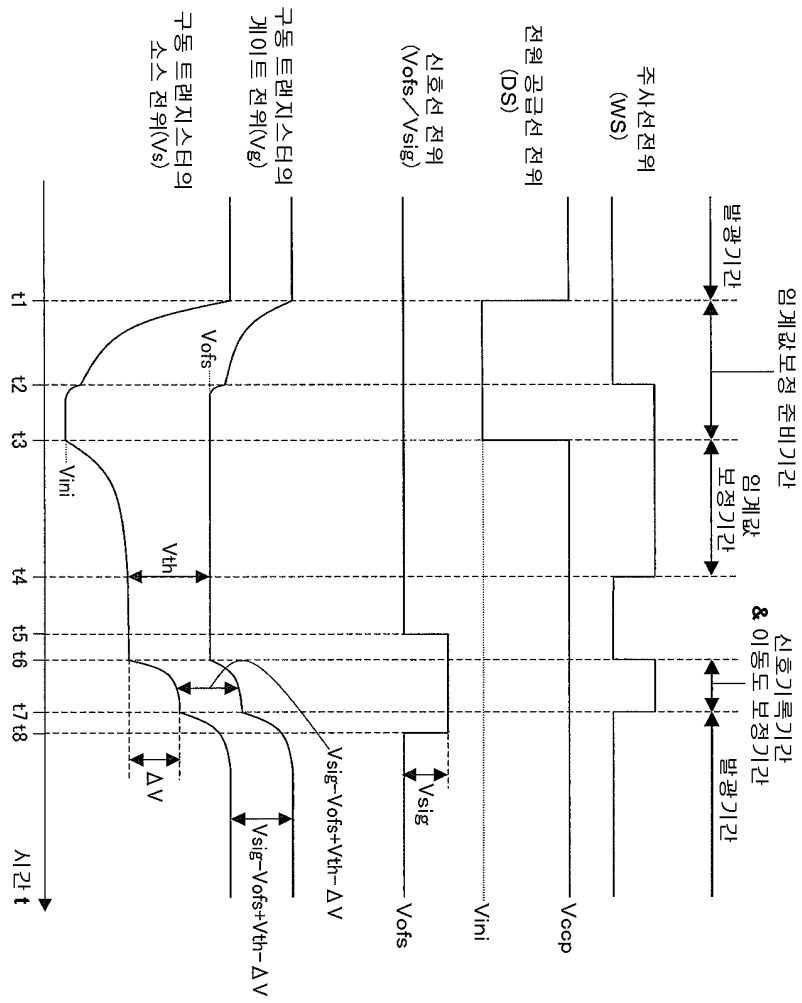
도면2



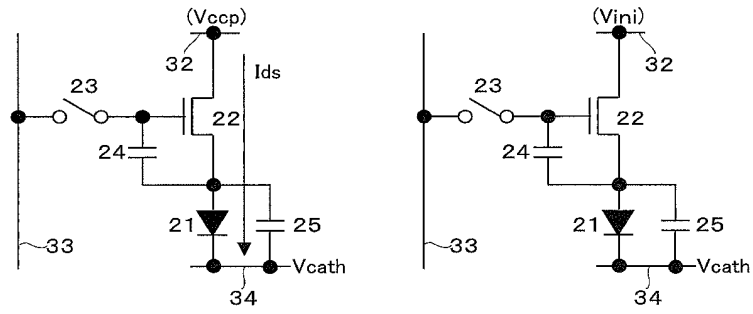
도면3



도면4

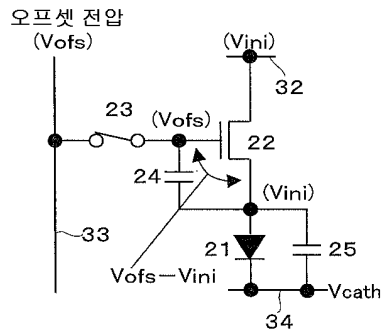


도면5

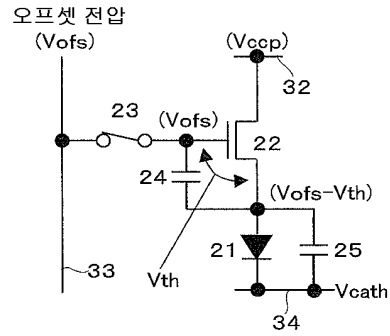


(a)  $t = t_1$  이전

(b)  $t = t_1$

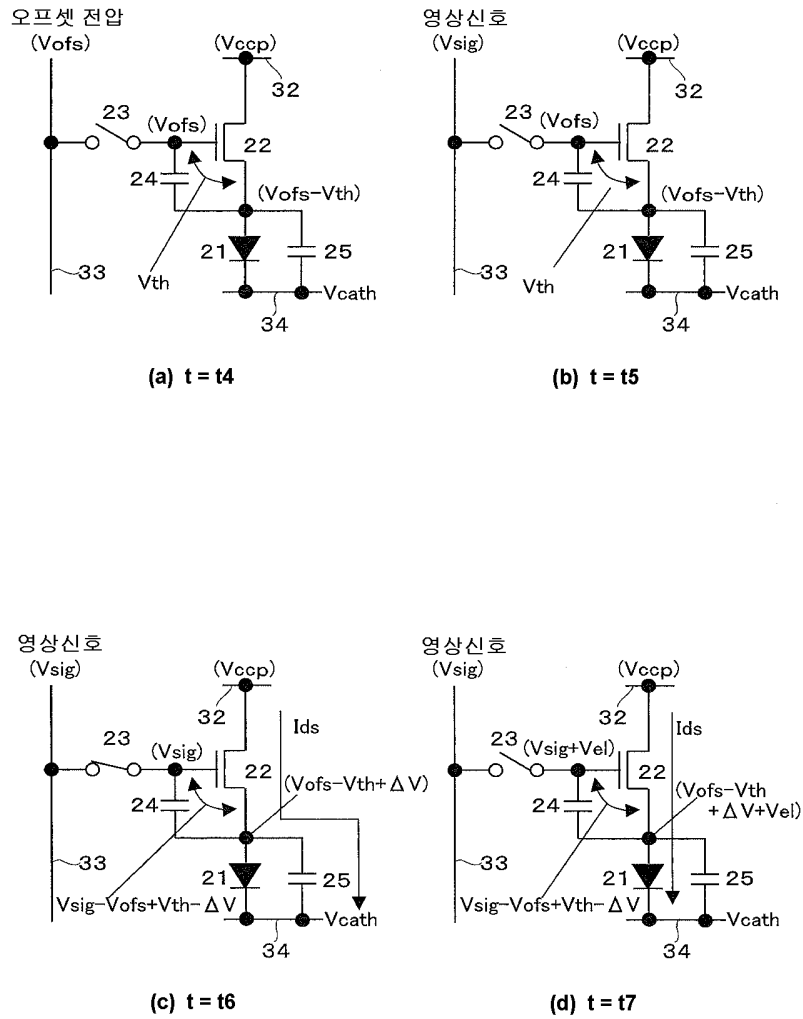


(c)  $t = t_2$

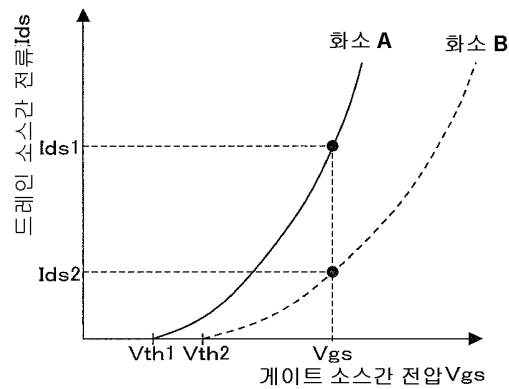


(d)  $t = t_3$

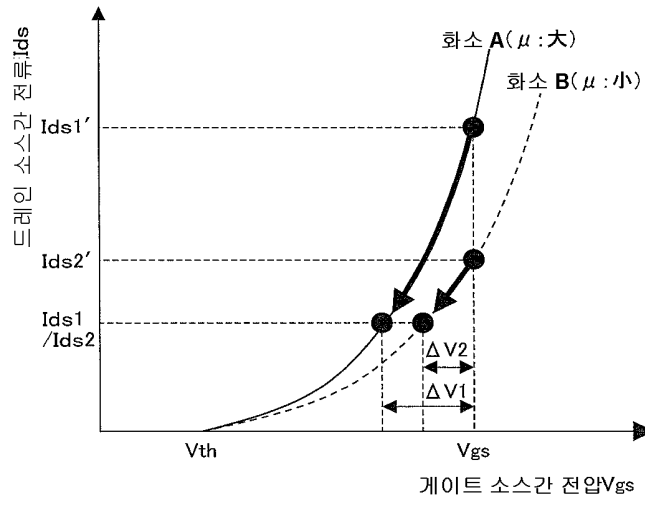
도면6



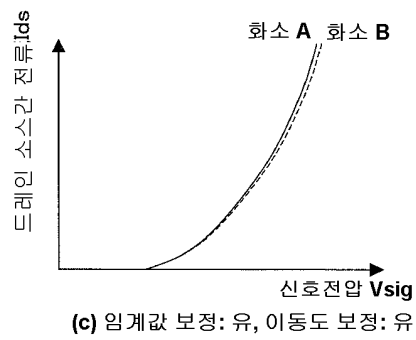
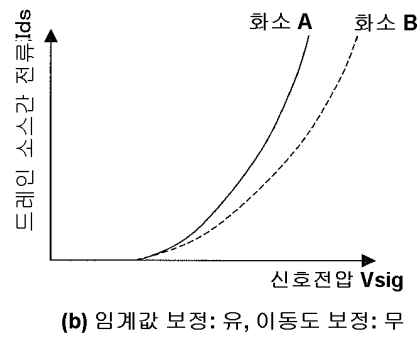
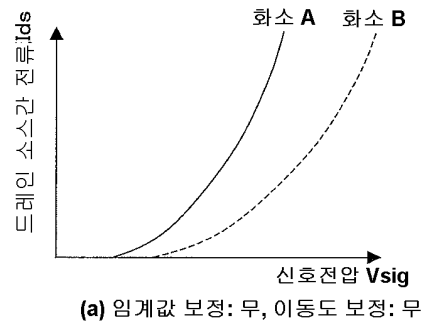
도면7



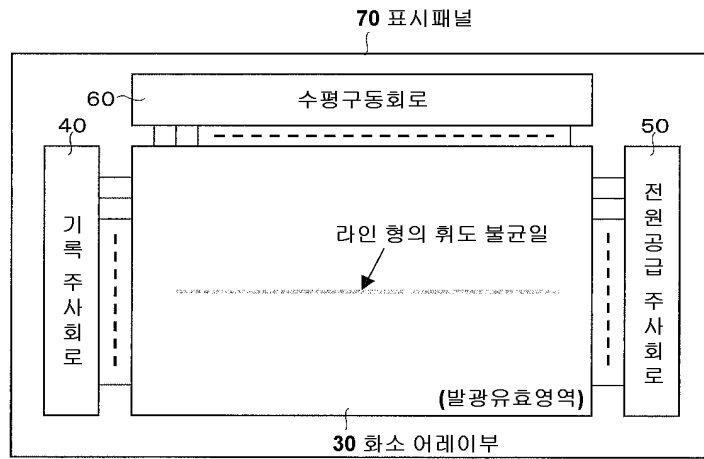
도면8



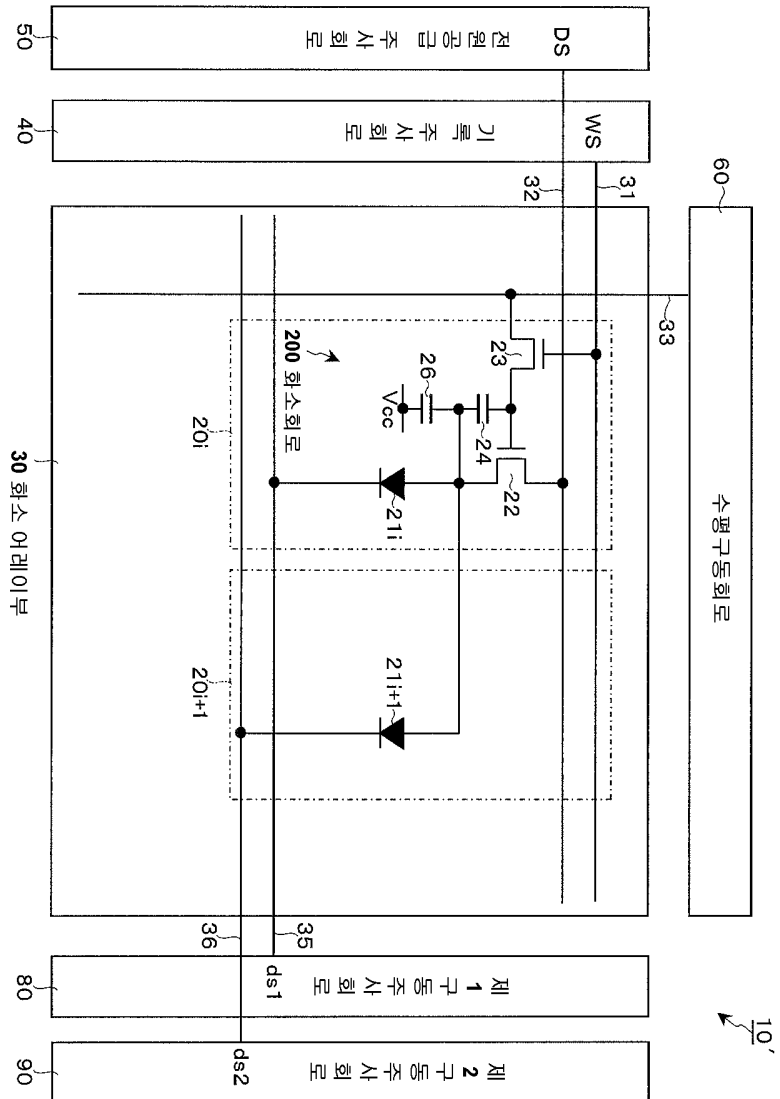
도면9



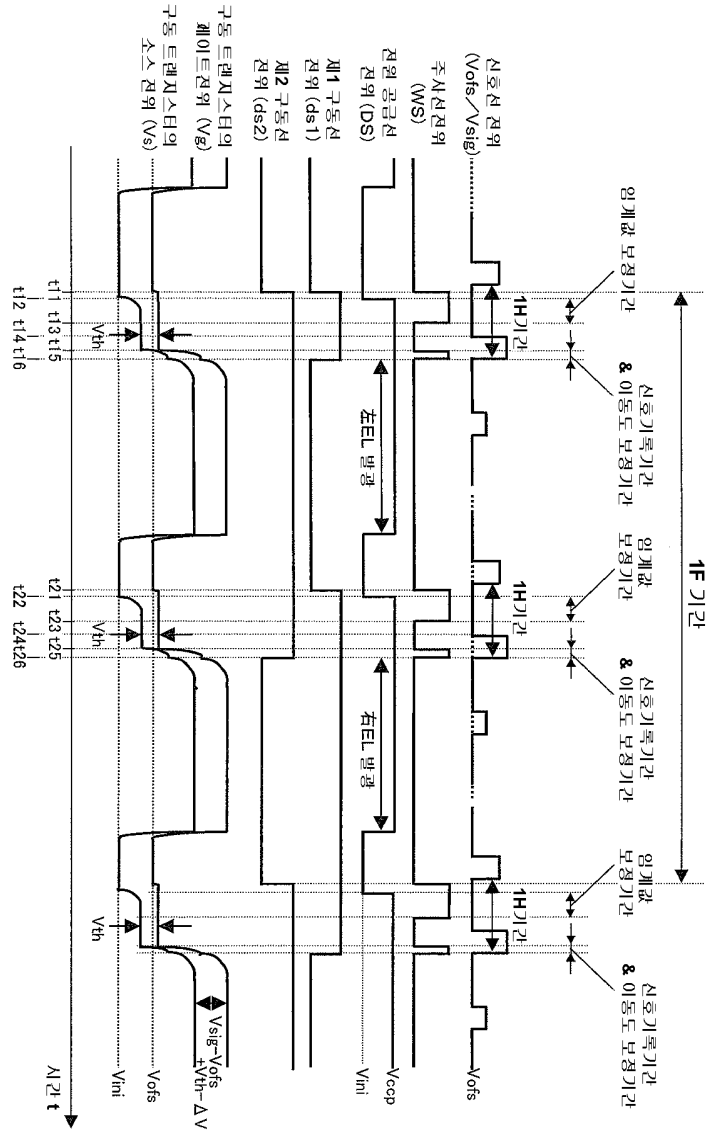
도면10



도면11

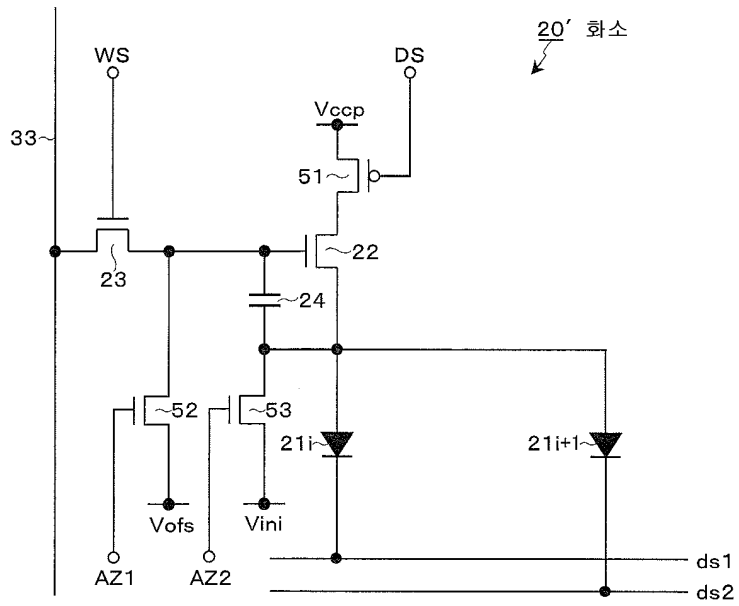


도면12

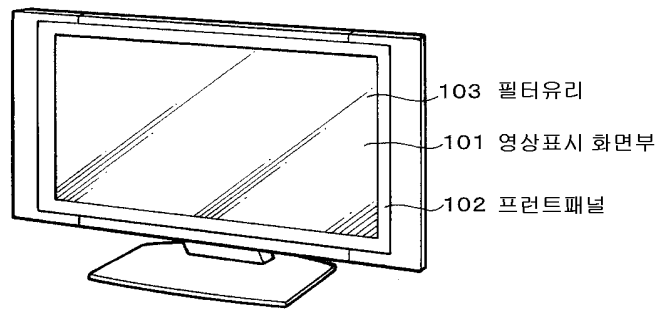




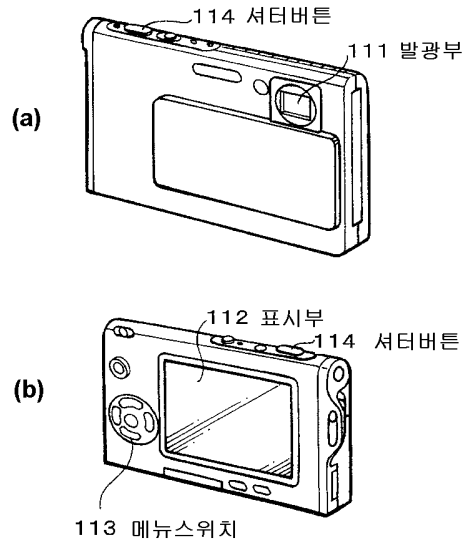
도면14



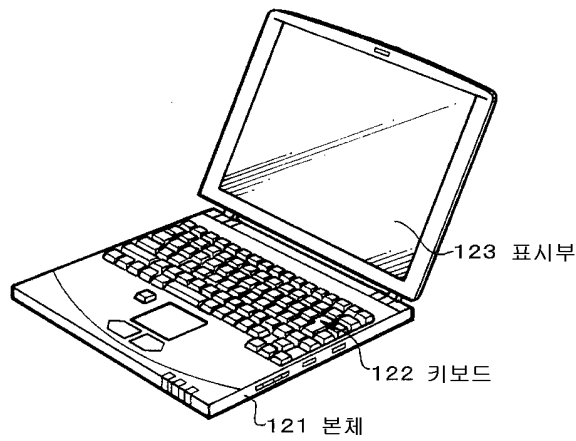
도면15



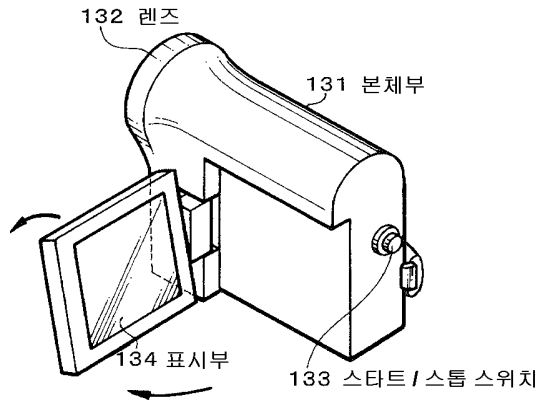
도면16



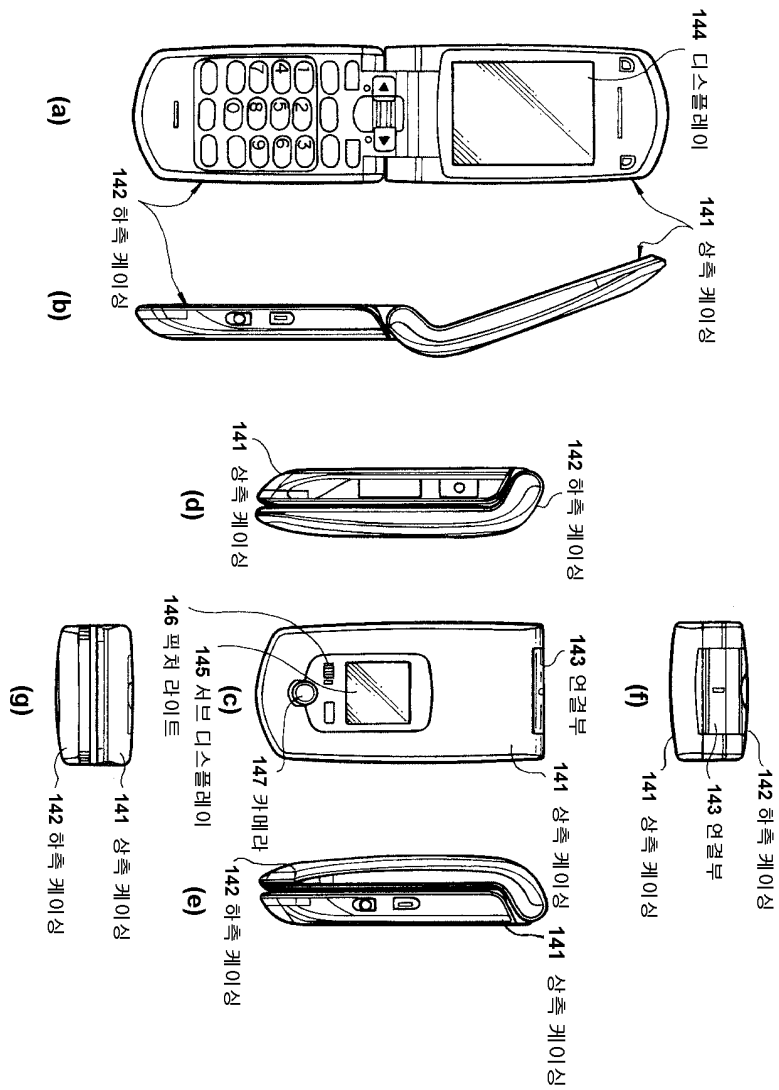
도면17



도면18



도면19



专利名称(译)	显示装置，显示装置的驱动方法和电子设备		
公开(公告)号	<a href="#">KR1020090042714A</a>	公开(公告)日	2009-04-30
申请号	KR1020080100471	申请日	2008-10-14
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	YAMASHITA JUNICHI 야마시타준이치 UCHINO KATSUhide 우치노카쓰히데		
发明人	야마시타준이치 우치노카쓰히데		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H01L51/50		
CPC分类号	G09G2300/0866 G09G3/3233 G09G2320/043 G09G2300/0852 G09G2320/0223 G09G2310/0256 G09G2300/0819 G09G2300/0842 H04N5/341		
代理人(译)	LEE HWA我		
优先权	2007278291 2007-10-26 JP		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

根据显示装置的高清晰度，进行了单元尺寸的小型化。仍然每个校正时间，尤其是运动确保足够的时间作为校正的校正时间。除了有机EL器件 ( 21i, 21i + 1 ) 之外的1像素部分的像素电路 ( 200 ) 通常围绕2的像素 ( 20i, 20i + 1 ) 设置，其成为该单元的像素阵列的相同像素行 ( 30 ) )，例如，2的像素 ( 20i, 20i + 1 ) 被确定为单元，它选择性地具有2的像素 ( 20i, 20i + 1 ) 到正向偏置状态。有机EL器件 ( 21i, 21i + 1 ) 通过分时选择性地与目标像素电路 ( 200 ) 一起采用当前驱动的配置。因此，当辅助容量 ( 26 ) 和存储容量 ( 24 ) 的每个容量值Cs和Csub与那种情况进行比较时，它将像素电路 ( 200 ) 排列成像素，它设置两次以上。它最适合于校正作为这些容量值Cs确定的运动，并且Csub确保足够的时间作为校正时间t。显示装置，高清晰度，像素，驱动。

