



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0085146  
(43) 공개일자 2008년09월23일

(51) Int. Cl.

C09K 11/06 (2006.01)

(21) 출원번호 10-2008-7015082

(22) 출원일자 2008년06월20일

심사청구일자 없음

번역문제출일자 2008년06월20일

(86) 국제출원번호 PCT/US2006/045292

국제출원일자 2006년11월22일

(87) 국제공개번호 WO 2007/062171

국제공개일자 2007년05월31일

(30) 우선권주장

11/562,289 2006년11월21일 미국(US)

(뒷면에 계속)

(71) 출원인

쇼킹 테크놀로지스 인코포레이티드

미국 캘리포니아주 95131 산 호세 오툴 애비뉴  
2161 스위트 1

(72) 별명자

코소우스키 렉스

미국 캘리포니아주 95138 산 조세 컨트리 클럽 파  
크웨이 5561

(74) 대리인

특허법인태평양

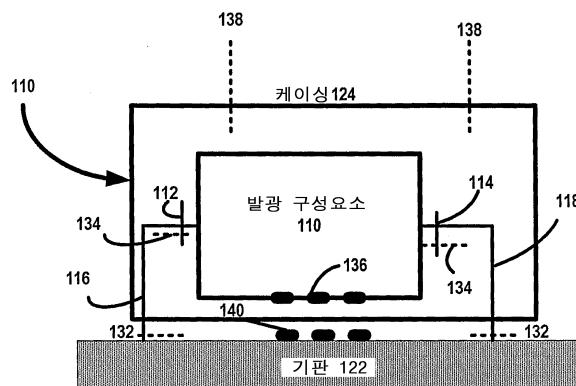
전체 청구항 수 : 총 20 항

(54) 전압 절환형 절연 물질을 사용한 발광 디바이스

### (57) 요 약

전압 절환형 절연 물질(VSD)이 LEDs와 OLEDs를 포함하는 발광 구성요소의 일부로서 제공된다.

대 표 도 - 도1



(30) 우선권주장

60/739,725 2005년11월22일 미국(US)

60/740,961 2005년11월30일 미국(US)

---

## 특허청구의 범위

### 청구항 1

발광 디바이스로서,

적어도 하나의 제 1 단자와 제 2 단자 사이에 전류를 전달(carry)함으로써 빛을 발산하는 구성요소;

전압 절환형 절연(Voltage Switchable Dielectric; VSD) 물질로서,

(i) VSD 물질의 특성 전압 레벨을 초과하는 전압이 없을 시에 절연성이며, (ii) 상기 특성 전압 레벨을 초과하는 전압의 인가 하에서 전도성의 특성을 갖는 상기 VSD 물질을 포함하고,

상기 VSD 물질은 VSD 물질의 특성 전압 레벨을 초과하는 임의의 과도 전압에 대하여 상기 빛을 발산하는 구성요소에 접지를 제공하기 위하여 상기 구성요소에 상대적으로 위치되는 발광 디바이스.

### 청구항 2

청구항 1에 있어서,

상기 구성요소는 다이오드인 발광 디바이스.

### 청구항 3

청구항 1에 있어서,

상기 구성요소는 반도체 물질로부터 형성되는 발광 디바이스.

### 청구항 4

청구항 3에 있어서,

상기 구성요소는 상기 제 1 단자로부터 확장한 제 1 리드와 상기 제 2 단자로부터 확장한 제 2 리드를 포함하고, 상기 VSD 물질은 상기 제 1 리드와 상기 제 2 리드 사이에 이들 리드와 접촉하여 위치되는 발광 디바이스.

### 청구항 5

청구항 3에 있어서,

상기 구성요소는 기판상에 제공되고, 상기 VSD 물질은 상기 기판에 제공되는 발광 디바이스.

### 청구항 6

청구항 1에 있어서,

상기 구성요소는 유기(organic) 폴리머로부터 형성되는 발광 디바이스.

### 청구항 7

청구항 1에 있어서,

상기 VSD 물질은 (i) 반도체 물질, (ii) 상기 구성요소의 상기 제 1 단자, (iii) 상기 구성요소의 상기 제 2 단자, (iv) 상기 제 1 단자로부터 확장한 제 1 리드, 또는 (v) 상기 제 2 단자로부터 확장한 제 2 리드 중 하나 이상을 접촉하도록 제공되는 발광 디바이스.

### 청구항 8

청구항 5에 있어서,

상기 VSD 물질은 (i) 상기 반도체 물질로부터 형성된 상기 구성요소, (ii) 상기 구성요소의 상기 제 1 단자, (iii) 상기 구성요소의 상기 제 2 단자, (iv) 상기 제 1 단자의 상기 제 1 리드, 또는 (v) 상기 제 2 단자의 제 2 리드 중 하나 이상의 아래에 있도록 상기 기판상에 제공된 발광 디바이스.

**청구항 9**

청구항 1에 있어서,

상기 디바이스는 상기 구성요소에 인가되었을 때 상기 디바이스를 손상시키는 최소 전압 값에 상응하는 특성 항복 전압을 가지며, 상기 VSD 물질의 상기 특성 전압 값은 상기 특성 항복 전압보다 낮은 발광 디바이스.

**청구항 10**

발광 디바이스로서,

전류가 인가되었을 때 빛을 발산하도록 구성된 반도체 구성요소;

상기 반도체 구성요소에 결합된 전압 절환형 절연(VSD) 물질로서, (i) 상기 VSD 물질의 특성 전압 레벨을 초과하는 전압이 없을 시에 절연성이며, (ii) 상기 특성 전압 레벨을 초과하는 전압의 인가하에서 전도성인 특성을 갖도록 위치되는 상기 VSD 물질을 포함하고,

상기 VSD 물질은 상기 VSD 물질이 전도성일 때 상기 반도체로부터 전류를 외부로 유출하도록 위치되는 발광 디바이스.

**청구항 11**

청구항 10에 있어서,

상기 반도체 구성요소는 다이오드인 발광 디바이스.

**청구항 12**

청구항 10에 있어서,

상기 디바이스는 상기 구성요소에 인가되었을 때 상기 디바이스를 손상시키는 최소 전압 값에 상응하는 특성 항복 전압을 가지며, 상기 VSD 물질의 상기 특성 전압 값은 상기 특성 항복 전압보다 낮은 발광 디바이스.

**청구항 13**

청구항 10에 있어서,

상기 VSD 물질이 상기 반도체 구성요소가 탑재된 기판상에 도포되는 발광 디바이스.

**청구항 14**

청구항 13에 있어서,

상기 VSD 물질이 상기 반도체 구성요소를 상기 기판에 접착하도록 사용되는 발광 디바이스.

**청구항 15**

청구항 10에 있어서,

상기 반도체 구성요소는 제 1 단자 및 제 2 단자를 포함하고, 상기 VSD 물질은 상기 제 1 단자와 상기 제 2 단자 중 어느 하나 또는 둘 모두에 전기적 접촉을 하고 있는 발광 디바이스.

**청구항 16**

청구항 15에 있어서,

상기 VSD 물질은 상기 제 1 단자로부터 확장한 제 1 리드와 상기 제 2 단자로부터 확장한 제 2 리드 사이에서 확장하며, 이들 리드와 접촉하는 발광 디바이스.

**청구항 17**

청구항 10에 있어서,

상기 디바이스는 케이싱(casing)을 추가로 포함하며, 상기 VSD 물질은 상기 케이싱과 함께 또는 그 일부로서 제

공되는 발광 디바이스.

### 청구항 18

발광 디바이스로서,

유기 에미터 층을 구비한 다수의 층을 포함하는 스택(stack);

상기 스택에 결합된 전압 절환형 절연(VSD) 물질로서,

(i) 상기 VSD 물질의 특성 전압 레벨을 초과하는 전압이 없을 시에 절연성이며, (ii) 상기 특성 전압 레벨을 초과하는 상기 전압의 인가하에서 전도성이 특성을 갖도록 위치되는 상기 VSD 물질을 포함하고,

상기 VSD 물질은 상기 VSD 물질이 전도성일 때 상기 스택으로부터 전류를 외부로 유출하도록 위치되는 발광 디바이스.

### 청구항 19

청구항 18에 있어서,

상기 스택은 전압 차이가 인가되는 애노드 단자(anode terminal)와 캐소드 단자(cathode terminal)을 포함하며, 상기 VSD 물질은 하나 또는 둘 모두의 상기 단자와 관련하여 제공되는 발광 다이오드.

### 청구항 20

청구항 19에 있어서,

상기 캐소드 단자는 드라이버상에 제공되고, 상기 VSD 물질은 상기 드라이버의 아래에 있고, 전도성이 되었을 때 상기 스택으로부터 전류를 외부로 유출하는 발광 디바이스.

## 명세서

### 기술 분야

- <1> 본 출원은 2005년 11월 29일 출원되고, 발명의 명칭이 "ESD 특성을 갖는 발광 바이어스"인 미국 가특허출원 번호 60/740,961 호에 대한 우선권을 주장하며, 이 출원은 그 전체가 참조로서 본원에 포함된다.
- <2> 본 출원은 2005년 11월 22일 출원되고, 발명의 명칭이 "전압 절환형 절연 물질을 사용한 RFID 태그"인 미국 가특허출원 번호 60/739,725 호에 대한 우선권을 주장하며, 이 출원은 그 전체가 참조로서 본원에 포함된다.
- <3> 공개된 실시 형태는 일반적으로 발광 디바이스의 분야에 관한다. 보다 상세하게, 여기에 기술된 실시 형태는 전압 절환형 절연 물질을 내장하거나 장착한 발광 디바이스를 포함한다.

### 배경 기술

- <4> 백열 전구와 같은 전형적인 발광 메커니즘은 LEDs 및 OLEDs와 같은 보다 효율적이고 강력한 발광 메커니즘으로 대체되고 있다. 새로운 발광 메커니즘이 많은 잇점을 제공하고 있지만, 그들은 또한 더 비싸고, 만들기 어려우며 종종 신종 물질의 사용을 포함한다. 또한, 그러한 새로운 디바이스는 더 전형적인 발광 메커니즘보다 상대적으로 더 긴 수명을 가질 수 있지만, LEDs 및 OLEDs는 과도 전기적 상황에 노출되면 손상될 수 있다. 특히, 이러한 디바이스에서 사용되는 반도체 칩 및 폴리머를 포함하는 유기 및 무기 발광 디바이스는 둘다 정전기 방전(ElectroStatic Discharge; ESD), 및 전기적 오버-스트레스(Electrical Over-Stress; EOS)와 전자자기적 펄스(ElectroMagnetic Pulses; EMP)와 같은 다른 과도 전압에 매우 민감하다. 이러한 디바이스는 전통적으로 제너레이터(zener diodes) 또는 개별의 반도체 또는 폴리머 서지 제한기(polymer surge suppressors)로 보호된다.

### 발명의 상세한 설명

- <5> 여기에 기술된 실시 형태에서 LEDs 및 OLEDs를 포함하는 발광 구성요소의 일부로서 전압 절환형 절연 물질(Voltage Switchable Dielectric; VSD)이 사용된다. VSD 물질은 패키징의 일부로서 제공되거나 그러한 발광 디바이스의 전기적 구성요소 및 요소에 내장되거나 결합(combined)될 수 있다. 하나 이상의 실시 형태에 제공되는 바와 같이, VSD 물질의 내장은 발광 디바이스를 정전기 방전 및 전기적 오버스트레스와 같은 과도 전압 뿐만 아

니라 습기, 충격 및 다른 전기적 또는 기계적 위험요소들로부터 보호한다.

- <6> 실시 형태는 또한 ESD 현상에 대해서 발광 메커니즘(LEDs 및 OLEDs를 포함)을 보호하는 장치 설계와 기술을 포함한다. 특히 하나 이상의 실시 형태에서 LED 또는 OLED를 ESD 현상으로부터 방어해주는 VSD 물질이 사용된다.
- <7> 여기에 기술된 실시 형태에 적용 가능한 발광 디바이스의 예는 LEDs, OLEDs 또는 필라멘트를 산화하는 발광 메커니즘까지 포함한다.
- <8> 여기에 사용된 바와 같은, "전압 절환형 물질" 또는 "VSD 물질"은 임의의 조성 또는 조성의 결합이며, 이 물질은 물질의 특성 전압 레벨을 초과하는 전압이 인가되지 않는다면 절연성 또는 비전도성 특성을 가지며, 초과하는 전압이 인가되는 경우에 전도성이 된다. 따라서, VSD 물질은 특성 레벨을 초과하는 전압(예를 들어, ESD 현상에 의해 제공됨)이 그 물질에 인가되지 않는다면 절연성이며, 초과하는 전압이 인가되는 경우에 VSD 물질은 전도성이 된다. VSD 물질은 또한 비선형 저항 물질로서 특징지워질 수 있는 임의의 물질일 수 있다.
- <9> 다양한 종류의 VSDM이 존재한다. 전압 절환형 절연 물질의 예가 미국 특허 번호 4,977,357, 미국 특허 번호 5,068,634, 미국 특허 번호 5,099,380, 미국 특허 번호 5,142,263, 미국 특허 번호 5,189,387, 미국 특허 번호 5,248,517, 미국 특허 번호 5,807,509, WO 96/02924 및 WO 97/26665와 같은 참조 문헌에 제공된다. 일 실시 형태에서, VSDM 물질은 "SURGX"의 상표 명칭으로 제조된 물질에 상응한다.
- <10> 하나 이상의 실시 형태는 30%에서 80%의 절연체, 0.1%에서 70%의 전도체, 0%에서 70%의 반도체를 포함하는 VSD 물질의 사용을 제공한다. 절연 물질의 예는 실리콘 폴리머, 에폭시, 폴리이미드, 폴리에틸렌, 폴리프로필렌, 산화 폴리페닐렌, 폴리설폰, 졸젠 물질, 크리머(creamers), 이산화 실리콘, 산화 알루미늄, 산화 지르코니아 및 다른 산화 금속 절연체를 포함하지만 그것들에 제한되지 않는다. 전도 물질의 예는 구리, 알루미늄, 니켈 및 스테인레스 스틸과 같은 금속을 포함한다. 반도체 물질의 예는 유기 및 무기 반도체 모두를 포함한다. 일부 무기 반도체는 실리콘, 탄화 실리콘, 질화 보론, 질화 알루미늄, 산화 니켈, 산화 아연, 황화 아연을 포함한다. 유기 반도체의 예는 폴리-3-헥실티오펜(poly-3-hexylthiophene), 펜타센(pentacene), 페릴렌(perylene), 탄소 나노튜브 및 C60 폴러렌(C60 fullerenes)을 포함한다. 세부적인 배합과 조성은 VSD 물질의 특정한 어플리케이션에 가장 잘 맞는 기계적 및 전기적 특성을 위하여 선택될 것이다.
- <11> 부가적으로 하나 이상의 실시 형태는 발광 디바이스가 제공되는 하지 기판(underlying substrate) 또는 보드상에 VSD 물질을 장착한다. VSD 물질은 또한 잔여 디바이스의 일부 또는 모두를 형성하는데 순차적으로 사용되는 기판에 도포될 수 있다. 전기 도금과 같은 이온 퇴적 프로세스는 VSD 물질이 전도 상태에 있을 동안 기판상에 전도성의 요소를 형성하는데 사용될 수 있다. 전도성 물질의 위치 및 구성은 발광 디바이스에 제공되거나 장착되거나 또는 디바이스에 의해 사용되는 전기 리드, 단자(즉, 입력 또는 출력) 및 다른 전도성 요소를 수용하도록 선택될 수 있다.
- <12> 추가적으로, 하나 이상의 실시 형태에서 VSD 물질은 하우징(housing), 중간 층에 내장 또는 장착되거나, 발광 디바이스에 통합 또는 연결된 일부 다른 구성물에 제공된다.
- <13> 부가적으로, 하나 이상의 실시 형태에서 VSD 물질은 전기 도금 또는 다른 이온 퇴적 프로세스 동안에 기판 또는 다른 구조상에 발광 디바이스의 전도성 요소 및 구성요소를 형성하도록 사용된다. 일 실시 형태에서 기판은 VSD 물질의 층을 포함하여 형성된다. 레지스트 물질의 층은 VSD 물질의 층상에 제공된다. 레지스트 물질은 레지스트 층의 영역을 노출시키는 패턴을 형성하도록 선택적으로 제거되며 노출된 영역은 발광 디바이스의 전도성 요소가 형성되는 곳의 아래 지점을 식별한다. 일 실시 형태에서 그것은 (i) 발광 구성요소로 및 그것으로부터의 리드 및/또는 단자, 발광 구성요소와 기판상의 다른 요소 간 또는 발광 구성요소의 요소 간의 전기적 상호접속, (ii) 반도체 또는 디바이스의 다른 발광 구성요소 중 하나 이상에 상응할 것이다. 패턴이 형성되면, VSD 물질의 특성 전압을 초과하는 전압이 기판에 인가된다. 전압의 인가와 동시에, 기판은 전도성 물질이 VSD 물질과 접착하도록 이온 퇴적에 노출된다. 이것은 패턴의 적어도 일 부분이 제공되는 기판상에 전도성 트레이스(traces)를 형성하는 결과를 낸다.
- <14> 여기에 기술된 다양한 실시 형태는 VSD 물질을 LED 및 OLED 디바이스에 적용하여, 본질적 ESD 보호가 가능한 LED/OLED 디바이스를 제조 및/또는 구성하는 강건하고 확장 가능한(scalable) 기술을 가능하게 해준다. 고화도 (high-brightness) LEDs에 대하여, 예를 들어, 전형적인 접근은 비싸고 및/또는 확장 가능성에 영향을 미치는 해결책을 실시하지 않고는 ESD 현상을 다룰 수 없는 문제점을 갖는다. 반면, 여기에 기술된 실시 형태는 VSD 물질을 LED 및 OLED 디바이스에 확장 가능하게 실시하게 해주며, 이는 ESD 현상에 대한 본질적 보호를 제공하게 해준다. 추가적으로, 도 7 및 도 8A ~ 도 8E의 실시 형태에 기술된 바와 같이, VSD 물질은 LED 디바이스 및 기

판에 장착되어 본질적 ESD 보호를 제공하는 동시에 그러한 디바이스의 제조를 개선하고 용이하게 할 수 있다.

## 실시 예

&lt;23&gt;

개요

&lt;24&gt;

도 1은 본 발명의 실시 형태에 따라, VSD 물질을 장착하거나 내장하도록 구성된 발광 디바이스의 블럭 다이어그램이다. 디바이스(100)는 인입 단자(112)로부터 인출 단자(114)로 전류를 전달하는 발광 구성요소(110)를 포함한다. 구성요소(110)를 통하여 전류가 흐른 결과 빛이 발생된다. 구성요소(110)는 다른 물질 및/또는 구조로 이루어질 수 있다. 예를 들어, LED의 경우, 구성요소(110)는 많은 가능한 반도체 물질 중 임의의 하나로부터 형성될 수 있다. OLED는, 다른 한편, 폴리머를 포함하는 유기 물질로부터 형성될 수 있다. 발광 구성요소(110)는 또한 다른 종류의 구성요소를 포함할 수 있다. 예를 들어, 여기에 기술된 하나 이상의 실시 형태는 전류가 통과하여 흐를 때 특정 스펙트럼에서 빛을 내도록 "산화하는(burns)" 신종 물질로부터 형성된 필라멘트상에 구현될 수 있다.

&lt;25&gt;

예를 들어, 사용된 물질 및/또는 구성요소(110)의 구조 종류에 따라, 발광 스펙트럼이 달라질 것이다. 발광 구성요소가 LED에 상응하는 경우, 발산된 빛은 가시 스펙트럼(예를 들어, 흰색, 파란색, 녹색, 빨간색, 노란색)으로부터 또는 비가시 스펙트럼(예를 들어, 적외선, 근자외선)으로부터의 빛을 포함한다.

&lt;26&gt;

발광 구성요소(110)를 위해 사용되는 물질 및 구조의 종류에 상관없이, 여기에 기술된 실시 형태는 전체로서 디바이스가 VSD 물질을 포함한 결과로서, 과도 전기적 전압 및 현상을 더 잘 견디게 해준다.

&lt;27&gt;

디바이스(100)를 형성하기 위해서, 발광 구성요소(110)는 대안적인 동작 환경 중 한 환경에 제공될 수 있다. 일 실시 형태에서 발광 구성요소(110)는 선택적인 기판(122) 또는 다른 플랫폼상에 제공되며, 전도성 트레이스 또는 요소는 디바이스(100)를 기판에 제공되거나 탑재된 다른 디바이스에 상호접속한다. 대안적인 또는 부가적인 형태로서, 하나 이상의 실시 형태에서 발광 요소(110)가 케이싱(124) 내에 포함된다. 구조(부재 또는 기판(122)을 포함)는 발광 구성요소(110)를 케이싱(124)에 첨부할 수 있고, 케이싱(124)은 반투명이거나 반투명 색션을 포함할 수 있다. 다른 변형에 따라, 발광 구성요소(110)는 독립형 구조로서 제공될 수 있다. 예를 들어, 도 3의 실시 형태에 기술된 바와 같이, 발광 디바이스(100)는 LED의 형태일 수 있으며, LED가 기판에 탑재된 표면이 되도록 LED의 인입/인출 단자(112, 114)로부터 확장한 리드를 포함한다. 대안적으로, 발광 구성요소(110)는 기판의 일부로서 제공될 수 있고 다른 구성요소를 포함할 수 있다.

&lt;28&gt;

도 1의 일 실시 형태에 대하여, 위치(132 ~ 140)는 VSD 물질이 디바이스(100)에 내장될 수 있는 가능한 지점을 표현한다. 위치(132 ~ 140)가 디바이스상의 다른 유사한 위치 또는 영역을 표현하기 때문에, 주어진 개별 위치(132 ~ 140)에서의 VSD 물질의 논의는 하나의 위치로 표현된 지점의 논의로 적용 가능하다. 일 실시 형태에 따라, VSD 물질은 위치(132)로 표현된 지점에서 디바이스(100)와 함께 제공될 수 있다. 그러한 지점에서, VSD 물질은 단자(112, 114)로 확장된 전도성의 채널(116, 118; 예를 들어, 트레이스, 리드 프레임)에 결합되거나 내장될 수 있다. 다른 실시 형태에서 VSD 물질은 위치(134)로 표현된 바와 같이, 단자(112, 114)의 하나 또는 둘 모두에 결합되거나 내장될 수 있다. 대안적인 또는 부가적인 변형에 따라, VSD 물질은 위치(136)로 표현된 지점에서 디바이스(100)와 함께 제공될 수 있다. 그러한 지점에서, VSD 물질은 발광 구성요소(100)와(또는 내에) 결합되거나 내장될 수 있다.

&lt;29&gt;

VSD 물질이 전기적 요소 및 구성요소에 내장되거나 결합된 대안적인 또는 부가적인 실시 형태로서, 하나 이상의 실시 형태에서 VSD 물질은 디바이스(100)의 기계적 구성요소 또는 측면(aspect)으로 내장되거나 결합된다. 위치(138)는 디바이스(100)의 케이싱(124) 또는 그 일부에 도포된 VSD 물질을 포함하는 것을 표현한다. 일 실시 형태에서, VSD 물질의 조성은 케이싱(124)에 사용하기 위하여 선호되는 기계적 특성(예를 들어, 강직성, 연성)을 포함할 수 있다. 따라서, 예를 들어, VSD 물질은 발광 구성요소(120)를 캡슐화하는 껌질(sheath)의 부분을 형성할 수 있다. 대안적으로, VSD 물질은 디바이스(100)를 케이싱(124)에 첨부(affix)하는 구조에 포함될 수 있다.

&lt;30&gt;

케이싱(124)의 사용에 대안적인 또는 부가적인 형태로서, 디바이스(100)는 기판(122)상에 탑재될 수 있다. 일 실시 형태에서 기판(122)은 디바이스를 인쇄 회로 보드(PCB) 또는 마더보드와 같은 훨씬 큰 시스템의 일부로서 내장할 수 있다. 대안적으로, 기판(122)은 상대적으로 작을 수 있는데, 이는 단일 디바이스(100) 또는 유사한 디바이스(100)의 정렬을 격리하기 위한 사이즈와 같을 수 있다. 위치(140)는 기판(122) 위에 위치하는 지점에서의 VSD 물질의 사용을 표현한다. 예를 들어, VSD 물질은 층으로서 기판상에 도포될 수 있다. 하나 이상의 다른 실시 형태에서 기술된 바와 같이, 기판으로의 VSD 물질의 도포는 전기적 요소가 기판상에 형성되는 제조 프로세스

의 일부일 수 있다.

<31> 도 1의 실시 형태에 기술된 바와 같이, VSD 물질이 디바이스(100)상에 제공되는 지점은 바뀔 수 있다. VSD 물질이 제공되는 지점의 고려는 다음의 인자들: (i) 사용될 VSD 물질의 요구되는 양; (ii) 사용되는 조성의 기계적 특성과 질; (iii) VSD 물질의 장착에 있어 조립의 용이성; 및 (iv) 발광 디바이스를 위한 매질 또는 어플리케이션을 기반으로 할 수 있다. 예를 들어, 도 8A ~ 8E의 실시 형태에 기술된 바와 같이, VSD 물질을 회로 보드의 전기적 리드, 컨택트, 비아 및 다른 전도성 요소를 형성하기 위한 도금 프로세스의 일부로서 사용하는 것은 유용할 수 있다. 그러한 맥락에서, 단자(112, 114) 또는 리드(116, 118)의 지점은 미리 결정되고, VSD 물질에 대한 프로세스를 사용하여 회로 보드에 형성될 수 있다. 그러한 프로세스의 결과로서, VSD 물질은 단자(112, 114) 또는 리드(116, 118)에 내장될 수 있다. 예를 들어, VSD 물질은 단자(112, 114) 또는 리드(116, 118) 중 하나에 상응하는 전도성 트레이스의 밑에 있을 수 있다.

<32> 발광 다이오드

<33> 발광 다이오드는 여기에 기술된 실시 형태에 따라, VSD 물질을 내장하거나 장착할 수 있는 발광 디바이스의 한 종류이다. 이하에서 본 발명의 실시 형태에 따라, VSD 물질을 내장하거나 장착하는 발광 다이오드의 다른 실시 형태를 도시한다.

<34> 도 2는 본 발명의 일 실시 형태 하에, VSD 물질을 포함하도록 구성된 발광 다이오드의 단순화된 개략도이다. 도 2의 일 실시 형태에서, LED(210)는 다중 환경 또는 구성 중 임의의 하나에서 제공될 수 있다. 일 실시 형태에서, LED 구성요소(210)는 자기내장형(self-contained) 디바이스(예를 들어, 불투명한 하우징을 포함)이거나, 또는 대안적으로 빛을 내는 디바이스(예를 들어, 칩)의 부분일 수 있다. LED 구성요소(210)는 반도체 물질로 형성되고, 도핑된 기판과 반도체 화합물의 레이어된(layered) 두께를 포함하는 접적 회로 칩에 상응할 수 있다. LEDs에 사용되는 특정한 물질은 실리콘, 갈륨 아세나이드, 갈륨 포스파이드, 알루미늄 갈륨 아세나이드, 탄화 실리콘, 사파이어, 다이아몬드, 징크 셀레나이드, 질화 알루미늄 및 질화 인듐 갈륨을 포함한다.

<35> 일 실시 형태에서 LED 구성요소(210)는 정상 동작 조건 하에서 전류(215; "정상 전류")와 전원 전압(116)을 수용하도록 구성된다. 전류에 의해 활성화될 때, LED 구성요소(210)는 LED 구성요소의 조성에 의해 결정되는 파장 특성을 갖는 빛을 발산한다.

<36> 일 실시 형태에서, VSD 물질은 기판(220) 또는 LED 구성요소(210)을 지탱하는 다른 구조의 하부에 또는 그 일부로서 제공된다. 예를 들어, LED 구성요소(210)는 LED 구성요소(210)를 포함하는 다중 요소를 상호접속하는 기판 상에 탑재될 수 있다. 정상 상태 하에서, 기판(220)은 절연성 특성을 가지며, 이는 정상 전류(215) 및 전원 전압(216)이 방치받지 않도록 해준다. 그러나 서지(또는 과도) 전압이 VSD 물질의 특성 전압 레벨을 초과하여 발생되면, 기판의 VSD 물질은 전도성으로 스위칭한다. 전도성 상태에서, VSD 물질은 그 결과로 나온 전류 플로우에 대하여 접지를 제공한다. 서지 전압 플로우(230)는 기판(220)에서의 VSD 물질의 접지 효과를 도시한다. 전압 플로우(230)를 초래하는 서지 전압은 기판(220)에 도포 또는 내장된 VSD 물질의 특성 전압 레벨을 초과하는 임의의 전압일 수 있다.

<37> 임의의 다른 실시 형태로서, VSD 물질은 의도된 사용에 적합한 특성 전압을 가지기 위해 양, 농도, 지점, 두께 또는 구성 중 하나 이상을 통하여 구조화될 수 있다. 따라서, 예를 들어, VSD 물질의 특성 전압은 LED 구성요소가 임의의 ESD 현상에서 손상되지 않도록 LED 구성요소(210)의 항복 전압보다 낮게 선택될 수 있다.

<38> 도 3은 본 발명의 하나 이상의 실시 형태에 따라, VSD 물질을 포함하도록 형성된 LED 디바이스를 도시한다. 일 실시 형태에서, LED 디바이스(310)는 기판 또는 조명하는 다른 디바이스상에 탑재될 수 있도록 자기내장형이다. LED 디바이스(310)는 반도체 구성요소(320), 하우징(330) 및 전도성 리드(312, 314)를 포함한다. 전도성 리드(312, 314)는 구성요소(320)를 통한 전류 매질(current medium)이 가능하도록 음의 단자 및 양의 단자를 제공한다. 일 실시 형태에서, VSD 물질은 리드(312, 314) 사이에서 확장하여 이들을 접속하는 형성부(350)에 제공된다.

<39> 일 실시 형태에서, 형성부(350)내 VSD 물질의 양은 상대적으로 적으며, 이로 인하여 형성부(350)는 상대적으로 미약한 구조적인 지지를 제공한다. 다른 실시 형태에서, 형성부(350)내 VSD 물질의 양은 첨부된 위치에서 리드(312, 314)를 지지하는 기반을 제공하기 위해 충분한 양을 포함한다.

<40> 정상 동작 하에서, VSD 물질의 형성부(350)는 리드에 절연과 구조를 제공한다. 사용중인 VSD 조성의 특성 전압 레벨을 초과하는 과도 전압이 존재할 때, 형성부(350)는 절연성에서 전도성으로 스위칭한다. 이러한 형태에서 형성부(350)는 리드(312, 314) 간에 전도성 경로를 제공한다. 그 효과로 과도 전압이 발생할 때, LED(310)를 접

지시킨다.

- <41> VSD 물질의 형성부(350)는 사용중인 VSD 물질의 조성 및/또는 양에 기반하여 전체로서 LED 디바이스(310)의 항복 전압보다 낮은 특성 전압을 포함한다. 그러한 바와 같이, 과도 전압은 LED 디바이스(310)를 거의 손상시키지 않는다.
- <42> 도 4는 본 발명의 일 실시 형태에 따라, VSD 물질을 장착하고, 하지 기판 또는 플랫폼에 탑재된 LED 디바이스를 도시한다. 일 실시 형태에서, 디바이스(400)는 하지 기판(420)에 탑재되거나 연결된 LED 디바이스(410)를 포함한다. LED 디바이스(410)는 집적 회로 칩에 의해 제공된 바와 같은 반도체 구성요소를 포함한다. VSD 물질의 층(415; VSD 층)은 LED 디바이스 하부에(410; 예를 들어, 칩 하부에) 제공된다.
- <43> 정상 상태 하에서, VSD 물질 층(415)은 절연성이며 LED 디바이스(410)의 동작에 영향을 미치지 않는다. ESD 또는 다른 전기적 현상이 발생할 때, VSD 물질 층(415)은 현상으로부터 발생한 전류를 접지로 향하게 한다.
- <44> 일 실시 형태에서 하부의 VSD 물질 층(415)은 기판(420)과 LED 디바이스(410) 간의 접착 또는 첨부 메커니즘으로서 동작하는 부가적인 역할을 한다. 예를 들어, 일부 VSD 물질은 본질적 접착의 특성을 가진다. 그러한 경우에, VSD 물질 층(415)은 LED 디바이스(410)에 하부 접착 층을 제공한다.
- <45> 도 5는 본 발명의 일 실시 형태 하에서, 하나 이상의 LED 디바이스가 VSD 물질이 포함된 기판 또는 다른 다수-요소 플랫폼에 탑재된 다른 실시 형태를 도시한다. 도 5의 실시 형태에서, 기판(510)은 하나 이상의 LED 디바이스(514)를 포함하는 수많은 구성요소(512)를 포함한다. 하나 이상의 다른 실시 형태에 기술된 바와 같이, 기판(510)은 VSD 물질의 층(520; "VSD 층")을 가질 수 있다. 도 8A ~ 도 8E의 일 실시 형태에 기술된 바와 같이, VSD 층(520)은 VSD 물질(520)에 통합적으로 결합된 회로 요소 및 트레이스를 포함하는 다른 전기적 요소를 형성하는 계단으로써 도포될 수 있다.
- <46> 대안적으로, VSD 물질은 기판(510)상의 다른 전기적 구성요소의 형성과 독립적으로 제공될 수 있다. VSD 물질은 트레이스 요소의 형성과 무관하게 기판상에 제공될 수 있지만, VSD 물질이 그러한 디바이스를 접지시키도록 하는 방법으로 LED 디바이스에 결합될 수 있다.
- <47> VSD 물질을 구비한 OLED 디바이스
- <48> 하나 이상의 실시 형태는 VSD 물질을 OLED 디바이스에 장착하거나 내장한다. 일 실시 형태에 따르면, OLED 디바이스는 VSD 물질에 연결되고 이 VSD 물질은 OLED의 동작 특성을 초과하는 과도 전압 및 다른 비정상 전기적 발생의 존재시에 전류를 OLED 디바이스로부터 외부로 전도할 수 있다.
- <49> 도 6은 본 발명의 일 실시 형태에 따라 구성된 OLED 디바이스(610)를 도시한다. OLED 디바이스(610)는 전류가 디바이스를 통과하여 흐를 때, 빛을 내도록 결합한 다양한 층을 포함할 수 있다. 일 실시 형태에서, 디바이스(610)는 두께 또는 층의 스택(stack)을 포함한다. 그러한 스택에서, 제 1 투명 컨덕터(614)는 스택의 일 단부상에 애노드 단자(anode terminal)을 제공하고, 제 2 투명 컨덕터(615)는 스택의 다른 단부상에 캐소드 단자(cathode terminal)을 제공한다. 상기 스택은 하나 이상의 전도성 폴리머 층(616)을 포함하고, 상기 층은 제 1 컨덕터(614; 애노드)에 근접하게 위치된 전도성 폴리머 층과 제 2 컨덕터(615; 캐소드)에 근접하게 위치된 제 2 전도성 폴리머를 포함한다. 유기 에미터(620)는 유기 폴리머(616)의 층 사이에 위치될 수 있다. 드라이버(608)는 인가된 전압 차이(602)와 관련하여 에미터(620)의 사용 및 전자적 컨트롤을 가능하도록 스택에 결합될 수 있다. 전형적인 접근 하에서, 인가된 전압 차이(602)로부터 발생한 전류는 유기 에미터(620)가 빛을 내는 것을 초래한다.
- <50> 일 실시 형태에서, VSD 물질의 층(620)은 드라이버(608)에 접속된다. VSD 물질은 예측되지 못한 소스(예를 들어, ESD 현상)로부터의 전류가 발생될 때 접지화를 제공할 수 있다. 드라이버(608)에 의해 수신되거나 또는 OLED(610)의 스택으로 지향되거나, VSD는 전도성이 되고 OLED 디바이스(610)를 서지에 대하여 접지시킨다. VSD 물질은 OLED 디바이스(610)의 항복 전압보다 더 낮은 특성 전압 레벨(전도성으로 스위치하는 지점)을 가지도록 구조화되고 설계되고 또는 선택될 수 있어서, VSD는 항복하거나 또는 비동작적이 되기 전에 전도성이 되어 디바이스를 접지한다.
- <51> VSD 물질을 구비한 디바이스 형성
- <52> 도 7은 본 발명의 일 실시 형태 하에서, VSD 물질을 내장한 발광 디바이스를 형성하는 기술을 도시한다. 도 7에 기술된 바와 같은 방법은 다른 구성요소와 상호 접속성을 가지고 보드 또는 기판상에 탑재될 수 있는 것들을

포함하는, LEDs 또는 다른 발광 구성요소와 같은 디바이스를 형성하는데 사용될 수 있다.

- <53> VSD 물질을 사용하여 전기적 회로 및 구성요소를 전기도금 또는 형성하는 일반적인 기술이 다음에 서술된다: 명칭이 "전압 절환형 절연 물질을 사용한 전류 전달 구조"이고 단독 발명자가 렉스 코소우스키인 2004년 9월 14일자 미국 특허 출원 번호 10/941,226; 상기 출원은 명칭이 "전압 절환형 절연 물질을 사용한 전류 전달 구조"이고 단독 발명자가 렉스 코소우스키인 2002년 12월 9일자 미국 특허 출원 번호 6,797,145(이전의 미국 특허 출원 번호 10/315,496)의 계속 출원이며; 미국 특허 번호 6,797,145 호는 지금은 포기된 1999년 11월 10일자 미국 특허 출원 번호 09/437,882의 계속 출원이며; 상기 특허 출원은 지금은 만료된 1999년 8월 27자 미국 출원 번호 60/151,188에 우선권을 주장한다. 상술된 모든 출원은 실제 전체적으로 여기에 참조로 포함된다.
- <54> 단계(710)에 따라, VSD 물질은 전도성 구성요소 및 요소가 제공되는 기판 또는 표면에 도포된다. 기판에 퇴적될 수 있는 VSD 물질의 양은 기술된 프로세스의 어플리케이션에 따라, 1 마이크론에서 1000 마이크론의 두께를 갖는다.
- <55> 단계(720)에서, 비전도성 물질의 층이 VSD 물질 위에 제공된다. 예를 들어, 포토레지스트 물질이 VSD 물질 위에 퇴적될 수 있다.
- <56> 단계(730)에서 비전도성 층이 기판상에서 패턴화된다. 패턴화는 발광 구성요소를 포함하는 전기적 구성요소의 부분을 포함하는 전도성 요소의 후속 형성과 위치상 일치하는 영역을 노출한다. 예를 들어, 패턴화는 발광 구성요소의 전기적 리드 또는 단자의 형성과 일치하는 노출된 영역을 지정하기 위해 선택적일 수 있다. 일 실시 형태에서, 마스크는 비전도성 층을 패턴화하기 위하여 비전도성 층에 형성될 수 있다.
- <57> 하나 이상의 다른 실시 형태에 기술된 바와 같은 발광 디바이스에 대하여, 노출된 영역은 리드, 단자 또는 발광 디바이스로/로부터의 상호 접속성 요소의 트레이스가 제공되는 지점과 일치할 수 있다. 그러나 도 3의 일 실시 형태에 기술된 바와 같이, 예를 들어, VSD 물질은 발광 구성요소의 리드 사이에 확장할 수 있다. 따라서, 패턴화 프로세스는 또한 부가적인 전도성 물질 또는 트레이스 없이 후속 사용을 위하여 VSD 물질을 노출시킬 수 있다. 따라서 패턴화는 VSD 물질이 노출될 영역을 노출할 것이다.
- <58> 단계(740)에서, VSD 물질은 절연성 상태에서 전도성 상태로 트리거되거나(triggered) 스위칭된다. VSD 물질에 물질의 특성 전압 레벨을 초과하는 전압이 인가된다. 상기 전압은 VSD 물질을 포함하는 두께 또는 VSD 물질 하부의 기판 부분에 인가될 수 있다. 후자의 경우, VSD 물질 하부의 기판 부분은 VSD 물질에 전하를 전달하기 위하여 전도성이다(예를 들어, 구리 또는 다른 금속으로부터 형성됨). 전압을 전도성 기판에 인가하는 것은 일부 상황에서 기판 방향으로의 VSD 물질에 의한 선형 전도성을 피하기 위하여 요구된다. 인가된 전압은 일정(steady; 예를 들어, "DC") 또는 펄스 전압이다.
- <59> VSD 물질이 전도성일 때, 단계(750)에서 이온 퇴적 프로세스가 패턴의 노출된 영역 내에서 전도성 요소(예를 들어, 트레이스)를 형성하도록 수행된다. 많은 프로세스 중 임의의 것은 비전도성 층의 패턴에 의해 규정된 노출 영역 중 적어도 일부에 이온 매체를 퇴적하도록 수행될 수 있다. 일 실시 형태에서, 금속 도금 프로세스는 VSD 물질과 패턴화된 포토레지스트 물질을 구비한 기판을 전해 용액에 잠기게 하여 수행된다.
- <60> 대안의 실시 형태로서, 이온의 퇴적은 파우더 코팅 프로세스(powder coating process)를 이용하여 수행된다. 이 프로세스에서 파우더 입자는 하전되고(charged) 패턴에 의해 규정된 노출된 영역에 인가된다. 파우더의 인가는 파우더를 노출된 영역에 퇴적시키거나 또는 기판을 파우더 배스(powder bath)에 담금으로써 수행될 수 있다.
- <61> 추가적으로, 다른 실시 형태는 전자-스프레이(electro-spray) 프로세스를 사용할 수 있다. 이온 매체는 하전된 입자의 형태로 용액에 포함될 수 있다. 용액은 VSD 물질이 전도성일 때 기판에 도포될 수 있다. 스프레이의 도포는 잉크 또는 페인트의 사용을 포함할 수 있다.
- <62> 다른 퇴적 기술은 VSD 물질이 전도성의 상태에 있을 때, VSD 물질상에 이온 퇴적을 수행하기 위하여 또한 사용될 수 있는데, 예를 들어, 물리적 기상 성장(Physical Vapor Deposition; PVD) 또는 화학적 기상 성장(Chemical Vapor Deposition; CVD) 프로세서와 같은 진공 퇴적 프로세스가 있다. PVD에서, 금속 이온은 개스 이온과 결합하기 위하여 챔버(chamber)에 공급된다. 기판상의 VSD 물질은 반대 전하를 가지도록 전도성으로 되며, 이는 챔버의 이온을 끌어당겨 그것과 결합하기 위해서이다. CVD에서, 이온 물질의 필름이 기판의 표면상의 VSD 물질에 형성될 수 있다.
- <63> 단계(760)에서 비전도성 물질은 형성된 전도성 요소를 남기기 위하여 선택적으로 기판으로부터 제거될 수 있다. 일 실시 형태에서, 염기 용액(예를 들어, KOH) 또는 물은 포토레지스트 물질을 제거하기 위하여 기판에 도포되

며, 전도성 요소는 기판의 다양한 구성요소 및/또는 영역을 서로 및/또는 발광 디바이스에 상호 접속하기 위하여 위치된 리드, 트레이스 및 다른 요소에 상응한다.

- <64> 상기 포토레지스트 층을 제거하는 단계에 이어서, 하나 이상의 실시 형태에서 형성된 전기적 요소를 지닌 기판 상에 폴리싱 단계가 수행된다. 일 실시 형태에서, 화학적 기계적 폴리싱이 기판을 폴리싱하는데 사용된다.
- <65> 그 결과로 얻어진 기판은 과도 전압 및 EOS를 다루는 본질적인 능력이 있는 전기적 요소를 포함한다. 발광 디바이스, 기판, 및 발광 디바이스를 포함하는 다른 디바이스의 맥락에서, 도 7에 기술된 바와 같은 프로세스는, 발광 디바이스의 단자 및 리드를 포함하는 트레이스 요소 뿐만 아니라 기판상의 다른 구성요소와 함께 다른 전기적 요소 및 상호접속 요소를 형성하는데 사용될 수 있다. 일 실시 형태에서는, 예를 들어, 기판이 형성되고, 마이크로-칩, 메모리 구성요소 및 다른 디바이스와 같은 디바이스가 전도성 구성요소 및 요소의 패턴과 일치하는 미리 결정된 위치에서 보드상에 탑재될 수 있다.
- <66> 도 8A ~ 도 8E는 본 발명의 하나 이상의 실시 형태에 따른, LED 디바이스의 형성 프로세스를 도시한다. 도 8A ~ 도 8E에 기술된 바와 같은 프로세스는 LED 디바이스의 전기적 구성요소 및 요소 또는 LED를 수반하는 기판("LED 기판")에 VSD 물질을 통합적으로 형성하기 위해 수행된다. LED 기판은 단일 LED 디바이스, LED 디바이스의 배열 또는 다른 전기적 구성요소 및 요소와 결합된 LED를 위해 제공될 수 있다. 후자의 경우, 예를 들어, LED는 회로 보드 위에서 구성요소의 상태 빛 표시자를 제공할 수 있다. 도 8A ~ 8E는 본 발명의 일 실시 형태 하에서, 발광 구성요소(855)가 다양한 다른 구성요소 또는 상호접속 요소와 결합되는 실시 형태를 도시한다.
- <67> 다른 잇점들 중, VSD 물질의 사용은 그러한 디바이스를 형성하는 프로세스를 단순화하며, 그와 동시에 LED 또는 LED 기판의 전기적 구성요소 및 요소가 EOS 또는 ESD 현상을 다루는 본질적 능력을 갖도록 한다. 특히, VSD 물질을 LED 기판의 전기적 구성요소에 내장하는 것은 VSD 물질이 과도 전압이 존재할 때(예를 들어, ESD 현상이 발생함) 디바이스를 접지하게 해준다.
- <68> 도 8A에 의해 도시된 단계에서, 기판(810)은 VSD 물질(812)을 포함하여 형성된다. 일 실시 형태에서, VSD 물질(812)은 하지 기판(808) 위의 층으로서 퇴적된다.
- <69> 이어서, 도 8B는 비전도성 층(820)이 기판(810)상에 퇴적되는 단계를 도시한다. 비전도성 층(820)은 예를 들어, 포토레지스트 물질에 상응한다.
- <70> 도 8C에 도시된 단계에서, 비전도성 층은 노출된 영역(830)을 형성하기 위하여 패턴화된다. 그 결과로 나온 패턴은 기술된 형성 프로세스에서 얻은 LED 기판 위에 제공된 전도성 요소 및 구성요소의 패턴에 상응한다.
- <71> 도 8D에 의해 기술된 단계에서, 전도성의 요소(840)는 도 8C의 단계에서 형성된 패턴에 의해 규정된 노출된 영역(830)상에 형성된다. 일 실시 형태에서, 전압이 VSD 물질(812)의 특성 전압을 초과하여 기판(810)에 인가된다. 전압의 인가는 VSD 물질(812)이 절연성에서 전도성으로 스위칭하게 해준다. VSD 물질(812)이 전압 인가로 전도성이 되면, 이온 매체가 전기적 요소 및 구성요소를 형성하기 위한 패턴에 의해 규정된 노출된 영역에 퇴적된다.
- <72> 일 실시 형태에서, 이온의 매체 퇴적은 전기 도금 프로세스의 방식에 의해 수행된다. 전기 도금 프로세스에서, 기판(810)은 전해 용액에 담가지며, 용액으로부터의 이온 매체는 패턴에 의해 규정된 노출된 영역에서 VSD 물질(전도성의 상태에 있음)과 결합한다. 이 단계의 결과로서, 전도성의 물질(840)이 기판(810)상에 형성되고, VSD 물질(812)은 전도성의 물질(840)의 형성 결과인 전도성의 요소 및 구성요소의 밑에 있다.
- <73> 도 7의 일 실시 형태에 기술된 바와 같이, 하지 기판(808)은 금속과 같은 전도성 물질로부터 형성될 수 있다. 전압의 인가는 기판(808)과 일치하는 접점에서 발생할 수 있으며, VSD 물질(812)에 직접적으로 인가되지 않는다. 예를 들어, 전압은 기판(808) 하부에 제공될 수 있다. 그러한 전압의 인가는 예를 들어, VSDM상의 선형(즉, 수평의) 전도성을 피하기 위해 실시될 것이다.
- <74> 또한 기술된 바와 같이, 전압의 인가는 일정 또는 펄스 전압일 수 있다.
- <75> 대안적인 이온의 매체 퇴적 프로세스가 수행될 수 있다. 예를 들어, 도 7의 일 실시 형태에 기술된 바와 같이, 파우더 코팅 프로세스는 하전된 파우더 입자를 패턴에 의해 규정된 노출된 영역에 퇴적하는데 사용될 수 있다. 대안적으로 전자-스프레이는 용액 내 이온 매체를 결합시켜 패턴에 의해 규정된 노출된 영역에서 전기적 물질을 형성하게 할 수 있다. 또한 도 7의 일 실시 형태에 기술된 임의의 진공 퇴적 기술을 포함하는 다른 기술이 사용될 수 있다.

- <76> 도 8E의 단계에서, 비전도성 층(820)은 제거되고 전도성 요소(840)는 일부 또는 모든 트레이스, 리드 및 LED 기판의 구성요소를 형성하기 위해 기판상에서 폴리싱되거나 아니면 변형(reduced)될 수 있다. 비전도성 층(820)의 제거는 그러한 물질의 층을 유지하는 것이 바람직한 일부 어플리케이션에서는 생략될 수 있다.
- <77> 도 8E는 LED 기판의 구성요소 및 요소가 기술된 프로세스의 결과로서 어떻게 형성되는지 도시한다. 일 실시 형태에서, VSD 물질(812)은 예를 들어, (i) 발광 구성요소(855)의 양의 단자 및 음의 단자, (ii) 단자로의/로부터의 리드 (iii) LED 기판의 다른 구성요소 및 요소에 대한 상호접속과 같은 트레이스 요소에 내장되고 그것의 아래에 있다. 하나 이상의 실시 형태에서 VSD 물질(812)은 트레이스 요소 - 여기서 트레이스 요소는 예를 들어, 기판 전력 메커니즘(865; 예를 들어, 배터리 또는 배터리나 전력 수신기로의 리드)의 아래에 있음 - 또는 LED를 다른 구성요소에 상호접속하는 트레이스 요소의 아래에 있다.
- <78> 도 8A ~ 도 8E에 의해 기술된 바와 같은 일 실시 형태는 VSD 물질 위에 있는 LED 기판 내에 전기적 구성요소 및 요소의 생성을 가능하게 해준다. 이러한 방식으로 LED 기판은 예를 들어, ESD 또는 EOS로부터 발생한 과도 전압을 접지시키는 본질적 능력을 포함한다. 또한 LED 기판은 더 전형적인 종래 기술에 비하여 더 적은 제조 단계를 사용하여 생성될 수 있다.
- <79> 하나 이상의 실시 형태에서 LED 기판은 기판으로부터 분리되어 개별적으로 사용되거나 또는 다른 LEDs와 결합되어 사용되도록 설계된 LED 구성요소의 어레이를 포함한다.
- <80> 본 출원에서 도 8A ~ 도 8E에 기술된 바와 같은 실시 형태는 VSD 물질의 사용을 기술하며, 하나 이상의 실시 형태가 VSD 물질이 단일 LED 기판 상에서 사용되도록 하는 상이한 조성과 배합을 제공한다. 예를 들어, 기판(도 8A)상으로 VSD 물질(812)의 도포는 서로 다른 조성을 가지는 다중 VSD 물질의 도포를 포함할 수 있다. 이것에 의해, 특정한 전기적 구성요소 또는 요소에 적합한 기계적 또는 전기적 특성을 가지는 VSD 물질을 이용하여 LED 또는 LED 기판을 설계할 수 있다.
- <81> 도 8A ~ 도 8E가 LED 또는 LED 기판의 생성에 특성화되어있지만, 상기 어플리케이션의 다른 실시 형태에 기술된 바와 같은 다른 발광 구성요소는 여기에 기술된 바와 같은 프로세스를 통하여 부분적으로 생성되거나 형성될 수 있다.
- <82> 부가하여, 기술된 임의의 실시 형태에 대하여 무선 통신 디바이스는 멀티-디멘션(multi-dimension)일 수 있다. 예를 들어, LED 기판의 구성요소는 기판의 양측에 장착되고, 그 다음 하나 이상의 비아(via)의 사용을 통하여 전도적으로 상호접속될 수 있다. 전도성 비아의 생성은 많은 전형적인 기술 중 임의의 하나에서 수행될 수 있다. 대안적으로 하나 이상의 실시 형태에서 도 8A ~8E의 실시 형태에서 보여지는 바와 같은 기판상의 비아는 다음과 같이 형성된다: (i) 기판(808; 도8A)을 통하여 확장된 홀(809)을 뚫거나 형성한다; (ii) VSD 물질을 도포할 때, VSD 물질을 비아(809)내로 확장한다; (iii) 포토레지스트를 패턴화할 때, 전도성 트레이스 요소가 홀(809)의 주변으로 확장하는 경로가 형성되도록 패턴을 형성한다; (iv) 전도성 물질이 비아 표면에 드러나도록 이온 퇴적을 수행하며, 전도성 또는 기능형 비아(819)를 형성한다; 및 (v) 기판의 반대 측에서 전기적 요소 및 구성요소를 수용하도록 기술된 프로세스를 반복한다. VSD 물질을 사용하여 플레이트된 비아(419; plated vias)를 형성하는 프로세스가 미국 특허 번호 6,797,145에 더 자세히 기술되어 있으며, 이는 본 출원에 의해 전체적으로 참조로 포함된다.
- <83> 양측 기판에 부가하여, 비아는 적합하게 설계된 기판에 대하여 전도성을 다중 전도성의 층으로 확장할 수 있다. 예를 들어, 일부 기판은 전기적 구성요소 및 요소를 포함하는 중간 두께 층을 포함한다. 비아는 기판의 모든 두께에 매립되는 그러한 층에 접속하도록 확장할 것이다. 이러한 방식으로 LED 기판은 다른 평면(plane) 또는 표면상에 전도적으로 접속된 LEDs 뿐만 아니라 LEDs와 상호접속하는 구성요소 또는 요소를 포함한다.
- <84> 결론
- <85> 도면을 참조로 기술된 실시 형태는 예시적인 것으로 고려되고, 출원인의 권리는 세부적인 그러한 예시적 실시 형태에 제한되어서는 안된다. 다양한 변형과 변경이 다른 예시적 실시 형태와 개별적으로 서술된 특징의 결합을 포함하는 서술된 실시 형태에 포함될 것이다. 따라서 본 발명의 범위는 후술하는 청구항에 의해 규정되도록 의도된다. 또한, 개별적 또는 일 실시 형태의 부분으로서 기술된 특정 형태는 다른 개별적으로 기술된 형태 또는 다른 실시 형태의 부분에 결합될 수 있으며, 이는 다른 형태 및 실시 형태가 특정 형태를 언급하지 않을 시에도 가능하다.

## 산업상 이용 가능성

<86> 본 발명에 의하면 전압 절환형 절연 물질(VSD)이 LEDs와 OLEDs를 포함하는 발광 구성요소의 일부로서 제공될 수 있다.

## 도면의 간단한 설명

<15>      도 1은 본 발명의 실시 형태에 따라, VSD 물질을 장착하거나 내장하도록 구성된 발광 디바이스의 블력 다이어그램이다.

<16>      도 2는 본 발명의 실시 형태 하에서, VSD 물질을 포함하도록 구성된 발광 다이오드의 간단한 개략도이다.

<17>      도 3은 본 발명의 하나 이상의 실시 형태에 따라, VSD 물질을 포함하도록 구성된 LED 디바이스를 도시한다.

<18> 도 4는 본 발명의 일 실시 형태에 따라, VSD 물질이 장착된 하지 기판 또는 플랫폼에 탑재된 LED 디바이스를 도시한다.

<19> 도 5는 본 발명의 일 실시 형태 하에서, 하나 이상의 LED 디바이스가 VSD 물질이 포함된 기판 또는 다른 다수-요소 플랫폼에 탑재된 다른 실시 형태를 도시한다.

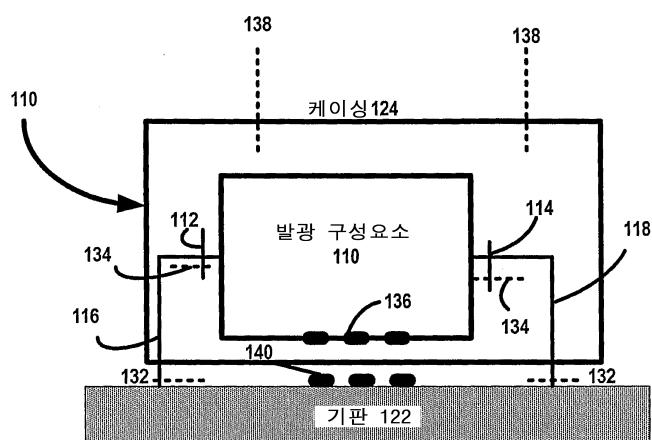
<20>      도 6은 본 발명의 일 실시 형태 하에서 구성된 OLED 디바이스(610)를 도시 한다.

<21> 돈 7을 본 발명의 일 실시 형태 하에서, VSD 물질을 내장한 밸브 디바이스를 협성하는 기술을 도시한다.

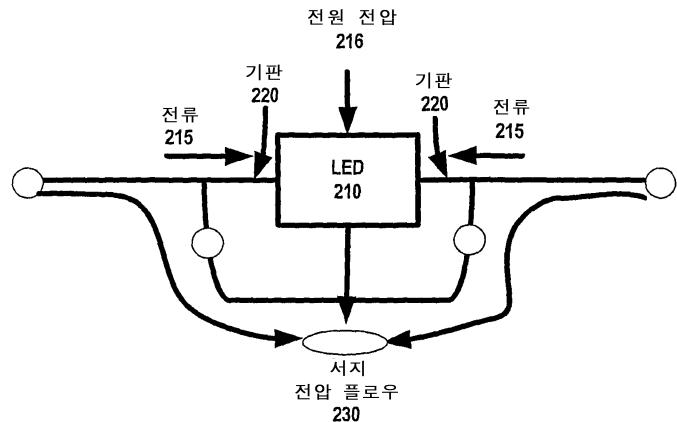
<22>      동 8A ~ 동 8E는 본 발명의 하나 이상의 실시 형태에 따라, LED 디바이스를 형성하는 프로세스를 도시한다.

도면

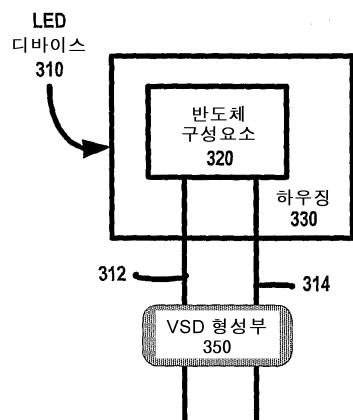
## 도면1



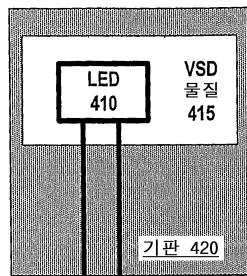
## 도면2



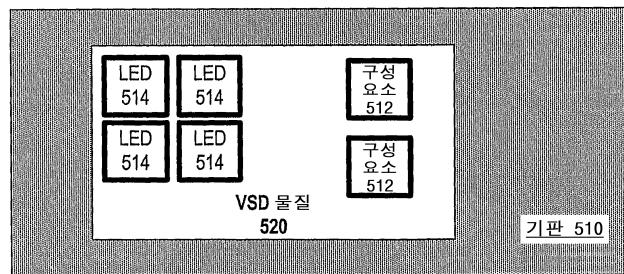
### 도면3



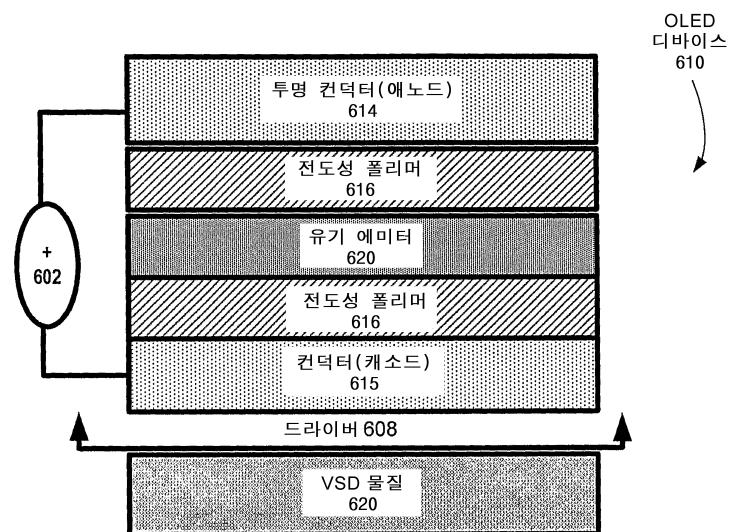
## 도면4



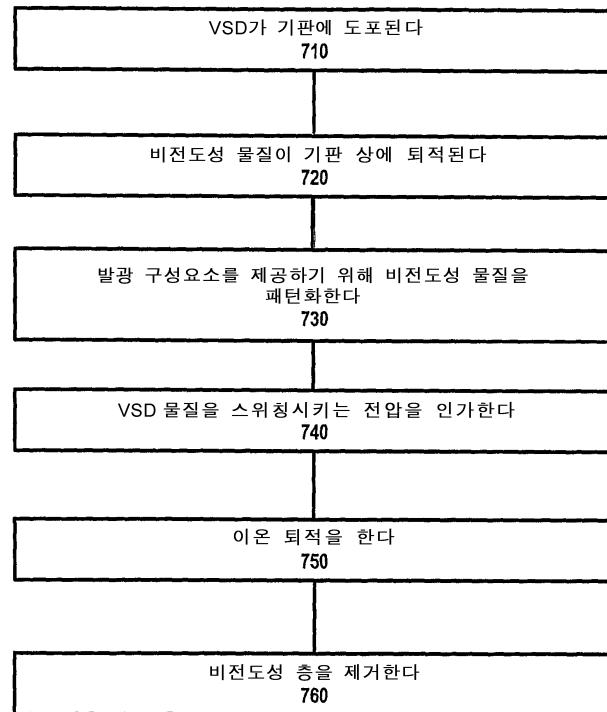
도면5



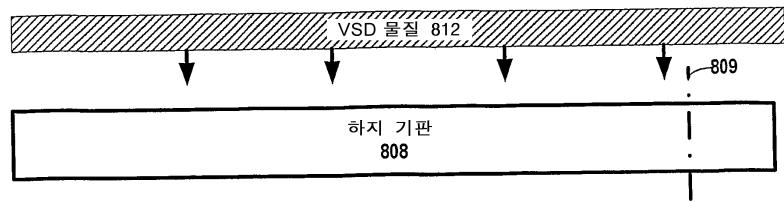
도면6



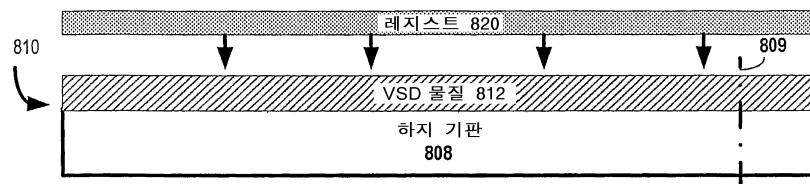
도면7



도면8A



도면8B



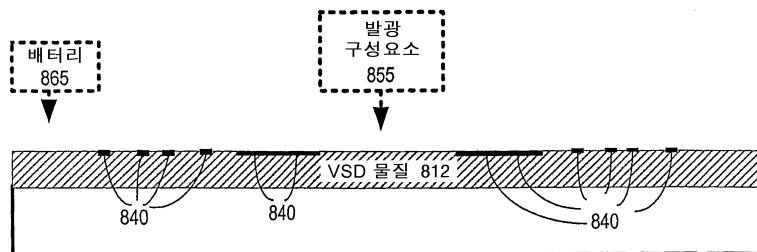
도면8C



도면8D



도면8E



专利名称(译)	使用电压转换型绝缘材料的发光器件		
公开(公告)号	<a href="#">KR1020080085146A</a>	公开(公告)日	2008-09-23
申请号	KR1020087015082	申请日	2006-11-22
[标]申请(专利权)人(译)	肖克科技有限公司		
申请(专利权)人(译)	Shocking Technologies公司, 公司		
当前申请(专利权)人(译)	Shocking Technologies公司, 公司		
[标]发明人	KOSOWSKY LEX		
发明人	KOSOWSKY, LEX		
IPC分类号	C09K11/06		
CPC分类号	H05K1/167 H01L2924/0002 H05K1/0259 H01L25/167 H01L51/5203 H05K2201/10106 H05K2201/0738 H01L2924/12044 H05K1/0257 H05K1/0373 H05K1/05		
优先权	11/562289 2006-11-21 US 60/739725 2005-11-22 US 60/740961 2005-11-30 US		
外部链接	<a href="#">Espacenet</a>		

## 摘要(译)

提供电压切换隔离材料 ( VSD ) 作为包括LED和OLED的发光部件的一部分。

