



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.
G09G 3/30 (2006.01)
G09G 3/20 (2006.01)

(11) 공개번호 10-2007-0055710
(43) 공개일자 2007년05월31일

(21) 출원번호 10-2005-0114005
(22) 출원일자 2005년11월28일
심사청구일자 2005년11월28일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 백중학
경기 용인시 풍덕천1동 삼익아파트 102-1006

(74) 대리인 박영우

전체 청구항 수 : 총 48 항

(54) 디스플레이 장치 구동 방법

(57) 요약

시분할 방식의 디스플레이 장치 구동 방법을 제공한다.

디스플레이 장치 구동 방법은 픽셀 데이터에 관한 각각 3이상의 계조 레벨을 갖는 복수의 서브프레임 계조 신호들을 생성하는 단계와, 서브프레임 계조 신호들을 서로 다른 시간 간격으로 순차적으로 픽셀에 제공하는 단계를 포함한다.

대표도

도 9

특허청구의 범위

청구항 1.

비디오 데이터를 입력받는 단계;

상기 비디오 데이터에 대하여 N(N은 3이상의 자연수)개의 계조 레벨을 갖는 제1 내지 제M(M은 2이상의 자연수) 서브프레임 계조 신호들을 생성하는 단계; 및

상기 제1 내지 제M 서브프레임 계조 신호들을 각 서브프레임 계조 신호에 따른 서브프레임 이미지 디스플레이 시간이 서로 다르도록 픽셀 어레이에 제공하는 단계를 포함하는 디스플레이 장치 구동 방법.

청구항 2.

제1항에 있어서,

제 K (K 는 2이상 M 이하 자연수) 서브프레임 계조 신호에 따른 상기 서브프레임 이미지 디스플레이 시간은 상기 제1 서브프레임 계조 신호에 따른 상기 서브프레임 이미지 디스플레이 시간의 N^K 배인 것을 특징으로 하는 디스플레이 장치 구동 방법.

청구항 3.

제2항에 있어서,

상기 서브프레임 계조 신호들을 제공하는 단계는 상기 제1 내지 제 M 서브프레임 계조 신호들을 상기 픽셀 어레이에 순차적으로 제공하는 것을 특징으로 하는 디스플레이 장치 구동 방법.

청구항 4.

제2항에 있어서,

상기 서브프레임 계조 신호들을 제공하는 단계는 상기 제1 내지 제 M 서브프레임 계조 신호들을 상기 픽셀 어레이에 역순차적으로 제공하는 것을 특징으로 하는 디스플레이 장치 구동 방법.

청구항 5.

제1항에 있어서,

상기 제1 내지 제 M 서브프레임 계조 신호들이 갖는 계조 레벨의 개수 N 은 2^L (L 은 2이상의 자연수)인 것을 특징으로 하는 디스플레이 장치 구동 방법.

청구항 6.

제5항에 있어서,

상기 서브프레임 계조 신호들을 제공하는 단계는 상기 제1 내지 제 M 서브프레임 계조 신호들을 상기 픽셀 어레이에 순차적으로 제공하는 것을 특징으로 하는 디스플레이 장치 구동 방법.

청구항 7.

제5항에 있어서,

상기 서브프레임 계조 신호들을 제공하는 단계는 상기 제1 내지 제 M 서브프레임 계조 신호들을 상기 픽셀 어레이에 역순차적으로 제공하는 것을 특징으로 하는 디스플레이 장치 구동 방법.

청구항 8.

제1항에 있어서,

상기 서브프레임 계조 신호들을 제공하는 단계는 상기 각 서브프레임 계조 신호의 이전 서브프레임에 따른 상기 서브프레임 이미지 디스플레이 시간이 지난 후 상기 각 서브프레임 계조 신호를 상기 픽셀 어레이에 기록하는 것을 특징으로 하는 디스플레이 장치 구동 방법.

청구항 9.

비디오 데이터를 입력받는 제1 수단;

상기 비디오 데이터에 대하여 N (N 은 3이상의 자연수)개의 계조 레벨을 갖는 제1 내지 제 M (M 은 2이상의 자연수) 서브프레임 계조 신호들을 생성하는 제2 수단; 및

상기 제1 내지 제 M 서브프레임 계조 신호들을 각 서브프레임 계조 신호에 따른 서브프레임 이미지 디스플레이 시간이 서로 다르도록 픽셀 어레이에 제공하는 제3 수단을 포함하는 디스플레이 구동 장치.

청구항 10.

제9항에 있어서,

상기 제3 수단은 제 K (K 는 2이상 M 이하 자연수) 서브프레임 계조 신호에 따른 상기 서브프레임 이미지 디스플레이 시간이 상기 제1 서브프레임 계조 신호에 따른 상기 서브프레임 이미지 디스플레이 시간의 N^K 배가 되도록 상기 제1 내지 제 M 서브프레임 계조 신호들을 상기 픽셀 어레이에 제공하는 것을 특징으로 하는 디스플레이 구동 장치.

청구항 11.

제10항에 있어서,

상기 제3 수단은 상기 제1 내지 제 M 서브프레임 계조 신호들을 상기 픽셀 어레이에 순차적으로 제공하는 것을 특징으로 하는 디스플레이 구동 장치.

청구항 12.

제10항에 있어서,

상기 제3 수단은 상기 제1 내지 제 M 서브프레임 계조 신호들을 상기 픽셀 어레이에 역순차적으로 제공하는 것을 특징으로 하는 디스플레이 구동 장치.

청구항 13.

제9항에 있어서,

상기 제2 수단은 상기 제1 내지 제 M 서브프레임 계조 신호들이 갖는 계조 레벨의 개수 N 이 2^L (L 은 2이상의 자연수)이 되도록 상기 제1 내지 제 M 서브프레임 계조 신호들을 생성하는 것을 특징으로 하는 디스플레이 구동 장치.

청구항 14.

제13항에 있어서,

상기 제3 수단은 상기 제1 내지 제M 서브프레임 계조 신호들을 상기 픽셀 어레이에 순차적으로 제공하는 것을 특징으로 하는 디스플레이 구동 장치.

청구항 15.

제13항에 있어서,

상기 제3 수단은 상기 제1 내지 제M 서브프레임 계조 신호들을 상기 픽셀 어레이에 역순차적으로 제공하는 것을 특징으로 하는 디스플레이 구동 장치.

청구항 16.

제9항에 있어서,

상기 제3 수단은 상기 각 서브프레임 계조 신호의 이전 서브프레임에 따른 상기 서브프레임 이미지 디스플레이 시간이 지난 후 상기 각 서브프레임 계조 신호를 상기 픽셀 어레이에 기록하는 것을 특징으로 하는 디스플레이 구동 장치.

청구항 17.

입력된 비디오 데이터에 대해 각각 N (N 은 3이상의 자연수)개의 계조 레벨을 갖는 제1 내지 제 M (M 은 2이상의 자연수) 서브프레임 계조 데이터들과 서브프레임 동기 신호를 생성하는 컨트롤러;

상기 제1 내지 제 M 서브프레임 계조 데이터들을 제1 내지 제 M 서브프레임 계조 신호들로 변환하는 소스 구동 드라이버; 및

상기 서브프레임 동기 신호에 따라 상기 제1 내지 제 M 서브프레임 계조 신호들이 픽셀 어레이에 기록되도록 상기 픽셀 어레이에 스캔 신호들을 상기 픽셀 어레이에 제공하는 게이트 드라이버를 포함하고,

상기 게이트 드라이버는 상기 픽셀 어레이가 상기 제1 내지 제 M 서브프레임 계조 신호들에 따라, 제1 내지 제 M 서브프레임 이미지들을 디스플레이하는 시간이 서로 다르도록 상기 스캔 신호들을 제공하는 것을 특징으로 하는 디스플레이 구동 장치.

청구항 18.

제17항에 있어서,

상기 컨트롤러는 상기 입력된 비디오 데이터를 저장하는 데이터 메모리;

상기 저장된 비디오 데이터에 대한 상기 제1 내지 제 M 서브프레임 계조 데이터들을 생성하는 서브프레임 데이터 생성기; 및

비디오 동기 신호를 입력받고 서브프레임 동기 신호를 생성하는 타이밍 컨트롤러를 포함하는 것을 특징으로 하는 디스플레이 구동 장치.

청구항 19.

제17항에 있어서,

상기 소스 구동 드라이버는 상기 제1 내지 제M 서브프레임 계조 데이터들을 라인 단위로 입력받는 래치 회로;

상기 라인 단위로 입력된 상기 제1 내지 제M 서브프레임 계조 데이터들을 상기 제1 내지 제M 서브프레임 계조 신호들로 변환하는 DA 변환기; 및

상기 제1 내지 제M 서브프레임 계조 신호들을 상기 픽셀 어레이로 제공하는 출력 버퍼를 포함하는 것을 특징으로 하는 디스플레이 구동 장치.

청구항 20.

제19항에 있어서,

상기 출력 버퍼는 상기 제1 내지 제M 서브프레임 계조 신호들을 순차적으로 제공하는 것을 특징으로 하는 디스플레이 구동 장치.

청구항 21.

제19항에 있어서,

상기 출력 버퍼는 상기 제1 내지 제M 서브프레임 계조 신호들을 역순차적으로 제공하는 것을 특징으로 하는 디스플레이 구동 장치.

청구항 22.

제17항에 있어서,

상기 게이트 구동 드라이버는 제K(K는 2이상 M이하 자연수) 서브프레임 계조 신호에 따라 상기 픽셀어레이가 상기 서브프레임 이미지를 디스플레이하는 시간이 상기 제1 서브프레임 계조 신호에 따라 상기 서브프레임 이미지를 디스플레이하는 시간의 N^K 배가 되도록 상기 스캔 신호들을 제공하는 것을 특징으로 하는 디스플레이 구동 장치.

청구항 23.

제22항에 있어서,

상기 제1 내지 제M 서브프레임 계조 신호들이 갖는 계조 레벨의 개수 N은 2^L (L은 2이상의 자연수)인 것을 특징으로 하는 디스플레이 구동 장치.

청구항 24.

비디오 데이터를 입력받는 단계;

상기 비디오 데이터에 대하여 N(N은 3이상의 자연수)개의 계조 레벨을 갖는 제1 내지 제M(M은 2이상의 자연수) 서브프레임 계조 신호들을 생성하는 단계; 및

상기 제1 내지 제M 서브프레임 계조 신호들에 따라 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 단계를 포함하며,

상기 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 시간은 서로 다른 것을 특징으로 하는 디스플레이 방법.

청구항 25.

제24항에 있어서,

제K 서브프레임 이미지를 디스플레이하는 시간은 상기 제1 서브프레임 이미지를 디스플레이하는 시간의 N^k 배인 것을 특징으로 하는 디스플레이 방법.

청구항 26.

제25항에 있어서,

상기 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 단계는 상기 제1 내지 제M 서브프레임 이미지들을 순차적으로 디스플레이하는 것을 특징으로 하는 디스플레이 방법.

청구항 27.

제26항에 있어서,

상기 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 단계는 상기 제1 내지 제M 서브프레임 이미지들을 역순차적으로 디스플레이하는 것을 특징으로 하는 디스플레이 방법.

청구항 28.

제24항에 있어서,

상기 제1 내지 제M(M은 2이상의 자연수) 서브프레임 계조 신호들이 갖는 계조 레벨의 개수 N은 2^L (L은 2이상의 자연수)인 것을 특징으로 하는 디스플레이 방법.

청구항 29.

제28항에 있어서,

상기 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 단계는 상기 제1 내지 제M 서브프레임 이미지들을 순차적으로 디스플레이하는 것을 특징으로 하는 디스플레이 방법.

청구항 30.

제28항에 있어서,

상기 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 단계는 상기 제1 내지 제M 서브프레임 이미지들을 역순차적으로 디스플레이하는 것을 특징으로 하는 디스플레이 방법.

청구항 31.

비디오 데이터를 입력받는 제1 수단;

상기 비디오 데이터에 대하여 N(N은 3이상의 자연수)개의 계조 레벨을 갖는 제1 내지 제M(M은 2이상의 자연수) 서브프레임 계조 신호들을 생성하는 제2 수단; 및

상기 제1 내지 제M 서브프레임 계조 신호들에 따라 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 제3 수단을 포함하며,

상기 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 시간은 서로 다른 것을 특징으로 하는 디스플레이 장치.

청구항 32.

제31항에 있어서,

상기 제3 수단이 제K 서브프레임 이미지를 디스플레이하는 시간은 상기 제1 서브프레임 이미지를 디스플레이하는 시간의 N^K 배인 것을 특징으로 하는 디스플레이 장치.

청구항 33.

제32항에 있어서,

상기 제3 수단은 상기 제1 내지 제M 서브프레임 이미지들을 순차적으로 디스플레이하는 것을 특징으로 하는 디스플레이 장치.

청구항 34.

제33항에 있어서,

상기 제3 수단은 상기 제1 내지 제M 서브프레임 이미지들을 역순차적으로 디스플레이하는 것을 특징으로 하는 디스플레이 장치.

청구항 35.

제31항에 있어서,

상기 제2 수단은 상기 제1 내지 제M 서브프레임 계조 신호들이 갖는 계조 레벨의 개수 N은 2^L (L은 2이상의 자연수)이 되도록 상기 제1 내지 제M 서브프레임 계조 신호들을 생성하는 것을 특징으로 하는 특징으로 하는 디스플레이 장치.

청구항 36.

제35항에 있어서,

상기 제3 수단은 상기 제1 내지 제M 서브프레임 이미지들을 순차적으로 디스플레이하는 것을 특징으로 하는 디스플레이 장치.

청구항 37.

제35항에 있어서,

상기 제3 수단은 상기 제1 내지 제M 서브프레임 이미지들을 역순차적으로 디스플레이하는 것을 특징으로 하는 디스플레이 장치.

청구항 38.

픽셀 어레이;

입력된 비디오 데이터에 대해 각각 N(N은 3이상의 자연수)개의 계조 레벨을 갖는 제1 내지 제M(M은 2이상의 자연수) 서브프레임 계조 데이터들과 서브프레임 동기 신호를 생성하는 컨트롤러;

상기 제1 내지 제M 서브프레임 계조 데이터들을 제1 내지 제M 서브프레임 계조 신호들로 변환하는 소스 구동 드라이버; 및

상기 서브프레임 동기 신호에 따라 상기 제1 내지 제M 서브프레임 계조 신호들이 상기 픽셀 어레이에 기록되도록 상기 픽셀 어레이에 스캔 신호들을 상기 픽셀 어레이에 제공하는 게이트 드라이버를 포함하고,

상기 게이트 드라이버는 상기 픽셀 어레이가 상기 제1 내지 제M 서브프레임 계조 신호들에 따라 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 시간이 서로 다르도록 상기 스캔 신호들을 제공하는 것을 특징으로 하는 디스플레이 장치.

청구항 39.

제38항에 있어서,

상기 컨트롤러는 상기 입력된 비디오 데이터를 저장하는 데이터 메모리;

상기 저장된 비디오 데이터에 대한 상기 제1 내지 제M 서브프레임 계조 데이터들을 생성하는 서브프레임 데이터 생성기; 및

비디오 동기 신호를 입력받고 서브프레임 동기 신호를 생성하는 타이밍 컨트롤러를 포함하는 것을 특징으로 하는 디스플레이 장치.

청구항 40.

제38항에 있어서,

상기 소스 구동 드라이버는 상기 제1 내지 제M 서브프레임 계조 데이터들을 라인 단위로 입력받는 래치 회로;

상기 라인 단위로 입력된 상기 제1 내지 제M 서브프레임 계조 데이터들을 상기 제1 내지 제M 서브프레임 계조 신호들로 변환하는 DA 변환기; 및

상기 제1 내지 제M 서브프레임 계조 신호들을 상기 픽셀 어레이로 제공하는 출력 버퍼를 포함하는 것을 특징으로 하는 디스플레이 장치.

청구항 41.

제40항에 있어서,

상기 출력 버퍼는 상기 제1 내지 제M 서브프레임 계조 신호들을 순차적으로 제공하는 것을 특징으로 하는 디스플레이 장치.

청구항 42.

제40항에 있어서,

상기 출력 버퍼는 상기 제1 내지 제M 서브프레임 계조 신호들을 역순차적으로 제공하는 것을 특징으로 하는 디스플레이 장치.

청구항 43.

제40항에 있어서,

상기 제1 내지 제M(M은 2이상의 자연수) 서브프레임 계조 신호들이 갖는 계조 레벨의 개수 N은 2^L (L은 2이상의 자연수)인 것을 특징으로 하는 디스플레이 방법.

청구항 44.

제43항에 있어서,

상기 출력 버퍼는 상기 제1 내지 제M 서브프레임 계조 신호들을 순차적으로 제공하는 것을 특징으로 하는 디스플레이 장치.

청구항 45.

제43항에 있어서,

상기 출력 버퍼는 상기 제1 내지 제M 서브프레임 계조 신호들을 역순차적으로 제공하는 것을 특징으로 하는 디스플레이 장치.

청구항 46.

제40항에 있어서,

상기 게이트 구동 드라이브는 제K(K는 2이상 M이하 자연수) 서브프레임 계조 신호에 따라 상기 픽셀어레이가 상기 서브프레임 이미지를 디스플레이하는 시간이 상기 제1 서브프레임 계조 신호에 따라 상기 서브프레임 이미지를 디스플레이하는 시간의 N^K 배가 되도록 상기 스캔 신호들을 제공하는 것을 특징으로 하는 디스플레이 장치.

청구항 47.

제46항에 있어서,

상기 제1 내지 제M 서브프레임 계조 신호들이 갖는 계조 레벨의 개수 N은 2^L (L은 2이상의 자연수)인 것을 특징으로 하는 디스플레이 장치.

청구항 48.

제38항에 있어서,

상기 픽셀 어레이는 액티브 매트릭스 유기발광다이오드(OLED) 디스플레이 방식으로 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 것을 특징으로 하는 디스플레이 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 디스플레이 장치에 관한 것으로서, 보다 상세하게는 디스플레이 장치 구동 방법에 관한 것이다.

차세대 평판 디스플레이 분야에서 유기발광다이오드(Organic Light Emitting Diode, OLED) 디스플레이 장치가 주목받고 있다.

일반적으로, 유기발광다이오드 디스플레이 장치는 유기발광다이오드 소자를 구동하는 방식에 따라 수동 매트릭스(passive matrix) 방식과 능동 매트릭스(active matrix) 방식으로 나눌 수 있다. 소비전력 및 이미지 품질 측면에서 전압 또는 전류의 크기로 소자의 휘도를 조절하는 능동 매트릭스 방식이, 구동 신호의 듀티비(duty ratio)로 휘도를 조절하는 수동 매트릭스 방식에 비해 월등하다.

능동 매트릭스 유기발광다이오드 디스플레이 장치를 개발하는데 있어서, 패널에 픽셀 회로를 제작할 때 사용되는 기본 소자인 TFT(Thin Film Transistor)의 특성이 문제가 될 경우가 많다.

예를 들어, 비정질 실리콘(Amorphous Silicon) 백 패널(back plane)로 제작되는 능동 매트릭스 유기발광다이오드 디스플레이 장치의 경우에 TFT의 임계전압 특성이 시간에 따라 변한다. 또한 저온 폴리 실리콘(Low Temperature Poly Silicon) 백 패널로 제작되는 능동 매트릭스 유기발광다이오드 디스플레이 장치의 경우에 패널 상의 TFT 위치에 따라 임계전압 특성이 다르다. 즉, 비정질 실리콘 타입의 백 패널을 사용할 경우에 안정성(stability)이 문제가 되고, 저온 폴리 실리콘 타입의 백 패널을 사용할 경우에 단일성(uniformity)이 문제가 된다.

이와 같은 문제점들을 해결하기 위하여 패널 분야(panel side)에서 많은 연구들이 있었다. 그렇지만 패널 제조 공정이나 패널 회로만으로 이러한 문제를 완전히 해결할 수는 없다.

이러한 문제점들을 해결하기 위하여 디지털 구동 방식이 도입되었다.

디지털 구동 방식으로는 크게 두 가지 방식이 알려져 있다. 그 중 하나는 픽셀이 발광하는 시간비(time ratio)로 픽셀의 밝기를 조절하는 TRG 방식이고, 다른 하나는 픽셀의 발광 면적비로 픽셀의 밝기를 조절하는 ARG 방식이다. TRG 방식에 관해서는 미국 공개특허 2004-0027318호에 개시되어 있고, ARG 방식에 대해서는 T. Shimoda 등이 1999년 IEDM에 발표한 "Technology for active matrix light emitting polymer displays"에 개시되어 있다.

도 1 및 도 2를 참조하여 TRG 방식을 설명하고, 도 3을 참조하여 ARG 방식을 설명한다.

도 1은 종래의 TRG 방식으로 구동되는 디스플레이 장치의 픽셀의 구조를 보여주는 회로도이다.

픽셀은 스위치 트랜지스터(110)와 셀 커패시터(120)와 구동 트랜지스터(130) 및 발광소자(140)를 포함한다.

스위치 트랜지스터(110)의 게이트는 스캔라인(160)과 연결된다. 스위치 트랜지스터(110)는 스캔라인(160)을 통해 전달되는 게이트 신호에 따라 턴온되거나 턴오프된다. 스위치 트랜지스터(110)가 턴온되면 데이터 라인(150)을 통해 디지털 신호가 셀 커패시터(120)에 전달된다.

구동 트랜지스터(130)의 게이트는 셀 커패시터(120)의 한 단자와 연결된다. 구동 트랜지스터(130)는 셀 커패시터(120)의 전압에 따라 턴온되거나 턴오프된다. 구동 트랜지스터(130)가 턴온되면 발광소자(140)에 전류가 흐르고, 턴오프되면 발광소자(140)에 전류가 흐르지 않는다.

발광소자(140)는 발광폴리머(light emitting polymer)를 이용하여 구현한 유기발광다이오드(OLED)이며, 발광소자(140)는 전류에 비례하여 발광한다. 이와 같은 픽셀이 표현할 수 있는 계조 레벨은 2개이다. 보다 다양한 계조 레벨을 표시하기 위하여 TRG 방식이 사용된다.

도 2는 시분할 방식으로 16개의 계조 레벨을 갖도록 디스플레이하는 방법을 보여주고 있다.

각 픽셀들의 계조 레벨을 16 단계로 표현하기 위하여 각 픽셀의 데이터를 4개의 서브프레임들로 표현한다. 즉, 제1 서브프레임(210)과 제2 서브프레임(220)과 제3 서브프레임(230) 및 제4 서브프레임(240)의 길이를 각각 8:4:2:1로 한다.

서브프레임들(210, 220, 230, 240)은 각각 어드레싱 구간(211, 221, 231, 241)과 발광 구간(212, 222, 232, 242)을 포함한다. 어드레싱 구간에서 서브프레임 신호가 픽셀에 기록되고, 발광 구간에서 서브프레임 신호에 따라 픽셀이 발광하거나 발광하지 않는다. 서브프레임 신호는 하이 또는 로우의 두 개의 스테이트를 갖는다.

도 2는 서로 다른 스캔라인과 연결된 4개의 픽셀을 구동하여 계조 레벨을 표시하는 방법을 보여주고 있다. 서로 다른 행의 4개의 픽셀들은 각각 제1 내지 제4 스캔라인에 의해 선택된다. 제1 행의 픽셀은 계조 레벨이 15이고, 제2 행의 픽셀은 계조 레벨이 0이고, 제3 행의 픽셀은 계조 레벨이 3이고, 제4 행의 픽셀은 계조 레벨이 11이다.

제1 행의 픽셀은 계조 레벨 15를 표현하기 위하여 제1 내지 제4 서브프레임(210, 220, 230, 240)의 데이터는 각각 1, 1, 1, 1을 갖는다. 제2 행의 픽셀은 계조 레벨 0을 표현하기 위하여 제1 내지 제4 서브프레임(210, 220, 230, 240)의 계조 데이터는 각각 0, 0, 0, 0을 갖는다. 제2 행의 픽셀은 계조 레벨 3을 표현하기 위하여 제1 내지 제4 서브프레임(210, 220, 230, 240)의 계조 데이터는 각각 0, 0, 1, 1을 갖는다. 제4 행의 픽셀은 계조 레벨 11을 표현하기 위하여 제1 내지 제4 서브프레임(210, 220, 230, 240)의 계조 데이터는 각각 1, 0, 1, 1을 갖는다.

이와 같은 TRG 방식은 계조 레벨의 수가 증가할수록 서브프레임의 개수가 증가한다. 예를 들어 256 계조 레벨을 갖는 데이터를 표시하려면 총 8개의 서브프레임들이 필요하다. 이 경우에 서브프레임의 수에 비례하여 커패시터를 충전하고 방전하는 횟수가 증가한다. 따라서 많은 전력을 소모하게 된다는 문제점을 갖는다.

도 3은 종래의 ARG(Area Ratio Gray-scale) 방식으로 구동되는 디스플레이 장치의 픽셀의 구조를 보여주는 회로도이다.

ARG 방식으로 구동되는 디스플레이 장치에서 하나의 픽셀은 복수의 서브픽셀들(310, 320, 330, 340, 350, 360)로 구성된다. 각 서브픽셀은 스위칭 트랜지스터와, 스토리지 커패시터와 드라이빙 트랜지스터 및 하나 또는 두 개의 발광소자들을 포함한다. 서브픽셀들은 스캔라인을 공유한다. 따라서 스캔라인에 의해 픽셀이 선택되면, 서브픽셀들(310, 320, 330, 340, 350, 360)의 스위칭 트랜지스터들은 턴온된다.

스캔라인에 의해 픽셀이 선택되면, 각 서브픽셀들(310, 320, 330, 340, 350, 360)의 스토리지 커패시터에는 각각의 신호 라인을 통해 서브픽셀 신호가 기록된다. 서브픽셀들(310, 320, 330)은 각각 두 개의 발광소자들을 포함하지만, 서브픽셀들(340, 350, 360)에 하나의 발광 소자들을 포함한다.

그러나 이와 같이 1개의 픽셀을 6개의 서브픽셀들로 구현하면 개구율이 낮아지고, 따라서 높은 휘도를 내기 위해서는 많은 발광소자에 많은 전류를 흘려야 하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상술한 문제점을 해결하기 위해 안출된 것으로서, 디스플레이 패널상의 위치에 따른 픽셀의 특성의 차이나 시간이 지나감에 따라 달라지는 픽셀의 특성 변화에 둔감하면서도 적은 개수의 서브프레임들로 디스플레이 장치를 구동하는 방법 및 이를 위한 장치를 제공하는 것을 그 목적으로 한다.

또한 본 발명의 다른 목적은 디스플레이 패널상의 위치에 따른 픽셀의 특성의 차이나 시간이 지나감에 따라 달라지는 픽셀의 특성 변화에 둔감하면서도 적은 개수의 서브프레임들로 구동되는 디스플레이 방법 및 장치를 제공하는 것이다.

그렇지만 이상의 목적은 예시적인 것으로서 본 발명은 목적은 이에 한정되지는 않는다.

발명의 구성

상술한 목적을 달성하기 위하여, 본 발명의 일 실시 예에 따른 디스플레이 장치 구동 방법은 비디오 데이터를 입력받는 단계와, 상기 비디오 데이터에 대하여 N (N 은 3이상의 자연수)개의 계조 레벨을 갖는 제1 내지 제 M (M 은 2이상의 자연수) 서브프레임 계조 신호들을 생성하는 단계, 및 상기 제1 내지 제 M 서브프레임 계조 신호들을 각 서브프레임 계조 신호에 따른 서브프레임 이미지 디스플레이 시간이 서로 다르도록 픽셀 어레이에 제공하는 단계를 포함한다.

제 K (K 는 2이상 M 이하 자연수) 서브프레임 계조 신호에 따른 상기 서브프레임 이미지 디스플레이 시간은 상기 제1 서브프레임 계조 신호에 따른 상기 서브프레임 이미지 디스플레이 시간의 N^K 배가 되도록 서브프레임 계조 신호들을 생성할 수 있다. 이러한 제1 내지 제 M 서브프레임 계조 신호들을 상기 픽셀 어레이에 순차적으로 제공할 수도 있고, 역순차적으로 제공할 수도 있다.

상기 제1 내지 제 M 서브프레임 계조 신호들이 갖는 계조 레벨의 개수 N 은 2^L (L 은 2이상의 자연수)일 수 있다.

상술한 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 디스플레이 장치 구동 장치는 비디오 데이터를 입력받는 제1 수단과, 상기 비디오 데이터에 대하여 N (N 은 3이상의 자연수)개의 계조 레벨을 갖는 제1 내지 제 M (M 은 2이상의 자연수) 서브프레임 계조 신호들을 생성하는 제2 수단, 및 상기 제1 내지 제 M 서브프레임 계조 신호들을 각 서브프레임 계조 신호에 따른 서브프레임 이미지 디스플레이 시간이 서로 다르도록 픽셀 어레이에 제공하는 제3 수단을 포함한다.

상기 제3 수단은 제 K (K 는 2이상 M 이하 자연수) 서브프레임 계조 신호에 따른 상기 서브프레임 이미지 디스플레이 시간이 상기 제1 서브프레임 계조 신호에 따른 상기 서브프레임 이미지 디스플레이 시간의 N^K 배가 되도록 상기 제1 내지 제 M 서브프레임 계조 신호들을 상기 픽셀 어레이에 제공할 수 있다. 또한 상기 제3 수단은 상기 제1 내지 제 M 서브프레임 계조 신호들을 상기 픽셀 어레이에 순차적으로 제공하거나 역순차적으로 제공할 수 있다.

상기 제2 수단은 상기 제1 내지 제 M 서브프레임 계조 신호들이 갖는 계조 레벨의 개수 N 이 2^L (L 은 2이상의 자연수)이 되도록 상기 제1 내지 제 M 서브프레임 계조 신호들을 생성할 수 있다.

상술한 목적을 달성하기 위하여, 본 발명의 다른 실시예에 따른 디스플레이 장치 구동 장치는 입력된 비디오 데이터에 대해 각각 N (N 은 3이상의 자연수)개의 계조 레벨을 갖는 제1 내지 제 M (M 은 2이상의 자연수) 서브프레임 계조 데이터들과 서브프레임 동기 신호를 생성하는 컨트롤러와, 상기 제1 내지 제 M 서브프레임 계조 데이터들을 제1 내지 제 M 서브프레임 계조 신호들로 변환하는 소스 구동 드라이버, 및 상기 서브프레임 동기 신호에 따라 상기 제1 내지 제 M 서브프레임 계조 신호들이 픽셀 어레이에 기록되도록 상기 픽셀 어레이에 스캔 신호들을 상기 픽셀 어레이에 제공하는 게이트 드라이버를 포함하고, 상기 게이트 드라이버는 상기 픽셀 어레이가 상기 제1 내지 제 M 서브프레임 계조 신호들에 따라, 제1 내지 제 M 서브프레임 이미지들을 디스플레이하는 시간이 서로 다르도록 상기 스캔 신호들을 제공한다.

상기 컨트롤러는 상기 입력된 비디오 데이터를 저장하는 데이터 메모리와, 상기 저장된 비디오 데이터에 대한 상기 제1 내지 제M 서브프레임 계조 데이터들을 생성하는 서브프레임 데이터 생성기, 및 비디오 동기 신호를 입력받고 서브프레임 동기 신호를 생성하는 타이밍 컨트롤러를 포함할 수 있다.

상기 소스 구동 드라이버는 상기 제1 내지 제M 서브프레임 계조 데이터들을 라인 단위로 입력받는 래치 회로와, 상기 라인 단위로 입력된 상기 제1 내지 제M 서브프레임 계조 데이터들을 상기 제1 내지 제M 서브프레임 계조 신호들로 변환하는 DA 변환기, 및 상기 제1 내지 제M 서브프레임 계조 신호들을 상기 픽셀 어레이로 제공하는 출력 버퍼를 포함할 수 있다. 상기 출력 버퍼는 상기 제1 내지 제M 서브프레임 계조 신호들을 순차적으로 제공하거나 역순차적으로 제공할 수 있다.

상기 게이트 구동 드라이브는 제K(K는 2이상 M이하 자연수) 서브프레임 계조 신호에 따라 상기 픽셀어레이가 상기 서브프레임 이미지를 디스플레이하는 시간이 상기 제1 서브프레임 계조 신호에 따라 상기 서브프레임 이미지를 디스플레이하는 시간의 N^K 배가 되도록 상기 스캔 신호들을 제공할 수 있다. 상기 제1 내지 제M 서브프레임 계조 신호들이 갖는 계조 레벨의 개수 N은 2^L (L은 2이상의 자연수)일 수 있다.

상술한 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 디스플레이 방법은 비디오 데이터를 입력받는 단계와, 상기 비디오 데이터에 대하여 N(N은 3이상의 자연수)개의 계조 레벨을 갖는 제1 내지 제M(M은 2이상의 자연수) 서브프레임 계조 신호들을 생성하는 단계, 및 상기 제1 내지 제M 서브프레임 계조 신호들에 따라 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 단계를 포함하며, 상기 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 시간은 서로 다르다.

제K 서브프레임 이미지를 디스플레이하는 시간은 상기 제1 서브프레임 이미지를 디스플레이하는 시간의 N^K 배일 수 있다. 또한 상기 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 단계는 상기 제1 내지 제M 서브프레임 이미지들을 순차적으로 디스플레이하거나 역순차적으로 디스플레이할 수 있다.

상기 제1 내지 제M(M은 2이상의 자연수) 서브프레임 계조 신호들이 갖는 계조 레벨의 개수 N은 2^L (L은 2이상의 자연수)일 수 있다.

상술한 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 디스플레이 장치는 비디오 데이터를 입력받는 제1 수단과, 상기 비디오 데이터에 대하여 N(N은 3이상의 자연수)개의 계조 레벨을 갖는 제1 내지 제M(M은 2이상의 자연수) 서브프레임 계조 신호들을 생성하는 제2 수단, 및 상기 제1 내지 제M 서브프레임 계조 신호들에 따라 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 제3 수단을 포함하며, 상기 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 시간은 서로 다르다.

상기 제3 수단이 제K 서브프레임 이미지를 디스플레이하는 시간은 상기 제1 서브프레임 이미지를 디스플레이하는 시간의 N^K 배일 수 있다. 상기 제3 수단은 상기 제1 내지 제M 서브프레임 이미지들을 순차적으로 디스플레이하거나 역순차적으로 디스플레이할 수 있다.

상기 제2 수단은 상기 제1 내지 제M 서브프레임 계조 신호들이 갖는 계조 레벨의 개수 N은 2^L (L은 2이상의 자연수)이 되도록 상기 제1 내지 제M 서브프레임 계조 신호들을 생성할 수 있다.

상술한 목적을 달성하기 위하여, 본 발명의 다른 실시예에 따른 디스플레이 장치는 픽셀 어레이와, 입력된 비디오 데이터에 대해 각각 N(N은 3이상의 자연수)개의 계조 레벨을 갖는 제1 내지 제M(M은 2이상의 자연수) 서브프레임 계조 데이터들과 서브프레임 동기 신호를 생성하는 컨트롤러와, 상기 제1 내지 제M 서브프레임 계조 데이터들을 제1 내지 제M 서브프레임 계조 신호들로 변환하는 소스 구동 드라이버, 및 상기 서브프레임 동기 신호에 따라 상기 제1 내지 제M 서브프레임 계조 신호들이 상기 픽셀 어레이에 기록되도록 상기 픽셀 어레이에 스캔 신호들을 상기 픽셀 어레이에 제공하는 게이트 드라이버를 포함하고, 상기 게이트 드라이버는 상기 픽셀 어레이가 상기 제1 내지 제M 서브프레임 계조 신호들에 따라 제1 내지 제M 서브프레임 이미지들을 디스플레이하는 시간이 서로 다르도록 상기 스캔 신호들을 제공한다.

상기 컨트롤러는 상기 입력된 비디오 데이터를 저장하는 데이터 메모리와, 상기 저장된 비디오 데이터에 대한 상기 제1 내지 제M 서브프레임 계조 데이터들을 생성하는 서브프레임 데이터 생성기, 및 비디오 동기 신호를 입력받고 서브프레임 동기 신호를 생성하는 타이밍 컨트롤러를 포함할 수 있다.

상기 소스 구동 드라이버는 상기 제1 내지 제M 서브프레임 계조 데이터들을 라인 단위로 입력받는 래치 회로와, 상기 라인 단위로 입력된 상기 제1 내지 제M 서브프레임 계조 데이터들을 상기 제1 내지 제M 서브프레임 계조 신호들로 변환하는 DA 변환기, 및 상기 제1 내지 제M 서브프레임 계조 신호들을 상기 픽셀 어레이로 제공하는 출력 버퍼를 포함할 수 있다. 상기 출력 버퍼는 상기 제1 내지 제M 서브프레임 계조 신호들을 순차적으로 제공하거나 역순차적으로 제공할 수 있다.

상기 게이트 구동 드라이브는 제K(K는 2이상 M이하 자연수) 서브프레임 계조 신호에 따라 상기 픽셀어레이가 상기 서브프레임 이미지를 디스플레이하는 시간이 상기 제1 서브프레임 계조 신호에 따라 상기 서브프레임 이미지를 디스플레이하는 시간의 N^K 배가 되도록 상기 스캔 신호들을 제공할 수 있다. 상기 제1 내지 제M 서브프레임 계조 신호들이 갖는 계조 레벨의 개수 N은 2^L (L은 2이상의 자연수)일 수 있다.

상기 픽셀 어레이는 액티브 매트릭스 유기발광다이오드(OLED) 디스플레이 방식으로 제1 내지 제M 서브프레임 이미지들을 디스플레이할 수 있다.

본문에 개시되어 있는 본 발명의 실시예들에 대해서, 특정한 구조적 내지 기능적 설명들은 단지 본 발명의 실시예를 설명하기 위한 목적으로 예시된 것으로, 본 발명의 실시예들은 다양한 형태로 실시될 수 있으며 본문에 설명된 실시예들에 한정되는 것으로 해석되어서는 아니 된다.

본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 각 도면을 설명하면서 유사한 참조 부호를 유사한 구성요소에 대해 사용하였다.

제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다.

본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥 상 가지는 의미와 일치하는 의미를 가지는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다.

도 4는 본 발명의 일 실시예에 따른 디스플레이 장치의 구성을 보여주는 블록도이다.

디스플레이 장치는 크게 디스플레이 패널과 이를 구동하기 위한 디스플레이 장치 구동 회로를 포함한다.

디스플레이 장치 구동 회로는 컨트롤러(410)와 데이터 드라이버(420) 및 게이트 드라이버(430)를 포함한다. 디스플레이 패널은 픽셀 어레이(440)를 포함하고, 데이터 드라이버(420) 또는 게이트 드라이버(430)의 일부 구성요소를 포함할 수도 있다.

컨트롤러(410)는 호스트 장치로부터 비디오 신호를 수신한다. 비디오 신호는 비디오 데이터와 비디오 동기 신호를 포함한다. 컨트롤러(410)는 수신된 비디오 신호에 대응되는 서브프레임 계조 데이터와 서브프레임 동기 신호를 생성한다. 예를

들어, 픽셀 어레이(440)가 $m \times n$ 개의 픽셀을 갖는 경우에, 컨트롤러(410)는 $m \times n$ 사이즈를 갖는 비디오 이미지에 대하여 $m \times n$ 사이즈를 갖는 M (M 은 2이상의 자연수)개의 서브프레임 계조 데이터들을 생성한다. 생성된 제1 내지 제 M 서브프레임 계조 데이터들은 데이터 드라이버(420)에 제공된다.

데이터 드라이버(420)는 컬럼 드라이버로 불리기도 하는데, 컨트롤러(410)로부터 제1 내지 제 M 서브프레임 계조 데이터들을 받아 제1 내지 제 M 서브프레임 계조 신호들을 생성한다.

게이트 드라이버(430)는 서브프레임 동기 신호에 따라 제1 내지 제 M 서브프레임 계조 신호들이 픽셀 어레이(410)에 기록 되도록 스캔 신호들을 제공한다.

픽셀 어레이(440)는 복수의 픽셀들로 구성된다. 일 실시예에 있어서, 각 픽셀은 직접 발광하는 유기발광다이오드를 포함한다. 그렇지만 픽셀 어레이(440)가 서브프레임 계조 신호에 따라 서브프레임 이미지를 디스플레이하는 방식은 유기발광다이오드 디스플레이 방식에 한정되는 것은 아니고, 액정디스플레이 방식도 가능하다.

도 5는 본 발명의 일 실시예에 따른 데이터 드라이버의 구성을 보여주는 블록도이다.

데이터 드라이버는 래치 회로(510)와 DA(Digital to Analogue) 변환기(520) 및 출력버퍼(530)를 포함한다.

래치 회로(510)는 서브프레임 계조 데이터를 라인 단위로 입력받는다. 이를 위하여 래치 회로(510)는 데이터 래치(511)와 쉬프트 레지스터(512) 및 라인 래치(513)를 포함할 수 있다. 서브프레임 계조 데이터는 N (N 은 3 이상 자연수)개의 계조 레벨을 갖는다. 바람직하게는 2^L (L 은 2이상의 자연수)의 계조 레벨을 갖는다. 이 경우에 하나의 픽셀에 대한 서브프레임 계조 데이터는 각각 L 비트를 갖는 R, G, B 신호로 표현될 수 있다.

데이터 래치(511)는 점순차방식(Dot at a Time Scanning)의 서브프레임 계조 데이터를 라인 래치(513)에 제공한다. 쉬프트 레지스터(512)는 제1 라인부터 제 n 라인까지 순차적으로 래치 인에이블 신호를 라인 래치(513)에 제공한다.

라인 래치(513)는 서브프레임 계조 데이터를 라인 래치(513)에서 선순차방식(Line at a Time Scanning)으로 바꾼다.

DA 변환기(520)는 기준 바이어스 회로(540)의 기준 바이어스 전압 또는 전류에 따라 서브프레임 계조 데이터를 서브프레임 계조 신호로 변환한다. 기준 바이어스 전압 또는 전류는 감마 보정된 감마 전압 또는 감마 전류가 될 수 있다.

출력 버퍼(530)는 게이트 드라이버의 스캔 신호에 따라 서브프레임 계조 신호를 픽셀 어레이에 제공한다.

도 6은 본 발명의 일 실시예에 따른 게이트 드라이버의 구성을 보여주는 블록도이다.

게이트 드라이버는 서브프레임 동기 신호에 따라 픽셀 어레이에 스캔 신호들을 제공한다. 서브프레임 동기 신호는 서브프레임 시작 펄스 형태로 게이트 드라이버에 제공될 수 있다. 게이트 드라이버는 서브프레임 시작 펄스를 이용하여 스캔 신호들을 생성하기 위하여 쉬프트 레지스터(610)와 레벨 쉬프터(620) 및 출력 버퍼(630)를 포함할 수 있다.

쉬프트 레지스터(610)는 서브프레임 시작 펄스를 입력받고, 서브프레임 시작 펄스를 쉬프트시키면서 제1 게이트 라인부터 제 m 게이트 라인을 위한 스캔 데이터들을 순차적으로 출력한다.

레벨 쉬프터(620)는 스캔 데이터들의 전압이 픽셀 어레이의 스캔 라인을 구동하기에 충분할 정도로 레벨 쉬프팅하여 스캔 신호들을 출력한다.

출력 버퍼(630)는 스캔 신호들이 픽셀 어레이에 제공한다.

도 7은 본 발명의 일 실시예에 따른 컨트롤러의 구성을 보여주는 블록도이다.

컨트롤러는 비디오 신호에 포함된 비디오 데이터를 입력받아 저장하는 데이터 메모리(710)와 저장된 비디오 데이터를 이용하여 제1 내지 제 M 서브프레임 계조 데이터들을 생성하는 서브프레임 데이터 생성기(720) 및 비디오 동기 신호를 입력받아 서브프레임 동기 신호를 생성하는 타이밍 컨트롤러(730)를 포함한다.

일 실시예에 있어서, 상기 데이터 메모리(710)에 저장되는 비디오 데이터는 RGB 포맷의 비디오 데이터이다. 예컨대, 하나의 픽셀을 표현하기 위한 비디오 데이터는 24 비트이고, 비디오 데이터에 포함된 R 데이터, G 데이터, B 데이터는 각각 8 비트의 데이터일 수 있다. 그렇지만 데이터 메모리(710)에 저장되는 비디오 데이터는 RGB 포맷에 한정되지 않으며, YCbCr 포맷의 데이터일 수도 있다.

서브프레임 데이터 생성기(720)는 하나의 비디오 데이터로부터 M(M은 2 이상의 자연수)개의 서브프레임 계조 데이터들을 생성한다. 각 서브프레임 계조 데이터는 N(N은 3이상의 자연수)개의 계조 레벨을 갖는다. 일 실시예에 있어서, 각 서브프레임 계조 데이터는 2^L (L은 2이상의 자연수)의 계조 레벨을 갖는다. 이 경우에 각 서브프레임 계조 데이터는 L 비트의 크기를 갖는다.

예를 들어, M이 4인 경우에 서브프레임 데이터 생성기(720)는 한 픽셀을 위한 비디오 데이터로부터 한 픽셀을 위한 제1 내지 제4 서브프레임 계조 데이터들을 생성한다. 예를 들어, R 데이터가 "11001001"인 경우에 R 데이터에 대한 제1 서브프레임 계조 데이터는 "11"이고, 제2 서브프레임 계조 데이터는 "00"이고, 제3 서브프레임 계조 데이터는 "10"이고 제4 서브프레임 계조 데이터는 "01"일 수 있다. 즉, 각 서브프레임 계조 데이터는 4개의 계조 레벨을 가지며, 제1 내지 제4 서브프레임 계조 데이터들에 의한 픽셀의 발광 시간은 64:16:4:1이 된다.

예를 들어, M이 2인 경우에 서브프레임 데이터 생성기(720)는 한 픽셀을 위한 비디오 데이터로부터 한 픽셀을 위한 제1 및 제2 서브프레임 계조 데이터들을 생성한다. 예를 들어, R 데이터가 "11001001"인 경우에 R 데이터에 대한 제1 서브프레임 계조 데이터는 "1100"이고, 제2 서브프레임 계조 데이터는 "1001"일 수 있다. 즉, 각 서브프레임 계조데이터는 16개의 계조 레벨을 가지며, 제1 및 제2 서브프레임 계조 데이터들에 의한 픽셀의 발광 시간은 16:1이 된다.

타이밍 컨트롤러(730)는 비디오 동기 신호(수직 동기 신호, 수평 동기 신호, 도트 클럭 등)를 입력받고 서브프레임 동기 신호를 생성한다. 예를 들어, 타이밍 컨트롤러(730)는 서브프레임 시작 펄스와 트랜스퍼 인에이블 신호를 생성한다.

도 8은 본 발명의 일 실시예에 따른 픽셀 어레이를 구성하는 픽셀의 구조를 보여주는 회로도이다.

픽셀 어레이의 픽셀 구조는 다양한 형태가 가능하다. 예를 들면, 도 8의 픽셀 구조는 도 1의 종래의 픽셀과 동일한 구조를 갖는다.

픽셀은 스위치 트랜지스터(810)와 셀 커패시터(820)와 구동 트랜지스터(830) 및 발광소자(840)를 포함한다.

스위치 트랜지스터(810)의 게이트는 스캔라인(860)과 연결된다. 스위치 트랜지스터(810)는 스캔라인(860)을 통해 전달되는 게이트 신호에 따라 턴온되거나 턴오프된다. 스위치 트랜지스터(810)가 턴온되면 데이터 라인(850)을 통해 서브프레임 계조 신호가 셀 커패시터(820)에 전달된다. 즉, 도 1의 픽셀에서 셀 커패시터(120)에 전달되는 신호는 2개의 계조 레벨만 갖지만 본 발명의 실시예에 따른 서브프레임 계조 신호는 3개 이상의 계조 레벨을 갖는다.

구동 트랜지스터(830)의 게이트는 셀 커패시터(820)의 한 단자와 연결된다. 구동 트랜지스터(830)는 셀 커패시터(820)의 전압에 따라 흐리는 전류의 크기가 변한다. 구동 트랜지스터(830)가 흐리는 전류의 크기가 증가하면 발광소자(840)가 내는 빛의 세기가 강해지고, 구동 트랜지스터(830)가 흐리는 전류의 크기가 감소하면 발광소자(840)가 내는 빛의 세기가 작아진다.

발광소자(840)는 발광폴리머(light emitting polymer)를 이용하여 구현한 유기발광다이오드(OLED)이며, 발광소자(840)는 전류에 비례하여 발광한다. 이와 같은 도 8의 픽셀이 표현할 수 있는 계조 레벨은 3개 이상이며, 보다 다양한 계조 레벨을 표시하기 위하여 TRG 방식이 함께 사용된다.

도 8은 액티브 매트릭스 유기발광다이오드형 픽셀 어레이를 예시적으로 보여주고 있으나, 본 발명은 이에 한정되지 않는다. 예를 들면, 비디오 데이터를 서브프레임 계조 데이터들로 나누는 기술은 백라이트와 액정을 포함하는 액정표시장치에도 적용될 수 있다.

이하에서는 비디오 데이터를 서브프레임 계조 데이터들로 나누어서 디스플레이 장치를 구동하는 방식을 설명한다.

도 9 내지 도 12를 참조하여 서브프레임 계조 신호의 계조 레벨이 4개인 경우를 예시적으로 설명한다.

도 9는 0에서 63까지의 64개 개조 레벨을 표현하는 6비트의 비디오 데이터를 3개의 서브프레임 계조 신호들로 표현한 경우를 보여주고 있다. 설명의 편의상 동일한 데이터 라인과 연결되고, 서로 다른 스캔 라인과 연결된 4개의 픽셀을 구동하는 과정을 설명한다.

제1행의 비디오 데이터는 "111111"이고, 제2행의 비디오 데이터는 "000010"이고, 제3행의 비디오 데이터는 "010011"이며, 제4행의 비디오 데이터는 "100100"이다.

제1행의 비디오 데이터에 대한 제1 내지 제3 서브프레임 계조 데이터들은 모두 "11"이다. 제2행의 비디오 데이터에 대한 제1 내지 제3 서브프레임 계조 데이터들은 각각 "00"과 "00" 및 "10"이다. 제3행의 비디오 데이터에 대한 제1 내지 제3 서브프레임 계조 데이터들은 각각 "01"과 "00" 및 "11"이다. 제4행의 비디오 데이터에 대한 제1 내지 제3 서브프레임 계조 데이터들은 각각 "10"과 "01" 및 "00"이다.

도 9에서 제1 내지 제3 서브프레임 계조 신호는 순차적으로 픽셀 어레이에 제공된다. 따라서 제1 구간(910)은 제1 서브프레임 계조 신호를 위한 구간이고, 제2 구간(920)은 제2 서브프레임 계조 신호를 위한 구간이고, 제3 구간(930)은 제3 서브프레임 계조 신호를 위한 구간이다.

구간들(910, 920, 930)은 각각 어드레싱 구간들(911, 921, 931)과 발광 구간들(912, 922, 932)을 포함한다.

각 어드레싱 구간의 시작은 서브프레임 시작 펄스에 의해 제어된다.

먼저 제1 구간(910)이 시작되기 위해서는 서브프레임 시작 펄스가 게이트 드라이버에 입력된다. 게이트 드라이버는 서브프레임 시작 펄스가 입력되면 제1행 스캔 신호를 픽셀 어레이에 제공한다. 제1행 스캔 신호가 제공되면 제1행의 픽셀 스토리지(스토리지 커패시터)에 "11"에 대응되는 제1 서브프레임 계조 신호가 기록된다. 제1행의 픽셀 스토리지에 제1 서브프레임 계조 신호가 기록된 후 제1행 스캔 신호는 디스에이블 상태가 된다.

제1행에 대한 어드레싱이 끝나면 제2행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제2행 스캔 신호를 픽셀 어레이에 제공한다. 제2행 스캔 신호가 제공되면 제2행의 픽셀 스토리지(스토리지 커패시터)에 "00"에 대응되는 제1 서브프레임 계조 신호가 기록된다. 제2행의 픽셀 스토리지에 제1 서브프레임 계조 신호가 기록된 후 제2행 스캔 신호는 디스에이블 상태가 된다.

제2행에 대한 어드레싱이 끝나면 제3행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제3행 스캔 신호를 픽셀 어레이에 제공한다. 제3행 스캔 신호가 제공되면 제3행의 픽셀 스토리지(스토리지 커패시터)에 "01"에 대응되는 제1 서브프레임 계조 신호가 기록된다. 제3행의 픽셀 스토리지에 제1 서브프레임 계조 신호가 기록된 후 제3행 스캔 신호는 디스에이블 상태가 된다.

제3행에 대한 어드레싱이 끝나면 제4행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제4행 스캔 신호를 픽셀 어레이에 제공한다. 제4행 스캔 신호가 제공되면 제4행의 픽셀 스토리지(스토리지 커패시터)에 "10"에 대응되는 제1 서브프레임 계조 신호가 기록된다. 제4행의 픽셀 스토리지에 제1 서브프레임 계조 신호가 기록된 후 제4행 스캔 신호는 디스에이블 상태가 된다.

제1 어드레싱 구간(911)이 끝나면 제1 발광 구간(912)이 시작된다.

제1 내지 제4행의 픽셀들은 각각 "11", "00", "01" 및 "10"의 계조 신호에 대응되는 밝기로 16T 동안 발광한다.

도 9의 실시예에서 제1 발광 구간(912)은 제1 내지 제4행의 픽셀들에서 동시에 시작되고 동시에 끝나지만, 그렇지 않은 경우도 가능하다. 예를 들면, 제1행의 어드레싱이 끝나면, 아직 제4행까지 어드레싱이 모두 끝나지 않은 상태이더라도 제1행의 픽셀은 발광하도록 할 수 있다. 마찬가지로 제2행의 어드레싱이 끝나면, 아직 제4행까지 어드레싱이 모두 끝나지 않은 상태이더라도 제2행의 픽셀은 발광하도록 할 수 있다. 이 경우에도 제1 내지 제4행의 픽셀들은 각각 "11", "00", "01" 및 "10"의 서브프레임 계조 신호에 대응되는 밝기로 16T 동안 발광한다. 이에 따라 제1행의 발광구간은 제4행의 발광구간보다 먼저 끝나게 된다.

제1 구간(910)이 끝나면 서브프레임 시작 펄스가 다시 게이트 드라이버에 입력되고, 제2 서브프레임 계조 신호에 의한 발광이 되는 제2 구간(920)이 시작된다.

게이트 드라이버는 서브프레임 시작 펄스가 입력되면 제1행 스캔 신호를 픽셀 어레이에 제공한다. 제1행 스캔 신호가 제공되면 제1행의 픽셀 스토리지에 "11"에 대응되는 제2 서브프레임 계조 신호가 기록된다. 제1행의 픽셀 스토리지에 제2 서브프레임 계조 신호가 기록된 후 제1행 스캔 신호는 디스에이블 상태가 된다.

제1행에 대한 어드레싱이 끝나면 제2행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제2행 스캔 신호를 픽셀 어레이에 제공한다. 제2행 스캔 신호가 제공되면 제2행의 픽셀 스토리지(스토리지 커패시터)에 "00"에 대응되는 제2 서브프레임 계조 신호가 기록된다. 제2행의 픽셀 스토리지에 제2 서브프레임 계조 신호가 기록된 후 제2행 스캔 신호는 디스에이블 상태가 된다.

제2행에 대한 어드레싱이 끝나면 제3행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제3행 스캔 신호를 픽셀 어레이에 제공한다. 제3행 스캔 신호가 제공되면 제3행의 픽셀 스토리지(스토리지 커패시터)에 "00"에 대응되는 제2 서브프레임 계조 신호가 기록된다. 제3행의 픽셀 스토리지에 제2 서브프레임 계조 신호가 기록된 후 제3행 스캔 신호는 디스에이블 상태가 된다.

제3행에 대한 어드레싱이 끝나면 제4행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제4행 스캔 신호를 픽셀 어레이에 제공한다. 제4행 스캔 신호가 제공되면 제4행의 픽셀 스토리지(스토리지 커패시터)에 "01"에 대응되는 제2 서브프레임 계조 신호가 기록된다. 제4행의 픽셀 스토리지에 제2 서브프레임 계조 신호가 기록된 후 제4행 스캔 신호는 디스에이블 상태가 된다.

제2 어드레싱 구간(921)이 끝나면 제2 발광 구간(922)이 시작된다.

제1 내지 제4행의 픽셀들은 각각 "11", "00", "00" 및 "01"의 서브프레임 계조 신호에 대응되는 밝기로 4T 동안 발광한다.

제2 구간(920)이 끝나면 서브프레임 시작 펄스가 다시 게이트 드라이버에 입력되고, 제3 서브프레임 계조 신호에 의한 발광이 되는 제3 구간(930)이 시작된다.

게이트 드라이버는 서브프레임 시작 펄스가 입력되면 제1행 스캔 신호를 픽셀 어레이에 제공한다. 제1행 스캔 신호가 제공되면 제1행의 픽셀 스토리지에 "11"에 대응되는 제1 서브프레임 계조 신호가 기록된다. 제1행의 픽셀 스토리지에 제1 서브프레임 계조 신호가 기록된 후 제1행 스캔 신호는 디스에이블 상태가 된다.

제1행에 대한 어드레싱이 끝나면 제2행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제2행 스캔 신호를 픽셀 어레이에 제공한다. 제2행 스캔 신호가 제공되면 제2행의 픽셀 스토리지(스토리지 커패시터)에 "10"에 대응되는 제3 서브프레임 계조 신호가 기록된다. 제2행의 픽셀 스토리지에 제3 서브프레임 계조 신호가 기록된 후 제2행 스캔 신호는 디스에이블 상태가 된다.

제2행에 대한 어드레싱이 끝나면 제3행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제3행 스캔 신호를 픽셀 어레이에 제공한다. 제3행 스캔 신호가 제공되면 제3행의 픽셀 스토리지(스토리지 커패시터)에 "11"에 대응되는 제3 서브프레임 계조 신호가 기록된다. 제3행의 픽셀 스토리지에 제3 서브프레임 계조 신호가 기록된 후 제3행 스캔 신호는 디스에이블 상태가 된다.

제3행에 대한 어드레싱이 끝나면 제4행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제4행 스캔 신호를 픽셀 어레이에 제공한다. 제4행 스캔 신호가 제공되면 제4행의 픽셀 스토리지(스토리지 커패시터)에 "01"에 대응되는 제3 서브프레임 계조 신호가 기록된다. 제4행의 픽셀 스토리지에 제3 서브프레임 계조 신호가 기록된 후 제4행 스캔 신호는 디스에이블 상태가 된다.

제3 어드레싱 구간(931)이 끝나면 제3 발광 구간(932)이 시작된다.

제1 내지 제4행의 픽셀들은 각각 "11", "10", "11" 및 "00"의 서브프레임 계조 신호에 대응되는 밝기로 1T 동안 발광한다.

이상에서 제1 내지 제3 구간(910, 920, 930)은 각각 제1 서브프레임 계조 신호와 제2 서브프레임 계조 신호 및 제3 서브프레임 계조 신호에 의해 순차적으로 발광했지만, 이와 같은 순서는 바뀔 수 있다.

도 10을 참조하면, 제1 내지 제3 구간(1010, 1020, 1030)은 각각 제1 서브프레임 계조 신호와 제2 서브프레임 계조 신호 및 제3 서브프레임 계조 신호에 의해 역순차적으로 발광한다. 즉, 제1 구간(1010)은 제3 서브프레임 계조 신호에 의해 1T 동안 발광하고, 제2 구간(1020)은 제2 서브프레임 계조 신호에 의해 4T 동안 발광하며, 제3 구간(1030)은 제1 서브프레임 계조 신호에 의해 16T 동안 발광한다.

구체적으로 살펴보면, 제1행의 비디오 데이터는 "111111"이고, 제2행의 비디오 데이터는 "000010"이고, 제3행의 비디오 데이터는 "010011"이며, 제4행의 비디오 데이터는 "100100"이다.

제1행의 비디오 데이터에 대한 제1 내지 제3 서브프레임 계조 데이터들은 모두 "11"이다. 제2행의 비디오 데이터에 대한 제1 내지 제3 서브프레임 계조 데이터들은 각각 "00"과 "00" 및 "10"이다. 제3행의 비디오 데이터에 대한 제1 내지 제3 서브프레임 계조 데이터들은 각각 "01"과 "00" 및 "11"이다. 제4행의 비디오 데이터에 대한 제1 내지 제3 서브프레임 계조 데이터들은 각각 "10"과 "01" 및 "00"이다.

구간들(1010, 1020, 1030)은 각각 어드레싱 구간들(1011, 1021, 1031)과 발광 구간들(1012, 1022, 1032)을 포함한다. 제1 구간(1010)은 제3 서브프레임 계조 데이터에 의해 발광하고 제2 구간(1020)은 제2 서브프레임 계조 데이터에 의해 발광하며 제3 구간(1030)은 제1 서브프레임 계조 데이터에 의해 발광한다.

각 어드레싱 구간의 시작은 서브프레임 시작 펄스에 의해 제어된다.

먼저 제1 구간(1010)이 시작되기 위해서는 서브프레임 시작 펄스가 게이트 드라이버에 입력된다. 게이트 드라이버는 서브프레임 시작 펄스가 입력되면 제1행 스캔 신호를 픽셀 어레이에 제공한다. 제1행 스캔 신호가 제공되면 제1행의 픽셀 스토리지(스토리지 커패시터)에 "11"에 대응되는 제3 서브프레임 계조 신호가 기록된다. 제1행의 픽셀 스토리지에 제3 서브프레임 계조 신호가 기록된 후 제1행 스캔 신호는 디스에이블 상태가 된다.

제1행에 대한 어드레싱이 끝나면 제2행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제2행 스캔 신호를 픽셀 어레이에 제공한다. 제2행 스캔 신호가 제공되면 제2행의 픽셀 스토리지(스토리지 커패시터)에 "10"에 대응되는 제3 서브프레임 계조 신호가 기록된다. 제2행의 픽셀 스토리지에 제3 서브프레임 계조 신호가 기록된 후 제2행 스캔 신호는 디스에이블 상태가 된다.

제2행에 대한 어드레싱이 끝나면 제3행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제3행 스캔 신호를 픽셀 어레이에 제공한다. 제3행 스캔 신호가 제공되면 제3행의 픽셀 스토리지(스토리지 커패시터)에 "11"에 대응되는 제3 서브프레임 계조 신호가 기록된다. 제3행의 픽셀 스토리지에 제3 서브프레임 계조 신호가 기록된 후 제3행 스캔 신호는 디스에이블 상태가 된다.

제3행에 대한 어드레싱이 끝나면 제4행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제4행 스캔 신호를 픽셀 어레이에 제공한다. 제4행 스캔 신호가 제공되면 제4행의 픽셀 스토리지(스토리지 커패시터)에 "00"에 대응되는 제3 서브프레임 계조 신호가 기록된다. 제4행의 픽셀 스토리지에 제3 서브프레임 계조 신호가 기록된 후 제4행 스캔 신호는 디스에이블 상태가 된다.

제1 어드레싱 구간(1011)이 끝나면 제1 발광 구간(1012)이 시작된다.

제1 내지 제4행의 픽셀들은 각각 "11", "10", "11" 및 "00"의 계조 신호에 대응되는 밝기로 1T 동안 발광한다.

도 10의 실시예에서도 도 9의 실시예와 마찬가지로, 제1 발광 구간(1012)은 제1 내지 제4행의 픽셀들에서 동시에 시작되고 동시에 끝나지만, 그렇지 않은 경우도 가능하다. 예를 들면, 제1행의 어드레싱이 끝나면, 아직 제4행까지 어드레싱이 모드 끝나지 않은 상태이더라도 제1행의 픽셀은 발광하도록 할 수 있다. 마찬가지로 제2행의 어드레싱이 끝나면, 아직 제4행까지 어드레싱이 모드 끝나지 않은 상태이더라도 제2행의 픽셀은 발광하도록 할 수 있다.

제1 구간(1010)이 끝나면 서브프레임 시작 펄스가 다시 게이트 드라이버에 입력되고, 제2 서브프레임 계조 신호에 의한 발광이 되는 제2 구간(1020)이 시작된다.

게이트 드라이버는 서브프레임 시작 펄스가 입력되면 제1행 스캔 신호를 픽셀 어레이에 제공한다. 제1행 스캔 신호가 제공되면 제1행의 픽셀 스토리지에 "11"에 대응되는 제2 서브프레임 계조 신호가 기록된다. 제1행의 픽셀 스토리지에 제2 서브프레임 계조 신호가 기록된 후 제1행 스캔 신호는 디스에이블 상태가 된다.

제1행에 대한 어드레싱이 끝나면 제2행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제2행 스캔 신호를 픽셀 어레이에 제공한다. 제2행 스캔 신호가 제공되면 제2행의 픽셀 스토리지(스토리지 커패시터)에 "00"에 대응되는 제2 서브프레임 계조 신호가 기록된다. 제2행의 픽셀 스토리지에 제2 서브프레임 계조 신호가 기록된 후 제2행 스캔 신호는 디스에이블 상태가 된다.

제2행에 대한 어드레싱이 끝나면 제3행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제3행 스캔 신호를 픽셀 어레이에 제공한다. 제3행 스캔 신호가 제공되면 제3행의 픽셀 스토리지(스토리지 커패시터)에 "00"에 대응되는 제2 서브프레임 계조 신호가 기록된다. 제3행의 픽셀 스토리지에 제2 서브프레임 계조 신호가 기록된 후 제3행 스캔 신호는 디스에이블 상태가 된다.

제3행에 대한 어드레싱이 끝나면 제4행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제4행 스캔 신호를 픽셀 어레이에 제공한다. 제4행 스캔 신호가 제공되면 제4행의 픽셀 스토리지(스토리지 커패시터)에 "01"에 대응되는 제2 서브프레임 계조 신호가 기록된다. 제4행의 픽셀 스토리지에 제2 서브프레임 계조 신호가 기록된 후 제4행 스캔 신호는 디스에이블 상태가 된다.

제2 어드레싱 구간(1021)이 끝나면 제2 발광 구간(1022)이 시작된다.

제1 내지 제4행의 픽셀들은 각각 "11", "00", "00" 및 "01"의 서브프레임 계조 신호에 대응되는 밝기로 4T 동안 발광한다.

제2 구간(1020)이 끝나면 서브프레임 시작 펄스가 다시 게이트 드라이버에 입력되고, 제3 서브프레임 계조 신호에 의한 발광이 되는 제3 구간(1030)이 시작된다.

게이트 드라이버는 서브프레임 시작 펄스가 입력되면 제1행 스캔 신호를 픽셀 어레이에 제공한다. 제1행 스캔 신호가 제공되면 제1행의 픽셀 스토리지에 "11"에 대응되는 제1 서브프레임 계조 신호가 기록된다. 제1행의 픽셀 스토리지에 제1 서브프레임 계조 신호가 기록된 후 제1행 스캔 신호는 디스에이블 상태가 된다.

제1행에 대한 어드레싱이 끝나면 제2행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제2행 스캔 신호를 픽셀 어레이에 제공한다. 제2행 스캔 신호가 제공되면 제2행의 픽셀 스토리지(스토리지 커패시터)에 "10"에 대응되는 제1 서브프레임 계조 신호가 기록된다. 제2행의 픽셀 스토리지에 제1 서브프레임 계조 신호가 기록된 후 제2행 스캔 신호는 디스에이블 상태가 된다.

제2행에 대한 어드레싱이 끝나면 제3행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제3행 스캔 신호를 픽셀 어레이에 제공한다. 제3행 스캔 신호가 제공되면 제3행의 픽셀 스토리지(스토리지 커패시터)에 "11"에 대응되는 제1 서브프레임 계조 신호가 기록된다. 제3행의 픽셀 스토리지에 제1 서브프레임 계조 신호가 기록된 후 제3행 스캔 신호는 디스에이블 상태가 된다.

제3행에 대한 어드레싱이 끝나면 제4행에 대한 어드레싱이 시작된다. 게이트 드라이버는 제4행 스캔 신호를 픽셀 어레이에 제공한다. 제4행 스캔 신호가 제공되면 제4행의 픽셀 스토리지(스토리지 커패시터)에 "01"에 대응되는 제1 서브프레임 계조 신호가 기록된다. 제4행의 픽셀 스토리지에 제1 서브프레임 계조 신호가 기록된 후 제4행 스캔 신호는 디스에이블 상태가 된다.

제3 어드레싱 구간(1031)이 끝나면 제3 발광 구간(1032)이 시작된다.

제1 내지 제4행의 픽셀들은 각각 "11", "10", "11" 및 "00"의 서브프레임 계조 신호에 대응되는 밝기로 16T 동안 발광한다.

도 11 및 도 12는 비정질 실리콘 패널에 사용되는 박막 트랜지스터의 전류-전압 곡선의 특성을 보여주는 그래프이다.

도 11을 참조하면, 유기발광다이오드에 흐르는 전류의 크기를 4단계로 조절하기 위하여 구동 트랜지스터의 게이트와 소스간의 전압이 5V, 10V, 15V, 20V가 되도록 한다. 구동 트랜지스터의 게이트와 소스간의 전압이 5V, 10V, 15V, 20V가 되도록 하기 위하여 데이터 드라이버는 서브프레임 계조 신호를 셀 커패시터에 제공한다. 셀 커패시터의 전압에 의해 구동 트랜지스터의 게이트와 소스간의 전압이 조절된다.

구동 트랜지스터의 드레인과 소스간의 전압이 20V이고, 게이트와 소스간의 전압이 5V, 10V, 15V, 20V일 때, 유기발광다이오드에 흐르는 전류는 각각 2 μ A, 4 μ A, 8 μ A, 16 μ A가 된다.

도 12를 참조하면, 구동 트랜지스터의 게이트 전압이 문턱전압에 비해 충분히 클 경우에 구동 트랜지스터의 게이트 전압과 구동 트랜지스터의 드레인 전류의 제공근은 선형적으로 비례하는 것을 알 수 있다. 즉, 드레인 전류는 게이트 전류의 제공에 비례하게 된다.

따라서 구동 트랜지스터의 게이트와 연결된 셀 커패시터의 전압을 조절함으로써 유기발광다이오드에 흐르는 전류를 조절할 수 있고, 이에 따라 유기발광다이오드의 밝기를 조절할 수 있게 된다.

도 13 내지 도 16은 본 발명의 일 실시예에 따라 8 비트 데이터를 서브프레임 계조 데이터를 이용하여 표현하는 다양한 방법을 보여주고 있다.

도 13을 참조하면, 하나의 비디오 데이터를 4개의 서브프레임으로 표현할 때에 각 서브프레임 계조 데이터 값을 보여준다.

제1 내지 제4 서브프레임 계조 데이터들은 각각 4개의 계조 레벨을 갖는다. 따라서, 제1 내지 제4 서브프레임 계조 데이터들은 각각 2 비트로 표현될 수 있다.

이 때 제1 내지 제4 서브프레임의 구간의 길이는 64 : 16 : 4 : 1이 된다.

제1 서브프레임의 계조 레벨이 "0"일 때 표현하는 비디오 계조 데이터는 "0"이고, 제1 서브프레임의 계조 레벨이 "1"일 때 표현하는 비디오 계조 데이터는 "64"이고, 제1 서브프레임의 계조 레벨이 "2"일 때 표현하는 비디오 계조 데이터는 "128"이며, 제1 서브프레임의 계조 레벨이 "3"일 때 표현하는 비디오 계조 데이터는 "192"가 된다.

제2 서브프레임의 계조 레벨이 "0"일 때 표현하는 비디오 계조 데이터는 "0"이고, 제2 서브프레임의 계조 레벨이 "1"일 때 표현하는 비디오 계조 데이터는 "16"이고, 제2 서브프레임의 계조 레벨이 "2"일 때 표현하는 비디오 계조 데이터는 "32"이며, 제2 서브프레임의 계조 레벨이 "3"일 때 표현하는 비디오 계조 데이터는 "48"이 된다.

제3 서브프레임의 계조 레벨이 "0"일 때 표현하는 비디오 계조 데이터는 "0"이고, 제3 서브프레임의 계조 레벨이 "1"일 때 표현하는 비디오 계조 데이터는 "4"이고, 제3 서브프레임의 계조 레벨이 "2"일 때 표현하는 비디오 계조 데이터는 "8"이며, 제3 서브프레임의 계조 레벨이 "3"일 때 표현하는 비디오 계조 데이터는 "12"가 된다.

제4 서브프레임의 계조 레벨이 "0"일 때 표현하는 비디오 계조 데이터는 "0"이고, 제4 서브프레임의 계조 레벨이 "1"일 때 표현하는 비디오 계조 데이터는 "1"이고, 제4 서브프레임의 계조 레벨이 "2"일 때 표현하는 비디오 계조 데이터는 "2"이며, 제4 서브프레임의 계조 레벨이 "3"일 때 표현하는 비디오 계조 데이터는 "3"이 된다.

예를 들어, 계조 레벨이 "90"인 비디오 데이터는 서브프레임 계조 레벨이 "1"인 제1 서브프레임 계조 데이터와, 서브프레임 계조 레벨이 "1"인 제2 서브프레임 계조 데이터와, 서브프레임 계조 레벨이 "2"인 제3 서브프레임 계조 데이터와 서브프레임 계조 레벨이 "2"인 제4 서브프레임 계조 데이터로 표현될 수 있다.

도 14를 참조하면, 하나의 비디오 데이터를 3개의 서브프레임으로 표현할 때에 각 서브프레임 계조 데이터 값을 보여준다.

제1 및 제2 서브프레임 계조 데이터들은 각각 8개의 계조 레벨을 갖고, 제3 서브프레임 계조 데이터는 4개의 계조 레벨을 갖는다. 따라서, 제1 및 제2 서브프레임 계조 데이터들은 각각 3비트로 표현되고, 제3 서브프레임 계조 데이터는 2비트로 표현될 수 있다.

이 때 제1 내지 제3 서브프레임의 구간의 길이는 32 : 4 : 1이 된다.

제1 서브프레임의 계조 레벨이 "0"일 때 표현하는 비디오 계조 데이터는 "0"이고, 제1 서브프레임의 계조 레벨이 "1"일 때 표현하는 비디오 계조 데이터는 "32"이고, 제1 서브프레임의 계조 레벨이 "2"일 때 표현하는 비디오 계조 데이터는 "64"이고, 제1 서브프레임의 계조 레벨이 "3"일 때 표현하는 비디오 계조 데이터는 "96"이고, 제1 서브프레임의 계조 레벨이 "4"일 때 표현하는 비디오 계조 데이터는 "128"이고, 제1 서브프레임의 계조 레벨이 "5"일 때 표현하는 비디오 계조 데이터는 "160"이고, 제1 서브프레임의 계조 레벨이 "6"일 때 표현하는 비디오 계조 데이터는 "192"이고, 제1 서브프레임의 계조 레벨이 "7"일 때 표현하는 비디오 계조 데이터는 "224"가 된다.

제2 서브프레임의 계조 레벨이 "0"일 때 표현하는 비디오 계조 데이터는 "0"이고, 제2 서브프레임의 계조 레벨이 "1"일 때 표현하는 비디오 계조 데이터는 "4"이고, 제2 서브프레임의 계조 레벨이 "2"일 때 표현하는 비디오 계조 데이터는 "8"이고, 제2 서브프레임의 계조 레벨이 "3"일 때 표현하는 비디오 계조 데이터는 "12"이고, 제2 서브프레임의 계조 레벨이 "4"일 때 표현하는 비디오 계조 데이터는 "16"이고, 제2 서브프레임의 계조 레벨이 "5"일 때 표현하는 비디오 계조 데이터는 "20"이고, 제2 서브프레임의 계조 레벨이 "6"일 때 표현하는 비디오 계조 데이터는 "24"이고, 제2 서브프레임의 계조 레벨이 "7"일 때 표현하는 비디오 계조 데이터는 "28"이 된다.

제3 서브프레임의 계조 레벨이 "0"일 때 표현하는 비디오 계조 데이터는 "0"이고, 제3 서브프레임의 계조 레벨이 "1"일 때 표현하는 비디오 계조 데이터는 "1"이고, 제3 서브프레임의 계조 레벨이 "2"일 때 표현하는 비디오 계조 데이터는 "2"이고, 제3 서브프레임의 계조 레벨이 "3"일 때 표현하는 비디오 계조 데이터는 "3"이고, 제3 서브프레임의 계조 레벨이 "4"일 때 표현하는 비디오 계조 데이터는 "4"가 된다.

예를 들어, 계조 레벨이 "183"인 비디오 데이터는 서브프레임 계조 레벨이 "5"인 제1 서브프레임 계조 데이터와, 서브프레임 계조 레벨이 "5"인 제2 서브프레임 계조 데이터와, 서브프레임 계조 레벨이 "3"인 제3 서브프레임 계조 데이터로 표현될 수 있다.

도 15를 참조하면, 하나의 비디오 데이터를 3개의 서브프레임으로 표현할 때에 각 서브프레임 계조 데이터 값을 보여준다.

제1 내지 제3 서브프레임 계조 데이터들은 각각 8개의 계조 레벨을 갖는다. 따라서, 제1 내지 제3 서브프레임 계조 데이터들은 각각 3비트로 표현된다. 한편, 8 비트의 비디오 데이터를 3비트 크기의 3개의 서브프레임 계조 데이터들로 표현하려면 1 비트가 부족하게 된다. 따라서 비디오 데이터 8비트 중 첫 번째 3비트는 제1 서브프레임 계조 데이터가 되고, 그 다음 3비트는 제2 서브프레임 계조 데이터가 되며, 마지막 남은 2비트와 더미비트 1비트가 제3 서브프레임 계조 데이터가 된다. 예를 들어 더미비트 값은 "0"으로 설정될 수 있다.

이 때 제1 내지 제3 서브프레임의 구간의 길이는 32 : 4 : 0.5가 된다.

제1 서브프레임의 계조 레벨이 "0"일 때 표현하는 비디오 계조 데이터는 "0"이고, 제1 서브프레임의 계조 레벨이 "1"일 때 표현하는 비디오 계조 데이터는 "32"이고, 제1 서브프레임의 계조 레벨이 "2"일 때 표현하는 비디오 계조 데이터는 "64"이고, 제1 서브프레임의 계조 레벨이 "3"일 때 표현하는 비디오 계조 데이터는 "96"이고, 제1 서브프레임의 계조 레벨이 "4"일 때 표현하는 비디오 계조 데이터는 "128"이고, 제1 서브프레임의 계조 레벨이 "5"일 때 표현하는 비디오 계조 데이터는 "160"이고, 제1 서브프레임의 계조 레벨이 "6"일 때 표현하는 비디오 계조 데이터는 "192"이고, 제1 서브프레임의 계조 레벨이 "7"일 때 표현하는 비디오 계조 데이터는 "224"가 된다.

제2 서브프레임의 계조 레벨이 "0"일 때 표현하는 비디오 계조 데이터는 "0"이고, 제2 서브프레임의 계조 레벨이 "1"일 때 표현하는 비디오 계조 데이터는 "4"이고, 제2 서브프레임의 계조 레벨이 "2"일 때 표현하는 비디오 계조 데이터는 "8"이고, 제2 서브프레임의 계조 레벨이 "3"일 때 표현하는 비디오 계조 데이터는 "12"이고, 제2 서브프레임의 계조 레벨이 "4"일 때 표현하는 비디오 계조 데이터는 "16"이고, 제2 서브프레임의 계조 레벨이 "5"일 때 표현하는 비디오 계조 데이터는 "20"이고, 제2 서브프레임의 계조 레벨이 "6"일 때 표현하는 비디오 계조 데이터는 "24"이고, 제2 서브프레임의 계조 레벨이 "7"일 때 표현하는 비디오 계조 데이터는 "28"이 된다.

제3 서브프레임의 계조 레벨이 "0"일 때 표현하는 비디오 계조 데이터는 "0"이고, 제3 서브프레임의 계조 레벨이 "1"일 때 표현하는 비디오 계조 데이터는 "2"이고, 제3 서브프레임의 계조 레벨이 "2"일 때 표현하는 비디오 계조 데이터는 "4"이고, 제3 서브프레임의 계조 레벨이 "3"일 때 표현하는 비디오 계조 데이터는 "6"이고, 제3 서브프레임의 계조 레벨이 "4"일 때 표현하는 비디오 계조 데이터는 "8"이 된다.

예를 들어, 계조 레벨이 "183"인 비디오 데이터는 서브프레임 계조 레벨이 "5"인 제1 서브프레임 계조 데이터와, 서브프레임 계조 레벨이 "5"인 제2 서브프레임 계조 데이터와, 서브프레임 계조 레벨이 "6"인 제3 서브프레임 계조 데이터로 표현될 수 있다.

도 16을 참조하면, 하나의 비디오 데이터를 2개의 서브프레임으로 표현할 때에 각 서브프레임 계조 데이터 값을 보여준다.

제1 및 제2 서브프레임 계조 데이터들은 각각 16개의 계조 레벨을 갖고 따라서 제1 및 제2 서브프레임 계조 데이터는 각각 4비트로 표현된다.

이 때 제1 및 제2 서브프레임의 구간의 길이는 16 : 1이 된다.

제1 서브프레임의 계조 레벨이 "0"일 때 표현하는 비디오 계조 데이터는 "0"이고, 제1 서브프레임의 계조 레벨이 "1"일 때 표현하는 비디오 계조 데이터는 "16"이고, 제1 서브프레임의 계조 레벨이 "2"일 때 표현하는 비디오 계조 데이터는 "32"이고, 제1 서브프레임의 계조 레벨이 "3"일 때 표현하는 비디오 계조 데이터는 "48"이고, 제1 서브프레임의 계조 레벨이 "4"일 때 표현하는 비디오 계조 데이터는 "64"이고, 제1 서브프레임의 계조 레벨이 "5"일 때 표현하는 비디오 계조 데이터는 "80"이고, 제1 서브프레임의 계조 레벨이 "6"일 때 표현하는 비디오 계조 데이터는 "96"이고, 제1 서브프레임의 계조 레벨이 "7"일 때 표현하는 비디오 계조 데이터는 "112"이고, 제1 서브프레임의 계조 레벨이 "8"일 때 표현하는 비디오 계조 데이터는 "128"이고, 제1 서브프레임의 계조 레벨이 "9"일 때 표현하는 비디오 계조 데이터는 "144"이고, 제1 서브프레임의 계조 레벨이 "10"일 때 표현하는 비디오 계조 데이터는 "160"이고, 제1 서브프레임의 계조 레벨이 "11"일 때 표현하는 비디오 계조 데이터는 "176"이고, 제1 서브프레임의 계조 레벨이 "12"일 때 표현하는 비디오 계조 데이터는 "192"이고, 제1 서브프레임의 계조 레벨이 "13"일 때 표현하는 비디오 계조 데이터는 "208"이고, 제1 서브프레임의 계조 레벨이 "14"일 때 표현하는 비디오 계조 데이터는 "224"이고, 제1 서브프레임의 계조 레벨이 "15"일 때 표현하는 비디오 계조 데이터는 "240"이 된다.

제2 서브프레임의 계조 레벨이 "0"일 때 표현하는 비디오 계조 데이터는 "0"이고, 제2 서브프레임의 계조 레벨이 "1"일 때 표현하는 비디오 계조 데이터는 "1"이고, 제2 서브프레임의 계조 레벨이 "2"일 때 표현하는 비디오 계조 데이터는 "2"이고, 제2 서브프레임의 계조 레벨이 "3"일 때 표현하는 비디오 계조 데이터는 "3"이고, 제2 서브프레임의 계조 레벨이 "4"일 때 표현하는 비디오 계조 데이터는 "4"이고, 제2 서브프레임의 계조 레벨이 "5"일 때 표현하는 비디오 계조 데이터는 "5"이고, 제2 서브프레임의 계조 레벨이 "6"일 때 표현하는 비디오 계조 데이터는 "6"이고, 제2 서브프레임의 계조 레벨이 "7"일 때 표현하는 비디오 계조 데이터는 "7"이고, 제2 서브프레임의 계조 레벨이 "8"일 때 표현하는 비디오 계조 데이터는 "8"이고, 제2 서브프레임의 계조 레벨이 "9"일 때 표현하는 비디오 계조 데이터는 "9"이고, 제2 서브프레임의 계조 레벨이 "10"일 때 표현하는 비디오 계조 데이터는 "10"이고, 제2 서브프레임의 계조 레벨이 "11"일 때 표현하는 비디오 계조 데이터는 "11"이고, 제2 서브프레임의 계조 레벨이 "12"일 때 표현하는 비디오 계조 데이터는 "12"이고, 제2 서브프레임의 계조 레벨이 "13"일 때 표현하는 비디오 계조 데이터는 "13"이고, 제2 서브프레임의 계조 레벨이 "14"일 때 표현하는 비디오 계조 데이터는 "14"이고, 제2 서브프레임의 계조 레벨이 "15"일 때 표현하는 비디오 계조 데이터는 "15"가 된다.

예를 들어, 계조 레벨이 "183"인 비디오 데이터는 서브프레임 계조 레벨이 "11"인 제1 서브프레임 계조 데이터와, 서브프레임 계조 레벨이 "7"인 제2 서브프레임 계조 데이터로 표현될 수 있다.

한편, 앞서 설명은 서브프레임 계조 데이터가 갖는 계조 레벨의 개수가 L비트로 표현될 수 있는 2^L (L은 2이상의 자연수)이지만, 그렇지 않은 경우도 가능하다. 예를 들어 서브프레임 계조 데이터가 N(N은 3이상의 자연수)개의 계조 레벨을 갖는 경우에 대해서는 도 17을 참조하여 설명한다.

도 17을 참조하면, 비디오 데이터를 제1 내지 제M 서브프레임 계조 데이터로 표현한 경우를 보여주고 있다. 도시된 바와 같이 제1 서브프레임 계조 데이터는 N^{M-1} 의 배수에 해당하는 비디오 계조 데이터를 표현할 수 있다.

예를 들어 N이 3이고 M이 2인 경우에, 제1 서브프레임 계조 데이터는 "0", "1" 및 "2" 중 어느 하나가 될 수 있고, 제1 서브프레임 계조 데이터는 "0", "1" 및 "2"는 각각 비디오 계조 데이터 "0", "3" 및 "6"을 표현한다.

이와 같이 서브프레임 계조 데이터가 갖는 계조 레벨의 개수가 2^L (L은 2이상의 자연수)이 아닌 경우에 비디오 데이터 계조 데이터에서 서브프레임 계조 데이터를 생성하기 위한 맵핑 테이블이 필요할 수 있다.

도 18은 본 발명의 일 실시예에 따른 서브프레임 계조 신호에 의한 디스플레이 장치 구동 과정을 보여주는 흐름도이다.

디스플레이 장치가 비디오 데이터를 수신한다(S1810). 일 실시예에 있어서, 비디오 데이터는 RGB 포맷을 갖는다.

비디오 데이터가 수신되면, 비디오 데이터를 이용하여 서브프레임 계조 데이터들을 생성하고(S1820), 생성된 서브프레임 계조 데이터들을 이용하여 서브프레임 계조 신호를 생성한다(S1830). 한편, 비디오 데이터와 함께 전달된 비디오 동기 신호를 이용하여 각 서브프레임을 위한 시작 펄스를 생성한다(S1830). 시작 펄스는 각 서브프레임의 시작 시점을 알려준다.

서브프레임 계조 신호가 생성된 후 픽셀 어레이에 첫 번째 서브프레임의 계조 신호를 기록한다(S1850).

픽셀 어레이는 첫 번째 계조 신호에 따라 발광한다(S1860). 발광이 끝나면 현재 서브프레임이 종료됐는지 여부를 판단한다(S1870). 현재 서브프레임은 다음 서브프레임을 위한 시작 펄스가 제공되면 종료된다.

현재 서브프레임이 비디오 데이터에 대한 마지막 서브프레임인지를 판단하고(S1880), 마지막 서브프레임이 종료될 때까지 단계 S1850, S1860, S1870 및 S1880을 반복한다.

비디오 데이터에 대한 마지막 서브프레임이 종료되면 단계 S1810으로 돌아간다.

이상의 실시예에서 픽셀 어레이는 유기발광다이오드 방식의 픽셀 어레이를 중심으로 설명하였지만, 비디오 데이터를 서브프레임 계조 데이터들로 나누고, 각 서브프레임 계조 데이터는 3개 이상의 계조 레벨을 갖는 방식으로 구동되는 다른 디스플레이 장치, 예를 들면 액정표시 장치 등도 당업자라면 용이하게 발명할 수 있을 것이다. 그러므로 이상의 실시예들은 본 발명의 이해를 돕기 위한 예시적인 것으로 해석해야 할 것이다.

발명의 효과

본 발명의 실시예에 따른 디스플레이 장치 구동 방법은 디지털 구동 방식의 특성과 아날로그 구동 방식의 특성을 모두 포함하고 있다. 따라서, 이와 같은 구동 방식에 따라 구동되는 디스플레이 장치는 디스플레이 패널상의 위치에 따른 픽셀의 특성의 차이나 시간이 지나감에 따라 달라지는 픽셀의 특성 변화에 둔감하면서도 적은 개수의 서브프레임들로 계조 레벨을 표현할 수 있다.

또한 본 발명의 실시예에 따른 디스플레이 장치는 기존의 TRG 방식에 비해 낮은 전력을 소모하는 장점을 갖는다.

이상 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

도 1은 종래의 TRG(Time Ratio Gray-scale) 방식으로 구동되는 디스플레이 장치의 픽셀의 구조를 보여주는 회로도이다.

도 2는 종래의 TRG 구동 방식을 보여주는 도면이다.

도 3은 종래의 ARG(Area Ratio Gray-scale) 방식으로 구동되는 디스플레이 장치의 픽셀의 구조를 보여주는 회로도이다.

도 4는 본 발명의 일 실시예에 따른 디스플레이 장치의 구성을 보여주는 블록도이다.

도 5는 본 발명의 일 실시예에 따른 데이터 드라이버의 구성을 보여주는 블록도이다.

도 6은 본 발명의 일 실시예에 따른 게이트 드라이버의 구성을 보여주는 블록도이다.

도 7은 본 발명의 일 실시예에 따른 컨트롤러의 구성을 보여주는 블록도이다.

도 8은 본 발명의 일 실시예에 따른 픽셀 어레이를 구성하는 픽셀의 구조를 보여주는 회로도이다.

도 9는 본 발명의 일 실시예에 따른 디스플레이 장치 구동 방식을 보여주는 도면이다.

도 10은 본 발명의 다른 실시예에 따른 디스플레이 장치 구동 방식을 보여주는 도면이다.

도 11 및 도 12는 비정질 실리콘 패널에 사용되는 박막 트랜지스터의 전류-전압 곡선의 특성을 보여주는 그래프이다.

도 13은 본 발명의 일 실시예에 따른 8 비트 비디오 데이터의 계조 값을 표현하기 위한 각 서브프레임의 계조 값을 보여주는 표이다.

도 14는 본 발명의 다른 실시예에 따른 8 비트 비디오 데이터의 계조 값을 표현하기 위한 각 서브프레임의 계조 값을 보여주는 표이다.

도 15는 본 발명의 또 다른 실시예에 따른 8 비트 비디오 데이터의 계조 값을 표현하기 위한 각 서브프레임의 계조 값을 보여주는 표이다.

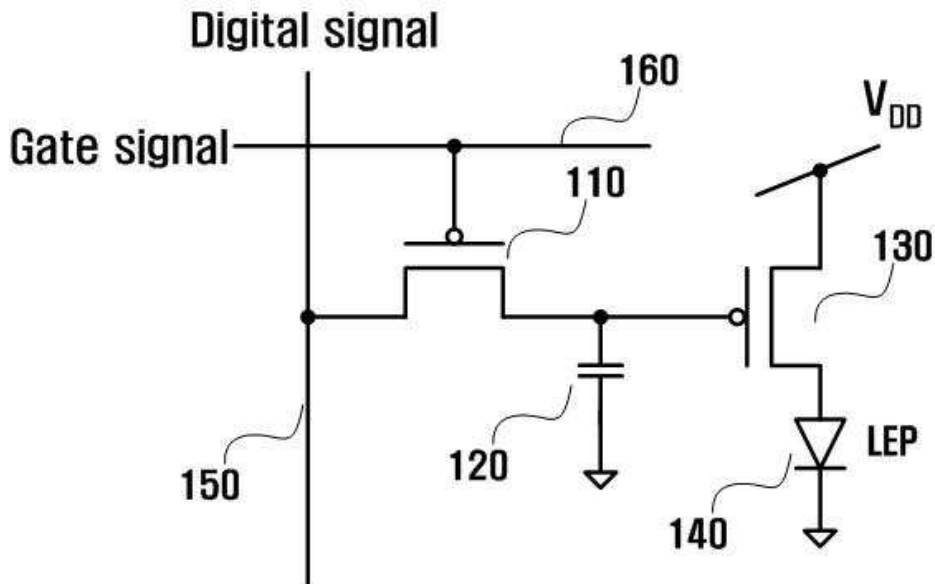
도 16은 본 발명의 또 다른 실시예에 따른 8 비트 비디오 데이터의 계조 값을 표현하기 위한 각 서브프레임의 계조 값을 보여주는 표이다.

도 17은 본 발명의 일 실시예에 따른 각 서브프레임이 담당하는 발광비를 보여주는 표이다.

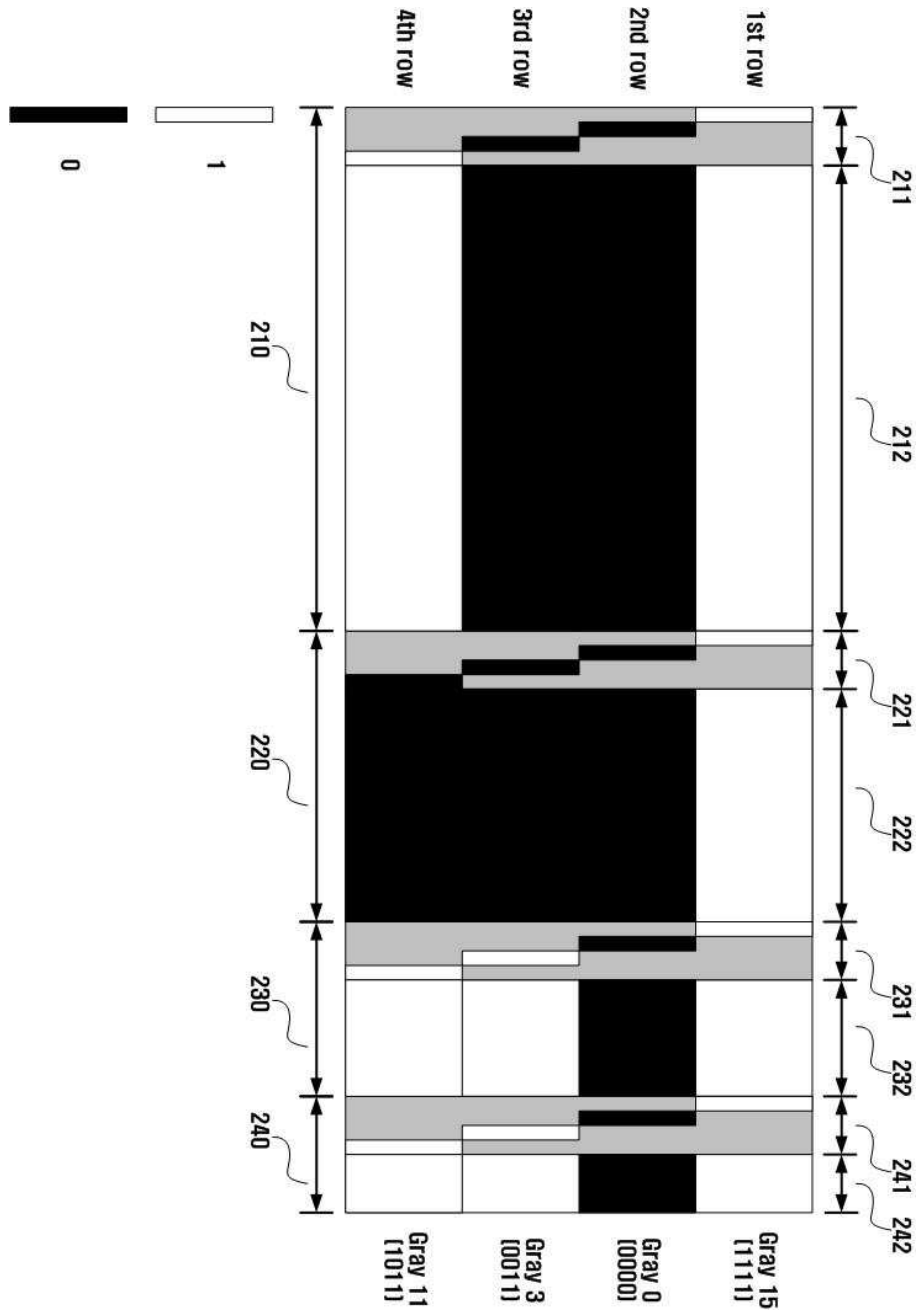
도 18은 본 발명의 일 실시예에 따른 서브프레임 계조 신호에 의한 디스플레이 장치 구동 과정을 보여주는 흐름도이다.

도면

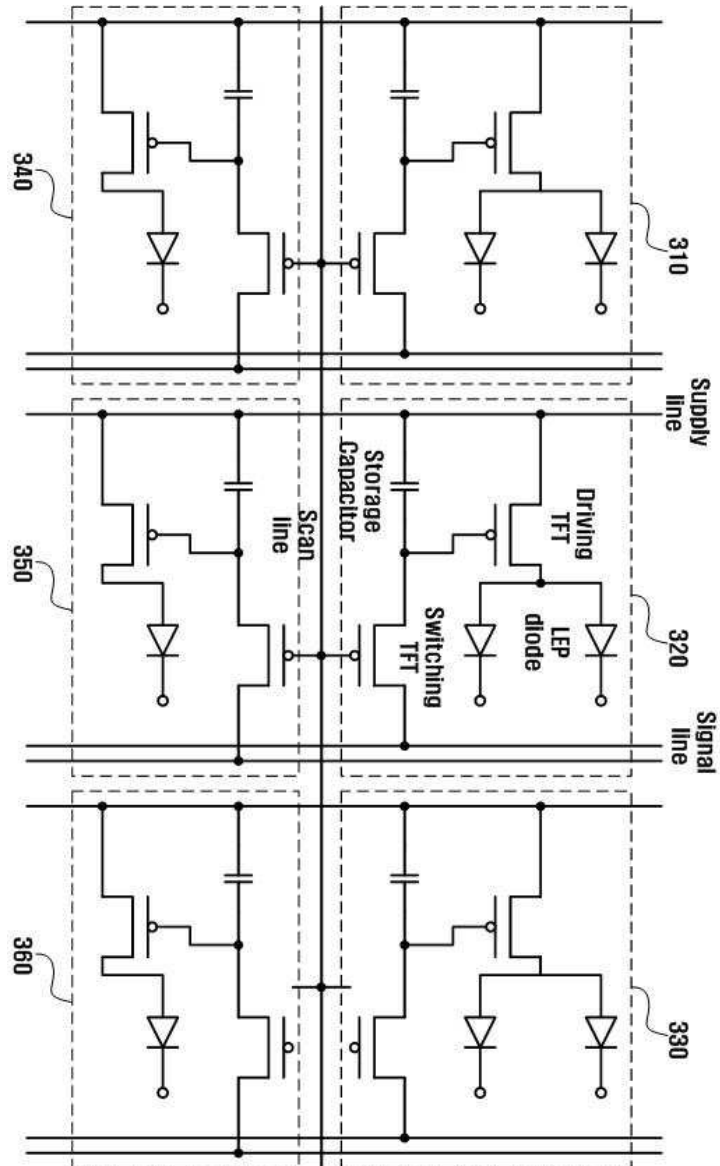
도면1



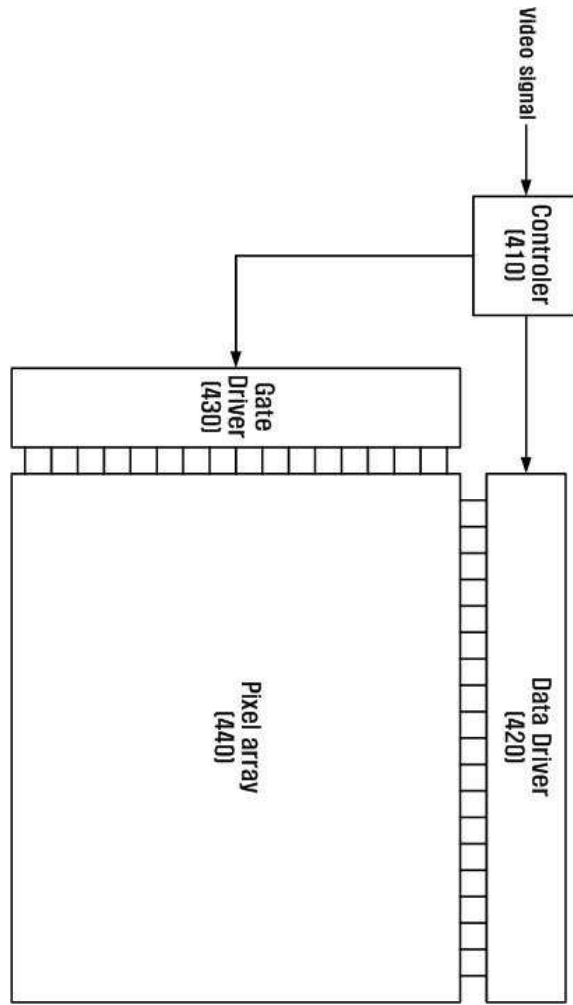
도면2



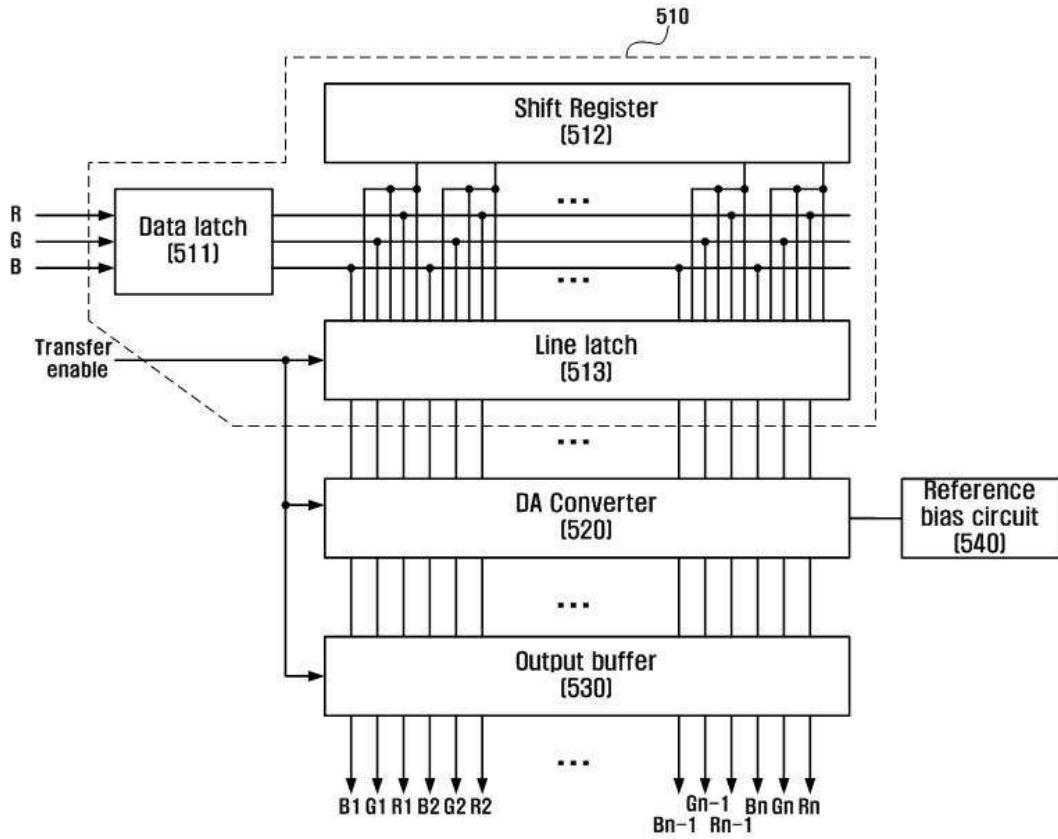
도면3



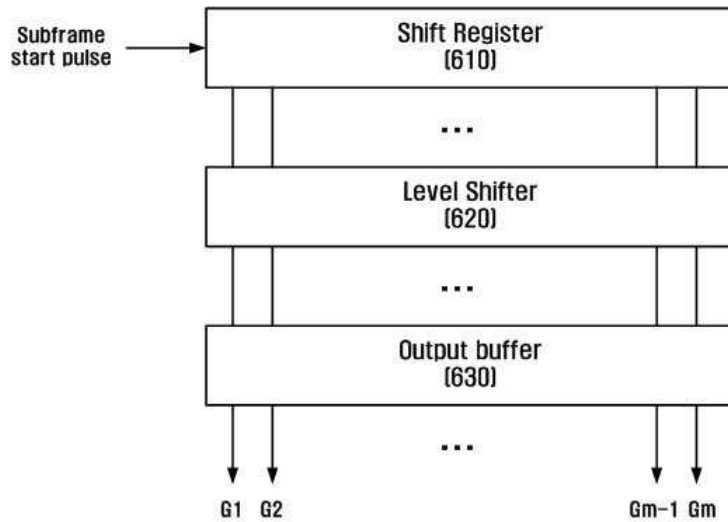
도면4



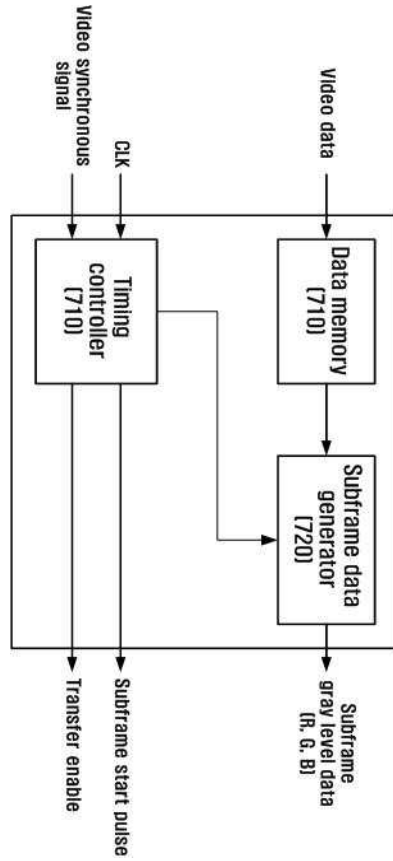
도면5



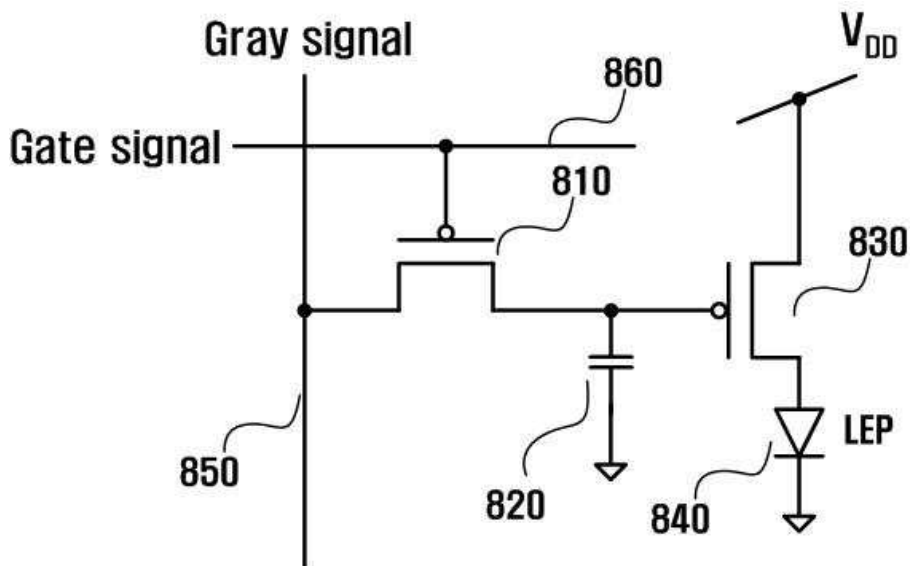
도면6



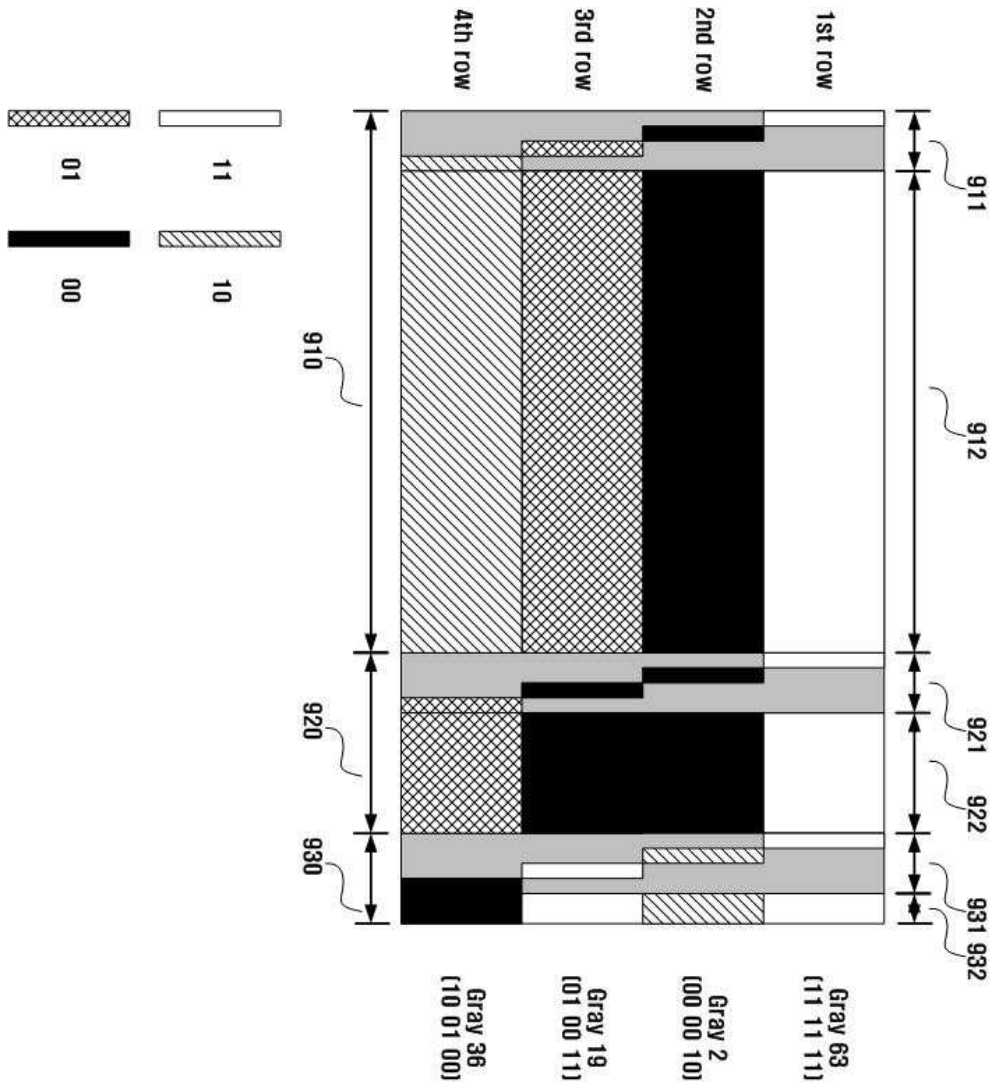
도면7



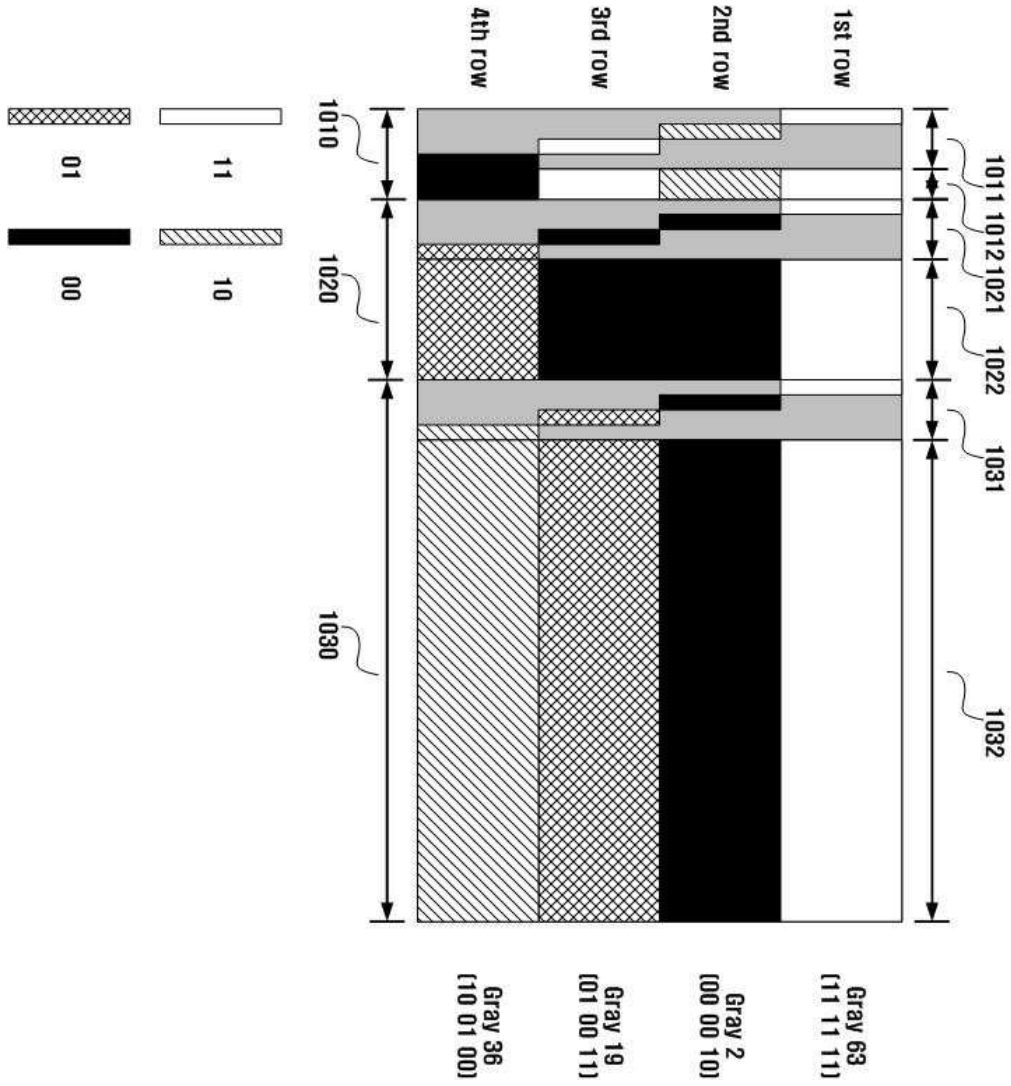
도면8



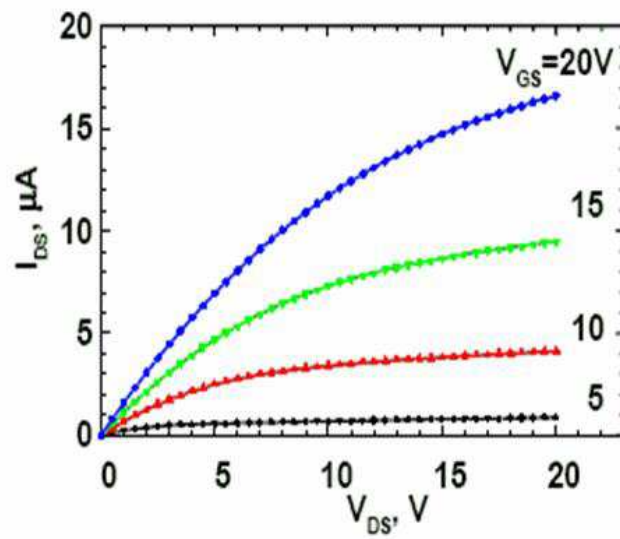
도면9



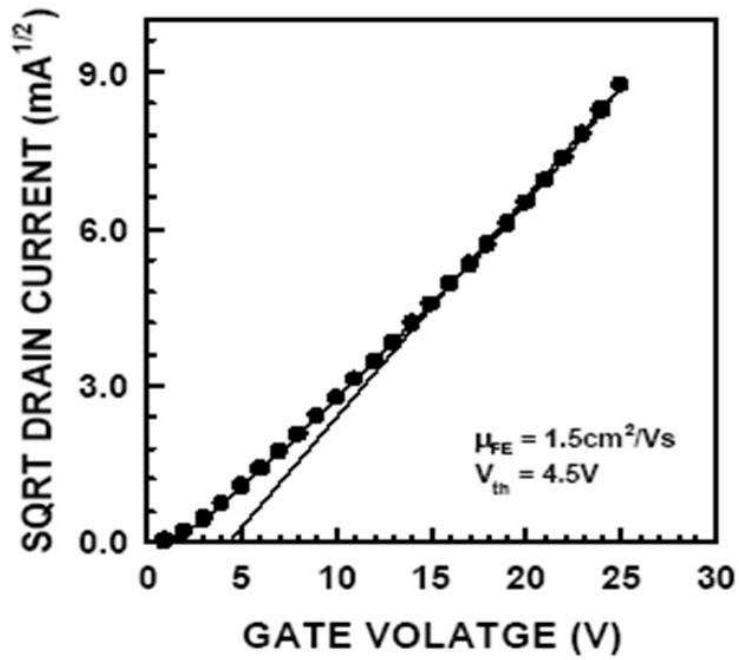
도면10



도면11



도면12



도면13

Subframe →

	SF1 (64)	SF2 (16)	SF3 (4)	SF4 (1)
0	0	0	0	0
1	0	0	0	1
2	0	0	0	2
3	0	0	0	3
4	0	0	1	0
5	0	0	1	1
6	0	0	1	2
7	0	0	1	3
...
15	0	0	3	3
16	0	1	0	0
17	0	1	0	1
...
90	1	1	2	2
...
253	3	3	3	1
254	3	3	3	2
255	3	3	3	3

8 bit gray level ↓

도면14

Subframe
→

	SF1 (32)	SF2 (4)	SF3 (1)
0	0	0	0
1	0	0	1
2	0	0	2
3	0	0	3
4	0	1	0
5	0	1	1
6	0	1	2
7	0	1	3
...
31	0	7	3
32	1	0	0
33	1	0	1
...
183	5	5	3
...
253	7	7	1
254	7	7	2
255	7	7	3

8 bit gray level
↓

도면15

Subframe
→

	SF1 (32)	SF2 (4)	SF3 (0.5)
0	0	0	0
1	0	0	2
2	0	0	4
3	0	0	6
4	0	1	0
5	0	1	2
6	0	1	4
7	0	1	6
...
31	0	7	6
32	1	0	0
33	1	0	2
...
183	5	5	6
...
253	7	7	2
254	7	7	4
255	7	7	6

8 bit gray level
↓

도면16

Subframe
→

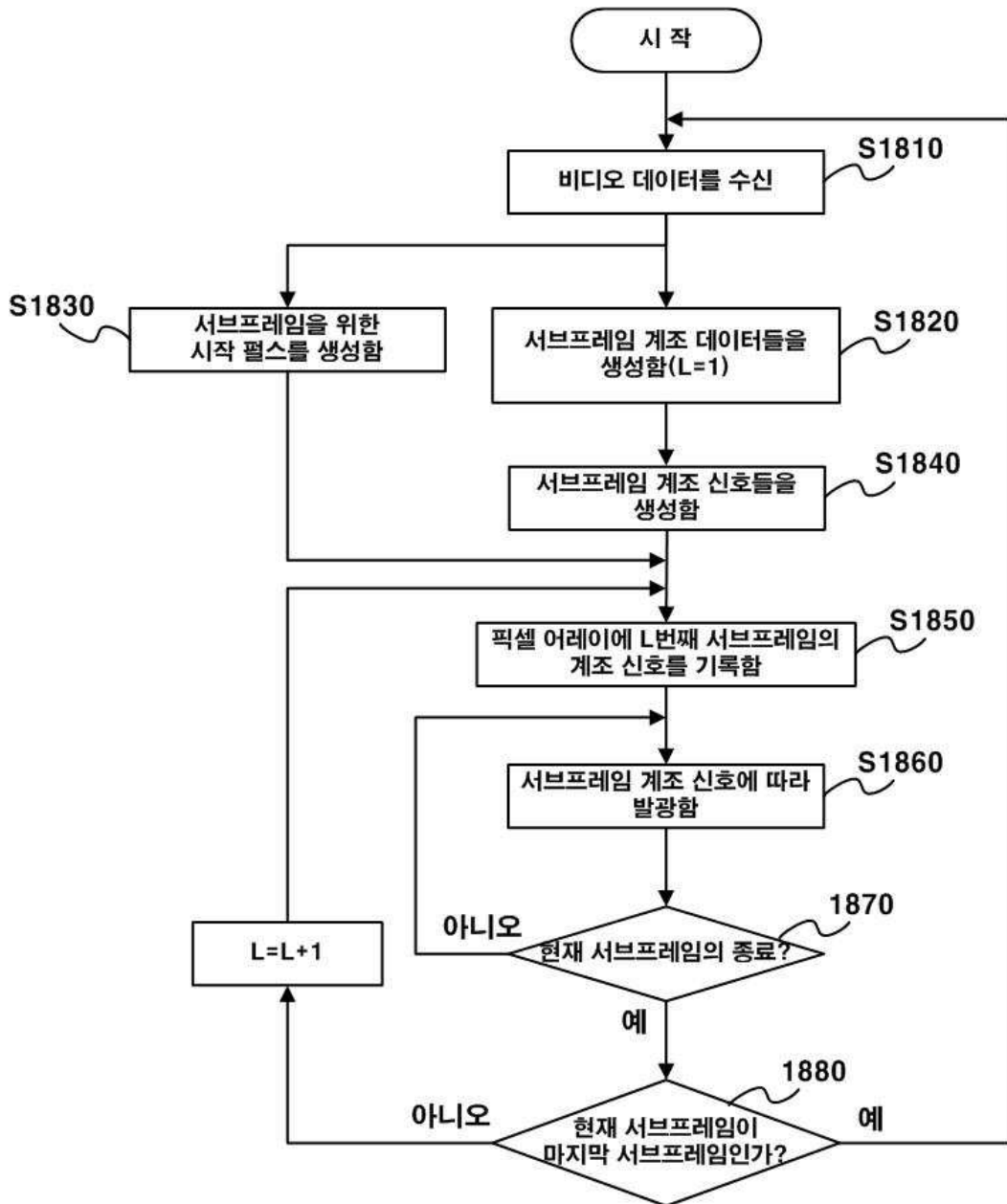
	SF1 (16)	SF2 (1)
0	0	0
1	0	1
2	0	2
3	0	3
4	0	4
5	0	5
6	0	6
7	0	7
...
15	0	15
16	1	0
17	1	1
...
183	11	7
...
253	15	13
254	15	14
255	15	15

8 bit gray level
↓

도면17

SF1 [N ^{M-1}]	SF2 [N ^{M-2}]	...	SFM-2 [N ²]	SFM-1 [N]	SFM [1]
0	0	...	0	0	0
N ^{M-1}	N ^{M-2}	...	N ²	N	1
2N ^{M-1}	2N ^{M-2}	...	2N ²	2N	2
3N ^{M-1}	3N ^{M-2}	...	3N ²	3N	3
...
[N-3]N ^{M-1}	[N-3]N ^{M-2}	...	[N-3]N ²	[N-3]N	N-3
[N-3]N ^{M-1}	[N-3]N ^{M-2}	...	[N-2]N ²	[N-2]N	N-2
[N-1]N ^{M-1}	[N-1]N ^{M-2}	...	[N-1]N ²	[N-1]N	N-1

도면18



专利名称(译)	如何驱动显示设备		
公开(公告)号	KR1020070055710A	公开(公告)日	2007-05-31
申请号	KR1020050114005	申请日	2005-11-28
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	BAEK JONG HAK		
发明人	BAEK JONG HAK		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/32 G09G3/3275 G09G3/2022		
代理人(译)	PARK , YOUNG WOO		
其他公开文献	KR100804639B1		
外部链接	Espacenet		

摘要(译)

提供了一种分时方法的显示设备驱动方法。显示装置驱动方法包括以下步骤：向像素连续地向不同时间间隔提供步骤，该步骤产生具有比相应的3个像素数据更多的灰度级的多个子帧梯度信号，以及子帧梯度信号。显示器，显示器驱动，分时，灰度，OLED。

