

(19) (KR)  
(12) (A)

(51) Int. Cl.<sup>7</sup>  
G09G 3/30

(11)  
(43)

2003-0068426  
2003 08 21

(21) 10-2003-0008567  
(22) 2003 02 11

(30) JP-P-2002-00033937 2002 02 12 (JP)

(71) 가 가  
21

(72) 21 가 가  
21 가 가

21 가 가

(74)

:

(54) E L E L

E L

, ,  
(peak) (branching)  
(steady)

1

1 E L

2 1 (timing)

3(a) 가 E L 가

3(b)

4 1

5 (comlumn)

6 EL D/A

EL

## PDA(Personal Digital Assistants)

$R(\quad)$ ,  $G(\quad)$ ,  $B(\quad)$ ,

JPH10-112391A

396(1323)

162

(row)

가

IP2002-82662 / IP2001-86967

IP2001-396219 가

No. 10 102 671

k(k - 2 ) -

(k-time amplifier circuit)

, k 2  
JP 2002-33719 D/A

A

EL

JP 2002-33719

D/

3719

JPH11-45071A

가 D/A

6 JP 2002-3

6 EL (1), D/A (2),  
(3)

(3) (3a) (3b)

(3a)			-	PNP		Qs		Qt
		(emitter)	P	MOS FET	Trs	N	MOS FET	Trt
(3b)	(3c)	.	.	.	.	.	.	.

	Qs	(collector)	D/A	(2)	(2b)		Q
t	.	Qt	.	Qs	.	1:x	D/A
la,	(3c)			(x+1)la	가	,	Trt가
	(3a)	(1+x)la	.		Trs	Trt	
	GND	(gate)	.		Trs		.
	Trt	CONT					.

$$\begin{array}{ccccccc}
 & & (3b) & & Qy & Qx & 1:N \\
 Qy & Qx & +VCC & , & +VDD \text{가} & +VDD & \\
 & & (9) & & +15V & +20V & \\
 & & . & & & , & Qy
 \end{array}$$

$$N(1+x)la \quad (9)$$

(capacitive load characteristic) EL

D/A (2) - NPN Qa , (14a)  
 I D/A (2) (2a) Qa D/A (2) NP  
 N Qb Qn-1 가 , Qa  
 , Qb Qn-1 N MOS FET Trb  
 Trn-1 가 . Trb Trn-1 D0 Dn-1 .

Qb      Qb      Qn - 1      (2b)      Qa  
 Qb      Qn - 1      1,2,4,n      .      Qa  
 .      +VDD      N      MOS FET Tra      Ra

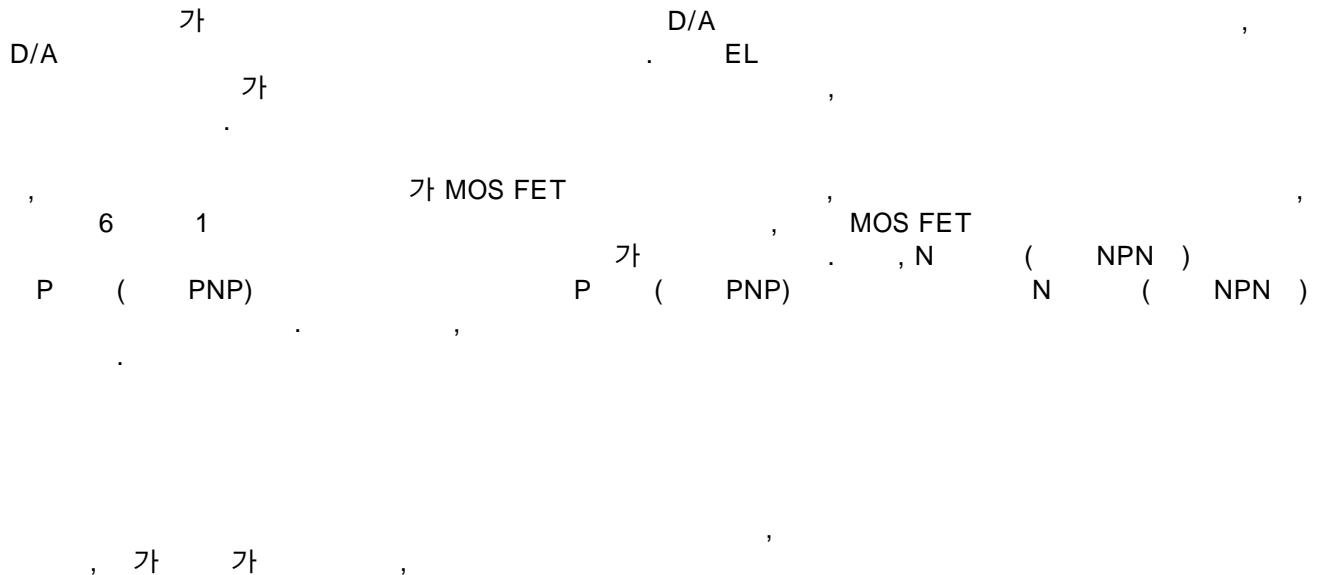
D/A  
PU (2) 가 , D0 Dn-1 , ( CPU M  
PU  
가 6 (2b) (14a) . , Trr  
Qr - ,  
Qr Rr N MOS FET Trfa  
VDD . , +



		(12),		(13),		(14)		(15)
D/A	가 (11)가 6 MOS FET	D/A	(2)	N	.	1	D/A	(11) (2)
-1	Qa N TNa	N TNb	TNn-1	TNb	TNn-1	TNa	D/A	Qb Qn (11)
TNp SWa	( SWpa )	1:9	,	,		(source)	Ra	Rpa TNa
MOS	TNa TNp 1:9	( )	.	.	.	MOS		9
(drain)	TNa 6	TNp	(11a)	.	(12)	Ip	Ip	
(14a)	I	Ip가 (11b)	(14a)	,	(12)	TNa	,	Ip
=Ip가 D/A			,	Ip	.	.	.	Ia
,	Rb	Rn-1		TNb	TNn-1	.	Trb	Trn-1
가	,	가	.	.	.	,	6	Trr Qr
6	,	6	가	MOS FET (13)	(3)	.	,	
(13)	(13b)	.	.	(3a)	.	.	.	(13a)
,	(13a) Vb	D/A	(11)	.	(13b)	,	.	
(13b)	N	,	D/A	MOS FET	(11)	(11b)	.	
,	D/A	(11)	Ia	가	.	Ia	.	(13b)
(13c)	.	.	.	.	.	.	.	
MOS FET	TPu	TPw,	6	.	Qx	Qy	Qu	Qw P
TPy	.	.	.	.	.	.	MOS FET	TPx P
(13b)	+15V	(13b)	+VDD	TPx	TPy	( )	(N>1)	1:N +VDD
(9)	GND	.	.	가	+VCC	,	EL	N Ia
1	.	.	(9)	TPy	EL	.	EL	(4)
SWa	TNp, P	Rpa	.	SWpa	SWpa (OFF)	(14) P	.	Tp
가	.	CONT가	,	.	.	,	.	
2	가 MPU	D0	Dn-1	(15)	D0 (latch)	Dn-1	,	MPU
P	.	.	SWa	.	Lp가	Lp (16)	,	.
,	Ip	(11b)	la=m · Ip	TNa	.	,	CONT가	(16)
(set)	.	.	.	tp	.	, D/A	(15)	SWpa m Ip
,	TNa	.	.	.	m	SWpa가	(11) D0	Dn-1
.	.	.	.	.	TNp	CONT	.	Ip/10



1	Yj1	Tr4	Yj2				
	Tr1 Tr4 ,	Yj1 Yj2 C가 MOS	H			Tr3	Tr2가 C
2	Yj2 H T1 T2	C 가 L H (17)		C Yj1 Yj2	Tr4 Tr3 (15)	Tr4 (18)	Yj1 Yj
	3(b) 1	(12) D/A	(11)				
	3(b) MOS FET TNx (18a)	1 TNy 가		(13b) (13b) (9)	P MOS FET TPx TPu TPw (9)	TPy N	
Pw	TNx TNy 1 1:N	TNy , N:1		TNx (9) 10	TNy TNx TNv	TNy TNv	T
3(b)		TPu TPw (11)		+VCC +VCC		가 , D/A	
	TNx (18)		TNx TNy (19)		EL (21)		Xi
	EL ,		EL			(drive duty cycle) SGA XGA	
4	1 TNa1 TNa2			TNb TNn-1	TNa (suffix number) 1 2 GND		
	SWpa MOS FET TN2 (13b)	TPy			TPx		
1	TPw1 ,	(13b) TPx TPy P MOS FET TPx2	P	TPu TPw MOS FET TPu2 P	TPw2 MOS FET TPx1 TPy1	P MOS FET TPu	
		TPy2					
4	가 Ip SWa MOS FET TN1		MOS FET TN1 SWa가		가 가	MOS FET TN1 (12)	P
1	Trn-1 ,	4 MOS 가 D/A	Trb	Trn-1 ,	P MOS Trb	Trb 가	



(57)

1.

, EL  
EL

EL

2.

1 ,

가

(ON) EL

2 ,

N&gt;1

1:N

1:N

EL

4.

2 ,

EL

5.

4

N&gt;1

1:N

1:N

EL

6.

3

EL

D/A

D/A

EL

가

,

7.

6

EL

EL

EL

가

8.

7

EL

(downstream side)

9.

EL

D/A

,

;

;

;

(ON-OFF)

,

,

10.

9

N&gt;1

1:N

1:N

EL

EL

.

11.

10

EL

가

,

1:N

EL

12.

EL

(basic current)

EL

1

1

2

;

2

;

1

;

-

,

1

2

;

EL

13.

12

,

1 2

N&gt;1 1:N

EL

14.

13

,

t)

EL

(reference current  
(downstream side)

15.

EL

;

EL

;

, D/A

;

EL

16.

15

,

가

,

EL

17.

16

N&gt;1

1:N

1:N

EL

18.

16

EL

19.

15

EL

20.

19

EL

1

2

2  
EL

21.

20

EL

22.

EL

EL

D/

A

;

2

;

1

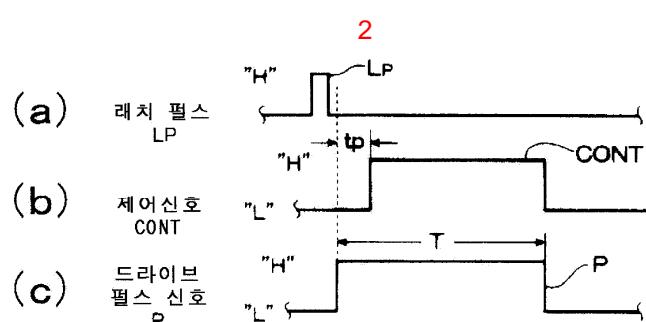
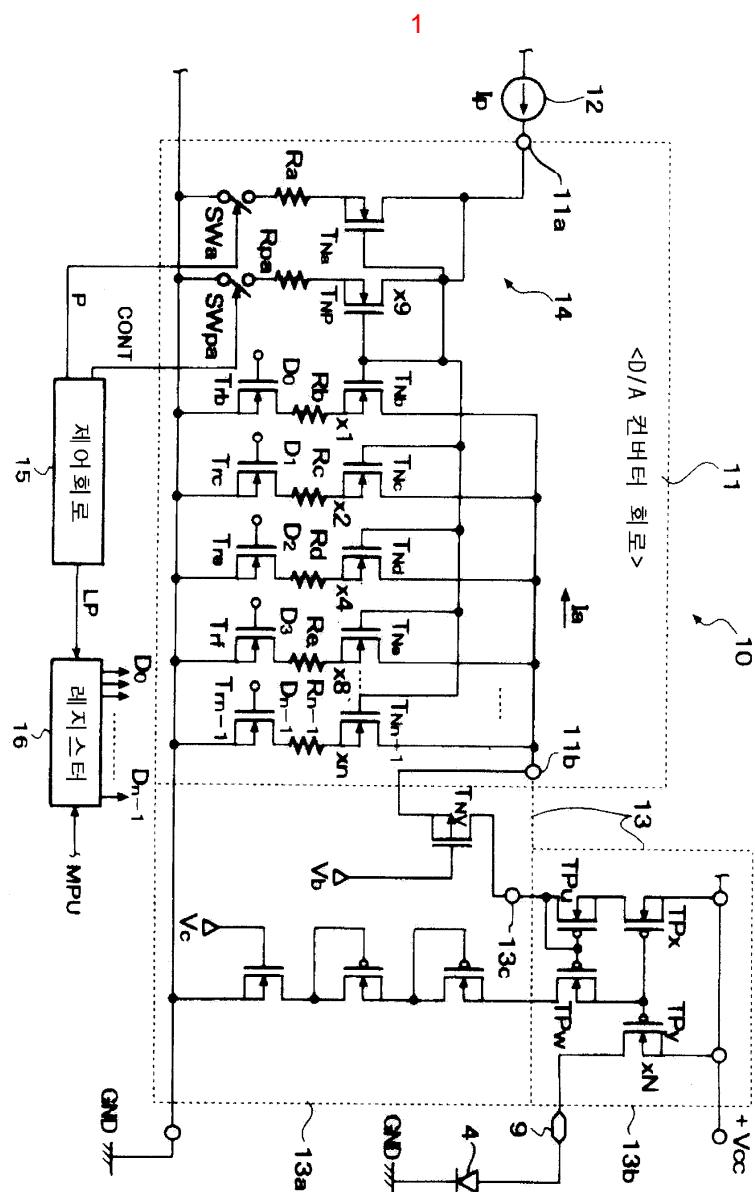
;

1

;

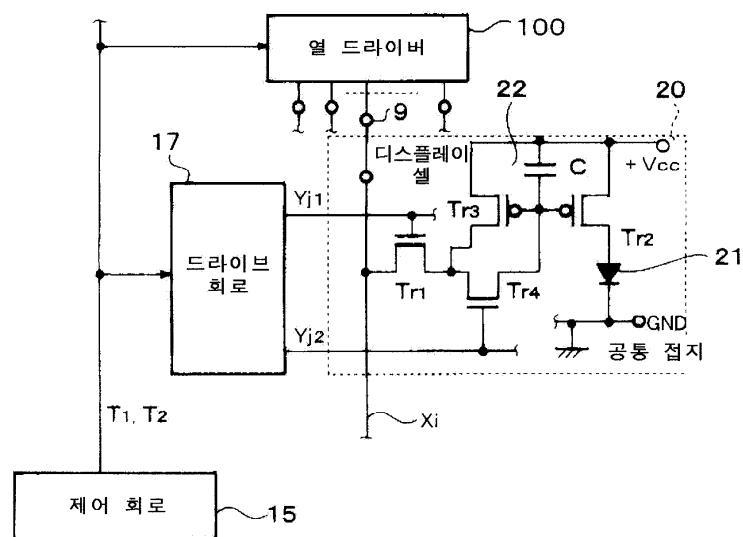
2

EL

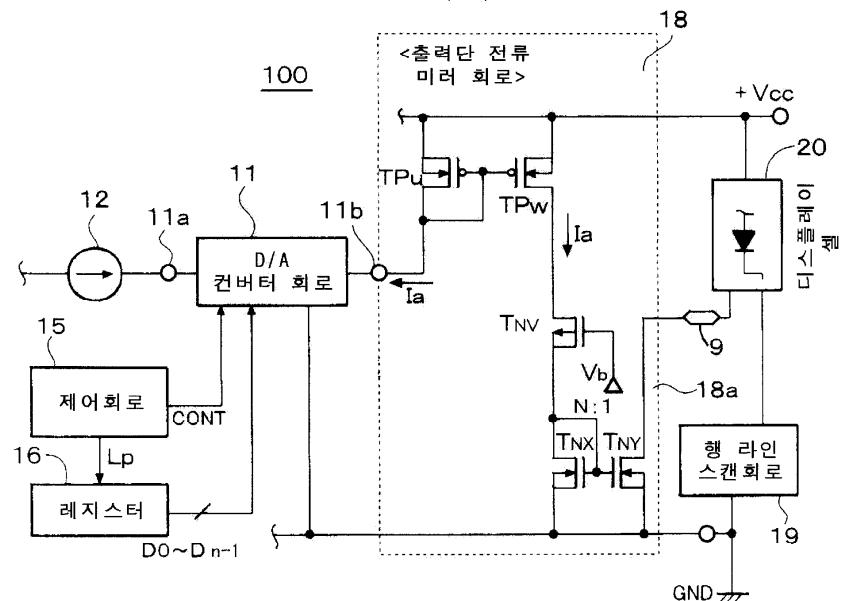


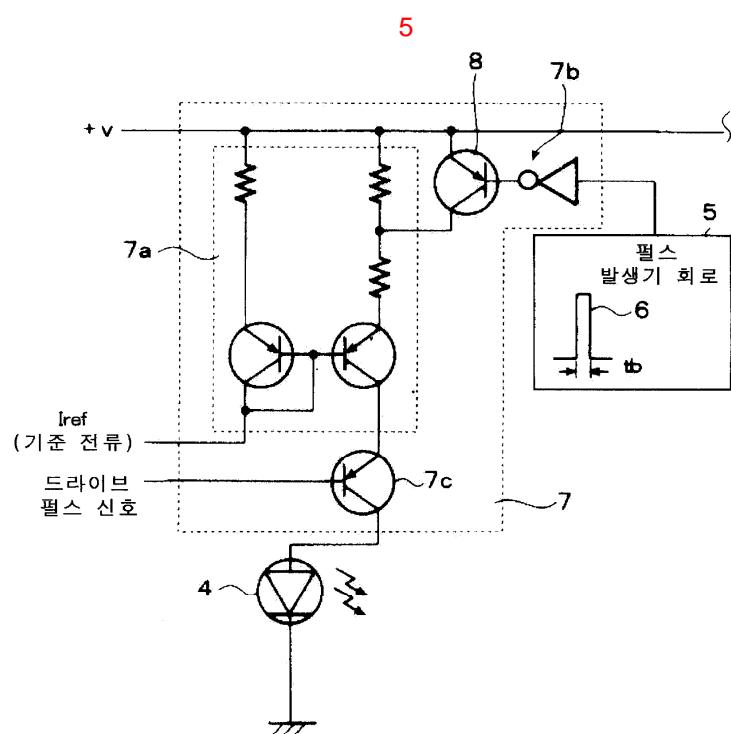
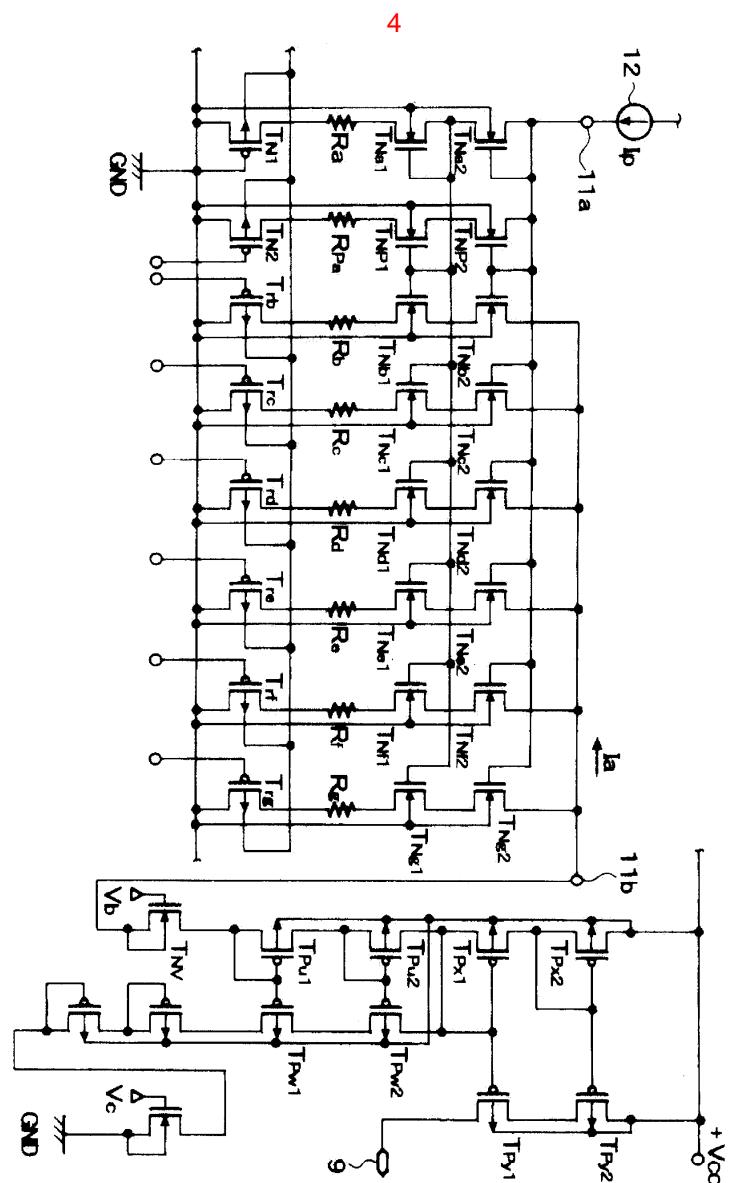
3

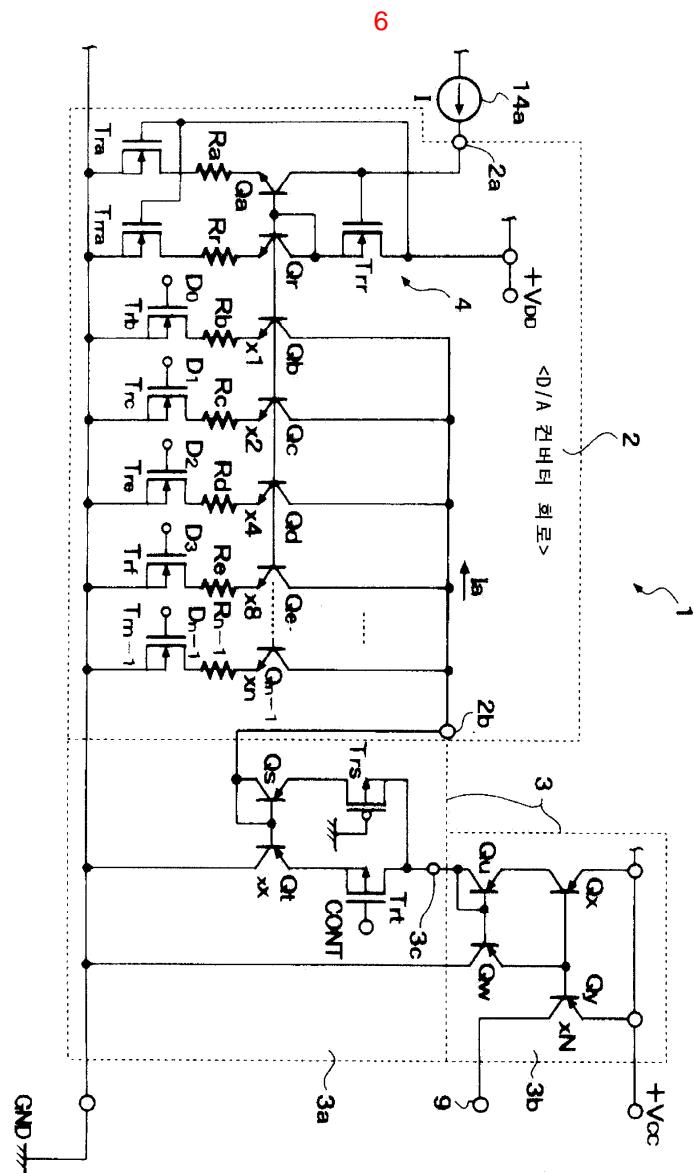
(a)



(b)







专利名称(译)	有机EL驱动电路和使用其的有机EL显示装置		
公开(公告)号	<a href="#">KR1020030068426A</a>	公开(公告)日	2003-08-21
申请号	KR1020030008567	申请日	2003-02-11
[标]申请(专利权)人(译)	罗姆股份有限公司 罗穆亚尔德是部分株式会社		
申请(专利权)人(译)	罗穆亚尔德株式会社		
当前申请(专利权)人(译)	罗穆亚尔德株式会社		
[标]发明人	MAEDE JUN 마에데준 FUJISAWA MASANORI 후지사와마사노리		
发明人	마에데준 후지사와마사노리		
IPC分类号	G09G3/30 G09G3/32		
CPC分类号	G09G2300/0842 G09G3/3241 G09G2310/0251 G09G2310/027 G09G3/3216 G09G3/3283		
代理人(译)	LEE , HOO董		
优先权	2002033937 2002-02-12 JP		
其他公开文献	KR100489208B1		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

它将一个输入侧晶体管驱动到预定电流。它在具有多个输入侧晶体管的电流镜电路的输出轴晶体管中产生峰值电流。通过将与预定电流分开的另一个输入侧晶体管(分支)与一个输入侧晶体管并联，并减小一个输入侧晶体管的驱动电流，因为它将输出轴晶体管的输出电流减小到稳态电流(稳定电流)从峰值电流产生驱动电流。

