

전류와 임의 기준 전류 사이의 차에 대응하는 구동 전류를 생성하고, 상기 커런트 미러 회로의 입력측 트랜지스터를 구동한다. 상기 제어 회로는 상기 검출된 전류를 제어하여 상기 기준 전류와 같게 되도록 하며, 유기 EL 패널의 단자 핀에 분배된 전류가 상기 기준 전류나 또는 이에 대응하는 전류가 되도록 한다.

대표도

도 1

특허청구의 범위

청구항 1.

소정의 구동 전류를 공급받은 입력측 트랜지스터와, 각각이 유기 EL 패널의 대응하는 단자 핀에 분배될 출력 전류를 생성하는 복수의 출력측 트랜지스터를 구비하는 제1 커런트 미러 회로;

상기 제1 커런트 미러 회로의 입력측 트랜지스터와의 커런트-미러 접속을 통하거나 또는 상기 출력측 트랜지스터의 출력 전류를 통해, 상기 출력측 트랜지스터의 출력 전류에 대응하는 제1 전류를 생성하는 제1 트랜지스터; 및

상기 제1 전류 및 임의 기준 전류에 의해 구동된 입력단과 상기 제1 전류 및 임의 기준 전류 사이의 차에 대응하는 소정 구동 전류를 생성하는 출력단을 구비하며, 상기 출력단을 통해 입력측 트랜지스터를 구동함으로써 상기 제1 전류가 상기 임의 기준 전류와 동일하게 되도록 제어하는 제어 회로를 포함하는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 2.

제1항에 있어서,

상기 유기 EL 패널 구동 회로는 IC로서 제공되며, 상기 제1 커런트 미러 회로의 출력측 트랜지스터 각각의 출력 전류 또는 상기 제1 커런트 미러 회로의 출력측 트랜지스터의 출력 전류에 대응하는 제2 전류에 따라 임의 기준 전류와 동일한 전류를 생성하며, 생성된 전류를 상기 IC의 외부로 출력하는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 3.

제2항에 있어서,

상기 제어 회로는 전류-구동된 차동 증폭기 회로를 구비하고,

상기 입력단은 (+)입력 단자와 (-)입력 단자를 가진 차동 증폭기 회로의 입력단이고,

상기 제1 전류는 상기 (+)입력 단자 및 (-)입력 단자 중 하나에 입력되고,

상기 임의 기준 전류는 상기 (+)입력 단자 및 (-)입력 단자 중 다른 하나에 입력되는 것을 특징으로 하는 유기 EL 구동 회로.

청구항 4.

제3항에 있어서,

상기 차동 증폭기 회로의 입력단은 상기 제1 전류 및 임의 기준 전류 중 하나를 공급받은 입력측 트랜지스터와, 상기 제1 전류 및 임의 기준 전류 중 다른 하나를 공급받은 출력측 트랜지스터를 가진 제2 커런트 미러 회로이고,

상기 제1 전류와 임의 기준 전류와의 사이의 차에 대응하는 전류 또는 전압은 상기 제2 커런트 미러 회로의 출력측 트랜지스터에 의해 생성되는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 5.

제4항에 있어서,

상기 제1 커런트 미러 회로는 상기 제2 전류를 생성하는 입력측 트랜지스터에 커런트-미러 접속된 제2 트랜지스터를 구비하고,

상기 제2 전류는 상기 임의 기준 전류와 동일하고,

상기 제2 전류는 상기 제2 트랜지스터로부터 IC의 외부로 출력되는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 6.

제5항에 있어서,

상기 출력단은 제3 트랜지스터를 구비하고,

상기 차동 증폭기 회로는 상기 제2 커런트 미러 회로와 출력단 증폭기로 구성되고,

상기 출력단 증폭기는 상기 제2 커런트 미러 회로의 출력 전류에 대응하는 출력 전압을 생성하고,

상기 제3 트랜지스터는 상기 출력단 증폭기의 출력 전압에 의해 구동되고,

상기 제1 커런트 미러 회로의 입력측 트랜지스터는 제3 트랜지스터에 의해 구동되는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 7.

제6항에 있어서,

상기 임의 기준 전류를 생성하는 기준 전류 발생 회로와 셀렉터 회로를 추가로 포함하고,

상기 셀렉터 회로는 상기 IC의 외부로 공급된 제3 전류와 임의 기준 전류 중 하나를 선택하고,

상기 셀렉터 회로가 제3 전류를 선택한 경우에, 상기 제3 전류는 상기 임의 기준 전류가 되며, 상기 제2 커런트 미러 회로의 입력측 트랜지스터와 제2 커런트 미러 회로의 출력측 트랜지스터 중 하나로 전달되는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 8.

제7항에 있어서,

상기 제3 전류는 상기 임의 기준 전류와 동일한 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 9.

제8항에 있어서,

상기 셀렉터 회로는 상기 임의 기준 전류를 선택하고,

상기 유기 EL 패널 구동 회로는 상기 제3 전류로서 IC의 외부로 상기 제2 전류를 전달하는 마스터 드라이버로 되고,

상기 셀렉터 회로는 제3 전류를 선택한 경우에, 상기 유기 EL 패널 구동 회로는 상기 제3 전류에 따라 제1 전류를 생성하는 슬레이브 드라이버가 되는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 10.

제9항에 있어서,

상기 IC는 상기 마스터 드라이버로서의 제1 IC와 상기 상기 제1 IC와 동일한 구성을 가진 슬레이브 드라이버로서의 제2 IC를 포함하고,

상기 제1 및 제2 IC의 제1 커런트 미러 회로는 P채널 트랜지스터로 구성되고,

상기 제1 및 제2 트랜지스터는 P채널 트랜지스터이고,

상기 제2 커런트 미러 회로는 N채널 트랜지스터로 구성되고,

상기 제1 트랜지스터는 상기 출력측 트랜지스터보다 가까운 위치에 배치되며, 상기 입력측 트랜지스터에 커런트-미러 접속되고,

상기 제2 트랜지스터는 상기 제1 커런트 미러 회로의 출력측 트랜지스터의 최종 위치에 배치되고,

상기 제3 트랜지스터는 드레인이 상기 제1 커런트 미러 회로의 입력측 트랜지스터의 드레인에 접속되며, 소스는 저항을 통해 접지되는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 11.

제10항에 있어서,

상기 제1 커런트 미러 회로의 출력측 트랜지스터의 출력 전류를 공급받은 복수의 D/A 컨버터 회로와 복수의 전류원을 추가로 포함하고,

상기 전류원은 상기 D/A 컨버터 회로의 출력 전류에 응답하여 상기 단자 핀에 공급될 구동 전류를 각각 생성하고,

상기 제1 트랜지스터에 대한 제1 커런트 미러 회로의 입력측 트랜지스터의 게이폭 비율은 1:1이고,

상기 제1 전류는 상기 제1 커런트 미러 회로의 출력측 트랜지스터 각각의 출력 전류와 동일한 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 12.

제11항에 있어서,

상기 유기 EL 패널은 능동 매트릭스형이고,

상기 전류원은 상기 유기 EL 패널에 제공된 픽셀 회로를 구동하는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 13.

제2항에 있어서,

제2 트랜지스터를 추가로 포함하고,

상기 제1 및 제2 트랜지스터는 상기 출력측 트랜지스터와 병렬 접속되고,

상기 IC의 외부로 출력된 전류는 상기 제2 트랜지스터로부터 출력되는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 14.

제13항에 있어서,

상기 제어 회로는 전류-구동된 차동 증폭기 회로를 포함하고,

상기 입력단은 상기 차동 증폭기 회로의 (-)입력 단자 및 (+)입력 단자를 구비하고,

상기 제1 전류는 상기 (+)입력 단자 및 (-)입력 단자 중 하나에 입력되고,

상기 기준 전류는 다른 입력 단자에 입력되는 것을 특징으로 하는 유기 EL 패널 구동 회로.

청구항 15.

상기 유기 EL 패널 구동 회로를 구비하는 드라이버 IC를 포함하는 유기 EL 디스플레이 장치에 있어서,

상기 유기 EL 패널 구동 회로는:

소정의 구동 전류를 공급받은 입력측 트랜지스터와, 유기 EL 패널의 대응하는 단자 핀에 분배될 출력 전류를 생성하는 복수의 출력측 트랜지스터를 구비하는 제1 커런트 미러 회로;

상기 제1 커런트 미러 회로의 입력측 트랜지스터와의 커런트-미러 접속을 통하거나 또는 상기 출력측 트랜지스터의 출력 전류를 통해, 상기 출력측 트랜지스터의 출력 전류에 대응하는 제1 전류를 생성하는 제1 트랜지스터; 및

상기 제1 전류 및 임의 기준 전류에 의해 구동된 입력단과 상기 제1 전류 및 임의 기준 전류 사이의 차에 대응하는 소정 구동 전류를 생성하는 출력단을 구비하며, 상기 출력단을 통해 입력측 트랜지스터를 구동함으로써 상기 제1 전류가 상기 임의 기준 전류와 동일하게 되도록 제어하는 제어 회로를 포함하는 것을 특징으로 하는 유기 EL 디스플레이 장치.

청구항 16.

제15항에 있어서,

상기 유기 EL 패널 구동 회로는 IC로서 제공되며, 상기 제1 커런트 미러 회로의 출력측 트랜지스터 각각의 출력 전류 또는 상기 제1 커런트 미러 회로의 출력측 트랜지스터의 출력 전류에 대응하는 제2 전류에 따라 임의 기준 전류와 동일한 전류를 생성하며, 생성된 전류를 상기 IC의 외부로 출력하는 것을 특징으로 하는 유기 EL 디스플레이 장치.

청구항 17.

제16항에 있어서,

상기 제어 회로는 전류-구동된 차동 증폭기 회로를 구비하고,

상기 입력단은 (+)입력 단자와 (-)입력 단자를 가진 차동 증폭기 회로의 입력단이고,

상기 제1 전류는 상기 (+)입력 단자 및 (-)입력 단자 중 하나에 입력되고,

상기 임의 기준 전류는 상기 (+)입력 단자 및 (-)입력 단자 중 다른 하나에 입력되는 것을 특징으로 하는 유기 EL 디스플레이 장치.

청구항 18.

제17항에 있어서,

상기 차동 증폭기 회로의 입력단은 상기 제1 전류 및 임의 기준 전류 중 하나를 공급받은 입력측 트랜지스터와, 상기 제1 전류 및 임의 기준 전류 중 다른 하나를 공급받은 출력측 트랜지스터를 가진 제2 커런트 미러 회로이고,

상기 제1 전류와 임의 기준 전류와의 사이의 차에 대응하는 전류 또는 전압은 상기 제2 커런트 미러 회로의 출력측 트랜지스터에 의해 생성되는 것을 특징으로 하는 유기 EL 디스플레이 장치.

청구항 19.

제17항에 있어서,

상기 드라이버 IC를 복수 개 구비하고,

상기 드라이버 IC 각각은 상기 IC의 외부로 공급된 제3 전류와 임의 기준 전류 중 하나를 선택하는 셀렉터 회로를 구비하고,

상기 셀렉터 회로가 임의 기준 전류를 선택한 경우에, 상기 드라이버 IC는 상기 임의 기준 전류에 대응하는 전류를 전달하는 마스터 드라이버로 되고,

상기 셀렉터 회로가 외부로 공급된 전류를 선택하는 경우에, 상기 드라이버 IC는 상기 제3 전류에 따라 제1 전류를 생성하는 슬레이브 드라이버가 되는 것을 특징으로 하는 유기 EL 디스플레이 장치.

청구항 20.

제19항에 있어서,

상기 IC는 상기 마스터 드라이버로서의 제1 IC와 상기 상기 제1 IC와 동일한 구성을 가진 슬레이브 드라이버로서의 제2 IC를 포함하고,

상기 제1 및 제2 IC의 제1 커런트 미러 회로는 P채널 트랜지스터로 구성되고,

상기 제1 및 제2 트랜지스터는 P채널 트랜지스터이고,

상기 제2 커런트 미러 회로는 N채널 트랜지스터로 구성되고,

상기 제1 트랜지스터는 상기 출력측 트랜지스터보다 가까운 위치에 배치되며, 상기 입력측 트랜지스터에 커런트-미러 접속되고,

상기 제2 트랜지스터는 상기 제1 커런트 미러 회로의 출력측 트랜지스터의 최종 위치에 배치되고,

상기 제3 트랜지스터는 드레인이 상기 제1 커런트 미러 회로의 입력측 트랜지스터의 드레인에 접속되며, 소스는 저항을 통해 접지되는 것을 특징으로 하는 유기 EL 디스플레이 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 EL 소자 구동 회로 및 이 유기 EL 소자 구동 회로를 이용한 유기 EL 디스플레이 장치에 대한 것이다. 보다 상세하게는, 휴대 전화기 등에서 사용되는 유기 EL 패널을 전류 구동하는 IC 드라이버에 있어서 구동 전류의 변동을 줄일 수 있고, IC 드라이버 사이의 특성 차로 인한 유기 EL 디스플레이 장치의 스크린상에서의 휘도 변동을 경감할 수 있고, 특히 고휘도 컬러 디스플레이에 적합한 유기 EL 소자 구동 회로와 이 유기 EL 소자 구동 회로를 이용한 유기 EL 디스플레이 장치에 대한 것이다.

유기 EL 디스플레이 장치는 자발광에 의한 고휘도 디스플레이를 실행할 수 있기 때문에, 소형 디스플레이 스크린에서의 디스플레이에 적합하며, 휴대 전화기, DVD 플레이어, PDA(personal digital assistance) 등에 장착될 차세대 디스플레이 장치로서 각광받고 있다. 이 유기 EL 디스플레이 장치는 액정 디스플레이 장치와 같은 유기 EL 디스플레이 장치에 전압 구동을 행하는 경우에, 휘도 변동이 심각해지고, 또한 R(적),G(녹),B(청) 사이의 감도차로 인해 구동 제어가 어려워지는 문제점이 있다.

이러한 측면에서, 최근 전류 드라이버를 이용한 유기 EL 디스플레이 장치가 제안되었다. 예를 들면, JP H10-112391A에 전류 구동을 행하여 휘도 변동의 문제를 해결하는 기술이 제안되었다.

휴대 전화기용의 수동형 유기 EL 디스플레이 장치의 유기 EL 디스플레이 패널에서는 컬럼 라인(유기 EL 소자의 애노드측 구동 라인)의 단자 핀 수가 396(132×3)개이고, 로우 라인의 단자 핀 수가 162개인 것이 제안되었다. 여기서 단자 핀의 수가 계속해서 증가하는 경향이 있다.

이와 같은 단자 핀 수의 증가에 의해, 복수의 컬럼 IC 드라이버는 현재 3개이며 QVGA의 풀 컬러 디스플레이의 경우에 R, G, B 디스플레이 컬러 중 하나에 대한 각 드라이버의 단자 핀 수는 120이므로, 상기 3개의 드라이버의 단자 핀 수의 총합은 360이 된다. 그러므로, 컬럼 IC 드라이버 사이의 특성 차로 인해, 특히 수동 회로의 변동으로 인해 유기 EL 디스플레이 장치의 스크린상에서 휘도 변동이 발생한다.

이러한 종류의 문제를 해결하기 위한 기술이 JP2001-42827A에 기술되어 있다.

도 3은 JP2001-42827A에 기술된 회로도이다. 도 3에서, 초단의 컬럼 드라이버 IC(마스터 칩으로서의 애노드 라인 구동 회로)(21)는 기준 전류 제어 회로 RC, 제어 전류 출력 회로 CO, 스위치 S1 내지 Sm을 구비하는 스위치 블록 SB, 트랜지스터 Q1 내지 Qm과 바이어스 저항 R1 내지 Rm으로 이루어지며 m 개의 전류 구동원으로서 단자 핀에 대응하게 제공된 회로를 포함한다. 다음 단의 컬럼 드라이버 IC(슬레이브 칩의 제2 애노드 라인 구동 회로)(22)는 구동 전류 제어 회로 RC, 제

어 전류 출력 회로 CO, 스위치 S1 내지 Sm을 구비하는 스위치 블록 SB, 트랜지스터 Q1 내지 Qm과 바이어스 저항 R1 내지 Rm으로 이루어지며 m 개의 전류 구동원으로서 단자 핀에 대응하게 제공된 회로를 구비한다. 상기 m 개의 전류 구동원은 각각 트랜지스터 Q1 내지 Qm과 저항 R1 내지 Rm으로 구성된다. 상기 드라이버의 트랜지스터 Q1 내지 Qm의 출력 전류 i는 각각 스위치 S1 내지 Sm, 출력 단자 X1 내지 Xm을 통해 상기 단자 핀에 공급된다.

상기 기준 전류 제어 회로 RC는 기준 전압 VREF를 공급받는 연산 증폭기 OP, 이 연산 증폭기 OP의 출력을 베이스로 공급받아서 구동하는 트랜지스터 Qa, 이 트랜지스터 Qa의 이미터와 그라운드 사이에 제공된 저항 Rp, 트랜지스터 Qa의 상행측에서 이 트랜지스터 Qa의 컬렉터와 접속된 트랜지스터 Qb로 구성된다. 상기 저항 Rp에 의해 발생된 전압이 연산 증폭기 OP의 입력으로 귀환됨으로써, 상기 기준 전류 제어 회로가 정전류원을 구성한다. 상기 트랜지스터 Qb의 이미터는 저항을 Rr을 통해 전원 라인 VBE(디스플레이 장치의 전원 라인 VDD에 상당함)에 접속된다.

커런트 미러 회로는 입력측 트랜지스터로서의 트랜지스터 Qb와 출력측 트랜지스터로서의 트랜지스터 Q1 내지 Qm 및 제어 전류 출력 회로 CO의 트랜지스터 Qo로 구성된다. 상기 트랜지스터 Qb는 기준 전류 제어 회로 RC를 통해 발생된 기준 전류 IREF에 의해 구동된다.

상기 컬럼 드라이버 IC(22)의 구동 전류 제어 회로 CC는 기준 전류 제어 회로 RC에 대응한다. 상기 구동 전류 제어 회로 CC는 트랜지스터 Qc, Qd의 커런트 미러 회로와, 이 커런트 미러 회로의 출력측 트랜지스터 Qd에 의해 구동된 트랜지스터 Qe로 구성된다. 상기 컬럼 드라이버 IC(22)의 입력측 트랜지스터 Qc는 컬럼 드라이버 IC(21)의 제어 전류 출력 회로 CO의 출력 전류 $I_{out}=i_c$ 를 공급받아서 드라이버(22)의 트랜지스터 Qe를 구동한다. 상기 컬럼 드라이버 IC(22)의 트랜지스터 Qe는 트랜지스터 Q1 내지 Qm으로 구성된 커런트 커런트 미러 회로의 입력측 트랜지스터이다. 상기 저항 Ro, 저항 Rr의 저항치는 동일하고, 저항 Rs의 저항치는 평행 저항 R1 내지 Rm의 저항치와 동일하다. 상기 컬럼 드라이버 IC(21)의 스위치 블록 SB의 스위치 S1 내지 Sm은 제어 신호 GA1 내지 GAm에 의해 온/오프로 제어되고, 상기 컬럼 드라이버 IC(22)의 스위치 블록 SB의 스위치 S1 내지 Sm은 제어 신호 GB1 내지 GBm에 의해 온/오프로 제어된다.

도 3에 도시된 바와 동일한 구성을 가진 다른 유기 EL 구동 회로로서, 입력측 트랜지스터와 출력측 트랜지스터를 가진 한 쌍의 커런트 미러 회로는 스위치 블록 SB에 대응하는 위치에 제공된다. 상기 전류 구동 회로에서, 입력측 트랜지스터는 단자 핀에 대응하게 제공된다. 상기 전류 구동 회로의 스위치 동작은 제어 신호 GA1 내지 GAm에 의해 온/오프로 제어된다.

또한, JPH9-232074A, JP2001-143867A에서는 도 3에 도시된 바와 같이 D/A 컨버터 회로가 커런트 미러 출력 회로의 상행측에 제공되며, 유기 EL 디스플레이 장치의 컬럼측 단자 핀에 대한 디스플레이 데이터를 D/A 변환함으로써 각 단자 핀에 구동 전류를 생성하는 기술이 제안되어 있다.

복수의 출력측 트랜지스터를 평행하게 구동하는 커런트 미러 회로가 구동단 또는 출력단에 사용되는 상기 전류 구동 회로의 문제점에 대해서는 도 3에 도시된 컬럼 드라이버 회로(21, 22)를 기준으로 설명할 것이다.

도 3에 도시된 유기 EL 구동 회로에서, 컬럼 IC 드라이버 회로(21)의 트랜지스터 Qo의 출력 전류 $I_{out}=i_c$ 가 트랜지스터 Qc, Qd의 커런트 미러를 통해 컬럼 IC 드라이버 회로(22)의 트랜지스터 Qe에 공급된다. 그러므로, 상기 커런트 미러 회로의 출력 전류 i가 이론적으로는 기준 전류 IREF와 동일하게 된다. 그러나, 이와 같은 방식으로 칩의 기준 전류를 동일하게 제조하는 경우에도, 상기 D/A 컨버터 회로의 트랜지스터와 칩 출력 회로의 특성(h_{fe} 및 초기 전압 등)이 달라진다. 그러므로, 실제로 상기 칩의 출력 전류를 우수한 정밀도로 서로 동일하게 하는 것이 곤란하다. 또한, 상기 기준 전류 i가 컬럼 드라이버 IC(21)의 출력 구동 전류 중 하나인 전류 I_{out} 을 기초로 한 컬럼 드라이버 IC(22)에 의해 생성되기 때문에, 컬럼 드라이버 IC(22)의 기준 전류 i와 컬럼 드라이버 IC(21)의 기준 전류 IREF 사이의 차가 커져서, 인접하는 컬럼 드라이버 IC와의 사이 영역에 대응하는 디스플레이 스크린상의 경계 영역에서의 휘도 변동이 충분히 해소될 수 없다.

명칭이 "유기 EL 구동 회로 및 유기 EL 디스플레이 장치"인 JP2003-288045A에 이와 같은 문제를 해결하는 기술이 제안되어 있다.

제안된 상기 기술에서는 한 쌍의 저항이 컬럼 드라이버 IC내에 제공된다. 출력단 전류원으로부터의 전류가 한 쌍의 저항 중 하나에 공급되고, 상행측 컬럼 드라이버 IC의 출력 전류원으로부터의 전류가 한 쌍의 저항 중 나머지 저항에 공급된다. 상기 전류에 따라 저항에 의해 생성된 전압은 연산 증폭기 OP에 의해 서로 비교되고, 상기 컬럼 드라이버 IC의 출력단 전류원의 전류는 이 전류를 귀환시켜서 서로 동일하게 되도록 제어함으로써 상기 저항의 전압이 서로 동일하게 된다.

한편 단자 핀 수의 증가로 인해 단자 핀 사이의 구동 전류의 변동이 상당히 커지게 된다. 그러므로, 보다 정밀도가 높은 구동 전류의 확보가 요구된다. 이와 같은 측면에서, 한 쌍의 저항을 이용하는 구동 전류의 제어 기술에 문제가 발생된다. 즉, 한 쌍의 저항의 저항치의 변동이 구동 전류에 영향을 주게 된다.

특히, 구동 전류가 작아지는 경우에, 한 쌍의 저항의 영역이 불가피하게 증가되어, 상기 한 쌍의 저항을 가진 컬럼 드라이버 IC의 점유 면적도 커지게 된다.

상기 능동 매트릭스형 전류 구동 회로에서, 유기 EL 소자의 구동 전류는 예컨대 수 백 pF의 픽셀 회로의 캐패시터를 0.1 μ A 내지 10 μ A 범위의 전류로 충전함으로써 생성된다. 그러므로, 능동 매트릭스형 유기 EL 구동 회로의 구동 전류의 정밀도와 S/N 비율에 대한 요구가 수동 매트릭스형 유기 EL 구동 회로의 구동 전류보다 높아지게 된다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 유기 EL 패널을 전류 구동하는 드라이버 IC에서 구동 전류의 변동을 경감시킬 수 있는 유기 EL 구동 회로를 제공하는 것이다.

본 발명의 다른 목적은 유기 EL 패널을 전류 구동하는 드라이버 IC 사이에서 특성 차로 인한 유기 EL 디스플레이 장치의 스크린상에서의 휘도 변동을 경감시킬 수 있는 유기 EL 구동 회로를 제공하는 것이다.

본 발명의 또다른 목적은 유기 EL 패널을 전류 구동하는 드라이버 IC 사이에서 특성의 차로 인한 유기 EL 디스플레이 장치의 스크린상에서의 휘도 변동을 경감시킬 수 있는 유기 EL 디스플레이 장치를 제공하는 것이다.

발명의 구성

이와 같은 목적을 달성하기 위한 본 발명에 따른 유기 EL 구동 회로는 소정의 구동 전류를 공급받은 입력측 트랜지스터와 유기 EL 패널의 단자 핀에 대응하게 제공된 복수의 출력 핀에 분배될 출력 전류를 생성하는 복수의 출력측 트랜지스터를 구비하는 제1 커런트 미러 회로와, 상기 제1 커런트 미러 회로의 입력측 트랜지스터와의 커런트-미러 접속을 통하거나 또는 상기 출력측 트랜지스터의 출력 전류를 통해, 출력측 트랜지스터의 출력 전류에 대응하는 제1 전류를 생성하는 제1 트랜지스터(출력 전류 검출 트랜지스터)와, 상기 제1 전류 및 임의 기준 전류에 의해 구동된 입력단과 상기 제1 전류 및 임의 기준 전류 사이의 차에 대응하는 소정 구동 전류를 생성하는 출력단을 구비하며, 상기 출력단을 통해 입력측 트랜지스터를 구동함으로써 상기 제1 전류가 상기 임의 기준 전류와 실질적으로 동일하게 되도록 제1 전류를 제어하는 제어 회로를 포함하는 것을 특징으로 한다.

본 발명에서, 상기 제1 트랜지스터(출력 전류 검출 트랜지스터)는 제1 커런트 미러 회로의 출력측 트랜지스터에 제공된다. 상기 제어 회로는 전류 구동된 입력단과, 상기 제1 커런트 미러 회로의 입력측 트랜지스터를 구동하는 출력단을 포함한다. 상기 제어 회로의 입력단은 검출된 전류로서의 제1 전류와 기준 전류 사이의 차에 대응하는 구동 전류를 생성하여 상기 제1 커런트 미러 회로의 입력측 트랜지스터를 구동한다. 상기 제어 회로는 상기 기준 전류나 또는 이 기준 전류에 상응하는 전류와 동일하게 되도록 단자 핀에 분배될 전류를 제어한다.

그러므로, 상기 제어 회로의 입력측에 저항 회로를 제공할 필요가 없으므로, 상기 유기 EL 구동 회로는 상기 저항 회로의 저항치의 변동에 의한 영향을 받지 않는다. 그러므로, 상기 출력측 트랜지스터의 출력 전류를 정밀하게 상기 기준 전류나 또는 이에 상응하는 전류와 동일하게 되도록 할 수 있다.

또한, 이와 같이 정밀도가 높은 출력측 트랜지스터의 출력 전류나 또는 이에 상응하는 전류는 컬럼 드라이버 IC의 외부로 출력되며, 슬레이브 드라이버 IC인 다음 단의 기준 전류로서 사용된다. 상기 슬레이브 드라이버 IC는 제1단 드라이버 IC인 마스터와 동일한 회로 구성을 포함하는 경우에, 상기 슬레이브 드라이버 IC의 출력측 트랜지스터의 출력 전류를 상기 기준 전류나 또는 이 기준 전류에 상응하는 전류로 정밀하게 제어할 수 있다. 이로 인해, 상기 단자 핀 각각에 출력된 구동 전류의 변동이 경감됨에 따라 고정밀의 구동 전류를 단자 핀에 공급할 수 있다.

그 결과, 단자 핀 수가 증가하는 경우에도 휴대 전화기의 유기 EL 패널을 구동하는 컬럼 드라이버 IC에서 구동 전류의 변동을 경감시킬 수 있고, 상기 유기 EL 패널을 구동하는 컬럼 드라이버 IC 사이의 특성 차로 인한 유기 EL 패널의 스크린상에서의 휘도 변동을 경감시킬 수 있게 된다.

[발명의 실시형태]

도 1은 본 발명의 실시형태에 따른 유기 EL 패널의 컬럼 드라이버를 나타내는 회로도이다. 도 1에서, 유기 EL 패널 구동 회로(10)는 컬럼 드라이버 IC(11, 12)를 포함한다.

상기 컬럼 드라이버 IC(11, 12) 각각은 기준 전류 발생 회로(1)와 전류 출력 회로(2)를 포함한다.

상기 컬럼 드라이버 IC(11)는 마스터 칩의 컬럼 드라이버이다. 상기 컬럼 드라이버 IC(12)는 슬레이브 칩의 컬럼 드라이버이며, 실질적으로 상기 컬럼 드라이버 IC(11)과 동일한 회로 구성을 구비한다.

상기 컬럼 드라이버 IC(11, 12)의 차이점은 입력 단자 Iin에 접속된 드라이버(11, 12)의 아날로그 스위치(전송 게이트)의 온/오프 동작이 서로 반대라는 점과, 마스터 칩의 드라이버 IC(11)가 컬럼 드라이버 IC(11)의 기준 전류 발생 회로(1)에 의해 발생된 기준 전류 Iref에 대응하는 기준 구동 전류 Ir을 슬레이브 칩의 드라이버 IC(12)에 공급한다는 점과, 상기 슬레이브 칩의 드라이버 IC(12)가 마스터 칩의 드라이버 IC(11)로부터의 기준 구동 전류 Ir에 대응하는 전류로 동작한다는 점이다.

상기 컬럼 드라이버 IC(11, 12)는 하기에 기술할 것이다. 그러나, 3개 이상의 드라이버 IC가 직렬로 접속된 경우에, 제3 이후의 드라이버 IC 각각은 슬레이브 드라이버 IC(12)와 동일하게 동작한다는 점을 주의해야 한다.

상기 컬럼 드라이버 IC(11, 12) 각각은 아날로그 스위치 SW1, SW2와, 기준 전류원(3a)를 포함하는 직렬 회로(3)를 구비한다. 상기 직렬 회로(3)는 입력 단자 Iin과 바이어스 라인 + Vb 사이에 설치된다. 상기 기준 전류원(3a)은 바이어스 라인 + Vb로부터의 전력을 공급받아서, 기준 전류 Iref를 생성한다.

상기 마스터 칩 드라이버(11)의 직렬 회로(3)의 상행측 아날로그 스위치 SW1이 오프 상태인 경우에, 하행측 아날로그 스위치 SW2는 온 상태에 있다. 한편, 상기 슬레이브 칩 드라이버(12)의 직렬 회로(3)의 상행측 아날로그 스위치 SW1이 온 상태인 경우에, 하행측 스위치 SW2는 오프 상태에 있다. 상기 스위치 SW1, SW2의 제어 단자(게이트 입력 단자)의 비반전측과 반전측은 각각 인버터(3b)를 통해 제어 신호 입력 단자 Sin에 직접 접속됨으로써, 상기 스위치 SW1, SW2의 상태가 항상 서로 반대가 되도록 한다. 즉, 상기 스위치 SW1, SW2는 상보적으로 구동된다.

상기 제어 신호 입력단자 Sin을 통해 컨트롤러(7)에서 컬럼 드라이버 IC(11, 12) 중 하나로 공급될 설정 신호 S가 하이(H) 레벨인 경우에, 상기 컬럼 드라이버 IC의 스위치 SW1, SW2는 각각 오프 및 온으로 된다. 또한, 상기 설정 신호 S가 로(L) 레벨인 경우에, 스위치 SW1, SW2는 각각 온 및 오프로 된다. 도 1에 도시된 실시형태에서, 상기 입력 단자 Sin에서의 제어 신호가 H인 경우에 상기 컬럼 드라이버 IC(11)는 마스터 칩 드라이버가 된다. 또한, 제어 신호가 L인 경우에 상기 컬럼 드라이버 IC(12)는 슬레이브 칩 드라이버가 된다.

상기 스위치 SW1, SW2와 인버터(3b)는 입력단자 Iin으로부터의 전류와, 기준 전류원(3a)에 의해 생성된 기준 전류 Iref 중에서 하나를 선택하는 셀렉터 회로를 구성한다.

상기 컨트롤러(7)는 컬럼 드라이버 IC 각각에 대한 설정 신호 S와 각 드라이버 칩에 대한 설정 신호 S의 데이터에 할당되는 1비트(bit)는 비휘발성 메모리(7a)로부터 유래된다. 즉, 상기 비휘발성 메모리(7a)는 각 컬럼 드라이버로서 사용된 컬럼 드라이버 IC의 수만큼의 비트 영역을 구비한다. 상기 데이터는 ROM으로서 상기 구동 회로의 제조 단계나 또는 MPU 등을 통한 제조 단계 이후에 상기 비휘발성 메모리(7a)의 비트 영역에 기록된다. 동시에, 상기 비휘발성 메모리(7a)는 휘발성 메모리로 대체될 수도 있다. 이같은 경우에, 상기 비트 데이터는 다른 비휘발성 메모리로부터 기록된다.

하기의 기술에서 컬럼 드라이버 IC(11)를 상세히 설명할 것이다. 컬럼 드라이버 IC(12)에 대해서는 컬럼 드라이버 IC(11)와의 동작상의 차이만을 설명할 것이다.

상기 컬럼 드라이버 IC(11)의 제어 회로(1)는 (+)입력 단자(4a)와 (-)입력 단자(4b)에 입력된 전류에 의해 직접 구동된 입력단을 가진 차동 증폭기(4)와, 상기 차동 증폭기(4)의 출력 단자(4c)에 접속된 저항 Rp 및 N채널 MOSFET Trp의 직렬 회로를 구비한다. 상기 트랜지스터 Trp는 게이트가 상기 차동 증폭기(4)의 출력 단자(4c)에 접속되며, 출력 단자(4c)에서 전압 출력에 의해 구동된다. 상기 저항 Rp는 트랜지스터 Trp의 소스에 접속된 한 단부와 접지된 다른 단부를 갖는다. 상기

트랜지스터 Trp의 상행측에서, 상기 커런트 미러 회로(13)의 P채널 MOSFET 트랜지스터 Tra가 설치된다. 상기 트랜지스터 Trp의 드레인이 상기 트랜지스터 Tra의 드레인에 접속됨으로써, 상기 트랜지스터 Tra가 기준 전류 Iref에 의해 구동된다.

도 3에 도시된 상기 연산 증폭기와는 달리, 상기 차동 증폭기(4)는 복수의 커런트 미러 회로로 구성되며 도 2에 도시된 바와 같이 입력 전류에 의해 전류 구동된다. 상기 차동 증폭기(4)의 구성 및 동작에 대해서는 후술한다.

상기 커런트 미러 회로(13)는 상기 기준 전류를 단자 핀 각각에 분배하는 기능을 행한다. 상기 커트 미러 회로(13)는 입력측 트랜지스터 Tra와 출력측 트랜지스터 Trb 내지 Trn을 구비한다. 또한, P채널 MOSFET 트랜지스터 Trq는 상기 입력측 트랜지스터 Tra에 접속되며, 이 트랜지스터 Tra와 함께 커런트 미러 회로를 구성한다. 상기 트랜지스터 Trq는 입력측 트랜지스터 Tra에 대한 출력측 트랜지스터보다 가까운 위치에 배열된다. 상기 트랜지스터 Trb 내지 Trq의 소스는 전원 라인 + VDD(+ 3V)에 접속된다. 본 발명이 능동형 유기 EL 구동 회로에 적용되는 경우에, 상기 트랜지스터 Trb 내지 Trq의 소스는 전원 라인 + VDD(+ 5.5V)에 접속된다. 상기 입력측 트랜지스터 Tra에 대한 출력측 트랜지스터 Trq, Trb 내지 Trn 각각의 게이트폭 비율(채널폭비)는 1:1이다. 상기 트랜지스터 Trb 내지 Trn-1은 각 단자 핀에 분배될 기준 전류 Ir을 출력한다. 상기 트랜지스터 Trn의 출력 전류는 컬럼 드라이버 IC(11)의 외부로 출력된다.

상기 트랜지스터 Trb 내지 Trn 각각의 드레인으로부터의 출력 전류는 상기 트랜지스터 Trq의 드레인으로부터의 출력 전류와 실질적으로 동일하다.

상기 차동 증폭기(4)의 (+)입력단자(4a)는 스위치 SW1, SW2 사이의 접속점 N1에 접속된다. 상기 스위치 SW2가 온 상태인 마스터 칩 드라이버 IC에서, 차동 증폭기(4)의 (+)입력단자(4a)는 스위치 SW2를 통해 기준 전류원(3a)으로부터 기준 전류 Iref를 수용한다. 상기 차동 증폭기(4)의 (-)입력단자(4b)는 트랜지스터 Trq의 드레인에 접속된다. 상기 트랜지스터 Trq는 각 트랜지스터 Trb 내지 Trn의 드레인으로부터의 출력 전류를 모니터링하는 전류 모니터 회로를 구성한다. 즉, 상기 트랜지스터 Trq는 트랜지스터 Trb 내지 Trn에 대한 출력 전류 검출 트랜지스터이며, 드레인에서 검출 전류로서 출력 전류를 생성한다.

상기 출력측 트랜지스터 Trb 내지 Trn의 드레인은 D/A 컨버터 회로(5)에 각각 접속된다. 상기 기준 전류 Ir은 각 D/A 컨버터 회로(5)의 기준 구동 전류로 사용된다. 디스플레이 데이터에 응답하여, 상기 D/A 컨버터 회로(5)는 디스플레이 휘도에 대응하는 구동 전류 Ir을 생성함으로써, 상기 각 출력단 전류원(6)이 구동된다. 각 출력단 전류원(6)은 한 쌍의 트랜지스터로 구비한 커런트 미러 회로로 구성된다. 또한, 상기 출력단 전류원(6)으로부터의 구동 전류 i는 출력 단자 X1 내지 Xm을 통해 유기 EL 패널의 단자 핀에 각각 공급된다.

최후의 출력단 트랜지스터 Trn의 드레인은 컬럼 드라이버 IC(11)의 외부 출력 단자 Iout에 접속된다. 상기 출력 전류는 출력 단자 Iout을 통해 컬럼 드라이버 IC(11)의 외부에서 상기 슬레이브 드라이버 IC(12)의 입력 단자 Iin으로 전달된다. 이에 따라, 상기 트랜지스터 Trn은 다음 단 전류 출력 회로로 된다.

상기 트랜지스터 Trq의 출력 전류는 차동 증폭기(4)의 (-)입력단자(4b)에 입력된다. 상기 차동 증폭기(4)의 출력 전압은 트랜지스터 Trp의 게이트에 입력된다. 상기 트랜지스터 Trp의 출력은 트랜지스터 Trq에 귀환된다. 그 결과, 트랜지스터 Trq의 전류는 차동 증폭기(4)의 (+)입력 단자(4a)에 입력된 전류와 실질적으로 동일하게 됨으로써, 전류 Ir은 기준 전류 Iref와 동일하게 된다.

그러므로, 컬럼 드라이버 IC(11)의 차동 증폭기(4)를 구성하는 트랜지스터, 트랜지스터 Trq, 트랜지스터 Tra, 트랜지스터 Trb 내지 Trn이 양호한 페어 특성을 가진 경우에, 출력측 트랜지스터 Trq, Trb 내지 Trn의 출력 전류 Ir이 기준 전류원(3a)의 기준 전류 Iref로 동일하게 되도록 제어됨에 따라, 이와 같이 제어된 전류 Ir가 구동 전류로서 각 D/A 컨버터 회로(5)에 출력되고, 또한 출력 단자 Iout을 통해 컬럼 드라이버 IC(11)의 외부로 출력된다.

상기 슬레이브 칩의 컬럼 드라이버(12)의 입력 단자 Iin이 컬럼 드라이버 IC(12)의 외부 출력 단자 Iout에 접속됨으로써, 후자가 컬럼 드라이버 IC(11)의 전류 출력 회로(2)의 트랜지스터 Trn으로부터 전류 Ir(=Iref)를 받는다. 그러므로, 컬럼 드라이버(12)는 커런트 미러 회로(13)에 의해 각 단자 핀에 대응하는 기준 전류를 생성한다.

상기 컬럼 드라이버 IC(12)의 입력 단자 Iin에서 L 레벨인 설정 신호 S로, 스위치 SW1, SW2가 각각 온 및 오프로 된다. 그러므로, 컬럼 드라이버 IC(11)의 출력 전류 Ir은 상기 컬럼 드라이버 IC(12)의 차동 증폭기(4)의 (+)입력단자(4a)에 입력된다. 상기 컬럼 드라이버 IC(12)의 커런트 미러 회로(13)의 트랜지스터 Trp는 차동 증폭기(4)의 출력 전압에 의해 구동된다.

다. 그러므로, 드라이버 IC(12)의 커런트 미러 회로(13)의 입력측 트랜지스터 Tr_a 가 구동되고, 출력 전류가 커런트 미러 회로(13)의 출력측 트랜지스터 Tr_b 내지 Tr_n 에 의해 생성된다. 상기 각 D/A 컨버터 회로(5)가 상기 출력 전류 I_r 에 의해 구동되어 생성되고, 이에 대응하는 상기 출력단 전류원(6)은 출력 단자 X_1 내지 X_m 에서 구동 전류 i 를 생성한다.

상기 드라이버 IC(12)의 커런트 미러 회로(13)의 트랜지스터 Tr_n 의 드레인은 외부 출력 단자 I_{out} 에 접속되고, 이 외부 출력 단자 I_{out} 을 통해 드라이버 IC(12)외부로 출력 전류 I_r 를 출력한다.

상기 드라이버 IC(12)가 드라이버 IC(11)과 동일하기 때문에, 드라이버 IC(12)의 커런트 미러 회로(13)의 트랜지스터 Tr_b 내지 Tr_n 각각의 출력 전류 I_r 는 상기 차동 증폭기(4)의 (+)입력단자(4a)상에서의 기준 전류 I_{ref} 와 실질적으로 동일하게 된다. 상기 출력 전류 I_r 는 컬럼 드라이버(11)의 커런트 미러 회로(13)의 출력측 트랜지스터 Tr_n 으로부터의 출력 전류이며, 드라이버(11)의 기준 전류원(3a)의 기준 전류 I_{ref} 로 제어된다. 그 결과, 드라이버 IC(12)의 트랜지스터 Tr_b 내지 Tr_n 각각의 출력 전류가 상기 드라이버 IC(11)의 기준 전류원(3a)의 기준 전류 I_{ref} 에 실질적으로 동일하게 되도록 제어된다.

즉, 드라이버 IC(12)의 차동 증폭기(4)를 구성하는 트랜지스터, 트랜지스터 Tr_q , 트랜지스터 Tr_a , 트랜지스터 Tr_b 내지 Tr_n 이 양호한 페어 특성을 포함하는 경우에, 상기 페어 특성이 드라이버 IC(11)의 특성과 상이해도 상기 전류 I_r 이 기준 전류원(3a)의 기준 전류 I_{ref} 와 동일하게 되도록 상기 출력측 트랜지스터 Tr_q 내지 Tr_b 의 출력 전류 I_r 이 제어되고, 이와 같이 제어된 전류 I_r 은 구동 전류로서 각 D/A 컨버터 회로(5)에 출력되며, 또한 출력 단자 I_{out} 을 통해 드라이버 IC(11)의 외부로 출력된다.

도 2는 입력 전류에 의해 직접 구동된 입력단을 가진 차동 증폭기(4)를 나타내는 회로도이다.

도 2에서, 상기 차동 증폭기(4)의 입력단은 캐스케이드(cascade)-접속된 커런트 미러 회로(41)와 출력단 증폭기(47)로 구성된다.

상세하게, 상기 커런트 미러 회로(41)는 전원 라인 + VDD와 그라운드와의 사이에 순서대로 쌓아올려진 정전류원(44, 45)와 커런트 미러 회로(42, 43)를 구비한다.

상기 커런트 미러 회로(42)는 N채널 MOS 트랜지스터 TN_1 , TN_2 로 구성된다. 상기 커런트 미러 회로(43)는 N채널 MOS 트랜지스터 TN_3 , TN_4 로 구성된다. 상기 전류원(44)은 P채널 MOS 트랜지스터 TP_1 과 정전류원(44a)으로 구성된다. 상기 전류원(45)은 P채널 MOS 트랜지스터 TP_2 와 정전류원(45a)으로 구성된다.

상기 전류원(44)의 P채널 MOS 트랜지스터 TP_1 은 정전류원(44a)를 통해 전원 라인 + VDD에 접속되고, 상기 정전류원(44a)으로부터 바이어스 전류 I_o 로 동작한다. 상기 전류원(45)의 P채널 MOS 트랜지스터 TP_2 는 정전류원(44a)을 통해 전원 라인 + VDD에 접속되고, 상기 정전류원(45a)으로부터 바이어스 전류 I_o 로 동작한다. 상기 MOS 트랜지스터 TP_1 , TP_2 의 게이트는 공통으로 접속되고 바이어스 회로(46a)로부터의 바이어스 전압 V_{b1} 을 공급받는다.

상기 커런트 미러 회로(43)의 트랜지스터 TN_3 , TN_4 는 트랜지스터 TP_1 , TP_2 로부터 바이어스 전류를 각각 받는다. 상기 트랜지스터 TN_3 , TN_4 의 게이트는 공통으로 접속되고 바이어스 회로(46b)로부터 바이어스 전압 V_{b2} 를 공급받는다.

상기 커런트 미러 회로(42)의 트랜지스터 TN_1 , TN_2 의 게이트는 트랜지스터 TN_3 의 드레인에 공통으로 접속된다. 상기 트랜지스터 TN_1 , TN_3 의 드레인은 차동 증폭기(4)의 (+)입력단자(4a)와 (-)입력단자(4b)에 각각 접속된다.

상기 커런트 미러 회로(41)는 상기 바이어스 전류 I_o 가 커런트 미러 접속된 트랜지스터 TN_1 , TN_2 를 통해 흐르는 경우에 안정한 상태이며, 트랜지스터 TN_1 에 입력된 전류와 상기 바이어스 전류 I_o 에 대하여 트랜지스터 TN_2 에 입력된 전류와의 사이의 차에 대응하는 전류를 출력한다.

상기 커런트 미러 회로(41)의 출력은 트랜지스터 TP_2 , TP_4 의 드레인 사이의 접속점 N_2 에서 유도되며, 출력단 증폭기(47)에 입력된다. 상기 출력단 증폭기(47)는 전원 라인 + VDD와 그라운드와의 사이에 제공된 P채널 MOS 트랜지스터 TP_3 과 N채널 MOS 트랜지스터 TN_5 의 직렬 접속으로 구성된다. 상기 트랜지스터들의 드레인의 접속점 N_3 은 차동 증폭기(4)의 출력 단자(4c)에 접속된다.

상기 트랜지스터 TP3은 소스가 정전류원(48)을 통해 전원 라인 +VDD에 접속되고, 게이트가 바이어스 회로(46a)에 접속된다. 그러므로, 상기 트랜지스터 TP3은 정전류원으로 기능을 행한다. 상기 정전류원으로부터의 전류는 트랜지스터 TN5의 드레인에 공급된다. 상기 트랜지스터 TN5는 상기 접속점 N2로부터의 전압 신호를 증폭하고, 이와 같이 증폭된 전압 신호를 차동 증폭기(4)의 출력 단자(4c)에 공급한다.

상기 트랜지스터 TN5의 소스는 접지되고, 접속점 N2에 접속된 게이트는 커런트 미러 회로(41)의 출력 전압을 받는다.

이에 따라, 상기 트랜지스터 TN5는 게이트 전압에 따라 위상이 반전되는 전압을 차동 증폭기(4)의 출력 단자(4c)에서 생성한다. 한편, 차동 증폭기(4)의 (+)입력 단자(4a)에 입력된 전류는 커런트 미러 회로(41)의 출력 단자인 접속점 N2에서 전류 출력을 발생시킨다. 그러나, 상기 접속점 N2가 트랜지스터 TN5의 게이트에 접속되기 때문에, 전류가 발생하는 일은 없으며, (+)입력단자(4a)의 입력 전류에 대해 반대 위상인 출력 전압이 접속점 N2에서 발생된다. 이 반대 위상의 출력 전압이 트랜지스터 TN5의 게이트에 입력되고, 이에 따라 출력 단자(4c)에 (+)입력단자(4a)의 입력 전류와 동일 위상인 출력 전압을 발생한다.

상기 출력 단자(4c)에서 출력 전압과 동일 위상인 전류가 (-)입력 단자(4b)에 귀환되는 경우에, 상기 차동 증폭기(4)는 부귀환 회로로서 동작한다. 상기 입력 및 출력 전류는 트랜지스터 TN1, TN2의 커런트 미러 접속으로 인해 안정한 상태에서 밸런싱된다. 그러므로, 상기 입력측 트랜지스터 TN1과 출력측 트랜지스터 TN2와의 사이에 전류차가 생기는 경우에, 이 차에 대응하는 전류는 출력측 트랜지스터 TN2에 부귀환된다. 상기 접속점 N2의 전압은 출력측 트랜지스터 TN2의 전류가 입력측 트랜지스터 TN1의 전류와 동일하게 되도록 설정됨으로써, 상기 귀환 전류를 통해 상기 (-)입력 단자(4b)의 전류를 (+)입력 단자(4a)의 전류와 동일하게 되도록 제어가 행해진다.

또한, 상기 차동 증폭기(4)는 전류 구동된 입력단을 포함하기 때문에, 저항을 통해 입력 전류를 전압으로 변환하는 일 없이, 전류끼리 직접 비교하여 접속점 N2에서 (+)입력단자(4a)와 (-)입력단자(4b)와의 사이의 전류차에 대응하는 전류를 생성할 수 있다. 그러므로, 전류-전압 변환을 위한 저항의 저항치 변동의 영향을 받지 않는다. 그 결과, 단자 핀에 출력될 구동 전류를 고정밀도로 생성할 수 있다.

상기 실시형태의 커런트 미러 회로(13)에서 입력측 트랜지스터 Tra에 대한 트랜지스터 Trq, Trb 내지 Trn 각각의 게이트폭 비율(채널폭비)이 1:1이기 때문에, 차동 증폭기(4)에 의해 획득된 기준 전류 Iref와, 트랜지스터 Trq의 출력 전류와, 트랜지스터 Trb 내지 Trn 각각의 출력 전류가 동일한 레벨로 된다. 그러므로, 커런트 미러 회로(13)의 출력측 트랜지스터의 출력 전류의 검출 정밀도가 높아진다.

또한, 커런트 미러 회로(기준 전류 분배 회로)(13) 중 하나인 출력측 트랜지스터 Trn의 전류는 외부로 출력되고, 다음 슬레이브 칩(다음 단 드라이버 IC)의 제어 회로(1)를 통해 다음 슬레이브 칩(다음 단 드라이버 IC)의 커런트 미러 회로(13)의 출력측 트랜지스터 각각의 게이트 전압을 제어하는 구동 전류로 사용된다.

그러므로, 각 단자 핀에 분배된 기준 구동 전류의 변동이 경감됨으로써, 단자 핀에서의 출력 전류의 변동이 향상된다.

또한, 입력측 트랜지스터 Tra와 출력측 트랜지스터 Trq와 출력측 트랜지스터 Trb 내지 Trn 각각의 게이트폭 비율(채널폭비)이 1:n인 경우에, 상기 출력 트랜지스터 Trb 내지 Trn에서 각각 $(1/n) \times$ (기준 전류 Iref)인 구동 전류를 생성할 수 있다. 반대로, 입력측 트랜지스터 Tra와 출력측 트랜지스터 Trq와 출력측 트랜지스터 Trb 내지 Trn 각각의 게이트폭 비율(채널폭비)이 n:1:n인 경우에, 상기 출력측 트랜지스터 Trb 내지 Trn에서 각각 $(n) \times$ (기준 전류 Iref)인 구동 전류를 생성할 수 있다. 그러므로, 본 발명에서, 입력측 트랜지스터 Tra에 대한 트랜지스터 Trq와 트랜지스터 Trb 내지 Trn 각각의 게이트폭 비율이 1:1로 한정되지는 않는다.

또한, 전류 정밀도가 다소 떨어지는 경우에도, 예컨대 출력단 전류원(6)의 전류와 같은 트랜지스터 Trb 내지 Trn-1 각각의 출력 전류에 대응하는 전류나 또는 그 일부는 트랜지스터 Trq를 이용하는 일 없이, 차동 증폭기(4)의 (-)입력단자(4b)로 귀환될 수 있다.

상기 실시형태에서, 이전의 드라이버의 커런트 미러 회로(13)의 출력측 트랜지스터 중 하나는 다음 단의 드라이버 IC에서 전류 출력 회로로 사용된다. 그러나,

유기 EL 패널의 출력 편을 구동하는 구동 전류를 생성하는 기준 전류에 대응한다면, 모든 전류가 다음 단의 드라이버 IC에 사용될 수 있기 때문에 다음 단의 드라이버 IC에 대한 커런트 미러 회로(13)의 출력측 트랜지스터 중 하나의 출력 전류를 항상 사용할 필요는 없다.

본 실시형태에서, 상기 커런트 미러 회로(13)는 상기 전류를 기준 전류 I_{ref} 와 동일하게 생성하고, 각 단자 편에 분배한다. 그러나, 상기 커런트 미러 회로는 기준 전류 I_{ref} 에 대응하는 전류 $K \times I_{ref}$ 를 D/A 컨버터 회로 등에 분배하도록 구성되기도 한다.

상술된 실시형태에서, 상기 커런트 미러 회로(13)는 단일의 입력측 트랜지스터 T_{ra} 에 커런트 미러 접속된 다수의 출력측 트랜지스터를 구비한다. 그러나, 상기 단일의 입력측 트랜지스터 T_{ra} 는 한정되지는 않으며, 복수의 입력측 트랜지스터가 사용되기도 한다. 또한, 상기 단일의 입력측 트랜지스터 T_{ra} 는 출력측 트랜지스터의 중앙부에 배치되기도 한다.

본 발명에 따른 유기 EL 구동 회로는 주로 MOSFET으로 구성되어 있으나, 바이폴라 트랜지스터로 유기 EL 구동 회로를 구성할 수도 있다.

또한, N채널형(또는 npn형) 트랜지스터는 P채널형(또는 pnp형) 트랜지스터나, 또는 그 반대로 대체되기도 한다.

특히, 도 2에서 상기 커런트 미러 회로(41)의 입력측 단자(4a, 4b)는 P채널 트랜지스터를 N채널 트랜지스터로 교체하고, N채널 트랜지스터를 P채널 트랜지스터로 교체함으로써 변경될 수 있다. 이같은 경우, 상기 귀환 전류는 입력 단자(4a)로부터 유도된다.

발명의 효과

본 발명에 따른 유기 EL 구동 회로 및 유기 EL 디스플레이 장치를 이용하여, 유기 EL 패널을 전류 구동하는 드라이버 IC에서 구동 전류의 변동을 경감시킬 수 있으며, 유기 EL 패널을 전류 구동하는 드라이버 IC 사이에서 특성 차로 인한 유기 EL 디스플레이 장치의 스크린상에서의 휘도 변동을 경감시킬 수 있다.

도면의 간단한 설명

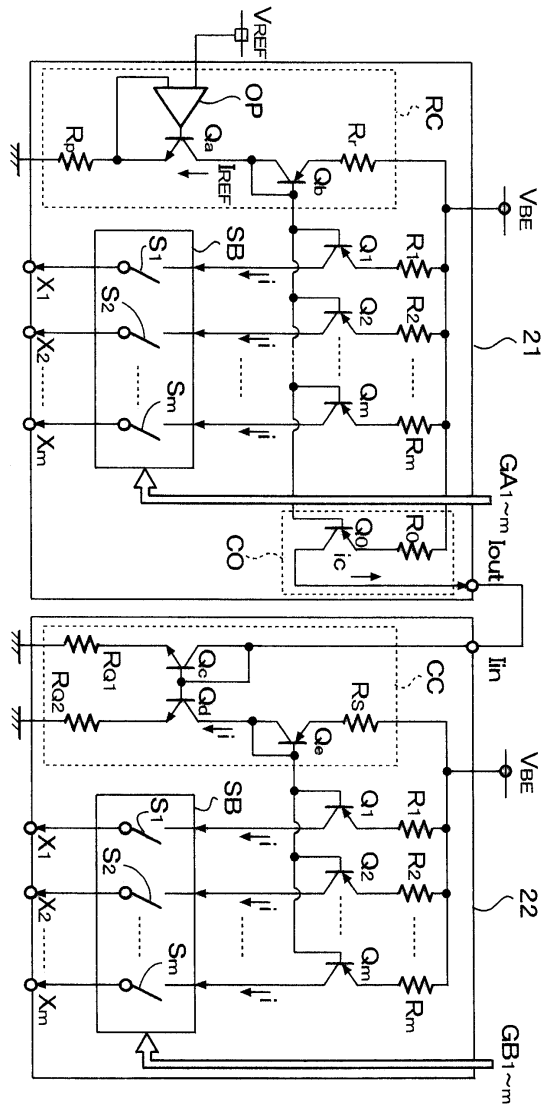
도 1은 본 발명의 실시형태에 따른 수동 매트릭스형의 컬럼 드라이버를 나타내는 회로도.

도 2는 도 1의 컬럼 드라이버의 차동 증폭기의 예를 나타내는 회로도.

도 3은 종래의 유기 EL 구동 회로의 일례의 회로도.

도면

도면3



专利名称(译)	有机EL面板驱动电路和有机EL显示装置		
公开(公告)号	KR100672110B1	公开(公告)日	2007-01-19
申请号	KR1020040058816	申请日	2004-07-27
[标]申请(专利权)人(译)	罗姆股份有限公司 罗穆亚尔德是部分株式会社		
申请(专利权)人(译)	罗穆亚尔德株式会社		
当前申请(专利权)人(译)	罗穆亚尔德株式会社		
[标]发明人	ABE SHINICHI 아베신이치 MAEDE JUN 마에데준 FUJIKAWA AKIO 후지카와아키오		
发明人	아베신이치 마에데준 후지카와아키오		
IPC分类号	G09G3/30 G09G3/32 H05B33/26		
CPC分类号	G09G2310/027 G09G2320/0233 G09G3/3225 G09G3/3216 G09G3/3283		
优先权	2003280861 2003-07-28 JP		
其他公开文献	KR1020050013509A		
外部链接	Espacenet		

摘要(译)

用途：提供有机EL驱动电路和有机EL显示装置，以减少由于电流驱动器IC之间的特性差异和电流驱动器中驱动器电流的变化引起的有机EL显示装置的屏幕上的亮度变化。我知道了。

