(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.[7]
G09G 3/30

(45) 공고일자 2005년12월19일
(11) 등록번호 10-0537486
(24) 등록일자 2005년12월12일

(21) 출원번호 10-2003-0069408
(22) 출원일자 2003년10월07일

(65) 공개번호 10-2004-0032062
(43) 공개일자 2004년04월14일

(30) 우선권주장 JP-P-2002-00294634 2002년10월08일 일본(JP)

(73) 특허권자 로무 가부시키가이샤
일본 교토시 우교구 사이잉 미조사키죠 21

(72) 발명자 마에데준
일본국교토후교토시우교구사이인미조사키초21반지로무가부시키가이샤내

후지사와마사노리
일본국교토후교토시우교구사이인미조사키초21반지로무가부시키가이샤내

(74) 대리인 황의인

심사관 : 천대식

(54) 유기 E L 소자 구동 회로 및 이 구동 회로를 이용한 유기E L 디스플레이 장치

요약

한 라인의 수평 스캔 주기에 대응하는 디스플레이 기간 및 수평 스캔의 귀선 기간에 대응하는 리셋 기간을 분리하는 타이밍 제어 신호가 각 R, G, B 표시 색상에 제공된다. R, G, B 표시 색상에 대한 상기 디스플레이 기간은 외부 설정된 데이터에 따라 상기 타이밍 제어 신호의 리셋 기간을 설정함으로써 결정되며, 이에 의해 각 표시 색상에 대한 휘도가 조절된다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예에 따라 컬럼 드라이버로서 유기 EL 소자 구동 회로를 포함하는 유기 EL 디스플레이 패널을 나타내는 블록도.

도 2는 리셋 제어 펄스의 조절 및 정전압의 리셋과의 관계를 나타내는 도 1의 유기 EL 디스플레이 패널의 제어 회로를 나타내는 회로도.

도 3은 단자 핀을 구동하는 전류의 파형 및 이 파형을 발생시키는 타이밍 신호를 나타내는 도면.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 EL(Electro Luminescence) 소자 구동 회로 및 이 구동 회로를 이용한 유기 EL 디스플레이 장치에 관한 것으로, 보다 상세하게는 R,G,B 컬러 각각의 기준 전류값 조절의 동적 범위가 소폭인 것과는 관계없이 R(red), G(green), B(blue) 표시 색상 각각의 휘도를 조절함으로써 이동전화기 또는 PHS와 같은 전자 장치의 디스플레이 장치의 디스플레이 스크린상에서 화이트 밸런스(white balance)를 정밀하게 조절할 수 있는, 고 휘도 컬러 디스플레이에 적절한 유기 EL 디스플레이 장치에 관한 것이다.

이동전화기, PHS, DVD 플레이어 또는 PDA(Personal Digital Assistants)에 장착되고 396(132*3)개의 컬럼(column)라인용 단자 핀 및 162개의 로우(row)라인용 단자 핀을 갖는 유기 EL 디스플레이 장치의 유기 EL 디스플레이 패널이 제시되었다. 그러나, 컬럼라인과 로우라인의 수가 계속해서 증가되는 경향이 있다.

이러한 유기 EL 디스플레이 패널의 전류 구동 회로의 출력단은 구동 전류 타입, 수동 매트릭스 타입(passive matrix type) 또는 능동 매트릭스 타입(active matrix type)과는 관계없이 각 단자 핀에 상응하여 설치된, 예컨대 커런트-미러 회로를 구비한 출력 회로를 포함한다.

이 유기 EL 디스플레이 장치는 액정 디스플레이 장치와 같이 전압에 의해 구동되는 경우, 휘도 변동이 상당히 커지고 R, G, B 컬러 사이의 감도상 차이가 있기 때문에 디스플레이의 조절이 어려워지는 문제점이 있다. 이러한 이유로 인해, 유기 EL 디스플레이 장치는 전류-구동되어야 한다. 그러나, 전류-구동되는 경우에도 R, G, B 컬러의 구동 전류의 발광 효율 비율은 유기 EL 소자의 재료에 따라 다르지만 예컨대 R:G:B=6:11:10이다.

이러한 측면에서, 각 R, G, B 컬러에 대한 EL 소자의 재료에 대응하게 각 R, G, B 컬러의 휘도를 조절함으로써 디스플레이 스크린상에서 화이트 밸런스를 달성하는 것이 컬러 디스플레이에 대한 전류-구동 회로에 필요하다. 이같은 화이트 밸런스 조절을 실현하기 위해서, 디스플레이 스크린상에서 각 R, G, B 컬러의 휘도를 조절하는 조절 회로가 제공된다.

또한, JPH9-232074A에서, 매트릭스에 배열된 각 유기 EL 소자는 전류-구동되고 유기 EL 소자의 단자 전압은 상기 유기 EL 소자의 애노드(anode) 및 캐소드(cathode)를 접지함으로써 리셋되는 유기 EL 소자용 구동 회로가 기술되었다. 또한, JP2001-143867A에서, DC-DC 컨버터를 사용하여 유기 EL 소자를 전류-구동함으로써 유기 EL 디스플레이 장치의 전력 소비를 절감하는 기술이 개시되었다.

일반적으로 유기 EL 디스플레이 장치의 전류-구동 회로는 R, G, B 표시 색상에 대한 기준 전류를 전류-증폭함으로써 각 컬럼 핀(유기 EL 패널의 컬럼측 단자 핀)에서 유기 EL 소자용 구동 전류를 발생한다. 또한, 화이트 밸런스를 달성하기 위한 구동-전류의 조절은 R, G, B 표시 색상에 대한 기준 전류를 조절함으로써 실행된다.

R, G, B 표시 색상에 대한 기준 전류를 조절하기 위해서, 통상의 구동 전류 조절 회로의 기준 전류 발생 회로 각각은 예컨대 4비트(bit)의 D/A 컨버터 회로를 포함한다. 또한, R, G, B 표시 색상에 대한 기준 전류는 예컨대 각 R, G, B 표시 색상에 대한 소정 bit의 데이터를 30㎂ 내지 50㎂의 범위내에서 설정함으로써 조절된다. 최근 각종 유기 EL 재료가 개발되었지만, D/A 컨버터 회로를 이용하여 실현가능하며 화이트 밸런스를 달성하는 휘도 조절은 조절의 동적 범위가 4비트로 작기 때문에 충분하지 않다.

그러나, 조절의 동적 범위를 대폭 늘리기 위해 각 R, G, B 표시 색상의 휘도 조절에 대한 D/A 컨버터 회로의 비트 수를 예컨대 6비트 내지 8비트 범위내의 한 값까지 증가한다면 회로 사이즈도 증가하여 전류 구동 회로를 하나의 칩에 조립하는 것이 어려워진다. 또한, 디스플레이 장치 부품의 소형화도 불가능하게 된다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 R, G, B 표시 색상의 휘도 조절을 통해 전자 장치의 유기 EL 디스플레이 장치의 스크린상에서 화이트 밸런스의 조절을 행하는 유기 EL 소자 구동 회로 및 상기 유기 EL 소자 구동 회로와 동일한 회로를 이용한 유기 EL 디스플레이 장치를 제공하는 것이다.

본 발명의 다른 목적은 각 R, G, B 표시 색상에 대한 기준 전류의 동적 범위가 소폭인 것과는 관계없이 화이트 밸런스를 정밀하게 조절할 수 있는 유기 EL 구동 회로 및 상기 유기 EL 소자 구동 회로와 동일한 회로를 이용한 유기 EL 디스플레이 장치를 제공하는 것이다.

상기 목적을 달성하기 위해서,

유기 EL 디스플레이 패널의 R, G, B 표시 색상에 상응하여 설치된 단자 핀을 이용하여 디스플레이 기간내에서 유기 EL 소자를 전류-구동하고, 수평 스캔 기간에 대응하는 디스플레이 기간 및 상기 수평 스캔 기간의 귀선(retrace) 기간에 대응하는 리셋 기간을 조절하는 타이밍 제어 신호에 따라 리셋 기간내에서 유기 EL 소자의 단자 전압을 리셋하는 본 발명에 따른 유기 EL 소자 구동 회로는 펄스 발생 회로에 외부 설정된 데이터에 따라 설정되는 리셋 기간을 갖는 타이밍 제어 신호를 각 R, G, B 표시 색상에 상응하게 발생하는 펄스 발생 회로를 포함하되, 유기 EL 디스플레이 패널의 스크린상에서 각 표시 색상의 디스플레이 휘도는 상기 데이터에 따라 조절되는 것을 특징으로 한다.

유기 EL 소자의 단자의 리셋은 단자 핀을 정전압으로 예비 충전함으로써 실행된다. 그러므로, 유기 EL 소자 구동 회로의 각 컬럼 핀에 공급된 유기 EL 소자를 구동하는 구동 전류의 파형은 도 3(g)의 실선으로 도시된 바와 같이 소정의 정전압으로부터 시작하는 피크 전류를 갖는다. 또한, 도 3(g)의 점선은 전압 파형을 나타낸다.

상기 정전압의 리셋은 수평 스캔의 귀선 기간에 대응하는 리셋 기간 RT 및 한 라인의 수평 스캔 주기에 대응하는 디스플레이 기간 D동안 실행된다. 상기 디스플레이 기간 D 및 리셋 기간 RT의 분리는 (디스플레이 기간 D+ 리셋 기간 RT)에 대응하는 (수평 스캔 주파수에 대응하는) 기간을 갖는 리셋 제어 펄스(타이밍 제어 펄스)에 의해 행해진다. 또한, 도 3은 각 단자 핀에 공급된 구동 전류 및 이 구동 전류를 발생시키는 타이밍 신호의 파형을 나타낸다.

도 3을 상세히 설명하면, 도 3(a)은 제어 신호 타이밍의 기본을 형성하는 동기 클럭(sync clock) CLK를 나타낸다. 도 3(b)은 픽셀 카운터의 카운트 스타트 펄스 CSTP를 나타낸다. 이 픽셀 카운터의 카운트값은 도 3(c)에 도시된다. 도 3(d)는 디스플레이 스타트 펄스 DSTP를 나타낸다. 또한 도 3(e) 도 3(h) 및 도 3(i)는 각각 R 표시 색상에 대한 리셋 제어 펄스 RSR, G 표시 색상에 대한 리셋 제어 펄스 RSG, B 표시 색상에 대한 리셋 제어 펄스 RSB를 나타낸다.

본 발명에서, R, G, B 표시 색상에 대한 리셋 제어 펄스들의 리셋 기간 RT는 서로 상이하게 하여 R, G, B 표시 색상에 대한 디스플레이 기간의 종료 시점을 상이하게 한다.

다시 말하면, 본 발명에 따라, 화이트 밸런스의 조절은 R, G, B 표시 색상에 대해 리셋 기간 RT를 외부 설정하여 R, G, B 표시 색상의 디스플레이 기간 D의 종료 시점을 조절하고 디스플레이 스크린상에서 각 표시 색상의 휘도를 조절함으로써 행해진다.

그 결과, R, G, B 표시 색상에 대한 전류값 조절의 동적 범위가 소폭인 것과는 관계 없이 또는 기준 전류 조절의 필요 없이도 화이트 밸런스를 조절할 수 있는 유기 EL 소자 구동 회로를 실현할 수 있다.

발명의 구성 및 작용

도 1은 본 발명에 따른 유기 EL 구동 회로의 실시예를 나타낸다. 도 1에서, 컬럼 드라이버(10)는 IC 칩으로 제공된 유기 EL 디스플레이 패널의 유기 EL 소자 구동 회로로서의 드라이버이며, 기준 전류 발생기(1)와, R 표시 색상에 상응하여 설치된 기준 전류 발생 회로 2R(R-기준 전류 발생 회로 2R)와, G 표시 색상에 상응하여 설치된 기준 전류 발생 회로 2G(G-기준 전류 발생 회로 2G)와, B 표시 색상에 상응하여 설치된 기준 전류 발생 회로 2B(B-기준 전류 발생 회로 2B)와, 각 기준 전류 발생 회로 2R, 2G, 2B와 연결된 세개의 커런트 미러 회로(3)를 포함한다. 상기 커런트 미러 회로(3)는 동일한 구성을 가지며 유사하게 작동하므로, R 표시 색상에 대한 커런트 미러 회로(3)만을 주로 설명할 것이다.

각 기준 전류 발생 회로는 입력단 커런트 미러 회로(미도시)와, 예컨대 4비트의 D/A 컨버터 회로(2a)와, 레지스터(2b)를 포함한다. 상기 레지스터(2b)는 MPU(7)를 통해 외부 공급된 4-비트의 데이터를 각각 저장한다. 상기 기준 전류 발생 회로 2R, 2G, 2B의 입력단 전류 미러 회로는 기준 전류 발생기(1)에 의해 발생된 기준 전류 Iref 및 상기 D/A 컨버터 회로(2a)를 공급받고 레지스터(2b)에 저장된 데이터에 따라 상기 전류 Iref를 조절하고 화이트 밸런스의 조절을 위한 R, G, B 표시 색상의 기준 전류 Ir, Ig, Ib를 발생하도록 상기 D/A 컨버터(2a)에 각각 설정한다.

상기 기준 전류 발생 회로 2R은 기준 전류 발생기(1)로부터 발생된 기준 전류 Iref를 통해 기준 전류 Ir을 발생시킨다. 상기 기준 전류 Ir은 R 표시 색상에 대한 커런트 미러 회로(3)의 입력단 트랜지스터 Tra에 공급된다. 이에 따라, 기준 전류 Ir은 각 출력측 트랜지스터 Trb 내지 Trn에서 발생되어 유기 EL 소자 구동 회로의 R 표시 색상에 대한 출력 단자 XR1 내지 XRm에 분배된다.

현재, 컬럼 드라이버(10)의 작동은 도 1에 도시된 R 표시 색상에 대한 회로에 관련하여 기술할 것이다.

상기 커런트 미러 회로(3)는 입력측 트랜지스터 Tra 및 P 채널 MOS FET Trb 내지 Trn을 포함한다. 상기 트랜지스터 Trb 내지 Trn의 소스는 전원 라인 + VDD(=+ 3V)과 연결된다.

상기 트랜지스터 Trb 내지 Trn의 드레인은 각각 D/A 컨버터 4R과 연결된다. 상기 드레인으로부터의 출력 전류 Ir은 각 D/A 컨버터 4R의 기준 구동 전류가 된다.

상기 D/A 컨버터 4R은 디스플레이 데이터에 대응하는 양만큼 MPU(7) 및 레지스터(6)를 통해 기준 전류 발생 회로 2R로부터 공급된 기준 전류 Ir을 증폭하여 대응하는 유기 EL 소자의 휘도에 대응하는 구동 전류를 발생하고 D/A 컨버터 회로 4R과 연결된 출력단 전류원 5R을 각각 구동한다. 상기 출력단 전류원 5R은 한 쌍의 트랜지스터를 갖는 커런트 미러 회로(도 2 참조)를 구비하고 컬럼측 출력 단자 XR1 내지 XRm 를 이용하여 구동 전류 i를 유기 EL 디스플레이 패널 (R 표시 색상에 대한 유기 EL 소자의 애노드)에 출력한다.

상기 커런트 미러 회로(3)의 마지막 트랜지스터 Trn의 드레인은 D/A 컨버터 회로 4R과 연결되어 D/A 컨버터 회로 4R을 구동한다. 상기 D/A 컨버터 회로 4R은 설정된 데이터에 따라 출력단 전류원 5R을 구동한다. 상기 출력단 전류원 5R은 출력 전류 Iout을 컬럼 드라이버(10)의 외부 출력 단자(10b)에 공급한다. 상기 출력 전류는 다음 단에 제공된 컬럼 드라이버 IC에서 동일한 구동 전류를 발생시키는 모니터 전류로 사용된다. 또한, 상기 모니터 전류는 B 또는 G 색상측에 제공된 출력단 전류원 5R 중 하나에서 출력될 수도 있다.

도 1 및 도 2에 도시된 바와 같이, 스위치 회로 SWR1 SWR2,...,SWRm은 R 표시 색상에 대한 출력 단자 WR1, XR2,...,XRm에 상응하게 설치되고 각 출력 단자를 정전압 Vzr에 리셋하는 기능을 행한다. 도 2에 도시된 바와 같이, 상기 스위치 회로 각각은 예컨대 인버터(85) 및 라인(11)을 통해 제어 회로(8)로부터 리셋 제어 펄스 Rsr를 공급받은 게이트를 갖는 P채널 MOS 트랜지스터를 구비한다. 상기 각 스위치 회로를 구비하는 P 채널 MOS 트랜지스터는 각 출력 단자 XR1 내지 XRm과 연결된 소스와 제너 다이오드(Zener diode) Dzr을 통해 접지된 드레인을 갖는다. 이에 따라, 상기 트랜지스터가 리셋 기간 RT동안 온(ON)으로 켜짐에 따라, 유기 EL 소자(9)의 애노드는 제너 다이오드 Dzr의 정전압 Vzr에 설치되어 유기 EL 소자(9)를 예비 충전한다. 이 경우, 유기 EL 소자(9)의 캐소드는 접지된다.

마찬가지로, G 표시 색상에 대한 스위치 회로 SWG1, SWG2,...,SWGm를 구비하는 P 채널 MOS 트랜지스터는 도 2에 도시된 바와 같이 각 출력 단자 XG1, XG2,...,에 상응하여 설치된다. 상기 트랜지스터의 소스는 출력 단자 XG1, XG2,...,와 각각 연결된다. 상기 트랜지스터의 드레인은 제너 다이오드 Dzg를 통해 각각 접지된다. 상기 트랜지스터의 게이트는 라인(12)과 연결되어 상기 라인(12)과 다른 인버터(85)를 통해 제어 회로(85)로부터 리셋 제어 펄스 RSG를 수용한다.

마찬가지로, B 표시 색상에 대한 스위치 회로 SWB1, SWB2,...,SWBm을 구비하는 P채널 MOS 트랜지스터는 도 2에 도시된 바와 같이 각 출력 단자 XB1, XB2,...,에 상응하여 설치된다. 상기 트랜지스터의 소스는 출력 단자 XB1, XB2,...,와 각각 연결된다. 상기 트랜지스터의 드레인은 제너 다이오드 Dzb를 통해 각각 접지된다. 상기 트랜지스터의 게이트는 라인(13)과 연결되어 상기 라인(13)과 다른 인버터(85)를 통해 제어 회로(8)로부터 리셋 제어 펄스 RSB를 수용한다.

또한, 출력 단자 XR1 내지 XRm는 IC 칩상에 제공된 패드의 형태를 취하며, 골드 범프(bump). 골드 볼, 솔더(solder) 범프 또는 솔더 볼에 의해 유기 EL 디스플레이 패널의 각 컬럼 핀과 일체적으로 연결된다. 이에 따라, 도 2에 도시된 바와 같이, 출력 단자 XR1 내지 XRm는 각 컬럼 핀과 일체화된다. 상기 각 출력 단자에 상응하여 설치된 회로는 각 컬럼 핀(단자 핀)에 상응한다.

도 2에서, 제어 회로(8)은 R, G, B 표시 색상에 상응하여 설치된 리셋 제어 펄스 발생 회로(81R, 81G, 81B)와 픽셀 카운터(pixel counter)를 갖는 타이밍 신호 발생 회로(84)를 포함한다. 상기 리셋 제어 펄스 발생 회로가 동일한 구성이므로, 리셋 제어 펄스 발생 회로(81r)만을 상세히 설명할 것이다.

일반적으로 상기 제어 회로(8)가 컬럼 드라이버(10)의 IC출력측으로 제공되는 경우에도, 상기 제어 회로는 도 2에 도시된 바와 같이 컬럼 드라이버(10)내에 제공된다.

상기 리셋 제어 펄스 발생 회로(81R)는 프리셋 카운터(preset counter)(82) 및 플립-플롭(flip-flop)(83)를 구비한다. 상기 프리셋 카운터(82)는 컬럼 드라이버(10)의 외부에 있는 MPU(7)로부터 공급된 데이터로 프리셋되고 타이밍 신호 발생 회로(84)로부터의 클럭 펄스(clock pulse) CLK에 따라 상기 프리셋 데이터를 카운트 다운한다. 상기 프리셋 카운터(82)의 카운트가 0이 된 경우, 출력 펄스를 발생하고 이의 라이징 엣지(rising edge)가 트리거 신호(trigger signal)로서 플립-플롭(83)에 공급된다. 상기 플립-플롭(83)의 입력 단자 D는 풀 업(pull up)되기 때문에, 데이터 "1"이 상기 트리거 신호에 응답하여 플립-플롭(83)에 설정되고, Q 출력이 리셋 제어 펄스 RSR로서 인버터(85)를 통해 라인(11)에 공급된다.

또한, 플립-플롭(83)은 제어 회로(8)의 타이밍 신호 발생 회로(84)로부터 리셋 단자 R에 공급된 디스플레이 스타트 펄스 DSTP에 의해 리셋된다. 상기 프리셋 카운터(82)의 프리셋값의 카운트-다운은 상기 디스플레이 스타트 펄스 DSTP의 모든 라이징 엣지에 의해 행해진다. 상기 프리셋값은 MPU(7)에 의해 또는 프리셋 카운터(82)의 내부 레지스터에 의해 상기 디스플레이 스타트 펄스 DSTP의 라이징 엣지에 상응하게 프리셋 카운터에 설치될 수도 있다.

그 결과, 상기 리셋 제어 펄스 발생 회로(81R)는 도 3(e)에 도시된 리셋 제어 펄스 RSR을 발생한다. 상기 리셋 제어 펄스 RSR은 프리셋 카운터(82)에 프리셋된 R 표시 색상에 대한 데이터에 대응하게 상승한다.

마찬가지로, 상기 리셋 제어 펄스 발생 회로(81G)는 도 3(h)에 도시된 리셋 제어 펄스 RSG를 발생시킨다. 상기 리셋 제어 펄스 RSG은 프리셋 카운터(82)에 프리셋된 G 표시 색상에 대한 데이터에 대응하게 상승한다.

마찬가지로, 상기 리셋 제어 펄스 발생 회로(81B)는 프리셋 카운터(82)에 프리셋된 B 표시 색상에 대한 데이터에 대응하게 상승하는 도 3(i)에 도시된 리셋 제어 펄스 RSB를 발생한다.

각 리셋 제어 펄스 RSR, RSG, RSB는 리셋 기간 RT에서 "H"레벨이고 (D+ RT) 기간과 함께 디스플레이 기간 D에서 "L"레벨이다. 이에 따라, 리셋 주기 RT는 도 3(e)에 도시된 바와 같이 "H"레벨인 리셋 제어 펄스 RSR에 의해 결정된다. 상기 디스플레이 스타트 펄스 DSTP는 "H"레벨이고, 상기 디스플레이 기간 RT는 시작되고 동시에 리셋 기간은 종료된다. 상기 리셋 주기가 종료되는 시점을 기준으로 하여, 리셋 제어 펄스 RSR, RSG, RSB에 대응하는 프리셋 카운터(82)의 카운트 다운이 시작되어 다음 상승 타이밍이 결정된다. 상기 각 표시 색상에 대한 디스플레이 기간 D는 리셋 제어 펄스의 상승 타이밍과 함께 종료된다.

결과적으로 예컨대 R 표시 색상에 대한 유기 EL 소자(9)를 구동하는 전류는 도 3(f)에 도시된 피크 발생 펄스 Pp에 따라 발생된 도 3(g)에 실선으로 도시된 파형을 갖는다. 점선은 상술된 바와 같이 구동 전류에 대응하는 전압 파형을 나타낸다.

또한, 도 3(e), 도 3(h), 도 3(i)에 도시된 리셋 제어 펄스 RSR, RSG, RSB가 "H"레벨인 리셋 기간RT에서, 각종 데이터의 설정 및 유기 EL 소자(9)의 애노드 전압을 소정 정전압으로 리셋하는 전압 리셋 등이 행해진다. 특히, 상기 리셋 신호가 "H"레벨인 경우, 디스플레이 데이터는 각 단자 핀에 상응하여 설치된 디스플레이 데이터 레지스터(6)에 설정된다. 이에 따라, 각 R, G, B 표시 색상에 대한 단자 핀의 수가 132가 되는 경우, 각 리셋 제어 펄스의 "H"기간은 도 3(c)의 픽셀 카운터 값으로 도시된 바와 같이 133클럭 이상이 필요해진다.

도 3(g)에 도시된 바와 같이, 전류 구동 파형의 라이징 엣지는 디스플레이 기간 D의 시작 타이밍에 대응한다. 전류 구동 파형의 폴링 엣지(falling edge)는 디스플레이 기간 D의 종료 타이밍에 대응한다. 이에 따라, 각 표시 색상에 대응하게 리셋 제어 펄스 RSR, RSG, RSB의 폭을 설정함으로써 R, G, B 표시 색상에 대한 디스플레이 기간 D를 변경하는 것이 가능하다. 이 실시예에서, 디스플레이 기간 D는 리셋 제어 펄스 발생 회로(81R, 81G, 81B)에 각 프리셋 카운터(82)의 프리셋값을 외부 설정함으로써 각 표시 색상에 대해 결정된다. 디스플레이 스크린상의 표시 색상의 디스플레이 휘도는 프리셋값에 따라 디스플레이 기간 D를 조절함으로써 조절된다.

상기 프리셋 제어 펄스 발생 회로(81R)의 프리셋 카운터(82)에 프리셋된 데이터는 R 표시 색상에 대응하는 값으로 MPU(7)에 의해 설정된다. 또한 리셋 제어 펄스 발생 회로(81G, 81B)의 프리셋 카운터(82)에 프리셋된 데이터는 G 및 B

표시 색상에 대응하는 값으로 MPU(7)에 의해 각각 설정된다. 이에 따라, 도 3(h), 도 3(i)에 도시된 바와 같은 상이한 상승 타이밍을 갖는, G 및 B 표시 색상에 대응하는 리셋 제어 펄스 RSG 및 RSB가 발생된다. 그 결과 리셋 제어 펄스 RSR, RSG, RSB의 상승 지점은 MPU(7)에 의해 설정된 데이터를 이용하여 조절될 수 있다.

MPU(7)로부터 공급되고 리셋 제어 펄스 발생 회로(81R, 81G, 81B)의 프리셋 카운터(82)에 설정되는 데이터값은 MPU(7)에 예컨대 비휘발성 메모리 등에 저장되고, 구동 회로의 전원이 온으로 켜진 경우 프리셋 카운터(82)에 설정된다. 또한, 상기 데이터는 외부에서 MPU(7)에 입력된 입력 데이터에 대응하게 비휘발성 메모리 등에 저장된다. 특히, MPU(7)에 데이터를 입력하고 비휘발성 메모리에 데이터를 기록하는 것은 키보드를 이용하여 각 R, G, B 표시 색상을 MPU(7)에 입력함으로써 행해진다. 또한 화이트 밸런스의 조절은 제품의 시험단계 등에서 데이터를 근거로 행해진다.

상기 실시예에서, 상기 리셋 제어 펄스 발생 회로는 각 G 및 B 표시 색상에 제공되어 각 리셋 제어 펄스를 발생한다. 그러나, 현재 G 및 B 표시 색상에 대한 발광 재료들간에 발광 효율의 차이가 적기 때문에, 두개의 리셋 제어 발생 회로 대신 한 개의 리셋 제어 펄스 발생 회로를 이용하여 G 및 B 표시 색상에 대한 리셋 기간을 제어할 수 있다.

또한, 상기 실시예에서, 각 표시 색상의 리셋 기간은 상기 프리셋 카운터를 이용하여 디스플레이 기간을 측정함으로써 설정된다. 상기 프리셋 카운터는 프로그램가능한 소프트 카운터를 구비한다. 즉, 본 발명은 리셋 기간을 시간-측정 수단으로 설정할 수 있도록 제공된 모든 타입의 프리셋 카운터을 사용할 수 있다.

또한, 상기 실시예에서, 제너 다이오드 DZR, DZG, DZB는 R, G, B 표시 색상에 대한 예비 충전 전압을 발생하는데 사용된다. 상기 예비 충전 전압은 동일할 수도 있다. 이에 따라, 단일의 제너 다이오드 또는 정전압 회로가 제너 다이오드 DZR, DZG, DZB 대신 사용될 수도 있다. 또한, 제너 다이오드는 각 출력 단자에 제공될 수도 있다.

발명의 효과

본 발명에 따른 유기 EL 소자 구동 회로 및 상기 유기 EL 소자 구동 회로와 동일한 회로를 이용한 유기 EL 디스플레이 장치를 제공함으로써, R, G, B 표시 색상의 휘도 조절을 통해 전자 장치의 유기 EL 디스플레이 장치의 스크린상에서 화이트 밸런스를 조절할 수 있다. 또한 각 R, G, B 표시 색상에 대한 기준 전류의 동적 범위가 소폭인 것과는 관계없이 화이트 밸런스를 정밀하게 조절할 수 있다.

본 발명의 바람직한 실시예들은 예시의 목적을 위해 개시된 것이며, 당업자라면 본 발명의 사상과 범위안에서 다양한 수정, 변경, 부가 등이 가능할 것이며, 이러한 수정 변경 등은 이하의 특허 청구의 범위에 속하는 것으로 보아야 할 것이다.

(57) 청구의 범위

청구항 1.

유기 EL 디스플레이 패널의 R, G, B 표시 색상에 상응하여 설치된 단자 핀을 이용하여 디스플레이 기간내에 유기 EL 소자를 전류-구동하고, 수평 스캔 기간에 대응하는 디스플레이 기간 및 상기 수평 스캔 기간의 귀선(retrace) 기간에 대응하는 리셋 기간을 조절하는 타이밍 제어 신호에 따라 리셋 기간내에 유기 EL 소자의 단자 전압을 리셋하는 유기 EL 소자 구동 회로에 있어서,

펄스 발생 회로에 외부 설정된 데이터에 따라 설정되는 리셋 기간을 갖는 타이밍 제어 신호를 각 R, G, B 표시 색상에 대응하여 발생하는 펄스 발생 회로를 포함하되, 상기 유기 EL 디스플레이 패널의 스크린상의 각 표시 색상의 디스플레이 휘도는 상기 데이터에 따라 조절되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 2.

제1항에 있어서,

R 표시 색상에 대한 타이밍 제어 신호의 리셋 기간이 각 G 및 B 표시 색상에 대한 타이밍 제어 신호의 리셋 기간보다 긴 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 3.

제2항에 있어서,

각 R, G, B 표시 색상에 대응하는 기준 전류를 발생하는 복수의 기준 전류 발생 회로를 추가로 포함하되, 상기 단자 핀에 공급된 출력 전류는 기준 전류를 근거로 생성되고, 상기 스크린상의 각 R, G, B 표시 색상에 대응하는 디스플레이 휘도는 상기 기준 전류를 조절함으로써 조절되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 4.

제3항에 있어서,

상기 펄스 발생 회로는 각 R, G, B 표시 색상에 상응하여 설치되고 상기 데이터는 상기 유기 EL 소자 구동 회로에 외부 입력되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 5.

제4항에 있어서,

상기 펄스 발생 회로 각각은 상기 설정된 데이터에 대응하는 수의 클럭을 카운트하는 카운터를 포함하고 상기 타이밍 제어 신호는 상기 카운터의 카운트값에 따라 발생되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 6.

제5항에 있어서,

상기 단자 핀에 상응하여 설치된 제1 D/A 컨버터 회로, 상기 유기 EL 소자를 구동하는 출력 전류를 발생하는 전류원을 추가로 포함하되,

각 R, G, B 표시 색상에 대한 상기 제1 D/A 컨버터 회로는 각 R, G, B 표시 색상에 대응하는 기준 전류 또는 상기 기준 전류를 근거로 발생된 구동 전류 및 디스플레이 데이터를 수용하고, 상기 기준 전류 또는 구동 전류에 따라 상기 디스플레이 데이터를 D/A 변환하고, 상기 D/A 변환에 의해 수득된 전류에 따라 상기 전류원을 구동하고,

또한 상기 출력 전류를 발생하는 전류원의 출력 단자에 상응하여 설치된 스위치 회로를 포함하되, 상기 유기 EL 소자는 상기 스위치 회로가 타이밍 제어 신호에 따라 온(ON)으로 켜진 경우 리셋되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 7.

제6항에 있어서,

상기 전류원은 커런트 미러 회로를 구비하고, 상기 기준 전류 발생 회로는 각 R, G, B 표시 색상에 상응하여 설치된 세개의 기준 전류 발생 회로를 포함하고, 상기 각 기준 전류 발생 회로에 의해 발생된 기준 전류의 값은 상기 기준 전류 발생 회로에 외부 설정된 데이터에 따라 설정되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 8.

제7항에 있어서,

상기 각 기준 전류 발생 회로는 상기 기준 전류 발생 회로에 외부 설정된 데이터를 D/A 변환하는 제2 D/A 컨버터 회로를 포함하고, 상기 데이터는 상기 유기 EL 소자 구동 회로에 외부 입력되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 9.

제6항에 있어서,

상기 각 G 및 B 표시 색상에 대한 타이밍 제어 신호가 동일한 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 10.

제 9항에 있어서,

상기 전류원은 커런트 미러 회로를 구비하고, 상기 기준 전류 발생 회로는 각 R, G, B 표시 색상에 상응하여 설치된 세개의 기준 전류 발생 회로를 포함하고, 상기 각 기준 전류 발생 회로에 의해 발생된 기준 전류의 값은 상기 기준 전류 발생 회로에 외부 설정된 데이터에 따라 설정되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 11.

제10항에 있어서,

상기 기준 전류 발생 회로 각각은 상기 기준 전류 발생 회로에 외부 설정된 데이터를 D/A 변환하는 제2 D/A 컨버터 회로를 포함하고, 상기 데이터는 상기 유기 EL 소자 구동 회로에 외부 입력되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 12.

제11항에 있어서,

각 R, G, B 표시 색상에 대한 상기 기준 전류 발생 회로는 단일의 기준 전류 발생 회로를 구비하고, 상기 G 에 대한 타이밍 제어 신호 및 B 에 대한 타이밍 제어 신호는 동일한 펄스인 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 13.

제1항 내지 제12항 중 어느 한 항에 따른 유기 EL 소자 구동 회로를 포함하는 것을 특징으로 하는 유기 EL 디스플레이 장치.

청구항 14.

제13항에 있어서,

상기 유기 EL 소자 구동 회로는 IC 칩으로서 제공되고, 상기 제어 회로는 상기 유기 EL 소자 구동 IC의 외부에 IC 칩으로서 제공되는 것을 특징으로 하는 유기 EL 디스플레이 장치.

청구항 15.

제14항에 있어서,

프로세서를 추가로 포함하되, 상기 펄스 발생 회로에 설정된 데이터 및 상기 제2 D/A 컨버터 회로에 설정된 데이터는 상기 프로세서에 입력된 데이터에 따라 프로세서에 의해 공급되는 것을 특징으로 하는 유기 EL 디스플레이 장치.

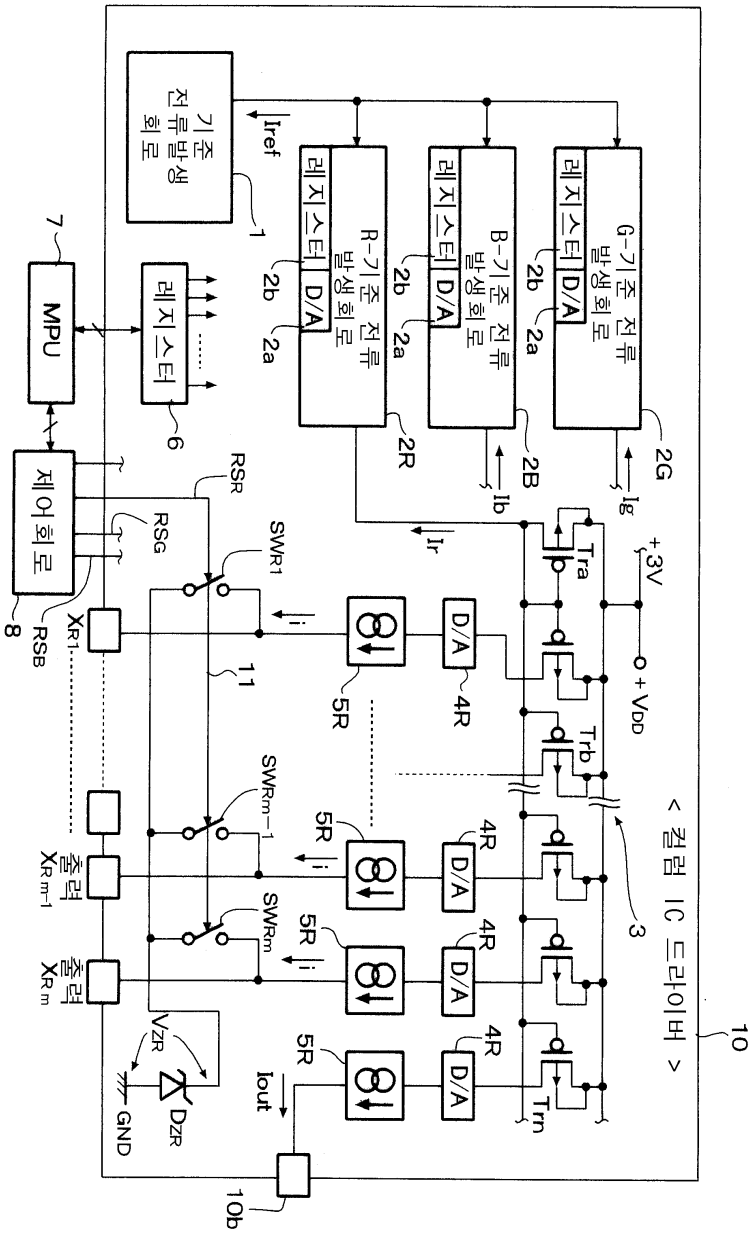
청구항 16.

제15항에 있어서,

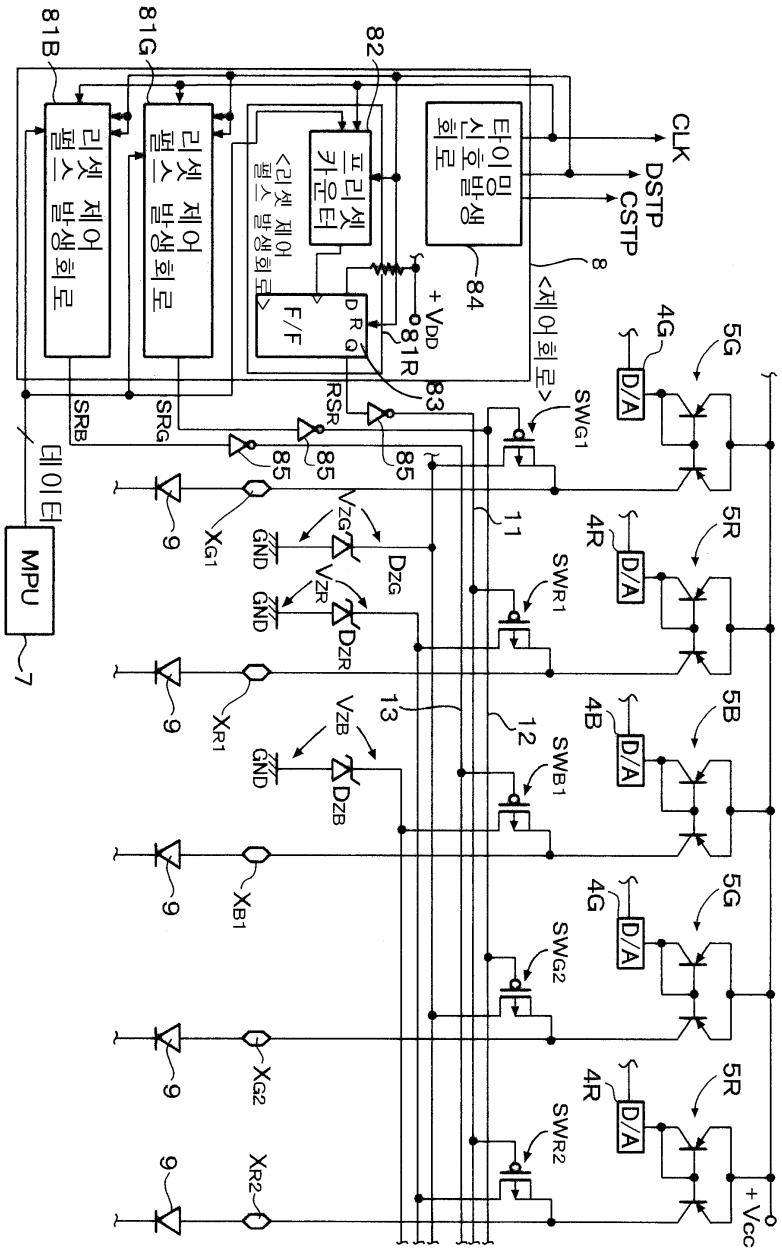
상기 펄스 발생 회로는 프로그램 가능한 폭을 갖는 펄스를 발생하는 프로그램형 펄스 발생 회로인 것을 특징으로 하는 유기 EL 디스플레이 장치.

도면

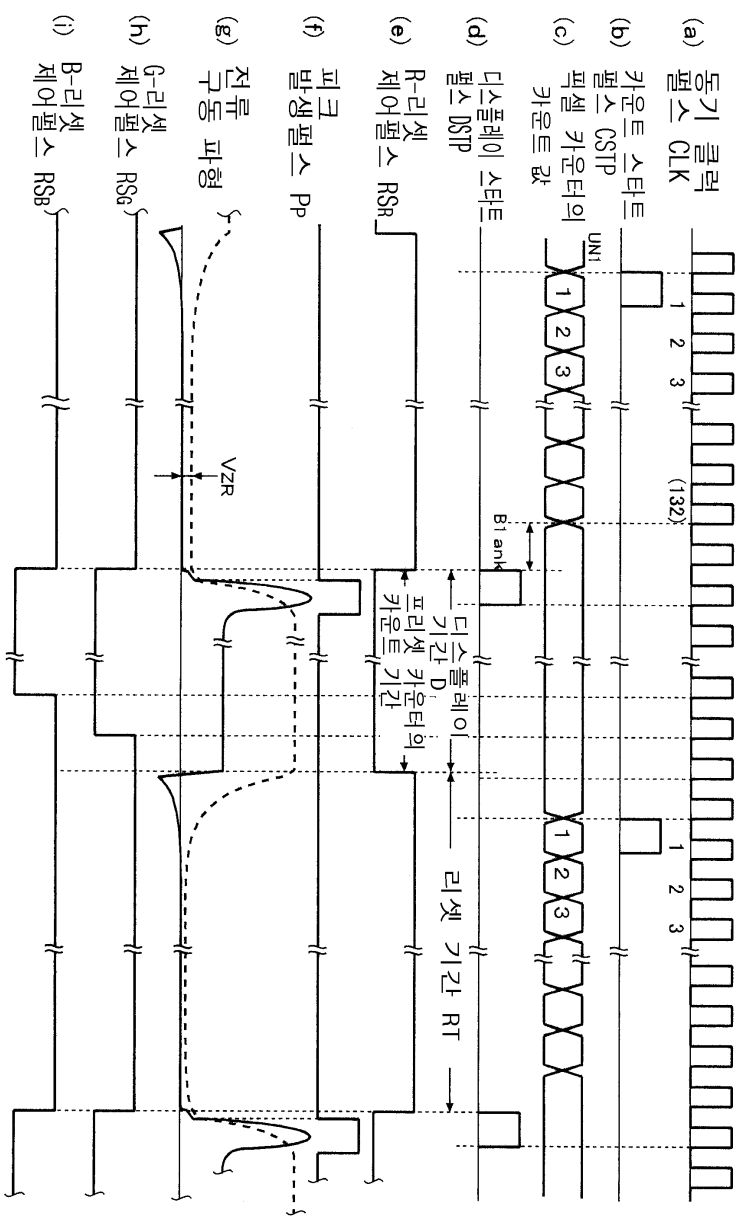
도면1


< 컬럼 IC 드라이버 >
10
기준 전류발생 회로
Iref
1
MPU
7
레지스터
6
제어회로
8
RSR
RSG
RSB
SWR1
SWRm-1
SWRm
XR1
XRm-1
XRm
출력
11
G-기준 전류 발생 회로
B-기준 전류 발생 회로
R-기준 전류 발생 회로
레지스터
D/A
2G
2B
2R
2a
2b
Ig
Ib
Ir
+3V
+VDD
Tra
Trb
Trn
3
5R
4R
i
VZR
DZR
GND
Iout
10b

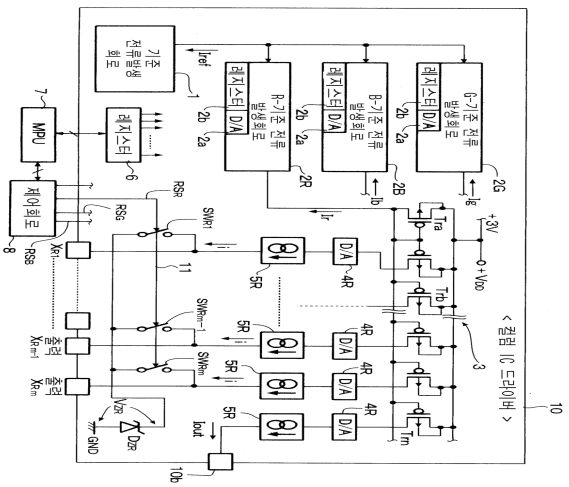
도면2


81B
81G
82
CLK
DSTP
CSTP
타이밍 신호발생 회로
프리셋 카운터
<리셋 제어 펄스 발생회로>
F/F
84
8
<제어 회로>
+VDD
81R
83
SWG1
4G
5G
D/A
SRB
SRG
RSR
85
데이터
MPU
7
9
XG1
VZG
GND
DZG
VZR
DZR
11
SWR1
4R
5R
XR1
13
VZB
DZB
12
SWB1
4B
5B
XB1
SWG2
XG2
SWR2
XR2
+Vcc

도면3


(a) 동기 클럭 펄스 CLK
(b) 카운트 스타트 펄스 CSTP
(c) 픽셀 카운터의 카운트 값
UN1
1
2
3
(132)
(d) 디스플레이 스타트 펄스 DSTP
Blank
(e) R-리셋 제어펄스 RSR
(f) 피크 발생펄스 PP
(g) 전류 구동 파형
VZR
(h) G-리셋 제어펄스 RSG
(i) B-리셋 제어펄스 RSB
디스플레이 기간 D
프리셋 카운트 기간
리셋 기간 RT

专利名称(译)	一种有机EL元件驱动电路和使用该驱动电路的有机EL显示装置		
公开(公告)号	KR100537486B1	公开(公告)日	2005-12-19
申请号	KR1020030069408	申请日	2003-10-07
[标]申请(专利权)人(译)	罗姆股份有限公司 罗穆亚尔德是部分株式会社		
申请(专利权)人(译)	罗穆亚尔德株式会社		
当前申请(专利权)人(译)	罗穆亚尔德株式会社		
[标]发明人	MAEDE JUN 마에데준 FUJISAWA MASANORI 후지사와마사노리		
发明人	마에데준 후지사와마사노리		
IPC分类号	G09G3/20 G09G3/30 G09G3/32		
CPC分类号	G09G2310/061 G09G2310/0251 G09G2310/027 G09G3/2011 G09G3/3283 G09G2320/0233 G09G2320/0626 G09G2320/0606 G09G2320/0666		
优先权	2002294634 2002-10-08 JP		
其他公开文献	KR1020040032062A		
外部链接	Espacenet		

摘要(译)

对于每个R，G，B显示颜色，提供用于分离对应于一行的水平扫描周期的显示周期和对应于水平扫描的回扫周期的复位周期的定时控制信号。通过根据外部设置的数据设置定时控制信号的重置周期来确定R，G和B显示颜色的显示周期，从而调整每种显示颜色的亮度。 1