

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁷ G09G 3/30	(45) 공고일자 (11) 등록번호 (24) 등록일자	2005년11월28일 10-0531403 2005년11월21일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자	10-2003-0087463 2003년12월04일	(65) 공개번호 (43) 공개일자	10-2004-0049276 2004년06월11일
------------------------	--------------------------------	------------------------	--------------------------------

(30) 우선권주장	JP-P-2002-00353828 JP-P-2003-00207268	2002년12월05일 2003년08월12일	일본(JP) 일본(JP)
------------	--	----------------------------	------------------

(73) 특허권자 샤프 가부시키키가이샤
일본 오사카후 오사카시 아베노꾸 나가이계쵸 22방 22고

(72) 발명자 센다다카히로
일본나라켄덴리시니카이도까미노소쵸81-1-404

무로이다카오
일본나라켄야마또꼬리야마시신마쵸179-2

(74) 대리인 장수길
 구영창

심사관 : 천대식

(54) 표시 장치

요약

각 화소에는, 유기 EL 소자에 전류를 흘리기 위한 제1 배선과, 제1 배선으로부터 상기 전류를 흘리는 경로에 유기 EL 소자와 직렬로 삽입됨과 함께 도통 저항의 제어 단자를 갖는 제1 TFT 소자와, 경로에 유기 EL 소자 및 제1 TFT 소자와 직렬로 삽입됨과 함께 도통/차단용의 제어 단자를 갖는 제2 TFT 소자와, 축적한 전하에 따른 전압을 상기 제1 TFT 소자의 도통 저항의 제어 전압으로서 제1 TFT 소자의 제어 단자에 인가하는 커패시터와, 커패시터에 대한 전하 공급 경로 상에 삽입됨과 함께 도통/차단용의 제어 단자를 구비하고, 차단에 의해서 커패시터에 축적한 전하를 유지시키는 제3 TFT 소자와, 제2 TFT 소자의 제어 단자에 제어 전압을 인가하는 제2 배선과, 제3 TFT 소자의 제어 단자에 제어 전압을 인가하는 제3 배선을 포함한다. 이에 따라, 보다 넓은 면적을 투명 전극에 할당할 수 있다.

대표도

도 1

색인어

도통/차단, 제어 단자, 커패시터, 도통 저항, 능동 소자, 전류원 회로, 전압원 회로

명세서

도면의 간단한 설명

- 도 1은 본 발명의 제1 실시 형태에 따른 표시 장치가 구비하는 화소 회로의 구성을 도시하는 회로도.
- 도 2는 본 발명의 제1 실시 형태에 따른 표시 장치의 구성을 나타내는 회로 블록도.
- 도 3은 본 발명의 제1 실시 형태에 따른 표시 장치의 동작을 도시하는 타이밍도.
- 도 4는 도 1의 화소 회로를 구비한 화소의 레이아웃을 도시하는 평면도.
- 도 5는 본 발명의 제2 실시 형태에 따른 표시 장치가 구비하는 화소 회로의 구성을 도시하는 회로도.
- 도 6은 본 발명의 제2 실시 형태에 따른 표시 장치의 동작을 도시하는 타이밍도.
- 도 7은 본 발명의 제3 실시 형태에 따른 표시 장치가 구비하는 화소 회로의 구성을 도시하는 회로도.
- 도 8은 본 발명의 제3 실시 형태에 따른 표시 장치의 동작을 도시하는 타이밍도.
- 도 9는 본 발명의 제4 실시 형태에 따른 표시 장치가 구비하는 화소 회로의 구성을 도시하는 회로도.
- 도 10은 본 발명의 제4 실시 형태에 따른 표시 장치의 동작을 도시하는 타이밍도.
- 도 11은 본 발명의 제5 실시 형태에 따른 표시 장치가 구비하는 화소 회로의 구성을 도시하는 회로도.
- 도 12는 본 발명의 제5 실시 형태에 따른 표시 장치의 동작을 도시하는 타이밍도.
- 도 13은 종래의 표시 장치가 구비하는 화소 회로의 제1 예의 구성을 도시하는 회로도.
- 도 14는 종래의 표시 장치가 구비하는 화소 회로의 제2 예의 구성을 도시하는 회로도.
- 도 15는 종래의 표시 장치가 구비하는 화소 회로의 제3 예의 구성을 도시하는 회로도.
- 도 16은 도 14 또는 도 15의 화소 회로를 구비한 화소의 레이아웃의 예를 도시하는 평면도.
- 도 17은 본 발명의 제6 실시 형태에 따른 표시 장치가 구비하는 화소 회로의 구성을 도시하는 회로도.
- 도 18은 본 발명의 제6 실시 형태에 따른 표시 장치의 동작을 도시하는 타이밍도.

<도면의 주요 부분에 대한 부호의 설명>

2 : 전류원 회로

6 : 전압원 회로

EL1~EL5 : 유기 EL 소자(전기 광학 소자)

PW(1)~PW(5) : 소스 배선 겸 전원 배선, 전원 배선(제1 배선)

Gi(1), Gi(3), Gi(5) : 게이트 배선(제3 배선)

Gi(2), Gi(4) : 제어 배선(제2 배선)

Ei(1), Ei(3), Ei(5) : 제어 배선(제2 배선)

Ei(2), Ei(4) : 제어 배선(제3 배선)

Q1, Q4, Q7, Q10, Q13 : TFT 소자(제1 능동 소자)

Q3, Q6, Q9, Q12, Q15 : TFT 소자(제2 능동 소자)

Q2, Q5, Q8, Q11, Q14 : TFT 소자(제3 능동 소자)

Q16 : TFT 소자(제4 능동 소자)

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 유기 EL(Electro Luminescence) 디스플레이나 FED(Field Emission Display) 등의 전류 구동형의 전기 광학 소자를 이용한 표시 장치에 관한 것이다.

최근, 유기 EL 디스플레이나 FED 디스플레이의 연구 개발이 활발히 행해지고 있다. 특히 유기 EL 디스플레이는, 저전압/저소비 전력으로 발광 가능한 디스플레이로서, 휴대 전화나 PDA(Personal Digital Assistants) 등의 휴대 기기용으로서 주목받고 있다.

이 유기 EL 디스플레이는 단순 매트릭스형으로부터 상품화가 시작되었지만, 장래 액티브 매트릭스형이 주류가 될 것으로 생각되고 있다. 이 유기 EL용 능동 소자는, 비정질 실리콘 TFT라도 실현 가능하지만, 드라이브 회로도 동시에 형성할 수 있어, 보다 소형의 TFT로 유기 EL을 구동할 수 있는(TFT의 이동도가 높다), 단결정 실리콘 TFT이나 폴리실리콘 TFT이나 CG(Continuous Grain) 실리콘 TFT이 유력시되고 있다. 특히, 직시형 디스플레이용으로서 유리 기판 위에 형성할 수 있는 저온 폴리실리콘 TFT이나 CG 실리콘 TFT가 선호되고 있다.

이 저온 폴리실리콘이나 CG 실리콘을 이용한 액티브 매트릭스형 유기 EL의 화소 회로는, "Active Matrix Addressing of Polymer Light Emitting Diodes Using Low Temperature Poly Silicon TFTs", AM-LCD 2000 pp249-252(이하, 문헌1이라고 칭함) 등에서 참조되어 있는 바와 같이, 기본적으로 도 13에 도시한 바와 같이 2개의 TFT 소자 Qa·Qb와 컨덴서 Ca와 유기 EL 소자 ELa로 구성된다.

즉, 전원 배선 Vref와 전원 단자 Vcom 과의 사이에서 구동용 TFT 소자 Qb가 유기 EL 소자 ELa와 직렬로 배치되고, 그 구동용 TFT 소자 Qb의 게이트 단자와 소스 단자와의 사이에 컨덴서 Ca가 접속되고, 소스 단자는 전원 배선 Vref에 접속되어 있다. 또한, 선택용 TFT 소자 Qa의 게이트 단자는 게이트 배선 Gi에 접속되어 있고, 소스/드레인 단자는 소스 배선 Sj와 구동용 TFT 소자 Qb의 게이트 단자를 접속하도록 접속되어 있다. 선택용 TFT 소자 Qa를 도통 상태(ON 상태)로 하고, 소스 배선 Sj로부터 컨덴서 Ca로 전압을 입력함으로써, 구동용 TFT 소자 Qb의 도통 저항을 제어하여, 유기 EL 소자 ELa에 흐르는 전류를 제어하여, 화소의 휘도를 제어하는 구성이다. 또한, 그 후, 선택용 TFT 소자 Qa를 비도통 상태(OFF 상태)로 하고, 컨덴서 Ca의 전위를 유지하여, 구동용 TFT 소자 Qb의 도통 상태를 유지하여, 화소의 휘도를 유지하는 구성이다.

유기 EL 소자의 발광 휘도는, 유기 EL 소자에 흐르는 전류값에 비례하기 때문에, 이 구성에서는, 유기 EL 소자 ELa의 인가 전압-전류 특성이 변화하면, 유기 EL 소자 ELa에 흐르는 전류값이 변화한다고 하는 과제가 있다.

그래서, "Active Matrix PolyLED Displays", IDW`00 pp235-238(이하, 문헌2이라고 칭함)에 기재된 화소 회로 구성을 도 14에 도시한다. 도 14의 회로 구성에서는, 구동용 TFT 소자 Qb와 유기 EL 소자 ELa와의 사이에 스위치용 TFT 소자 Qc를 배치하고, 구동용 TFT 소자 Qb와 스위치용 TFT 소자 Qc와의 접속점과, 소스 배선 Sj 와의 사이에 선택용 TFT 소자 Qa를 접속하고, 선택용 TFT 소자 Qa와 컨덴서 Ca와의 사이에 스위치용 TFT 소자 Qd를 배치하고 있다. 선택용 TFT 소자 Qa의 게이트 단자 및 스위치용 TFT 소자 Qc·Qd의 게이트 단자는 게이트 배선 Gi에 접속되어 있다.

이 구성에서는, 스위치용 TFT 소자 Qc를 OFF 상태로 하고, 선택용 TFT 소자 Qa와 스위치용 TFT 소자 Qd를 ON 상태로 함으로써, 전원 배선 Vref로부터 소스 배선 Sj로 전류가 흐른다. 이 전류량을 도시 생략된 소스 드라이브 회로의 전류원으로 제어함으로써, 구동용 TFT 소자 Qb의 게이트 전압이, 구동용 TFT 소자 Qb의 임계값 전압/이동도에 따르지 않고, 구동용 TFT 소자 Qb에 그 소스 드라이브 회로로 규정된 전류량이 흐르는 전압으로 설정된다. 그리고, 선택용 TFT 소자 Qa와 스위치용 TFT 소자 Qd를 OFF 상태로 하고, 스위치용 TFT 소자 Qc를 ON 상태로 함으로써, 컨덴서 Ca에 이 때의 전위가 유지되어, 구동용 TFT 소자 Qb로부터 설정된 전류량이 유기 EL 소자 ELa로 흐르도록 제어된다.

또한, 일본국 공표 특허 공보 『특표 2002-514320호 공보(공표일 2002년 5월 14일)』(국제 공개 번호: WO98/48403)(이하, 문헌3이라고 칭함)에 기재된 화소 회로 구성을 도 15에 도시한다. 도 15의 회로 구성에서는, 구동용 TFT 소자 Qb와 전원 배선 Vref 와의 사이에 스위치용 TFT 소자 Qg가, 구동용 TFT 소자 Qb와 소스 배선 Sj 와의 사이에 스위치용 TFT 소자 Qf가, 유기 EL 소자 ELa와 컨덴서 Ca 와의 사이에 선택용 TFT 소자 Qe가 배치되어 있다. 스위치용 TFT 소자 Qf·Qg 및 선택용 TFT 소자 Qe의 각 게이트 단자는 게이트 배선 Gi에 접속되어 있다.

이 구성에서는, 스위치용 TFT 소자 Qg를 OFF 상태로 하고, 선택용 TFT 소자 Qe와 스위치용 TFT 소자 Qf를 ON 상태로 함으로써 소스 배선 Sj로부터 유기 EL 소자 ELa로 전류가 흐른다. 이 전류량을 도시 생략된 소스 드라이브 회로의 전류 드라이브 회로 pj로 제어함으로써, 구동용 TFT 소자 Qb의 게이트 단자 전압이, 구동용 TFT 소자 Qb의 임계값 전압·이동도에 따르지 않고, 구동용 TFT 소자 Qb에 그 소스 드라이브 회로로 규정된 전류량이 흐르는 전압으로 설정된다. 그리고, 스위치용 TFT 소자 Qf와 선택용 TFT 소자 Qe를 OFF 상태로 하고, 스위치용 TFT 소자 Qg를 ON 상태로 함으로써, 컨덴서 Ca에 이 때의 전위가 유지되어, 구동용 TFT 소자 Qb로부터 설정된 전류량이 유기 EL 소자 ELa에 흐르도록 제어된다.

또한, CG 실리콘 TFT의 구성에 관해서는, SID'00 Digest pp.924-927의 "4.0-in. TFT-OLED Displays and a Novel Digital Driving Method" 반도체 에너지 연구소(이하, 문헌 4라고 칭함) 등에서 발표되어 있다. 또한, CG 실리콘 TFT 프로세스에 관해서는, AM-LCD 2000 pp.25-28의 "Continuous Grain Silicon Technology and Its Applications for Active Matrix Display" 반도체 에너지 연구소(이하, 문헌 5라고 칭함) 등에서 발표되어 있다. 또한, 유기 EL 소자의 구성에 대해서는, AM-LCD'01 pp.211-214의 "Polymer Light-Emitting Diodes for use in Flat Panel Display"(이하, 문헌 6이라고 칭함) 등에서 발표되어 있다.

그러나, 상기 문헌 2이나 문헌 3에서는, 선택 기간에 소스 배선 Sj로부터 소정의 전류값을 공급함으로써 유기 EL 소자 ELa를 구동하기 위한 능동 소자인 구동용 TFT 소자 Qb의 게이트 단자 전위를 설정하기 때문에, 유기 EL 소자 ELa에 흐르는 전류값이 그 설정된 전류값으로 결정되고, 유기 EL 소자 ELa의 인가 전압-전류 특성이 변화해도, 유기 EL 소자 ELa에 흐르는 전류값이 변화하지 않아서, 그 발광 휘도가 변화하기 어렵다고 하는 이점이 있다.

발명이 이루고자 하는 기술적 과제

그러나, 상기 문헌2이나 문헌3의 화소 회로 구성은, 유기 EL 소자 1개당 1개의 컨덴서 및 4개의 TFT 소자와, 1개의 전원 배선과, 1개의 소스 배선 및 1개의 게이트 배선을 필요로 하는 4 TFT 화소 회로 구성으로 되어 있다. 그 때문에, 이들 4 TFT 화소 회로 구성에서는, 컨덴서나 배선이나 TFT 소자에 취해지는 면적이 증가하여, 유기 EL 소자를 형성하기 위한 투명 전극(예를 들면 ITO)의 면적(즉 양극 면적)이 작아지게 된다. 특히, TFT 소자 사이즈나 배선 폭의 최소값은 프로세스 룰로 결정되기 때문에, 화소 사이즈가 작아지더라도, 이들 TFT 소자 사이즈나 배선 폭을 작게 하는 것은 할 수 없는 것이 현상이다.

이 때문에, 100 ppi 이상의 고정밀 패널을 제조하려고 하면, 도 14이나 도 15의 4 TFT 화소 회로 구성에서는, 확보할 수 있는 투명 전극의 면적이 도 13의 2 TFT 화소 회로 구성의 반 이하로 되게 된다.

또한, 소정의 휘도를 얻기 위한 바람직한 전원 전압은 RGB 각 도트에서 서로 다르기 때문에, 상기 전원 배선 Vref는 RGB 각 색마다 다르게 하는 것이 바람직하다. 이 경우, RGB 각 색은 전원 배선 Vref에 따라서 형성되어, 도 16에 도시한 바와 같이, 화소 회로 Aij는 전원 배선 Vref에 따라서 3 분할되어 RGB 각 도트가 형성된다. 그러나, 상기 소스 배선 Sj도 이 전원 배선 Vref에 평행하게 형성되기 때문에, 화소 회로 Aij를 통하는 배선은, 전원 배선 Vref가 3개, 소스 배선 Sj가 3개, 게이트 배선 Gi가 1개가 된다.

결국, 도 14이나 도 15의 화소 회로를 갖는 표시 장치에서는, 도 16에 도시한 바와 같이, TFT 영역(7)이나 게이트 배선 Gi의 영역 외에, 소스 배선 Sj를 위해 발광에 쓰지 않던 화소 에리어(RGB의 각 1 도트(9, 10, 11)로 1 화소를 형성한다)가,

화소 길이×(소스 배선 폭 Y[μm]+ 프로세스 상의 마진 P[μm])×3

으로 컷다. 여기서, 화소 길이=RGB 각 도트의 길이=RGB 각 도트의 폭 X[μm]×3이다. 그 결과, ITO 영역(8)의 면적, 즉 투명 전극을 형성하기 위한 면적이 매우 작아진다고 하는 과제가 발생하고 있었다.

본 발명은 상기 과제를 해결하기 위해서 이루어진 것으로, 그 목적은, 전기 광학 소자에 설정한 값의 전류를 흘리는 화소 회로 구성의 표시 장치에 있어서, 보다 넓은 면적을 투명 전극에 할당할 수 있는 표시 장치를 제공하는 것에 있다.

발명의 구성 및 작용

본 발명의 표시 장치는, 상기 과제를 해결하기 위해서, 전기 광학 소자를 구비한 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하고, 상기 전기 광학 소자를 상기 전류로 구동하는 표시 장치에 있어서, 상기 각 화소에는, 상기 전기 광학 소자에 상기 전류를 흘리기 위한 제1 배선과, 상기 제1 배선으로부터 상기 전기 광학 소자에 상기 전류를 흘리는 경로에 상기 전기 광학 소자와 직렬로 삽입됨과 함께 도통 저항의 제어 단자를 갖는 제1 능동 소자와, 상기 경로에 상기 전기 광학 소자 및 상기 제1 능동 소자와 직렬로 삽입됨과 함께 도통/차단용의 제어 단자를 갖는 제2 능동 소자와, 전하를 축적하여, 축적한 전하에 따른 전압을 상기 제1 능동 소자의 도통 저항의 제어 전압으로서 상기 제1 능동 소자의 제어 단자에 인가하는 전하 유지부와, 상기 전하 유지부에 대한 전하 공급 경로 상에 삽입됨과 함께 도통/차단용의 제어 단자를 구비하고, 차단에 의해서 상기 전하 유지부에 축적한 전하를 유지시키는 제3 능동 소자와, 상기 제2 능동 소자의 제어 단자에 도통/차단용의 제어 전압을 인가하는 제2 배선과, 상기 제3 능동 소자의 제어 단자에 도통/차단용의 제어 전압을 인가하는 제3 배선이 배치되어 있는 것을 특징으로 한다.

상기 발명에 따르면, 각 화소에 있어서, 제2 및 제3 배선으로부터의 제어 단자에의 제어 전압 인가에 의해 제2 및 제3 능동 소자를 도통시키면, 제1 배선으로부터 제1 능동 소자를 통하여 전기 광학 소자에 소정의 값의 전류를 흘리는 것이 가능한 상태가 된다. 이 때, 전하 유지부에 상기 값의 전류에 대응한 전하가 축적되도록 하여, 이후, 제3 배선으로부터의 제어 전압 인가에 의해 제3 능동 소자를 차단하면, 상기 값의 전류가 제1 능동 소자에 흐르는 제어 전압이 제1 능동 소자의 제어 단자에 인가되도록, 전하 유지부가 전하를 유지한다. 따라서, 이에 따라 전기 광학 소자에 흘리는 전류의 값을 설정할 수 있다.

그리고, 제2 배선으로부터의 제어 전압 인가에 의해 제2 능동 소자를 차단하면, 전하 유지부가 상기 전하를 유지한 상태에서 전기 광학 소자에 흐르는 전류를 차단할 수 있다. 이 차단 기간에는, 예를 들면 동일한 제1 배선에 연결되는 서로 다른 화소에 있어서 전기 광학 소자에 흘리는 전류의 값을 설정할 수 있다. 이와 같이 하여 각 화소에 전기 광학 소자의 전류의 값을 설정하여, 다시 제2 능동 소자를 도통시키면, 설정한 값의 전류로 전기 광학 소자를 구동할 수 있다.

상기한 구성에서는, 능동 소자는 1 화소에 관하여 3개, 컨덴서 등의 전하 유지부가 1개, 또한 배선이 3개 있으면 되고, 또한, 제2 및 제3 배선은, 컬러 표시 장치인 경우에 RGB 각 화소에 공통으로 설치할 수 있다. 따라서, 4개의 TFT 소자, 1개의 컨덴서, 1개의 전원 배선, 1개의 소스 배선, 및 1개의 게이트 배선을 구비한 종래의 4 TFT 화소 회로 구성보다도 능동 소자가 1개 적어지게 되기 때문에, 투명 전극의 면적을 크게 취할 수 있다. 또한, 종래의 4 TFT 화소 회로 구성에서는 컬러 표시 장치인 경우에 RGB 각 화소에 대하여 게이트 배선의 공통화는 가능할지라도 소스 배선이 각각 필요했지만, 본 발명에서는 이 소스 배선이 불필요하기 때문에, 더욱 투명 전극의 면적을 크게 취할 수 있다.

이 결과, 전기 광학 소자에 설정한 값의 전류를 흘리는 화소 회로 구성의 표시 장치에 있어서, 보다 넓은 면적을 투명 전극에 할당할 수 있는 표시 장치를 제공할 수 있다. 또한 이에 따라, 예를 들면 동일한 표시 휘도를 얻기 위해서 필요한 유기 EL 소자의 발광 휘도를 저하시킬 수 있어서, 그 휘도 수명을 개선된다.

또한, 본 발명의 표시 장치는, 상기 과제를 해결하기 위해서, 전기 광학 소자를 구비한 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하고, 상기 전기 광학 소자를 상기 전류로 구동하는 표시 장치에 있어서, 상기 각 화소에는, 상기 전기 광학 소자에 상기 전류를 흘리기 위한 제1 배선과, 상기 제1 배선으로부터 상기 전기 광학 소자에 상기 전류를 흘리는 경로에 상기 전기 광학 소자와 직렬로 삽입됨과 함께 도통 저항의 제어 단자를 갖는 제1 능동 소자와, 상기 경로에 상기 전기 광학 소자 및 상기 제1 능동 소자와 직렬로 삽입됨과 함께 도통/차단용의 제어 단자를 갖는 제2 능동 소자와, 전하를 축적하여, 축적한 전하에 따른 전압을 상기 제1 능동 소자의 도통 저항의 제어 전압으로서 상기 제1 능동 소자의 제어 단자에 인가하는 전하 유지부와, 상기 전하 유지부에 대한 전하 공급 경로 상에 삽입됨과 함께 도통/차단용의 제어 단자를 구비하고, 차단에 의해서 상기 전하 유지부에 축적한 전하를 유지시키는 제3 능동 소자와, 상기 제2 능동 소자의 제어 단자에 도

통/차단용의 제어 전압을 인가하는 제2 배선과, 상기 제3 능동 소자의 제어 단자에 도통/차단용의 제어 전압을 인가하는 제3 배선과, 상기 제1 능동 소자와 상기 제2 능동 소자와의 접속점과 상기 제2 배선과의 사이에 접속됨과 함께, 상기 제3 배선에 접속되는 도통/차단용의 제어 단자를 갖는 제4 능동 소자가 배치되어 있는 것을 특징으로 한다.

상기한 발명에 따르면, 각 화소에 있어서, 제2 및 제3 배선으로부터의 제어 단자에의 제어 전압 인가에 의해 제3 및 제4 능동 소자를 도통시키면, 제1 배선으로부터 제1 능동 소자에 소정의 값의 전류를 흘리는 것이 가능한 상태가 된다. 이 때, 전하 유지부에 상기 값의 전류에 대응한 전하가 축적되도록 하여, 이 후, 제3 배선으로부터의 제어 전압 인가에 의해 제3 능동 소자를 차단하면, 상기 값의 전류가 제1 능동 소자에 흐르는 제어 전압이 제1 능동 소자의 제어 단자에 인가되도록, 전하 유지부가 전하를 유지한다. 따라서, 이에 따라 전기 광학 소자에 흘리는 전류의 값을 설정할 수 있다.

그리고, 제3 능동 소자의 차단 기간에는, 제4 능동 소자도 차단함으로써, 예를 들면 동일한 제1 배선에 연결되는 서로 다른 화소에 있어서 전기 광학 소자에 흘리는 전류의 값을 설정할 수 있다. 이와 같이 하여 각 화소에 전기 광학 소자의 전류의 값을 설정하고, 계속해서 제2 능동 소자를 도통시키면, 설정한 값의 전류로 전기 광학 소자를 구동할 수 있다.

상기한 구성에서는, 능동 소자는 1 화소에 관하여 4개, 컨덴서 등의 전하 유지부가 1개, 또한 배선이 3개 있으면 되고, 또한, 제2 및 제3 배선은, 컬러 표시 장치인 경우에 RGB 각 화소에 공통으로 설치할 수 있다. 따라서, 4개의 TFT 소자, 1개의 컨덴서, 1개의 전원 배선, 1개의 소스 배선, 및 1개의 게이트 배선을 구비한 종래의 4 TFT 화소 회로 구성에서는, 컬러 표시 장치인 경우에 RGB 각 화소에 대하여 게이트 배선의 공통화는 가능하더라도 소스 배선이 각각 필요하였지만, 본 발명에서는 이 소스 배선이 불필요하기 때문에, 투명 전극의 면적을 크게 취할 수 있다.

이 결과, 전기 광학 소자에 설정한 값의 전류를 흘리는 화소 회로 구성의 표시 장치에 있어서, 보다 넓은 면적을 투명 전극에 할당할 수 있는 표시 장치를 제공할 수 있다. 또 이에 따라, 예를 들면 동일한 표시 휘도를 얻기 위해서 필요한 유기 EL 소자의 발광 휘도를 저하시킬 수 있어서, 그 휘도 수명이 개선된다.

또한, 본 발명의 표시 장치는, 상기 과제를 해결하기 위해서, 전기 광학 소자를 구비한 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하고, 상기 전기 광학 소자를 상기 전류로 구동하는 표시 장치에 있어서, 상기 각 화소에는, 상기 전기 광학 소자에 상기 전류를 흘리기 위한 제1번 배선과, 상기 제1번 배선으로부터 상기 전기 광학 소자에 상기 전류를 흘리는 경로에 상기 전기 광학 소자와 직렬로 삽입됨과 함께 도통 저항의 제어 단자를 갖는 제1번 능동 소자와, 전하를 축적하여, 축적한 전하에 따른 전압을 상기 제1번 능동 소자의 도통 저항의 제어 전압으로서 상기 제1번 능동 소자의 제어 단자에 인가하는 전하 유지부와, 상기 전하 유지부에 대한 전하 공급 경로 상에 삽입됨과 함께 도통/차단용의 제어 단자를 구비하고, 차단에 의해서 상기 전하 유지부에 축적한 전하를 유지시키는 제2번 능동 소자와, 상기 제2번 능동 소자의 제어 단자에 도통/차단용의 제어 전압을 인가하는 제2번 배선과, 상기 전하 유지부의 축적한 전하에 따른 전압에 포함되는 기준 전압 분을 상기 전하 유지부에 제공하는 제3번 배선이 배치되어 있는 것을 특징으로 한다.

상기한 발명에 따르면, 각 화소에 있어서, 제2번 배선으로부터 제2번 능동 소자의 제어 단자에의 제어 전압 인가에 의해 제2번 능동 소자를 도통시키면, 전하 유지부에 대한 전하 공급 경로가 전하 공급 가능한 상태가 된다. 전하 유지부는 전하를 축적하여, 축적한 전하에 따른 전압을 제1번 능동 소자의 도통 저항의 제어 전압으로서 제1번 능동 소자의 제어 단자에 제공한다. 이 때, 제1번 배선으로부터 제1번 능동 소자를 통하여 전기 광학 소자에 소정의 전류를 흘리면, 이 소정의 전류에 대응한 전하를 전하 유지부가 축적한다. 그리고, 제2번 배선으로부터의 제어 전압 인가에 의해 제2번 능동 소자를 차단하면, 전하 유지부는 상기 전하를 유지한다. 따라서, 이에 따라 전기 광학 소자에 흘리는 전류의 값을 설정할 수 있다.

여기서, 제3번 배선은, 전하 유지부의 축적한 전하에 따른 전압에 포함되는 기준 전압 분을 전하 유지부에 제공하고 있지만, 이 기준 전압 분을 적절하게 바꾸면, 전하 유지부가 상기 전하를 유지한 상태에서 제1번 능동 소자의 도통 저항을 차단 상당의 것으로 하여, 전기 광학 소자에 흐르는 전류를 차단할 수 있다. 이 차단 기간에는, 예를 들면 동일한 제1번 배선에 연결되는 서로 다른 화소에 있어서 전기 광학 소자에 흘리는 전류의 값을 설정할 수 있다. 이와 같이 하여 각 화소에 전기 광학 소자의 전류의 값을 설정하고, 제2번 능동 소자를 차단한 채로, 제3번 배선이 제공하는 기준 전압 분을, 먼저 전하 유지부에의 전하 공급 경로를 전하 공급 가능한 상태로 했을 때의 값으로 복귀시키면, 설정한 값의 전류로 전기 광학 소자를 구동할 수 있다.

상기한 구성에서는, 능동 소자는 1 화소에 관하여 2개, 컨덴서 등의 전하 유지부가 1개, 또한 배선이 3개 있으면 되고, 또한, 제2번 및 제3번 배선은, 컬러 표시 장치인 경우에 RGB 각 화소에 공통으로 설치할 수 있다. 따라서, 4개의 TFT 소자, 1개의 컨덴서, 1개의 전원 배선, 1개의 소스 배선, 및 1개의 게이트 배선을 구비한 종래의 4 TFT 화소 회로 구성보다도 능

동 소자가 2개 적어지게 되기 때문에, 투명 전극의 면적을 크게 취할 수 있다. 또한, 종래의 4 TFT 화소 회로 구성으로서는 컬러 표시 장치인 경우에 RGB 각 화소에 대하여 게이트 배선의 공통화는 가능하더라도 소스 배선이 각각 필요했지만, 본 발명에서는 이 소스 배선이 불필요하기 때문에, 더욱 투명 전극의 면적을 크게 취할 수 있다.

이 결과, 전기 광학 소자에 설정한 값의 전류를 흘리는 화소 회로 구성의 표시 장치에 있어서, 보다 넓은 면적을 투명 전극에 할당할 수 있는 표시 장치를 제공할 수 있다. 또 이에 따라, 예를 들면 동일한 표시 휘도를 얻기 위해서 필요한 유기 EL 소자의 발광 휘도를 저하시킬 수 있어서, 그 휘도 수명이 개선된다.

또한, 본 발명의 표시 장치는, 상기 과제를 해결하기 위해서, 전기 광학 소자를 구비한 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하고, 상기 전기 광학 소자를 상기 전류로 구동하는 표시 장치에 있어서, 상기 각 화소에는, 상기 전기 광학 소자에 상기 전류를 흘리기 위한 배선이 배치되어 있고, 상기 배선으로부터 상기 전기 광학 소자에 상기 전류를 흘리는 경로에, 도통 저항의 제어 단자를 갖는 능동 소자가, 상기 전기 광학 소자와 직렬로 삽입됨과 함께, 전하를 축적하여, 축적한 전하에 따른 전압을 상기 능동 소자의 도통 저항의 제어 전압으로서 상기 능동 소자의 제어 단자에 인가하는 전하 유지부가 배치되고, 상기 전류를 상기 화소의 회로에 기억시키기 위해서 상기 능동 소자에 상기 전류를 흘려 상기 전하 유지부에 상기 전류에 따른 전하를 축적시키는 제1 동작을 하기 위해서, 상기 배선에 정전류를 출력하는 전류원 회로와, 상기 제1 동작 후에, 상기 회로에 기억시킨 상기 전류를 상기 능동 소자를 통하여 상기 전기 광학 소자에 흘리는 제2 동작을 하기 위해서 상기 배선에 정전압을 출력하는 전압원 회로가, 상기 배선에 전환 가능하게 접속되어 있는 것을 특징으로 한다.

상기한 발명에 따르면, 배선에 전류원 회로를 접속하고 능동 소자에 정전류를 흘리면, 능동 소자의 제어 단자에 접속된 전하 유지부는, 상기 정전류가 능동 소자에 흐르는 제어 전압이 능동 소자의 제어 단자에 인가되도록 전하를 축적한다. 따라서, 상기 정전류를 전기 광학 소자에 흘리는 전류로서 설정하면, 제1 동작에 의해서, 화소의 회로가 상기 전류를 기억하기 위해서, 능동 소자에 흐르는 정전류에 따른 전하를 전하 유지부가 축적하기 때문에, 화소에 전기 광학 소자에 흘리는 전류의 값을 설정할 수 있다. 다음으로, 배선에 접속하는 전원 회로를 전류원 회로에서 전압원 회로로 전환하면, 제2 동작에 의해서, 제1 동작 후에, 화소의 회로에 기억시킨 상기 전류가 능동 소자를 통하여 전기 광학 소자에 흐르기 때문에, 설정한 값의 전류로 전기 광학 소자를 구동할 수 있다.

이와 같이, 종래는 각 화소의 회로마다 각각 1개씩 필요한 전원 배선과 소스 배선을, 상기 배선에 의해서 공통화하고 있어서, 배선 수를 억제할 수 있기 때문에, 이 구성은, 투명 전극의 면적을 크게 취하는 데에 있어서 유용하다.

이 결과, 전기 광학 소자에 설정한 값의 전류를 흘리는 화소 회로 구성의 표시 장치에 있어서, 보다 넓은 면적을 투명 전극에 할당할 수 있는 표시 장치를 제공할 수 있다. 특히 스위칭 소자를 배치한 기관 측으로부터 발광을 추출하는 구성, 즉 보텀에미션 구조에 있어서, 투명 전극의 면적을 확대할 것을 기대할 수 있다.

본 발명의 또 다른 목적, 특징, 및 우수한 점은, 이하에 도시하는 기재에 의해서 충분히 알 것이다. 또한, 본 발명의 이익은, 첨부 도면을 참조한 다음 설명으로 명백하게 될 것이다.

<본 발명의 상세한 설명>

이하, 여러 가지의 실시 형태를 예를 들어 본 발명의 상세한 설명을 한다.

본 발명에 이용되는 각 스위칭 소자는 저온 폴리실리콘 TFT이나 CG 실리콘 TFT등으로 구성할 수 있지만, 이하의 실시 형태에서는 CG 실리콘 TFT을 이용하는 것으로 한다.

또한, 이 CG 실리콘 TFT의 구성에 관해서는, 문헌4 등에서 발표되어 있기 때문에, 여기서는 그 상세한 설명은 생략한다.

또한, CC 실리콘 TFT 프로세스에 관해서는, 문헌5 등에서 발표되어 있기 때문에, 여기서는 그 상세한 설명은 생략한다.

또한, 이하의 실시 형태에서 이용하는 전기 광학 소자인 유기 EL 소자의 구성에 대해서도, 문헌6 등에서 발표되어 있기 때문에, 여기서는 그 상세한 설명은 생략한다.

[실시 형태1]

본 발명의 일 실시 형태에 대하여 도 1 내지 도 4에 기초하여 설명하면 이하와 같다.

도 1에, 본 실시의 형태에 따른 표시 장치의 화소 회로 Aij(1)를 도시한다. 화소 회로 Aij(1)는 화소 1개 분을 나타내고, RGB의 각 화소가 있으면 그 1개 분을 나타낸다.

화소 회로 Aij(1)에는, 전류 구동형의 유기 EL 소자 EL1, p형의 TFT 소자 Q1·Q3, n형의 TFT 소자 Q2, 컨덴서 C1, 게이트 배선 Gi(1), 소스 배선 겸 전원 배선(이후, 전원 배선이라고 기재함) PW(1), 및 제어 배선 Ei(1)이 배치되어 있다.

전원 배선(제1 배선, 배선) PW(1)에 TFT 소자(제1 능동 소자, 능동 소자) Q1과 컨덴서(전하 유지 수단) C1이 접속되어 있다. 컨덴서 C1은 TFT 소자 Q1의 게이트 단자와 소스 단자와의 사이에 접속되어 있다. 그 TFT 소자 Q1에 직렬로, TFT 소자(제2 능동 소자) Q3과 유기 EL 소자(전기 광학 소자) EL1이, TFT 소자 Q3을 TFT 소자 Q1측으로 하여 접속되어 있다. TFT 소자 Q3의 게이트 단자는 제어 배선(제2 배선) Ei(1)에 접속되어 있다. 유기 EL 소자 EL1은, 양극이 TFT 소자 Q3측이 되도록 접속되어 있다.

또한, TFT 소자 Q1의 게이트 단자와, TFT 소자 Q1과 TFT 소자 Q3와의 접속점과의 사이에, TFT 소자(제3 능동 소자) Q2가 접속되어 있다. 이 TFT 소자 Q2의 게이트 단자는 게이트 배선(제3 배선) Gi(1)에 접속되어 있다.

본 실시의 형태에 따른 표시 장치는, 각 화소에, 상기 각 소자 및 배선을 이용하여 유기 EL 소자 EL1에 흘리는 전류의 값을 설정하고, 유기 EL 소자 EL1을 상기 값의 전류로 구동하는 것이다. 전원 배선 PW(1)은, 유기 EL 소자 EL1에 전류를 흘리기 위한 배선이다. 따라서, 상술한 내용으로부터 알 수 있는 바와 같이, TFT 소자 Q1은, 전원 배선 PW(1)부터 유기 EL 소자 EL1에 상기 전류를 흘리는 경로에 유기 EL 소자 EL1과 직렬로 삽입되어 있고, 그 게이트가 도통 저항의 제어 단자이다. 게이트에 인가되는 전압이 로우 측일수록 도통 저항은 작고, 하이 측일수록 도통 저항은 커진다. 또한, TFT 소자 Q3은 상기 경로에 유기 EL 소자 EL1 및 TFT 소자 Q1과 직렬로 삽입된 스위칭 소자이며, 그 게이트 단자가 도통/차단용의 제어 단자이다. 게이트 단자에 로우의 전압이 인가될 때에 도통하고, 하이의 전압이 인가될 때에 차단된다.

그리고 컨덴서 C1은, 축적한 전하에 따른 전압을 TFT 소자 Q1의 도통 저항의 제어 전압으로서 TFT 소자 Q1의 게이트 단자에 인가한다. TFT 소자 Q2는, 컨덴서 C1에 대한 전하 공급 경로 상에 삽입되는 스위칭 소자이며, 그 게이트 단자가 도통/차단용의 제어 단자이다. 게이트 단자에 하이의 전압이 인가될 때에 도통하고, 로우의 전압이 인가될 때에 차단된다. 도통하고 있는 동안에는 컨덴서 C1에의 전하 공급을 가능하게 하고, 차단되어 있는 동안에는 컨덴서 C1에 축적한 전하를 유지시킨다.

또한, 제어 배선 Ei(1) 및 게이트 배선 Gi(1)은, 각 화소 내에서 전원 배선 PW(1)과 직교하고 있어서, 제어 배선 Ei(1)은 TFT 소자 Q3의 스위칭 상태를 정하는 전압(도통/차단용의 제어 전압)을 TFT 소자 Q3의 게이트 단자에 인가하고, 게이트 배선 Gi(1)은 TFT 소자 Q2의 스위칭 상태를 정하는 전압(도통/차단용의 제어 전압)을 TFT 소자 Q2의 게이트 단자에 인가한다.

이 화소 회로 Aij(1)를 $m \times n$ 의 매트릭스 형상으로 배치함으로써 표시 장치를 형성할 수 있지만, 도 2에는, 설명을 간단히 하기 위해서, 화소 회로 Aij(1)가 3×2 배치된 표시 장치(12)를 도시한다.

표시 장치(12)는, 소스 드라이버 회로(1), 게이트 드라이버 회로(5), 및 전압원 회로(6)를 구비하고 있다. 표시 장치(12)에 있어서, 각 화소 회로 Aij(1)의 게이트 배선 Gi(1) 및 제어 배선 Ei(1)은 게이트 드라이버 회로(5)에 접속되고, 전원 배선 PW(1)은 소스 드라이버 회로(1)에 접속되어 있다. 게이트 배선 Gi(1) 및 제어 배선 Ei(1)은 매트릭스의 각 행에 설치되고, 동일 행의 각 화소에는 공통화되어 있다. 전원 배선 PW(1)은 매트릭스의 각 열에 설치되고, 동일 열의 각 화소에는 공통화되어 있다. 또한, 게이트 드라이버(5)로부터는 또한 제어 배선 Tim이 소스 드라이버 회로(1)로 인출되어 있다.

소스 드라이버 회로(1)는, 전류원 회로(2) 및 스위치 소자(3, 4)를 구비하고 있다. 스위치 소자(3)는 n형의 TFT이며, 스위치 소자(4)는 p형의 TFT이다. 소스 드라이버 회로(1)로서는 각 전원 배선 PW(1)이 스위치 소자(3, 4)에 접속되고, 어느 쪽의 스위치 소자가 도통 상태가 될까는 게이트 드라이버 회로(5)로부터 제어 배선 Tim에 출력되는 전압에 의해 제어된다. 제어 배선 Tim은 각 스위치 소자(3, 4)의 게이트 단자에 접속되어 있다. 제어 배선 Tim에 하이의 전압이 출력되면 스위치 소자(3)는 도통함과 함께 스위치 소자(4)는 차단되고, 제어 배선 Tim에 로우의 전압이 출력되면 스위치 소자(3)는 차단됨과 함께 스위치 소자(4)는 도통한다.

또한, 스위치 소자(3)의 각각에는 전류원 회로(2)가 개별적으로 접속되어 있고, 스위치 소자(3)가 도통하면 전원 배선 PW(1)이 전류원 회로(2)에 접속된다. 전류원 회로(2)는 도시 생략된 데이터 배선 및 제어 배선에 의해 제어되고, 복수의 전류값을 출력하는 것이 가능하다. 여기서는, 복수의 전류값의 일례로서, 제로와 그 밖의 1개의 값의 2가지를 취할 수 있는

것으로 한다. 또한, 스위치 소자(4)의 각각은 공통의 전압원 회로(6)에 접속되어 있고, 스위치 소자(4)가 도통하면 전원 배선 PW(1)이 전압원 회로(6)에 접속된다. 이와 같이, 전원 배선 PW(1)에는, 전류원 회로(2)와 전압원 회로(6)가 전환하여 접속되도록 되어 있다.

다음으로, 이 표시 장치(12)의 구동 방법을 도 3을 이용하여 설명한다. 또한, 도 3에서는, 게이트 배선 Gi(1)이 2개만으로서 동작을 알기 어렵기 때문에, 게이트 배선 Gi(1)이 6개인 경우를 도시하고 있다.

도 3에서는, 횡축이 시간을 나타내고, 종축이 각 배선의 전압을 나타낸다.

도 3에 도시한 바와 같이, 표시 장치(12)의 1 프레임 기간은 기간 0~34t의 35t 기간이며, 최초의 9t 기간이 제1 필드 기간이며, 다음 11t 기간이 제2 필드 기간이며, 최후의 15t 기간이 제3 필드 기간이다. 그리고, 제1 필드 기간의 기간 0~7t에 걸쳐 제어 배선 Tim이 하이 상태가 되어, 도 2의 전원 배선 PW(1)은 전류원 회로(2)에 접속된다.

그 동안, 전류원 회로(2)로부터 전원 배선 PW(1)을 통하여 화소 회로 A1j~A6j에, 각각의 제1 비트에 대응한 전류가 공급된다. 이 때, 게이트 배선 G1(1)~G6(1)의 각각은, 도시된 바와 같이 대응하는 타이밍에서 순차 1t 기간 씩 하이 상태가 되고, 제어 배선 E1(1)~E6(1)의 각각은, 도시된 바와 같이 대응하는 타이밍에서 순차 1t 기간 씩 로우 상태가 된다. 각 게이트 배선 Gi(1)이 하이 상태로 될 때에, 각 제어 배선 Ei(1)이 로우 상태가 되고, 각 게이트 배선 Gi(1)이 로우 상태가 될 때에, 각 제어 배선 Ei(1)이 하이 상태가 된다.

이 각 게이트 배선 Gi(1)이 하이 상태이고 각 제어 배선 Ei(1)이 로우 상태일 때, 도 1의 화소 회로 Aij(1)에서는 TFT 소자 Q2와 TFT 소자 Q3이 도통 상태가 되고, 전류원 회로(2)로부터 공급된 전류는 전원 배선 PW(1)과 TFT 소자 Q1과 TFT 소자 Q3을 통하여, 유기 EL 소자 EL1에 유입된다.

이 때, TFT 소자 Q1의 게이트/소스 간 전압은, 주어진 값의 전류를 TFT 소자 Q1이 통과시키도록 설정된다. 이것은, TFT 소자 Q1의 게이트 전위가 낮을 때(게이트/소스 간 전압이 클 때), 보다 많은 전류를 흘리게 되기 때문에, 전원 배선 PW(1)의 전위(소스 전위)가 내려가고, TFT 소자 Q1의 게이트/소스 간 전압이 전류원 회로(2)로부터 공급된 전류를 흘리도록 조정되기 때문이다. 또한, 이것은, TFT 소자 Q1의 게이트 전위가 높을 때(게이트/소스 간 전압이 낮을 때), 잔류 전류가 흐르지 않기 때문에, 전원 배선 PW(1)의 전위(소스 전위)가 높아져서, TFT 소자 Q1의 게이트/소스 간 전압이 전류원 회로(2)로부터 공급된 전류를 흘리도록 조정되기 때문이다. TFT 소자 Q1의 게이트/소스 간 전압은 컨덴서 C1의 단자간 전압으로서 설정된다.

또한, 동시에 동일 열의 2개의 화소 회로 Aij(1)에 전류원 회로(2)로부터 전류가 흐르지 않도록, 선택되어 있지 않은 화소 회로 Aij(1)의 각 게이트 배선 Gi(1)은 로우 상태가 되고, 각 제어 배선 Ei(1)은 하이 상태로 되어있다. 이에 따라, 동일 열에 설치되어 있는 각 화소 회로 Aij(1)에의 전류값 설정을 가능하게 하고 있다. 전류의 값의 설정이 종료하면, 그 화소의 게이트 배선 Gi(1)은 로우 상태가 되고, 제어 배선 Ei(1)은 하이 상태가 된다. 이 때, TFT 소자 Q2, Q3은 함께 차단된다. 이에 따라, 컨덴서 C1은 단자간 전압을 유지한다.

이와 같이, 제1 필드 기간의 기간 0~8t에서 각 화소 회로 Aij(1)의 게이트 배선 Gi(1)이 하이 상태이고 제어 배선 Ei(1)이 로우 상태가 되는 기간은, 전류원 회로(2)를 전원 배선 PW(1)에 접속하여 각 화소에 유기 EL 소자 EL1에 흘리는 전류의 값을 설정하는 제1 동작을 행하는 기간으로 되어있다. 제1 동작은, 유기 EL 소자 EL1에 흘리는 전류를 각 화소 회로 Aij(1)에 기억시키기 위해서, TFT 소자 Q1에 상기 전류를 흘려 컨덴서 C1에 상기 전류에 따른 전하를 축적시키는 동작이기도 하다.

그리고, 제1 필드 기간의 기간 8t에서는 제어 배선 Tim이 로우 상태가 되어, 도 2의 전원 배선 PW(1)은 전압원 회로(6)에 접속된다. 이 때, 각 화소 회로 Aij(1)의 게이트 배선 Gi(1)은 로우 상태인 채로 제어 배선 Ei(1)이 일체로 로우 상태가 되어, 전압원 회로(6)로부터, 각 화소 회로 Aij(1)의 TFT 소자 Q1에 설정된 값의 전류가, 유기 EL 소자 EL1에 흐른다. 이 때, TFT 소자 Q2는 차단 상태인 채이고, TFT 소자 Q3은 도통 상태가 된다. 또 이 때, 각 화소의 유기 EL 소자 EL1에는, 그 밖의 화소의 유기 EL 소자 EL1의 구동 상태, 즉 전류를 흘리는가 아닌가에 상관없이, 설정된 값의 전류가 흐른다.

이와 같이, 제1 필드 기간의 기간 8t는, 전압원 회로(6)를 전원 배선 PW(1)에 접속하여 각 화소의 유기 EL 소자 EL1에 상기 제1 동작에서 설정한 값의 전류를 흘리는 제2 동작을 행하는 기간으로 되어있다. 제2 동작은, 제1 동작 후에, 각 화소 회로 Aij(1)에 기억시킨 전류를 TFT 소자 Q1을 통하여 유기 EL 소자 EL1에 흘리는 동작이기도 하다.

다음으로, 제2 필드 기간이 되고, 기간 9t~16t에 걸쳐 제어 배선 Tim이 하이 상태가 되어, 도 2의 전원 배선 PW(1)은 전류원 회로(2)에 접속된다. 그 동안, 전류원 회로(2)로부터 전원 배선 PW(1)을 통하여 화소 회로 A1j~A6j에, 각각의 제2 비트에 대응한 전류가 공급된다. 이 때, 게이트 배선 G1(1)~G6(1)의 각각은, 도시된 바와 같이 대응하는 타이밍에서 순차 1t 기간 씩 하이 상태가 되고, 제어 배선 E1(1)~E6(1)의 각각은, 도시된 바와 같이 대응하는 타이밍에서 순차 1t 기간 씩 로우 상태가 된다. 각 게이트 배선 Gi(1)이 하이 상태가 될 때에, 각 제어 배선 Ei(1)이 로우 상태가 되고, 각 게이트 배선 Gi(1)이 로우 상태가 될 때에, 각 제어 배선 Ei(1)이 하이 상태가 된다.

이와 같이, 제2 필드 기간의 기간 9t~16t에서 각 화소 회로 Aij(1)의 게이트 배선 Gi(1)이 하이 상태이고 제어 배선 Ei(1)이 로우 상태가 되는 기간은, 전류원 회로(2)를 전원 배선 PW(1)에 접속하여 각 화소에 유기 EL 소자 EL1에 흘리는 전류의 값을 설정하는 제1 동작을 행하는 기간으로 되어있다.

그리고, 제2 필드 기간의 기간 17t~19t에 걸쳐 제어 배선 Tim이 로우 상태가 되어, 도 2의 전원 배선 PW(1)은 전압원 회로(6)에 접속된다. 이 때, 각 화소 회로 Aij(1)의 게이트 배선 Gi(1)은 로우 상태인 채로 제어 배선 Ei(1)이 일체히 로우 상태가 되어, 전압원 회로(6)로부터, 각 화소 회로 Aij(1)의 TFT 소자 Q1에 설정된 값의 전류가, 유기 EL 소자 EL1에 흐른다. 또한 이 때, 각 화소의 유기 EL 소자 EL1에는, 그 밖의 화소의 유기 EL 소자 EL1의 구동 상태, 즉 전류를 흘리는가 아닌가에 상관없이, 설정된 값의 전류가 흐른다.

이와 같이, 제2 필드 기간의 기간 17t~19t는, 전압원 회로(6)를 전원 배선 PW(1)에 접속하여 각 화소의 유기 EL 소자 EL1에 상기 제1 동작에서 설정한 값의 전류를 흘리는 제2 동작을 행하는 기간으로 되어있다.

마지막으로, 제3 필드 기간이 되고, 기간 20t~27t에 걸쳐 제어 배선 Tim이 하이 상태가 되어, 도 2의 전원 배선 PW(1)은 전류원 회로(2)에 접속된다. 그 동안, 전류원 회로(2)로부터 전원 배선 PW(1)을 통하여 화소 회로 A1j~A6j에, 각각의 제3 비트에 대응한 전류가 공급된다. 이 때, 게이트 배선 G1(1)~G6(1)의 각각은, 도시된 바와 같이 대응하는 타이밍에서 순차 1t 기간 씩 하이 상태가 되고, 제어 배선 E1(1)~E6(1)의 각각은, 도시된 바와 같이 대응하는 타이밍에서 순차 1t 기간 씩 로우 상태가 된다. 각 게이트 배선 Gi(1)이 하이 상태가 될 때에, 각 제어 배선 Ei(1)이 로우 상태가 되고, 각 게이트 배선 Gi(1)이 로우 상태가 될 때에, 각 제어 배선 Ei(1)이 하이 상태가 된다.

이와 같이, 제3 필드 기간의 기간 20t~27t에서 각 화소 회로 Aij(1)의 게이트 배선 Gi(1)이 하이 상태이고 제어 배선 Ei(1)이 로우 상태가 되는 기간은, 전류원 회로(2)를 전원 배선 PW(1)에 접속하여 각 화소에 유기 EL 소자 EL1에 흘리는 전류의 값을 설정하는 제1 동작을 행하는 기간으로 되어있다.

그리고, 제3 필드 기간의 기간 28t~34t에 걸쳐 제어 배선 Tim이 로우 상태가 되어, 도 2의 전원 배선 PW(1)은 전압원 회로(6)에 접속된다. 이 때, 각 화소 회로 Aij(1)의 게이트 배선 Gi(1)은 로우 상태인 채로 제어 배선 Ei(1)이 일체히 로우 상태가 되어, 전압원 회로(6)로부터, 각 화소 회로 Aij(1)의 TFT 소자 Q1에 설정된 값의 전류가, 유기 EL 소자 EL1에 흐른다. 또한 이 때, 각 화소의 유기 EL 소자 EL1에는, 그 밖의 화소의 유기 EL 소자 EL1의 구동 상태, 즉 전류를 흘리는가 아닌가에 상관없이, 설정된 값의 전류가 흐른다.

이와 같이, 제3 필드 기간의 기간 28t~34t는, 전압원 회로(6)를 전원 배선 PW(1)에 접속하여 각 화소의 유기 EL 소자 EL1에 상기 제1 동작에서 설정한 값의 전류를 흘리는 제2 동작을 행하는 기간으로 되어있다.

또한, 상기 구동 방법에서는, 각 화소 회로 Aij(1)의 제어 배선 Ei(1)을 일체히 로우 상태로 하는 기간의 비율, 즉 제2 동작을 행하는 기간의 비율은 1:3:7이지만, 이미 제1 동작에 있어서 TFT 소자 Q1의 게이트/소스 간 전압을 설정하기 위해서 각 화소 회로 Aij(1)의 유기 EL 소자 EL1이 1t 기간만 표시에 사용되고 있기 때문에, 실질적인 표시 기간의 비율은, 2:4:8이 되어 각 비트의 가중 1:2:4에 대응한다.

전술한 도 1에 도시한 바와 같이 본 실시의 형태에 따른 화소 회로 Aij(1)에서는, 1 화소(=1 도트)는, 유기 EL 소자 EL1(양극 전극인 ITO 전극)을 구비하는 외에, 1개의 전원 배선 PW(1)과, 1개의 게이트 배선 Gi(1) 및 1개의 제어 배선 Ei(1)과(즉 게이트 배선 2개와), 3개의 TFT 소자와, 1개의 컨덴서 C1이 배치되어 있다. 이 때문에, TFT 특성의 변동을 전원 배선 PW로부터 공급하는 균일한 값의 전류에 의해 보상하고, 설정된 값의 전류를 유기 EL 소자 EL1로 흘릴 수 있다. 그리고, 종래 기술에 도시한 도 14나 도 15의 4 TFT 화소 회로 구성에 비교하여 TFT 소자가 1개 적기 때문에, ITO 면적을 넓게 취할 수 있다. 따라서, 동일한 표시 휘도를 얻는 데 필요한 유기 EL 소자 EL1의 발광 휘도는 낮아지게 되기 때문에, 그 만큼 유기 EL 소자 EL1의 발광 휘도를 낮추어, 유기 EL 소자 EL1의 장기 수명화를 도모할 수 있다.

또한, 종래 기술에 대하여 증가한 게이트 배선인 제어 배선 $E_i(1)$ 은, 도 4에 도시한 바와 같이 게이트 배선 $G_i(1)$ 과 함께 RGB 각 도트를 공통으로 가로지른다. 따라서, 종래 기술한 도 14나 도 15에서는, TFT 영역(7)이나 게이트 배선 G_i 의 영역 외에, 소스 배선 S_j 때문에 발광에 쓰지 못했던 화소 에리어(RGB 각 1 도트로 1 화소를 형성한다)가 도 16과 같이,

$$\text{화소 길이} \times (\text{소스 배선 폭 } Y[\mu\text{m}] + \text{프로세스 상의 마진 } P[\mu\text{m}]) \times 3$$

이었던 것에 대하여, 본 실시의 형태에 따른 화소 회로 $A_{ij}(1)$ 의 구성에서는, 전원 배선 $PW(1)$ 이 전원 배선과 소스 배선을 겹치기 때문에, 종래의 화소 회로에서의 소스 배선이 불필요해져, 도 4와 같이,

$$\text{화소 폭} \times (\text{게이트 배선 폭 } Z[\mu\text{m}] + \text{프로세스 상의 마진 } P[\mu\text{m}])$$

가 된다. 많은 화소에서는 화소 폭 \approx 화소 길이 (=RGB 각 도트의 길이 = RGB 각 도트의 폭 $X[\mu\text{m}] \times 3$)이기 때문에, 상기 차의 분만큼 본 실시의 형태의 표시 장치 쪽이 ITO 영역(8)의 면적(즉 유기 EL 면적)을 넓게 취할 수 있기 때문에, 예를 들면 동일한 표시 휘도를 얻기 위해서 필요한 유기 EL 소자의 발광 휘도를 그 만큼 낮추어, 유기 EL 소자 EL1의 장기 수명화를 도모할 수 있다.

또한, 그 결과, 각 RGB 도트 부근의 도트 폭을 넓게 취할 수 있다. 이것은, 잉크젯 프로세스 등의 뱅크를 형성하여, RGB 각 색의 액적을 주입하는 프로세스에 있어서, 표적이 되는 구멍의 형상을 원형에 가깝게 하기 때문에 바람직하다.

이상과 같이, 본 실시의 형태에 따른 표시 장치에 따르면, 유기 EL 소자 EL1에 설정한 값의 전류를 흘리는 화소 회로 구성을 갖추면서, 보다 넓은 면적을 투명 전극에 할당할 수 있어서, 특히 스위칭 소자를 배치한 기판 측으로부터 발광을 추출하는 구성, 즉 보텀에미션 구성의 화소 회로에서, 투명 전극의 면적을 확대하는 효과가 크다.

또한, 종래에는 각 화소의 회로마다 각각 1개씩 필요했던 전원 배선과 소스 배선을, 본 실시의 형태에서는 전원 배선 $PW(1)$ 에 의해서 공통화하고 있어서, 배선 수를 억제할 수 있기 때문에, 이 구성은, 투명 전극의 면적을 크게 취하는 데에 있어서 유용하다. 이에 따라, 유기 EL 소자 EL1에 설정한 값의 전류를 흘리는 화소 회로 구성을 갖추면서, 보다 넓은 면적을 투명 전극에 할당할 수 있는 표시 장치를 제공할 수 있다. 특히 보텀에미션 구조에 있어서, 투명 전극의 면적을 확대할 것을 기대할 수 있다.

또한, 유기 EL 소자는 흐르는 전류의 크기에 의해서 그 밝기가 변하기 때문에, 예를 들면, 1 출력으로부터의 전류의 레벨이 256 단계에 나뉘어져 있으면, 256 계조의 표시를 할 수 있다. 따라서, 단순하게는, 설정한 계조 수를 표현하는 데, 계조 수와 동일한 개수의 전류값을 이용하는 것이 생각된다. 그러나, 실제로는 미소한 전류를 취급하기 때문에, 특히 전류원 회로를 TFT 소자로 구성하고 있는 경우 등에는 기술적인 문제 때문에 달성할 수 있는 전류값의 수가 계조 수보다도 적어지는 경우가 있다. 또한, 최소한 발광 소자가 빛나고 있는 상태와 빛나고 있지 않은 상태로 나누는 경우에는, 전류값은 제로를 포함해서 2개 이상 필요하게 된다. 이러한 제약 속에서 소정의 계조 수를 얻기 위해서는, 예를 들면 모자라는 전류값의 수를 보충하도록 소정 기간 내에 복수회 발광 동작을 반복하고, 그 횟수와 발광 시간을 곱셈함으로써 비트 수에 대응하는 가중을 붙여 계조를 표현하는 시간 분할법을 이용하는 것이 생각된다. 따라서, 전류원 회로(2)는, 계조를 표현하기 위해서, 최소한 전류값을 2 이상의 복수의 값을 갖도록 하고, 본 실시의 형태에서는 적어도 발광과 비 발광으로 나누기 위해서 제로의 경우를 포함해서 2 이상의 복수의 값을 갖도록 하고 있다. 발광 횟수와 같이 전류값을 복수의 값으로 설정함으로써, 회로의 설계 및 소자의 구동 조건 설정이 용이하게 되는 이점이 발생한다.

이것에 따라서, 전술한 예로서는 다계조 표시를 하도록 하고 있다. 즉, 도 3에 있어서 제1~제3 펄드 기간을 설치한 바와 같이, 제1 동작을 행함과 함께 제1 동작 후에 제2 동작을 행하는 것을, 1 프레임 기간이라는 소정 기간에 복수회 행한다. 이것은, 1 프레임 기간 내에 복수회(상기 예로서는 3회), 전류 설정 동작+발광 동작을 행하는 것과 동일하다. 상술한 1:2:4와 같은 비율의 기간을 조합시킴으로써, 1 프레임 기간에 유기 EL 소자 EL1에 전류가 흐른 기간의 길이의 총합을 바꿀 수 있기 때문에, 이 총합에 대응하여, 전류원 회로(2)의 전류값의 수 이상으로 정밀한 계조 표시를 확보할 수 있다. 예를 들면 1:2:4로서는 8 계조 표시를 행할 수 있다.

특히, 전원 배선 $PW(1)$ 에 접속되는 전류원 회로(2)가 TFT 등으로 만들어져 있는 경우에는, 전류원 회로(2)로부터 출력할 수 있는 전류값의 수에 제한이 있다, 즉 출력 전류값의 수가 제로를 포함해서 2 이상의 어느 정수값으로 제한되는 경우가 많기 때문에, 상술한 계조 표시가 유효하다.

또한, 본 실시의 형태에서는 표시 장치로서 유기 EL 디스플레이를 예로 들었지만, FED(Field Emission Display) 등의 표시 장치로서 실현할 수도 있다.

[실시 형태2]

본 발명의 다른 실시 형태에 대하여 도 5 및 도 6을 이용하여 설명하면 이하와 같다. 또한, 상기 실시 형태1에서 진술한 구성 요소와 동일한 기능을 구비한 구성 요소에 대해서는 동일한 부호를 붙여, 그 설명을 생략한다.

도 5에, 본 실시의 형태에 따른 표시 장치의 화소 회로 Aij(2)를 도시한다. 화소 회로 Aij(2)는 화소 1개 분을 나타내고, RGB의 각 화소가 있으면 그 1개 분을 나타낸다.

화소 회로 Aij(2)에는, 전류 구동형의 유기 EL 소자 EL2, n형의 TFT 소자 Q4·Q5, p형의 TFT 소자 Q6, 커패시터 C2, 게이트 배선 Gi(2), 전원 배선 PW(2), 및 제어 배선 Ei(2)이 배치되어 있다.

전원 배선(제1 배선, 배선) PW(2)에 TFT 소자(제2 능동 소자) Q6이 접속되어 있다. TFT 소자 Q6의 게이트 단자는 게이트 배선(제2 배선) Gi(2)에 접속되어 있다. 또한, TFT 소자 Q6의 전원 배선 PW(2)과의 접속점과 반대측에, TFT 소자(제1 능동 소자, 능동 소자) Q4와 유기 EL 소자 EL1이, TFT 소자 Q4를 TFT 소자 Q6측으로 하여 직렬로 접속되어 있다. 유기 EL 소자 EL2의 양극은 TFT 소자 Q4측으로 되어있다.

커패시터(전하 유지 수단) C2는 TFT 소자 Q4의 게이트 단자와 소스 단자와의 사이에 접속되어 있다. TFT 소자(제3 능동 소자) Q5는 TFT 소자 Q4의 드레인 단자와 게이트 단자와의 사이에 접속되어 있다. TFT 소자 Q5의 게이트 단자는 제어 배선(제3 배선) Ei에 접속되어 있다.

본 실시의 형태에 따른 표시 장치는, 각 화소에, 상기 각 소자 및 배선을 이용하여 유기 EL 소자 EL2에 흘리는 전류의 값을 설정하고, 유기 EL 소자 EL2를 상기 값의 전류로 구동하는 것이다. 전원 배선 PW(2)은, 유기 EL 소자 EL2에 전류를 흘리기 위한 배선이다. 따라서, 상술한 내용으로부터 알 수 있는 바와 같이, TFT 소자 Q4는, 전원 배선 PW(2)부터 유기 EL 소자 EL2에 상기 전류를 흘리는 경로에 유기 EL 소자 EL2와 직렬로 삽입되어 있고, 그 게이트 단자가 도통 저항의 제어 단자이다. 게이트 단자에 인가되는 전압이 하이 측일수록 도통 저항은 작고, 로우 측일수록 도통 저항은 커진다. 또한, TFT 소자 Q6은 상기 경로에 유기 EL 소자 EL2 및 TFT 소자 Q4와 직렬로 삽입된 스위칭 소자이며, 그 게이트 단자가 도통/차단용의 제어 단자이다. 게이트 단자에 로우의 전압이 인가될 때에 도통하고, 하이의 전압이 인가될 때에 차단된다.

그리고 커패시터 C2는, 축적한 전하에 따른 전압을 TFT 소자 Q4의 도통 저항의 제어 전압으로서 TFT 소자 Q4의 게이트/소스 사이에 인가한다. TFT 소자 Q5는, 커패시터 C2에 대한 전하 공급 경로 상에 삽입되는 스위칭 소자이며, 그 게이트 단자가 도통/차단용의 제어 단자이다. 게이트 단자에 하이의 전압이 인가될 때에 도통하고, 로우의 전압이 인가될 때에 차단된다. 도통하고 있는 동안에는 커패시터 C2에의 전하 공급을 가능하게 하고, 차단되어 있는 동안에는 커패시터 C2에 축적한 전하를 유지시킨다.

또한, 제어 배선 Ei(2) 및 게이트 배선 Gi(2)은, 각 화소 내에서 전원 배선 PW(2)과 직교하고 있어서, 제어 배선 Ei(2)은 TFT 소자 Q5의 스위칭 상태를 정하는 전압(도통/차단용의 제어 전압)을 TFT 소자 Q5의 게이트 단자에 인가하고, 게이트 배선 Gi(2)은 TFT 소자 Q6의 스위칭 상태를 정하는 전압(도통/차단용의 제어 전압)을 TFT 소자 Q6의 게이트 단자에 인가한다.

상기 구성의 화소 회로 Aij(2)도, 실시 형태1에서 진술한 도 2의 구성과 같이 m×n의 매트릭스를 하여 표시 장치를 구성한다. 이러한 구성의 표시 장치의 동작을 도 6을 이용하여 설명한다. 도 6은 실시 형태1의 도 3에 대응시켜 도시하고 있다.

1 프레임 기간이나 제1~제3 필드 기간, 제1 동작 및 제2 동작의 기간의 설정은 도 3의 경우와 동일하다. 상이한 부분은, 게이트 배선 Gi(2)의 전압 상태와 제어 배선 Ei(2)의 전압 상태가, 실시 형태1의 게이트 배선 Gi(1)의 전압 상태와 제어 배선 Ei(1)의 전압 상태를 교체한 것으로 되어 있는 것이다. 이와 같이 전압 상태의 교체는 있지만, TFT 소자 Q4, TFT 소자 Q5, TFT 소자 Q6, 커패시터 C2의 동작은, 순서대로, 도 1의 TFT 소자 Q1, TFT 소자 Q2, TFT 소자 Q3, 커패시터 C1이 하는 역할과 동일하다

본 실시의 형태에 따른 화소 회로 Aij(2)에서는, 1 화소(=1 도트)는, 유기 EL 소자 EL2(양극 전극인 ITO 전극)를 구비하는 외에, 1개의 전원 배선 PW(2)과, 1개의 게이트 배선 Gi(2)과 1개의 제어 배선 Ei(2)과(즉 게이트 배선 2개), 3개의 TFT 소자와, 1개의 커패시터 C2가 배치되어 있다. 따라서, 실시 형태1과 같이, 투명 전극의 면적을 넓게 취할 수 있다. 또한, 그 밖의 효과가 실시 형태1과 같이 얻어지는 것은 분명하다.

[실시 형태3]

본 발명의 또 다른 실시 형태에 대하여 도 7 및 도 8에 기초하여 설명하면 이하와 같다. 또한, 상기 실시 형태1 및 2에서 진술한 구성 요소와 동일한 기능을 구비한 구성 요소에 대해서는 동일한 부호를 붙여, 그 설명을 생략한다.

도 7에, 본 실시의 형태에 따른 표시 장치의 화소 회로 Aij(3)를 도시한다. 화소 회로 Aij(3)는 화소 1개 분을 나타내고, RGB의 각 화소가 있으면 그 1개 분을 나타낸다.

화소 회로 Aij(3)에는, 전류 구동형의 유기 EL 소자 EL3, p형의 TFT 소자 Q7·Q9, n형의 TFT 소자 Q8, 커패시터 C3, 게이트 배선 Gi(3), 전원 배선 PW(3), 및 제어 배선 Ei(3)이 배치되어 있다.

전원 배선(제1 배선, 배선) PW(3)에 TFT 소자(제2 능동 소자) Q9가 접속되어 있다. TFT 소자 Q9의 게이트는 제어 배선(제2 배선) Ei(3)에 접속되어 있다. 또한, TFT 소자 Q9의 전원 배선 PW(3)과의 접속점과 반대측에, TFT 소자(제1 능동 소자, 능동 소자) Q7과 유기 EL 소자 EL3이, TFT 소자 Q7을 TFT 소자 Q9측으로 하여 직렬로 접속되어 있다. 유기 EL 소자 EL3의 음극은 TFT 소자 Q7측으로 되어있다.

커패시터(전하 유지 수단) C3은 TFT 소자 Q7의 게이트 단자와 소스 단자와의 사이에 접속되어 있다. TFT 소자(제3 능동 소자) Q8은 TFT 소자 Q7의 드레인 단자와 게이트 단자와의 사이에 접속되어 있다. TFT 소자 Q8의 게이트 단자는 게이트 배선(제3 배선) Gi(3)에 접속되어 있다.

본 실시의 형태에 따른 표시 장치는, 각 화소에, 상기 각 소자 및 배선을 이용하여 유기 EL 소자 EL3에 흘리는 전류의 값을 설정하고, 유기 EL 소자 EL3을 상기 값의 전류로 구동하는 것이다. 전원 배선 PW(3)은, 유기 EL 소자 EL3에 전류를 흘리기 위한 배선이다. 또한, 전원 배선 PW(3)에 있어서 전류가 흐르는 방향은, 실시 형태1의 전원 배선 PW(1) 및 실시 형태2의 전원 배선 PW(2)와는 역이다. 따라서, 상술한 내용으로부터 알 수 있는 바와 같이, TFT 소자 Q7은, 전원 배선 PW(3)부터 유기 EL 소자 EL3에 상기 전류를 흘리는 경로에 유기 EL 소자 EL3과 직렬로 삽입되어 있고, 그 게이트 단자가 도통 저항의 제어 단자이다. 게이트 단자에 인가되는 전압이 로우 측일수록 도통 저항은 작고, 하이 측일수록 도통 저항은 커진다. 또한, TFT 소자 Q9는 상기 경로에 유기 EL 소자 EL3 및 TFT 소자 Q7과 직렬로 삽입된 스위칭 소자이며, 그 게이트 단자가 도통/차단용의 제어 단자이다. 게이트 단자에 로우의 전압이 인가될 때에 도통하고, 하이의 전압이 인가될 때에 차단된다.

그리고 커패시터 C3은, 축적한 전하에 따른 전압을 TFT 소자 Q7의 도통 저항의 제어 전압으로서 TFT 소자 Q7의 게이트/소스 사이에 인가한다. TFT 소자 Q8은, 커패시터 C3에 대한 전하 공급 경로 상에 삽입되는 스위칭 소자이며, 그 게이트 단자가 도통/차단용의 제어 단자이다. 게이트 단자에 하이의 전압이 인가될 때에 도통하고, 로우의 전압이 인가될 때에 차단된다. 도통하고 있는 동안에는 커패시터 C3에의 전하 공급을 가능하게 하고, 차단되어 있는 동안에는 커패시터 C3에 축적한 전하를 유지시킨다.

또한, 제어 배선 Ei(3) 및 게이트 배선 Gi(3)은, 각 화소 내에서 전원 배선 PW(3)과 직교하고 있어서, 제어 배선 Ei(3)은 TFT 소자 Q9의 스위칭 상태를 정하는 전압(도통/차단용의 제어 전압)을 TFT 소자 Q9의 게이트 단자에 인가하고, 게이트 배선 Gi(3)은 TFT 소자 Q8의 스위칭 상태를 정하는 전압(도통/차단용의 제어 전압)을 TFT 소자 Q8의 게이트 단자에 인가한다.

상기 구성의 화소 회로 Aij(3)도, 실시 형태1에서 진술한 도 2의 구성과 같이 m×n의 매트릭스를 하여 표시 장치를 구성한다. 이러한 구성의 표시 장치의 동작을 도 8을 이용하여 설명한다. 도 8은 실시 형태1의 도 3에 대응시켜 도시하고 있다.

1 프레임 기간이나 제1~제3 필드 기간, 제1 동작 및 제2 동작의 기간의 설정은 실시 형태1과 동일하며, 게이트 배선 Gi(3)과 제어 배선 Ei(3)의 하이 상태 및 로우 상태의 관계는, 실시 형태1의 게이트 배선 Gi(1)과 제어 배선 Ei(1)의 하이 상태 및 로우 상태의 관계와 동일하다. 단, 전원 배선 PW(3)이 전압원 회로(6)에 접속될 때에는, 전압원 회로(6)의 출력 단자 전위는 유기 EL 소자 EL3의 양극측 전위보다도 낮게 설정되고, 이것은, 실시 형태1에 있어서 전압원 회로(6)의 출력 단

자 전위가 유기 EL 소자 EL1의 음극측 전위보다도 높게 설정되는 것, 및, 실시 형태2에 있어서 전압원 회로(6)의 출력 단자 전위가 유기 EL 소자 EL2의 음극측 전위보다도 높게 설정되는 것과 다르다. 이와 같이 전압의 극성에 대하여 실시 형태 1 및 2와 다른 부분은 있지만, TFT 소자 Q7, TFT 소자 Q8, TFT 소자 Q9, 컨덴서 C3의 동작은, 순서대로, 도 3의 TFT 소자 Q1, TFT 소자 Q2, TFT 소자 Q3, 컨덴서 C1과 동일하다

본 실시의 형태에 따른 화소 회로 Aij(3)에서는, 1 화소(=1 도트)는, 유기 EL 소자 EL3(양극 전극인 ITO 전극)을 구비하는 외에, 1개의 전원 배선 PW(3)과, 1개의 게이트 배선 Gi(3)과 1개의 제어 배선 Ei(3)과(즉 게이트 배선 2개), 3개의 TFT 소자와, 1개의 컨덴서 C3이 배치되어 있다. 따라서, 실시 형태1과 같이, 투명 전극의 면적을 넓게 취할 수 있다. 또한, 그 밖의 효과가 실시 형태1과 같이 얻어지는 것은 분명하다.

[실시 형태4]

본 발명의 또 다른 실시 형태에 대하여 도 9 및 도 10에 기초하여 설명하면 이하와 같다. 또한, 상기 실시 형태1 내지 3에서 진술한 구성 요소와 동일한 기능을 구비한 구성 요소에 대해서는 동일한 부호를 붙여, 그 설명을 생략한다.

도 9에, 본 실시의 형태에 따른 표시 장치의 화소 회로 Aij(4)를 도시한다. 화소 회로 Aij(4)는 화소 1개 분을 나타내고, RGB의 각 화소가 있으면 그 1개 분을 나타낸다.

화소 회로 Aij(4)에는, 전류 구동형의 유기 EL 소자 EL4, n형의 TFT 소자 Q10·Q11, p형의 TFT 소자 Q12, 컨덴서 C4, 게이트 배선 Gi(4), 전원 배선 PW(4), 및 제어 배선 Ei(4)이 배치되어 있다.

전원 배선(제1 배선, 배선) PW(4)에 TFT 소자(제2 능동 소자) Q12가 접속되어 있다. TFT 소자 Q12의 게이트 단자는 게이트 배선(제2 배선) Gi(4)에 접속되어 있다. 또한, TFT 소자 Q12의 전원 배선 PW(4)과의 접속점과 반대측에, TFT 소자(제1 능동 소자, 능동 소자) Q10과 유기 EL 소자 EL4가, TFT 소자 Q10을 TFT 소자 Q12측으로 하여 직렬로 접속되어 있다. 유기 EL 소자 EL4의 양극은 TFT 소자 Q10측으로 되어있다.

컨덴서(전하 유지 수단) C4는 TFT 소자 Q10의 게이트 단자와 소스 단자와의 사이에 접속되어 있다. TFT 소자(제3 능동 소자) Q11은 TFT 소자 Q10의 게이트 단자와 전원 배선 PW(4)와의 사이에 접속되어 있다. TFT 소자 Q11의 게이트 단자는 제어 배선(제3 배선) Ei에 접속되어 있다.

본 실시의 형태에 따른 표시 장치는, 각 화소에, 상기 각 소자 및 배선을 이용하여 유기 EL 소자 EL4에 흘리는 전류의 값을 설정하고, 유기 EL 소자 EL4를 상기 값의 전류로 구동하는 것이다. 전원 배선 PW(4)은, 유기 EL 소자 EL4에 전류를 흘리기 위한 배선이다. 따라서, 상술한 내용으로부터 알 수 있는 바와 같이, TFT 소자 Q10은, 전원 배선 PW(4)부터 유기 EL 소자 EL4에 상기 전류를 흘리는 경로에 유기 EL 소자 EL4와 직렬로 삽입되어 있고, 그 게이트 단자가 도통 저항의 제어 단자이다. 게이트 단자에 인가되는 전압이 하이 측일수록 도통 저항은 작고, 로우 측일수록 도통 저항은 커진다. 또한, TFT 소자 Q12는 상기 경로에 유기 EL 소자 EL4 및 TFT 소자 Q10과 직렬로 삽입된 스위칭 소자이며, 그 게이트 단자가 도통/차단용의 제어 단자이다. 게이트 단자에 로우의 전압이 인가될 때에 도통하고, 하이의 전압이 인가될 때에 차단된다.

그리고 컨덴서 C4는, 축적한 전하에 따른 전압을 TFT 소자 Q10의 도통 저항의 제어 전압으로서 TFT 소자 Q10의 게이트/소스 사이에 인가한다. TFT 소자 Q11은, 컨덴서 C4에 대한 전하 공급 경로 상에 삽입되는 스위칭 소자이며, 그 게이트 단자가 도통/차단용의 제어 단자이다. 게이트 단자에 하이의 전압이 인가될 때에 도통하고, 로우의 전압이 인가될 때에 차단된다. 도통하고 있는 동안에는 컨덴서 C4에의 전하 공급을 가능하게 하고, 차단되어 있는 동안에는 컨덴서 C4에 축적한 전하를 유지시킨다.

또한, 제어 배선 Ei(4) 및 게이트 배선 Gi(4)은, 각 화소 내에서 전원 배선 PW(4)과 직교하고 있어서, 제어 배선 Ei(4)은 TFT 소자 Q11의 스위칭 상태를 정하는 전압(도통/차단용의 제어 전압)을 TFT 소자 Q11의 게이트 단자에 인가하고, 게이트 배선 Gi(4)은 TFT 소자 Q12의 스위칭 상태를 정하는 전압(도통/차단용의 제어 전압)을 TFT 소자 Q12의 게이트 단자에 인가한다.

상기 구성의 화소 회로 Aij(4)도, 실시 형태1에서 진술한 도 2의 구성과 같이 m×n의 매트릭스를 하여 표시 장치를 구성한다. 이러한 구성의 표시 장치의 동작을 도 10을 이용하여 설명한다. 도 10은 실시 형태1의 도 3에 대응시켜 도시하고 있다.

1 프레임 기간이나 제1~제3 필드 기간, 제1 동작 및 제2 동작의 기간의 설정은 도 3인 경우와 동일하다. 상이한 부분은, 게이트 배선 Gi(4)의 전압 상태와 제어 배선 Ei(4)의 전압 상태가, 실시 형태1의 게이트 배선 Gi(1)의 전압 상태와 제어 배선 Ei(1)의 전압 상태를 교체한 것으로 되어 있는 것이다. 이와 같이 전압 상태의 교체는 있지만, TFT 소자 Q10, TFT 소자 Q11, TFT 소자 Q12, 커패시터 C4의 동작은, 순서대로, 도 3의 TFT 소자 Q1, TFT 소자 Q2, TFT 소자 Q3, 커패시터 C1의 동작과 동일하다

본 실시의 형태에 따른 화소 회로 Aij(4)에서는, 1 화소(=1 도트)는, 유기 EL 소자 EL4(양극 전극인 ITO 전극)를 구비하는 외에, 1개의 전원 배선 PW(4)과, 1개의 게이트 배선 Gi(4)과 1개의 제어 배선 Ei(4)과(즉 게이트 배선 2개), 3개의 TFT 소자와, 1개의 커패시터 C4가 배치되어 있다. 따라서, 실시 형태1과 같이, 투명 전극의 면적을 넓게 취할 수 있다. 또한, 그 밖의 효과가 실시 형태1과 같이 얻어지는 것은 분명하다.

[실시 형태5]

본 발명의 또 다른 실시 형태에 대하여 도 11 및 도 12에 기초하여 설명하면 이하와 같다. 또한, 상기 실시 형태1 내지 4에서 진술한 구성 요소와 동일한 기능을 구비한 구성 요소에 대해서는 동일한 부호를 붙여, 그 설명을 생략한다.

도 11에, 본 실시의 형태에 따른 표시 장치의 화소 회로 Aij(5)를 도시한다. 화소 회로 Aij(5)는 화소 1개 분을 나타내고, RGB의 각 화소가 있으면 그 하나 분을 나타낸다.

화소 회로 Aij(5)에는, 전류 구동형의 유기 EL 소자 EL5, p형의 TFT 소자 Q13, n형의 TFT 소자 Q14·Q15·Q16, 커패시터 C5, 게이트 배선 Gi(5), 전원 배선 PW(5), 및 제어 배선 Ei(5)이 배치되어 있다.

전원 배선(제1 배선, 배선) PW(5)에 TFT 소자(제1 능동 소자, 능동 소자) Q13과 커패시터(전하 유지 수단) C5가 접속되어 있다. 커패시터 C5는 TFT 소자 Q13의 게이트 단자와 소스 단자와의 사이에 접속되어 있다. 그 TFT 소자 Q13에, TFT 소자(제2 능동 소자) Q15와 유기 EL 소자(전기 광학 소자) EL5가, TFT 소자 Q15를 TFT 소자 Q13측으로 하여 순서대로 접속되어 있다. TFT 소자 Q15의 게이트 단자는 제어 배선(제2 배선) Ei(5)에 접속되어 있다. 유기 EL 소자 EL5는, 양극이 TFT 소자 Q15측이 되도록 접속되어 있다.

또한, TFT 소자 Q13의 게이트 단자와, TFT 소자 Q13과 TFT 소자 Q15와의 접속점과의 사이에, TFT 소자(제3 능동 소자) Q14가 접속되어 있다. 이 TFT 소자 Q14의 게이트 단자는 게이트 배선(제3 배선) Gi(5)에 접속되어 있다. 또한, TFT 소자(제4 능동 소자) Q16은, TFT 소자 Q13과 TFT 소자 Q15와의 접속점과, 제어 배선 Ei(5)와의 사이에 접속되어 있다. TFT 소자 Q16의 게이트 단자는 게이트 배선 Gi(5)에 접속되어 있다.

본 실시의 형태에 따른 표시 장치는, 각 화소에, 상기 각 소자 및 배선을 이용하여 유기 EL 소자 EL5에 흘리는 전류의 값을 설정하고, 유기 EL 소자 EL5를 상기 값의 전류로 구동하는 것이다. 전원 배선 PW(5)은, 유기 EL 소자 EL5에 전류를 흘리기 위한 배선이다. 유기 EL 소자 EL5에 전류를 흘릴 때에는, 후술하는 바와 같이 TFT 소자 Q15는 도통하고, TFT 소자 Q16은 차단된다. 따라서, 상술한 내용으로부터 알 수 있는 바와 같이, TFT 소자 Q13은, 전원 배선 PW(5)부터 유기 EL 소자 EL5에 상기 전류를 흘리는 경로에 유기 EL 소자 EL5와 직렬로 삽입되어 있고, 그 게이트 단자가 도통 저항의 제어 단자이다. 게이트 단자에 인가되는 전압이 로우 측일수록 도통 저항은 작고, 하이 측일수록 도통 저항은 커진다. 또한, TFT 소자 Q15는 상기 경로에 유기 EL 소자 EL5 및 TFT 소자 Q13과 직렬로 삽입된 스위칭 소자이며, 그 게이트 단자가 도통/차단용의 제어 단자이다. 게이트 단자에 로우의 전압이 인가될 때에 도통하고, 하이의 전압이 인가될 때에 차단된다.

그리고 커패시터 C5는, 축적한 전하에 따른 전압을 TFT 소자 Q13의 도통 저항의 제어 전압으로서 TFT 소자 Q13의 게이트 단자에 인가한다. TFT 소자 Q14는, 커패시터 C5에 대한 전하 공급 경로 상에 삽입되는 스위칭 소자이며, 그 게이트 단자가 도통/차단용의 제어 단자이다. 게이트 단자에 하이의 전압이 인가될 때에 도통하고, 로우의 전압이 인가될 때에 차단된다. 도통하고 있는 동안에는 커패시터 C5에의 전하 공급을 가능하게 하고, 차단되어 있는 동안에는 커패시터 C5에 축적한 전하를 유지시킨다. TFT 소자 Q16은, 게이트 단자를 도통/차단용의 제어 단자로 한다. 게이트 단자에 하이의 전압이 인가될 때에 도통하고, 로우의 전압이 인가될 때에 차단된다.

또한, 제어 배선 Ei(5) 및 게이트 배선 Gi(5)은, 각 화소 내에서 전원 배선 PW(5)과 직교하고 있어서, 제어 배선 Ei(5)은 TFT 소자 Q15의 스위칭 상태를 정하는 전압(도통/차단용의 제어 전압)을 TFT 소자 Q15의 게이트 단자에 인가하고, 게이트 배선 Gi(5)은 TFT 소자 Q14·Q16의 스위칭 상태를 정하는 전압(도통/차단용의 제어 전압)을 TFT 소자 Q14·Q16의 게이트 단자에 인가한다.

이 화소 회로 Aij(5)도, 실시 형태1에서 도 2를 이용하여 설명한 바와 같이, m×n의 매트릭스 형상으로 배치함으로써 표시 장치를 형성할 수 있다.

다음으로, 이 표시 장치의 구동 방법을 도 12를 이용하여 설명한다. 또한, 도 12도 실시 형태1의 도 3에 대응시켜 도시하고 있다.

도 12에 도시한 바와 같이, 표시 장치의 1 프레임 기간은 기간 0~37t의 38t 기간이며, 최초의 10t 기간이 제1 필드 기간이며, 다음 12t 기간이 제2 필드 기간이며, 최후의 16t 기간이 제3 필드 기간이다. 그리고, 제1 필드 기간의 기간 0~7t에 걸쳐 제어 배선 Tim이 하이 상태가 되어, 도 11의 전원 배선 PW(5)은 전류원 회로(2)에 접속된다.

그 동안, 전류원 회로(2)로부터 전원 배선 PW(5)을 통하여 화소 회로 A1j~A6j에, 각각의 제1 비트에 대응한 전류가 공급된다. 이 때, 게이트 배선 G1(5)~G6(5)의 각각은, 도시된 바와 같이 대응하는 타이밍에서 순차 1t 기간 씩 하이 상태가 되고, 제어 배선 E1(5)~E6(5)의 각각은 로우 상태를 유지한다.

이 각 게이트 배선 Gi(5)이 하이 상태이고 각 제어 배선 Ei(5)이 로우 상태일 때, 화소 회로 Aij(5)에서는 TFT 소자 Q14와 TFT 소자 Q16이 도통 상태, TFT 소자 Q15가 차단 상태가 되어, 전류원 회로(2)로부터 공급된 전류는 전원 배선 PW(5)과 TFT 소자 Q13과 TFT 소자 Q16을 통하여, 제어 배선 Ei(5)에 유입된다.

이 때, TFT 소자 Q13의 게이트/소스 간 전압은, 주어진 값의 전류를 TFT 소자 Q13이 통과시키도록 설정된다. 이것은, TFT 소자 Q13의 게이트 전위가 낮을 때(게이트/소스 간 전압이 클 때), 보다 많은 전류를 흘리게 되기 때문에, 전원 배선 PW(5)의 전위(소스 전위)가 내려가고, TFT 소자 Q13의 게이트/소스 간 전압이 전류원 회로(2)로부터 공급된 전류를 흘리도록 조정되기 때문이다. 또한, 이것은, TFT 소자 Q13의 게이트 전위가 높을 때(게이트/소스 간 전압이 낮을 때), 잔류 전류가 흐르지 않기 때문에, 전원 배선 PW(5)의 전위(소스 전위)가 높아져서, TFT 소자 Q13의 게이트/소스 간 전압이 전류원 회로(2)로부터 공급된 전류를 흘리도록 조정되기 때문이다. TFT 소자 Q13의 게이트/소스 간 전압은 컨덴서 C5의 단자간 전압으로서 설정된다.

또한, 동시에 동일 열의 2개의 화소 회로 Aij(5)로 전류원 회로(2)로부터 전류가 흐르지 않도록, 선택되어 있지 않은 화소 회로 Aij(5)의 각 게이트 배선 Gi(5) 및 각 제어 배선 Ei(5)은 로우 상태로 되어있다. 이에 따라, 동일 열에 설치되어 있는 각 화소 회로 Aij(1)에의 전류값 설정을 가능하게 하고 있다. 전류의 값의 설정이 종료하면, 그 화소의 게이트 배선 Gi(5)은 로우 상태가 된다. 이 때, TFT 소자 Q14·Q16은 함께 차단된다. 이에 따라, 컨덴서 C5는 단자간 전압을 유지한다.

이와 같이, 제1 필드 기간의 기간 0~7t에서 각 화소 회로 Aij(5)의 게이트 배선 Gi(5)이 하이 상태이고 제어 배선 Ei(5)이 로우 상태가 되는 기간은, 전류원 회로(2)를 전원 배선 PW(5)에 접속하여 각 화소에 유기 EL 소자 EL5에 흘리는 전류의 값을 설정하는 제1 동작을 행하는 기간으로 되어있다. 제1 동작은, 유기 EL 소자 EL5에 흘리는 전류를 각 화소 회로 Aij(5)에 기억시키기 위해서, TFT 소자 Q13에 상기 전류를 흘려 컨덴서 C5에 상기 전류에 따른 전하를 축적시키는 동작이기도 하다.

그리고, 제1 필드 기간의 기간 8t~9t에 걸쳐 제어 배선 Tim이 로우 상태가 되어, 전원 배선 PW(5)은 전압원 회로(6)에 접속된다. 이 때, 각 화소 회로 Aij(5)의 게이트 배선 Gi(5)은 로우 상태인 채로 제어 배선 Ei(5)이 일체히 하이 상태가 되어, 전압원 회로(6)로부터, 각 화소 회로 Aij(5)의 TFT 소자 Q13에 설정된 값의 전류가, 유기 EL 소자 EL5에 흐른다. 이 때, TFT 소자 Q14·Q16은 차단 상태인 채이고, TFT 소자 Q15는 도통 상태가 된다. 또한 이 때, 각 화소의 유기 EL 소자 EL5에는, 그 밖의 화소의 유기 EL 소자 EL5의 구동 상태, 즉 전류를 흘리는가 아닌가에 상관없이, 설정된 값의 전류가 흐른다.

이와 같이, 제1 필드 기간의 기간 8t~9t는, 전압원 회로(6)를 전원 배선 PW(5)에 접속하여 각 화소의 유기 EL 소자 EL5에 상기 제1 동작에서 설정한 값의 전류를 흘리는 제2 동작을 행하는 기간으로 되어있다. 제2 동작은, 제1 동작 후에, 각 화소 회로 Aij(5)에 기억시킨 전류를 TFT 소자 Q13을 통하여 유기 EL 소자 EL5에 흘리는 동작이기도 하다.

다음으로, 제2 필드 기간이 되고, 기간 10t~17t에 걸쳐 제어 배선 Tim이 하이 상태가 되어, 전원 배선 PW(5)은 전류원 회로(2)에 접속된다. 그 동안, 전류원 회로(2)로부터 전원 배선 PW(5)을 통하여 화소 회로 A1j~A6j에, 각각의 제2 비트에 대응한 전류가 공급된다. 이 때, 게이트 배선 G1(5)~G6(5)의 각각은, 도시된 바와 같이 대응하는 타이밍에서 순차 1t 기간 씩 하이 상태가 되고, 제어 배선 E1(5)~E6(5)의 각각은 로우 상태를 유지한다.

이와 같이, 제2 필드 기간의 기간 10t~17t에서 각 화소 회로 Aij(5)의 게이트 배선 Gi(5)이 하이 상태이고 제어 배선 Ei(5)이 로우 상태가 되는 기간은, 전류원 회로(2)를 전원 배선 PW(5)에 접속하여 각 화소에 유기 EL 소자 EL5에 흘리는 전류의 값을 설정하는 제1 동작을 행하는 기간으로 되어있다.

그리고, 제2 필드 기간의 기간 18t~21t에 걸쳐서 제어 배선 Tim이 로우 상태가 되어, 전원 배선 PW(5)은 전압원 회로(6)에 접속된다. 이 때, 각 화소 회로 Aij(5)의 게이트 배선 Gi(5)이 로우 상태인 채로 제어 배선 Ei(5)은 일체히 하이 상태로 되어, 전압원 회로(6)로부터, 각 화소 회로 Aij(5)의 TFT 소자 Q13에 설정된 값의 전류가, 유기 EL 소자 EL5에 흐른다. 이 때, 각 화소의 유기 EL 소자 EL5에는, 그 밖의 화소의 유기 EL 소자 EL5의 구동 상태, 즉 전류를 흘리는가 아닌가에 상관없이, 설정된 값의 전류가 흐른다.

이와 같이, 제2 필드 기간의 기간 18t~21t는, 전압원 회로(6)를 전원 배선 PW(5)에 접속하여 각 화소의 유기 EL 소자 EL5에 상기 제1 동작에서 설정한 값의 전류를 흘리는 제2 동작을 행하는 기간으로 되어있다.

마지막으로, 제3 필드 기간이 되고, 기간 22t~29t에 걸쳐, 제어 배선 Tim이 하이 상태가 되어, 전원 배선 PW(5)은 전류원 회로(2)에 접속된다. 그 동안, 전류원 회로(2)로부터 전원 배선 PW(5)을 통하여 화소 회로 A1j~A6j에, 각각의 제3 비트에 대응한 전류가 공급된다. 이 때, 게이트 배선 G1(5)~G6(5)의 각각은, 도시된 바와 같이 대응하는 타이밍에서 순차 1t 기간 씩 하이 상태가 되고, 제어 배선 E1(5)~E6(5)의 각각은 로우 상태를 유지한다.

이와 같이, 제3 필드 기간의 기간 22t~29t에서 각 화소 회로 Aij(5)의 게이트 배선 Gi(5)이 하이 상태이고 제어 배선 Ei(5)이 로우 상태가 되는 기간은, 전류원 회로(2)를 전원 배선 PW(5)에 접속하여 각 화소에 유기 EL 소자 EL5에 흘리는 전류의 값을 설정하는 제1 동작을 행하는 기간으로 되어있다.

그리고, 제3 필드 기간의 기간 30t~37t에 걸쳐, 제어 배선 Tim이 로우 상태가 되어, 전원 배선 PW(5)은 전압원 회로(6)에 접속된다. 이 때, 각 화소 회로 Aij(5)의 게이트 배선 Gi(5)이 로우 상태인 채로 제어 배선 Ei(5)은 일체히 하이 상태가 되어, 전압원 회로(6)로부터, 각 화소 회로 Aij(5)의 TFT 소자 Q13에 설정된 값의 전류가, 유기 EL 소자 EL5에 흐른다. 이 때, 각 화소의 유기 EL 소자 EL5에는, 그 밖의 화소의 유기 EL 소자 EL5의 구동 상태, 즉 전류를 흘리는가 아닌가에 상관없이, 설정된 값의 전류가 흐른다.

이와 같이, 제3 필드 기간의 기간 30t~37t는, 전압원 회로(6)를 전원 배선 PW(5)에 접속하여 각 화소의 유기 EL 소자 EL5에 상기 제1 동작에서 설정한 값의 전류를 흘리는 제2 동작을 행하는 기간으로 되어있다.

상술한 화소 회로 Aij(5)의 구동 방법에서는, 제1 동작을 행하는 기간에는 유기 EL 소자 EL5에는 전류를 흘리지 않고, 제2 동작을 행하는 기간에만 유기 EL 소자 EL5에 전류를 흘리도록 하고 있다. 따라서, 제1~제3 필드 기간의 발광 가능 기간의 비율은 제2 동작을 행하는 기간의 비율과 같이, 1:2:4로 되어 있다.

본 실시의 형태에 따른 화소 회로 Aij(5)에서는, 1 화소(=1 도트)는, 유기 EL 소자 EL5(양극 전극인 ITO 전극)를 구비하는 외에, 1개의 전원 배선 PW(5)과, 1개의 게이트 배선 Gi(5)과 1개의 제어 배선 Ei(5)과(즉 게이트 배선 2개), 4개의 TFT 소자와, 1개의 컨덴서 C5가 배치되어 있다. 또한, 종래 기술에 대하여 증가한 게이트 배선인 제어 배선 Ei(5)은, 전술한 도 4에 도시한 것과 동일하게, 게이트 배선 Gi(5)과 동시에 RGB 각 도트를 공통으로 가로지른다. 이것과, 소스 배선이 불필요한 것으로 인해, TFT 소자가 4개이더라도 본 실시의 형태의 표시 장치는, 종래 기술한 도 14나 도 15의 화소 회로를 이용한 구성의 표시 장치보다도, ITO 영역의 면적(즉 유기 EL 면적)을 넓게 취할 수 있다. 따라서, 그 만큼, 유기 EL 소자 EL5의 발광 휘도를 낮추어, 유기 EL 소자 EL5의 장기 수명화를 도모할 수 있다.

또한, 그 결과, 각 RGB 도트 부근의 도트 폭을 넓게 취할 수 있다. 이것은, 잉크젯 프로세스 등의 बैं크를 형성하여, RGB 각 색의 액적을 주입하는 프로세스에 있어서, 표적이 되는 구멍의 형상을 원형에 가깝게 하기 때문에 바람직하다.

이상과 같이, 본 실시의 형태에 따른 표시 장치에 따르면, 유기 EL 소자 EL5에 설정한 값의 전류를 흘리는 화소 회로 구성을 갖추면서, 보다 넓은 면적을 투명 전극에 할당할 수 있다.

실시 형태1에서 설명한 그 밖의 효과가 마찬가지로 얻어지는 것은 분명하다.

[실시 형태6]

본 발명의 또 다른 실시 형태에 대하여 도 17 및 도 18에 기초하여 설명하면 이하와 같다. 또한, 상기 실시 형태1 내지 5에서 진술한 구성 요소와 동일한 기능을 구비한 구성 요소에 대해서는 동일한 부호를 붙여, 그 설명을 생략한다.

도 17에, 본 실시의 형태에 따른 표시 장치의 화소 회로 Aij(6)를 도시한다. 화소 회로 Aij(6)는 화소 1개 분을 나타내고, RGB의 각 화소가 있으면 그 1개 분을 나타낸다.

화소 회로 Aij(6)에는, 전류 구동형의 유기 EL 소자 EL6, p형의 TFT 소자 Q17, n형의 TFT 소자 Q18, 커패시터 C6, 게이트 배선 Gi(6), 전원 배선 PW(6), 및 제어 배선 Wi(6)이 배치되어 있다.

전원 배선(제1번 배선, 배선) PW(6)에 TFT 소자(제1번 능동 소자, 능동 소자) Q17의 소스 단자가 접속되고, TFT 소자 Q17의 게이트 단자에는 커패시터(전하 유지 수단) C6의 한쪽의 단자와 TFT 소자(제2번 능동 소자) Q18의 소스 단자가 접속되어 있다. TFT 소자 Q18의 게이트 단자는 게이트 배선(제2번 배선) Gi(6)에 접속되어 있다. 커패시터 C6의 다른 쪽의 단자는 제어 배선(제3번 배선) Wi(6)에 접속되고, TFT 소자 Q17·Q18의 드레인 단자에는 유기 EL 소자(전기 광학 소자) EL6의 양극이 접속되어 있다.

본 실시의 형태에 따른 표시 장치는, 각 화소에, 상기 각 소자 및 배선을 이용하여 유기 EL 소자 EL6에 흘리는 전류의 값을 설정하고, 유기 EL 소자 EL6을 상기 값의 전류로 구동하는 것이다. 전원 배선 PW(6)은, 유기 EL 소자 EL6에 전류를 흘리기 위한 배선이다. 유기 EL 소자 EL6에 흘리는 전류값을 설정할 때에는, 후술하는 바와 같이 TFT 소자 Q18을 도통시킨다. 따라서, 상술한 내용으로부터 알 수 있는 바와 같이, TFT 소자 Q17은, 전원 배선 PW(6)부터 유기 EL 소자 EL6에 상기 전류를 흘리는 경로에 유기 EL 소자 EL6과 직렬로 삽입되어 있고, 그 게이트 단자가 도통 저항의 제어 단자이다. 게이트 단자에 인가되는 전압이 로우 측일수록 도통 저항은 작고, 하이 측일수록 도통 저항은 커진다.

그리고 커패시터 C6은, 축적한 전하에 따른 전압을 TFT 소자 Q17의 도통 저항의 제어 전압으로서 TFT 소자 Q17의 게이트 단자에 인가한다. TFT 소자 Q18은, 커패시터 C6에 대한 전하 공급 경로 상에 삽입되는 스위칭 소자이며, 그 게이트 단자가 도통/차단용의 제어 단자이다. 게이트 단자에 하이의 전압이 인가될 때에 도통하고, 로우의 전압이 인가될 때에 차단된다. 도통하고 있는 동안에는 커패시터 C6에의 전하 공급을 가능하게 하고, 차단되어 있는 동안에는 커패시터 C6에 축적한 전하를 유지시킨다.

또한, 제어 배선 Wi(6) 및 게이트 배선 Gi(6)은, 각 화소 내에서 전원 배선 PW(6)과 직교하고 있어서, 게이트 배선 Gi(6)은 TFT 소자 Q18의 스위칭 상태를 정하는 전압(도통/차단용의 제어 전압)을 TFT 소자 Q18의 게이트 단자에 인가한다. 제어 배선 Wi(6)은 커패시터 C6의 단자 전위를 제어하여, TFT 소자 Q17의 스위칭 상태를 정하는 전압(도통/차단용의 제어 전압)을 TFT 소자 Q17의 게이트 단자에 인가한다.

이 화소 회로 Aij(6)도, 실시 형태1에서 도 2를 이용하여 설명한 바와 같이, $m \times n$ 의 매트릭스 형상으로 배치함으로써 표시 장치를 형성할 수 있다.

다음으로, 이 표시 장치의 구동 방법도 도 18을 이용하여 설명한다. 또한, 도 18도 실시 형태1의 도 3에 대응시켜 도시하고 있다. 단, 도 3의 Ei(1)는 도 18에서는 Wi(6)으로 되어있다.

도 18에 도시한 바와 같이, 표시 장치의 1 프레임 기간은 기간 0~34t의 35t 기간이며, 최초의 9t 기간이 제1 필드 기간이며, 다음 11t 기간이 제2 필드 기간이며, 최후의 15t 기간이 제3 필드 기간이다. 그리고, 제1 필드 기간의 기간 0~7t에 걸쳐 제어 배선 Tim이 하이 상태가 되어, 도 17의 전원 배선 PW(6)은 전류원 회로(2)에 접속된다.

그 동안, 전류원 회로(2)로부터 전원 배선 PW(6)을 통하여 화소 회로 A1j~A6j에, 각각의 제1 비트에 대응한 전류가 공급된다. 이 때, 게이트 배선 G1(6)~G6(6)의 각각은, 도시된 바와 같이 대응하는 타이밍에서 순차 1t 기간 씩 하이 상태가 되고, 제어 배선 W1(6)~W6(6)의 각각은, 도시된 바와 같이 대응하는 타이밍에서 순차 1t 기간 씩 로우 상태가 된다.

이 각 게이트 배선 Gi(6)이 하이 상태이고 각 제어 배선 Wi(6)이 로우 상태일 때, 화소 회로 Aij(6)에서는 TFT 소자 Q18이 도통 상태가 되어, 전류원 회로(2)로부터 공급된 전류는 전원 배선 PW(6)과 TFT 소자 Q17을 통하여 유기 EL 소자 EL6에 유입된다.

이 때, TFT 소자 Q17의 게이트/소스 간 전압은, 주어진 값의 전류를 TFT 소자 Q17이 통과시키도록 설정된다. 이것은, TFT 소자 Q17의 게이트 전위가 낮을 때(게이트/소스 간 전압이 클 때), 보다 많은 전류를 흘리게 되기 때문에, TFT 소자

Q17의 드레인 전위가 높아져, 전류를 감소시켜 TFT 소자 Q17의 게이트/소스 간 전압이 전류원 회로(2)로부터 공급된 전류를 홀리도록 조정되기 때문이다. 또한, 이것은, TFT 소자 Q17의 게이트 전위가 높을 때(게이트/소스 간 전압이 낮을 때), 잔류 전류가 흐르지 않기 때문에, TFT 소자 Q17의 드레인 전위가 낮아져, 전류를 증가시켜 TFT 소자 Q17의 게이트/소스 간 전압이 전류원 회로(2)로부터 공급된 전류를 홀리도록 조정되기 때문이다.

TFT 소자 Q17의 게이트/소스 간 전압은, 컨덴서 C6의 단자간 전압과 제어 배선 Wi(6)의 전압으로 설정된다. 즉, TFT 소자 Q17의 게이트 단자와 접속되어 있는 컨덴서 C6의 단자의 전위는, 제어 배선 Wi(6)의 전압(전위)에 컨덴서 C6의 단자간 전압을 가한 것으로 된다. 또한, TFT 소자 Q17이 도통하고 있을 때의 소스 단자의 전위는, TFT Q17 및 유기 EL 소자 EL6에 정전류가 흐르는 것에 의해 어느 소정값을 취한다. 따라서, 컨덴서 C6이 TFT Q17의 게이트 단자에 인가하는 제어 전압은, 컨덴서 C6의 축적한 전하에 따른 전압으로 되어있지만, 이 전압에는 제어 배선 Wi(6)의 전압이 기준 전압 분으로서 포함되어 있어서, 제어 전압은 이 기준 전압 분에 컨덴서 C6의 단자간 전압을 가한 것으로 된다. 이와 같이, 제어 배선 Wi(6)은 컨덴서 C6에 제어 전압의 기준 전압 분을 제공한다. TFT 소자 Q17의 도통 저항을 차단 상당의 것으로 할 때는 게이트 단자에 충분히 큰 제어 전압을 인가하면 되기 때문에, 예를 들면 기준 전압 분을 크게 함으로써 달성된다.

또한, 동시에 동일 열의 2개의 화소 회로 $A_{ij}(6)$ 로 전류원 회로(2)로부터 전류가 흐르지 않도록, 선택되어 있지 않은 ($k \neq i$) 화소 회로 $A_{kj}(6)$ 의 각 게이트 배선 $G_k(6)$ 은 로우 상태가 되고 각 제어 배선 $W_k(6)$ 은 하이 상태로 되어있다. 이에 따라, 동일 열에 설치되어 있는 각 화소 회로 $A_{ij}(6)$ 에의 개별의 전류값 설정을 가능하게 하고 있다. 전류의 값의 설정이 종료하면, 그 화소의 게이트 배선 $G_i(6)$ 은 로우 상태가 되어 TFT 소자 Q18은 차단된다. 이에 따라, 컨덴서 C6은 축적한 전하를 유지하여, 단자간 전압을 유지한다. 또한, 제어 배선 Wi(6)도 하이 상태가 된다. 제어 배선 Wi(6)의 전위가 로우 상태에서 하이 상태로 변화한 것과, 컨덴서 C6의 전하가 유지된 것과 대응하여, 컨덴서 C6의 양단자의 전위는 상승한다. 그 결과, TFT 소자 Q17의 게이트 단자 전위도 상승하여, TFT 소자 Q17은 차단된다. 즉, 제어 배선 Wi(6)이 제공하는 기준 전압 분을 로우 상태에서부터 하이 상태와 같이 적절하게 바꾸면, 컨덴서 C6이 상기 전하를 유지한 상태에서 TFT 소자 Q17의 도통 저항을 차단 상당의 것으로 하여, 유기 EL 소자 EL6으로 흐르는 전류를 차단할 수 있다.

이와 같이, 제1 필드 기간의 기간 $0 \sim 7t$ 에서 각 화소 회로 $A_{ij}(6)$ 의 게이트 배선 $G_i(6)$ 이 하이 상태이고 제어 배선 Wi(6)이 로우 상태가 되는 기간은, 전류원 회로(2)를 전원 배선 PW(6)에 접속하여 각 화소에 유기 EL 소자 EL6에 흘리는 전류의 값을 설정하는 제1 동작을 행하는 기간으로 되어있다. 제1 동작은, 유기 EL 소자 EL6에 흘리는 전류를 각 화소 회로 $A_{ij}(6)$ 에 기억시키기 위해서, TFT 소자 Q17에 상기 전류를 흘려 컨덴서 C6에 상기 전류에 따른 전하를 축적시키는 동작이기도 하다.

그리고, 제1 필드 기간의 기간 $8t$ 에서는 제어 배선 Tim이 로우 상태가 되어, 전원 배선 PW(6)은 전압원 회로(6)에 접속된다. 이 때, 각 화소 회로 $A_{ij}(6)$ 의 게이트 배선 $G_i(6)$ 은 로우 상태인 채로 제어 배선 Wi(6)이 일체히 로우 상태가 되어, 전압원 회로(6)로부터, 각 화소 회로 $A_{ij}(6)$ 의 TFT 소자 Q17에 설정된 값의 전류가, 유기 EL 소자 EL6에 흐른다. 이 때, TFT 소자 Q18은 차단 상태인 채로 있다. 즉, TFT 소자 Q18을 차단한 채로, 제어 배선 Wi(6)이 제공하는 기준 전압 분을, 먼저 컨덴서 C6에의 전하 공급 경로를 전하 공급 가능한 상태로 했을 때의 값으로 복귀시키면, 설정한 값의 전류로 유기 EL 소자 EL6을 구동할 수 있다. 또 이 때, 각 화소의 유기 EL 소자 EL6에는, 그 밖의 화소의 유기 EL 소자 EL6의 구동 상태, 즉 전류를 흘리는가 아닌가에 상관없이, 설정된 값의 전류가 흐른다.

이와 같이, 제1 필드 기간의 기간 $8t$ 는, 전압원 회로(6)를 전원 배선 PW(6)에 접속하여 각 화소의 유기 EL 소자 EL6에 상기 제1 동작에서 설정한 값의 전류를 흘리는 제2 동작을 행하는 기간으로 되어있다. 제2 동작은, 제1 동작 후에, 각 화소 회로 $A_{ij}(6)$ 에 기억시킨 전류를 TFT 소자 Q17을 통하여 유기 EL 소자 EL6에 흘리는 동작이기도 하다.

다음으로, 제2 필드 기간이 되고, 기간 $9t \sim 16t$ 에 걸쳐 제어 배선 Tim이 하이 상태가 되어, 전원 배선 PW(6)은 전류원 회로(2)에 접속된다. 그 동안, 전류원 회로(2)로부터 전원 배선 PW(6)을 통하여 화소 회로 $A_{1j} \sim A_{6j}$ 에, 각각의 제2 비트에 대응한 전류가 공급된다. 이 때, 게이트 배선 $G_1(6) \sim G_6(6)$ 의 각각은, 도시된 바와 같이 대응하는 타이밍에서 순차 $1t$ 기간 씩 하이 상태가 되고, 제어 배선 $W_1(6) \sim W_6(6)$ 의 각각은, 도시된 바와 같이 대응하는 타이밍에서 순차 $1t$ 기간 씩 로우 상태가 된다.

이와 같이, 제2 필드 기간의 기간 $9t \sim 16t$ 에서 각 화소 회로 $A_{ij}(6)$ 의 게이트 배선 $G_i(6)$ 이 하이 상태이고 제어 배선 Wi(6)이 로우 상태가 되는 기간은, 전류원 회로(2)를 전원 배선 PW(6)에 접속하여 각 화소에 유기 EL 소자 EL6에 흘리는 전류의 값을 설정하는 제1 동작을 행하는 기간으로 되어있다.

그리고, 제2 필드 기간의 기간 $17t \sim 19t$ 에 걸쳐 제어 배선 Tim이 로우 상태가 되고, 전원 배선 PW(6)은 전압원 회로(6)에 접속된다. 이 때, 각 화소 회로 $A_{ij}(6)$ 의 게이트 배선 $G_i(6)$ 이 로우 상태인 채로 제어 배선 Wi(6)은 일체히 로우 상태가

되어, 전압원 회로(6)로부터, 각 화소 회로 Aij(6)의 TFT 소자 Q17에 설정된 값의 전류가, 유기 EL 소자 EL6에 흐른다. 이 때, 각 화소의 유기 EL 소자 EL6에는, 그 밖의 화소의 유기 EL 소자 EL6의 구동 상태, 즉 전류를 흘리는가 아닌가에 상관없이, 설정된 값의 전류가 흐른다.

이와 같이, 제2 필드 기간의 기간 17t~19t는, 전압원 회로(6)를 전원 배선 PW(6)에 접속하여 각 화소의 유기 EL 소자 EL6에 상기 제1 동작에서 설정한 값의 전류를 흘리는 제2 동작을 행하는 기간으로 되어있다.

마지막으로, 제3 필드 기간이 되고, 기간 20t~27t에 걸쳐, 제어 배선 Tim이 하이 상태가 되어, 전원 배선 PW(6)은 전류원 회로(2)에 접속된다. 그 동안, 전류원 회로(2)로부터 전원 배선 PW(6)을 통하여 화소 회로 A1j~A6j에, 각각의 제3 비트에 대응한 전류가 공급된다. 이 때, 게이트 배선 G1(6)~G6(6)의 각각은, 도시된 바와 같이 대응하는 타이밍에서 순차 1t 기간 씩 하이 상태가 되고, 제어 배선 W1(6)~W6(6)의 각각은, 도시된 바와 같이 대응하는 타이밍에서 순차 1t 기간 씩 로우 상태가 된다.

이와 같이, 제3 필드 기간의 기간 20t~27t에서 각 화소 회로 Aij(6)의 게이트 배선 Gi(6)이 하이 상태이고 제어 배선 Wi(6)이 로우 상태가 되는 기간은, 전류원 회로(2)를 전원 배선 PW(6)에 접속하여 각 화소에 유기 EL 소자 EL6에 흘리는 전류의 값을 설정하는 제1 동작을 행하는 기간으로 되어있다.

그리고, 제3 필드 기간의 기간 28t~34t에 걸쳐, 제어 배선 Tim이 로우 상태가 되어, 전원 배선 PW(6)은 전압원 회로(6)에 접속된다. 이 때, 각 화소 회로 Aij(6)의 게이트 배선 Gi(6)이 로우 상태인 채로 제어 배선 Wi(6)은 일제히 로우 상태가 되어, 전압원 회로(6)로부터, 각 화소 회로 Aij(6)의 TFT 소자 Q17에 설정된 값의 전류가, 유기 EL 소자 EL6에 흐른다. 이 때, 각 화소의 유기 EL 소자 EL6에는, 그 밖의 화소의 유기 EL 소자 EL6의 구동 상태, 즉 전류를 흘리는가 아닌가에 상관없이, 설정된 값의 전류가 흐른다.

이와 같이, 제3 필드 기간의 기간 28t~34t는, 전압원 회로(6)를 전원 배선 PW(6)에 접속하여 각 화소의 유기 EL 소자 EL6에 상기 제1 동작에서 설정한 값의 전류를 흘리는 제2 동작을 행하는 기간으로 되어있다.

상술한 화소 회로 Aij(6)의 구동 방법에서는, 제1 동작을 행하는 기간이라도 유기 EL 소자 EL6에 각 1t 기간 씩 전류를 흘린다. 따라서, 제1~제3 필드 기간의 제2 동작을 행하는 기간의 비율은 1:3:7로 되어있지만, 각 필드 기간의 발광 가능 기간의 비율은 상기 각 1t 기간 씩을 더한 비율인 1:2:4로 되어있다.

본 실시의 형태에 따른 화소 회로 Aij(6)에서는, 1 화소(=1 도트)는, 유기 EL 소자 EL6(양극 전극인 ITO 전극)을 구비하는 외에, 1개의 전원 배선 PW(6)과, 1개의 게이트 배선 Gi(6)과 1개의 제어 배선 Wi(6)과(즉 게이트 배선 2개와), 2개의 TFT 소자와, 1개의 컨덴서 C6이 배치되어 있다. 또한, 게이트 배선 Gi(6) 및 제어 배선 Wi(6)은, 컬러 표시 장치인 경우에 RGB 각 화소에 공통으로 설치할 수 있다. 따라서, 종래의 4 TFT 화소 회로 구성보다도 능동 소자가 2개 적어지게 되기 때문에, 투명 전극의 면적(즉 유기 EL 면적)을 넓게 취할 수 있다. 따라서, 그 만큼, 유기 EL 소자 EL6의 발광 휘도를 낮추어, 유기 EL 소자 EL6의 장기 수명화를 도모할 수 있다. 또한, 실시 형태1에서 진술한 그 밖의 효과가 마찬가지로 얻어지는 것은 분명하다.

이상과 같이, 본 발명의 표시 장치는, 전기 광학 소자를 구비한 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하고, 상기 전기 광학 소자를 상기 전류로 구동하는 표시 장치에 있어서, 상기 각 화소에는, 상기 전기 광학 소자에 상기 전류를 흘리기 위한 제1 배선과, 상기 제1 배선으로부터 상기 전기 광학 소자에 상기 전류를 흘리는 경로에 상기 전기 광학 소자와 직렬로 삽입됨과 함께 도통 저항의 제어 단자를 갖는 제1 능동 소자와, 상기 경로에 상기 전기 광학 소자 및 상기 제1 능동 소자와 직렬로 삽입됨과 함께 도통/차단용의 제어 단자를 갖는 제2 능동 소자와, 전하를 축적하고, 축적한 전하에 따른 전압을 상기 제1 능동 소자의 도통 저항의 제어 전압으로서 상기 제1 능동 소자의 제어 단자에 인가하는 전하 유지 수단과, 상기 전하 유지 수단에 대한 전하 공급 경로 상에 삽입됨과 함께 도통/차단용의 제어 단자를 구비하고, 차단에 의해서 상기 전하 유지 수단에 축적한 전하를 유지시키는 제3 능동 소자와, 상기 제2 능동 소자의 제어 단자에 도통/차단용의 제어 전압을 인가하는 제2 배선과, 상기 제3 능동 소자의 제어 단자에 도통/차단용의 제어 전압을 인가하는 제3 배선이 배치되어 있는 구성이다.

또한, 본 발명의 표시 장치는, 전기 광학 소자를 구비한 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하고, 상기 전기 광학 소자를 상기 전류로 구동하는 표시 장치에 있어서, 상기 각 화소에는, 상기 전기 광학 소자에 상기 전류를 흘리기 위한 제1 배선과, 상기 제1 배선으로부터 상기 전기 광학 소자에 상기 전류를 흘리는 경로에 상기 전기 광학 소자와 직렬로 삽입됨과 함께 도통 저항의 제어 단자를 갖는 제1 능동 소자와, 상기 경로에 상기 전기 광학 소자 및 상기 제1 능동 소자와 직렬로 삽입됨과 함께 도통/차단용의 제어 단자를 갖는 제2 능동 소자와, 전하를 축적하고, 축적한 전하에 따른 전

압을 상기 제1 능동 소자의 도통 저항의 제어 전압으로서 상기 제1 능동 소자의 제어 단자에 인가하는 전하 유지 수단과, 상기 전하 유지 수단에 대한 전하 공급 경로 상에 삽입됨과 함께 도통/차단용의 제어 단자를 구비하고, 차단에 의해서 상기 전하 유지 수단에 축적한 전하를 유지시키는 제3 능동 소자와, 상기 제2 능동 소자의 제어 단자에 도통/차단용의 제어 전압을 인가하는 제2 배선과, 상기 제3 능동 소자의 제어 단자에 도통/차단용의 제어 전압을 인가하는 제3 배선과, 상기 제1 능동 소자와 상기 제2 능동 소자와의 접속점과 상기 제2 배선과의 사이에 접속됨과 함께, 상기 제3 배선에 접속되는 도통/차단용의 제어 단자를 갖는 제4 능동 소자가 배치되어 있는 구성이다.

또한, 본 발명의 표시 장치는, 상기 제1 배선에는 전류원 회로와 전압원 회로가 전환 가능하게 접속되는 구성이다.

상기한 발명에 따르면, 각 화소에 전기 광학 소자의 전류의 값을 설정할 때에는 제1 배선에 전류원 회로를 접속하여 이 전류원 회로에서의 전류로 전기 광학 소자의 전류의 값을 설정하고, 전기 광학 소자의 전류의 값을 설정한 후에 제1 배선에 전압원 회로를 전환하여 접속하여 이 전압원 회로에서의 인가 전압에 의해, 제2 능동 소자가 도통 상태인 기간에, 다른 화소의 전기 광학 소자의 구동 상태에 상관없이, 전기 광학 소자를 설정한 값의 전류로 구동할 수 있다.

또한, 본 발명의 표시 장치는, 상기 전류원 회로를 상기 제1 배선에 접속하여 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하는 제1 동작을 행한 후, 상기 전압원 회로를 상기 제1 배선에 접속하여 각 화소의 상기 전기 광학 소자에 상기 제1 동작에서 설정한 값의 전류를 흘리는 제2 동작을 행하는 구성이다.

상기한 발명에 따르면, 제1 동작에 의해 전류원 회로에서의 전류로 각 화소에 전기 광학 소자의 전류의 값을 설정할 수가 있어서, 그 후, 제2 동작에 의해, 제1 동작에서 설정된 값의 전류를 전압원 회로에서 전기 광학 소자에 흘려 전기 광학 소자를 구동할 수 있다.

또한, 본 발명의 표시 장치는, 상기 전류원 회로가 출력할 수 있는 전류값은 복수 개가 있고, 상기 제1 동작을 행함과 함께 상기 제1 동작 후에 상기 제2 동작을 행하는 것을, 소정 기간에 복수회 행하는 구성이다.

상기한 발명에 따르면, 제1 동작에 의해서 각 화소에 설정할 수 있는 전기 광학 소자의 전류값의 종류, 즉 전류원 회로로부터 출력할 수 있는 전류값의 종류가, 설정한 계조 수보다 적은 상태에 제한되는 것 같은 경우가 있더라도, 다음과 같이 하여 다계조표시를 할 수 있다. 즉, 제1 동작을 행함과 함께 제1 동작 후에 제2 동작을 행하는 것을, 소정 기간에 복수회 행한다. 이것은, 소정 기간 내에 복수회, 전류 설정 동작+발광 동작을 행하는 것과 동일하다. 이에 따라, 소정 기간에 전기 광학 소자에 전류가 흐른 기간의 길이의 총합에 대응하여, 전류원 회로의 전류값의 수 이상으로 정밀한 계조 표시를 확보할 수 있다.

특히, 제1 배선에 접속되는 전류원 회로가 TFT 등으로 만들어져 있는 경우에는, 전류원 회로로부터 출력할 수 있는 전류값의 수에 제한이 있다, 즉 출력 전류값의 수가 제로를 포함해서 2 이상이 있는 정수치에 제한되는 경우가 많기 때문에, 본 발명의 계조 표시가 유효하다.

또한, 본 발명의 표시 장치는, 전기 광학 소자를 구비한 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하고, 상기 전기 광학 소자를 상기 전류로 구동하는 표시 장치에 있어서, 상기 각 화소에는, 상기 전기 광학 소자에 상기 전류를 흘리기 위한 제1번 배선과, 상기 제1번 배선으로부터 상기 전기 광학 소자에 상기 전류를 흘리는 경로에 상기 전기 광학 소자와 직렬로 삽입됨과 함께 도통 저항의 제어 단자를 갖는 제1번 능동 소자와, 전하를 축적하여, 축적한 전하에 따른 전압을 상기 제1번 능동 소자의 도통 저항의 제어 전압으로서 상기 제1번 능동 소자의 제어 단자에 인가하는 전하 유지 수단과, 상기 전하 유지 수단에 대한 전하 공급 경로 상에 삽입됨과 함께 도통/차단용의 제어 단자를 구비하고, 차단에 의해서 상기 전하 유지 수단에 축적한 전하를 유지시키는 제2번 능동 소자와, 상기 제2번 능동 소자의 제어 단자에 도통/차단용의 제어 전압을 인가하는 제2번 배선과, 상기 전하 유지 수단의 축적한 전하에 따른 전압에 포함되는 기준 전압 분을 상기 전하 유지 수단에 제공하는 제3번 배선이 배치되어 있는 구성이다.

또한, 본 발명의 표시 장치는, 상기 제1번 배선에는 전류원 회로와 전압원 회로가 전환 가능하게 접속되는 구성이다.

또한, 본 발명의 표시 장치는, 상기 전류원 회로를 상기 제1번 배선에 접속하여 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하는 제1 동작을 행한 후, 상기 전압원 회로를 상기 제1번 배선에 접속하여 각 화소의 상기 전기 광학 소자에 상기 제1 동작에서 설정한 값의 전류를 흘리는 제2 동작을 행하는 구성이다.

또한, 이것들의 구성의 경우에도, 상기 전류원 회로가 출력할 수 있는 전류값은 복수개 있고, 상기 제1 동작을 행함과 함께 상기 제1 동작 후에 상기 제2 동작을 행하는 것을, 소정 기간에 복수회 행하는 것이 바람직하다.

또한, 본 발명의 표시 장치는, 전기 광학 소자를 구비한 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하고, 상기 전기 광학 소자를 상기 전류로 구동하는 표시 장치에 있어서, 상기 각 화소에는, 상기 전기 광학 소자에 상기 전류를 흘리기 위한 배선이 배치되어 있고, 상기 배선으로부터 상기 전기 광학 소자에 상기 전류를 흘리는 경로에, 도통 저항의 제어 단자를 갖는 능동 소자가, 상기 전기 광학 소자와 직렬로 삽입됨과 함께, 전하를 축적하여, 축적한 전하에 따른 전압을 상기 능동 소자의 도통 저항의 제어 전압으로서 상기 능동 소자의 제어 단자에 인가하는 전하 유지 수단이 배치되고, 상기 전류를 상기 화소의 회로에 기억시키기 위해서 상기 능동 소자에 상기 전류를 흘려 상기 전하 유지 수단에 상기 전류에 따른 전하를 축적시키는 제1 동작을 하기 위해서, 상기 배선에 정전류를 출력하는 전류원 회로와, 상기 제1 동작 후에, 상기 회로에 기억시킨 상기 전류를 상기 능동 소자를 통하여 상기 전기 광학 소자에 흘리는 제2 동작을 하기 위해서 상기 배선에 정전압을 출력하는 전압원 회로가, 상기 배선에 전환 가능하게 접속되어 있는 구성이다.

또한, 이 구성의 경우에도, 상기 전류원 회로가 출력할 수 있는 전류값은 복수개 있고, 상기 제1 동작을 행함과 함께 상기 제1 동작 후에 상기 제2 동작을 행하는 것을, 소정 기간에 복수회 행하는 것이 바람직하다.

본 발명의 상세한 설명의 항에 있어서 한 구체적인 실시 형태 또는 실시예는, 어디까지나, 본 발명의 기술 내용을 분명히 하는 것이고, 그와 같은 구체예에만 한정하여 협의로 해석되어야 하는 것이 아니라, 본 발명의 정신과 다음에 기재하는 특허 청구항의 범위 내에서, 여러 가지로 변경하여 실시할 수 있다.

발명의 효과

본 발명에 따르면, 전기 광학 소자에 설정한 값의 전류를 흘리는 화소 회로 구성의 표시 장치에 있어서, 보다 넓은 면적을 투명 전극에 할당할 수 있는 표시 장치를 제공할 수 있다.

(57) 청구의 범위

청구항 1.

전기 광학 소자를 구비한 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하고, 상기 전기 광학 소자를 상기 전류로 구동하는 표시 장치로서,

상기 각 화소에는,

상기 전기 광학 소자에 상기 전류를 흘리기 위한 제1 배선과,

상기 제1 배선으로부터 상기 전기 광학 소자에 상기 전류를 흘리는 경로에 상기 전기 광학 소자와 직렬로 삽입됨과 함께 도통 저항의 제어 단자를 갖는 제1 능동 소자와,

상기 경로에 상기 전기 광학 소자 및 상기 제1 능동 소자와 직렬로 삽입됨과 함께 도통/차단용의 제어 단자를 갖는 제2 능동 소자와,

전하를 축적하여, 축적한 전하에 따른 전압을 상기 제1 능동 소자의 도통 저항의 제어 전압으로서 상기 제1 능동 소자의 제어 단자에 인가하는 전하 유지부와,

상기 전하 유지부에 대한 전하 공급 경로 상에 삽입됨과 함께 도통/차단용의 제어 단자를 구비하고, 차단에 의해서 상기 전하 유지부에 축적한 전하를 유지시키는 제3 능동 소자와,

상기 제2 능동 소자의 제어 단자에 도통/차단용의 제어 전압을 인가하는 제2 배선과,

상기 제3 능동 소자의 제어 단자에 도통/차단용의 제어 전압을 인가하는 제3 배선이 배치되어 있는 것을 특징으로 하는 표시 장치.

청구항 2.

전기 광학 소자를 구비한 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하고, 상기 전기 광학 소자를 상기 전류로 구동하는 표시 장치로서,

상기 각 화소에는,

상기 전기 광학 소자에 상기 전류를 흘리기 위한 제1 배선과,

상기 제1 배선으로부터 상기 전기 광학 소자에 상기 전류를 흘리는 경로에 상기 전기 광학 소자와 직렬로 삽입됨과 함께 도통 저항의 제어 단자를 갖는 제1 능동 소자와,

상기 경로에 상기 전기 광학 소자 및 상기 제1 능동 소자와 직렬로 삽입됨과 함께 도통/차단용의 제어 단자를 갖는 제2 능동 소자와,

전하를 축적하여, 축적한 전하에 따른 전압을 상기 제1 능동 소자의 도통 저항의 제어 전압으로서 상기 제1 능동 소자의 제어 단자에 인가하는 전하 유지부와,

상기 전하 유지부에 대한 전하 공급 경로 상에 삽입됨과 함께 도통/차단용의 제어 단자를 구비하고, 차단에 의해서 상기 전하 유지부에 축적한 전하를 유지시키는 제3 능동 소자와,

상기 제2 능동 소자의 제어 단자에 도통/차단용의 제어 전압을 인가하는 제2 배선과,

상기 제3 능동 소자의 제어 단자에 도통/차단용의 제어 전압을 인가하는 제3 배선과,

상기 제1 능동 소자와 상기 제2 능동 소자와의 접속점과 상기 제2 배선과의 사이에 접속됨과 함께, 상기 제3 배선에 접속되는 도통/차단용의 제어 단자를 갖는 제4 능동 소자가 배치되어 있는 것을 특징으로 하는 표시 장치.

청구항 3.

제1항에 있어서,

상기 제1 배선에는 전류원 회로와 전압원 회로가 전환 가능하게 접속되는 것을 특징으로 하는 표시 장치.

청구항 4.

제2항에 있어서,

상기 제1 배선에는 전류원 회로와 전압원 회로가 전환 가능하게 접속되는 것을 특징으로 하는 표시 장치.

청구항 5.

제3항에 있어서,

상기 전류원 회로를 상기 제1 배선에 접속하여 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하는 제1 동작을 행한 후, 상기 전압원 회로를 상기 제1 배선에 접속하여 각 화소의 상기 전기 광학 소자에 상기 제1 동작에서 설정한 값의 전류를 흘리는 제2 동작을 행하는 것을 특징으로 하는 표시 장치.

청구항 6.

제4항에 있어서,

상기 전류원 회로를 상기 제1 배선에 접속하여 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하는 제1 동작을 행한 후, 상기 전압원 회로를 상기 제1 배선에 접속하여 각 화소의 상기 전기 광학 소자에 상기 제1 동작에서 설정한 값의 전류를 흘리는 제2 동작을 행하는 것을 특징으로 하는 표시 장치.

청구항 7.

제5항에 있어서,

상기 전류원 회로가 출력할 수 있는 전류값은 복수개 있고,

상기 제1 동작을 행함과 함께 상기 제1 동작 후에 상기 제2 동작을 행하는 것을, 소정 기간에 복수회 행하는 것을 특징으로 하는 표시 장치.

청구항 8.

제6항에 있어서,

상기 전류원 회로가 출력할 수 있는 전류값은 복수개 있고,

상기 제1 동작을 행함과 함께 상기 제1 동작 후에 상기 제2 동작을 행하는 것을, 소정 기간에 복수회 행하는 것을 특징으로 하는 표시 장치.

청구항 9.

전기 광학 소자를 구비한 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하고, 상기 전기 광학 소자를 상기 전류로 구동하는 표시 장치로서,

상기 각 화소에는,

상기 전기 광학 소자에 상기 전류를 흘리기 위한 제1번 배선과,

상기 제1번 배선으로부터 상기 전기 광학 소자에 상기 전류를 흘리는 경로에 상기 전기 광학 소자와 직렬로 삽입됨과 함께 도통 저항의 제어 단자를 갖는 제1번 능동 소자와,

전하를 축적하여, 축적한 전하에 따른 전압을 상기 제1번 능동 소자의 도통 저항의 제어 전압으로서 상기 제1번 능동 소자의 제어 단자에 인가하는 전하 유지부와,

상기 전하 유지부에 대한 전하 공급 경로 상에 삽입됨과 함께 도통/차단용의 제어 단자를 구비하고, 차단에 의해서 상기 전하 유지부에 축적한 전하를 유지시키는 제2번 능동 소자와,

상기 제2번 능동 소자의 제어 단자에 도통/차단용의 제어 전압을 인가하는 제2번 배선과,

상기 전하 유지부의 축적한 전하에 따른 전압에 포함되는 기준 전압 분을 상기 전하 유지부에 제공하는 제3번 배선이 배치되어 있는 것을 특징으로 하는 표시 장치.

청구항 10.

제9항에 있어서,

상기 제1번 배선에는 전류원 회로와 전압원 회로가 전환 가능하게 접속되는 것을 특징으로 하는 표시 장치.

청구항 11.

제10항에 있어서,

상기 전류원 회로를 상기 제1번 배선에 접속하여 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하는 제1 동작을 행한 후, 상기 전압원 회로를 상기 제1번 배선에 접속하여 각 화소의 상기 전기 광학 소자에 상기 제1 동작에서 설정한 값의 전류를 흘리는 제2 동작을 행하는 것을 특징으로 하는 표시 장치.

청구항 12.

제11항에 있어서,

상기 전류원 회로가 출력할 수 있는 전류값은 복수개 있고,

상기 제1 동작을 행함과 함께 상기 제1 동작 후에 상기 제2 동작을 행하는 것을, 소정 기간에 복수회 행하는 것을 특징으로 하는 표시 장치.

청구항 13.

전기 광학 소자를 구비한 각 화소에 상기 전기 광학 소자에 흘리는 전류의 값을 설정하고, 상기 전기 광학 소자를 상기 전류로 구동하는 표시 장치로서,

상기 각 화소에는,

상기 전기 광학 소자에 상기 전류를 흘리기 위한 배선이 배치되어 있고,

상기 배선으로부터 상기 전기 광학 소자에 상기 전류를 흘리는 경로에, 도통 저항의 제어 단자를 갖는 능동 소자가, 상기 전기 광학 소자와 직렬로 삽입됨과 함께,

전하를 축적하여, 축적한 전하에 따른 전압을 상기 능동 소자의 도통 저항의 제어 전압으로서 상기 능동 소자의 제어 단자에 인가하는 전하 유지부가 배치되고,

상기 전류를 상기 화소의 회로에 기억시키기 위해서 상기 능동 소자에 상기 전류를 흘려 상기 전하 유지부에 상기 전류에 따른 전하를 축적시키는 제1 동작을 하기 위해서, 상기 배선에 정전류를 출력하는 전류원 회로와,

상기 제1 동작 후에, 상기 회로에 기억시킨 상기 전류를 상기 능동 소자를 통하여 상기 전기 광학 소자에 흘리는 제2 동작을 하기 위해서 상기 배선에 정전압을 출력하는 전압원 회로가, 상기 배선에 전환 가능하게 접속되어 있는 것을 특징으로 하는 표시 장치.

청구항 14.

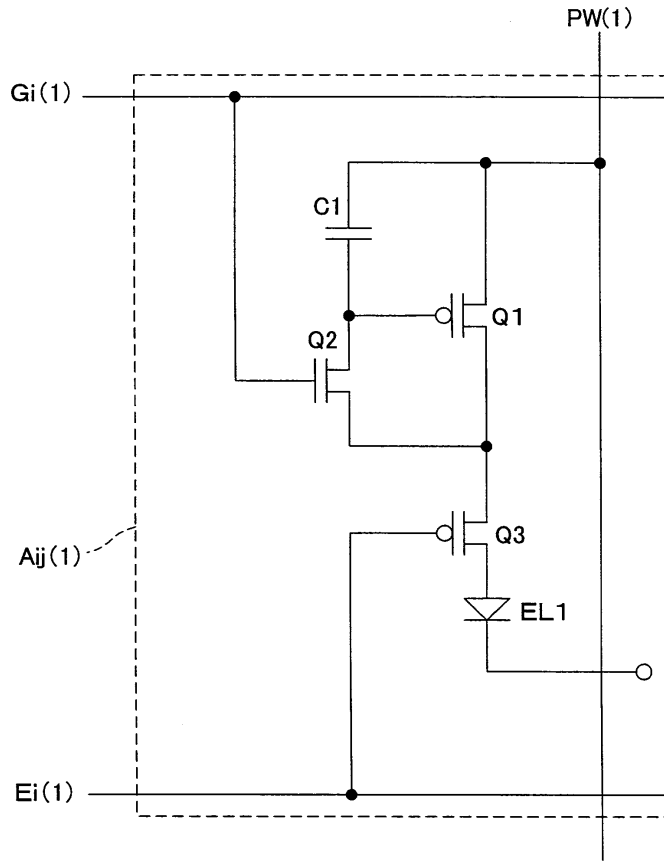
제13항에 있어서,

상기 전류원 회로가 출력할 수 있는 전류값은 복수개 있고,

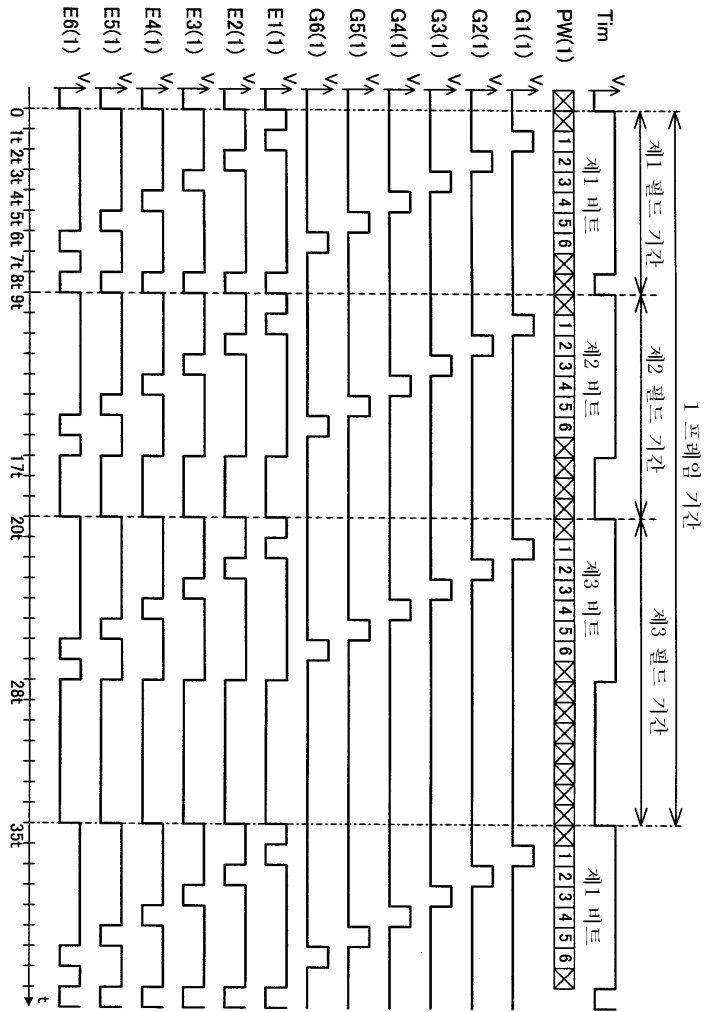
상기 제1 동작을 행함과 함께 상기 제1 동작 후에 상기 제2 동작을 행하는 것을, 소정 기간에 복수회 행하는 것을 특징으로 하는 표시 장치.

도면

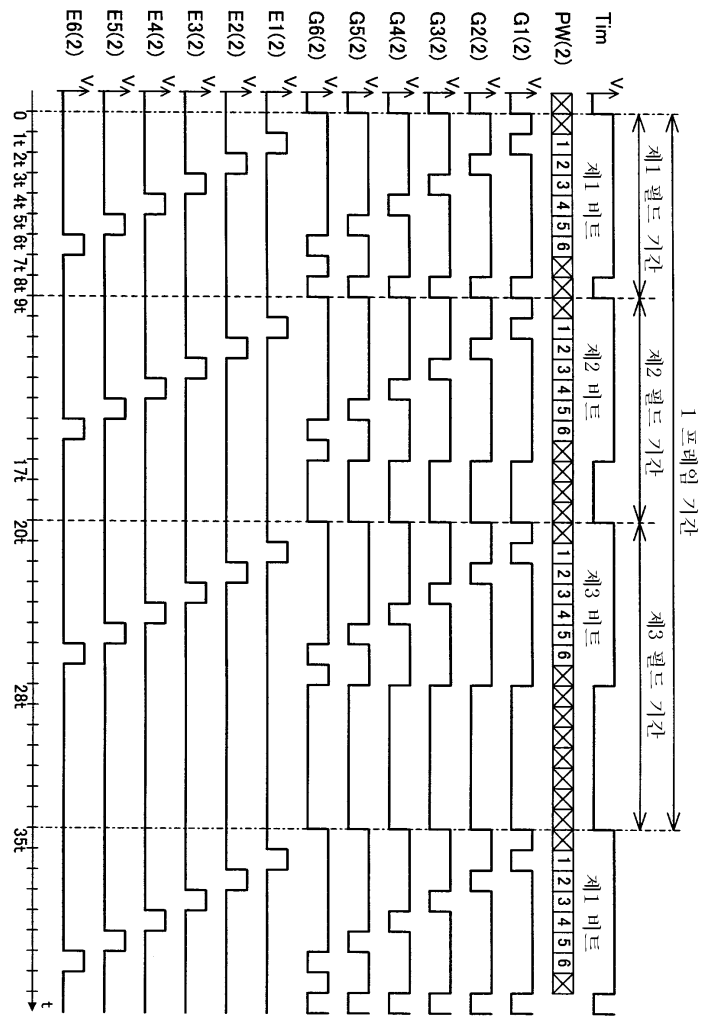
도면1



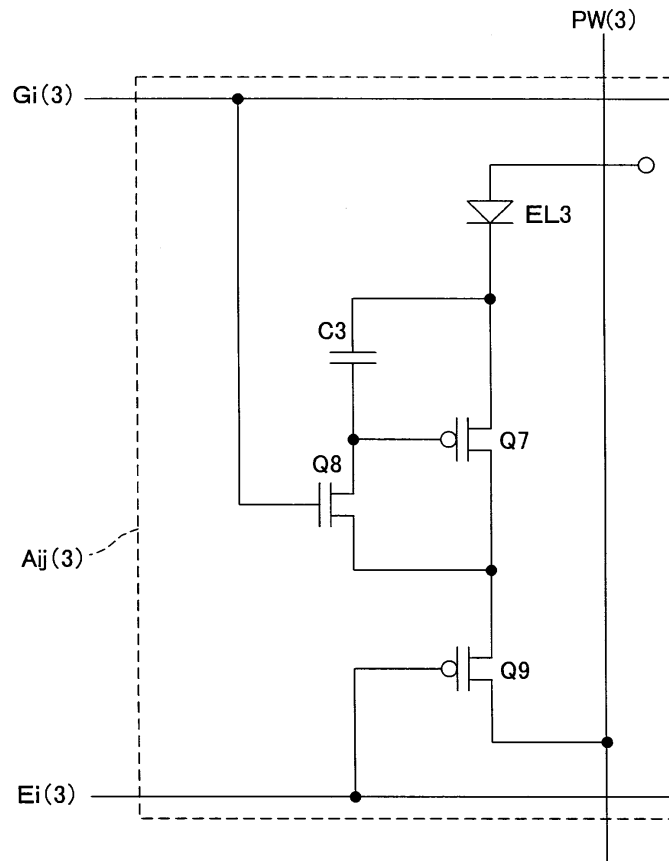
도면3



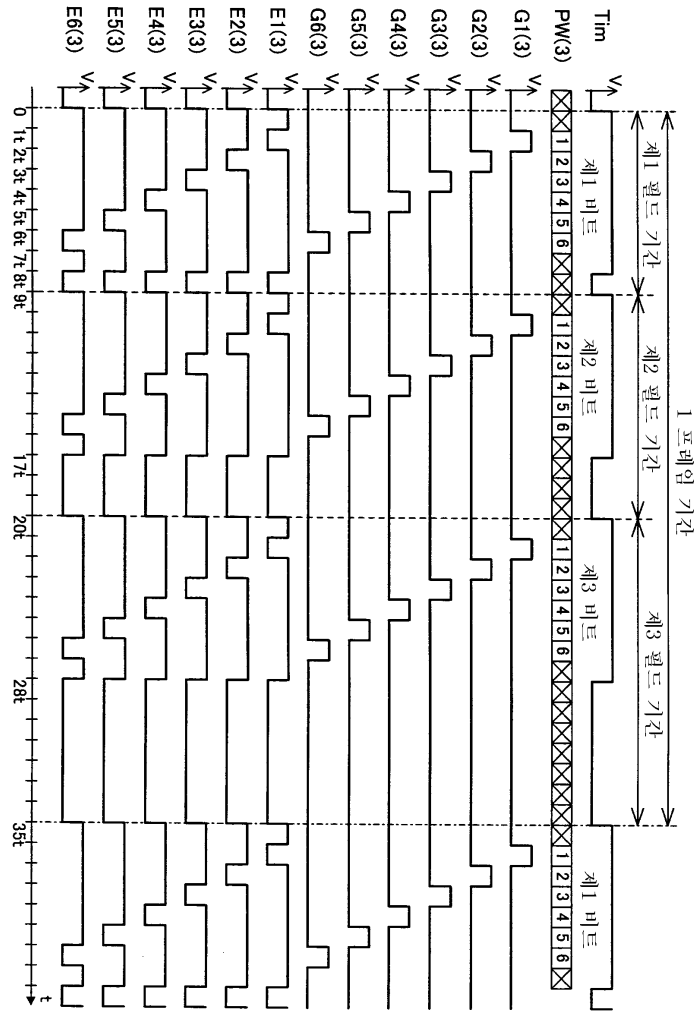
도면6



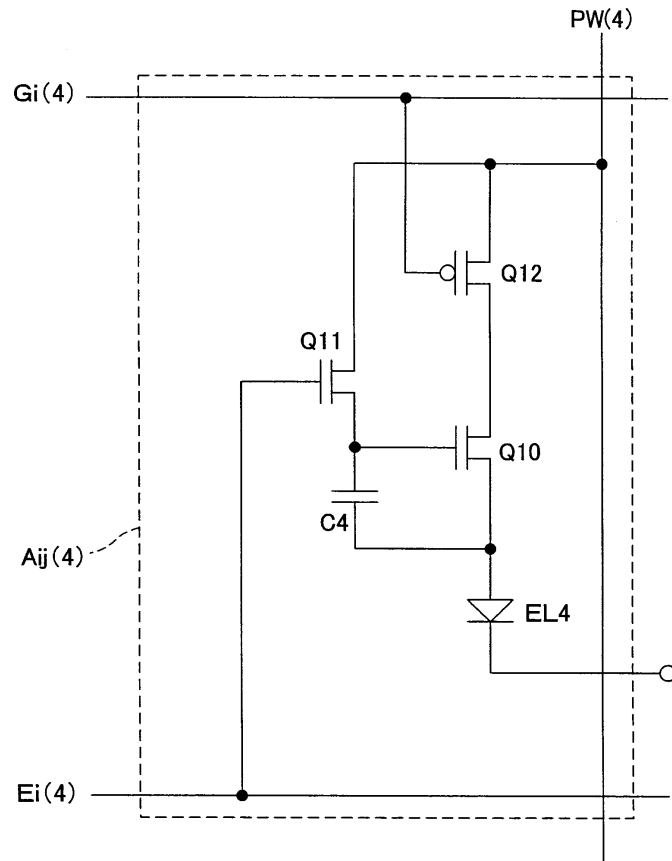
도면7



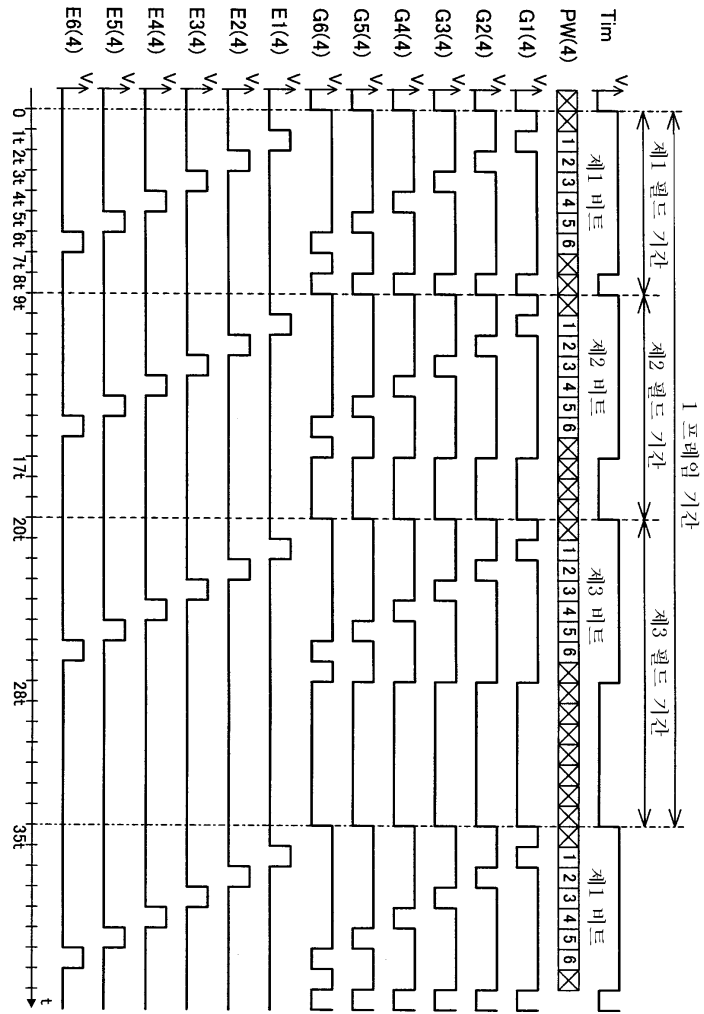
도면8



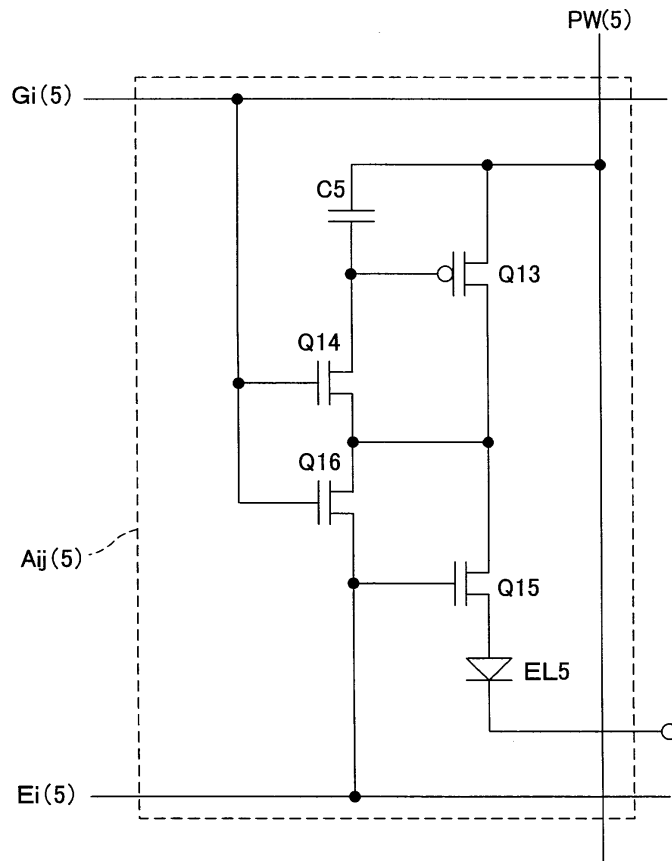
도면9



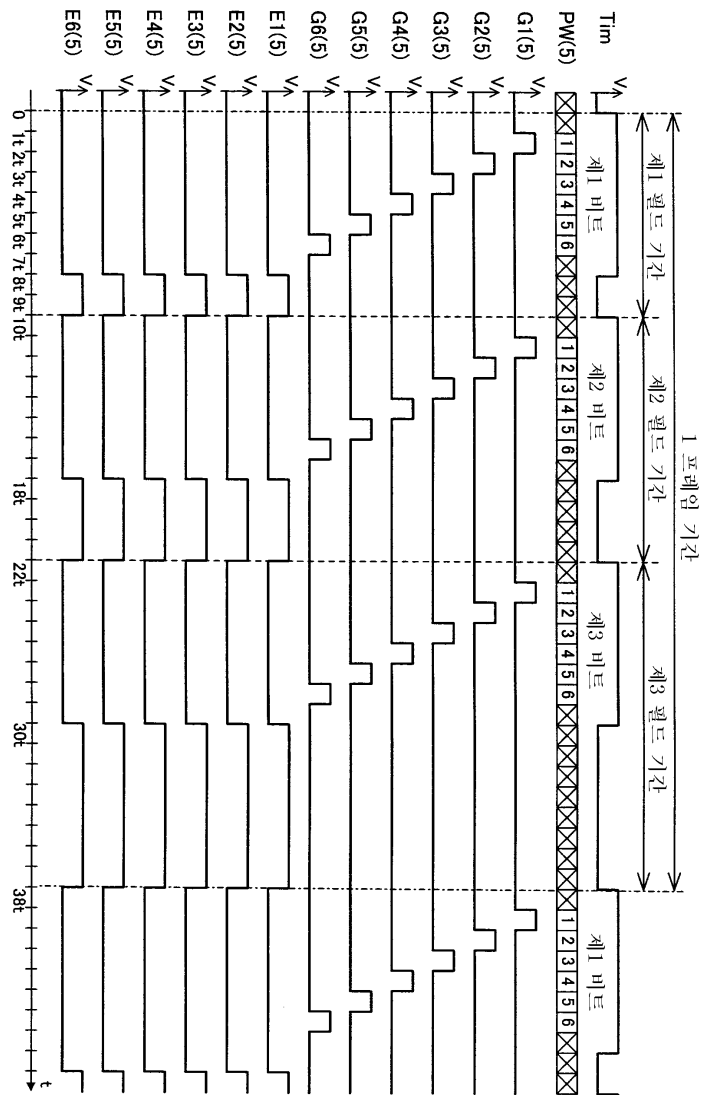
도면10



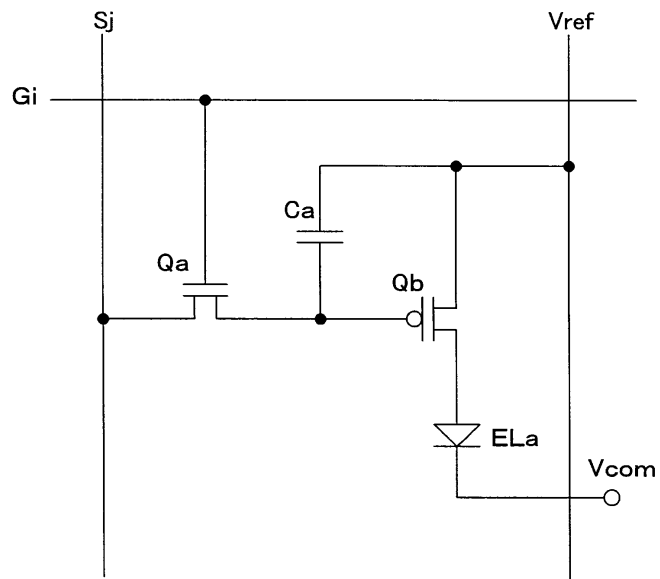
도면11



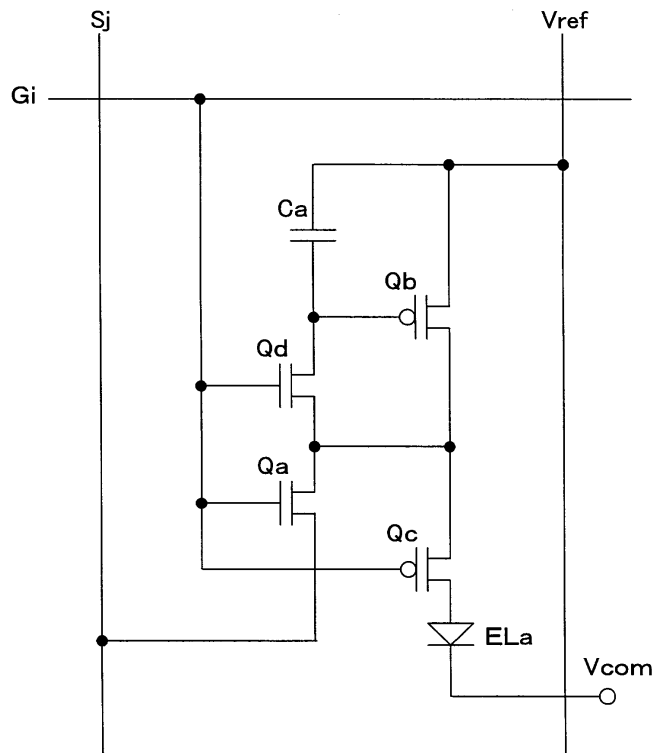
도면12



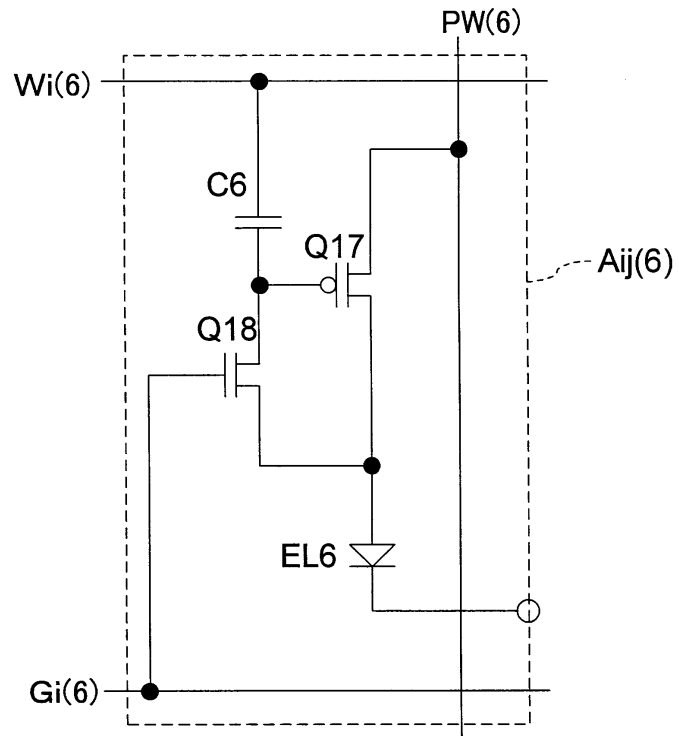
도면13



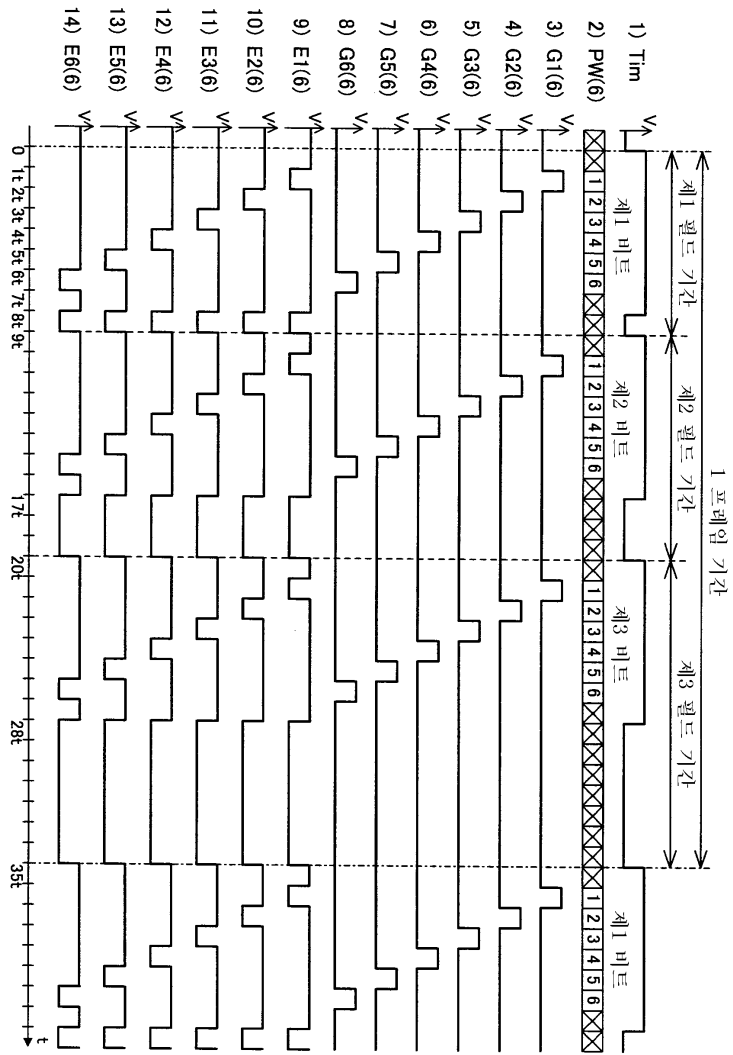
도면14



도면17



도면18



专利名称(译)	显示设备		
公开(公告)号	KR100531403B1	公开(公告)日	2005-11-28
申请号	KR1020030087463	申请日	2003-12-04
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	SENDA TAKAHIRO 센다다카히로 MUROI TAKAO 무로이다카오		
发明人	센다다카히로 무로이다카오		
IPC分类号	G09G3/22 H01L51/50 G09G3/30 G09G3/32 H05B33/14 G09G3/20		
CPC分类号	G09G2300/0861 G09G2300/0842 G09G2300/0465 H01L27/3244 G09G3/3233 G09G3/2022		
代理人(译)	CHANG, SOO KIL		
优先权	2002353828 2002-12-05 JP 2003207268 2003-08-12 JP		
其他公开文献	KR1020040049276A		
外部链接	Espacenet		

摘要(译)

在每个像素中，沿很快具有导电性的控制端子作为插入在路径从所述第一布线和所述第一布线施加的电流给有机EL元件串联到电流流向有机EL装置中的第一TFT元件，所述路径其中有机EL元件和第一TFT元件串联连接并具有用于导通的控制端子/用于将对应于所存储的电荷的电压施加到第一TFT元件的控制端子作为第一TFT元件的导通电阻的控制电压的电容器，以及插入电容器的电荷供给路径上的第二TFT元件，第三个TFT用于通过阻塞保持电容器中累积的电荷，用于将控制电压施加到第二TFT元件的控制端子的第二布线，以及用于将控制电压施加到第三TFT元件的控制端子的第三布线。结果，可以将更宽的区域分配给透明电极。 1 指数方面 导通/阻断，控制端子，电容器，导通电阻，有源元件，电流源电路，电压源

