

(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) Int. Cl.<sup>7</sup> (45) 공고일자 2005년09월14일  
G09G 3/30 (11) 등록번호 10-0514626

(24) 등록일자 2005년09월06일

(21) 출원번호 10-2003-0055964

(65) 공개번호 10-2004-0016397

(22) 출원일자 2003년08월13일

(43) 공개일자 2004년02월21일

(30) 우선권주장 JP-P-2002-00236296 2002년08월14일 일본(JP)

(73) 특허권자 로무 가부시킴가이샤  
일본 교토시 우교구 사이잉 미조사키쵸 21

(72) 발명자 아베시니치  
일본국교토후교토시우교구사이인미조사키쵸21반지로무가부시킴가이샤내

후지사사와마사노리  
일본국교토후교토시우교구사이인미조사키쵸21반지로무가부시킴가이샤내

마토바요시오  
일본국교토후교토시우교구사이인미조사키쵸21반지로무가부시킴가이샤내

(74) 대리인 황의인

심사관 : 천대석

(54) 유기 EL 소자 구동 회로 및 이를 이용한 유기 EL 디스플레이 장치

요약

3개의 기본 디스플레이 컬러 중 적어도 하나를 위한 기준 전류 설정 회로를 포함하는 유기 EL 소자 구동 회로에 있어서, 상기 기준 전류 설정 회로는 기준 전류를 발생시키는 제1 기준 전류 발생 회로와, 상기 제1 기준 전류 발생 회로에 의해 발생된 기준 전류를 기초로 휘도 조절을 하기 위한 기준으로서 전류를 발생시키는 제1 설정 데이터에 응답하는 제2 기준 전류 발생 회로와, 상기 제2 기준 전류 발생 회로에 의해 발생된 기준 전류에 제2 설정 데이터에 따른 전류를 추가하거나 또는 상기 제2 기준 전류 발생 회로에 의해 발생된 기준 전류에서 상기 제2 설정 데이터에 따른 전류를 소거하므로써 수정된 기준 전류를 소정 기준 전류로 발생시키는 기준 전류 수정 회로를 포함한다. 상기 제1 및 제2 설정 데이터는 유기 EL 소자 구동 회로의 외부측에서 설정된다.

대표도

도 1

## 명세서

### 도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 유기 EL 소자 구동 회로를 포함하는 유기 EL 디스플레이 패널을 나타내는 블럭회로도.

도 2는 도 1의 기준 전류 발생 회로를 나타내는 블럭회로도.

도 3은 본 발명의 다른 실시예에 따른 기준 전류 발생 회로를 상세히 나타내는 블럭회로도.

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 EL(Electro Luminescence) 소자 구동 회로 및 이를 이용한 유기 EL 디스플레이 장치에 관한 것으로, 보다 상세하게는 폭넓은 범위로 구동 전류를 조절할 수 있고 유기 EL 발광 물질차로 인한 휘도차를 완화시킬 수 있으며, 고 휘도 컬러 디스플레이에 적절한 이동전하기, PHS 등과 같은 전자 장치에 사용하기 위한 유기 EL 디스플레이 장치에 관한 것이다.

396(132x3)개의 칼럼(column)라인 단자 핀 및 162개의 로우(row)라인 단자 핀을 갖는, 이동전하기, PHS, DVD 플레이어, 또는 PDA(Personal Digital Assistants)등 장착용 유기 EL 디스플레이 장치의 유기 EL 디스플레이 패널이 제시되었다. 그러나, 칼럼라인과 로우라인의 수가 계속해서 증가되는 경향이 있다.

이같은 유기 EL 디스플레이 패널의 전류 구동 회로의 출력단은 능동 매트릭스형 또는 수동 매트릭스형과는 상관없이 단자 핀에 대응하게 제공된, 예컨대 전류 미러 회로를 이용한 출력 회로인 전류원 구동 회로를 포함한다.

상기 유기 EL 디스플레이 장치의 문제점은, 액정 디스플레이 장치와 같이 전압에 의해 구동되는 경우, 휘도 변동이 상당히 커지며, R(red), G(green), B(blue) 사이의 감도상 차이가 있으므로 컬러 디스플레이의 휘도 조절이 어려워지는 문제점이 있다. 이에 따라, 전류 구동이 사용되는 경우에도 (R), (G), (B)에 대한 발광 효율 비율이 예컨대 R:G:B=6:11:10로 된다. 또한, 발광 효율은 사용될 유기 EL 소자의 물성에 따라 달라진다.

이에 따라, 디스플레이 스크린상에서의 백색 밸런스를 달성하기 위해서, 컬러 디스플레이용 전류 구동 회로는 사용될 유기 EL 물성에 대응하게 R,G,B의 휘도를 조절하는 구동 전류 조절 회로를 포함한다.

유기 EL 디스플레이 장치의 전류 구동 회로에서, 일반적으로 각 컬러에 대한 구동 전류는 기준 전류를 증폭하므로써 칼럼 핀 각각에 발생되기 때문에, 백색 밸런스를 달성하기 위한 구동 전류의 조절은 R, G, B에 대응하는 기준 전류를 조절하므로써 행해진다.

종래, 기준 전류를 조절하기 위해서, R, G, B 각각에 제공된 통상의 구동 전류 조절 회로의 기준 전류 발생기는 약 4bit의 D/A 컨버터 회로를 포함한다. 또한 상기 기준 전류는 30 $\mu$ A 내지 75 $\mu$ A의 범위내에서 예컨대 5 $\mu$ A 단위로 소정 bit 데이터를 설정하므로써 조절된다. 그러나, 각종 유기 EL 물성이 개발되어왔기 때문에, 4-bit D/A 인버터 회로의 휘도 조절 범위로 는 부적절하다.

상기 문제점을 해소하기 위해서, D/A 인버터 회로의 비트(bit) 수가 6 내지 8로 증가된다면, 구동 전류 조절 회로의 회로 크기가 커지게되어, 전류 구동 회로를 하나의 칩으로서 제공하는 것이 어려워짐에 따라, 디스플레이 장치의 소형화를 불가능하게 한다.

한편, 기준 전류 조절의 동적 범위를 1 $\mu$ A 단위로 0 $\mu$ A 내지 75 $\mu$ A의 범위내로 하는 것이 근래에 요구되고 있다.

#### 발명이 이루고자 하는 기술적 과제

본 발명의 목적은 구동 전류 조절에 대한 폭넓은 동적 범위를 확실히 조성하고, 유기 EL 물성의 차이로 인한 휘도의 차이를 완화하고, 백색 밸런스 등과 같은 휘도 조절을 촉진할 수 있으며, 고 휘도 컬러 디스플레이용으로 적절한 유기 EL 소자 구동 회로를 제공하는 것이다.

본 발명의 다른 목적은 구동 전류 조절에 대한 폭넓은 동적 범위를 확실히 조성할 수 있으며, 고 휘도 컬러 디스플레이에 대해 적절한 유기 EL 디스플레이 장치를 제공하는 것이다.

이같은 목적을 달성하기 위해서, 본 발명에 따른 유기 EL 소자 구동 회로는 제1 기준 전류 발생 회로에서 공급된 제1 기준 전류를 수용하므로써 3개의 기본 디스플레이 컬러 중 적어도 하나에 대한 소정 기준 전류를 발생시키는 기준 전류 설정 회로를 포함하며, 상기 기준 전류 설정 회로는 휘도 조절을 위해 제1 기준 전류를 기초로 하는 전류를 기준으로 발생시키는 제1 설정 데이터에 응답하는 제2 기준 전류 발생 회로와, 제2 기준 전류 발생 회로에 의해 발생된 기준 전류에 제2 설정 데이터에 따른 전류를 추가하거나 또는 제2 기준 전류 발생 회로에 의해 발생된 기준 전류에서 제2 설정 데이터에 따른 전류를 소거하므로써 수정된 기준 전류를 소정 기준 전류로 발생시키는 기준 전류 수정 회로를 포함하는 것을 특징으로 한다. 또한 상기 제1 및 제2 설정 데이터는 유기 EL 소자 구동 회로의 외측으로부터 설정된다.

본 발명에 따른 유기 EL 디스플레이 장치는 상술된 복수의 유기 EL 소자 구동 회로를 포함하는 것을 특징으로 한다.

본 발명에서, 3개의 기본 디스플레이 컬러 중 적어도 하나에 대한 휘도를 조절하는데 기준이 되는 전류는 구동 회로의 외측에서 설정가능한 제1 설정 데이터에 따라 발생되며, 그 다음 수정된 기준 전류는 제2 설정 데이터에 따른 기준 전류를 수정하므로써 모든 기본 디스플레이 컬러에 대해 발생된다. 이에 따라, 수정 전의 기본 전류는 모든 기본 컬러에 대해 EL 물성 변동 및/또는 가공 변동에 따라 결정되는 평균값 또는 중간값 또는 설계값으로서 선택될 수 있으며, 휘도 조절은 기준으로 선택된 전류값을 이용하여 행해진다. 이에 따라, 선택된 전류값에 대해 조성될 수정의 범위가 매우 좁아진다. 결과적으로 폭넓은 동적 범위의 필요성없이 고정밀도의 전류 조절을 행할 수 있다. 한편, 수정가능형 범위내에 있는 간격을 갖춘 기준 전류를 발생하는데 충분하기 때문에 전류 선택에 있어서 폭넓은 동적 범위를 제공할 필요는 없다.

이와 같이, 본 발명에 따라, 모든 디스플레이 컬러에 대한 기본 전류 발생 회로에 의해 발생된 기본 전류를 개략적으로 설정한 후 상기 기본 전류를 정밀하게 조절하므로써 구동 전류의 조절에 대해 폭넓은 동적 범위를 제공할 수 있다.

이에 따라, 휘도 변동의 영향을 받지않으면서 유기 EL 물성의 변동에 적응할 수 있는 전류 구동을 실현할 수 있다. 그러므로, 백색 밸런스등에 대한 휘도 조절이 촉진됨에 따라, 고 휘도 컬러 디스플레이에 적절한 유기 EL 소자 구동 회로 및 이를 이용한 유기 EL 디스플레이 장치가 실현될 수 있다.

### 발명의 구성 및 작용

도 1은 유기 EL 디스플레이 패널의 유기 EL 소자 구동 회로(이하 "칼럼 IC 구동기"라 칭함)를 나타내는 블럭회로도이다.

상기 칼럼 IC 구동기(10)는 기준 전류 발생 회로(1), R 디스플레이 컬러를 위한 커런트-미러형 기준 전류 설정 회로 2R, G 디스플레이 컬러를 위한 커런트-미러형 기준 전류 설정 회로 2G, B 디스플레이 컬러를 위한 커런트-미러형 기준 전류 설정 회로 2B를 포함한다.

상기 기준 전류 설정 회로 2R, 2G, 2B는 기준 전류 발생 회로(1)에 의해 발생된 기준 전류 Iref를 수용하며, 각 디스플레이 컬러를 위한 기준 전류를 발생시킨다.

상기 기준 전류 설정 회로 2R, 2G, 2B에 공통적으로 사용된 기준 전류 Iref를 발생시키는 상기 기준 전류 발생 회로(1)는 연산 증폭기 OP, 게이트에 공급된 연산 증폭기 OP의 출력에 의해 구동된 N 채널 트랜지스터 Trp, 상기 트랜지스터 Trp의 소스 및 접지(GND) 사이에 제공된 저항 Rp, 상기 트랜지스터 Trp의 드레인과 연결된 드레인을 갖는 P 채널 트랜지스터 Trq로 구성된다. 상기 트랜지스터 Trq의 소스는 예컨대 3V인 전력원 + VDD과 연결된다. 상기 트랜지스터 Trq는 기준 전류 설정 회로 2R, 2G, 2B 각각의 전류 미러 회로의 입력측 트랜지스터로 공통적으로 사용되며, 각 기준 전류 설정 회로의 출력측 트랜지스터인 P 채널 MOS FET Tr1 내지 Trk를 구동한다(도 2).

연산 증폭기 OP의 (+)입력은 기준 전압원 Vref을 통해 접지된다. 또한 연산 증폭기 OP의 (-)입력은 트랜지스터 Trp의 소스와 연결된다. 또한, 저항 Rp는 칼럼 IC 구동기의 외부에서 제공되며, IC 구동기의 단자(10a)를 통해 트랜지스터 Trp의 소스와 연결된다.

기준 전류 설정 회로 2G 및 2B 각각의 구조가 기준 전류 설정 회로 2R의 구조와 유사하기 때문에, 후자의 구조만이 도 1 및 도 2를 참조하여 상세히 기술될 것이다.

상기 기준 전류 설정 회로 2R는 기준 전류 설정 회로 2G, 2B에 공통적으로 사용되는 비-휘발성 메모리(21), 커런트-미러형 기준 전류 발생 회로(22), 커런트-미러형 기준 전류 수정 회로(23)를 포함한다. 상기 기준 전류 설정 회로 2R의 커런트-미러형 기준 전류 발생 회로(22)는 R 컬러에 대한 데이터값에 대응하는 기준 전류를 발생한다. 상기 데이터값은 비-휘발성 메모리(21)의 R 데이터 영역에서 판독된다. 또한 상기 기준 전류 발생 회로(22)에 의해 발생된 기준 전류는 상기 기준 전류 Iref의 m배이다. 상기 기준 전류 수정 회로(23)는 도 2에 도시된 바와 같이 각각 커런트-미러 회로로 구성된 수정된 전류 발생 회로(23a) 및 전류 신디사이저(synthesizer) 회로(23b)로 구성된다. 상기 수정된 전류 발생 회로(23a)는 1 $\mu$ A의 해상도를 갖는 기준 전류 발생 회로(22)에서 기준 전류 Iro로부터 소거되거나 또는 기준 전류에 추가될 전류를 발생한다. 상기 전류 신디사이저 회로(23b)는 기준 전류 발생 회로(22)로부터의 기준 전류 Iro를 수정된 전류 발생 회로(23a)로부터의 전류와 합성하여 출력 단자(24)에서 수정된 기준 전류 Ir를 발생시킨다. 이에 따라, 상기 커런트 미러 회로(3)의 입력측 트랜지스터 Tra는 수정된 기준 전류 Ir에 의해 구동된다.

상기 커런트 미러 회로(3)는 입력측 트랜지스터 Ta에 추가로, 트랜지스터 Ta와 커런트-미러 연결된 P 채널 MOS FET Trb 내지 Trn을 포함한다. 상기 트랜지스터 Trb 내지 Trn의 소스는 전력원 라인 + VDD(=3V)과 연결된다.

상기 트랜지스터 Trb 내지 Trn의 드레인은 D/A 컨버터 회로(4)와 각각 연결된다. 또한 상기 드레인으로부터의 전류는 각 D/A 컨버터 회로(4)의 기준 구동 전류가 된다.

레지스터(6)를 통해 MPU(7)로부터 공급된 디스플레이 데이터에 응답하여, 각 D/A 컨버터 회로(4)는 디스플레이 데이터값에 대응하게 기준 구동 전류 Ir를 증폭시키므로써 각 경우에서 디스플레이 회도에 대응하게 구동 전류를 발생하며, 출력 단 전류원(5)을 구동한다. 상기 출력단 전류원(5)은 한쌍의 트랜지스터로 이루어진 커런트 미러 회로로 구성되며, 칼럼측 출력 단자 X1 내지 Xm 중 하나를 통해 각 유기 EL 소자의 애노드(anode)에 구동 전류를 공급한다.

상기 최후단 트랜지스터 Trn의 드레인은 D/A 컨버터 회로(4)와 연결되어 이 컨버터 회로를 구동한다. 상기 D/A 컨버터 회로(4)는 대응하는 출력단 전류원(5)을 데이터에 대응하게 구동한 후, 출력단 전류원(5)의 출력 전류 Iout을 칼럼 IC 구동기의 외부 출력 단자 (10b)에 출력하도록 설정한다. 상기 출력 전류 Iout은 유사한 구동 전류를 발생시키기 위해 모니터 전류로 사용되는 다음단 칼럼 IC 구동기에 입력된다.

상세히 기술된 구조가 도 2에 도시된 상기 기준 전류 설정 회로 2R는 상기 데이터 설정에 의해 프로그램화가능한 전류값 조절 회로로 작동한다.

상기 기준 전류 발생 회로(22)는 기준 전류 Iref가 흐르는 상기 트랜지스터 Trq에 의해 구동되는, P 채널 트랜지스터 Tr1 내지 Trk를 포함하는 전류 미러 회로의 형태를 취한다. 상기 트랜지스터 Tr1 내지 Trk의 소스는 전원 라인 + VDD과 연결되며, 드레인은 스위치 회로 SW1 내지 SWk를 통해 출력 단자(22a)와 각각 연결된다. 이에 따라, 상기 스위치 회로 SW1 내지 SWk 중 하나가 온으로 켜진 경우, R 디스플레이 컬러용 기준 전류가 출력 단자(22a)에 공급된다. 상기 출력 단자(22a)는 전류 신디사이저 회로(23b)의 N 채널 전류 미러 회로의 입력측 트랜지스터 Trr의 드레인과 연결된다. 이에 따라, 상기 전류 Iro는 트랜지스터 Trr에 공급된다. 상기 트랜지스터 Trr의 소스는 접지된다.

상기 전류 신디사이저 회로(23b)는 입력측 트랜지스터로서의 트랜지스터 Trr와 출력측 트랜지스터로서의 N 채널 트랜지스터 Trs로 구성된다. 상기 트랜지스터 Trs의 드레인은 출력 단자(24)와 연결되며 소스는 접지된다.

상기 연결된 전류 발생 회로(23a)는 전류 추가 회로(23c) 및 전류 소거 회로(23d)를 포함한다. 상기 전류 추가 회로(23c)는 입력측 트랜지스터 Trr와 커런트-미러로 연결된 N 채널 출력 트랜지스터 Qn1, Qn2,...Qnn로 구성된 커런트 미러 회로이다. 상기 트랜지스터 Qn2 내지 Qnn의 소스는 접지되며, 드레인은 각 스위치 회로 SWn2 내지 SWnn를 통해 출력 단자(24)와 연결된다. 이에 따라, 스위치 회로 SWn2 내지 SWnn의 온/오프 작동에 대응하여 발생된 전류 성분은 출력 단자(24)에서 강해진다. 결과적으로, 전류 성분은 출력 단자(24)에서 강해진 기준 전류 Ir에 추가된다. 또한, 전류 신디사이저 회로(23b)의 입력측 트랜지스터 Trr는 출력측 트랜지스터 Qn2 내지 Qnn를 포함하는 전류 미러 회로의 입력측 트랜지스터이다.

상기 전류 신디사이저 회로(23d)는 상부측 출력 트랜지스터 Qn1 및 이 입력측 트랜지스터 Qn1와 커런트-미러로 연결된 출력측 트랜지스터 Qp2 내지 Qpn상에 제공된 입력측 트랜지스터 Qp1를 갖는 커런트 미러 회로를 포함한다.

상기 트랜지스터 Qp1 내지 Qpn의 소스는 전원 라인 + VDD과 연결되며, 상기 트랜지스터 Qp2 내지 Qpn의 드레인은 스위치 회로 SWp2 내지 SWpn를 통해 출력 단자(24)와 각각 연결된다. 이에 따라, 상기 스위치 회로 SWp2 내지 SWpn의 온/오프 작동에 대응하게 발생된 전류 성분은 출력 단자(24)에 흐른다. 결과적으로, 상기 전류 성분은 기준 전류 Ir에서 소거된다.

그러므로, 상기 기준 전류 수정 회로(23)는 스위치 회로 SWn2 내지 SWnn 및 SWp2 내지 SWpn의 선택적인 온/오프 작동에 의해 출력 단자(24)에서 기준 전류 Ir를 조절할 수 있다. 또한, 상기 기준 전류 Ir에서 소거되거나 또는 추가될 전류값은 온으로 켜진 스위치 회로의 수로 결정된다.

본 실시예에서, 트랜지스터 Trs에 대한 트랜지스터 Trr의 게이트폭 비율은 20:20이며, 트랜지스터 Qp1 내지 Qpn 각각에 대한 트랜지스터 Trr의 게이트폭 비율은 20:1이며, 트랜지스터 Qp1 내지 Qpn 각각에 대한 트랜지스터 Trr의 게이트폭 비율은 20:1이다. 이에 따라, 조절된 전류값은 Iro/20의 해상도를 갖는 기준 전류 Ir에서 소거되거나 또는 추가될 수 있으며, 여기서 Iro는 출력 단자(22)로부터 흐르는 전류이다. Iro=20 $\mu$ A인 경우, 상기 수정된 전류값은 약 1 $\mu$ A가 된다.

상기 스위치 회로 SW1 내지 SWk, 스위치 회로 SWn2 내지 SWnn, 스위치 회로 SWn2 내지 SWnn의 온/오프 작동은 비-휘발성 메모리(21)에 저장된 R 디스플레이 컬러용 설정 데이터에 대응하게 실행된다. 상기 R 디스플레이 컬러용 설정 데이터는 MPU(7)에 의해 비-휘발성 메모리(21)의 대응하는 메모리 영역으로부터 판독된다. 또한, 전원이 연결된 경우 비-휘발성 메모리(21)로부터 데이터를 자동 판독할 수 있기도하다.

우선, 각 R,G,B 디스플레이 컬러에 대응하는 전류값은 상기 기준 전류 발생 회로(22)의 스위치 회로 SW1 내지 SWk의 온/오프 작동을 선택하므로써 대략적으로 설정된다. 또한, 휘도 조절의 베이스가 되는 R 디스플레이 컬러용 기준 전류 Iro가 발생된다. 그 다음, 유기 EL 소자의 물성의 차이 및 이 물성의 가공으로 인한 유기 EL 소자의 휘도 변동에 대해 전류 Iro를 조절하기 위해서, 추가측 스위치 회로 SWn2 내지 SWnn 또는 소거측 스위치 회로 SWp2 내지 SWpn의 온/오프 상태를 제어한다.

상기 조절을 행하는 데이터는 MPU(7)를 통해 유기 EL 소자 구동 회로의 외부측으로부터 비-휘발성 메모리(21)내에 설정된다. R,G,B 디스플레이 컬러용으로 사용된 유기 EL 물성의 휘도에 대응하게 사전 획득된 데이터는 비-휘발성 메모리(21)에 저장된다. 또한, 상기 스위치 회로 SW1 내지 SWk는 상기 데이터에 의해 온/오프 제어된다. 이 경우 상기 데이터값은 EL 물성의 변동 또는 유기 EL 소자의 제조 변동에 대응하게 결정되는 평균 전류값, 중간 전류값 또는 의도된 전류값일 수도 있다.

또한, 스위치 회로 SWn2 내지 SWnn 및 스위치 회로 SWp2 내지 SWpn를 온/오프 제어하기 위한 설정 데이터는 작동 시험 단계 또는 출하 상태에서 모든 유기 EL 디스플레이 장치의 모든 디스플레이 컬러의 최대 휘도를 설정하고, 측정수단을 이용하여 디스플레이 스크린의 휘도를 측정하므로써 결정된다. 또한 백색 밸런스 조절은 MPU(7)를 통해 구동 회로의 외부측으로부터 데이터를 설정하므로써 실행된다.

상기 데이터는 MPU(7)를 통해 각 디스플레이 컬러에 배당된 비-휘발성 메모리(21)의 영역에 저장되며, 기준 전류 설정 회로 2R, 2G, 2B에 송출하여 스위치 회로를 온/오프 제어한다.

또한, 도 2에 도시된 본 실시예에서 상기 기준 전류 수정 회로(23)의 전류 추가 회로(23c) 또는 전류 소거 회로(23d)는 기준 전류 발생 회로(22)에 의해 발생된 전류 Iro의 1/20 유닛으로 수정 전류를 발생시키고, 상기 수정 전류를 전류 Iro에 추가하거나 또는 소거한다. 이에 따라, 상기 수정 회로는 전류 Iro에 대응하게 결정된다.

상기 수정에서의 이러한 문제점을 피하게 위해서, 스위치 회로 SWn2 내지 SWnn 중 온으로 켜진 스위치 회로의 수, 및 스위치 회로 SWp2 내지 SWpn 중 온으로 켜진 스위치 회로의 수가 변경될 것이다. 또한, 추가 또는 소거 전류가 정전류 유닛일 수 있다. 예를 들어, 전류 추가 회로(23c) 또는 전류 소거 회로(23d)를 구동하기 위한 전류가 입력측 트랜지스터로서 트랜지스터 Trr을 갖는 커런트 미러 회로의 출력측 트랜지스터 Qn1 내지 Qnn내에서 발생하는 상술된 경우 대신, 트랜지스터 Qp1 및 트랜지스터 Qn2 내지 Qnn가 트랜지스터 Trr로부터 별개로 제공되며 약 1 $\mu$ A의 전류를 발생하는 전류원에 의해 구동되는 입력측 트랜지스터에 의해 구동된다.

또한, 전류 추가 회로(23c)의 트랜지스터 Qn2 내지 Qnn의 출력 및 전류 소거 회로(23d)의 트랜지스터 Qp2 내지 Qpn의 출력을 출력 단자(24)가 아닌 기준 전류 발생 회로(22)의 출력 단자(22a)에 제공할 수 있다. 이 경우, 전류 추가 회로(23c)는 전류 소거 회로로 기능하며 전류 소거 회로(23d)는 전류 추가 회로로 기능한다.

도 3은 도 2에 도시된 기준 전류 설정 회로와는 상이한 기준 전류 설정 회로(20)의 상세한 블럭회로도 나타내는 것으로, N 채널 트랜지스터 Q1 내지 Qn으로 구성된 커런트 미러 회로 형태의 전류 소거 회로(23e)가 도 2의 전류 소거 회로(23d) 대신 사용되며, 1 $\mu$ A의 감축에 대응하는 전류  $\Delta I$ 를 각각 발생하는 전류원(8,9)은 전류 신디사이저 회로(23b)의 입력측 및 출력측과 각각 연결되어 전류  $\Delta I$ 를 출력 단자(24)에서 강하 전류  $I_r$ 에 추가하거나 또는 소거하도록 한다.

도 2에 도시된 바와 같이, 전류 소거 회로(23e)의 트랜지스터 Q1는 입력측 트랜지스터이며, 전류 소거 회로(23e)의 트랜지스터 Q2 내지 Qn은 출력측 트랜지스터이다.

도 2에 도시된 것과 동일한 전류 소거 회로(23c)는 입력측 트랜지스터 Qn1와 커런트-미러로 연결된 N 채널 출력 트랜지스터 Qn2,...Qnn으로 구성된 커런트 미러 회로이다. 상기 입력측 트랜지스터 Qn1는 전류원(8)의 구동 전류  $\Delta I$ 를 수용하여 스위치 회로 SWn2 내지 SWnn를 통해 출력 트랜지스터 Qn2 내지 Qnn에 의한 미러 전류를 출력 단자(24)에 발생시킨다. 이에 따라, 전류  $\Delta I_x P$ (P는 상기 전류가 발생된 때 온으로 켜진 스위치 회로의 수)는 출력 단자(24)로부터 전류  $I_r$ 에 추가된다.

한편, 상기 전류 소거 회로(23e)의 입력측 트랜지스터 Q1는 전원(9)으로부터 구동 전류  $\Delta I$ 를 수용하여 출력측 트랜지스터 Q2 내지 Qn를 통해 미러 전류를 발생함에 따라, 전류 신디사이저 회로(23b)의 입력측인 출력 단자(22a)로부터의 전류  $I_r$  일부분을 접지한다. 이에 따라, 상기 트랜지스터 Trr의 구동 전류는 감축되어, 출력 단자(24)로부터의 전류  $I_r$ 가 전류  $\Delta I_x K$ (K는 접지된 이때 온으로 켜진 스위치 회로의 수)만큼 감소하게 된다.

각 트랜지스터 Qn1 내지 Qnn에 대한 상기 트랜지스터 Trs의 게이트폭 비율은 10:1이다. 또한, 각 트랜지스터 Q1 내지 Qn에 대한 상기 트랜지스터 Trr의 게이트폭 비율은 10:1이다.  $\Delta I=1\mu A$ 인 경우, 수정 전류값의 해상도는 약 1A가 된다.

또한, 비-휘발성 메모리(21)는 보통의 RAM 또는 레지스터와 같은 휘발성 메모리로 대체되기도 한다. 이 경우, 전원이 온으로 켜지거나 또는 디스플레이 장치가 활성화된 경우 요구된 데이터는 MPU(7)(또는 CPU)로부터 휘발성 메모리내에 저장될 것이다. 데이터가 전송된 상기 비-휘발성 메모리(21) 또는 RAM으로부터 설정 데이터를 판독하는 것은 제어기 등에 의해 행해지거나, 또는 상기 메모리 또는 RAM이 항상 판독 상태로 놓여진다.

상기 수정 전류 발생 회로가 전류 추가 회로 및 전류 소거 회로를 포함하는 경우에도, 전류 추가 회로만을 제공하므로써 변동의 하한측상에서 기준 전류 발생 회로에 의해 발생된 전류를 설정하여 정밀한 조절을 행할 수 있다. 반대로, 전류 소거 회로만을 이용하여 변동의 상한측상에서 설정하므로써 조절을 행할 수 있다.

또한, 각 G,B 디스플레이 컬러용 유기 EL 소자 물성들간의 휘도차가 R 디스플레이 컬러용 유기 EL 소자의 휘도와 비교했을 때 큰 차이가 나지않기 때문에, 일반적으로 단일 기준 전류 설정 회로가 G, B 디스플레이 컬러용으로 사용된다.

또한, 상술된 실시예는 주로 MOS FET으로 구성된다해도, 양극성 트랜지스터로 구성될 것이다. 또한 상기 N 채널(또는 NPN)형 트랜지스터는 P 채널(또는 PNP)형 트랜지스터로 대체되기도 한다. 또한, P 채널형 트랜지스터는 N 채널(또는 NPN)형 트랜지스터로 대체되기도 한다.

### 발명의 효과

본 발명에 따른 고 휘도 컬러 디스플레이용으로 적절한 유기 EL 소자 구동 회로를 제공하여, 구동 전류 조절에 대한 폭넓은 동적 범위를 확실히 조성하고, 유기 EL 물성의 차이로 인한 휘도의 차이를 완화하고, 백색 밸런스 등과 같은 휘도 조절을 촉진할 수 있다.

또한 본 발명에 따른 고 휘도 컬러 디스플레이에 대해 적절한 유기 EL 디스플레이 장치를 제공하여, 구동 전류 조절에 대한 폭넓은 동적 범위를 확실히 조성할 수 있다.

본 발명의 바람직한 실시예들은 예시의 목적을 위해 개시된 것이며, 당업자라면 본 발명의 사상과 범위안에서 다양한 수정 변경, 부가 등이 가능할 것이며, 이러한 수정 변경 등은 이하의 특허 청구의 범위에 속하는 것으로 보아야 할 것이다.

### (57) 청구의 범위

**청구항 1.**

제1 기준 전류 발생 회로로부터 공급된 제1 기준 전류를 수용함으로써 3개의 기본 디스플레이 컬러 중 적어도 하나를 위한 소정 기준 전류를 발생시키는 기준 전류 설정 회로를 포함하는 유기 EL 소자 구동 회로에 있어서, 상기 기준 전류 설정 회로는:

제1 기준 전류를 기초로 휘도 조절을 하기위한 기준으로서 전류를 발생시키는 제1 설정 데이터에 응답하는 제2 기준 전류 발생 회로; 및

상기 제2 기준 전류 발생 회로에 의해 발생된 기준 전류에 제2 설정 데이터에 따른 전류를 추가하거나, 또는 상기 제2 기준 전류 발생 회로에 의해 발생된 기준 전류에서 상기 제2 설정 데이터에 따른 전류를 소거함으로써 상기 소정 기준 전류로서 수정된 기준 전류를 발생시키는 기준 전류 수정 회로를 포함하되,

상기 제1 및 제2 설정 데이터는 상기 유기 EL 소자 구동 회로의 외부측에서 설정되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

**청구항 2.**

제1항에 있어서,

상기 제2 기준 전류 발생 회로 및 기준 전류 수정 회로는 모든 기본 디스플레이 컬러에 대해 제공되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

**청구항 3.**

제2항에 있어서,

상기 제1 및 제2 설정 데이터를 저장하는 메모리를 추가로 포함하되, 상기 제2 기준 전류 발생 회로 및 기준 전류 수정 회로 각각은 복수의 스위치 회로를 포함하며, 상기 수정된 기준 전류는 상기 메모리에서 판독된 제1 및 제2 설정 데이터에 따른 복수의 스위치 회로를 온/오프 제어함으로써 발생하는 것을 특징으로 하는 유기 EL 소자 구동 회로.

**청구항 4.**

제3항에 있어서,

상기 메모리는 비-휘발성 메모리이며, 상기 제2 기준 전류 발생 회로는 하나의 입력측 트랜지스터 및 복수의 출력측 트랜지스터를 갖는 제1 전류 미러 회로를 포함하되, 상기 복수의 출력측 트랜지스터의 출력측은 각각 복수의 스위치 회로를 통해 제2 기준 전류 발생 회로에 의해 발생된 전류를 출력하는 제1 출력 단자와 연결되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

**청구항 5.**

제4항에 있어서,

상기 기준 전류 수정 회로는 상기 제1 출력 단자로부터 전류를 수용하는 입력 단자, 제2 출력 단자, 수정 전류 발생 회로, 상기 제2 출력 단자에 수정된 기준 전류를 출력하는 전류 신디사이저 회로를 포함하며, 상기 수정된 전류 발생 회로는 하

나의 입력측 트랜지스터 및 복수의 출력측 트랜지스터를 각각 갖는 제2 및 제3 커런트 미러 회로를 포함하되, 상기 제2 및 제3 커런트 미러 회로의 복수의 출력측 트랜지스터의 출력측은 상기 제2 및 제3 커런트 미러 회로 각각에 대해 제공된 복수의 스위치 회로를 통해 상기 입력 단자 또는 제2 출력 단자와 연결되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

### 청구항 6.

제5항에 있어서,

상기 전류 신디사이저 회로는 상기 입력 단자와 연결된 입력측 트랜지스터와 상기 제2 출력 단자와 연결된 출력측 트랜지스터를 갖는 제4 커런트 미러 회로를 포함하며, 상기 제2 출력 단자에서 전류로부터 강하될 전류를 발생시키는 것을 특징으로 하는 유기 EL 소자 구동 회로.

### 청구항 7.

제6항에 있어서,

상기 제2 미러 회로는 상기 제2 출력 단자에서 상기 전류에 강하될 전류를 추가하는 전류 추가 회로이며, 상기 제3 미러 회로는 상기 제2 출력 단자에서 상기 전류에서 강하될 전류를 소거하는 전류 소거 회로인 것을 특징으로 하는 유기 EL 소자 구동 회로.

### 청구항 8.

제7항에 있어서,

상기 제4 커런트 미러 회로의 입력측 트랜지스터는 상기 제2 커런트 미러 회로의 입력측 트랜지스터이며, 상기 제2 커런트 미러 회로의 복수의 출력측 트랜지스터의 출력측은 상기 복수의 스위치 회로를 통해 제2 출력 단자와 연결되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

### 청구항 9.

제8항에 있어서,

상기 제3 커런트 미러 회로의 입력측 트랜지스터는 상기 제4 커런트 미러 회로의 입력측 트랜지스터를 통해 구동되며, 상기 제3 커런트 미러 회로의 복수의 출력측 트랜지스터의 출력측은 상기 복수의 스위치 회로를 통해 제2 출력 단자와 연결되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

### 청구항 10.

제6항에 있어서,

상기 제2 및 제3 커런트 미러 회로의 입력측 트랜지스터는 각각 정전류원에 의해 구동되며, 상기 제2 커런트 미러 회로는 상기 제2 출력 단자에서 상기 전류에 강하될 전류를 추가하는 전류 추가 회로이며, 상기 제3 미러 회로는 상기 제2 출력 단자에서 상기 전류에서 강하될 전류를 소거하는 전류 소거 회로인 것을 특징으로 하는 유기 EL 소자 구동 회로.

### 청구항 11.

제10항에 있어서,

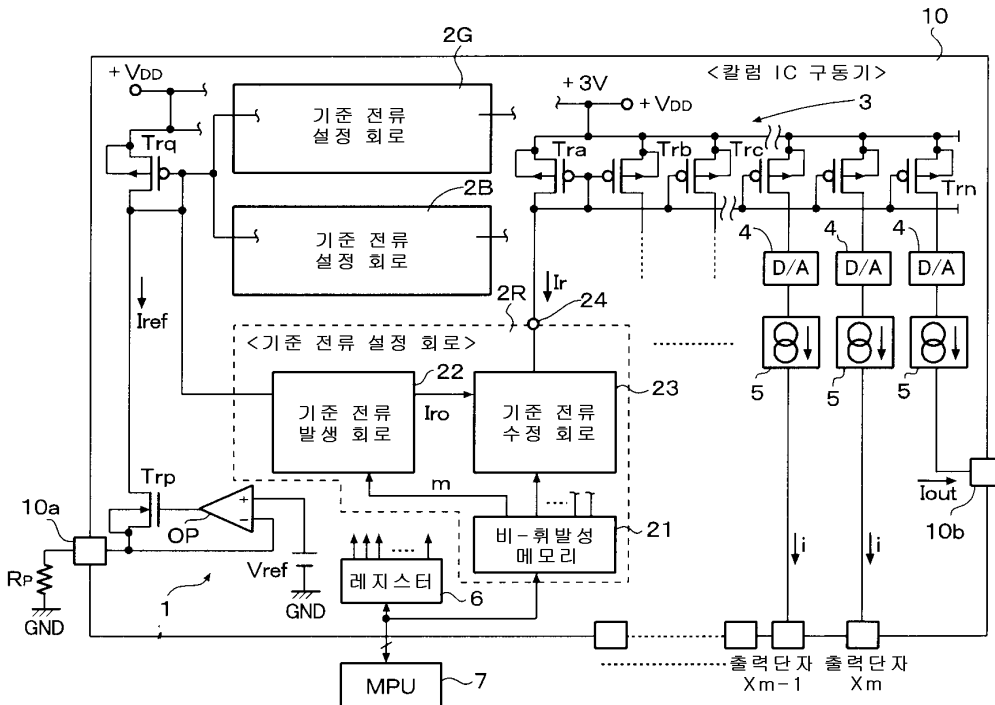
상기 제2 커런트 미러 회로의 복수의 출력 트랜지스터는 상기 복수의 스위치 회로를 통해 제2 출력 단자와 연결되며, 상기 제3 커런트 미러 회로의 복수의 출력측 트랜지스터는 상기 복수의 스위치 회로를 통해 입력 단자와 연결되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

**청구항 12.**

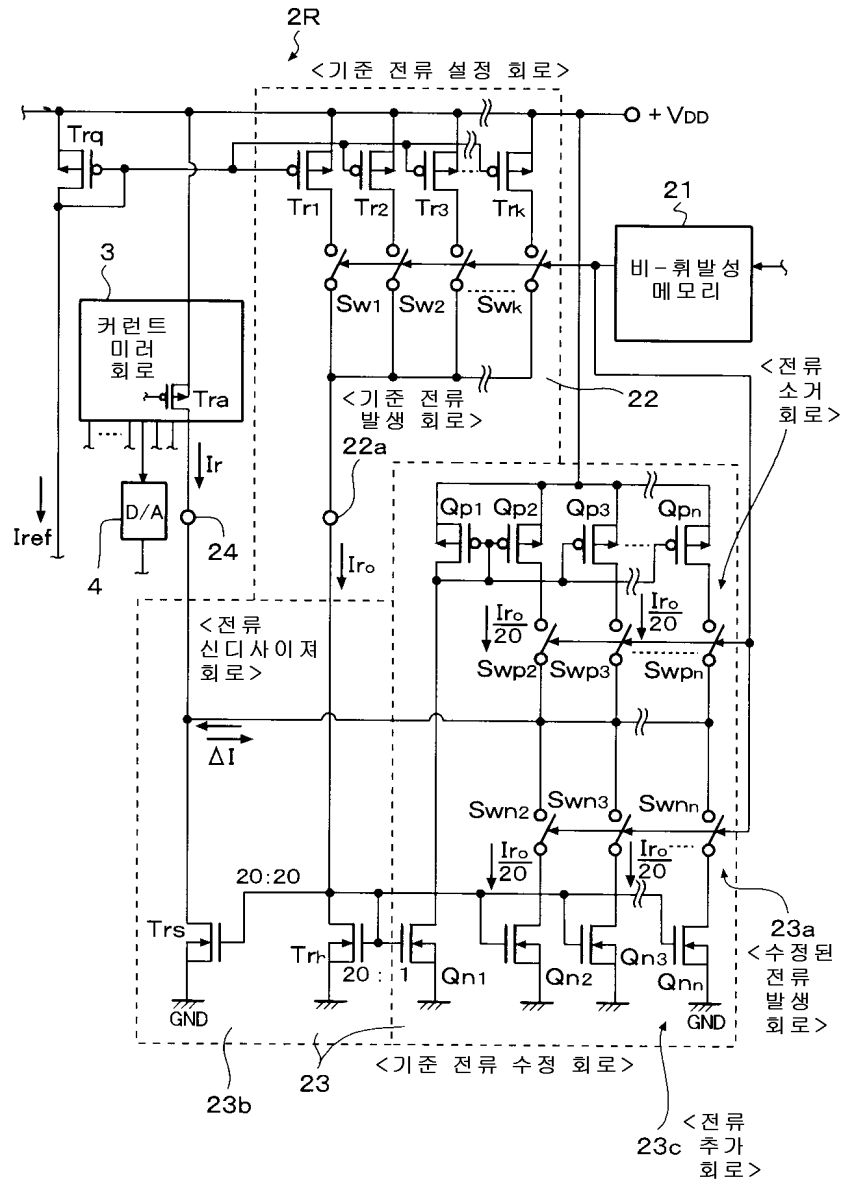
제1항 내지 제11항에 기재된 능동 매트릭스형 유기 EL 디스플레이 패널의 복수의 구동 회로를 포함하는 것을 특징으로 하는 유기 EL 디스플레이 장치.

도면

도면1



도면2



도면3

