

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)(51) 。 Int. Cl.⁷
G09G 3/30(45) 공고일자 2005년05월17일
(11) 등록번호 10-0488909
(24) 등록일자 2005년05월02일(21) 출원번호 10-2003-0018776
(22) 출원일자 2003년03월26일(65) 공개번호 10-2003-0078012
(43) 공개일자 2003년10월04일

(30) 우선권주장 JP-P-2002-00087951 2002년03월27일 일본(JP)

(73) 특허권자 로무 가부시킴가이샤
일본 교토시 우교구 사이인 미조사키쵸 21(72) 발명자 마에대준
일본국교토후교토시우교구사이인미조사키쵸21반지로무가부시킴가이샤내
후지사와마사노리
일본국교토후교토시우교구사이인미조사키쵸21반지로무가부시킴가이샤내

(74) 대리인 이후동

심사관 : 천대식

(54) 유기 E L 소자 구동 회로 및 유기 E L 표시 장치

요약

유기 EL 소자 구동 회로는 커런트 미러 회로, 상기 커런트 미러 회로의 출력측 트랜지스터들 중 하나의 출력 전류에 응답하여 제 1 값을 갖는 전류를 발생시키기 위한 제 1 전류 출력 회로 및 전류 발생기 회로를 구비한다. 유기 EL 소자 구동 회로의 입력단자는 상기 제 1 전류 출력 회로와 실질적으로 동일한 구조를 갖으며 상기 유기 EL 소자 구동 회로 전단의 다른 유기 EL 소자 구동 회로의 제 2 전류 출력 회로로부터 제 2 값을 갖는 전류를 공급받아 소정의 구동 전류를 생성하고, 상기 커런트 미러 회로의 상기 입력 트랜지스터는 소정의 구동 전류에 의해 구동되어 상기 제 2 전류값에 대응되는 제 1 전류값을 생성한다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 컬럼 드라이버와 본 발명에 따른 유기 EL 소자 구동 회로들을 사용하는 단순 매트릭스 타입 유기 EL 패널의 관련 부분을 나타내는 블럭 회로도.

도 2는 종래 유기 EL 소자 구동 회로의 블럭 회로도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 EL(Electro Luminescence) 소자 구동 회로 및 유기 EL 표시 장치에 관한 것으로, 보다 상세하게는, 이동 전화기 등에 사용되는 단순 매트릭스 타입의 유기 EL 패널에 있어서 전류 구동 IC들 사이의 특성 차이로 인한 유기 EL 표시 장치의 화면상 휘도 편차를 줄일 수 있으며 고휘도 컬러 표시가 가능한 유기 EL 소자 구동 회로 및 유기 EL 표시 장치에 관한 것이다.

유기 EL 표시 장치는 자발광으로 인한 고휘도 표시가 가능하기 때문에, 유기 EL 표시 장치는 화면 크기가 작은 표시 장치에 사용되기 적합하며 이동전화세트, DVD 플레이어 또는 PDA(Personal Digital Assistance) 등에 탑재되는 차세대 표시 장치로서 예상되고 있다. 이러한 유기 EL 표시 장치는 액정 표시 장치와 같이 이 유기 EL 표시 장치에 전압 구동이 이루어질 때 휘도 편차가 고려되어야 하고 R(Red), G(Green), B(Blue) 사이의 민감도 차이로 인한 구동 제어가 어렵다는 문제점이 이미 잘 알려져 있다.

이러한 문제의 관점에서, 최근에는 전류 드라이버를 사용하는 유기 EL 표시 장치가 제안되고 있다. 예를 들어, 일본 특개평 10-112391호에는, 전류 구동을 채용하여 휘도 편차의 문제를 해결하기 위한 기술이 개시되어 있다.

이동전화기 등에서 사용되는 최근 유기 EL 표시 장치의 유기 EL 표시 패널에 있어서, 컬럼 라인들의 단자핀들의 수는 396(132×3)개 이고 로우 라인들의 단자핀들의 수는 162개 이다. 이러한 단자핀들의 수는 여전히 증가하고 있다.

이러한 단자핀들의 증가로, 현재 컬럼 IC 드라이버의 수는 3개이며 풀(full) 컬러 표시의 경우 하나의 R, G, B를 위한 각 드라이버의 단자핀들의 수가 44개 이므로, 세 개의 드라이버들의 전체 단자핀들의 수는 132개가 된다. 그러므로, 컬럼 IC 드라이버들 사이의 특성 차이로 인해, 특히 구동 회로들의 편차로 인해 유기 EL 표시 장치의 화면상에 휘도 편차가 발생하는 문제가 있다.

예를 들어, 일본 특허 출원 2001-86967호 및 2001-396219호의 국내 우선권 주장 출원인 일본 특허 출원 2002-82662에 대응되는 미국 특허 출원 10,102,671호에는, 이러한 문제를 해결하기 위한 기술이 개시되어 있다.

더욱이, 일본 특개 2001-42827호는 상술된 문제를 해결하기 위한 다른 기술을 개시하고 있다.

미국 특허 출원 10,102,671호에서는, 복수의 컬럼 IC 드라이버들 사이의 특성 차이로 인한 휘도 편차를 방지하기 위해, 하나의 입력측 트랜지스터 및 복수개의 병렬 연결된 출력측 트랜지스터들을 구비하는 전류 미러(mirror) 회로로 구동단(drive stage)을 구성하여 컬럼핀들을 위한 구동 전류들을 생성한다. 그 출력측 트랜지스터들의 중앙에 커런트 미러 회로의 입력측 트랜지스터를 배치함으로써, 컬럼 IC 드라이버의 첫번째 출력핀을 통해 흐르는 핀 구동 전류가 마지막 출력핀을 통해 흐르는 핀 구동 전류와 실질적으로 동일하게 되도록 만든다. 더욱이, 어떤 컬럼 IC 드라이버에서 마지막 출력핀을 통해 흐르는 핀 구동 전류 및 다음 컬럼 IC 드라이버의 첫번째 출력핀을 통해 흐르는 핀 구동 전류는 레이저 트리밍(trimming)을 사용하여 그것의 저항값들을 선택함으로써 조절되어 이러한 핀 구동 전류들은 컬럼 IC 드라이버들의 구동 전류 특성들이 동일하게 되는 특정 값들로 되고 휘도 편차 문제도 해결된다.

다른 한편으로, 컬럼 IC 드라이버들 사이의 특성 차이 문제를 해결하기 위해, 일본 특개 2001-42827호는 미국 특허 출원 10,102,671호의 커런트 미러 회로와 유사한 구조를 갖는 커런트 미러 회로를 사용하고 있다. 그러나, 커런트 미러 회로의 마지막 출력측 트랜지스터의 출력 전류가 IC의 외부로 유도되어 다음 컬럼 IC 드라이버로 입력되어져 입력측 트랜지스터의 구동 전류는 첫번째 컬럼 IC 드라이버의 입력측 트랜지스터의 구동 전류와 동일하게 된다. 컬럼 IC 드라이버들의 핀 구동 전류들이 실질적으로 동일하게 될 수 있다 하더라도, 이러한 기술을 효율적으로 사용한다는 것은 실제로 어렵다.

도 2는 일본 특개 2001-42827호에 개시된 회로도들을 나타낸다. 도 2에 있어서, 초기 단계(initial stage)의 컬럼 IC 드라이버(제 1 양극성 구동 회로)(21)는 기준 전류 제어 회로 RC, 제어 전류 출력 회로 CO, 스위치들 S1 ~ Sm을 갖는 스위치 블럭 SB 및 각 핀들에 대응되게 설치되는 m 개의 전류 구동원(source)들을 구비한다. m 개의 전류 구동원들은 각각 트랜지스터들 Q1 ~ Qm 및 저항들 R1 ~ Rm로 구성된다. 다음 단계의 컬럼 IC 드라이버(제 2 양극성 구동 회로)(22)는 구동 전류 출력 회로 CC, 스위치들 S1 ~ Sm을 구비하는 스위치 블럭 SB 및 각 핀들에 대응되게 설치되는 m 개의 전류 구동원들을 구비한다. m 개의 전류 구동원들은 각각 트랜지스터들 Q1 ~ Qm 및 저항들 R1 ~ Rm로 구성된다. 드라이버들의 트랜지스터들 Q1 ~ Qm의 출력 전류들은 각각 스위치들 S1 ~ Sm 및 출력단자들 X1 ~ Xm을 통해 핀들로 공급된다.

기준 전류 제어 회로 RC는 기준 전압 V_{REF} 을 공급받는 연산 증폭기(Operational Amplifier) OP, 연산 증폭기 OP의 출력을 베이스로 공급받아 구동되는 트랜지스터 Qa, 트랜지스터 Qa의 에미터와 접지전압 사이에 설치되는 저항 Rp 및 트랜지스터 Qa의 상류(upstream)측에서 트랜지스터 Qa의 콜렉터와 연결되는 콜렉터를 갖는 트랜지스터 Qb로 구성된다. 저항 Rp에 의해 발생하는 전압은 연산 증폭기 OP의 입력으로 피드백되어, 기준 전류 제어 회로 RC는 정전류원을 구성한다. 트랜지스터 Qb의 에미터는 저항 Rr을 통해 전원선 V_{BE} (표시 장치의 전원선 V_{DD} 에 대응됨)에 연결된다.

트랜지스터 Qb는 트랜지스터들 Q1 ~ Qm 및 제어 전류 출력 회로 CO의 트랜지스터 Qo와 함께 입력측 커런트 미러 회로를 구성하고 기준 전류 제어 회로 RC에 의해 생성되는 기준 전류 I_{REF} 에 의해 구동된다.

드라이버(22)의 구동 전류 출력 회로 CC는 기준 전류 제어 회로 RC에 대응된다. 구동 전류 출력 회로 CC는 트랜지스터 Qc와 Qd를 구비하는 커런트 미러 회로 및 커런트 미러 회로의 출력측 트랜지스터 Qd에 의해 구동되는 트랜지스터 Qe로 구성된다. 드라이버(22)의 입력측 트랜지스터 Qc는 드라이버(21)의 제어 전류 출력 회로 CO의 출력 전류 I_{out} , 즉 i_c 를 공급받아 드라이버(22)의 트랜지스터 Qe를 구동시킨다. 드라이버(22)의 트랜지스터 Qe는 커런트 미러 회로를 구성하는 트랜지스터들 Q1 ~ Qm의 입력측 트랜지스터이다. 저항 Ro 및 Rr의 값들은 동일하며 저항 Rs의 값은 병렬 연결된 저항들

R1 ~ Rm의 값과 동일하다. 드라이버(21)의 스위치 블럭 SB의 스위치들 S1 ~ Sm은 제어 신호들 GA1 ~ GAm에 의해 제어되어 온/오프 되고 드라이버(22)의 스위치 블럭 SB의 스위치들 S1 ~ Sm은 제어 신호들 GB1 ~ GBm에 의해 제어되어 온/오프 된다.

다른 회로 구성으로써, 전류 구동 회로는 각 드라이버들 내 스위치 블럭 SB에 대응되는 위치에 설치된다. 전류 구동 회로에 있어서, 입력측 트랜지스터들은 단자핀들에 대응되도록 설치되고 단자핀들에 연결되는 출력측 트랜지스터들을 갖는 한 쌍의 전류 미러 전류 출력들이 설치된다. 전류 구동 회로의 스위칭 동작은 제어 신호들 GA1 ~ GAm에 의해 제어되어 온/오프 된다. 이러한 회로에 있어서, 전류 미러 출력 회로는 구동 단계 이전의 입력 단계로서 기준 전류 발생기 회로(기준 전류 구동 회로 RC에 대응됨)로부터의 기준 전류에 따라 단자핀들에 대응되도록 미러 전류들을 생성하는 구동 단계가 된다. 또는, 단자핀들로 분배된 미러 전류들은 k배(k는 2 이상의 정수)로 증폭되어 출력 회로들을 구동시킨다.

일본 특허 출원 2002-82662호에 개시된 전류 구동 회로에 있어서, D/A 변환 회로들은 k배 증폭 회로들로서 단자핀들에 대응되게 설치된다. D/A 변환 회로들은 컬럼측 단자핀들에 대응되는 표시 데이터를 수신하고 컬럼 데이터를 D/A 변환함으로써 1 라인의 각 단자핀들에 대한 컬럼측 구동 전류들이 동시에 생성된다.

복수개의 출력측 트랜지스터들을 병렬 구동시키기 위한 커런트 미러 회로가 구동 단계 또는 출력 단계에서 사용되는 전류 구동 회로의 문제점은 도 2에 도시된 IC 구동 회로들(21, 22)을 참조하여 설명된다.

도 2에 도시된 회로에 있어서, 컬럼 IC 구동 회로(21)의 트랜지스터 Qo의 출력 전류 $I_{out} = i_c$ 는 전류 미러 트랜지스터들 Qc와 Qd를 통해 컬럼 IC 구동 회로(22)의 트랜지스터 Qe로 공급된다. 그러므로, 출력 전류는 이론적으로 기준 전류 I_{REF} 와 동일한 전류 i가 되어야 한다. 그러나, 기준 전류들이 이러한 방법으로 칩들 사이에서 동일하게 형성된다 하더라도, 변환 회로와 출력 회로의 트랜지스터들의 특성들(h_{fe} 및 초기 전압 등)은 칩들 사이에서 서로 다르게 된다. 그러므로, 칩들 사이에서 실제 출력 전류들이 정확하게 일치되도록 만드는 것은 어렵다. 더욱이, 기준 전류 i는 컬럼 IC 드라이버(21)의 출력 전류들 중 하나인 전류 I_{out} 를 수신하는 컬럼 IC 드라이버(22)에 의해 생성되기 때문에, 컬럼 IC 드라이버(22)의 기준 전류 i와 컬럼 IC 드라이버(21)의 기준 전류 I_{REF} 사이의 차가 커지게 되어, 드라이버들 사이의 경계 영역에서의 휘도 편차는 충분히 제거될 수 없게 된다.

이러한 점에서, 일본 특허 출원 2001-86967호에 개시된 기술은 이러한 휘도 편차를 제거할 수 있는데 이는 도 2에 도시된 것과 같이 출력 전류(구동 전류)가 전송되는 경우와 달리 특정 위치에서 구동 전류들이 모든 드라이버에 대해 조절되도록 하기 때문이다. 그러나, 일본 특허 출원 2001-86967호에서는, 구동 회로의 제조 과정에서 모든 컬럼 IC 드라이버에 대해 레이저 트리밍(trimming)에 의해 트리밍된 저항들의 값을 선택할 필요가 있기 때문에, 제조 효율이 저하되는 다른 문제가 있다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 이동전화기 등의 유기 EL 패널의 전류 구동 IC들 사이의 특성 차이로 인한 유기 EL 표시 장치의 화면상 휘도 편차를 줄일 수 있는 유기 EL 소자 구동 회로를 제공하는데 있다.

본 발명의 다른 목적은 유기 EL 패널의 전류 구동 IC들 사이의 특성 차이로 인한 유기 EL 표시 장치의 화면상 휘도 편차를 줄일 수 있는 유기 EL 표시 장치를 제공하는데 있다.

발명의 구성 및 작용

위와 같은 목적들을 달성하기 위한, 본 발명에 따른 유기 EL 소자 구동 회로는, 소정의 구동 전류를 공급받는 하나의 입력측 트랜지스터 및 구동 전류들 또는 그 구동 전류들이 유도되는 전류로서 유기 EL 패널의 단자핀들로 공급되는 전류들이 유도되는 복수개의 출력측 병렬 트랜지스터들을 갖는 커런트 미러 회로를 구비하는 유기 EL 소자 구동 회로에 있어서, 상기 출력측 트랜지스터들 중 하나의 출력 전류에 응답하는 제 1 값을 갖는 전류를 생성하는 전류 출력 회로; 및 상기 유기 EL 소자 구동 회로 전단의 다른 유기 EL 소자 구동 회로에 의해 출력되는 제 2 값을 갖는 전류에 응답하여 상기 소정의 구동 전류를 생성하고 상기 유기 EL 소자 구동 회로의 상기 전류 출력 회로 및 상기 커런트 미러 회로와 실질적으로 동일한 전류 출력 회로 및 커런트 미러 회로를 가지며, 상기 전류는 상기 다른 유기 EL 소자 구동 회로의 상기 전류 출력 회로로부터 출력되는 상기 제 2 값을 갖는 전류 발생기 회로를 구비하는 것을 특징으로 한다.

본 발명에 있어서, 제 1 전류 값을 생성하기 위해, 커런트 미러 회로의 출력측 트랜지스터들의 출력 전류에 응답하는 제 1 전류 출력 회로 및 전류 발생기 회로는 제 1 드라이버의 유기 EL 소자 구동 회로에 설치된다. 제 2 전류값에 대응되는 제 1 값을 갖는 전류는, 제 1 드라이버의 그것과 실질적으로 동일한 구조를 가지며 제 1 드라이버의 입력단자를 통하여 제 2 전류 출력 회로로부터의 제 2 값을 갖는 전류에 응답하는 제 1 드라이버의 전단에 있는 제 2 드라이버의 유기 EL 소자 구동 회로에서 제 2 전류 출력 회로에 의해 생성된 소정의 구동 전류로, 제 1 드라이버의 커런트 미러 회로의 입력측 트랜지스터를 구동시킴으로써 생성된다.

이러한 경우에, 제 1 및 제 2 전류 출력 회로들은 동일하며 그것의 유기 EL 소자 구동 회로에서 출력측 트랜지스터들 중 하나의 출력 전류를 각각 수신하기 때문에, 이러한 회로들의 출력 전류 값들은 동일하게 된다. 그러므로, 기준 전류 발생기 회로를 구성하는 트랜지스터들, 커런트 미러 회로를 구성하는 트랜지스터들 및 드라이버 사이에서 전류 출력 회로를 구성하는 트랜지스터들의 특성들(특히, h_{fe})에 차이가 있다 하더라도, 전류 출력 회로들의 전류 값들이 동일하게 되어 유기 EL 소자 구동 회로들 사이의 편 구동 전류에서의 차이는 억제된다.

이러한 경우에, 각 드라이버들의 전류 출력 회로들에 의해 수신되는 전류들을 출력하는, 전류 미러의 출력 트랜지스터들은 각각 동일한 위치에 위치되는 것이 바람직하다. 게다가, 전류 출력 회로에 의해 수신되는 전류들을 출력하는, 커런트 미러 회로의 출력 트랜지스터들은 항상 편 구동 전류들을 생성하는 것은 아니다.

그 결과, 표시 화면상의 휘도 편차는 감소되고 고휘도 컬러 표시를 수행할 수 있는 유기 EL 패널을 실현할 수 있게 된다.

도 1에서는 도 2에 도시된 것들과 유사한 구성요소들은 각각 동일한 참조 번호들로 표시되며, 유기 EL 패널(10)은 그 유기 EL 소자 구동 회로의 컬럼 IC 드라이버들(11, 12)을 구비한다.

컬럼 IC 드라이버들(11, 12)은 각각 도 2에 도시된 기준 전류 제어 회로 RC 및 구동 전류 출력 회로 CC 대신에 기준 전류 발생기 회로들(1, 2)을 구비하고 전류 출력 회로들(3, 4)을 구비한다. 기준 전류 발생기 회로들(1, 2) 및 출력 회로들(3, 4)를 제외한 컬럼 IC 드라이버들(11, 12)은 실질적으로 동일한 구조들을 가지며, 각각 동일한 구조를 갖는 커런트 미러 회로들을 구비한다.

컬럼 IC 드라이버(11)의 기준 전류 발생기 회로(1)는 연산 증폭기 OP, 게이트로 공급되는 연산 증폭기 OP의 출력에 의해 구동되는 N 채널 트랜지스터 Trp 및 트랜지스터 Trp의 소스와 접지전압 사이에 설치되는 저항 Rp로 구성되며, 도 2에 도시된 기준 전류 제어 회로 RC와 유사하다. 기준 전류 발생기 회로(1)는 트랜지스터 Trp의 하류(downstream)측 상에서 트랜지스터 Trp의 드레인과 연결되는 드레인을 갖는 P 채널 MOSFET을 구동시킨다.

커런트 미러 회로(13)는 트랜지스터 Tra 및 트랜지스터 Tra에 연결되는 전류-미러인 P 채널 MOSFET Trb ~ Trn을 구비한다. 트랜지스터들 Trb ~ Trn의 소오스들은 +3V의 전원선 +VDD에 연결된다. 연산 증폭기 OP의 (+) 입력은 기준 전압원 Vref를 통해 접지되고, (-) 입력은 트랜지스터 Trp의 소오스와 IC의 단자 11a에 연결된다. 저항 Rp는 IC의 외부에 설치된다.

트랜지스터들 Trb ~ Trn의 드레인들은 D/A 변환기 회로들(5)에 연결된다. D/A 변환기 회로들은 각각 표시 데이터에 응답하여 트랜지스터들에 의해 출력되는 기준 구동 전류들을 기초로 하는 표시휘도에 대응되는 구동 전류들을 발생시키고 출력단 전류원들(6)로 구동 전류들을 공급한다. 한 쌍의 트랜지스터들로 이루어진 커런트 미러 회로로 구성된 각 출력단 전류원들(6)은 각각 출력 단자들 X1 ~ Xm을 통해 유기 EL 패널의 단자핀들로 전류 i를 출력한다.

최종단 트랜지스터 Trn의 드레인은 D/A 변환기 회로(5)에 연결되어 후반부를 구동시킨다. D/A 변환기 회로(5)는 그 대신에 데이터 셋에 대응되게 출력단 전류원(6)을 구동하고 출력단 전류원(6)은 출력단자(11b)를 통해 IC의 외부로 출력 전류 Iout을 출력한다. 본 실시예에서는, 전류 출력 회로(3)의 최종단은 트랜지스터 Trn, D/A 변환기 회로(5) 및 출력단 전류원(6)으로 구성된다.

컬럼 IC 드라이버(12)의 기준 전류 발생기 회로(2)는 연산 증폭기 OP, 그 게이트로 공급되는 연산 증폭기 OP의 출력에 의해 구동되는 N 채널 트랜지스터 Trq 및 트랜지스터 Trq의 소오스와 접지전압 사이에 설치되는 저항 Rq로 구성되며, 도 2에 도시된 기준 전류 제어 회로 RC와 유사하다. 기준 전류 발생기 회로(2)는 트랜지스터 Trq의 하류(downstream)측 상에서 트랜지스터 Trq의 드레인과 연결되는 드레인을 갖는 P 채널 MOSFET Tra를 구동시킨다. 커런트 미러 회로(13)는 트랜지스터 Tra 및 트랜지스터 Tra에 연결되는 전류-미러인 P 채널 MOSFET Trb ~ Trn을 구비한다. 트랜지스터들 Tra ~ Trn의 소오스들은 +3V의 전원선 +VDD에 연결된다. 연산 증폭기 OP의 (+) 입력은 저항 Ra를 통해 접지되고 IC의 입력 단자(12a)와 연결된다. 연산 증폭기 OP의 (-) 입력은 저항 Rb를 통해 트랜지스터 Trq의 소오스에 연결된다.

저항 Rq는 IC 내에 설치되며 IC 드라이버(11)의 저항 Rp의 값과 실질적으로 동일한 값을 갖는다.

입력 단자(12a)는 컬럼 IC 드라이버(11)의 출력 단자(11b)에 연결되어 컬럼 IC 드라이버(11)의 출력단 전류원(6)으로부터 전류 Iout을 공급받는다.

컬럼 IC 드라이버(12)의 전류 출력 회로(4)는 최종단 트랜지스터 Trn, 최종단 D/A 변환기 회로(5), 출력단 전류원들(7, 8) 및 저항 Rc로 구성된다. 최종단 D/A 변환기 회로(5) 및 출력단 전류원(8)은 각각 전류 출력 회로(3)의 D/A 변환기 회로(5) 및 출력단 전류원(6)과 동일하며, 출력단 전류원(7)은 실질적으로 출력단 전류원(6)과 동일하다.

컬럼 IC 드라이버(12)의 최종단 트랜지스터 Trn의 드레인은 D/A 변환기 회로(5)에 연결되어 후반부를 구동시킨다. D/A 변환기 회로(5)는 입력된 데이터에 대응되게 출력단 전류원들(7, 8)을 구동시키고 전류원(8)의 출력 전류 Iout은 출력단(12b)에서 외부로 출력된다.

출력단 전류원(7)의 출력 Iout은 저항 Rc를 통해 접지된다.

출력단 전류원들(7, 8)은 도 1에서 각각 독립되어 있지만, 커런트 미러 회로로 그것들을 구성함으로써 그 대신에 출력측 트랜지스터들 중 하나가 사용될 수 있다.

저항 Ra의 저항값은 저항 Rc의 저항값과 동일하고 이러한 저항들은 쌍으로된 저항으로 설치된다. 저항 Rc 뿐만 아니라 저항 Ra의 저항값이 선택되어져, 컬럼 IC 드라이버(11)로부터의 출력 전류 Iout가 그것들을 통해서 흐를 때, 기준 전압 Vref의 전압에 실질적으로 대응되는 전압 Vr이 저항 Ra에 전체에 생성된다. 다른 한편으로, 기준 전류 발생기 회로(1)의 트랜지스터 Trp는 기준 전압 Vref의 전압에 응답하여 출력 전류(구동 전류) Iref를 생성한다. 이러한 전류 Iref와 관련하여, 전류 Iout은 컬럼 IC 드라이버(11)의 출력 전류원(6)에서 생성된다. 비록 기준 전압 Vref의 전압에 실질적으로 대응되는 전압 Vr이 전류 Iout에 응답하여 기준 전류 발생기 회로(2)의 저항 Ra 전체에 생성되더라도, 트랜지스터 Trq의 h_{fe} 가 트랜지스터 Trp의 h_{fe} 와 다르기 때문에 트랜지스터 Trq의 출력 전류(구동 전류)는 Iref가 아닌 I가 된다고 추정된다.

그러나, 이러한 기준 전류 발생기 회로(2)에 있어서, 트랜지스터 Trq에 의해 발생하는 출력 전류(구동 전류) I는 출력 전류원(7)으로부터, 저항 Ra를 통해 흐르는 전류 Iout로 인해 저항 Ra 전체에 생성되는 전압 Vr을 (+) 입력으로 하는 연산 증폭기 OP의 (-) 입력으로 인가되는 전류 Iout을 인가받은 저항 Rc 전체에 걸리는 전압을 피드백 받음으로써 제어된다.

그 결과, 저항 R_c 의 전압은 저항 R_a 의 전압인 V_r 과 동일하게 된다. 저항들 R_c 및 R_a 는 쌍으로 형성되어 실질적으로 동일한 저항값을 갖기 때문에, 저항 R_c 를 통해 흐르는 전류는 컬럼 IC 드라이버(11)의 출력단 전류원(6)으로부터 입력되는 전류 I_{out} 이 된다. 즉, 출력단 전류원(7) 뿐만 아니라 출력단 전류원(8)의 출력 전류가 제어되어 그 전류는 컬럼 IC 드라이버(11)의 출력 전류 I_{out} 가 된다.

이러한 제어에 따라, 트랜지스터 Tr_q 의 구동 전류 I 는 트랜지스터 Tr_q 의 h_{fe} 및 출력측 트랜지스터 $Tr_b \sim Tr_n$ 의 h_{fe} 와 관계없이 컬럼 IC 드라이버(12)의 최종단 트랜지스터 Tr_n 를 통해 흐르는 출력 전류 I_{out} 에 의해 결정된다.

그 결과, 컬럼 IC 드라이버들(11, 12)의 최종단 트랜지스터들 Tr_n 의 출력 전류들은 각각 I_{out} 과 동일하게 되고, 이러한 조건하에서, 구동 전류들 i 는 각 컬럼 IC 드라이버들(11, 12)의 출력 단자들 $X_1 \sim X_m$ 로부터 유기 EL 패널의 단자편들로 공급된다.

본 실시예에서는, 상술한 바와 같은 방식으로 제어가 수행되어 컬럼 IC 드라이버들의 기준 전류 발생기 회로들(1, 2)의 전류값이 아닌 컬럼 IC 드라이버들의 커런트 미러 회로들의 위치와 실질적으로 같은 위치에 배치되는 출력측 트랜지스터들 Tr_n 의 출력 전류들을 공급받는 전류원(6, 7)의 출력 전류들 I_{out} 이 서로 동일하게 된다. 그 결과, 각 유기 EL 소자 구동 회로들의 핀 구동 전류들 사이의 차이가 억제된다.

표시 데이터는 컬럼 IC 드라이버들(11, 12)의 트랜지스터들 Tr_n 에 의해 구동되는 D/A 변환기 회로들을 제외한 D/A 변환기 회로들(5)에 셋 되고 같은 데이터 값들을 갖는 데이터는 컬럼 IC 드라이버들(11, 12)의 트랜지스터들 Tr_n 에 의해 구동되는 D/A 변환기 회로들에 셋 된다. 이러한 경우에, 트랜지스터들 Tr_n 에 의해 구동되는 D/A 변환기 회로들에서 셋되는 데이터는 바람직하게는 모든 비트들이 "1"이 되는 최대 휘도 표시 데이터이다. 이러한 경우에, 핀 구동 전류 i 의 최대값인 최대 전류값 I_{out} 은 각 핀 구동 전류들 i 이 제어되는 컬럼 IC 드라이버(11)의 최종단 전류원(6) 및 컬럼 IC 드라이버(12)의 최종단 전류원들(7, 8)에 의해 생성된다.

그러므로, 트랜지스터들 $Tr_a \sim Tr_n$ 의 구동 전류들이 제어되어 이러한 구동 전류들은 출력단 전류원(8)이 출력 전류 I_{out} 을 생성하게 되는 전류들이 되고, 출력 단자들 $X_1 \sim X_m$ 을 통해 출력단 전류원들(6)로부터 유기 EL 패널로 출력되는 구동 전류 i 들이 각 컬럼 IC 드라이버들(11, 12)에 의해 제어되어 구동 전류들은 표시 데이터에 대응되는 출력 전류 i 를 생성한다.

그 결과, 전류 드라이버 IC들 사이의 특성 차이, 특히 그들 사이의 구동 전류 차이로 인한 화면상의 휘도 편차가 감소된다.

본 실시예에서는, 출력단 전류원들(7, 8)이 컬럼 IC 드라이버(11)의 단자(11b)로부터의 출력 전류 I_{out} 에 의해 구동되는 컬럼 IC 드라이버(12)에 설치된다. 그러나, 단지 2개의 컬럼 IC 드라이버들이 설치되는 경우, 출력단 전류원(8)은 불필요하다. 이러한 경우, 단지 출력단 전류원(7)에 의해 컬럼 IC 드라이버(11)의 핀 구동 전류값이 컬럼 IC 드라이버(12)의 핀 구동 전류값과 실질적으로 동일하게 되도록 제어할 수 있다.

본 실시예에서는, 설명을 간단하게 하기 위해 저항 R_c 가 전류 출력 회로(4)의 일부분인 것처럼 설명되었다. 그러나, 트랜지스터 Tr_q 에 대한 구동 전류 I 의 발생 측면에서 보면, 저항 R_c 는 기준 전류 발생기 회로(1)의 일부분으로서 고려될 수 있다. 그것은 특히 출력단 전류원(8)이 없는 경우에 옳다. 기준 전류 발생기 회로(1)와 저항 R_c 는 구동 전류 I 의 발생 차원에서 보면 전류 발생기 회로의 확실한 일 실시예가 된다. 저항 R_c 는 출력단 전류원(7)으로부터 전류 전체가 아닌 일부를 공급받을 수 있다는 것을 주목해야 한다. 이러한 경우에, 연산 증폭기 OP의 (+) 입력에 연결되는 저항 R_a 는 전류 I_{out} 의 일부를 공급받는다.

상술된 본 실시예에 있어서, 컬럼 IC 드라이버(11)에 있는 커런트 미러 회로의 입력측 트랜지스터는 기준 전류 발생기 회로로부터 기준 전류를 수신하여 커런트 미러 회로의 출력측 트랜지스터들 중 하나로 할당한다. 그런 다음, 컬럼 IC 드라이버(12)로 인가되는 출력 전류 I_{out} 가 할당된 트랜지스터의 출력 전류에 대응되게 발생된다. 그러나, 물론, 커런트 미러 회로의 출력측 트랜지스터들 중 특정된 어느 하나를 할당하지 않고, 컬럼 IC 드라이버(11)의 기준 전류 또는 유기 EL 패널의 출력핀을 구동시키기 위한 구동 전류에 대응되는 출력측 구동 전류를 기초로하여 컬럼 IC 드라이버(12)로 출력되는 전류를 발생시키는 것도 가능하다. 즉, 컬럼 IC 드라이버(11, 12)의 전류 출력 회로들(3, 4)의 전류들은 유기 EL 패널의 출력핀을 구동시키기 위한 구동 전류로 대응되는데 충분하다.

더욱이, 이러한 실시예에서 기준 전류 발생기 회로는 연산 증폭기를 갖는 정전류 회로로 구성된다. 연산 증폭기는 일반적인 미분 증폭기일 수 있다.

더욱이, 이러한 실시예의 전류 구동 회로는 하나의 입력측 구동 트랜지스터 및 전류 미러에서 입력측 구동 트랜지스터와 연결되는 복수개의 출력측 트랜지스터들을 구비하지만, 복수개의 입력측 구동 트랜지스터들이 설치될 수 있다. 더욱이, 커런트 미러 회로의 입력측 트랜지스터 Tr_a 는 일본 특허 출원 2002-82662호의 경우에서와 같이 출력측 트랜지스터들 $Tr_b \sim Tr_n$ 의 중앙에 배치될 수 있다.

본 실시예는 주로 MOSFET들로 구성되어 있으나, MOSFET들은 바이폴라 트랜지스터들로 대체될 수 있다. 더욱이, 상술된 실시예에서, N 채널(또는 npn) 트랜지스터들은 P 채널(또는 pnp) 트랜지스터들로 대체될 수 있고 P 채널(또는 pnp) 트랜지스터들은 N 채널(또는 npn) 트랜지스터들로 대체될 수 있다. 이러한 경우에, 전원전압은 마이너스이고 상류측 트랜지스터들은 하류측 상에 설치된다.

발명의 효과

상술한 바와 같이, 본 발명은 동일한 커런트 미러 회로와 동일한 전류 출력 회로를 갖는 전단의 유기 EL 소자 구동 회로의 핀 구동 전류와 실질적으로 동일한 핀 구동 전류를 다른 유기 EL 소자 구동 회로에 발생시킴으로써 화면상의 휘도 편차를 줄일 수 있으며, 특히 고휘도 컬러 표시가 가능한 유기 EL 표시 장치에 적합한 회로를 실현할 수 있다.

(57) 청구의 범위

청구항 1.

소정의 구동 전류를 공급받는 입력측 트랜지스터 및 구동 전류들 또는 그 구동 전류들이 유도되는 전류로서 유기 EL 패널의 단자핀들에 공급되는 전류들이 유도되는 복수개의 출력측 병렬 트랜지스터들을 갖는 커런트 미러 회로를 가지는 유기 EL 소자 구동 회로에 있어서,

상기 출력측 트랜지스터들 중 하나의 출력 전류에 응답하는 제 1 값을 갖는 전류를 생성하는 전류 출력 회로; 및

상기 유기 EL 소자 구동 회로 전단의 다른 유기 EL 소자 구동 회로에 의해 출력되는 제 2 값을 갖는 전류에 응답하여 상기 소정의 구동 전류를 생성하고 상기 유기 EL 소자 구동 회로의 상기 전류 출력 회로 및 상기 커런트 미러 회로와 실질적으로 동일한 전류 출력 회로 및 커런트 미러 회로를 가지며, 상기 전류는 상기 다른 유기 EL 소자 구동 회로의 상기 전류 출력 회로로부터 출력되는 상기 제 2 값을 갖는 전류 발생기 회로를 구비하는 유기 EL 소자 구동 회로.

청구항 2.

제 1항에 있어서,

상기 다른 유기 EL 소자 구동 회로의 상기 전류 출력 회로는 상기 다른 유기 EL 소자 구동 회로의 상기 커런트 미러 회로의 출력측 트랜지스터들 중 하나의 출력 전류에 응답하는 제 1 값을 갖는 전류에 대응되는 제 2 값을 갖는 전류를 발생시키고 상기 전류 발생기 회로는 상기 제 2 값의 전류에 응답하는 소정의 구동 전류 및 상기 유기 EL 소자 구동 회로의 상기 전류 출력 회로로부터 제 1 값을 갖는 전류의 일부 또는 전부를 발생시켜 상기 제 1 전류값이 상기 제 2 전류값과 실질적으로 동일하게 되도록 하는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 3.

제 2항에 있어서,

상기 전류 발생기 회로는 소정의 기준 전류로서 소정의 구동 전류를 발생시키기 위한 기준 전류 발생기 회로를 구비하며 상기 커런트 미러 회로의 상기 출력측 트랜지스터들은 구동 전류들을 발생시키고 그 구동 전류들을 상기 유기 EL 패널의 상기 단자핀들로 분배하는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 4.

제 3항에 있어서,

상기 기준 전류 발생기 회로는 상기 전류 출력 회로로부터의 상기 제 1 전류값의 일부 또는 전부를 전압값으로 변환하기 위한 제 1 저항, 상기 제 2 값을 갖는 전류를 전압값으로 변환하기 위한 제 2 저항 및 상기 제 1 및 제 2 저항의 전압이 같아 지도록 하는 소정의 기준 전류로서 상기 제 1 및 제 2 저항들로부터의 전압들 사이의 차에 응답하는 전류를 생성하기 위한 증폭기를 구비하는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 5.

제 4항에 있어서,

상기 제 1 및 제 2 저항들은 실질적으로 동일한 저항값을 갖는 쌍으로된(paired) 저항들로 집적되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 6.

제 1항에 있어서,

상기 전류 출력 회로는 상기 커런트 미러 회로의 상기 출력측 트랜지스터들에 병렬로 연결되는 어느 출력측 트랜지스터의 출력 전류에 응답하는 제 1 값을 갖는 전류를 발생시키는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 7.

제 1항에 있어서,

상기 유기 EL 소자 구동 회로 및 상기 다른 유기 EL 소자 구동 회로들은 서로 다른 IC들로서 집적되는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 8.

제 2항에 있어서,

상기 유기 EL 소자 구동 회로 및 상기 다른 유기 EL 소자 구동 회로의 상기 전류 출력 회로들은 각각 상기 유기 EL 소자 구동 회로 및 상기 다른 유기 EL 소자 구동 회로의 상기 커런트 미러 회로의 상기 출력측 트랜지스터들의 출력 전류들 또는 상기 유기 EL 소자 구동 회로 및 상기 다른 유기 EL 소자 구동 회로의 상기 커런트 미러 회로의 상기 출력측 트랜지스터들에 병렬 연결된 출력측 트랜지스터들의 출력 전류들을 공급받는 것을 특징으로 하는 유기 EL 소자 구동 회로.

청구항 9.

유기 EL 표시 패널;

소정의 구동 전류를 공급받는 하나의 입력측 트랜지스터 및 구동 전류들 또는 그 구동 전류들이 유도되는 전류로서 유기 EL 패널의 단자핀들로 공급되는 전류들이 유도되는 복수개의 출력측 병렬 트랜지스터들을 갖는 커런트 미러 회로;

상기 출력측 트랜지스터들 중 하나의 출력 전류에 응답하는 제 1 값을 갖는 전류를 발생시키기 위한 전류 출력 회로; 및

상기 유기 EL 소자 구동 회로 전단의 다른 유기 EL 소자 구동 회로에 의해 출력되는 제 2 값을 갖는 전류에 응답하여 상기 소정의 구동 전류를 생성하고 상기 유기 EL 소자 구동 회로의 상기 전류 출력 회로 및 상기 커런트 미러 회로와 실질적으로 동일한 전류 출력 회로 및 커런트 미러 회로를 가지며, 상기 전류는 상기 다른 유기 EL 소자 구동 회로의 상기 전류 출력 회로로부터 출력되는 상기 제 2 값을 갖는 전류 발생기 회로를 구비하는 유기 EL 표시 장치.

청구항 10.

제 9항에 있어서,

상기 다른 유기 EL 소자 구동 회로의 상기 전류 출력 회로는 상기 다른 유기 EL 소자 구동 회로의 상기 커런트 미러 회로의 출력측 트랜지스터들 중 하나의 출력 전류에 응답하는 제 1 값을 갖는 전류에 대응되는 제 2 값을 갖는 전류를 발생시키고 상기 전류 발생기 회로는 상기 제 2 값의 전류에 응답하는 소정의 구동 전류 및 상기 유기 EL 소자 구동 회로의 상기 전류 출력 회로로부터 제 1 값을 갖는 전류의 일부 또는 전부를 발생시켜 상기 제 1 전류값이 상기 제 2 전류값과 실질적으로 동일하게 되도록 하는 것을 특징으로 하는 유기 EL 표시 장치.

청구항 11.

제 10항에 있어서,

상기 전류 발생기 회로는 소정의 기준 전류로서 소정의 구동 전류를 발생시키기 위한 기준 전류 발생기 회로를 구비하며 상기 커런트 미러 회로의 상기 출력측 트랜지스터들은 구동 전류들을 발생시키고 그 구동 전류들을 상기 유기 EL 패널의 상기 단자핀들로 분배하는 것을 특징으로 하는 유기 EL 표시 장치.

청구항 12.

제 10항에 있어서,

상기 기준 전류 발생기 회로는 상기 전류 출력 회로로부터의 상기 제 1 전류값의 일부 또는 전부를 전압값으로 변환하기 위한 제 1 저항, 상기 제 2 값을 갖는 전류를 전압값으로 변환하기 위한 제 2 저항 및 상기 제 1 및 제 2 저항의 전압이 같아 지도록 하는 소정의 기준 전류로서 상기 제 1 및 제 2 저항들로부터의 전압들 사이의 차에 응답하는 전류를 생성하기 위한 증폭기를 구비하는 것을 특징으로 하는 유기 EL 표시 장치.

청구항 13.

제 9항에 있어서,

상기 전류 출력 회로는 상기 커런트 미러 회로의 상기 출력측 트랜지스터들에 병렬로 연결되는 어느 출력측 트랜지스터의 출력 전류에 응답하는 제 1 값을 갖는 전류를 발생시키는 것을 특징으로 하는 유기 EL 표시 장치.

청구항 14.

제 9항에 있어서,

상기 유기 EL 소자 구동 회로 및 상기 다른 유기 EL 소자 구동 회로들은 서로 다른 IC들로서 집적되는 것을 특징으로 하는 유기 EL 표시 장치.

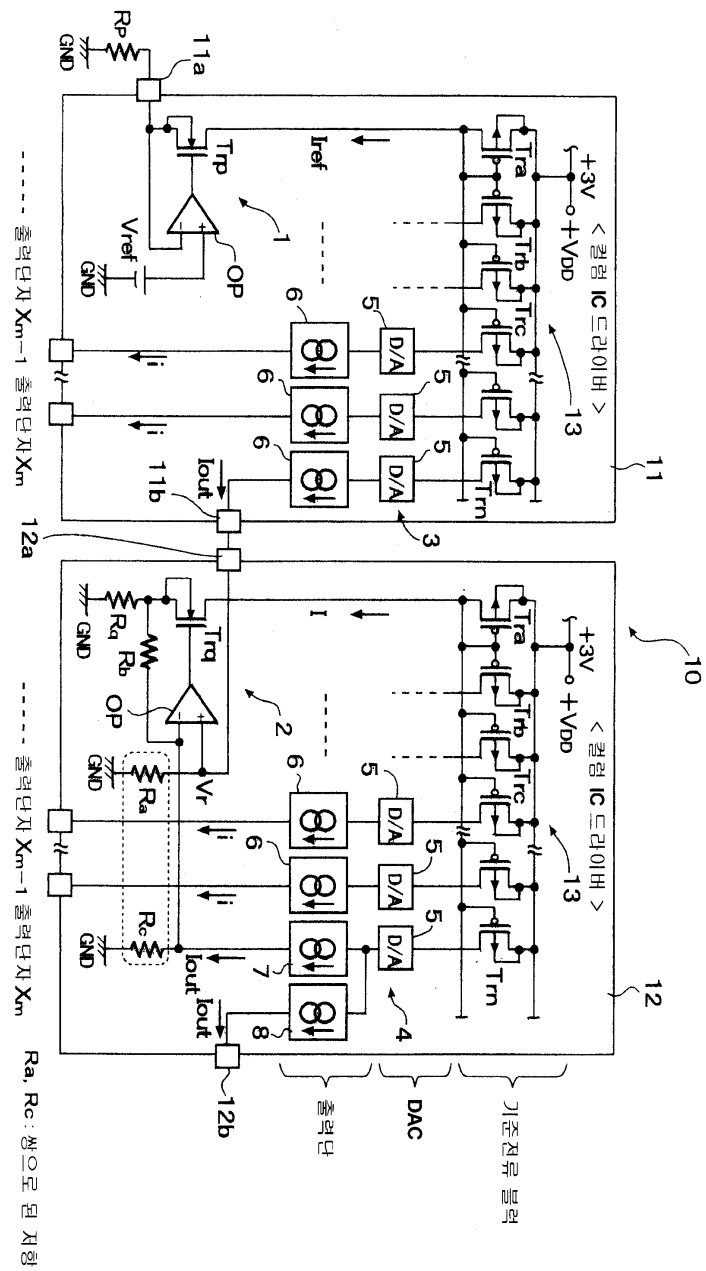
청구항 15.

제 10항에 있어서,

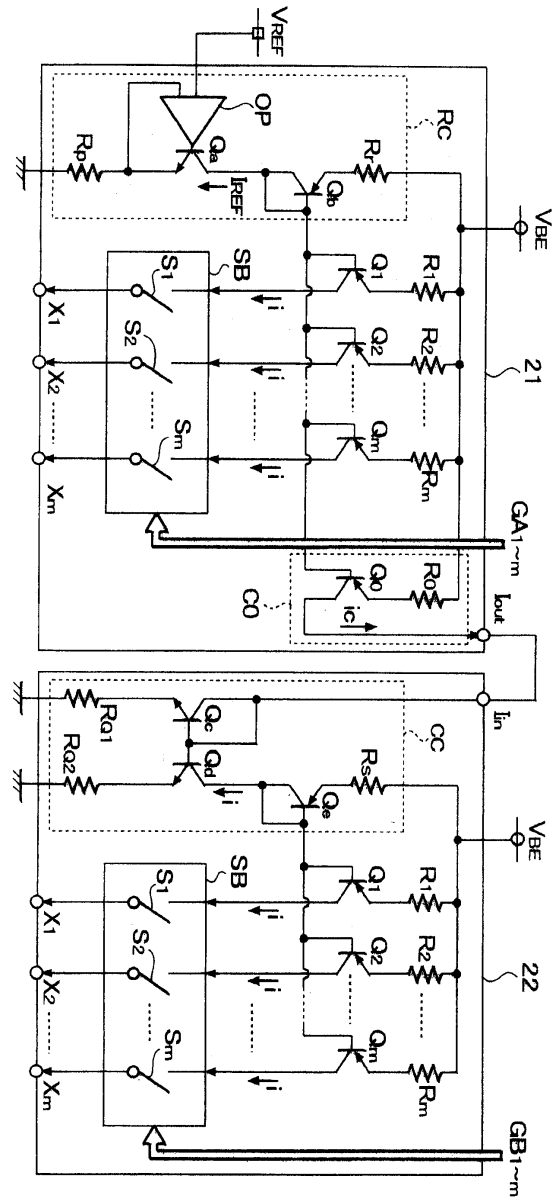
상기 유기 EL 소자 구동 회로 및 상기 다른 유기 EL 소자 구동 회로의 상기 전류 출력 회로들은 각각 상기 유기 EL 소자 구동 회로 및 상기 다른 유기 EL 소자 구동 회로의 상기 커런트 미러 회로의 상기 출력측 트랜지스터들의 출력 전류들 또는 상기 유기 EL 소자 구동 회로 및 상기 다른 유기 EL 소자 구동 회로의 상기 커런트 미러 회로의 상기 출력측 트랜지스터들에 병렬 연결된 출력측 트랜지스터들의 출력 전류들을 공급받는 것을 특징으로 하는 유기 EL 표시 장치.

도면

도면1



도면2



专利名称(译)	有机EL元件驱动电路和有机EL显示装置		
公开(公告)号	KR100488909B1	公开(公告)日	2005-05-17
申请号	KR1020030018776	申请日	2003-03-26
[标]申请(专利权)人(译)	罗姆股份有限公司 罗穆亚尔德是部分株式会社		
申请(专利权)人(译)	罗穆亚尔德株式会社		
当前申请(专利权)人(译)	罗穆亚尔德株式会社		
[标]发明人	MAEDE JUN 마에데준 FUJISAWA MASANORI 후지사와마사노리		
发明人	마에데준 후지사와마사노리		
IPC分类号	G09G3/30 H01L51/50 G09G3/20 G09G3/32		
CPC分类号	G09G3/3283 G09G3/30 G09G3/32 G09G2310/027 G09G2320/0233		
代理人(译)	LEE , HOO董		
优先权	2002087951 2002-03-27 JP		
其他公开文献	KR1020030078012A		
外部链接	Espacenet		

摘要(译)

有机EL元件驱动电路包括电流镜电路，第一电流输出电路和电流发生器电路，用于响应于电流镜电路的一个输出侧晶体管的输出电流产生具有第一值的电流。有机EL元件驱动电路的输入端子具有与第一电流输出电路基本相同的结构，并且在有机EL元件驱动电路之前具有来自另一有机EL元件驱动电路的第二电流输出电路的第二值的电流并且，电流镜电路的输入晶体管由预定的驱动电流驱动，以产生对应于第二电流值的第一电流值。1

