



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2012년12월26일  
 (11) 등록번호 10-1215748  
 (24) 등록일자 2012년12월18일

(51) 국제특허분류(Int. Cl.)

*H05B 33/22* (2006.01)

(21) 출원번호 10-2006-0092610

(22) 출원일자 2006년09월25일

심사청구일자 2011년07월26일

(65) 공개번호 10-2007-0034948

(43) 공개일자 2007년03월29일

(30) 우선권주장

JP-P-2005-00277300 2005년09월26일 일본(JP)

JP-P-2006-00091900 2006년03월29일 일본(JP)

(56) 선행기술조사문헌

JP2002352955 A

JP2003207807 A

KR1020030077461 A

KR1020030024095 A

전체 청구항 수 : 총 8 항

심사관 : 추장희

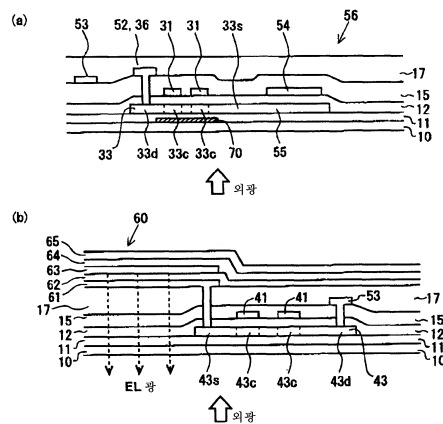
(54) 발명의 명칭 **유기 전계 발광 표시 장치**

**(57) 요약**

본 발명의 과제는 외광에 의한 광전류의 발생을 억제하는 동시에, 백 채널의 영향에 의한 트랜지스터 특성의 변동이나 쇼트 불량을 방지하는 것이다.

절연 기판(10) 상에 비도전 재료로 이루어지는 차광막(70)이 형성된다. 차광막(70)을 덮어 백 게이트 절연막(11)이 형성된다. 이 백 게이트 절연막(11) 상에 능동층(33)이 형성된다. 그 능동층(33)을 덮어 게이트 절연막(12)이 형성되고, 그 게이트 절연막(12) 상에 게이트 전극(31)이 형성된다. 차광막(70)은 백 게이트 절연막(11)을 사이에 두고 능동층(33)을 덮어 배치되고, 절연 기판(10)을 통해 능동층(33)으로 입사하고자 하는 외광을 차광하는 작용을 한다.

**대표도 - 도2**



**특허청구의 범위**

**청구항 1**

절연 기판 상에 형성되어 상기 절연 기판을 통해 광을 방출하는 유기 전계 발광 소자와, 상기 유기 전계 발광 소자를 구동하는 박막 트랜지스터를 구비하고,

상기 박막 트랜지스터는, 상기 절연 기판 상에 형성된 반도체층과, 상기 절연 기판 상에 형성되어 상기 절연 기판을 통해 상기 반도체층으로 입사하는 외광을 차광하는 비도전 재료로 이루어지는 차광막과, 상기 차광막과 상기 반도체층 사이에 끼워진 백 게이트 절연막과, 상기 반도체층의 채널 영역을 덮어 형성된 게이트 절연막과, 상기 게이트 절연막 상에 형성된 게이트 전극을 구비하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 2**

제1항에 있어서, 상기 비도전 재료는 비정질 실리콘인 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 3**

제2항에 있어서, 상기 차광막의 두께가 250 Å 이상, 600 Å 이하인 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 4**

제1항에 있어서, 상기 차광막은 상기 채널 영역의 단부로부터 2 μm 이상 확장되어 있는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 5**

제1항에 있어서, 상기 차광막은 상기 반도체층 전체를 차광하도록 배치되어 있는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 6**

제5항에 있어서, 상기 차광막의 두께가 400 Å 이상, 2000 Å 이하인 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 7**

제5항에 있어서, 상기 차광막은, 박막 트랜지스터를 구성하는 반도체층과 일체로 되어 있는 반도체층 전체를 차광하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 8**

제5항에 있어서, 상기 차광막은 유기 용량이나 다른 TFT를 구성하는 반도체층을 차광하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**종래기술의 문헌 정보**

[0032] [문헌 1] 일본 특허 공개 2004-134356호 공보

**발명이 속하는 기술 및 그 분야의 종래기술**

[0033] 본 발명은 화소마다 박막 트랜지스터를 구비한 유기 전계 발광 표시 장치에 관한 것이다.

[0034] 최근, CRT나 LCD를 대표하는 표시 장치로서, 자발광 소자인 유기 전계 발광 소자(이하, 「유기 EL 소자」라 약칭

함)를 이용한 유기 EL 표시 장치가 개발되고 있다. 특히, 비디오 신호에 따라서 유기 EL 소자를 구동하는 박막 트랜지스터(이하, 「TFT」라 약칭함)를 화소마다 구비한 액티브 매트릭스형의 유기 EL 표시 장치가 개발되고 있다.

[0035] TFT는 유리 기판 상에 형성된다. 이로 인해, 이 유리 기판을 통해 유기 EL 소자로부터의 광이 방사되는 하부 이미션형의 유기 EL 표시 장치에서는, 유리 기판을 통해 외광이 TFT의 능동층으로 입사한다. 이 외광이 강하면, 능동층 내에서 캐리어를 여기하고, 소스 드레인 사이에 광전류(오프 리크 전류)가 흐르고, 크로스 토크 등의 발생에 의해 표시 콘트라스트가 열화한다는 문제가 있었다.

[0036] 그래서, 특허 문헌 1에 기재되어 있는 바와 같이, TFT의 능동층으로 입사하는 외광을 차광하는 차광막을 설치함으로써, 광전류의 생성을 억제하도록 한 기술이 알려져 있다.

[0037] [특허 문헌 1] 일본 특허 공개 2004-134356호 공보

**발명이 이루고자 하는 기술적 과제**

[0038] 그러나, 차광막을 도전 재료로 형성하면, 백 채널의 영향에 의해 TFT의 특성(예를 들어 임계치)의 변동이 생기거나, 혹은 차광막과 능동층의 쇼트에 의해 표시 불량 발생한다는 문제가 있었다.

**발명의 구성 및 작용**

[0039] 그래서, 본 발명의 유기 전계 발광 표시 장치는, 절연 기판 상에 형성되어 상기 절연 기판을 통해 광을 방출하는 전계 발광 소자와, 상기 전계 발광 소자를 구동하는 박막 트랜지스터를 구비하고, 상기 박막 트랜지스터는, 상기 절연 기판 상에 형성된 반도체층과, 상기 절연 기판 상에 형성되어 상기 절연 기판을 통해 상기 반도체층이 입사하는 외광을 차광하는 비도전 재료로 이루어지는 차광막과, 상기 차광막과 상기 반도체층의 사이에 끼워진 백 게이트 절연막과, 상기 반도체층의 채널 영역을 덮어 형성된 게이트 절연막과, 상기 게이트 절연막 상에 형성된 게이트 전극을 구비하는 것을 특징으로 하는 것이다.

[0040] (제1 실시 형태)

[0041] 다음에, 본 발명의 실시 형태에 관한 유기 EL 표시 장치의 화소의 구조에 대해 설명한다. 도1에 유기 EL 표시 장치의 화소의 평면도를 도시하고, 도2의 (a)에 도1 중 A-A선을 따른 단면도를 도시하고, 도2의 (b)에 도1 중 B-B선을 따른 단면도를 도시한다.

[0042] 도1에 도시하는 바와 같이, 게이트 신호선(51)과 드레인 신호선(52)과의 교차점에 대응하여 화소(100)가 형성되어 있고, 이들의 화소(100)는 매트릭스형으로 배치되어 있다. 화소(100) 내에는 유기 EL 소자(60)와, 이 유기 EL 소자(60)에 전류를 공급하는 타이밍을 제어하는 화소 선택용 TFT(30)와, 유기 EL 소자(60)에 전류를 공급하는 구동용 TFT(40)와, 유지 용량(56)이 배치되어 있다.

[0043] 화소 선택용 TFT(30)의 소스(33s)는 유지 용량 전극선(54)과의 사이에서 용량을 이루는 용량 전극(55)을 겹치는 동시에, 구동용 TFT(40)의 게이트 전극(41)에 접속되어 있고, 구동용 TFT(40)의 소스(43s)는 유기 EL 소자(60)의 애노드층(61)에 접속되고, 다른 쪽의 드레인(43d)은 유기 EL 소자(60)에 공급되는 전류원인 구동 전원선(53)에 접속되어 있다.

[0044] 또한, 게이트 신호선(51)과 병행으로 유지 용량 전극선(54)이 배치되어 있다. 이 유지 용량 전극선(54)은 크롬 등으로 이루어지고, 게이트 절연막(12)을 거쳐서 TFT(30)의 소스(33s)와 접속된 용량 전극(55) 사이에서 전하를 축적하는 용량을 이루고 있다. 이 유지 용량(56)은, 구동용 TFT(40)의 게이트 전극(41)에 인가되는 전압을 유지하기 위해 설치되어 있다.

[0045] 다음에, 상기한 화소 선택용 TFT(30)에 대해 도2를 참조하여 설명한다. 석영 유리, 무알칼리 유리 등으로 이루어지는 절연 기판(10) 상에 비도전 재료로 이루어지는 차광막(70)이 형성된다. 비도전 재료로서는 비정질 실리콘(이하, 「a-Si」라 칭함)이 바람직하지만, 이 외에 실리콘 질화물(Si<sub>N</sub>)이나 흑색 등의 안료를 포함한 에폭시 수지 등이라도 좋다. a-Si로 이루어지는 차광막(70)은 a-Si막을 CVD법 등으로 성막하여, 패터닝을 행함으로써 형성된다. 그 후, 차광막(70)을 덮어 SiO<sub>2</sub>막, Si<sub>N</sub>막의 단층 혹은 적층막으로 이루어지는 백 게이트 절연막(11)이 형성된다.

[0046] 이 백 게이트 절연막(11) 상에 한번 더 a-Si막이 CVD법 등으로 형성된다. 그 a-Si막에 레이저광을 입사하여 용융 재결정화시켜 다결정 실리콘막(이하, 「p-Si막」이라 칭함)으로 하고, 이것을 능동층(33)으로 한다. 그 능동

층(33) 상에는, SiO<sub>2</sub>막, SiN<sub>x</sub>막의 단층 혹은 적층막이 게이트 절연막(12)으로서 형성되고, 그 게이트 절연막(12) 상에 Cr, Mo 등의 고용점 금속으로 이루어지는 게이트 전극(31)이 형성된다. 게이트 전극(31)의 하방의 능동층(33)이 채널 영역(33c)으로 된다.

[0047] 상기 차광막(70)은 백 게이트 절연막(11)을 사이에 두고 능동층(33)을 덮어 배치되고, 절연 기관(10)을 통해 능동층(33)으로 입사하고자 하는 외광을 차광하는 작용을 한다. 외광에 의한 광전류는 주로, TFT의 채널 영역(33c)의 단부에서 발생하므로, 차광막(70)은 도3에 도시하는 바와 같이, 채널 영역(33c)의 단부로부터 2 μm 이상 확장되어 형성되는 것이 차광 효과를 높이는 데 있어서 바람직하다.

[0048] 또한, 차광막(70)이 a-Si로 이루어지는 경우에는, 그 두께는 250 Å 이상, 600 Å 이하인 것이 바람직하다. 막 두께를 250 Å 이상으로 설정하는 것은 차광률을 확보하기 위해서이고, 막 두께를 600 Å 이하로 설정하는 것은 막 두께가 두꺼워지면 백 게이트 절연막의 피복성이 필요해지고, 능동층을 레이저 조사에 의해 결정화할 때 용융, 재결정의 과정에서 막 두께가 불균일해져 차광막의 단차에 의한 단선 등의 불량 발생하기 쉬워지기 때문이다.

[0049] 그리고, 게이트 절연막(12) 및 능동층(33) 상에 전체면에는 SiO<sub>2</sub>막, SiN막 및 SiO<sub>2</sub>막의 순서로 적층된 층간 절연막(15)이 형성된다. 층간 절연막(15)에는 드레인(33d)에 대응하여 설치한 콘택트 홀에 Al 등의 금속을 충전한 드레인 전극(36)[드레인 신호선(52)]이 설치된다. 또한, 층간 절연막(15) 상에는 구동 전원선(53)이 형성된다. 게다가, 유기 수지로 이루어지는 표면을 평탄하게 하는 평탄화 절연막(17)이 형성되어 있다.

[0050] 다음에, 구동용 TFT(40)에 대해 도2의 (b)를 참조하여 설명한다. 상기 절연성 기관(10) 상에 a-Si막이 레이저 광을 조사하여 다결정화하여 이루어지는 능동층(43), 게이트 절연막(12) 및 Cr, Mo 등의 고용점 금속으로 이루어지는 게이트 전극(41)이 차례로 형성되어 있고, 그 능동층(43)에는 채널 영역(43c)과, 이 채널 영역(43c)의 내측에 소스(43s) 및 드레인(43d)이 설치되어 있다. 그리고, 게이트 절연막(12) 및 능동층(43) 상의 전체면에 층간 절연막(15)을 형성하고, 드레인(43d)에 대응하여 설치한 콘택트 홀에 Al 등의 금속을 충전하여 구동 전원선에 접속된 구동 전원선(53)이 배치되어 있다. 또한 전체면에 평탄화 절연막(17)이 형성되어 있다. 그리고, 그 평탄화 절연막(17)의 소스(43s)에 대응한 위치에 콘택트 홀을 형성하고, 이 콘택트 홀을 거쳐서 소스(43s)와 콘택트한 ITO로 이루어지는 투명 전극, 즉 유기 EL 소자의 애노드층(61)을 평탄화 절연막(17) 상에 설치하고 있다. 이 애노드층(61)은 표시 화소마다 섬형으로 분리 형성되어 있다.

[0051] 유기 EL 소자(60)는 ITO(Indium Tin Oxide) 등의 투명 전극으로 이루어지는 애노드층(61), MTDATA[4, 4-bis(3-methylphenylphenylamino)biphenyl]로 이루어지는 제1 홀 수송층, TPD[4, 4, 4-tris(3-methylphenylphenylamino)triphenylamine]로 이루어지는 제2 홀 수송층으로 이루어지는 홀 수송층(62), 퀴나크리돈(Quinacridone) 유도체를 포함하는 Beq2(10-벤조 [h] 퀴노리논 베릴륨착체)로 이루어지는 발광층(63) 및 Beq2로 이루어지는 전자 수송층(64), 마그네슘·인듐 합금 혹은 알루미늄, 혹은 알루미늄 합금으로 이루어지는 캐소드층(65)이, 이 순서로 적층 형성된 구조이다. 유기 EL 소자(60)는, 애노드층(61)으로부터 주입된 홀과, 캐소드층(65)으로부터 주입된 전자가 발광층의 내부에서 재결합하고, 발광층을 형성하는 유기 분자를 여기하여 여기자가 생긴다. 이 여기자가 방사 실행하는 과정에서 발광층으로부터 광이 발생되고, 이 광이 투명한 애노드층(61)으로부터 절연 기관(10)을 거쳐서 외부로 방출되어 발광한다.

[0052] 이 구동용 TFT(40)에 대해서도 상기 화소 선택용 TFT(30)의 차광막(70)과 같은 차광층을 형성해도 좋다.

[0053] (제2 실시 형태)

[0054] 도6에 900001x의 광을 TFT에 조사하였을 때에 발생하는 광전류를 조사한 결과를 나타낸다. 차광막이 없는 경우에 발생하는 광전류를 1.0으로 하고, 그것에 대한 상대값으로 나타내고 있다. 200 Å 정도의 막 두께에서도 차광의 효과는 있지만, 400 Å 이상의 막 두께를 이용하면 차광성이 높아지고, 600 Å 이상에서는 더 차광성이 높아지고, 약 2000 Å에서 금속막과 동등한 차광성을 얻을 수 있다. 따라서, 비도체막에 의한 차광막을 이용한 경우라도 두꺼운 막 두께를 채용하고자 하는 경우가 있다. 그러나, 전술한 바와 같이 능동층의 피복성의 문제가 생긴다.

[0055] 그래서, 제2 실시 형태에 있어서는, 능동층(33)과 그것에 연결되는 용량 전극(55)의 전체를 덮도록 한다. 즉, 능동층과 일체로 되어 있는 다결정 실리콘막 전체를 덮도록 한다. 도4에 평면도, 도5에 도4 중 A-A선을 따른 단면도를 도시한다. 차광막(80)이 제1 실시 형태의 차광막(70)보다 커지고 있는 것 이외에는, 제1 실시 형태와 부호는 공통이다. 이와 같이 차광하면, 다결정 실리콘막의 피복성이 악화된다는 문제가 생기지 않게 되므로,

제1 실시 형태와 비교하여 막 두께를 두껍게 하는 것이 가능해져 차광성이 높은 차광막을 얻는 것이 가능해진다. 본 실시예에서는 차광 능력, 성막의 용이함, 단차 피복성 등을 고려하면, 차광막의 막 두께는 400 Å 내지 2000 Å로 하는 것이 바람직하다.

[0056] 또한, 본 실시예에서는, 화소 선택용 TFT를 구성하는 반도체층과 유지 용량을 구성하는 반도체층이 일체로 되어 있고, 일체로 된 반도체층 전체를 차광하도록 차광막을 설치하였다. 그러나, 이들이 배선 등에서 접속되어 섬 형태로 분리하고 있는 경우나 화소 선택 TFT 이외의 구동용 TFT나 그 외의 용도로 이용하는 TFT가 있는 경우, 각각의 요소마다 차광막을 설치해도 좋다.

**발명의 효과**

[0057] 본 발명의 유기 전계 발광 표시 장치에 따르면, 박막 트랜지스터의 반도체층으로 입사하는 외광을 차광하는 비도전 재료로 이루어지는 차광막을 설치하였으므로, 외광에 의한 광전류의 발생을 억제할 수 있는 동시에 백 채널의 영향에 의한 트랜지스터 특성의 변동이나 쇼트 불량을 방지할 수 있다. 이것들에 의해, 표시 불량을 방지할 수 있다.

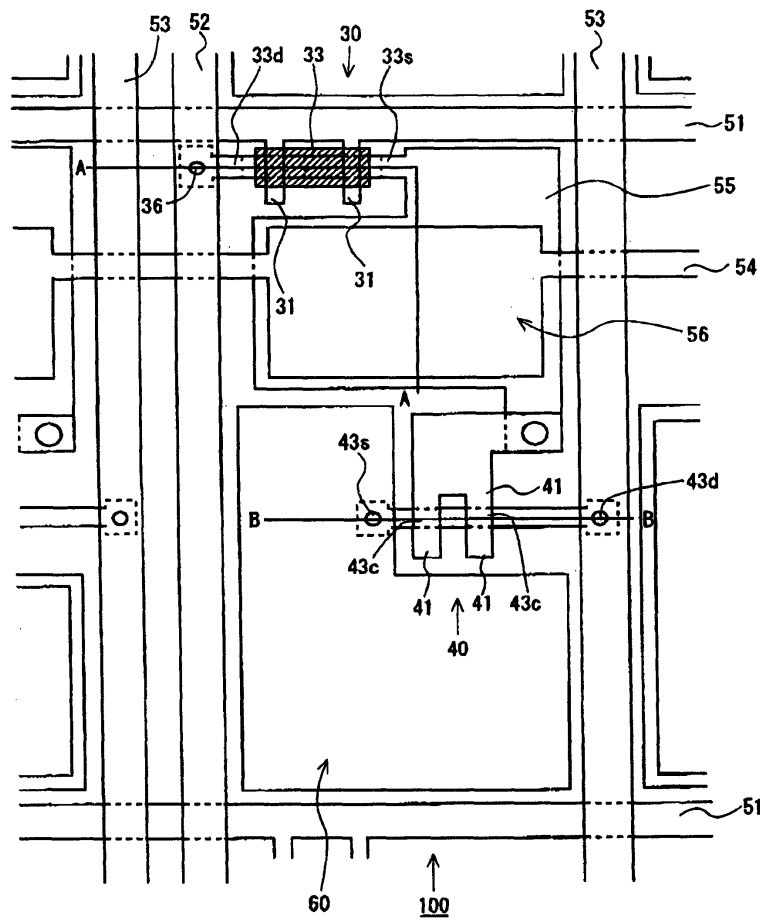
**도면의 간단한 설명**

- [0001] 도1은 본 발명의 제1 실시 형태에 관한 유기 EL 표시 장치의 화소의 평면도.
- [0002] 도2는 본 발명의 제1 실시 형태에 관한 유기 EL 표시 장치의 화소의 단면도.
- [0003] 도3은 도1의 화소 선택용 TFT의 확대 평면도.
- [0004] 도4는 본 발명의 제2 실시 형태에 관한 유기 EL 표시 장치의 화소의 평면도.
- [0005] 도5는 본 발명의 제2 실시 형태에 관한 유기 EL 표시 장치의 화소의 단면도.
- [0006] 도6은 차광막의 막 두께와 외광이 TFT의 능동층으로 입사하였을 때에 발생하는 오프 전류와의 관계를 나타내는 그래프.
- [0007] <도면의 주요 부분에 대한 부호의 설명>
- [0008] 10 : 절연 기판
- [0009] 11 : 백 게이트 절연막
- [0010] 12, 32 : 게이트 절연막
- [0011] 15 : 층간 절연막
- [0012] 17 : 평탄화 절연막
- [0013] 30 : 화소 선택용 TFT
- [0014] 31, 41 : 게이트 전극
- [0015] 33, 43 : 능동층
- [0016] 36 : 드레인 전극
- [0017] 40 : 구동용 TFT
- [0018] 51 : 게이트 신호선
- [0019] 52 : 드레인 신호선
- [0020] 53 : 구동 전원선
- [0021] 54 : 유지 용량 전극선
- [0022] 55 : 용량 전극
- [0023] 56 : 유지 용량
- [0024] 60 : 유기 EL 소자

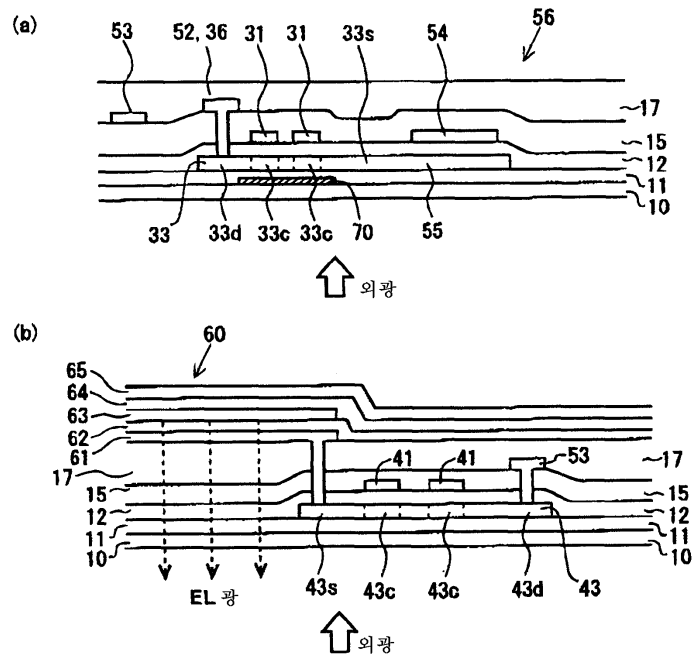
- [0025] 61 : 애노드층
- [0026] 62 : 홀 수송층
- [0027] 63 : 발광층
- [0028] 64 : 전자 수송층
- [0029] 65 : 캐소드층
- [0030] 70, 80 : 차광막
- [0031] 100 : 화소

도면

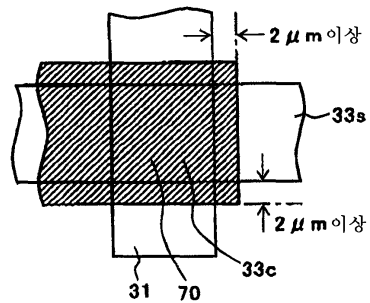
도면1



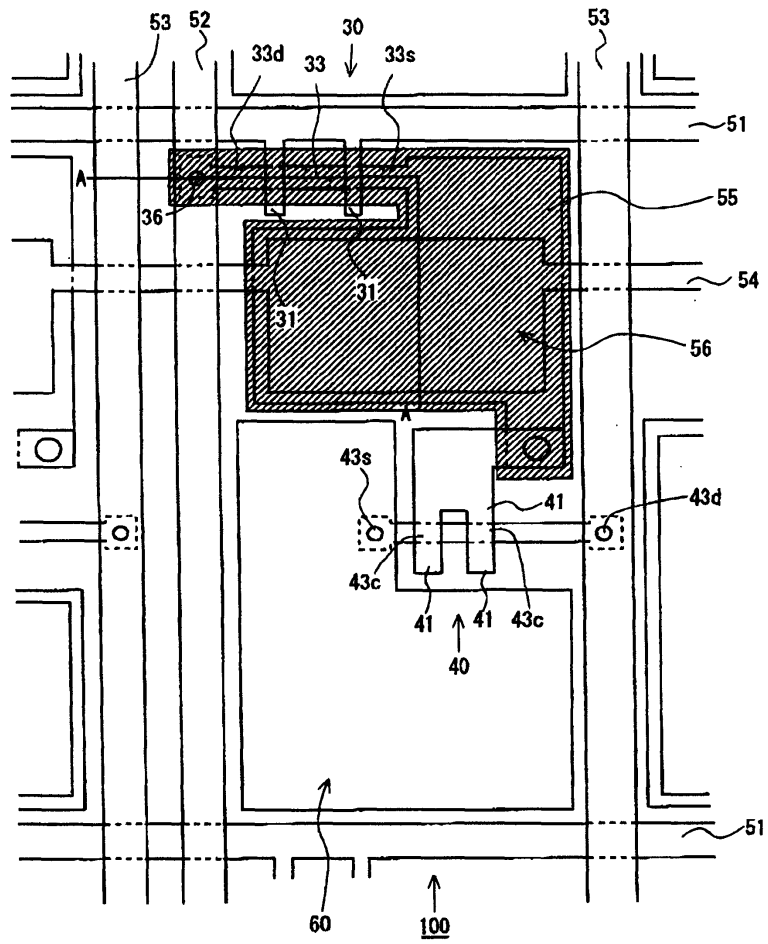
도면2



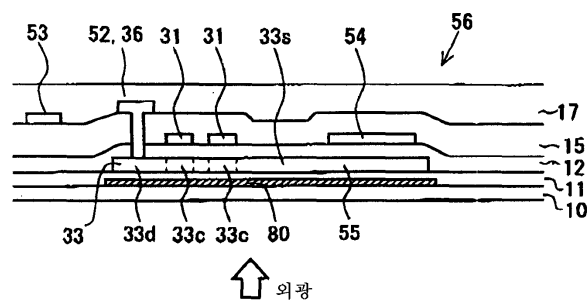
도면3



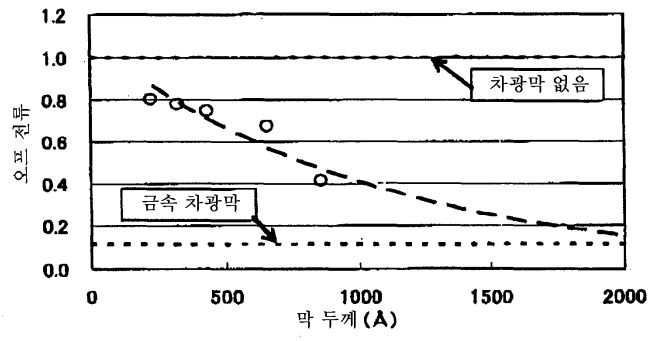
도면4



도면5



도면6



专利名称(译)	铭		
公开(公告)号	<a href="#">KR101215748B1</a>	公开(公告)日	2012-12-26
申请号	KR1020060092610	申请日	2006-09-25
[标]申请(专利权)人(译)	三洋电机株式会社 山洋电气株式会社		
申请(专利权)人(译)	三洋电机有限公司是分租		
当前申请(专利权)人(译)	三洋电机有限公司是分租		
[标]发明人	JINNO YUSHI		
发明人	JINNO, YUSHI		
IPC分类号	H05B33/22 H05B		
CPC分类号	H01L27/3272 H01L27/12 H01L29/78633		
代理人(译)	CHU, 晟敏		
优先权	2005277300 2005-09-26 JP 2006091900 2006-03-29 JP		
其他公开文献	KR1020070034948A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明防止了由外部光引起的光电流和晶体管特性的变化或由于背沟道的影响导致的短路故障。在绝缘基板上形成由非导电材料制成的遮光膜。形成覆盖遮光膜的背栅绝缘膜。在该背栅绝缘膜上形成有源层。形成覆盖有源层的栅极绝缘膜，并在栅极绝缘膜上形成栅电极。遮光膜设置为覆盖有源层，背栅绝缘膜介于其间，具有屏蔽有源层免受通过绝缘基板进入的外部光的作用。

