

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.	(45) 공고일자	2006년03월21일
G09G 3/30 (2006.01)	(11) 등록번호	10-0561979
G09G 3/20 (2006.01)	(24) 등록일자	2006년03월10일

(21) 출원번호	10-2004-0038321	(65) 공개번호	10-2004-0103782
(22) 출원일자	2004년05월28일	(43) 공개일자	2004년12월09일

(30) 우선권주장 JP-P-2003-00151223 2003년05월28일 일본(JP)

(73) 특허권자 가부시끼가이샤 르네사스 테크놀로지
일본 100-6334 도쿄도 지요다구 마루노우찌 2-쵸메 4-1

(72) 발명자 아까이아키히토
일본도쿄도지요다구마루노우찌1쵸메5-1신마루노우찌빌딩가부시끼가
이샤히타치세이사쿠쇼지적재산권본부내

구도야스유키
일본도쿄도지요다구마루노우찌1쵸메5-1신마루노우찌빌딩가부시끼가
이샤히타치세이사쿠쇼지적재산권본부내

오카도가즈오
일본도쿄도지요다구마루노우찌1쵸메5-1신마루노우찌빌딩가부시끼가
이샤히타치세이사쿠쇼지적재산권본부내

(74) 대리인 장수길
이중희
구영창

심사관 : 천대식

(54) 자발광 표시용 구동 회로

요약

본 발명은 감마 특성의 조정에서, 자발광 소자(예를 들면, 유기 EL 소자) 자체의 RGB 간의 특성 변동을 흡수하여서, 자발광 패널 개개의 특성에 따른 감마 특성을 최적으로 또한 용이하게 조정가능하게 하여, 고화질화 및 범용성을 실현하는 신호선 구동 회로를 제공하는 것에 있다. 본 발명의 자발광 표시용 구동 회로(신호선 구동 회로)(302)는 계조 전압 생성 회로(311)와 제어 레지스터(308)를 RGB 각각 3계통 구비하며, 개별적으로 조정가능하게 하였다. 이것에 의해, RGB 간의 자발광 소자 자체의 특성 변동이 흡수 가능하게 되어, 자발광 디스플레이에서, 고화질화를 실현할 수 있다. 또한, 진폭, 커브 조정이라는 2 종류의 조정에 의해, 자발광 소자의 특성에 따른 감마 특성을 최적으로 또한 용이하게 조정할 수 있어서, 고화질화 및 범용성의 향상을 실현할 수 있다.

대표도

도 3

색인어

유기 EL 패널, 래치 회로, 레벨 시프터, 제어 레지스터, 래더 저항

명세서

도면의 간단한 설명

도 1은 본 발명에 따른 유기 EL 발광 소자의 RGB 간의 특성 변동을 설명하기 위한 특성도로, 도 1의 (a)는 RGB 간의 V-I 특성 변동을 나타내는 도면이며, 도 1의 (b)는 RGB 간의 I-B 특성 변동을 나타내는 도면.

도 2는 본 발명에 따른 감마 특성 조정 내용을 나타내는 도면으로, 도 2의 (a)는 계조 전압 진폭 조정을 나타내는 도면이며, 도 2의 (b)는 계조 전압 커브 조정을 나타내는 도면.

도 3은 본 발명의 유기 EL 표시 장치의 일 실시예를 도시하는 구성도.

도 4는 본 발명에 따른 신호선 구동 회로(유기 EL 구동 회로) 내의 계조 전압 생성 회로의 제1 실시예를 도시하는 구성도.

도 5는 본 발명의 셀렉터 회로의 일 실시예를 도시하는 도면.

도 6은 본 발명에 따른 진폭 조정 레지스터 설정에 의한 감마 특성의 조정 작용을 나타낸 도면.

도 7은 본 발명의 가변 저항의 일 실시예를 도시하는 회로 구성도.

도 8은 본 발명에 따른 커브 조정 레지스터 설정에 의한 감마 특성의 조정 내용을 나타낸 도면으로, 도 8의 (a)는 레지스터 설정값과 가변 저항의 저항값의 관계의 일 실시예를 나타낸 도면이며, 도 8의 (b)는 커브 조정 레지스터 설정에 의한 감마 특성의 조정 작용을 나타낸 도면.

도 9는 본 발명에 따른, 도 8과는 상이한 커브 조정 레지스터 설정에 의한 감마 특성의 조정 내용을 나타낸 도면으로, 도 9의 (a)는 레지스터 설정값과 가변 저항의 저항값의 관계의 일 실시예를 나타내는 도면이며, 도 9의 (b)는 커브 조정 레지스터 설정에 의한 감마 특성의 조정 작용을 나타내는 도면.

도 10은 본 발명에 따른 신호선 구동 회로(유기 EL 구동 회로) 내의 계조 전압 생성 회로의 제3 실시예를 도시하는 구성도.

도 11은 본 발명에 따른, 도 10에 도시하는 계조 전압 생성 회로에서의, 진폭 조정 레지스터와 커브 조정 레지스터 설정에 의한 감마 특성의 조정 내용을 나타낸 도면으로, 도 11의 (a)는 레지스터 설정값과 가변 저항의 저항값의 관계의 일 실시예를 나타내는 도면이며, 도 11의 (b)는 진폭 조정 레지스터와 커브 조정 레지스터 설정에 의한 감마 특성의 조정 작용을 나타낸 도면.

<도면의 주요 부분에 대한 부호의 설명>

301 : 유기 EL 패널(자발광 패널)

302 : 신호선 구동 회로(자발광 표시용 구동 회로)

303 : 주사선 구동 회로

304 : 전원 회로

305 : 래치 회로

- 306 : 레벨 시프터
- 307 : 타이밍 컨트롤러
- 308, 308R, 308G, 308B : 제어 레지스터
- 311, 311', 311R, 311G, 311B : 계조 전압 생성 회로
- 314 : 디코드부(디코더 회로부)
- 315 : 레벨 시프터
- 320 : 표시 데이터
- 321 : 도트 클럭
- 322 : 제어 레지스터 신호
- 404 : 진폭 조정 레지스터
- 405 : 커브 조정 레지스터
- 406 : 래더 저항
- 407 : 상측 셀렉터 회로
- 408 : 하측 셀렉터 회로
- 409~410, 417~421 : 연산 증폭기 회로
- 411~416 : 가변 저항
- 422 : 출력부 래더 저항
- 423 : 상측 셀렉터 회로 설정값(진폭 조정값)
- 424 : 하측 셀렉터 회로 설정값(진폭 조정값)
- 425 : 가변 저항 설정값(커브 조정값)
- 426 : 최소 계조 번호의 계조 전압
- 427 : 최대 계조 번호의 계조 전압
- 428~429 : 저항 분할 회로
- 430~434 : 연산 증폭기 출력 전압(기준 계조 전압)
- 501 : 저항 분할 회로
- 502 : 레지스터 설정값
- 503~505 : 스위치

- 601~609 : 진폭 조정 작용
- 701 : 디코더 회로
- 702~713 : 스위치
- 714 : 레지스터 설정값
- 801 : 가변 저항 개별의 저항값
- 802~803 : 레지스터 설정값과 저항값군
- 804~805 : 계조 번호-계조 전압 특성
- 901~902 : 계조 번호-계조 전압 특성
- 1003 : 진폭 조정 레지스터
- 1004 : 커브 조정 레지스터
- 1005 : 셀렉터 회로
- 1006 : 중간쪽 셀렉터 회로 출력 전압
- 1007 : 연산 증폭기 회로
- 1008 : 중간쪽 셀렉터 회로 설정값
- 1009 : 상측 가변 저항 설정값
- 1010 : 하측 가변 저항 설정값
- 1011 : 계조 전압
- 1101~1104 : 계조 번호-계조 전압 특성

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 표시 데이터에 따른 계조 전압을 생성하여, 유기 EL 패널 등의 자발광 패널로 출력하는 자발광 표시용 구동 회로에 관한 것으로, 특히, 감마 특성(계조 번호-휘도 특성)의 조정이 가능한 유기 EL 표시 장치 등의 자발광 표시용 구동 회로에 관한 것이다.

먼저, 유기 EL 패널에 표시 데이터를 고화질로 표시시키기 위해서는, 유기 EL 패널 개개의 특성에 따라 원하는 감마 특성을 조정할 필요가 있다.

한편, 액정 표시 장치에서의 감마 특성의 조정이 가능한 회로로서는, 특허 문헌 1(일본 특개2002-366112호 공보)에서 알려져 있다.

즉, 특허 문헌 1(일본 특개2002-366112호 공보)에서는, 계조 전압 생성 회로는 감마 조정용 제어 레지스터로서, 진폭 조정 레지스터, 기울기 조정 레지스터, 미세 조정 레지스터를 포함한 구성으로 하고 있다. 또한, 계조 전압 생성 회로는 외부로부터 공급되는 기준 전압과 GND 사이에서 각 계조 전압을 생성하는 래더 저항, 이 래더 저항을 구성하는 가변 저항, 및 그 가변 저항에 의해 저항 분할된 전압을 보다 저항 분할하기 위한 저항 분할 회로, 이 저항 분할 회로에 의해 생성된 계조 전압을 미세 조정 레지스터의 설정값에 의해 선택하는 셀렉터 회로, 그 각 셀렉터 회로의 출력 전압을 버퍼링하는 증폭기 회로, 및 그 증폭기 회로의 출력 전압을 원하는 계조수로 저항 분할하는 출력부 래더 저항에 의해 구성된다. 여기서, 래더 저항의 하측에 설치되어 있는 하측 가변 저항과 상측에 설치되어 있는 상측 가변 저항의 저항값은 진폭 조정 레지스터에 의해 설정할 수 있는 구성으로 한다. 그리고, 이 2개의 가변 저항에 의해 저항 분할된 전압을 계조 번호의 양단의 계조 전압으로 한다.

또한, 래더 저항 중간부 상부와 하부에 설치된 가변 저항의 저항값은 기울기 조정 레지스터에 의해, 설정할 수 있는 구성으로 한다. 이들 2개의 가변 저항에 의해 저항 분할된 전압을 중간 계조부의 기울기 특성을 정하는 계조 번호의 계조 전압으로 한다.

또한, 진폭 조정 레지스터, 기울기 조정 레지스터에 의해 각각 설정된 가변 저항값에 의해 생성된 계조 전압 간을 저항 분할 회로에 의해 미세하게 저항 분할하여, 미세 조정용 계조 전압을 생성한다. 다음으로, 셀렉터 회로를 설치하며, 미세 조정 레지스터에 의해, 전술한 미세 조정용 계조 전압을 선택할 수 있는 구성으로 한다.

이상과 같이, 상기 특허 문헌 1(일본 특개2002-366112호 공보)에서는 액정 표시 장치 내에 계조 전압 생성 회로를 구비하며, 진폭 조정 레지스터, 기울기 조정 레지스터, 미세 조정 레지스터에 의해, 액정 패널 개개의 특성에서의 원하는 감마 특성에 따라 각 계조 전압을 조정한다.

발명이 이루고자 하는 기술적 과제

상기 종래 기술인 상기 특허 문헌 1은, 액정 패널에서, RGB 독립이며 감마 특성의 조정이 가능하지만, 동일한 패널이므로 액정 소자 자체의 변동은 없어, RGB 컬러 필터의 광 투과율 차를 흡수하는 것이었다. 한편, 유기 EL 패널은 동일한 패널이라도 RGB 그룹 간에, 유기 EL 발광 소자 자체의 특성 변동이 있다.

먼저, 일반적인 유기 EL 발광 소자 등의 자발광 소자의 특성 변동에 대하여, 도 1을 이용하여 설명한다. 도 1의 (a)는 유기 EL 패널 등의 자발광 패널의 I-B 특성을 나타낸 것이며, RGB 그룹 간에 특성이 변동된 경우의 일례이다. 이 경우, RGB에서 동일한 휘도 특성(Brightness)을 얻기 위한 전류값 I가, RGB 그룹 간에서 상이한 것을 알 수 있다. 도 1의 (b)는, 자발광 패널의 V-I 특성을 나타내는 것이며, RGB 그룹 간에 특성이 변동된 경우의 일례이다. 이 경우, RGB에서 동일한 제어 전류 I를 얻기 위한 전압 레벨 V가 RGB 그룹 간에 상이한 것을 알 수 있다.

여기서, R, G, B 각각 마다의 그룹 간에서의 자발광 소자(예를 들면, 유기 EL 소자) 자체의 특성(I-B 특성 및 V-I 특성)의 변동을 고려하여, R, G, B마다 그룹 간에서 거의 동일한 휘도 특성이 얻어지도록, R, G, B 각각 마다의 그룹의 감마 특성을 개별적으로 보정하는 것이 새로운 과제이다.

발명의 구성 및 작용

상기 과제인, R, G, B 각각 마다의 그룹 간에서의 자발광 소자(예를 들면, 유기 EL 소자) 자체의 특성 변동에 맞추어, 계조 번호의 양단의 전압을 조정 가능으로 하기 위해, 래더 저항의 기준 전압측과 GND측 각각에 셀렉터 회로를 설치하고, 래더 저항에 의해 저항 분할된 전압으로부터, 계조 번호의 양단의 전압을 선택하는 래더 저항 구성으로 한다. 도 2의 (a)는 계조 번호-계조 전압 특성의 진폭 전압을 조정된 경우의 특성도이다. 여기서, 상기 셀렉터 회로의 선택 신호를 레지스터(진폭 조정 레지스터라 함)에 의해 설정 가능하게 한다.

다음으로, 중간 계조부의 커브 특성을 조정 가능으로 하기 위하여, 상기 계조 번호의 양단의 계조 전압 간에 복수의 가변 저항을 설치하며, 그 저항값을 선택하는 회로 구성으로 한다. 도 2의 (b)는 계조 번호-계조 전압 특성의 중간 계조부의 커브 특성을 조정된 경우의 특성도이다. 여기서, 상기 가변 저항의 저항값을 레지스터(커브 조정 레지스터라 함)에 의해 설정 가능하게 한다.

또한, R, G, B 각각 마다의 그룹 간에서의 자발광 소자(예를 들면, 유기 EL 발광 소자) 자체의 특성 변동을 흡수하기 위해, 도 3에 도시한 바와 같이 계조 전압 생성 회로를 RGB 3계통 준비한다. 여기서, RGB의 각 계조 전압 생성 회로는 각각 감마 특성을 개별적으로 조정할 수 있는 것으로 하며, 특히 계조 번호-계조 전압 특성에서의 진폭과 커브 특성을 조정하는 것으로 한다.

이상, 진폭 조정 레지스터 및 커브 조정 레지스터에 의해 도 1의 (a) 및 도 1의 (b)에서의 RGB의 각 자발광 소자(예를 들면, 유기 EL 발광 소자)의 특성에 맞춘 계조 전압을 설정할 수 있다. 이 결과, 고화질화가 가능하며, 또한 조정 범위의 자유도가 증가하여, 범용성이 있게 된다.

<실시예>

본 발명에 따른 감마 특성(계조 번호-휘도 특성)의 조정이 가능한 자발광 표시 장치 및 자발광 표시용 구동 회로 등의 실시예에 대하여 도면을 이용하여 설명한다.

먼저, 본 발명에 따른 제1 실시예에 따른 자발광 표시 장치의 구성에 대하여, 도 3~9를 이용하여 설명한다.

도 3은 자발광 패널인 유기 EL 패널(301)에 대하여, 신호선을 구동하는 신호선 구동 회로(302), 주사선을 구동하는 주사선 구동 회로(303), 각 구동 회로용 전원 및 유기 EL 패널용 전원을 공급하는 전원 회로(304)로 구성된 자발광 표시 장치인 유기 EL 표시 장치를 도시한 것이다. 이 중에서, 자발광 패널인 유기 EL 패널(301)은 화소마다 TFT가 배치되어 있으며, 이것에 접속하는 신호선과 주사선이 매트릭스 형태로 배선되어, 액티브 매트릭스형으로 구성된다. 또한, TFT의 소스 단자는 전원 전압 VDD와 GND 간에 설치된 자발광 소자인 유기 EL 소자(OLEDr, OLEDg, OLEDb)와 직렬로 삽입된 MOS 트랜지스터(Q0R, Q0G, Q0B)의 게이트 단자에 접속된다. 그리고, 신호선 구동 회로(302)는 신호선을 통해, MOS 트랜지스터(Q0R, Q0G, Q0B)의 게이트 단자에 계조 전압을 인가하게 된다. 여기서, 상기 MOS 트랜지스터의 게이트 단자에 인가된 계조 전압에 의해, 자발광 소자인 유기 EL 소자(OLEDr, OLEDg, OLEDb)에 흐르는 전류량이 변화하여, 표시 휘도는 제어된다. 이 자발광 표시 장치인 유기 EL 표시 장치는 CPU로부터 전송되는 표시 데이터(320)에 의해, 각 MOS 트랜지스터(Q0R, Q0G, Q0B)의 게이트 전압에 인가하는 계조 전압을 제어하게 된다.

다음으로, 신호선 구동 회로(302)를 구성하는 각 블록에 대하여 설명한다. 참조 부호 305는 래치 회로이며, 참조 부호 306, 315는 레벨 시프터이고, 참조 부호 307은 타이밍 컨트롤러이며, 참조 부호 308R, 308G, 308B는 제어 레지스터이고, 참조 부호 311R, 311G, 311B는 계조 전압 생성 회로이며, 참조 부호 314는 디코더 회로이다. 상기 제어 레지스터(308R, 308G, 308B) 내부는 진폭 조정 레지스터와 커브 조정 레지스터를 포함한다.

여기서, 상술한 바와 같이, 유기 EL 소자는 R, G, B마다 그룹 간에서, 예를 들면 도 3에서는 OLEDr과 OLEDg와 OLEDb에서 소자 특성이 상이한 경우가 있기 때문에, 계조 전압 생성 회로(311R, 311G, 311B)와 제어 레지스터(308R, 308G, 308B)는 RGB에 대하여 개별적으로 설치한다. 특히, 본 발명에서는 R, G, B 각각 마다의 그룹 간에서의 자발광 소자(예를 들면, 유기 EL 소자) 자체의 특성(I-B 특성 및 V-I 특성)의 변동을 고려하여, R, G, B마다 그룹 간에서 거의 동일한 휘도 특성이 얻어지도록, R, G, B 각각 마다의 그룹의 감마 특성을 개별적으로 조정하여 계조 전압을 생성하는 계조 전압 생성 회로(311R, 311G, 311B)를 RGB에 대하여 개별적으로(RGB 그룹마다) 설치한다. 제어 레지스터에 대해서는 진폭 및 커브를 RGB에 대하여 개별적으로 설정할 수 있으면 된다.

타이밍 컨트롤러(307)는 도트 카운터를 갖고 있으며, 외부로부터 입력되는 도트 클럭(321)을 카운트하여, 라인 클럭을 생성한다.

래치 회로(305)는 라인 클럭의 하강 타이밍에서 동작하며, 1라인분의 표시 데이터를 레벨 시프터(306)로 전송한다.

레벨 시프터(306)는 래치 회로(305)로부터 전송되는 표시 데이터를 로직 회로의 전원 전압인 Vcc-GND 레벨로부터, 계조 전압 생성부(311R, 311G, 311B), 디코더 회로(314)의 동작 전원인 VDD-VSS 레벨로 변환한다. 여기서, 이 레벨 변환을 행하는 이유는, 각 블록의 제어를 동작 전원에 따른 전압 레벨로 행할 필요가 있기 때문이다.

RGB에 대한 개별적인 제어 레지스터(308R, 308G, 308B)는 래치 회로를 내장하여, 타이밍 컨트롤러(307)로부터의 라인 클럭의 하강 타이밍에서 동작하여, CPU로부터의 제어 레지스터 신호(322)를 레벨 시프터(315)로 전송한다.

레벨 시프터(315)는 각 제어 레지스터(308R, 308G, 308B)로부터 전송되는 제어 레지스터 신호를 Vcc-GND 레벨로부터 VDD-GND 레벨로 변환하여, 계조 전압 생성부(311R, 311G, 311B)로 전송한다.

RGB에 대하여 개별적인 계조 전압 생성 회로(311R, 311G, 311B)는 레벨 시프터(315)를 통해 입력되는 제어 레지스터 신호에 의해, 후술하는 회로 구성에 따라, 복수의 계조 전압을 생성한다.

디코더 회로(314)는 레벨 시프터(306)로부터의 디지털 표시 데이터를 RGB에 대하여 개별적인 계조 전압 생성 회로(311R, 311G, 311B)에 의해 생성된 아날로그 계조 전압으로 변환하는 DA 컨버터의 역할을 한다.

다음으로, 도 4를 이용하여, 본 발명에 따른 RGB에 대하여 개별적인 계조 전압 생성 회로(311R, 311G, 311B) 각각에 대하여 RGB에 대하여 개별적인 제어 레지스터(308R, 308G, 308B) 각각을 포함해서 설명한다.

참조 부호 308은 감마 특성을 조정하기 위한 설정값을 유지하는 제어 레지스터이며, 참조 부호 311은 계조 전압 생성 회로, 참조 부호 314는 표시 데이터에 맞춘 계조 전압을 디코드하는 디코드부이다. 여기서, 제어 레지스터(308)는 상기 진폭 조정 레지스터(404), 커브 조정 레지스터(405)를 포함한 구성으로 한다.

또한, RGB에 대하여 개별적인 계조 전압 생성 회로(311)는 외부로부터 공급되는 기준 전압과 GND 간에 설치된 래더 저항(406), 래더 저항(406) 내의 저항 분할 회로(428~429)의 저항 분할에 의해 생성된 복수의 전압 레벨로부터 계조 전압을 선택하는 셀렉터 회로(407~408), 그 셀렉터 회로(407~408)의 출력 전압(426~427)을 버퍼링하는 연산 증폭기 회로(409~410), 및 그 연산 증폭기 회로(409~410)로 출력된 전압을 저항 분할하기 위한 가변 저항(411~416), 및 그 가변 저항(411~416)에 의해 생성된 전압을 버퍼링하는 연산 증폭기 회로(417~421), 및 그 연산 증폭기 회로(417~421)의 출력 전압(430~434)을 원하는 계조수만큼(여기서는, 예를 들면 64 계조 전압)의 계조 전압으로 저항 분할하는 출력부 래더 저항(422)에 의해 구성된다.

여기서, 래더 저항(406)의 상측에 설치된 셀렉터 회로(407)는 진폭 조정 레지스터(404)의 최대 계조 전압 설정값(423)에 의해, 그 전압 레벨을 설정할 수 있는 구성으로 하며, 래더 저항(406)의 하측에 설치된 셀렉터 회로(408)는 진폭 조정 레지스터(404)의 최소 계조 전압 설정값(424)에 의해, 그 전압 레벨을 설정할 수 있는 구성으로 한다. 이 셀렉터 회로(407~408)에 의해 선택된 전압을 계조 번호의 양단의 계조 전압으로 하며, 계조 전압의 진폭 조정을 진폭 조정 레지스터(404)에 의해 설정할 수 있는 구성으로 한다.

또한, 가변 저항(411~416)은 커브 조정 레지스터(405)의 가변 저항 설정값(425)에 의해, 그 저항값을 설정할 수 있는 구성으로 한다.

이상의 회로 구성에 의해, 우선은 가변 저항(411~416)의 저항 분할에 의해, 원하는 계조 번호-계조 전압 특성을 얻은 후에, 기준이 되는 계조 전압(기준 계조 전압)을 생성한다.

또한, 앞서 설명한 바와 같이 생성되는 각 계조 전압은 후단의 연산 증폭기 회로(417~421)에 의해 버퍼링되며, 출력부 래더 저항(422)은 연산 증폭기 회로(417~421)의 출력 전압(기준 계조 전압)(430~434) 간을, 전압 관계가 선형이 되도록 저항 분할하며, 계조 번호가 대응하는, 예를 들면 64 계조분의 계조 전압을 생성한다. 이것에 의해, RGB 그룹마다의 계조 전압 생성 회로(311)에 의해 생성된 64 계조의 계조 전압은, 디코드 회로(314)에 의해 표시 데이터에 맞춘 계조 전압으로 디코드되고(변환되고), 유기 EL 패널(301) 상에서의 RGB 그룹마다의 신호선으로의 인가 전압(출력 전압)으로 된다.

이상 설명한 바와 같이, 상기 R, G, B 각각 마다의 그룹의 계조 전압 생성 회로(311R, 311G, 311B)는, 계조 번호의 양단의 진폭 전압을 조정하는 진폭 조정 회로와, 그 진폭 조정 회로로부터 얻어지는 진폭 전압을 복수로 분압하여 각각을 조정함으로써 중간 계조 번호의 전압을 조정하여 복수의 기준 계조 전압을 생성하는 커브 조정 회로와, 그 커브 조정 회로로부터 얻어지는 복수의 기준 계조 전압 간을 복수로 미세하게 분압하여 원하는 계조 전압을 출력하는 출력 회로를 갖게 된다. 그리고, 상기 진폭 조정 회로는 기준 전압을 저항 분할하는 래더 저항(406)과, 그 래더 저항에 의해 저항 분할된 전압으로부터, 계조 번호의 양단의 전압을 선택하는 셀렉터 회로(407, 408)와, 연산 증폭기(409, 410)를 갖고 구성된다. 상기 커브 조정 회로는 상기 진폭 전압 사이에 직렬로 접속한 복수의 가변 저항(411~416)과 연산 증폭기(417~421)에 의해 구성된다. 상기 출력 회로는 상기 기준 계조 전압 간을 저항 분할하는 출력부 래더 저항(422)에 의해 구성된다. 그리고, 출력부 래더 저항(422)으로부터는, 계조 번호가 대응하는, 예를 들면 64 계조분의 계조 전압이 생성되게 된다.

이상과 같은 회로 구성에 의해, 감마 특성의 조정에서, 진폭 조정 레지스터(404), 커브 조정 레지스터(405)의 설정으로, 계조 전압의 진폭 전압 및 중간 계조부의 커브 조정을 가능하게 하여, 조정 요소를 유기 EL 소자 특성에 맞추므로써, 감마 특성의 조정을 쉽게 하여, 고화질화를 기대할 수 있는 계조 전압 생성 회로를 실현하였다.

다음으로, 본 발명의 제1 실시예에서 사용한 셀렉터 회로(407~408)에 대하여, 진폭 조정 레지스터(404)의 설정값과 셀렉터 회로간의 관계에 대하여, 도 5를 이용하여 설명한다. 도 5는 상기 셀렉터 회로(407)의 내부 구성을 나타내는 것이다. 여기서, 참조 부호 501은 도 4의 래더 저항(406) 내의 저항 분할 회로(428)이며, 여기서는, 예를 들면 저항값 3R로 저항 분할하며, 8 레벨의 진폭 조정용 계조 전압 A~H를 생성하는 경우의 구성을 나타내고 있다. 셀렉터 회로는 이 저항 분할 회로(501)에 의해 생성된 각 진폭 조정용 계조 전압 중 1계조 전압을 진폭 조정 레지스터(404)의 설정값(502)에 의해 선택한다. 상기 단위 저항 R은 수십 kΩ으로 구성하는 것이 바람직하다.

상기 셀렉터 회로(407)는 2 to 1(2입력 1출력) 셀렉터 회로로 구성되어 있으며, 레지스터 설정값(502)의 [0] 비트째에서 1단째의 셀렉터 회로군(503)의 출력을 선택하며, [1] 비트째에서 2단째의 셀렉터군(504)의 출력을 선택하고, [2] 비트째에서 3단째의 셀렉터 회로(505)의 출력을 선택한다.

여기서 레지스터 설정값(502)이 "000"[BIN]으로 설정된 경우, 셀렉터 회로는 저항 분할 회로(501)에 의해 분압된 진폭 조정용 계조 전압 A를 출력한다. 다음으로, 레지스터 설정값(502)이 "111"[BIN]로 설정된 경우, 셀렉터 회로는 저항 분할 회로(501)에 의해 분압된 진폭 조정용 계조 전압 H를 출력한다. 이와 같이, 셀렉터 회로는 진폭 조정 레지스터(404)의 레지스터 설정값(502)이 1증가할 때마다, 저항 분할 회로(501)에 의해 분압된 진폭 조정용 계조 전압 A에서 H 순으로 선택한다.

상술한 레지스터 설정값(502)과 셀렉터 회로의 출력 전압의 관계는 하나의 설정으로, 레지스터 설정값(502)의 각 비트를 반전시킨 경우, 상기 레지스터 설정값(502)과 셀렉터 회로의 출력 전압 간의 관계는 반대로 되며, 레지스터 설정값(502)이 증가하면 셀렉터 회로는 진폭 조정용 계조 전압 H에서 A로 순서대로 선택한다. 이와 같이, 레지스터 설정값(502)과 셀렉터 회로간의 관계를 반대로 한 경우라도 상관없다.

또한, 상기 셀렉터 회로(407)는 레지스터 설정 비트수를 3 비트로 하여, 8 레벨의 진폭 조정용 계조 전압으로부터 1계조 전압을 선택하는 것이지만, 이 설정 비트수를 증가하여, 선택할 수 있는 계조 수를 늘려도 된다. 또한, 저항 분할 회로(501) 내부의 저항값을 3R로 하고 있지만, 이 값을 작게 하거나, 크게 해도 상관없다. 이 저항 분할 회로(501)의 저항값을 작게 한 경우, 진폭 조정 범위는 좁아지지만 조정 정밀도는 향상된다. 또한, 저항 분할 회로(501) 내부의 저항값을 크게 한 경우, 진폭 조정 범위는 넓어지지만, 조정 정밀도는 악화된다.

도 4에 도시한 하측 셀렉터 회로(408)는 저항 분할 회로(429) 내의 저항값을 1R로 하여, 조정 정밀도를 향상시키며, 레지스터 설정 비트수는 7 비트로 하여, 진폭 조정 범위를 넓게 하고 있다.

다음으로, 진폭 조정 레지스터(404)와 셀렉터 회로(407~408)에 의한 감마 특성의 조정 작용에 대하여 도 6을 이용하여 설명한다.

참조 부호 601은 진폭 조정 레지스터(404)가 디폴트 설정으로 한 경우의 계조 번호-계조 전압 특성이다.

여기서, 참조 부호 602와 같이, 계조 전압이 낮은쪽의 전압값은 변화시키지 않고서, 높은쪽의 전압값을 변화시키며, 계조 전압의 진폭 전압을 작게 조정하고자 한 경우, 진폭 조정 레지스터(404)의 레지스터 설정값(423)에 의해 상측 셀렉터 회로(407)가 가장 낮은 레벨을 선택하도록 설정하면 된다. 또한, 참조 부호 603과 같이, 계조 전압이 낮은쪽의 전압값은 변화시키지 않고, 높은쪽의 전압 레벨을 변화시켜, 계조 전압의 진폭 전압을 크게 조정하고자 한 경우, 진폭 조정 레지스터(404)의 레지스터 설정값(423)에 의해 상측 셀렉터 회로(407)가 가장 높은 레벨을 선택하도록 설정하면 된다.

이와 같이, 진폭 조정 레지스터(404)의 레지스터 설정값(423)에 의해 상측 셀렉터 회로(407)의 선택 전압 레벨을 설정함으로써, 계조 전압이 낮은쪽의 전압값은 변화시키지 않고, 높은쪽의 전압값을 변화시켜, 계조 전압의 진폭 전압을 조정하는 것이 가능하다.

다음으로, 참조 부호 604와 같이 계조 전압이 높은쪽의 전압값은 변화시키지 않고, 낮은쪽의 전압값을 변화시켜, 계조 전압의 진폭 전압을 작게 조정하고자 한 경우, 진폭 조정 레지스터(404)의 레지스터 설정값(424)에 의해 하측 셀렉터 회로

(408)가 가장 높은 레벨을 선택하도록 설정하면 된다. 또한, 참조 부호 605와 같이, 계조 전압이 높은쪽의 전압값은 변화시키지 않고, 낮은쪽의 전압 레벨을 변화시켜, 계조 전압의 진폭 전압을 크게 조정하고자 한 경우, 진폭 조정 레지스터(404)의 레지스터 설정값(424)에 의해 하측 셀렉터 회로(408)가 가장 낮은 레벨을 선택하도록 설정하면 된다.

이와 같이, 진폭 조정 레지스터(404)의 레지스터 설정값(424)에 의해 하측 셀렉터 회로(408)의 선택 전압 레벨을 설정함으로써, 계조 전압이 높은쪽의 전압값은 변화시키지 않고, 낮은쪽의 전압값을 변화시켜, 계조 전압의 진폭 전압을 조정하는 것이 가능하다.

다음으로, 참조 부호 606~607은 상술한 상측 셀렉터 회로(407), 하측 셀렉터 회로(408)를 진폭 조정 레지스터(404)에 의해 동시에 설정한 경우의 조정 작용을 나타내는 것이다. 참조 부호 606과 같이, 계조 전압이 높은쪽, 낮은쪽 양쪽의 전압값을 높게 할 경우, 진폭 조정 레지스터(404)의 레지스터 설정값(423~424)에 의해 상측 셀렉터 회로(407)와 하측 셀렉터 회로(408) 둘 다 가장 높은 전압 레벨을 선택하도록 설정하면 된다. 또한, 참조 부호 607과 같이, 계조 전압이 높은쪽, 낮은쪽의 전압값을 낮게 할 경우, 진폭 조정 레지스터(404)의 레지스터 설정값(423~424)에 의해 상측 셀렉터 회로(407)와 하측 셀렉터 회로(408) 둘 다 가장 낮은 전압 레벨을 선택하도록 설정하면 된다. 참조 부호 608, 609는 진폭 조정 레지스터의 디폴트 설정으로 한 경우의 계조 번호-계조 전압 특성에 오프셋 조정을 실시한 경우의 특성이며, 오프셋 조정은 상측 셀렉터 회로와 하측 셀렉터 회로에 의해 선택할 전압 레벨을 조정함으로써 실현 가능한 구성으로 한다.

다음으로, 본 발명의 제1 실시예에서 사용한 가변 저항(411~416)에 대하여, 커브 조정 레지스터(405)의 설정값과 회로 동작에 대하여 도 7을 이용하여 설명한다. 도 7은 상기 가변 저항(411~416) 각각의 내부 구성을 도시한 것이다. 여기서는, 예를 들면 12개의 커브 조정용 저항 $R_a \sim R_l$ 로부터, 12 종류의 저항값을 설정하는 경우의 구성을 나타내고 있다. 가변 저항의 저항값은 이 커브 조정용 저항 $R_a \sim R_l$ 중 접속할 저항수를 커브 조정 레지스터(405)의 레지스터 설정값(714)에 의해 선택함으로써 설정된다.

상기 각 가변 저항은 디코더 회로(701)와 12개의 저항 $R_a \sim R_l$ 과 12개의 스위치(702~713)로 구성되어 있으며, 디코더 회로(701)를 통해, 레지스터 설정값(714)으로 스위치(702~713) 중 1개를 ON으로 하여, 저항값을 설정한다.

여기서, 레지스터 설정값(714)이 "0000"[BIN]인 경우, 디코더 회로(701)는 스위치(702)만이 ON으로 되는 신호를 출력하며, 가변 저항의 토탈 저항값은 R_a 로 된다. 또한, 설정값이 "1011"[BIN]인 경우, 디코더 회로(701)는 스위치(713)만이 ON으로 되는 신호를 출력하며, 토탈 저항값은 $R_a + R_b + \dots + R_l$ 로 된다. 이와 같이, 가변 저항은 레지스터 설정값(714)이 1 증가할 때마다, R_a 에서부터 R_l 로 순서대로 접속되어, 저항값이 증가된다.

상기에서 나타낸 레지스터 설정값과 가변 저항의 저항값간의 관계는 하나의 설정예이며, 레지스터 설정값이 증가할 때마다 저항값이 감소하는 경우, 혹은 레지스터 설정값마다 저항값을 임의로 설정하는 경우도 있을 수 있다. 또한, 상기 레지스터 설정 비트수는 4 비트로 하며, 설정 최대값을 "1100"으로 하고 있지만, 비트수를 증감시키거나, 설정 최대값을 변경해도 상관없다. 단, 레지스터의 설정 비트수, 및 설정 최대값을 크게 한 경우에는, 가변 저항(411~416)의 저항값의 조정 범위는 넓어지지만, 회로 규모는 증가한다.

이상의 구성에 의해, 커브 조정 레지스터(405)에 의한 레지스터 설정으로, 가변 저항(411~416)의 저항값을 변화시키는 것이 가능해진다.

다음으로, 커브 조정 레지스터(405)와 각 가변 저항(411~416)에 의한 감마 특성의 조정 작용에 대하여, 연산 증폭기 회로(417~421)의 출력 전압(기준 계조 전압)(430~434)을 출력부 래더 저항(422)에 의해 계조 번호 10, 20, 31, 42, 53과 거의 동일한 간격으로 할당하는 경우에 대하여, 도 8을 이용하여 설명한다.

도 8의 (a)는 레지스터 설정값(425)과 각 가변 저항(411~416)의 저항값의 관계를 나타낸 도면이며, 참조 부호 801은 가변 저항(411)이 선택할 수 있는 저항값을 나타내고 있다. 도 8의 (a)에서는, 커브 조정 레지스터(405)에 의해 가변 저항(411~416)의 저항값의 일괄 설정을 가능하게 하고 있으며, 참조 부호 802는 커브 조정 레지스터(405)의 설정값(425)을 "0000"으로 한 경우의 가변 저항(411~416)의 저항값을 나타내며, 참조 부호 803은 설정값(425)을 "1011"로 한 경우의 가변 저항(411~416)의 저항값을 나타내고 있다.

도 8의 (b)는 커브 조정 레지스터(405)에 의해 설정한 경우의 계조 번호-계조 전압 특성의 조정 작용을 나타내는 것이다. 즉, 참조 부호 804는 커브 조정 레지스터를 "0000"으로 한 경우의 계조 번호-계조 전압 특성이며, 가변 저항(411~416)의 저항값(802)은, 계조 번호-계조 전압 특성을 직선으로 하기 위해, 계조 번호 간의 전위차가 일정값으로 되도록 설정하였다. 또한, 참조 부호 805는 커브 조정 레지스터를 "1011"로 한 경우의 계조 번호-계조 전압 특성이며, 가변 저항

(411~416)의 저항값(803)은 커브 특성을 아래로 볼록하게 하기 위해, 계조 번호를 작게 할 때마다, 계조 번호 간의 전위차가 커지도록 설정하였다. 또한, 커브 특성을 위로 볼록하도록 조정하고자 하는 경우에는, 계조 번호를 작게 할 때마다, 계조 번호 간의 전위차가 작아지도록 각 가변 저항(411~416)의 저항값을 설정하면 된다. 도 4에서는, 가변 저항의 수를 411~416의 6개로 하고 있지만, 이 저항수를 많게 하거나, 적게 하여도 상관없다.

또한, 상기 가변 저항은 레지스터 설정 비트수를 4 비트로 하며, 설정 최대값을 "1011"로 하고 있지만, 이 설정 비트수 및 설정 최대값은 늘려도 상관없다. 이 경우, 가변 저항의 저항값의 설정수가 증가하여, 커브 특성의 조정 폭, 혹은 조정 정밀도는 향상되지만, 회로 규모는 증가된다.

또한, 도 4에서는, 미리 유기 EL 패널 특유의 계조 번호-계조 전압 특성을 실현하는 각 가변 저항의 저항값의 조합을 준비해두어, 커브 조정 레지스터에 의해 임의로 계조 번호-계조 전압 특성을 설정할 수 있는 것으로 하고 있지만, 각 가변 저항의 저항값을 개별적으로 설정할 수 있는 구성으로 하여도 상관없다.

이상, 제어 레지스터(308) 내의 진폭 조정 레지스터(404), 커브 조정 레지스터(405)의 레지스터 설정값에 의해, 상술한 계조 번호-계조 전압 특성의 조정에서, 상기 각 레지스터에 의한 계조 전압의 진폭 조정, 중간 계조부의 커브 조정이 가능해지고, 유기 EL 발광 소자의 감마 특성의 조정이 용이해진다. 또한, 이들 감마 특성의 조정이 RGB에서 개별적으로 실시될 수 있도록, 계조 전압 생성 회로를 RGB 3계통 가짐으로써, 본 발명의 목적인, 유기 EL 내의 RGB 유기 EL 발광 소자의 특성에 맞춘 계조 전압을 설정할 수 있어서, 고화질화를 기대할 수 있는 계조 전압 생성 회로를 실현할 수 있다.

다음으로, 본 발명에 따른 제2 실시예에 따른 자발광 표시용 구동 회로인 유기 EL 구동 회로의 구성에 대하여, 도 2, 도 8~도 9를 이용하여 설명한다. 유기 EL 구동 회로 이외의 구성은 제1 실시예와 마찬가지로 한다.

도 8의 (b)는 제1 실시예에서의, 계조 번호-계조 전압 특성이지만, 도 2에 나타내는 이상적인 계조 번호-계조 전압 특성과 비교하면, 특히 계조 번호가 작은 부분에서 직선적인 특성이 현저하고, 표시 데이터에 따라서는 원하는 휘도 특성이 얻어지지 않을 우려가 있다. 상술한 직선적인 특성은 제1 실시예에서, 연산 증폭기 회로(417~421)에 의해 버퍼링되는 기준 계조 전압(430~434)이, 거의 동일한 간격의 계조 번호 10, 20, 31, 42, 53으로 할당되고, 그 계조 번호 간의 계조 전압은 출력부 래더 저항(422)에 의해, 전압 관계가 선형이 되도록 저항 분할되어 있는 것에 기인하고 있다. 따라서, 유기 EL 소자의 이상적인 계조 번호-계조 전압 특성에서, 계조 번호가 클수록, 인접하는 계조 번호 간의 전위차 변화가 작아 직선적인 데 반하여, 계조 번호가 작을수록, 인접하는 계조 번호 간의 전위차 변화가 커져서, 곡선의 호가 작아지는 것에 주목하여, 본 발명의 제2 실시예에서는 상기 커브 조정 레지스터(405)에 의해 조정 가능한 기준 계조 전압(430~434)을, 계조 번호가 작은 쪽으로 작게 할당하는 구성으로 한다. 즉, 제2 실시예에서의 특징은, 계조 번호가 클수록 인접하는 계조 번호 간의 전위차 변화가 크며, 계조 번호가 작을수록, 인접하는 계조 번호 간의 전위차 변화가 작아지도록, 기준 계조 전압(430~434)을 출력부 래더 저항(422)에 의해 할당하는 것에 있다.

도 9의 (a)는 연산 증폭기 회로(417~421)에 의해 버퍼링된 기준 계조 전압(430~434)을, 예를 들면 2, 5, 10, 20, 35로 할당할 경우의 레지스터 설정값(425)과 각 가변 저항(411~416)의 저항값 간의 관계를 나타낸 도면이고, 도 9의 (b)는 커브 조정 레지스터(405)에 의해 설정한 경우의 계조 번호-계조 전압 특성의 조정 작용을 나타낸 것이다. 참조 부호 901은 커브 조정 레지스터 설정값을 "0000"으로 한 경우의 계조 번호-계조 전압 특성이며, 참조 부호 902는 커브 조정 레지스터 설정값을 "1011"로 한 경우의 계조 번호-계조 전압 특성을 나타내고 있다.

커브 조정 레지스터 설정값(425)을 "0000"으로 한 경우에는, 계조 번호-계조 전압 특성(804 및 901)에서 차이는 없지만, 커브 조정 레지스터값(425)을 "1011"로 한 경우의 계조 번호-계조 전압 특성(805, 902)은 특히 계조 번호가 작은 부분에서 차이를 보이며, 또한 출력부 래더 저항(422)에 의해, 예를 들면 2, 5, 10, 20, 35와 저계조 전압측으로부터 고계조 전압측을 향함에 따라 계조 번호수(기준 계조 전압 차로 나타내는 계조 조정 폭)를 적게 함으로써, 각 가변 저항(411~416)에 의해 저항 분할된 기준 계조 전압(430~434)을 계조 번호가 작은 쪽으로 편중하여 할당함으로써, 도면에 나타내는 이상적인 계조 번호-계조 전압 특성에 근접하는 것을 알 수 있다.

상기 기준 계조 전압(430~434)을 할당하는 상기 계조 번호는 일 실시예이며, 유기 EL 소자의 특성에 맞추어 조정하는 것으로 한다.

또한, 본 발명의 제2 실시예는 상기 제1 실시예에서의 도 4의 계조 전압 생성 회로(311)의 내부 구성만을 변경한 것이며, 제어 레지스터(308)나 디코더부(314)의 구성 및 동작에 대해서는 제1 실시예와 마찬가지로 한다.

이상, 제어 레지스터(308) 내의 커브 조정 레지스터(405)에 의해 설정 가능한 계조 전압(430~434)을 유기 EL 소자의 계조 번호-계조 전압 특성에 맞추어, 계조 번호가 작은 쪽으로 편중하여 할당함으로써, 본 발명의 목적인, 유기 EL 소자의 특성에 맞춘 계조 전압을 설정할 수 있어서, 고화질화를 기대할 수 있는 계조 전압 생성 회로를 실현할 수 있다.

다음으로, 본 발명에 따른 제3 실시예에 따른 자발광 표시용 구동 회로인 유기 EL 구동 회로의 구성에 대하여, 도 10~도 11을 이용하여 설명한다. 유기 EL 구동 회로 이외의 구성은 제1 실시예와 마찬가지로 한다.

상술한 바와 같이, RGB 유기 EL 발광 소자마다, 유기 EL 소자의 계조 번호-계조 전압 특성은 상이하다. 또한, 유기 EL 패널마다도 계조 번호-계조 전압 특성은 상이하다. 따라서, 상기 제1, 제2 실시예에서, 복수의 계조 번호-계조 전압 특성, 특히 복수의 커브 특성을 선택할 수 있도록 하기 위해서는, 상기 가변 저항(411~416)의 저항값군을 복수 준비하거나, 상기 가변 저항(411~416)의 저항값을 개별적으로 조정할 필요가 있다. 단, 커브 특성의 조정 폭, 혹은 조정 정밀도를 향상시키기 위해서는, 전자의 경우에는 복수의 저항값군을 준비할 필요가 있어, 회로 규모가 증대될 우려가 있다. 또한, 후자의 경우에는 회로 규모의 증대와 감마 특성의 조정이 곤란해질 우려가 있다. 따라서, 본 발명의 제3 실시예는 계조 번호 양단의 계조 전압 이외에 중간 계조 중, 1개의 계조 번호에 대해서도, 상기 진폭 조정 레지스터에 의해 설정 가능한 구성으로 하며, 상기 최소 계조 번호와 상기 중간 계조 번호 간의 제1 진폭과 상기 중간 계조 번호와 최대 계조 번호 간의 제2 진폭을 설정 가능하게 한다. 또한, 상기 제1 진폭과 제2 진폭에서, 개별적으로 커브 조정할 수 있는 구성으로 함으로써, 회로 규모의 증대를 억제하면서, 범용성 향상을 가능하게 한다.

다음으로, 도 10을 이용하여, 본 발명의 제3 실시예에서의, 계조 전압 생성 회로를 설명한다. 즉, 참조 부호 308은 감마 특성을 조정하기 위한 설정값을 유지하는 제어 레지스터이며, 참조 부호 311'는 계조 전압 생성 회로이고, 참조 부호 314는 표시 데이터에 맞춘 계조 전압을 디코딩하는 디코드 회로이다. 여기서, 제어 레지스터(308)는 상기 진폭 조정 레지스터(1003), 커브 조정 레지스터(1004)를 포함한 구성으로 한다.

또한, 계조 전압 생성 회로(311')는 외부로부터 공급되는 기준 전압과 GND 간에 설치된 래더 저항(406), 래더 저항(406)의 저항 분할에 의해 생성된 복수의 전압 레벨로부터 계조 전압을 선택하는 셀렉터 회로(407~408, 1005), 상기 셀렉터 회로(407~408, 1005)의 출력 전압(426~427, 1006)을 버퍼링하는 연산 증폭기 회로(409~410, 1007), 상기 연산 증폭기 회로(409~410, 1007)에서 출력된 전압을 저항 분할하기 위한 가변 저항(411~416), 상기 가변 저항(411~416)의 저항 분할에 의해 생성되는 전압을 버퍼링하는 연산 증폭기 회로(417~418, 420~421), 및 연산 증폭기 회로(417~418, 1007, 420~421)의 출력 전압(430~431, 1011, 432~434)을 원하는 계조 수만큼(여기서는 예로서, 64 계조 전압)의 계조 전압으로 저항 분할하는 출력부 래더 저항(422)에 의해 구성된다. 즉, 계조 전압 생성 회로(311')에서, 도 4와 다른 점은 중간 계조 번호에 셀렉터 회로(1005)와, 상기 셀렉터 회로(1005)의 출력 전압(1006)을 버퍼링하는 연산 증폭기 회로(1007)를 설치하며, 그 해당 연산 증폭기 회로(1007)에서 출력된 전압(1011)을 가변 저항(413 및 414) 사이 및 출력부 래더 저항(422)에 인가하는 것이다.

여기서, 래더 저항(406)의 상측에 설치된 셀렉터 회로(407)는 진폭 조정 레지스터(1003)의 최대 계조 전압 설정값(423)에 의해, 그 전압 레벨을 설정할 수 있는 구성으로 하며, 래더 저항(406)의 하측에 설치된 셀렉터 회로(408)는 진폭 조정 레지스터(1003)의 최소 계조 전압 설정값(424)에 의해, 그 전압 레벨을 설정할 수 있는 구성으로 하고, 래더 저항(406)의 중간 쪽에 설치된 셀렉터 회로(1005)는 진폭 조정 레지스터(1003)의 중간 계조 전압 설정값(1008)에 의해, 그 전압 레벨을 설정할 수 있는 구성으로 한다. 이 셀렉터 회로(407~408, 1005)에 의해 선택된 계조 전압(426)과 계조 전압(1006)에 의해 제1 진폭을 설정하며, 계조 전압(1006)과 계조 전압(427)에 의해 제2 진폭을 설정함으로써, 계조 전압의 진폭 조정을 진폭 조정 레지스터(1003)에 의해 설정할 수 있는 구성으로 한다.

또한, 가변 저항(411~413)은 커브 조정 레지스터(1004)의 상측 가변 저항 설정값(1009)에 의해, 그 저항값을 설정할 수 있는 구성으로 하며, 가변 저항(414~416)은 커브 조정 레지스터(1004)의 하측 가변 저항 설정값(1010)에 의해, 그 저항값을 설정할 수 있는 구성으로 한다.

이상의 회로 구성에 의해, 우선은 각 셀렉터 회로(407, 1005, 408)의 출력 전압(426, 1011, 427)과 가변 저항(411~416)의 저항 분할에 의해, 원하는 계조 번호-계조 전압 특성을 얻은 후, 기준이 되는 계조 전압을 생성한다.

또한, 상기 생성되는 각 계조 전압은 후단의 연산 증폭기 회로(417~418, 420~421)에 의해 버퍼링되며, 출력부 래더 저항(422)은 연산 증폭기 회로(417~418, 420~421, 1007)의 출력 전압(430~431, 1011, 433~434) 간을, 전압 관계가

선형이 되도록 저항 분할하여, 64 계조분의 계조 전압을 생성한다. 이것에 의해, 계조 전압 생성 회로(311')에 의해 생성된 64 계조의 계조 전압은, 디코드부(디코더 회로부)(314)에 의해 표시 데이터에 맞춘 계조 전압을 디코드하여, 유기 EL 패널 상의 각 그룹마다의 신호선으로의 인가 전압으로 된다.

상기에서 나타낸 도 10의 회로 구성은 일 실시예이며, 셀렉터 회로에 의해 선택할 수 있는 계조 레벨수를 3 레벨보다 증가 하여도 상관없다. 또한, 셀렉터 회로(1005)에 의해 선택하는 계조 레벨은, 예를 들면 연산 증폭기 회로(420)에 의해 버퍼 링되는 계조 전압이라도 상관없다. 단, 그 경우에는 상측 가변 저항 설정값(1009)에 의해 설정되는 가변 저항은 411~414, 하측 가변 저항 설정값(1010)에 의해 설정되는 가변 저항은 415~416으로 된다. 또한, 상기 제2 실시예에서 설명한 바와 같이, 상기 계조 전압(430~431, 1011, 433~434)을 할당하는 상기 계조 번호는 유기 EL 소자의 특성에 맞추어, 조정하는 것으로 한다.

여기서, 본 발명의 제3 실시예에서의 진폭 조정 레지스터(1003)와 중간 셀렉터 회로(1005)에 의한 감마 특성의 조정 작용에 대하여도 11을 이용하여 설명한다. 도 11에서, 상기 계조 번호 430~431, 1011, 433~434를 할당하는 계조 번호는 순서대로 2, 5, 9, 23, 41로 하며, 상측 셀렉터 회로(407)의 상측 계조 전압 설정값(423)과 하측 셀렉터 회로(408)의 하측 계조 전압 설정값(424)은 고정으로 하는 경우를 나타낸다. 참조 부호 1101은 중간쪽 계조 전압 설정값(1008)을 "000"으로 하며, 상측 하측 모두 가변 저항 설정값(1009~1010)을 "000"으로 설정한 경우의 계조 번호-계조 전압 특성, 참조 부호 1102는 중간쪽 계조 전압 설정값(1008)을 "111"로 하며, 상측 하측 모두 가변 저항 설정값(1009~1010)을 "000"으로 설정한 경우의 계조 번호-계조 전압 특성, 참조 부호 1103은 중간쪽 계조 전압 설정값(1008)을 "100"으로 하며, 상측 하측 모두 가변 저항 설정값(1009~1010)을 "100"으로 설정한 경우의 계조 번호-계조 전압 특성, 참조 부호 1104는 중간쪽 계조 전압 설정값(1008)을 "111"로 하며, 상측 하측 모두 가변 저항 설정값(1009~1010)을 "111"으로 설정한 경우의 계조 번호-계조 전압 특성을 나타내는 것이다. 상기 중간 계조 전압 설정값(1008)은 3 비트로 하고 있지만, 3 비트보다 증가해도 상관없다.

또한, 상기 상측 가변 저항 설정값(1009)에 의해 조정되는 상기 제1 진폭의 커브 특성과, 상기 하측 가변 저항 설정값(1010)에 의해 조정되는 상기 제2 진폭의 커브 특성은 개별적으로 설정 가능하고, 상기 설정값(1009~1010)의 조합에 의해 커브 특성의 조정이 가능하다. 또한, 상기 중측 계조 전압 설정값(100)에 의해 선택되는 계조 전압(1006)을 할당하는 계조 번호로, 상기 제1 진폭의 커브 특성과, 상기 제2 진폭의 커브 특성이 전환된 계조 번호를 조정하는 것으로 한다.

이상, 감마 특성의 조정에서, 진폭 조정 레지스터(1003), 커브 조정 레지스터(1004)의 설정으로, 계조 전압의 제1 진폭 전압과 제2 진폭 전압과, 각각에 대하여 커브 조정을 가능하게 함으로써, 본 발명의 목적인, 자발광 표시 장치에서, 고화질화와 범용성의 향상을 기대할 수 있는 계조 전압 생성 회로를 실현할 수 있다.

발명의 효과

본 발명에 따르면, 자발광 표시용 구동 회로에서, 계조 전압 생성 회로와 제어 레지스터를 RGB 각각 3계통 구비하며, 개별적으로 조정가능하게 함으로써, RGB 간의 자발광 소자 자체의 특성 변동을 흡수 가능해지며, 그 결과, 자발광 표시 장치에서 고화질화를 실현할 수 있는 효과를 발휘할 수 있다.

또한, 본 발명에 따르면, 진폭, 커브 조정이라는 2 종류의 조정으로, 자발광 소자의 특성에 따른 감마 특성을 최적으로 또한 용이하게 조정할 수 있어서, 고화질화 및 범용성의 향상을 실현할 수 있다.

(57) 청구의 범위

청구항 1.

자발광 소자군을 배열한 액티브 매트릭스형 자발광 패널 상의 R, G, B 각각 마다의 그룹의 신호선을 구동하는 자발광 표시용 구동 회로로서,

상기 자발광 소자군에서의 R, G, B 각각 마다의 그룹의 감마 특성을 개별적으로 조정하여 계조 전압을 생성하는 R, G, B 각각 마다의 그룹의 계조 전압 생성 회로와,

표시 데이터를 해당 R, G, B 각각 마다의 그룹의 계조 전압 생성 회로로부터 생성된 계조 전압으로 변환하는 디코더 회로부를 포함하며,

해당 디코더 회로부에서 변환된 계조 전압을 상기 R, G, B 각각 마다의 그룹의 신호선으로 출력하는 것을 특징으로 하는 자발광 표시용 구동 회로.

청구항 2.

자발광 소자군을 배열한 액티브 매트릭스형 자발광 패널 상의 R, G, B 각각 마다의 그룹의 신호선을 구동하는 자발광 표시용 구동 회로로서,

상기 자발광 소자군에서의 R, G, B 각각 마다의 그룹의 조정값을 개별적으로 설정하는 제어 레지스터와,

해당 제어 레지스터에 의해 개별적으로 설정된 R, G, B 각각 마다의 그룹의 조정값에 기초하여 R, G, B 각각 마다의 그룹의 감마 특성을 개별적으로 조정하여 계조 전압을 생성하는 R, G, B 각각 마다의 그룹의 계조 전압 생성 회로와,

표시 데이터를 해당 R, G, B 각각 마다의 그룹의 계조 전압 생성 회로로부터 생성된 계조 전압으로 변환하는 디코더 회로부를 포함하며,

해당 디코더부에 의해 변환된 계조 전압을 상기 R, G, B 각각 마다의 그룹의 신호선으로 출력하는 것을 특징으로 하는 자발광 표시용 구동 회로.

청구항 3.

제1항 또는 제2항에 있어서,

상기 R, G, B 각각 마다의 그룹의 계조 전압 생성 회로에서, 상기 자발광 소자군의 RGB의 그룹 사이의 특성 변동을 흡수하는 계조 전압을 생성하도록 구성하는 것을 특징으로 하는 자발광 표시용 구동 회로.

청구항 4.

제2항에 있어서,

상기 제어 레지스터에서, 개별적으로 설정된 R, G, B 각각 마다의 그룹의 조정값은 진폭 조정값 및/또는 커브 조정값인 것을 특징으로 하는 자발광 표시용 구동 회로.

청구항 5.

제1항 또는 제2항에 있어서,

상기 R, G, B 각각 마다의 그룹의 계조 전압 생성 회로에서 상기 개별적으로 조정하는 감마 특성은, 계조 번호와 계조 전압과의 관계에서의 진폭 특성 및/또는 커브 특성인 것을 특징으로 하는 자발광 표시용 구동 회로.

청구항 6.

제1항 또는 제2항에 있어서,

상기 R, G, B 각각 마다의 그룹의 계조 전압 생성 회로는, 계조 번호의 양단의 진폭 전압을 조정하는 진폭 조정 회로와, 해당 진폭 조정 회로로부터 얻어지는 진폭 전압을 복수로 분압하여 각각을 조정함으로써 중간 계조 번호에서의 전압을 조정하여 복수의 기준 계조 전압을 생성하는 커브 조정 회로와, 해당 커브 조정 회로로부터 얻어지는 복수의 기준 계조 전압 간을 복수로 미세하게 분압하여 원하는 계조 전압을 출력하는 출력 회로를 포함하는 것을 특징으로 하는 자발광 표시용 구동 회로.

청구항 7.

제6항에 있어서,

상기 진폭 조정 회로는, 기준 전압을 저항 분할하는 래더 저항과, 해당 래더 저항에 의해 저항 분할된 전압으로부터, 계조 번호의 양단의 전압을 선택하는 셀렉터 회로를 갖는 것을 특징으로 하는 자발광 표시용 구동 회로.

청구항 8.

제6항에 있어서,

상기 커브 조정 회로는, 상기 진폭 전압의 사이에 직렬로 접속된 복수의 가변 저항에 의해 구성되는 것을 특징으로 하는 자발광 표시용 구동 회로.

청구항 9.

제6항에 있어서,

상기 출력 회로는 상기 기준 계조 전압 간을 저항 분할하는 래더 저항에 의해 구성되는 것을 특징으로 하는 자발광 표시용 구동 회로.

청구항 10.

자발광 소자군을 배열한 액티브 매트릭스형 자발광 패널 상의 R, G, B 각각 마다의 그룹의 신호선을 구동하는 자발광 표시용 구동 회로로서,

상기 자발광 소자군에서의 R, G, B 각각 마다의 그룹의 진폭 조정값 및 커브 조정값을 개별적으로 설정하는 제어 레지스터와,

해당 제어 레지스터에 의해 개별적으로 설정된 R, G, B 각각 마다의 그룹의 진폭 조정값 및 커브 조정값에 기초하여, R, G, B 각각 마다의 그룹의 계조 번호와 계조 전압과의 관계에서의 진폭 특성 및 커브 특성을 개별적으로 조정하여 계조 전압을 생성하는 R, G, B 각각 마다의 그룹의 계조 전압 생성 회로와,

표시 데이터를 해당 R, G, B 각각 마다의 그룹의 계조 전압 생성 회로로부터 생성된 계조 전압으로 변환하는 디코더 회로부를 포함하며,

해당 디코더부에 의해 변환된 계조 전압을 상기 액티브 매트릭스형 자발광 패널 상의 R, G, B 각각 마다의 그룹의 신호선으로 출력하는 것을 특징으로 하는 자발광 표시용 구동 회로.

청구항 11.

제10항에 있어서,

상기 R, G, B 각각 마다의 그룹의 계조 전압 생성 회로는, 상기 제어 레지스터에 의해 개별적으로 설정된 R, G, B 각각 마다의 그룹의 진폭 조정값에 기초하여 계조 번호의 양단의 진폭 전압을 조정하는 진폭 조정 회로와, 해당 진폭 조정 회로로부터 얻어지는 진폭 전압을 복수로 분압하여 각각을 상기 제어 레지스터에 의해 개별적으로 설정된 R, G, B 각각 마다의 그룹의 커브 조정값에 기초하여 조정함으로써 중간 계조 번호의 전압을 조정하여 복수의 기준 계조 전압을 생성하는 커브 조정 회로와, 해당 커브 조정 회로로부터 얻어지는 복수의 기준 계조 전압 간을 복수로 미세하게 분압하여 원하는 계조 전압을 출력하는 출력 회로를 포함하는 것을 특징으로 하는 자발광 표시용 구동 회로.

청구항 12.

제11항에 있어서,

상기 출력 회로에서, 상기 복수의 기준 계조 전압 사이의 각각에 할당하는 계조 번호수를 저계조 전압측에서부터 고계조 전압측으로 향함에 따라 감소시키는 것을 특징으로 하는 자발광 표시용 구동 회로.

청구항 13.

자발광 소자군을 배열한 액티브 매트릭스형 자발광 패널 상의 R, G, B 각각 마다의 그룹의 신호선을 구동하는 자발광 표시용 구동 회로로서,

상기 자발광 소자군에서의 R, G, B 각각 마다의 그룹의 진폭 조정값 및 커브 조정값을 개별적으로 설정하는 제어 레지스터와,

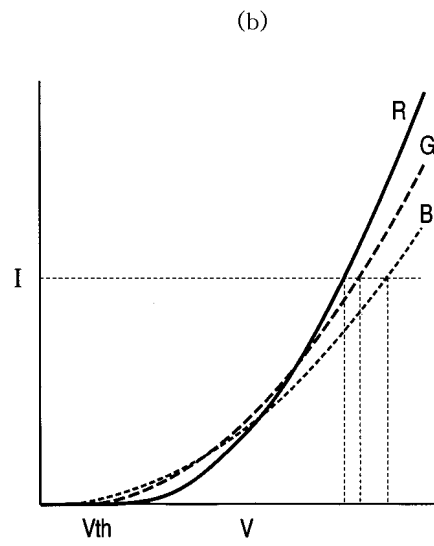
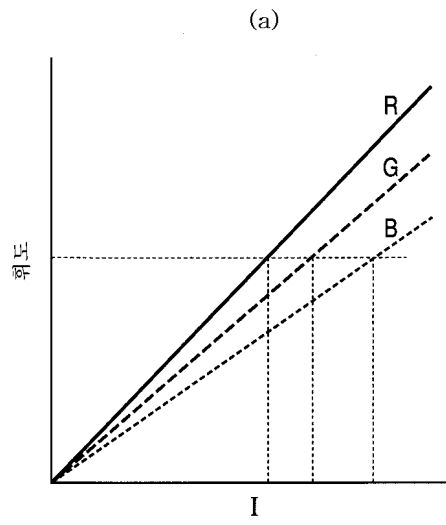
해당 제어 레지스터에 의해 개별적으로 설정된 R, G, B 각각 마다의 그룹의 진폭 조정값에 기초하여 계조 번호의 양단의 진폭 전압을 조정하는 진폭 조정 회로와, 해당 진폭 조정 회로로부터 얻어지는 진폭 전압을 복수로 분압하고 각각을 상기 제어 레지스터에 의해 개별적으로 설정된 R, G, B 각각 마다의 그룹의 커브 조정값에 기초하여 조정함으로써 중간 계조 번호에서의 전압을 조정하여 복수의 기준 계조 전압을 생성하는 커브 조정 회로와, 해당 커브 조정 회로로부터 얻어지는 복수의 기준 계조 전압 사이의 각각에 할당하는 계조 번호수를 저계조 전압측에서부터 고계조 전압측으로 향함에 따라 감소시키고 상기 복수의 기준 계조 전압 간을 복수로 미세하게 분압하여 원하는 계조 전압을 출력하는 출력 회로를 포함하며, 진폭 특성 및 커브 특성을 개별적으로 조정하여 계조 전압을 생성하는 R, G, B 각각 마다의 그룹의 계조 전압 생성 회로와,

표시 데이터를 해당 R, G, B 각각 마다의 그룹의 계조 전압 생성 회로로부터 생성된 계조 전압으로 변환하는 디코더 회로부를 포함하며,

해당 디코더부에서 변환된 계조 전압을 상기 액티브 매트릭스형 자발광 패널 상의 R, G, B 각각 마다의 그룹의 신호선으로 출력하는 것을 특징으로 하는 자발광 표시용 구동 회로.

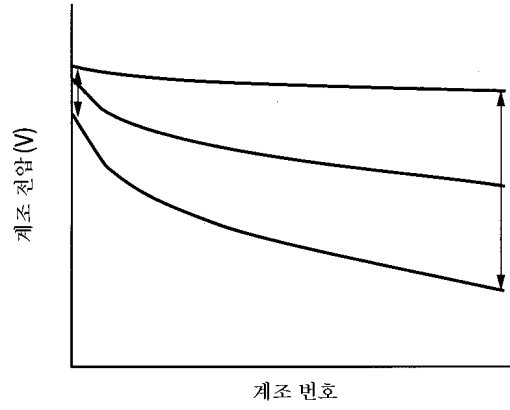
도면

도면1

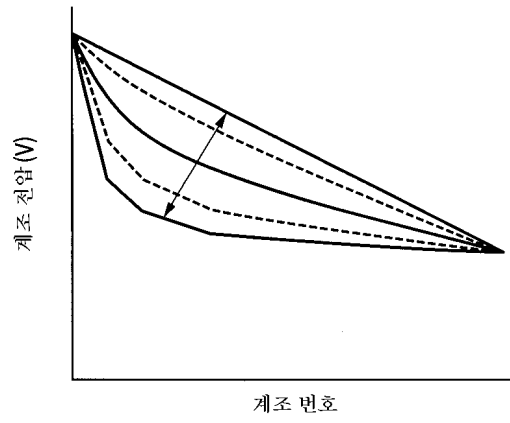


도면2

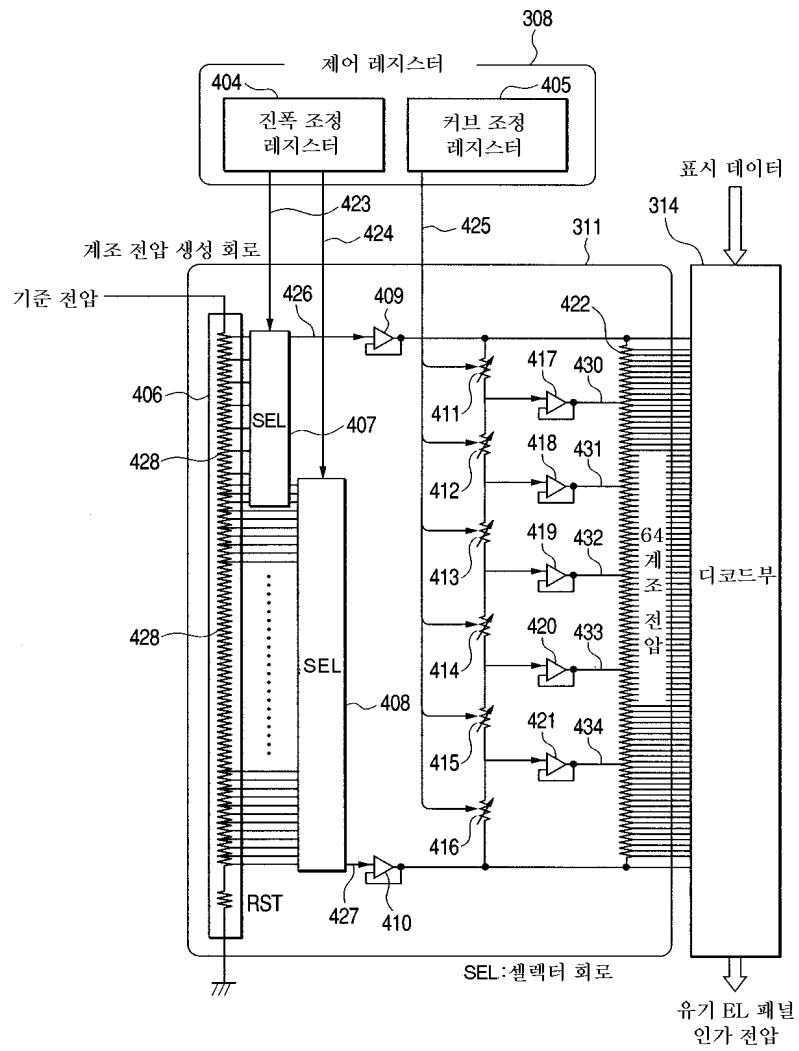
(a)



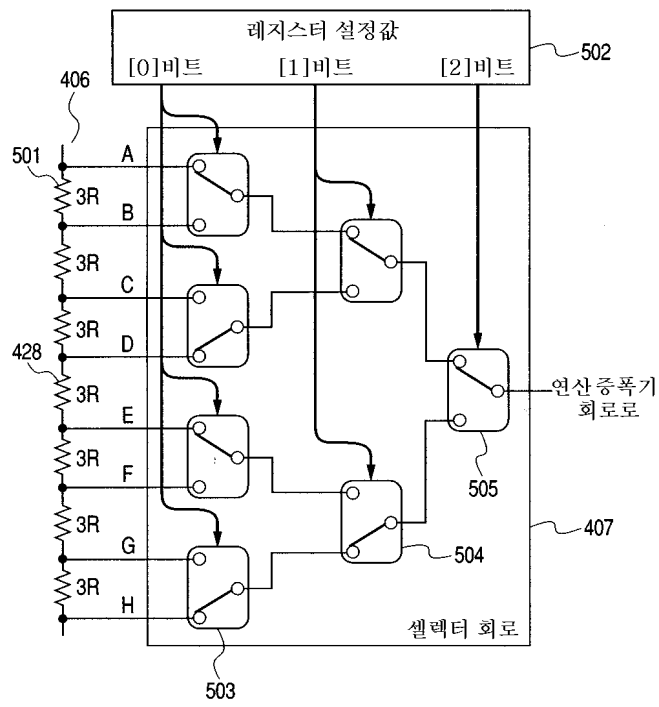
(b)



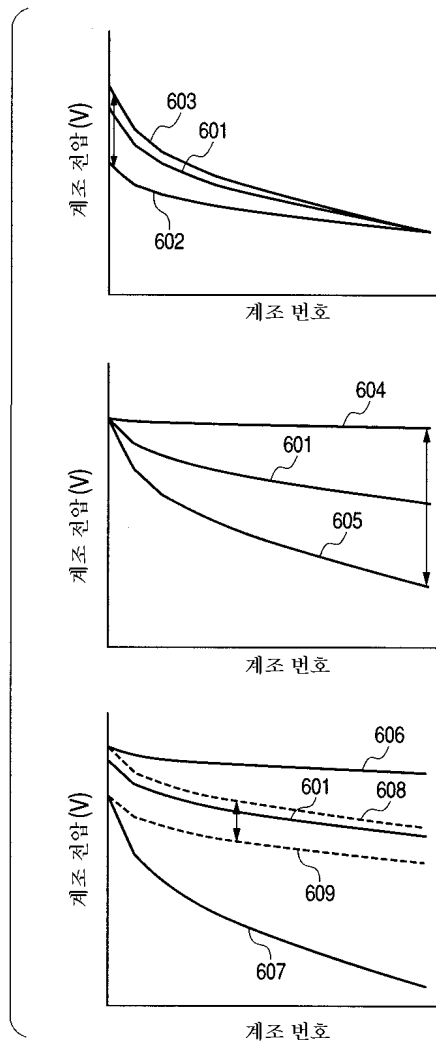
도면4



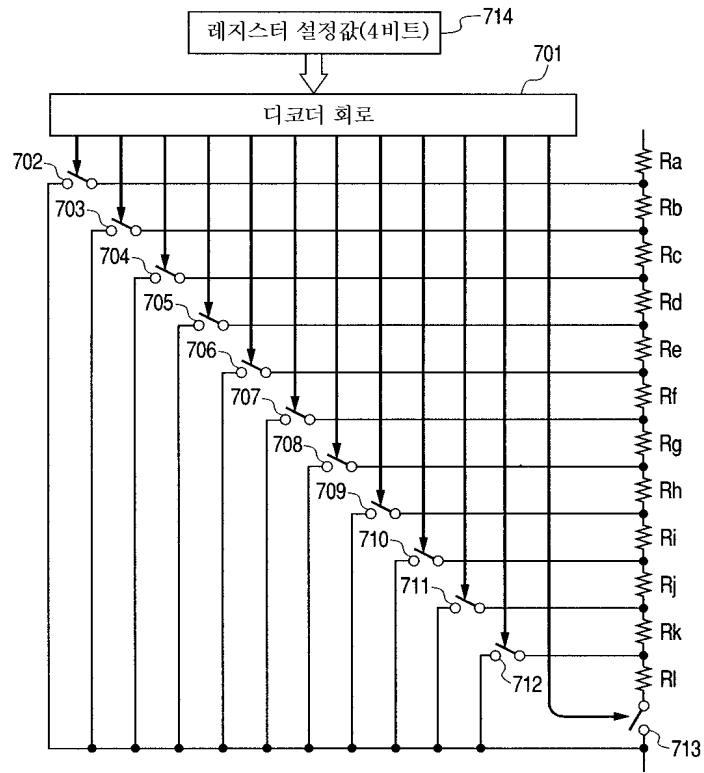
도면5



도면6



도면7

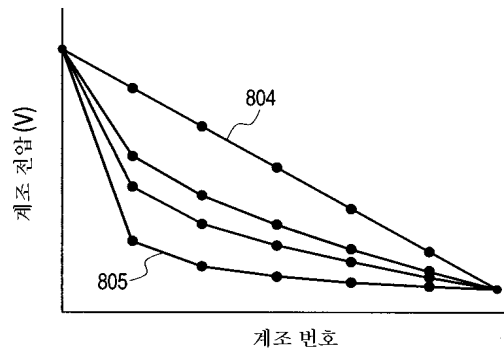


도면8

(a)

레지스터 설정값	가변 저항의 값					
	411	412	413	414	415	416
0000	24R	24R	27R	27R	27R	24R
0001	31R	25R	26R	25R	24R	22R
0010	38R	25R	24R	23R	22R	19R
0011	47R	25R	22R	21R	20R	17R
0100	56R	25R	20R	19R	17R	14R
0101	67R	25R	18R	16R	14R	12R
0110	77R	24R	16R	14R	12R	10R
0111	87R	23R	13R	11R	10R	8R
1000	97R	22R	11R	9R	8R	6R
1001	106R	20R	9R	7R	6R	5R
1010	113R	18R	7R	6R	5R	3R
1011	120R	16R	6R	4R	3R	3R

(b)

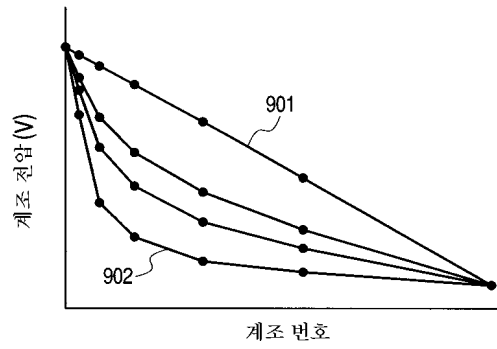


도면9

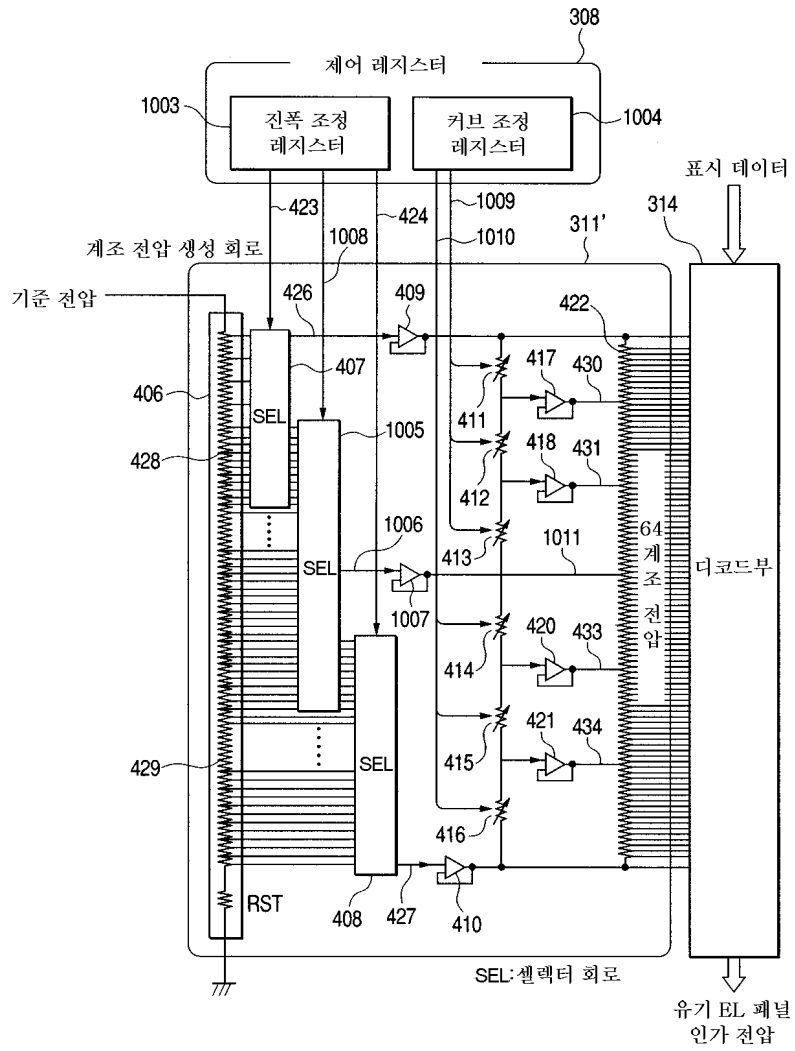
(a)

레지스터 설정값	가변 저항의 값					
	411	412	413	414	415	416
0000	5R	7R	12R	24R	36R	68R
0001	7R	10R	14R	25R	35R	62R
0010	9R	13R	16R	25R	33R	56R
0011	12R	16R	18R	25R	30R	50R
0100	15R	21R	20R	25R	27R	43R
0101	19R	26R	22R	25R	24R	36R
0110	23R	31R	23R	24R	21R	30R
0111	27R	36R	24R	23R	17R	24R
1000	32R	41R	24R	22R	14R	19R
1001	36R	46R	24R	20R	12R	15R
1010	40R	51R	23R	18R	9R	12R
1011	44R	55R	22R	16R	7R	9R

(b)



도면10



도면11

(a)

레지스터 설정값	가변 저항의 값					
	상측			하측		
	411	412	413	414	415	416
000	14R	21R	28R	23R	29R	36R
001	17R	22R	25R	27R	32R	31R
010	19R	23R	22R	32R	31R	25R
011	22R	23R	19R	37R	31R	21R
100	24R	23R	16R	41R	31R	17R
101	26R	23R	14R	46R	30R	13R
110	29R	23R	12R	50R	28R	10R
111	33R	22R	9R	54R	27R	8R

(b)

