

(19)대한민국특허청(KR) (12) 등록특허공보(B1)

(51) 。 Int. Cl.⁷
G09G 3/30

(45) 공고일자 2005년08월26일
(11) 등록번호 10-0507549
(24) 등록일자 2005년08월02일

(21) 출원번호 10-2002-0016046
(22) 출원일자 2002년03월25일

(65) 공개번호 10-2002-0076146
(43) 공개일자 2002년10월09일

(30) 우선권주장 JP-P-2001-00086967 2001년03월26일 일본(JP)
JP-P-2001-00396219 2001년12월27일 일본(JP)

(73) 특허권자 로무 가부시기가이샤
일본 교토시 우교구 사이잉 미조사키쵸 21

(72) 발명자 기타하라신지
일본국교토후교토시우교구사이인미조사키쵸21반지

하나다고이치
일본국교토후교토시우교구사이인미조사키쵸21반지

마에테준
일본국교토후교토시우교구사이인미조사키쵸21반지

후지사와마사노리
일본국교토후교토시우교구사이인미조사키쵸21반지

(74) 대리인 이후동

심사관 : 천대식

(54) 유기 E L 구동회로 및 이를 이용한 유기 E L 표시장치

요약

본 발명에 따른 유기 EL 구동회로는, 기준전류를 발생시키기 위한 입력 스테이지 및 유기 EL 표시패널의 단자를 전류구동시키기 위한 출력 스테이지를 갖추고, 상기 출력 스테이지를 구동하기 위해 입력측 구동 트랜지스터에 연결된 전류 미러 내에 연결된 n개의 출력측 트랜지스터를 갖춘 전류 구동회로의 구동 스테이지내에 제공된 제 1 커런트미러회로; 및 상기 입력측 구동 트랜지스터의 구동전류를 조정하는 구동전류 조정회로를 포함하되, 상기 n은 30이상의 정수이다. 상기 입력측 구동 트랜지스터는 상기 n개의 출력측 트랜지스터의 중앙부에 배열되고, 상기 출력스테이지의 출력전류는 구동전류 조정 회로에 의해 조정된다.

대표도

도 1

명세서

도면의 간단한 설명

- 도 1은 본 발명에 따른 유기 EL 드라이버의 실시예를 나타내는 블록회로도.
 도 2는 도 1의 실시예의 출력회로를 나타내는 회로도.
 도 3은 본 발명에 따르지않는 출력핀 대 출력전류 특성을 나타내는 도면.
 도 4는 본 발명에 따른 출력핀 대 출력전류 특성을 나타내는 도면.
 도 5는 본 발명에 따른 유기 EL 드라이버의 다른 실시예의 구동 스테이지를 나타내는 블록회로도.
 도 6은 상기 다른 실시예의 출력핀 대 출력전류 특성을 나타내는 도면.
 도 7은 종래 유기 EL 구동 회로를 나타내는 블록회로도.
 도 8은 도 7의 컬럼 드라이버를 나타내는 도면.
 도 9는 도 7의 로우 드라이버를 나타내는 도면.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 EL(electro-luminescence) 구동회로 및 이를 이용한 유기 EL 표시장치에 관한 것이며, 보다 상세하게는 휴대용 전화기 등의 표시 스크린상에서의 휘도 불균일을 저감시킬 수 있으며, 집적율을 높이고, 특히 고휘도 컬러표시에 적합한 유기 EL 표시장치에 관한 것이다.

자체적으로 발생된 광선에 의해 고휘도 표시를 실현하는 유기 EL 표시장치는 공지되어 있는 것으로, 소형 표시 스크린내의 표시에 적합하며, 상기 유기 EL 표시장치는 휴대용 전화기, DVD플레이어 또는 휴대용단말장치와 같은 PDA(Personal Digital Assistants) 등에 장착되는 차세대 표시장치로서 각광받아왔다.

종래의 유기 EL 표시장치는, 액정 표시(Liquid crystal display)장치에서 전압에 의해 구동될 때, 장치의 휘도가 실질적으로 전압에 따라 달라지는 문제점과 장치의 감도가 컬러에 따라 변하는 문제점이 있고, 이에 따라 장치의 컬러표시 제어 가 어렵다.

이와 같은 문제점을 감안하여, 전류 구동회로를 이용한 유기 EL 표시장치가 최근 발표되었다.

예를 들어, JP H10-112391 A는 전류 구동 시스템을 이용하여 조명불균일 문제점을 해결한 기술을 개시한다.

도 7은 최근 발표된 유기 EL 표시장치의 전류구동 및 제어회로에 대한 예를 나타내며, 도 8 및 도 9는 상기 종래 장치의 전류 구동 회로를 나타낸다.

도 7은, 세로선에서 $396(=198 \times 2)$ 단자핀을, 가로선에서 $162(=81 \times 2)$ 단자핀을 갖는 휴대용 전화기를 위한 유기 EL 표시장치의 유기 표시 패널(panel)(1)을 나타낸다. 상기 유기 표시 패널(1)은 두개의 EL패널(1a 및 1b)로 구성된 것으로, 두 패널은 중앙부에서 본드 결합된다.

유기 표시 패널(1)상에서, 두개의 컬럼 드라이버 IC(2a, 2b) 및 두개의 컬럼 드라이버 IC(2c, 2d)는 EL패널(1a, 1b)의 상측 및 하측에 각각 제공되며, 두개의 로우(row) 드라이버 IC(3a, 3b)는 각각의 EL패널(1a 및 1b)에 대응하여 제공된다.

컬럼 표시장치에서, 각 컬럼단자 드라이버 IC는 각 R, G, B 색에 대한 66개의 단자핀을 포함하며, 그 결과로 198(66×3)개의 단자핀은 컬럼 출력라인을 형성한다.

도 7에서 상기 세개의 색들이 구별없이 도시되며, 다음 설명에서는 유기 표시 패널(1)은 컬럼 출력라인으로 396(=198×2)개의 단자핀을 각각 포함하는 EL패널(1a, 1b)을 갖는다는 것에 주목해야 한다.

유기 EL 표시 패널을 구동하기 위한 전력공급원(배터리, battery)은 컬럼 드라이버 IC(2a, 2b, 2c, 2d) 및 로우 드라이버 IC(3a, 3b)에 전력을 공급한다.

상기 전력공급원의 전압은 12V 내지 15V 이내이며, 예컨대 15V가 될 수도 있다.

상기 드라이버 IC는 제어기(5)로부터의 제어신호에 따라 동작한다.

상기 컬럼 드라이버 IC들은 EL소자의 양극들을 구동하기 위한 양극 구동 드라이버들이며, 또한 유기 EL소자에 전류를 공급함으로써 각각의 출력라인을 수평라인으로 스캔하는 전류방전면으로 동작한다.

상기 로우 드라이버IC들은 유기 EL소자의 음극 구동 드라이버들이며 또한 유기 EL소자에서 접지GND로의 전류흐름을 싱크(sink)시킴으로써 각각의 출력라인을 수직라인으로 스캔하는 기능이 있다.

상기 제어기(5)는 3V의 전력공급원(7)으로부터 전력을 공급받으며, MPU (Micro Processing Unit) (6)의 제어조건하에서 동작한다.

상기 전력공급원(4)은 DC-DC 컨버터 수단을 통해 상기 전력공급원의 전압 3V(7)를 끌어올림으로써 실현된다.

도 8은 컬럼 드라이버IC(2a 내지 2d) 중 하나의 회로도이며, 각각의 출력라인을 전류구동시키기 위해, 출력라인 각각에 대응하여 제공된 198개의 컬럼라인 전류 구동회로(8)을 포함하며, 또한 컬럼라인의 전류 구동회로(8)를 제어하기 위해 일반적으로 제공된 컬럼 제어회로(9)를 포함한다.

상기 컬럼라인의 전류 구동회로(8)는 기준 구동전류를 발생시키기 위해 샘플 및 홀드회로(81)를 포함하며, 상기 샘플 및 홀드회로(81)에서 기준 구동회로에 공급된 입력핀(82a)을 각각 갖추고 상기 구동전류를 각각 k배 증폭시키는 k배의 구동전류 발생기회로(82)를 포함하며, 상기 k배의 구동전류 제어기 회로(82)의 출력전류를 k배 추가증폭시키기 위해 출력 스테이지로 전류미러 출력회로(83)를 포함한다.

상기 컬럼 제어회로(9)는 4-bit D/A 컨버터 회로(91) 및 스위칭 제어회로(92)를 포함한다.

상기 샘플 및 홀드회로(81)는 3V의 배터리(7)에 의해 구동된 기준전류 발생기 회로(기준전력공급원)이며, D/A 컨버터 회로(91)에 의해 수취된 전류데이터를 전류샘플로 확보하고, 입력데이터 값에 대응하는 기준 구동전류를 발생시킨다.

출력 스테이지로서의 상기 전류 미러 출력회로(83)의 출력단자는 각각의 컬럼 핀(84)에 연결되며, k배 구동전류 발생기 회로(82)의 출력전류를 각각 k배시키는 출력전류를 발생하도록 k배의 구동전류 발생기 회로(82)의 출력에 의해 구동되는 것으로, 상기 회로는 샘플 및 홀드회로(81)에 의해 발생된 기준 구동전류를 k배시킨다. 그러므로, 각각의 컬럼핀에 대응하는 상기 샘플 및 홀드회로(81)에 의해 발생된 기준전류는 k*k배 증폭되며 전류 미러 출력회로(83)으로부터 각각의 컬럼 핀(84)으로 출력된다.

상기 출력 구동전류의 발생은, 기준 구동전류의 k*k배이며, k배의 구동전류 발생기 회로(81) 및 전류 미러 출력회로(83)를 이용하여 μA 차원으로 샘플 및 홀드회로(81)내에 발생하는 기준 구동전류를 감소시켜서 전력소비를 감소시킨다.

컬럼 제어회로(9)의 스위칭 제어회로(92)는 제어기(5)로부터의 제어신호에 응답하는 스위칭 제어신호를 전송함으로써, 수평으로 스캔되는 컬럼라인 전류 구동회로(8)의 k배 구동전류 발생기 회로(82)를 선택적으로 작동시킨다. 이와 같은 경우, 수평스캔에서 표시 휘도등급에 대응하는 데이터는, 제어기(5)로부터 전송된 것으로, D/A 컨버터 회로(91)에 우선적으로 공급된다. D/A 컨버터 회로(91)에 의해 수취된 아날로그신호(아날로그 전류값)는 기준전류인 샘플 및 홀드회로(81)에서 확보된다. 상기 기준전류는, 수평스캔에 의해 선택되는, k배의 구동전류 발생기(82) 및 전류미러 회로(83)에 의해 k*k배 멀티플렉스화되어, 구동전류를 생성하고, 상기 구동전류는 출력 핀(84)으로 출력된다.

도 9는 로우 드라이버(3a, 3b) 중 하나를 나타내는 회로도이다. 도 9에서, 로우 드라이버는 출력라인에서 접지까지의 구동전류를 약화시키기 위해, 81개의 출력 핀에 대응하여 제공된 81개의 로우 라인의 전류 구동회로(10)를 포함하며, 상기 81개의 로우 라인의 구동회로(10)에 통상적으로 연결된 스위칭 제어신호(11)을 포함한다. 그러나 도 9에서는, 로우측 핀(81a)에 대응하는 단 하나의 로우 라인 전류 구동회로(10)만이 간단하게 도시되어있다.

상기 로우 라인의 구동회로(10)는 스위칭 제어신호(11)로부터의 구동신호에 따라 푸시-풀(push-pull) 방식으로 구동되는 트랜지스터(Tr1, Tr2)를 포함하는 소위 푸시-풀 출력회로이다.

부수적으로, 수직으로 스캔된 출력 핀이 선택될 때, 풀측면상의 트랜지스터(Tr2)는 온(ON)으로 켜지고 전류싱크면이 되어, 따라서 컬럼면으로부터 출력되고 유기 EL소자를 구동시키는 전류는 접지GND로 약화된다.

상기 스위칭 제어회로(11)는 제어기(5)로부터의 제어신호에 따라 수직스캔을 실행한다.

컬럼면상에서 복수의 핀을 갖춘 전류-구동된 유기 EL 표시패널(1)에 있어서, 복수의 컬럼 드라이버 IC가 요구되는 문제점이 있으며 표시 패널의 휘도가 구동 IC의 구동전류 변동으로 인한 모든 구동 IC에 의해 변하는 문제점이 있다.

상기에 기술한 바와 같은 문제점을 감안하여, 구동회로는 실질적으로 동일한 구동전류 특성을 갖는 IC를 이용하여 형성된다. 그러나 이와 같은 경우, IC를 엄격하게 선택해야 하며, 그 결과 제조단계의 수가 증가하게된다.

또한, 컬러표시에서, R, G, B 각각의 IC특성이 문제가 되며, 요구된 특성을 갖는 IC를 적절하게 선택하는 것은 IC의 선택이 부적절하게 수행된다 해도 어렵게되며, 인접하는 구동 IC간의 접합부분에서 휘도가 변동하는 경향이 있다.

컬럼단자 구동IC의 핀 수가 거의 100이상이 될 때(각 R, G, B 당 30핀이상), 컬럼면상에서 핀 각각의 전류값을 조정하는 것은 어렵다. 또한, 컬러표시에서, R, G, B 각각의 한 IC의 휘도특성이 변한다. 다수의 구동전류 레귤레이션 회로를 IC내에 제공하는 것은 전류값을 조정하기 위한 것으로 간주된다. 그러나, 상기 IC에서, 원래의 컬럼 전류 구동회로의 집적도는 감퇴된다. 집적도의 감퇴를 막기 위해서, 배터리로부터의 레귤레이션전류에 대한 외부 구동전류 레귤레이션회로를 각 IC에 연결한다.

다시 말하면, 유기 EL 표시 패널의 두께뿐만 아니라 크기를 감축하는 것이 요구되며 패널의 주변장착영역은 제한된다. 그러므로, 상기와 같은 제한된 영역에서 외부 구동전류 레귤레이션회로를 장착하는 것은 매우 어렵다. 또한, 상술된 컬럼 라인 전류 구동회로에서, 핀 수에 대응하는 커런트미러(current mirror)회로 수가 필요하며 트랜지스터의 수는 증가된다. 따라서, 출력 핀의 수가 많을수록 IC의 집적도가 떨어지는 결과가 된다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 장치의 표시 스크린에서 휘도 불균일을 감소시킬 수 있으며 집적율이 높은 유기 EL 표시장치의 유기 EL 구동회로를 제공하는 것이다.

본 발명의 다른 목적은 장치의 표시 스크린에서 휘도 불균일을 저감시킬 수 있고, 집적율이 높으며, 특히 고휘도 컬러표시에 적합한 유기 EL 표시장치를 제공하는 것이다.

상기 목적을 달성하기 위해서, 본 발명에 따른 유기 EL 구동회로는, 유기 EL 표시 패널의 단자를 전류-구동시키기 위한 출력스테이지를 갖추고 상기 출력스테이지를 구동하기 위해 입력측 구동 트랜지스터에 연계된 전류 미러에 연결된 n개의 출력측 트랜지스터를 갖춘 전류 구동회로의 구동 스테이지에 제공된 제 1커런트미러회로; 및 상기 입력측 구동 트랜지스터의 구동전류를 조정하는 구동전류 조정(regulator) 회로를 포함하되, 상기 n은 30이상의 정수이며, 상기 입력측 구동 트랜지스터는 상기 n개의 출력측 트랜지스터의 중앙부에 배열되고, 상기 출력 스테이지의 출력전류는 상기 구동전류 조정 회로에 의해 조정되는 것을 특징으로 한다.

유기 EL 구동회로에서, 상기 구동전류 조정 회로는 IC 제조 시 조정되어, 상기 유기 EL 패널의 적어도 하나의 특정 컬럼 단자를 위한 출력전류 또는 상기 특정 단자를 위한 출력측 트랜지스터의 전류가 소정 값이 되는 것을 특징으로 한다.

기준전류를 발생시키기 위한 입력 스테이지 및 출력 스테이지로서 유기 EL 표시 패널의 단자를 전류-구동시키기 위한 전류 출력회로를 갖는 전류 구동회로에서, 본 발명은, 집적도를 향상시키기 위해서, 각각의 핀에 대응하는 n개의 출력측 트랜지스터 및 하나의 입력측 구동 트랜지스터로 이루어진 커런트미러회로를 갖춘, 상기 입력 스테이지와 출력 스테이지 사이의 구동 스테이지 회로로 구성된다.

또한, 다른 특성을 갖는 컬럼단자 구동IC로 인한 휘도 불균일을 제거하기 위해서, 본 발명은 컬럼 드라이버IC내에서 저항 값을 선택함으로써 기준전류(또는 기준 구동전류)를 조정하는 조정 회로를 제공하며, 이에 따라 컬럼단자 구동IC 각각의 기준전류는 조정 회로를 레이저로 트리밍(trimming)함으로써 조정된다.

상기 구성에 따라, EL표시 패널의 영역은, 출력전류 조정 회로가 EL표시 패널상에 제공된다 해도 확대되지 않는다. 그러나, 휘도 불균일이 컬럼단자 구동IC에 대응하여 발생하는 것이 밝혀졌다.

이와같은 현상이 일어나는 이유는 다음에 설명한다. 컬럼단자 IC의 출력핀의 수가 100(각 R, G, B색마다 30이상)에 상당하는 경우, 구동전류는 하나의 입력측면마다 30이상의 출력을 갖는 커런트미러회로에 의해 발생된다. 즉, 출력핀은 하나의 기준전류공급원으로부터의 전류에 의해 평행하게 구동된다. 그러므로, 출력전류는 서로 약간 차이나게되어, 제 1출력핀 및 마지막 출력핀 사이의 출력구동전류내에 차이가 있다.

이와 같은 측면에서, 본 발명은 초기 컬럼단자 구동IC의 마지막 핀의 전류가 그 다음 컬럼단자 구동IC의 제 1 출력핀의 전류와 같아지게 되도록 전류 레귤레이션을 실행한다. 이와 같은 구성에 따라, 다른 특성을 갖는 컬럼단자 구동IC로 인해 휘도 불균일이 일어나지 않게 된다. 그러나, 컬러표시에서, 제 1핀 및 마지막 핀 사이의 전내류에서의 차이는 색들간에 다양하다.

즉, 색들의 핀 배열에 따른 휘도특성(도 3참조)들이 다르다. 그러므로, 전체의 휘도 불균일을 조정하는 것은 어려우며 효율이 낮다.

컬러표시에서, R, G, B색의 핀들은 반복적으로 연속배열된다. 그러므로, 임의의 컬럼단자 구동IC의 마지막 핀 및 그 다음 컬럼단자 구동IC의 제 1핀 사이의 관계는 n개의 핀 중 마지막 핀으로부터 제 3 핀 및 G색의 다음 컬럼단자의 제 1핀 사이의 관계와 일치하며, 마지막 핀으로부터 제 2 핀 및 R색의 다음 컬럼단자 구동IC의 제 2 핀 사이의 관계와 일치하고, B색의 다음 컬럼단자 구동IC의 마지막 핀 및 제 3 핀 사이의 관계와 일치한다.

출력핀들이 하나의 기준 전력공급원의 전류에 의해 평행으로 구동되는 경우의 휘도 불균일은 다음에 보다 상세히 설명한다.

R, G, B색의 핀 수가 각각 약 10개일 때, 컬럼단자 구동IC의 구동전류 차이로 인한 휘도 불균일은 심각하지 않다.

그러나, R, G, B색 각각에 대한 컬럼단자 구동IC의 핀 수가 33개가 될 때, 휘도 불균일은 심각해진다. 이와 같은 휘도 불균일은, R, G, B색 각각의 33개의 핀 수를 각각 약 10% 감소시킨다해도, 줄일 수 없다.

R, G, B 색에 대한 컬럼단자 구동IC의 컬럼출력핀들에 구동전류를 공급하기 위해 전류미러 출력회로의 출력전류가 측정되며, 도 3에 도시된 출력핀 대 출력전류 특성은 각각의 색에 따라 획득된다.

도 3에서, 가로축은 출력컬럼면 출력핀의 위치들을 나타내며, 세로축은 출력전류 I_o 를 나타낸다. R, G, B색에 대한 컬럼단자 구동IC의 특성곡선에서의 차이점을 해결하기 위해서, 상술된 바와 같이 R, G, B 각각의 전류 조정 회로 및 기준전류 공급원을 제공하고, 전류를 레이저 트리밍하여 조정한다.

그러나, 도 3에 나타난 바와 같이, R, G, B색의 특성곡선 사이의 차이는 휘도 불균일을 제한하기에는 너무 크다. 본 발명은 R, G, B색 특성곡선에서의 이와 같은 큰 차이에 대한 이유를 조사하여, 상기 큰 차이가 하나의 입력측 트랜지스터 및 33개의 출력측 트랜지스터를 포함하는 커런트미러회로의 구동 스테이지로 인한 것임을 밝혀냈다.

즉, 전력소비를 감소시키기 위해, 커런트미러회로의 출력측 트랜지스터내에서 발생하는 구동전류가 μA 수준으로 설정될 때, 상기 색들의 특성곡선은 달라지게 된다.

즉, 상기 특성곡선은 구동회로내에 아주 작은 전류를 발생시키기 위한 배선라인의 소형화로 생긴 배선저항에 의해, 구동회로의 트랜지스터의 소형화로 인한 베이스-이미터(base-emitter)특성의 감퇴에 의해, R, G, B 색 구동회로의 레이아웃(layout)에 의해 크게 영향을 받는다.

R, G, B 색의 드라이버회로의 레이아웃에서, R, G, B 색의 드라이버회로는 일반적으로 R색의 드라이버회로의 양 측면상에 배열된다. 그러므로, R, G, B 색의 전류구동라인들은 다르다. 또한, 출력핀 수의 증가에 따라 구동배선라인을 넓히는 것이 어렵게 되어, 이에 따라 상기 구동 배선라인의 넓이는 일반적으로 몇십 마이크로미터이고, 배선저항이 충분히 감소될 수 없다.

또한, 배선라인은 전기전도성이 상대적으로 낮은 알루미늄과 같은 것으로 형성된다.

즉, 배선의 단위길이의 저항은 비교적 커지게 된다. 배선라인의 넓이를 감소시켜서 IC의 집적도가 향상된다해도, 출력핀 대 출력전류 특성은 감퇴된다.

또한, 구동회로의 출력 트랜지스터에 대해 공통인, 전력공급라인의 넓이가 감소될 때, 구동전류 대 핀 특성은 감퇴된다.

이와 같은 문제점을 해결하기 위해서, 유기 EL 표시패널의 컬럼라인의 전류 구동회로의 출력 스테이지에 대한 구동 스테이지로서, 각 입력측 구동 트랜지스터에 대해 출력측 트랜지스터를 갖는 커런트미러회로를 제공함으로써 집적도를 향상시키며, 여기서 n 은 30이상의 정수이다.

또한, 입력측 구동 트랜지스터는 n 개의 출력측 구동 트랜지스터 배열의 중앙에 실질적으로 배열되어, 제 1핀의 구동전류는 R, G, B색의 마지막 핀의 구동전류와 실질적으로 동일해지며, 중앙을 중심으로 대칭위치에 실질적으로 배열된다. 이와 같은 구성에 의해, 놀(knoll)형 구동 전류특성이 획득된다.. 따라서, 핀배열에 대한 휘도특성은 구동 전류특성과 유사해진다.

또한, 색 각각의 핀의 적어도 하나의 특정 핀의 구동전류는 구동전류 조정 회로에 의해 소정 값으로 조정된다.

상기 문제점을 감안하여, 본 발명에 따른 색 각각의 전류 구동회로의 출력핀 대 출력전류 특성은 도 4에 도시된 바와 같이 실질적으로 대칭 놓형 곡선이 되며, 상기 놓형 특성곡선의 높이방향에서의 위치는 구동전류 조정 회로에 의해 조정될 수 있다. 그러므로, R, G, B색의 출력핀 대 출력전류 특성을 실질적으로 동일하게 만드는 것이 가능하다. 또한, 구동전류의 놓형 특성곡선은 핀 배열 방향내에서 휘도 불균일을 완화시킬 수 있다.

결과적으로, 본 발명에 따른 전류구동회로는 컬럼단자 구동IC의 변동을 감소시킬 수 있으며, 임의의 컬럼단자 구동IC, 즉 유기 EL의 양극 구동IC,와 그 다음 컬럼단자 구동IC(양극 구동IC) 사이의 휘도 불균일을 억제시킬 수 있다. 그러므로, 전체 표시 스크린상에서 휘도 불균일을 감소시키는 것이 가능해지므로 향상된 집적도 및 고휘도 컬러표시의 능력을 갖춘 유기 EL 표시장치를 제공할 수 있다.

본 발명에 따라, R, G, B색의 휘도특성곡선을 하나의 컬럼단자 구동IC(유기 EL의 양극 구동IC)내에 만드는 것이 가능하며, 고휘도 컬러표시에 적합한 유기 EL 표시장치의 컬럼단자 구동IC를 실현할 수 있게 된다.

또한, R, G, B색 각각에 대한 다음 설명에서, 컬럼방향의 구동 핀들은 제 1에서 제 33까지 번호화되며, 전체 컬럼단자 구동IC에 대한 R, G, B색의 설명에서, 상기 핀들은 R, G, B색의 구별없이 제 1에서 제 99까지 번호화된다.

발명의 구성 및 작용

도 1에서, 도 7 및 도 8에 도시된 바와 같은 구성요소들은 각각 동일한 참조번호로 도시되며, 유기 EL 구동회로의 컬럼드라이버(20)는 컬럼 제어회로(9a) 및 컬럼라인 전류 구동회로(8a)를 포함한다.

상기 컬럼 제어회로(9a)는 4-bit D/A 컨버터 회로(91) 및 스위칭 제어회로(92)(도시생략)를 포함하는 것으로, 도 8에 도시된 스위칭 제어회로(92)와 동일하다. 컬럼라인 전류 구동회로(8a)는 기준전류 역회로(21), 레이저 트리밍용 구동전류 조정 회로(22), 구동전류 조정 회로(22)의 출력전류를 각각 k 배 증폭시키기 위한 복수의 k 배 구동전류 조정 회로(82), k 배 구동전류 조정 회로(82) 각각의 출력을 k 배 증폭시키기 위한 복수(n 개)의 전류 미러 출력회로(83)를 포함한다. 상기 n 개의 k 배전류 조정 회로(82) 및 n 개의 전류 미러 출력회로(83)는 도 8에 도시된 바와 같은 것으로, 상기 실시예에서 n 은 33이다.

컬러표시의 경우에서, D/A 컨버터 회로(91) 및 컬럼라인 전류 구동회로(8a)는 R, G, B색 각각의 컬럼단자 구동IC내에 포함된다.

상기 실시예에서, R, G, B색 각각의 구동 핀 수가 33이므로, 전체 구동 핀 수는 99이다. 그러므로, 구동전류 조정 회로(23) 각각은 33개의 구동 핀에 대응하는 33개의 전류신호를 발생시킨다. 상기 구동전류 발생기 회로(23)에 의해 발생된 33개의 구동전류 신호는 출력 핀(84) 각각의 전류-미러 출력회로(83)에 의해 출력된 출력전류(핀 구동전류)에 1-대-1로 대응한다.

실질적으로, 기준전류 변환기 회로(21)는 초기에 설정된 구동주기동안의 충전용량 부하로 유기 EL 소자의 초기 충전을 위해 정점전류를 발생시키는 회로의 형태이며, 상기 정점전류를 발생시키기 위해 제어회로를 포함한다.

그러나, 상기 제어회로는 본 발명에 직접적으로 관련된 것은 아니며, 제어회로부분은 도시되지 않았다.

상기 구동전류 발생기 회로(23)는 전력공급원(7)의 라인+VDD(3V)와 연결된 이미터를 갖춘 하나의 입력측 PNP 이극 트랜지스터(Qa)와 33개의 출력측 PNP 이극 트랜지스터(Qn)를 포함한다. 상기 입력측 트랜지스터(Qa)는 구동전류 조정 회로(22)에 의해 조정된 구동전류 I_{ref} 가 공급된 컬렉터를 갖는다.

상기 입력측 트랜지스터(Qa)는 이미터영역을 갖는 것으로, n개의 트랜지스터(Qn) 각각의 이미터영역과 동일하며, 상기 트랜지스터(Qn)의 베이스 전극들이 평행으로 연결된 33개의 출력측 PNP 이극 트랜지스터(Qn)의 구동 배선라인(13)의 중앙부에 실질적으로 배열된다.

즉, 도 2에 도시된 바와 같이, 중앙부는 제 16 핀 및 제 17 핀 사이이다. 또한, 도 1에 도시되지 않은 트랜지스터Qc는 도 2의 33개의 트랜지스터(Qn)의 베이스전류를 보정하도록 제공되는 것으로, 컬럼라인 전류 구동회로를 나타낸다.

도 2에서, 전력공급원(7)로부터의 전력공급원 라인+VDD는 33개의 트랜지스터(Qn)의 이미터가 연결된 전력공급라인(12)의 중앙부에 실질적으로 연결된다.

상기 트랜지스터(Qa)의 이미터는 또한 전력공급라인(12)의 실질적인 중앙부에 연결된다.

트랜지스터(Qn)의 컬렉터는 복수(n개)의 k배 구동전류 발생기 회로(82)의 입력단자(82a)에 각각 연결된다. 상기 k배 구동전류 발생기 회로(82)는 각각의 컬럼라인 구동핀에 대응적으로 제공되며, 각각의 전류미러 출력회로(83)를 구동한다. 또한, 전류 미러 출력회로(83)의 전류증폭이 항상 k배인 것은 아니다.

상기 D/A 컨버터(91)는, 디지털 4-bit 데이터로 입력된 두개의 인버터(inverter)에 연결된 직렬을 각각 포함하는 버퍼 증폭기(911a 내지 911d), 상기 버퍼증폭기 각각의 출력에 연결된 N채널 MOS FET 스위치회로(912a 내지 912d)들, 직렬-연결된 저항(913a 내지 913e)을 포함하는 직렬저항 회로(913), 상기 직렬-연결된 저항회로에 연결된 이미터를 갖는 입력측 NPN 트랜지스터(Q1)와 전류미러에 관련하여 상기 NPN 트랜지스터(Q1)에 연결된 출력측 NPN 트랜지스터(Q2)를 포함하는 커런트미러회로(914)로 구성된다.

상기 직렬저항회로(913)는 트랜지스터(Q1)의 이미터와 접지GND 사이에 연결된 것이며, 상기 N채널 MOS FET 스위치회로(912a 내지 912d)는 직렬저항회로(913)의 직렬저항의 개별접합들과 접지GND 사이에 연결된 것이다.

상기 각각의 N채널 MOS FET 스위치회로(912)는 입력데이터(기준전류값을 설정하는 데이터)에 따라 온/오프(ON/OFF) 제어되어, 이에 대응하는 전류I는 입력측 트랜지스터(Q1)의 이미터를 따라 흐르고, 상기 전류I와 유사한 전류는 별도로 출력측 트랜지스터(Q2)의 컬렉터를 따라 흐른다.

결과적으로, A/D 컨버터가 상기 트랜지스터로부터의 전류값I를 표시등급을 표시하는 전류값으로 변환한다.

상기 기준전류 인버터회로(21)는, D/A 컨버터회로(91)로부터 변환된 전류값I으로 제공된 컬렉터를 갖는 입력측 PNP 트랜지스터(Q3) 및 Q4로 이루어지며, 및 전류미러와 관련하여 입력측 트랜지스터(Q3 및 Q4)의 베이스들과 연결된 베이스를 갖는 출력측 PNP 트랜지스터(Q5)로 이루어진, 커런트미러회로(21a)로 구성된다.

상기 트랜지스터(Q3, Q4, Q5)는 배터리(7)로부터의 전력공급라인+VDD에 연결된 이미터를 갖는다.

상기 트랜지스터(Q3)의 컬렉터는 트랜지스터(Q1)의 컬렉터와 연결되고 트랜지스터(Q4)의 컬렉터는 트랜지스터(Q2)의 컬렉터와 연결된다.

트랜지스터(Q3, Q4, Q5)의 이미터영역의 비율은 10:10:10이다.

트랜지스터(Q3 및 Q4) 각각의 이미터영역에 대한 트랜지스터(Q3 및 Q4)의 후속처리에서 트랜지스터(Q1 및 Q2) 각각의 이미터영역의 비율이 1/10이기 때문에, 트랜지스터(Q3, Q4, Q5)의 전류비율은 1:1:1이 된다.

예를 들어, 트랜지스터(Q5)에 대한 트랜지스터 Q3 및 Q4 각각의 이미터영역을 1:10으로 설정함으로써, 즉 m을 10으로 설정하면, 트랜지스터(Q5)의 컬렉터로부터의 전류(mI)는 I의 10배가 된다. m을 10으로 설정하면(m=10) R색 구동회로용이고 m을 6으로 설정하면(m=6) G, B색 구동회로용이다.

R, G, B색의 구동전류에 대한 휘도 차이를 완화하기 위해, 전류비율은 트랜지스터(Q3, Q4, Q5)의 이미터영역 비율 10:10:10에 따라 조정된다.

이와 같은 경우, 트랜지스터(Q5)에 평행하게 연결된 다른 출력측 트랜지스터를 제공하고, 상기 제공된 출력 트랜지스터를 온/오프 제어함으로써 정점전류를 발생시킬 수 있다.

그러나, 이에 대한 제어회로는 상술된 바와 같이 도시되지는 않는다.

상기 트랜지스터(Q3, Q4, Q5)의 출력전류비율은, 서로 평행인 트랜지스터(Q1) 또는 트랜지스터(Q2)와 동일하게 10개의 트랜지스터들을 각각 연결하고, IC를 제조하는 동안 상기 트랜지스터 연결 수를 선택함으로써 조정될 수 있다.

그러므로, R, G, B색 각각의 휘도특성에 대응하여 기준전류를 조정할 수 있다.

상기 전류(mI)는, D/A 컨버터 회로(91)로부터의 아날로그 전류값I에 m을 곱함으로써 R, G, B색 각각에 대응하는 커런트 미러회로(21a)에 의해 기준 구동전류로 발생되고, 및 구동전류 조정 회로(22)에 전송된다.

상기 레이저 트리밍을 위한 구동전류 조정 회로(22)는 커런트미러회로(22a) 및 레이저 트리밍 저항회로(22b, 22c)로 구성된다. 상기 커런트미러회로(22a)는, 기준전류 인버터회로(21)로부터의 전류(mI)가 공급된 컬렉터를 갖춘 입력측 NPN 트랜지스터(Q6)와, 전류미러에 관련하여 트랜지스터(Q6)에 연결된 출력측 NPN 트랜지스터(Q7)로 구성된다.

상기 레이저 트리밍 저항회로(22b, 22c)는 트랜지스터(Q6, Q7)의 이미터와 접지(GND) 사이에 각각 연결된다. 상기 레이저 트리밍 저항회로(22b)는 직렬-연결된 저항 Rb1 내지 Rbn와, 각각의 저항들에 평행하게 연결된 트리밍 퓨즈 Hb1 내지 Hbn으로 구성된다.

상기 레이저 트리밍 저항회로(22c)는, 저항(Rc1 내지 Rcn)의 직렬회로와, 상기 저항(Rc1 내지 Rcn) 각각에 평행으로 연결된 트리밍 퓨즈(Hc1 내지 Hcn)으로 구성된다.

레이저 트리밍 저항회로(22b, 22c) 각각의 개별 저항에 평행으로 연결된 퓨즈를 선택적으로 절삭함으로써, 커런트미러 회로(22a)의 후속처리에서 직렬연결된 저항의 저항값이 선택될 수 있다.

상기 실시예에서, 트랜지스터(Qa)는 도 2의 평행-연결된 제 n 트랜지스터(Qn)의 구동배선라인(13)의 중앙위치에 실질적으로 배열된다.

그러므로, 트랜지스터(Qn)의 베이스전극은 공통이 되고, 베이스 구동전류는 구동 배선라인(13)의 중앙에 공급된다.

R, G, B색 각각의 전류 미러 출력회로(83)을 구동하기 위해 상기 컬럼라인의 33개 구동 핀의 배열내에서 중앙위치는 구동 핀의 제 16핀과 제 17핀 사이이다. 본 발명의 이해를 돕기위해, 전류 미러 출력회로(83)을 구동하는 구동전류는 구동 핀의 위치를 참조하여 설명한다.

상기 전류미러의 입력측 트랜지스터(Qa)의 컬렉터에 공급된 구동전류는 전류미러의 출력측 트랜지스터(Qn)로부터 구동전류로서 흘러나간다. 이와 같은 경우, 트랜지스터(Qa)의 베이스로 흐르는 전류와 실질적으로 동일한 전류는 제 33 트랜지스터(Qn)의 공통으로 연결된 베이스로 흐른다.

상기 베이스 전류를 흐르게 하는 전압은, 미세하게 구획된 베이스 배선라인(13), 즉 트랜지스터의 집적도 증가로 인해 베이스 배선라인(13)을 중심으로 대칭하는 양 방향으로 점감한다.

그러므로, 전압의 감소율이 적다해도, 제 16과 제 17 핀 사이의 중앙에 가장 근접하는 트랜지스터(Qn)의 베이스로 흐르는 베이스전류는 최대가 되며, 트랜지스터(Qn)의 베이스전류는 제 33핀을 중심으로 대칭하는 방향으로 제 1핀까지 점감한다.

결과적으로, 구동전류의 분포는 중앙에서 정점을 가지며, 양측상에서 점감한다. 이와 같은 경우, 제 1핀과 마지막 핀의 구동전류는 실질적으로 같게된다. 또한, 소정 핀의 구동전류를 구동전류 조정 회로(22)로 조정함으로써, 상기 구동전류는 소정 값이 되며, R, G, B 각각의 전류미러출력회로(83)의 구동전류의 출력핀 대 출력전류 특성은 도 4에 도시된 바와 같이 된다.

따라서, 상술된 바와 같이 실질적으로 동일한 특징을 갖는 복수의 컬럼단자 구동IC가 배열된 때라 해도, 근접 IC들 간의 접합부를 포함하는 전체 패널의 휘도 불균일은 뚜렷하지 않게 된다.

상기와 같은 경우에서, 3V의 전력공급라인 + VDD는 트랜지스터(Qn)의 전력공급라인(12)의 중앙부에 연결되며, 상기 연결위치는 트랜지스터(Qa)의 이미터가 연결된 위치, 즉 제 16핀 및 제 17핀 사이의 위치와 같다.

결과적으로, R색의 드라이버회로가 중심으로 배열되고 G, B색의 드라이버회로가 상기 회로의 양측상에 배열된다 해도, 도 2의 구동라인의 중앙부내에 트랜지스터(Qa) 및 트랜지스터 Qn을 배열함으로써 도 4와 같은 R, G, B색의 출력핀 대 출력전류 특성을 각각 만들 수 있다.

상술된 바와 같이, 컬럼라인 전류구동회로(8a)는 R, G, B 각각에 제공되며 독립적으로 조정가능하다.

각각의 컬럼라인 전류 구동회로(8a)에서, 레이저 트리밍 공정에서 구동전류 레귤레이션회로(22)를 이용하여, 마지막 핀의 구동전류를 제 1핀의 구동전류와 실질적으로 동일하게 만들 수 있다.

그러므로, 평행 컬럼단자 IC들 사이의 휘도 불균일은 그 수와는 상관없이 일어나지 않는다.

따라서, 전체 컬럼단자 구동 IC에 있어서, 핀 번호는 제 1핀에서 제 99핀까지 색구분 없이 배정된다.

예를 들어, 그린색(G)의 컬럼라인 구동회로(8a)에서, 99개의 핀을 갖는 컬럼단자 구동 IC 중 제 1핀은 제 1출력핀이며, 상기 IC의 제 97핀은 마지막 출력핀이다.

다시 말하면, 레드색(R)의 컬럼라인 구동회로(8a)에서, 컬럼단자 구동IC의 제 2핀은 제 1출력핀이며, 상기 IC의 제 98핀은 마지막 출력핀이고, 블루색(B)의 컬럼라인 구동회로(8a)에서, 컬럼단자 구동 IC의 제 3핀은 제 1출력핀이며, 상기 IC의 제 99핀은 마지막 핀이다.

따라서, 컬럼라인 구동회로(8a)의 구동 전류 조정은, 디지털 아날로그 변환된 R, G, B색 각각의 입력데이터를 공통(common)데이터로 설정함으로써, 또한 제 1출력핀의 구동전류 또는 구동 전류 조정회로(22)에 의해 상기 구동전류가 같게되는 마지막 출력핀을 조정함으로써, 유기 EL 표시 패널상에 장착된 복수의 컬럼단자 구동IC 각각에 대해 실행된다.

상기 휘도 조정은 D/A 컨버터 회로(91)의 입력데이터가 최대가 되도록 실행된다.

이와 같은 조정로, 근접 컬럼단자 구동 IC 사이의 접합의 휘도가 변하는 것을 막을 수 있다.

또한, 휘도특성을 조정함으로써 도 4와 같이 중앙부가 최대휘도가 되며, 전반적인 휘도 불균일은 뚜렷하지 않게 된다.

따라서, 레드색(R)의 휘도는 그외의 것들보다 낮으며 G, R, B 사이의 구동 전류 비율은 약 3:5:3이다.

상술된 바와 같이, R, G, B색들간의 구동전류의 차이는 기준전류 인버터 회로(21)의 이미터영역을 선택하여 기준전류를 설정함으로써 보정된다.

보조 휘도 조정은 구동 전류 조정 회로(22)에 의해 추가실행될 수 있다.

또한, 구동전류 조정 회로(22)는 휘도 조정의 적용범위를 넓게 설정함으로써 상기 보조 휘도 조정이 아닌 주 휘도 조정을 실행할 수 있다. 이와 같은 경우, 이미터영역 비율에 따른 기준전류 인버터 회로(21)에 의한 휘도 조정은 필요없게된다. 상기 측면에서, 트랜지스터(Q3), Q4, Q5의 이미터영역 비율은 상술된 바와 같이 10:10:10으로 설정된다.

통상적인 로우 드라이버가 상기 실시예에서 사용가능하므로, 해당 종래 기술에 대한 상세한 설명은 생략됐다.

도 5는 본 발명의 다른 실시예에 따른 유기 EL 구동회로의 컬럼라인 전류 구동회로의 블럭회로도이며, 도 6은 상기 구동회로의 출력핀 대 출력전류 특성을 나타낸다. 도 1의 구성요소와 동일한 도 5의 구성요소는 각각 동일한 참조번호로 표시했다.

도 5에서, 유기 EL 구동회로(200)는 도 1에 도시된 컬럼 구동의 구동 전류 발생기 회로(23) 대신 구동전류 발생기 회로(230)를 포함한다.

상기 구동 전류 발생기 회로(230)는 입력 트랜지스터 각각의 드라이버 스테이지의 커런트미러회로 수가 30이하인 구동 전류 발생기 회로(23)와는 다르다.

그러므로, 구동전류 발생기 회로(230)의 드라이빙점은 P에 의해 점 Na내지 Np로 분할된다. 상기 분할된 회로그룹 각각은 하나의 입력측 트랜지스터당 14 내지 16개의 출력측 트랜지스터를 각각 포함하는 커런트미러회로(230a 내지 230p)로 구성된다. 즉, 중앙부의 입력측 트랜지스터(Qn) 수는 도 5에서 도 4의 수와 동등한 P이며, 커런트미러회로는 P개의 드라이빙점을 갖는 P개의 커런트미러회로로 분할되고, P개의 커런트미러회로 각각은 구동전류를 발생시킨다.

도 1에서 33개의 출력핀이 각각의 R, G, B색에 제공된 경우, P=2이다.

그러나, 출력핀의 수가 165이고 P=11인 경우는 예로 설명될 것이다.

또한, P개의 커런트미러회로(230a내지 230p) 각각의 중앙부(드라이빙점은 Na 내지 Np 중 하나의 근방에 있음)는 주 전력라인 + VDD에 연결되며, 전기전력에서 공급된다. 상기 165개의 출력핀을 설정하는 이유는, 표시 픽셀(pixel)에 대응하는 표시 데이터로 공급된 5-bit D/A 컨버터 회로가 165=33*5의 결과로서 k배 구동 전류 발생기 회로(82)의 초기 스테이지내에 제공되기 때문이다.

상기 실시예에서, 구동전류 카피(copt)회로(24)는 구동 전류 조정 회로(22)와 구동 전류 발생기 회로(230) 사이에 제공된다.

상기 구동전류 발생기 회로(230) 그룹을 구성하는 커런트미러회로(230a 내지 230p) 각각은 하나의 입력측 PNP 이극 트랜지스터(Qa)와 m개의 출력측 PNP 이극 트랜지스터(Qn)로 구성된 것으로, 전력공급원(7)의 라인 + VDD에 연결된 이미터를 가지며, 여기서 m은 15이다.

각각의 그룹내의 입력측 트랜지스터 a는 구동전류 카피회로(24)를 통한 구동 전류 레귤레이션 회로(22)에 의해 발생된 기준 구동전류(mI)가 공급된 컬렉터를 갖는다.

상기 트랜지스터(Qa) 및 m개의 트랜지스터(Qn) 각각의 이미터영역 비율은 1:1이다. 도 5에 도시된 바와 같이, 상기 트랜지스터(Qa) 및 m개의 트랜지스터(Qn)의 베이스의 배선은 배선라인(13)에 의해 실행되는 것으로, (m*p) 트랜지스터(Qn)의 베이스를 공통적으로 연결한다.

상기 실시예에서, 트랜지스터(Qn)의 11(=P)개 그룹이 제공되며 트랜지스터(Qa)는 그룹 각각의 중앙내에 실질적으로 배열된다. 트랜지스터(Qa)의 배열점은 실질적으로 상술된 구동점 Na 내지 Np에 각각으로 대응한다.

하나의 그룹에서 트랜지스터(Q_n)의 수가 15이고 트랜지스터(Q_n)의 총수가 165이기 때문에, 트랜지스터(Q_n)가 트랜지스터(Q_a)에 대해 항상 대칭으로 배열되는 것은 아니다. 그러나, 예를 들어 8개의 트랜지스터(Q_n), 하나의 트랜지스터(Q_a), 15개의 트랜지스터(Q_n), 하나의 트랜지스터(Q_a)를 배열한 다음, 15개의 트랜지스터(Q_n)과 하나의 트랜지스터(Q_a)을 통합시키는 것을 9번 반복하고, 최종적으로 7개의 트랜지스터(Q_n)을 배열함으로써 트랜지스터(Q_a)를 실질적으로 대칭으로 배열할 수 있다.

트랜지스터(Q_n)의 컬렉터의 총수는 $P=m(=165)$ 이며, 상기 165개의 컬렉터는 컬렉터 5개 단위로 k 배 구동전류 발생기 회로(82)의 입력단자(82a)에 연결되고, 컬렉터 전류는 k 배 구동전류 발생기 회로(82)의 입력 스테이지내에 제공된 5-bit D/A 컨버터 회로의 개별 bit 출력 스테이지에 공급된다.

따라서, $n(=33)$ 은 전류미러 출력회로(83)에 의해 구동된 R, G, B색 각각의 컬럼라인의 구동핀 수에 대응한다.

그룹 각각의 P 트랜지스터(Q_n)의 이미터가 연결된 전력공급라인(12)은, 같은 그룹의 트랜지스터(Q_a) 이미터에 대응하는 같은 그룹의 중앙위치에서 실질적으로 전력공급원(7)의 라인 + VDD에 연결되며, 상기 트랜지스터는 상기 전력공급원으로부터 전력을 공급받는다.

상기 구동전류 카피회로(24)는 커런트미러회로를 포함하며, 입력 트랜지스터로서 전력공급라인 + VDD에 연결된 이미터와, 전류 미러와 관련하여 트랜지스터(Q_1)1에 연결된 PNP 트랜지스터(Q_1)2와, 상기 트랜지스터(Q_1)2의 후속처리에 제공된 NPN 트랜지스터(Q_1)3과, 11개의 출력측 NPN 트랜지스터(Q_{14} 내지 Q_{24})를 갖춘 PNP 트랜지스터(Q_1)1로 구성된 것으로, 여기서 상기 11개의 트랜지스터는 전류 미러와 관련하여 트랜지스터(Q_1)3에 연결된다.

상기 트랜지스터(Q_1)1의 컬렉터는 구동 전류 조정 회로(22)로부터의 전류 mI 가 공급되며, 트랜지스터(Q_1)3은 전류 mI 를 출력측 트랜지스터(Q_{14} 내지 Q_{24})에 전송시키기 위해 출력측 트랜지스터(Q_1)2에 의해 구동된다.

따라서, 트랜지스터(Q_1)3은 트랜지스터(Q_1)2의 컬렉터에 연결된 컬렉터와, 레지스터 R_{13} 을 통해 접지된 이미터를 갖는다.

상기 출력측 트랜지스터(Q_{14} 내지 Q_{24})는 그룹 각각의 트랜지스터(Q_a)의 컬렉터에 연결된 컬렉터와, 레지스터(R_{14} 내지 R_{24})를 통해 접지된 이미터를 갖는다.

따라서, 트랜지스터(Q_b , Q_c , Q_d)는 커런트미러회로 각각의 베이스 전류를 보정하기 위해 제공된다.

도 5에 도시된 실시예에서, P 개의 입력측 드라이빙점을 갖는 커런트미러회로(230a 내지 230p)는, 상기 전류 카피회로(24)를 제공하고 도 1에서와 같이 구동전류 발생기 회로(23)을 P 로 분할함으로써 획득된 동일한 드라이빙 전류에 의해 구동된다.

상기의 방식으로 출력측 n 개의 커런트미러회로를 복수의 그룹으로 분할시킴으로써, 도 6의 출력핀 대 출력전류 특성이 구해지며 휘도 불균일이 추가 감소된다.

상기 놀형 구동전류 특성곡선은 커런트미러회로 그룹(230a 내지 230p)에 획득된다. 상기과 같은 경우, 그룹 각각의 제 1 핀내에서의 구동전류는 그룹 각각의 마지막 핀내에서의 구동전류와 실질적으로 동일해진다.

또한, 상기 놀형 구동 전류 특성곡선의 정점에서의 구동전류와 놀형 구동전류 특성곡선의 다른 끝점에서의 구동전류 사이의 차이가 적어진다.

상기 실시예에서, 그룹 각각의 커런트미러회로의 출력측 트랜지스터 수는 33보다 크지 않으며, 현재 기술조건에서 바람직하게는 10 내지 25이내의 범위이다.

상술된 바와 같이, 다수의 출력 트랜지스터를 각각 포함하는 복수(P 개)의 커런트미러회로, 및 중앙에 배열된 입력측 트랜지스터로 구성된 커런트미러회로에 의해 P 개의 구동전류 그룹을 발생시킬 수 있다.

이와 같은 경우, 입력측 트랜지스터로부터 먼 다른 말단부내에 배열된 출력 트랜지스터의 컬렉터와 베이스 사이의 커플링 캐패시턴스와, 여러 배선의 기생 캐패시턴스의 합은 이론상으로 1/P로 감소되며, 이에 따라 과도전류를 감소시킬 수 있다.

또한, 중간위치에 배열된 출력측 트랜지스터는 양측상에 배열된 입력측 트랜지스터에 의해 구동된다.

결과적으로, 휘도 변동은 실질적으로 제거된다. 또한, 표시 데이터에 대응하는 구동전류를 발생시키기 위해 구동 전류 발생기 회로(23) 다음에 이어 k배 구동전류 발생기 회로(82)내에 제공된 D/A 컨버터 회로가 온/오프로 제어될 때라해도, 출력 구동 전류상에서 오버랩핑(overlap)된 스위칭노이즈는 감소된다.

그 이유는 D/A 컨버터 회로가 온(ON)으로 바뀔 때, 트랜지스터(Qn)의 베이스로부터 보여진 컬렉터의 입력 캐패시턴스가 감소되기 때문이다. 결과적으로, 표시 스크린상에 노이즈로 나타나는 화이트라인은 발생하기 어렵다.

상기 실시예도 마찬가지로, 도 1의 실시예에서와 같이 구동 전류 조정 회로(22)내에 제공된 레이저 트리밍 퓨즈(Hb1 내지 Hbn)를 이용하여 기준전류 mI를 조절할 수 있다.

상술된 바와 같이, 레이저 트리밍하여 저항값을 선택하기 위한 구동 전류 조정 회로는 특별히 제한되지는 않으나, 구동 전류를 조절할 수 있는 회로가 사용된다.

또한, 구동 전류 조정 회로는 기준전류를 발생시키기 위한 입력 스테이지와 유기 EL 패널의 편을 전류-구동시키기 위한 출력 스테이지 사이의 모든 위치내에 배열된다.

유사하게는, 표시 데이터에 응답하는 D/A 컨버터 회로는 상기 입력 스테이지와 출력 스테이지 사이의 모든 위치내에 배열된다.

1:m 커런트미러회로 및 1:k 커런트미러회로는 전류 증폭기로 불리며, 일반 증폭기회로가 된다.

상기 전류 구동 회로는 단색 표시용이며, 그러므로 R, G, B에 대응하는 전류 구동 회로를 항상 제공할 필요는 없다.

본 발명에서, 복수의 출력측 트랜지스터(Qn)를 포함하는 그룹 각각의 중앙부내에 전류 미러의 입력측으로 기능을 실행하는 복수의 트랜지스터(Qa)를 제공하는 것이 가능하다.

상기 실시예에서, 이극 트랜지스터가 주로 사용되지만, 이극 트랜지스터 대신 MOS FET을 사용할 수도 있다. 또한, PNP(또는 P채널) 트랜지스터를 NPN(또는 N채널) 트랜지스터 대신 사용할 수 있으며, NPN(또는 N채널) 트랜지스터를 PNP(또는 P채널) 트랜지스터 대신 사용할 수 있다.

이와 같은 경우, 전력공급원 전압은 음성이며 전속처리상에서 트랜지스터들은 후속처리에 제공된다.

본 발명의 바람직한 실시예들은 예시의 목적을 위해 개시된 것으로서, 당업자라면 본 발명의 사상과 다양한 수정, 변경, 부가 등이 가능할 것이며, 이러한 수정 변경 등은 이하의 특허 청구의 범위에 속하는 것으로 보아야 할 것이다.

발명의 효과

본 발명에 따른 전류구동회로는 컬럼단자 구동IC의 변동을 감소시킬 수 있으며, 임의의 컬럼단자 구동IC, 즉 유기 EL의 양극 구동 IC,와 그 다음 컬럼단자 구동IC(양극 구동IC) 사이의 휘도 불균일을 억제시킬 수 있다.

그러므로, 전체 표시 스크린상에서 휘도 불균일을 감소시키는 것이 가능해지므로 향상된 집적도 및 고휘도 컬러표시의 능력을 갖춘 유기 EL 표시장치를 제공할 수 있다.

또한, 본 발명에 따라 R, G, B색의 휘도특성곡선을 하나의 컬럼단자 구동IC(유기 EL의 양극 구동IC)내에 만드는 것이 가능하며, 고휘도 컬러표시에 적합한 유기 EL 표시장치의 컬럼단자 구동IC를 실현할 수 있게 된다.

(57) 청구의 범위

청구항 1.

유기 EL 표시패널의 복수의 단자를 전류구동시키기 위한 출력 스테이지와 상기 출력스테이지를 구동하기 위해 입력측 구동 트랜지스터에 연계된 전류 미러에 연결된 n 개(n 은 30 이상의 정수)의 출력측 트랜지스터를 갖춘, 전류 구동회로의 구동 스테이지내에 제공된 제 1 커런트미러회로; 및

상기 입력측 구동 트랜지스터의 구동전류를 조정하는 구동전류 조정 회로를 구비하고,

상기 입력측 구동 트랜지스터는 상기 n 개의 출력측 트랜지스터 배열의 중앙부에 배치되고, 상기 출력 스테이지의 출력전류는 상기 구동전류 조정회로에 의해 조정되는 것을 특징으로 하는 유기 EL 구동회로.

청구항 2.

제 1항에 있어서,

상기 구동전류 조정회로는, 상기 유기 EL 패널의 컬럼의 각 단자중 적어도 특정의 하나의 단자를 위한 출력전류 또는 상기 특정의 단자를 위한 상기 출력측 트랜지스터의 전류가 소정의 값이 되도록 IC제조시 조정되는 것을 특징으로 하는 유기 EL 구동회로.

청구항 3.

제 2항에 있어서,

상기 전류구동회로는, 회로의 입력스테이지내에 기준 전류 발생기 회로와 상기 제 1 커런트미러회로의 상기 출력측 트랜지스터에 의해 구동되는 제 2 커런트미러회로를 포함하며,

상기 제 2 커런트미러회로는, 상기 유기 EL 표시 패널의 상기 각 단자에 제공되고, 상기 구동전류의 k 배(k 는 2 이상의 정수)의 구동전류를 발생시켜서 상기 출력 스테이지를 구동하는 것을 특징으로 하는 유기 EL 구동회로.

청구항 4.

제 2항에 있어서,

상기 출력 스테이지는, L 배(L 은 2 이상의 정수)의 구동전류에 해당하는 구동신호를 발생시키는 제 3 커런트미러회로를 포함하며,

상기 중앙부내에 배치된 제 1 커런트미러회로의 입력측 구동 트랜지스터 및 상기 n 개의 제 1 출력측 트랜지스터에 전력을 공급하는 배선라인은, 상기 중앙부내의 위치에서 전력라인에 연결되는 것을 특징으로 하는 유기 EL 구동회로.

청구항 5.

제 3항에 있어서,

상기 n 개의 제 1 출력측 트랜지스터는, 컬러표시의 각 R, G, B에 제공되고, 상기 컬럼의 각 단자는, R, G, B가 반복적으로 할당되며,

상기 전류를 소정의 값으로 조정하는 단자는, 제 1단자~제 3단자까지의 단자와 각 R, G, B의 n개의 단자의 제 (n-2)~제 n 단자에서 선택되는 것을 특징으로 하는 유기 EL 구동회로.

청구항 6.

제 1항에 있어서,

상기 제 1 커런트미러회로는, 복수의 서브커런트미러회로로 분배되며, 상기 각 서브커런트미러회로의 입력측 트랜지스터는 상기 서브전류미러의 복수의 출력측 트랜지스터의 중앙부내에 배치되는 것을 특징으로 하는 유기 EL 구동회로.

청구항 7.

제 6항에 있어서,

상기 복수의 서브커런트미러회로의 상기 출력측 트랜지스터의 수는, 10~25개의 범위내에서 선택되는 것을 특징으로 하는 유기 EL 구동회로.

청구항 8.

제 1항에 있어서,

상기 복수의 입력측 트랜지스터는, 상기 제 1커런트미러회로내에 제공되며,

상기 제 1커런트미러회로의 상기 n개의 출력측 트랜지스터는, 각 상기 그룹에서의 상기 출력측 트랜지스터 수가 실질적으로 동등하게 되도록 복수의 그룹으로 분배되고, 상기 각 입력측 트랜지스터가 상기 각 그룹의 실질적으로 중앙부에 배치되는 것을 특징으로 하는 유기 EL 구동회로.

청구항 9.

제 8항에 있어서,

상기 서브커런트미러회로의 상기 출력측 트랜지스터의 수는, 10~25개 범위내에서 선택되는 것을 특징으로 하는 유기 EL 구동회로.

청구항 10.

제 8항에 있어서,

상기 구동전류 조정회로는, 상기 유기 EL 패널의 컬럼의 각 단자중 적어도 특정의 하나의 단자를 위한 출력전류 또는 상기 특정의 단자를 위한 상기 출력측 트랜지스터의 전류가 소정의 값이 되도록 IC제조시 조정되는 것을 특징으로 하는 유기 EL 구동회로.

청구항 11.

제 10항에 있어서,

상기 전류 구동회로는, 상기 제 1 커런트미러회로의 상기 출력측 트랜지스터에 의해 구동되는 제 2 커런트미러회로를 포함하며,

상기 제 2 커런트미러회로는, 상기 유기 EL 표시 패널의 상기 각 단자에 제공되고, 상기 구동전류의 k 배(k 는 2 이상의 정수)의 구동전류를 발생시켜서 상기 출력 스테이지를 구동하는 것을 특징으로 하는 유기 EL 구동회로.

청구항 12.

유기 EL 표시패널;

유기 EL 표시패널의 복수의 단자를 전류구동시키기 위한 출력 스테이지와 상기 출력스테이지를 구동하기 위해 입력측 구동 트랜지스터에 연계된 전류 미러에 연결된 n 개(n 은 30 이상의 정수)의 출력측 트랜지스터를 갖춘, 전류 구동회로의 구동 스테이지내에 제공된 제 1 커런트미러회로; 및

상기 입력측 구동 트랜지스터의 구동전류를 조정하는 구동전류 조정 회로를 구비하고,

상기 입력측 구동 트랜지스터는 상기 n 개의 출력측 트랜지스터 배열의 실질적으로 중앙부에 배치되고, 상기 출력 스테이지의 출력전류는 상기 구동전류 조정회로에 의해 조정되는 것을 특징으로 하는 유기 EL 표시장치.

청구항 13.

제 12항에 있어서,

상기 구동전류 조정회로는, 상기 유기 EL 패널의 컬럼의 각 단자중 적어도 특정의 하나의 단자를 위한 출력전류 또는 상기 특정의 단자를 위한 상기 출력측 트랜지스터의 전류가 소정의 값이 되도록 IC제조시 조정되는 것을 특징으로 하는 유기 EL 표시장치.

청구항 14.

제 13항에 있어서,

상기 전류구동회로는, 회로의 입력스테이지내에 기준 전류 발생기 회로와 상기 제 1 커런트미러회로의 상기 출력측 트랜지스터에 의해 구동되는 제 2 커런트미러회로를 포함하며,

상기 제 2 커런트미러회로는, 상기 유기 EL 표시 패널의 상기 각 단자에 제공되고, 상기 구동전류의 k 배(k 는 2 이상의 정수)의 구동전류를 발생시켜서 상기 출력 스테이지를 구동하는 것을 특징으로 하는 유기 EL 표시장치.

청구항 15.

제 13항에 있어서,

상기 출력 스테이지는, L 배(L 은 2 이상의 정수)의 구동전류에 해당하는 구동신호를 발생시키는 제 3 커런트미러회로를 포함하며,

상기 중앙부내에 배치된 제 1 커런트미러회로의 입력측 구동 트랜지스터 및 상기 n 개의 제 1 출력측 트랜지스터에 전력을 공급하는 배선라인은, 상기 중앙부내의 위치에서 전력라인에 연결되는 것을 특징으로 하는 유기 EL 구동회로.

청구항 16.

제 12항에 있어서,

상기 제 1 커런트미러회로는, 복수의 서브커런트미러회로로 분배되며, 상기 각 서브커런트미러회로의 입력측 트랜지스터는 상기 서브전류미러의 복수의 출력측 트랜지스터의 중앙부내에 배치되는 것을 특징으로 하는 유기 EL 표시장치.

청구항 17.

제 16항에 있어서,

상기 복수의 서브커런트미러회로의 상기 출력측 트랜지스터의 수는, 10~25개의 범위내에서 선택되는 것을 특징으로 하는 유기 EL 표시장치.

청구항 18.

제 12항에 있어서,

상기 복수의 입력측 트랜지스터는, 상기 제 1 커런트미러회로내에 제공되며,

상기 제 1 커런트미러회로의 상기 n개의 출력측 트랜지스터는, 각 상기 그룹에서의 상기 출력측 트랜지스터 수가 실질적으로 동등하게 되도록 복수의 그룹으로 분배되고, 상기 각 입력측 트랜지스터가 상기 각 그룹의 실질적으로 중앙부에 배치되는 것을 특징으로 하는 유기 EL 표시장치.

청구항 19.

제 18항에 있어서,

상기 서브커런트미러회로의 상기 출력측 트랜지스터의 수는, 10~25개 범위내에서 선택되는 것을 특징으로 하는 유기 EL 표시장치.

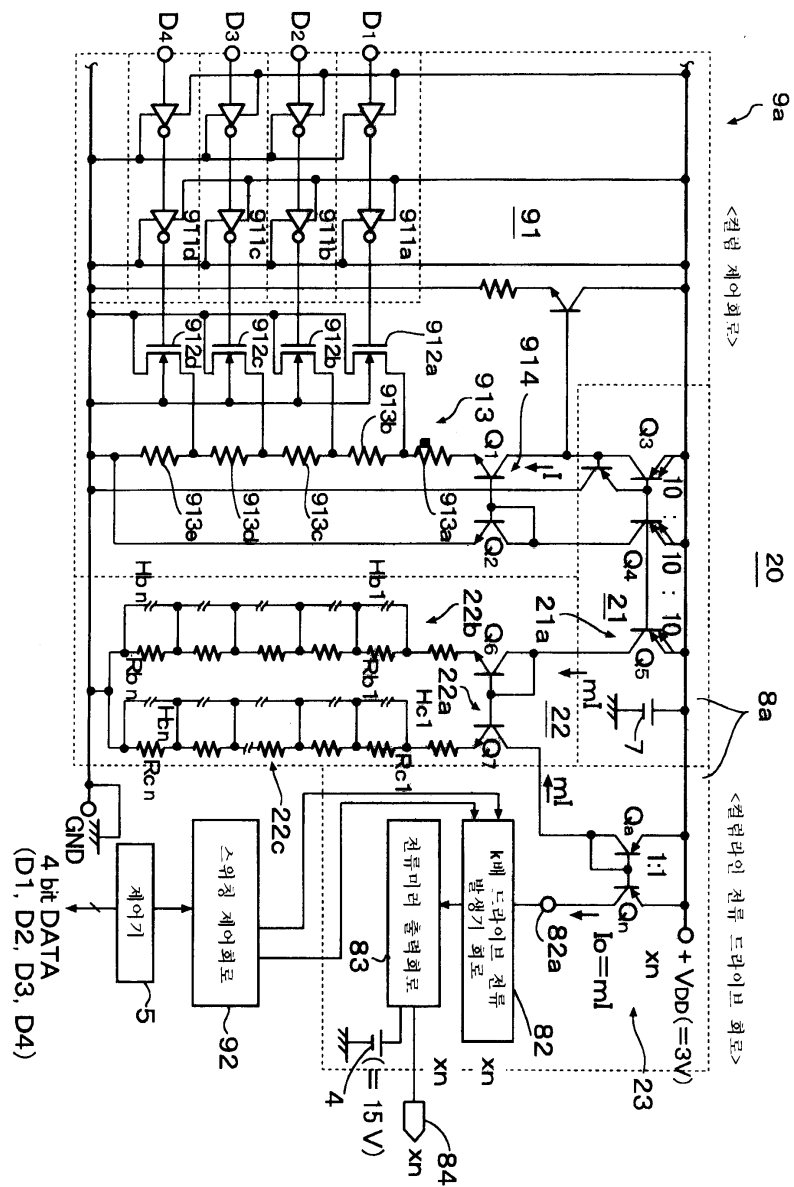
청구항 20.

제 19항에 있어서,

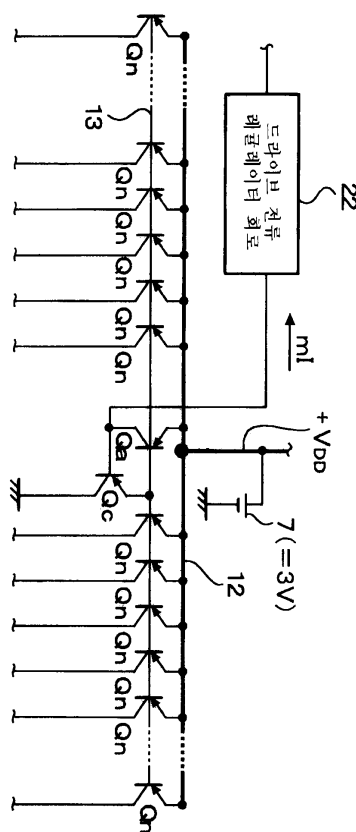
상기 구동전류 조정회로는, 상기 유기 EL 패널의 컬럼의 각 단자중 적어도 특정의 하나의 단자를 위한 출력전류 또는 상기 특정의 단자를 위한 상기 출력측 트랜지스터의 전류가 소정의 값이 되도록 IC제조시 조정되는 것을 특징으로 하는 유기 EL 표시장치.

도면

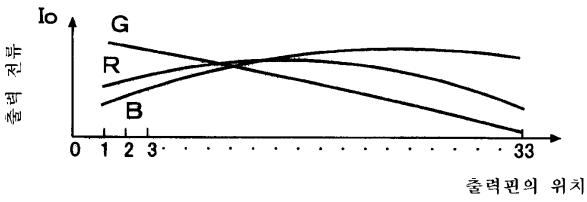
도면1



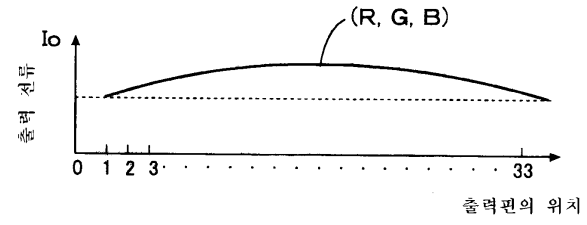
도면2



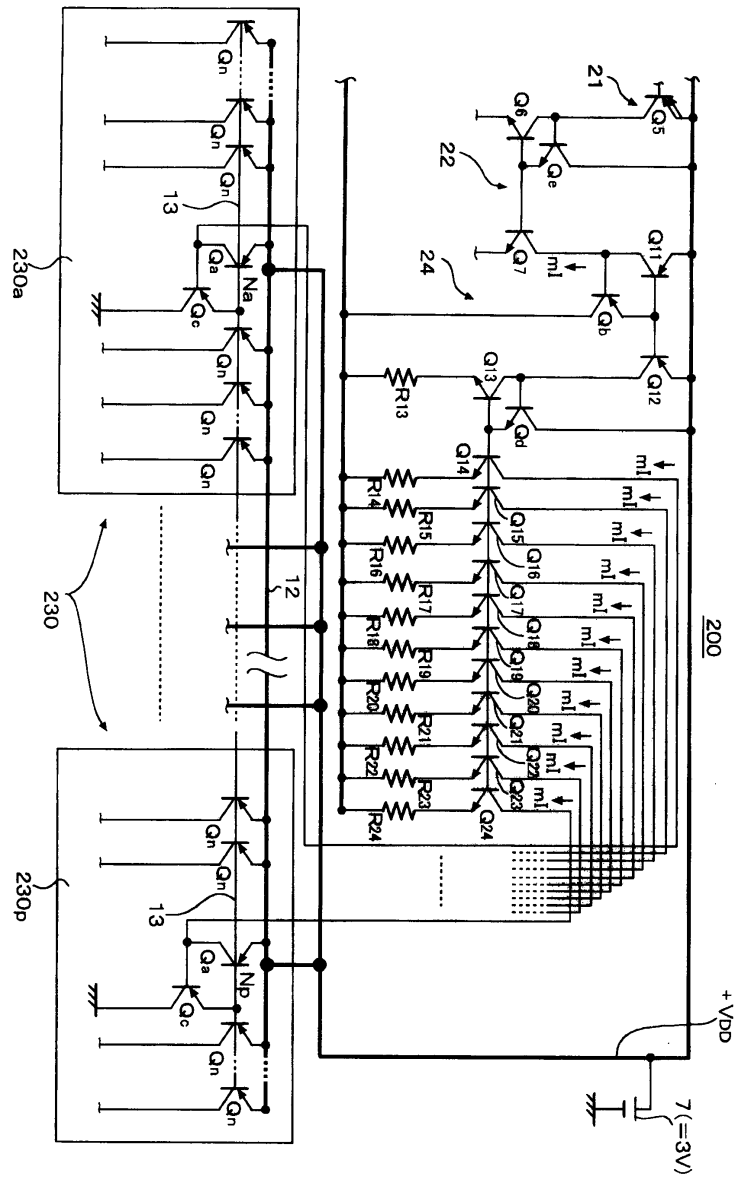
도면3



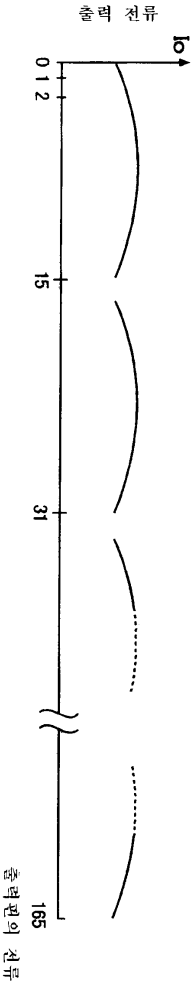
도면4



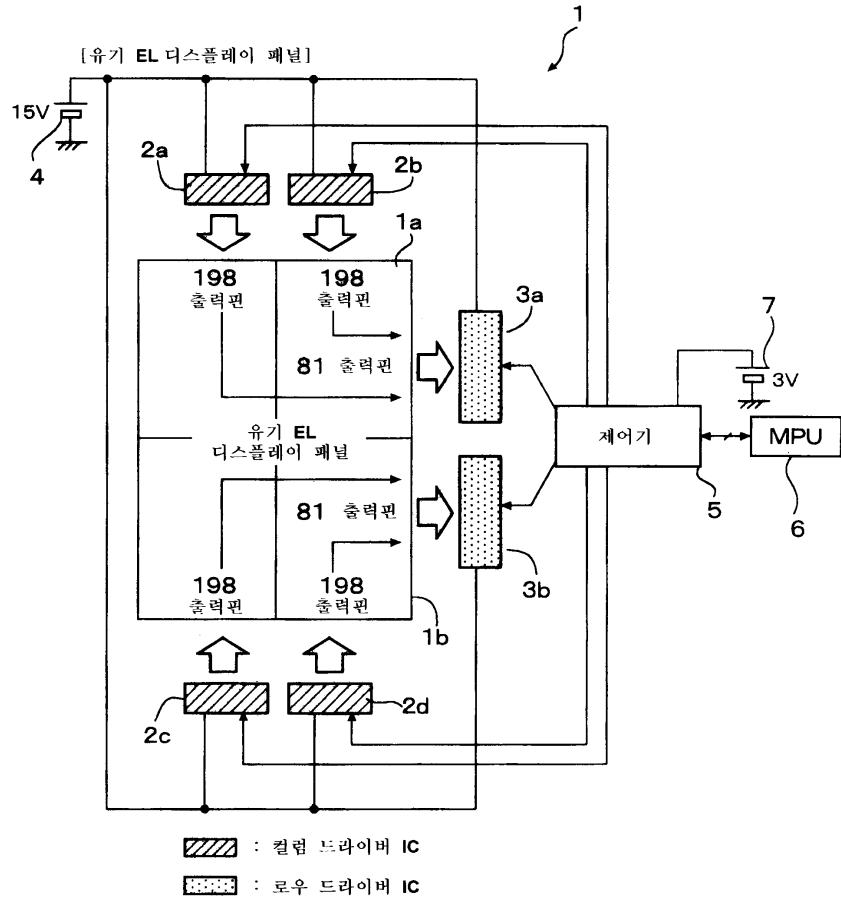
도면5



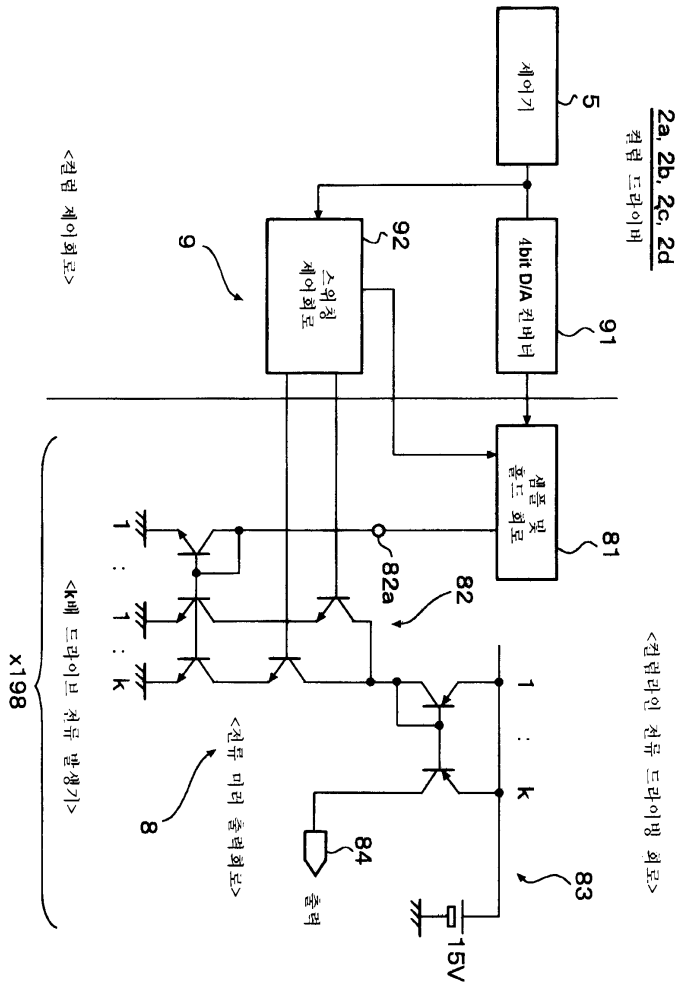
도면6



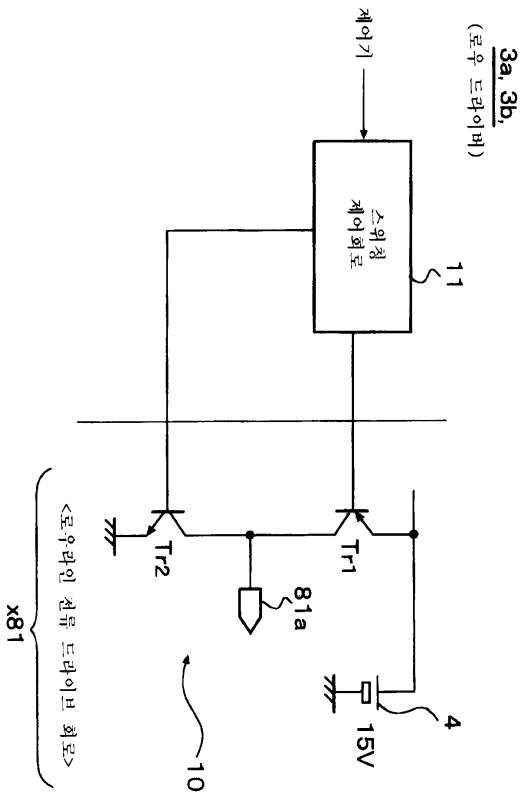
도면7



도면8



도면9



根据本发明的有机EL驱动电路，参考电流可以参考n是大于30的固定数，它配备有输出级，用于有机电子发光显示板的端子和用于在当前驱动器中生成密钥的输入阶段。输入侧驱动晶体管布置在n个输出轴晶体管的中心部分中。输出级的输出电流由驱动电流调节器电路调节。

