



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0104639  
(43) 공개일자 2009년10월06일

- |  |  |
|--|--|
| <p>(51) Int. Cl.<br/>G09G 3/30 (2006.01) G09G 3/20 (2006.01)</p> <p>(21) 출원번호 10-2008-7021581</p> <p>(22) 출원일자 2007년11월28일<br/>심사청구일자 없음</p> <p>(85) 번역문제출일자 2008년09월03일</p> <p>(86) 국제출원번호 PCT/JP2007/072956</p> <p>(87) 국제공개번호 WO 2008/087801<br/>국제공개일자 2008년07월24일</p> <p>(30) 우선권주장 JP-P-2007-00005646 2007년01월15일 일본(JP)</p> | <p>(71) 출원인<br/>소니 가부시키 가이샤<br/>일본국 도쿄도 미나토쿠 코난 1-7-1</p> <p>(72) 발명자<br/>우치노 카쓰히데<br/>일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시키 가이샤 나이<br/>야마모토 테츠로<br/>일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시키 가이샤 나이</p> <p>(74) 대리인<br/>이화익, 권태복</p> |
|--|--|

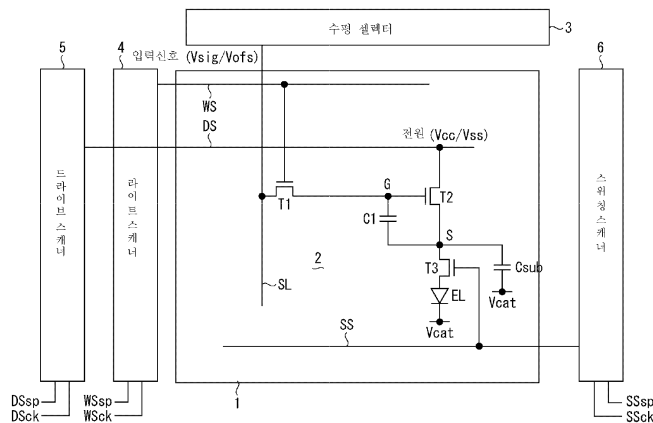
전체 청구항 수 : 총 5 항

(54) 표시장치 및 그 구동방법

(57) 요약

샘플링 트랜지스터 T1은 주사선 WS로부터 공급되는 제어신호에 따라 전도하고 신호선 S L로부터 공급된 영상신호를 저장 용량 C1에 기록한다. 구동 트랜지스터 T2는 저장 용량 C1에 기록된 영상신호의 신호 전위에 따라 구동 전류를 출력 노드 S에 출력한다. 스위칭 트랜지스터 T3은, 출력 노드 S와 발광소자 E L 사이에 배치되고, 소정의 발광 기간 동안 온 상태가 되어 구동전류를 발광소자 E L에 공급하고 영상신호에 따른 휘도로 발광시키는 한편, 비발광 기간에서는 오프하여 출력 노드 S로부터 발광소자 E L을 분리하고, 비발광 기간 동안에 행해지는 화소 (2)의 동작으로 출력 노드 S에 생기는 전위가, 다이오드형의 발광소자 E L에 역바이어스 전압으로서 인가되는 것을 방지한다.

대표도



## 특허청구의 범위

### 청구항 1

행 모양의 주사선과, 열 모양의 신호선과, 이들이 교차하는 부분에 행렬 모양으로 배치된 화소를 포함하고,

상기 화소는, 적어도 샘플링 트랜지스터와, 입력 노드 및 출력 노드를 가지는 구동 트랜지스터와, 스위칭 트랜지스터와, 발광소자와, 저장 용량과, 보조 용량을 포함하고,

상기 샘플링 트랜지스터는 이 신호선과 이 입력 노드 사이에 배치되어 이 주사선으로부터 공급되는 제어신호에 따라 전도하고 상기 신호선으로부터 공급된 영상신호를 이 저장 용량에 기록하고,

상기 구동 트랜지스터는 이 저장 용량에 기록된 영상신호의 신호 전위에 따라 구동전류를 출력 노드에 출력하고,

상기 저장 용량은 이 입력 노드와 이 출력 노드 사이에 배치되고,

상기 보조 용량은 이 출력 노드에 접속하고 있고,

상기 스위칭 트랜지스터는, 이 출력 노드와 이 발광소자 사이에 배치되어, 소정의 발광 기간 동안 온 상태가 되어 이 구동전류를 이 발광소자에 공급하여 영상신호에 따른 휘도로 발광시키는 한편, 비발광 기간에서는 오프하여 이 출력 노드로부터 이 발광소자를 분리하고, 비발광 기간 동안에 행해지는 화소의 동작으로 이 출력 노드에 생기는 전위가, 다이오드형의 이 발광소자에 역바이어스 전압으로서 인가되는 것을 방지하는 것을 특징으로 하는 표시장치.

### 청구항 2

제 1항에 있어서,

상기 구동 트랜지스터는, 그 게이트가 입력 노드에 접속하고, 그 드레인이 전원 라인에 접속하고, 그 소스가 출력 노드에 접속하고,

상기 발광소자는, 그 애노드가 이 스위칭 트랜지스터를 통해 이 출력 노드에 접속하고, 그 캐소드가 접지 라인에 접속하고,

상기 보조 용량은, 이 출력 노드와 이 접지 라인 사이에 접속하고 있는 것을 특징으로 표시장치.

### 청구항 3

제 1항에 있어서,

상기 화소는 임계 전압 보정수단을 포함하고 있고,

상기 임계 전압 보정수단은, 비발광 기간에서 동작하고, 이 출력 노드에 이 역바이어스 전압을 초과하는 전위를 인가한 상태에서 이 구동 트랜지스터의 임계 전압에 상당하는 전압을 입력 노드와 출력 노드 사이의 저장 용량에 유지하는 것을 특징으로 하는 표시장치.

### 청구항 4

제 1항에 있어서,

상기 화소는 이동도 보정수단을 포함하고 있고, 상기 이동도 보정수단은 비발광 기간 내에서 영상신호의 기록중에 동작하고, 출력 노드에 이 역바이어스 전압을 초과하는 전기가 가해진 상태에서 이 출력 노드로부터 구동전류를 저장 용량으로 부귀환하고, 이로써 구동 트랜지스터의 이동도에 따른 보정을 가하는 것을 특징으로 하는 표시장치.

### 청구항 5

행 모양의 주사선과, 열 모양의 신호선과, 이들이 교차하는 부분에 행렬 모양으로 배치된 화소를 포함하고,

상기 화소는, 적어도 샘플링 트랜지스터와, 입력 노드 및 출력 노드를 가지는 구동 트랜지스터와, 스위칭 트랜

지스터와, 발광소자와, 저장 용량과, 보조 용량을 포함하고,  
 상기 샘플링 트랜지스터는 이 신호선과 이 입력 노드 사이에 배치되고,  
 상기 스위칭 트랜지스터는 이 출력 노드와 이 발광소자 사이에 배치되고,  
 상기 저장 용량은 이 입력 노드와 이 출력 노드 사이에 배치되고,  
 상기 보조 용량은 이 출력 노드에 접속하고 있는 표시장치의 구동방법에 있어서,  
 상기 샘플링 트랜지스터가 이 주사선으로부터 공급되는 제어신호에 따라 전도하고, 이 신호선으로부터 공급된 영상신호를 이 저장 용량에 기록하고,  
 상기 구동 트랜지스터가 이 저장 용량에 기록된 영상신호의 신호 전위에 따라 구동전류를 출력 노드에 출력하고,  
 상기 스위칭 트랜지스터는, 소정의 발광 기간 동안 온 상태가 되어서 이 구동전류를 이 발광소자에 공급하여 영상신호에 따른 휘도로 발광시키는 한편, 비발광 기간에서는 오프하여 이 출력 노드로부터 이 발광소자를 분리하고, 비발광 기간 동안에 행해지는 화소의 동작으로 이 출력 노드에 생기는 전위가, 다이오드형의 이 발광소자에 역바이어스 전압으로서 인가되는 것을 방지하는 것을 특징으로 하는 표시장치의 구동방법.

**명세서**

**기술분야**

<1> 본 발명은 발광소자를 화소에 사용한 액티브 매트릭스형의 표시장치 및 그 구동방법에 관한 것이다.

**배경기술**

- <2> 발광소자로서 유기 E L 디바이스를 사용한 평면 자발광형의 표시장치의 개발이 최근 한창 행해지고 있다. 유기 E L 디바이스는 유기박막에 전계를 인가하면 발광하는 현상을 이용한 디바이스이다. 유기 E L 디바이스는 인가전압이 10V이하에서 구동하므로 저소비 전력이다. 또 유기 E L 디바이스는 스스로 빛을 발하는 자발광 소자이기 때문에, 조명 부재를 필요로 하지 않아 경량화 및 박형화가 용이하다. 또한 유기 E L 디바이스의 응답 속도는 수  $\mu$  s 정도로 매우 고속이므로, 동영상 표시시, 잔상이 발생하지 않는다.
- <3> 유기 E L 디바이스를 화소에 사용한 평면 자발광형의 표시장치 중에서도, 특히 구동소자로서 박막트랜지스터를 각 화소에 집적 형성한 액티브 매트릭스형의 표시장치의 개발이 한창이다. 액티브 매트릭스형 평면 자발광 표시장치는, 예를 들면 이하의 특허문헌 1 내지 5에 기재되어 있다.
- <4> [특허문헌 1] 일본국 공개특허공보 특개 2003-255856호
- <5> [특허문헌 2] 일본국 공개특허공보 특개 2003-271095호
- <6> [특허문헌 3] 일본국 공개특허공보 특개 2004-133240호
- <7> [특허문헌 4] 일본국 공개특허공보 특개 2004-029791호
- <8> [특허문헌 5] 일본국 공개특허공보 특개 2004-093682호
- <9> 도 24는 종래의 액티브 매트릭스형 표시장치의 일 예를 나타내는 모식적인 회로도이다. 표시장치는 화소 어레이부(1)와 주변의 구동부로 구성되어 있다. 구동부는 수평 셀렉터(3)와 라이트 스캐너(4)를 구비하고 있다. 화소 어레이부(1)는 열 모양의 신호선 S L 과 행 모양의 주사선 W S 을 구비하고 있다. 각 신호선 S L 과 주사선 W S 의 교차하는 부분에 화소(2)가 배치되어 있다. 도면에서는 이해를 용이하게 하기 위해, 1개의 화소(2)만을 나타내고 있다. 라이트 스캐너(4)는 시프트 레지스터를 구비하고 있으며, 외부로부터 공급되는 클럭 신호 c k 에 따라 동작하여 마찬가지로 외부로부터 공급되는 스타트 펄스 s p 를 순차 전송하는 것으로, 주사선 W S 에 순차 제어신호를 출력한다. 수평 셀렉터(3)는 라이트 스캐너(4)측의 선 순차 주사에 맞추어 영상신호를 신호선 S L 에 공급한다.
- <10> 화소(2)는 샘플링 트랜지스터 T1과 구동 트랜지스터 T2와 저장 용량 C1과 발광소자 E L 로 구성되어 있다. 구동 트랜지스터 T2는 P채널형이며, 그 소스는 전원 라인에 접속하고, 그 드레인온 발광소자 E L 에 접속하고 있다. 구동 트랜지스터 T2의 게이트는 샘플링 트랜지스터 T1을 통해 신호선 S L 에 접속하고 있다. 샘플링 트랜지스터

T1은 라이트 스캐너(4)로부터 공급되는 제어신호에 따라 전도하고, 신호선 S L로부터 공급되는 영상신호를 샘플링하여 저장 용량 C1에 기록한다. 구동 트랜지스터 T2는 저장 용량 C1에 기록된 영상신호를 게이트 전압  $V_{gs}$ 로서 그 게이트에 받고, 드레인 전류  $I_{ds}$ 를 발광소자 E L에 흐르게 한다. 이에 따라 발광소자 E L은 영상신호에 따른 휘도로 발광한다. 게이트 전압  $V_{gs}$ 는, 소스를 기준으로 한 게이트의 전위를 나타내고 있다.

<11> 구동 트랜지스터 T2는 포화 영역에서 동작하고, 게이트 전압  $V_{gs}$ 과 드레인 전류  $I_{ds}$ 의 관계는 이하의 특성식으로 나타낸다.

<12> 
$$I_{ds} = (1/2) \mu(W/L) C_{ox} (V_{gs} - V_{th})^2$$

<13> 여기에서  $\mu$ 는 구동 트랜지스터의 이동도, W는 구동 트랜지스터의 채널 폭, L은 구동 트랜지스터의 채널 길이,  $C_{ox}$ 는 구동 트랜지스터의 게이트 절연 용량,  $V_{th}$ 는 구동 트랜지스터의 임계 전압이다. 이 특성식으로부터 알 수 있는 바와 같이 구동 트랜지스터 T2는 포화 영역에서 동작할 때, 게이트 전압  $V_{gs}$ 에 따라 드레인 전류  $I_{ds}$ 를 공급하는 정전류원으로서는 기능한다.

<14> 도 25는, 발광소자 E L의 전압/전류특성을 나타내는 그래프이다. 가로축에 애노드 전압 V를 나타내고, 세로축에 구동전류  $I_{ds}$ 를 취하고 있다. 또한 발광소자 E L의 애노드 전압은 구동 트랜지스터 T2의 드레인 전압이 되고 있다. 발광소자 E L은 전류/전압특성이 경시 변화하고, 특성 커브가 시간의 경과와 함께 평탄해지는 경향에 있다. 이 때문에 구동전류  $I_{ds}$ 가 일정해도 애노드 전압(드레인 전압) V이 변화된다. 이런 면에서, 도 24에 나타낸 화소 회로(2)는 구동 트랜지스터 T2가 포화 영역에서 동작하고, 드레인 전압의 변동에 관계없이 게이트 전압  $V_{gs}$ 에 따른 구동전류  $I_{ds}$ 를 흐르게 할 수 있기 때문에, 발광소자 E L의 특성 경시변화에 관계없이 발광 휘도를 일정하게 유지하는 것이 가능하다.

<15> 도 26은, 종래의 화소 회로의 다른 예를 나타내는 회로도이다. 먼저 나타낸 도 24의 화소 회로와 다른 점은, 구동 트랜지스터 T2가 P채널형에서 N채널형으로 바뀌고 있는 것이다. 회로의 제조 프로세스상은, 화소를 구성하는 모든 트랜지스터를 N채널형으로 하는 것이 유리할 경우가 많다.

**발명의 상세한 설명**

<16> [발명의 개시]

<17> [발명이 해결하고자 하는 기술적 과제]

<18> 그러나 실제로는, 폴리실리콘 등의 반도체 박막으로 구성된 박막트랜지스터(TFT)는, 개개의 디바이스 특성에 편차가 있다. 특히, 임계 전압  $V_{th}$ 은 일정하지 않고, 각 화소마다 편차가 있다. 전술의 트랜지스터 특성식으로부터 알 수 있는 바와 같이, 각 구동 트랜지스터의 임계 전압  $V_{th}$ 가 변동하면, 게이트 전압  $V_{gs}$ 가 일정해도, 드레인 전류  $I_{ds}$ 에 편차가 생겨, 화소마다 휘도가 변동되므로, 화면의 균일성을 손상시킨다. 종래부터 구동 트랜지스터의 임계 전압의 편차를 없애는 기능을 짜 넣은 화소 회로가 개발되고 있으며, 예를 들면 전기의 특허문헌 3에 개시가 있다.

<19> 또 박막트랜지스터는 임계 전압  $V_{th}$ 에 더하여, 이동도  $\mu$ 에도 편차가 있다. 전술의 트랜지스터 특성식으로부터 알 수 있는 바와 같이, 각 구동 트랜지스터의 이동도  $\mu$ 가 변동하면, 게이트 전압  $V_{gs}$ 가 일정해도, 드레인 전류  $I_{ds}$ 에 편차가 생겨, 화소마다 휘도가 변동하므로, 화면의 균일성을 손상시킨다. 종래부터 구동 트랜지스터의 임계 전압의 편차에 더하여, 이동도의 편차를 없애는 기능을 짜 넣은 화소 회로도 개발되고 있다.

<20> 종래의 표시장치는, 각 화소가 발광 기간에 들어가기 전의 비발광 기간에, 화소마다 구동 트랜지스터의 임계 전압 보정동작이나 이동도 보정동작을 행한다. 이 때 각 보정동작을 정상적으로 행하기 위해, 구동 트랜지스터와 발광소자를 접속하는 노드(이하 본 명세서에서는 출력 노드로 칭하는 경우가 있다)를 마이너스 방향의 전위로 유지하고, 발광소자를 역바이어스 상태로 둔다. 그러나, 비발광 기간에 있어서의 역바이어스 상태가 과도했을 경우, 발광소자가 손상되어 최악의 경우에는 발광 불능에 빠지고, 화소가 소위 멸점(滅点) 결함이 되는 경우가 있다.

<21> [과제를 해결하기 위한 수단]

<22> 전술한 종래의 기술의 과제를 감안하여, 본 발명은 화소의 비발광 기간 동안에, 발광소자에 역바이어스가 인가되지 않도록 한 표시장치 및 그 구동방법을 제공하는 것을 목적으로 한다. 이러한 목적을 달성하기 위해 이하의 수단을 강구했다. 즉 본 발명에 따른 표시장치는, 행 모양의 주사선과, 열 모양의 신호선과, 이들이 교차하는 부분에 행렬 모양으로 배치된 화소를 포함하고, 상기 화소는, 적어도 샘플링 트랜지스터와, 입력 노드 및 출력

노드를 가지는 구동 트랜지스터와, 스위칭 트랜지스터와, 발광소자와, 저장 용량과, 보조 용량을 포함하고, 상기 샘플링 트랜지스터는 상기 신호선과 상기 입력 노드 사이에 배치되어 이 주사선으로부터 공급되는 제어신호에 따라 전도하고, 이 신호선으로부터 공급된 영상신호를 이 저장 용량에 기록하고, 상기 구동 트랜지스터는 이 저장 용량에 기록된 영상신호의 신호 전위에 따라 구동전류를 출력 노드에 출력하고, 상기 저장 용량은 이 입력 노드와 이 출력 노드 사이에 배치되고, 상기 보조 용량은 이 출력 노드에 접속하고 있으며, 상기 스위칭 트랜지스터는, 이 출력 노드와 이 발광소자의 사이에 배치되어, 소정의 발광 기간 동안 온 상태가 되어 이 구동전류를 이 발광소자에 공급하여 영상신호에 따른 휘도로 발광시키는 한편, 비발광 기간에서는 오프하여 이 출력 노드로부터 이 발광소자를 분리하고, 비발광 기간 동안에 행해지는 화소의 동작으로 이 출력 노드에 생기는 전위가, 다이오드형의 이 발광소자에 역바이어스 전압으로서 인가되는 것을 방지하는 것을 특징으로 한다.

<23> 일 양태에서는, 상기 구동 트랜지스터는, 그 게이트가 입력 노드에 접속하고, 그 드레인이 전원 라인에 접속하고, 그 소스가 출력 노드에 접속하고, 상기 발광소자는, 그 애노드가 이 스위칭 트랜지스터를 통해 이 출력 노드에 접속하고, 그 캐소드가 접지 라인에 접속하고, 상기 보조 용량은, 이 출력 노드와 이 접지 라인 사이에 접속하고 있다. 또 상기 화소는 임계 전압 보정수단을 포함하고 있으며, 상기 임계 전압 보정수단은, 비발광 기간에서 동작하고, 이 출력 노드에 이 역바이어스 전압을 초과하는 전위를 인가한 상태에서 이 구동 트랜지스터의 임계 전압에 상당하는 전압을 입력 노드와 출력 노드 사이의 저장 용량에 유지한다. 또한 상기 화소는 이동도 보정수단을 포함하고 있으며, 상기 이동도 보정수단은 비발광 기간 내에서 영상신호의 기록중에 동작하고, 출력 노드에 이 역바이어스 전압을 초과하는 전위가 가해진 상태에서 이 출력 노드로부터 구동전류를 저장 용량으로 부귀환하고, 이로써 구동 트랜지스터의 이동도에 따른 보정을 가한다.

<24> [발명의 효과]

<25> 본 발명에 의하면, 각 화소는 예를 들면 3개의 트랜지스터와 2개의 용량과 1개의 발광소자로 구성되어, 비교적 간소한 구성이며, 표시장치의 고선명화, 고수율화 및 저비용화를 실현할 수 있다. 또한 간소한 부품구성이라도, 비발광 기간 동안에 구동 트랜지스터의 임계 전압 보정동작이나 이동도 보정동작을 행할 수 있고, 화면의 균일성이 높은 표시장치를 실현할 수 있다. 여기에서 각 화소가 보정동작을 행할 때, 구동 트랜지스터의 출력 노드에 마이너스 방향의 전압을 인가할 필요가 있다. 이에 따라 발광소자에 역바이어스가 가해지는 것을 방지하기 위해, 구동 트랜지스터의 출력 노드와 발광소자 사이에 스위칭소자를 삽입하고 있다. 비발광 기간 동안은 이 스위칭소자를 오프하여 마이너스 전압이 인가되고 있는 출력 노드로부터 발광소자를 분리하고 있다. 이에 따라 발광소자가 역바이어스 상태에 놓여지는 것을 방지할 수 있고, 이로써 발광소자의 손상이나 파괴를 억제할 수 있으며, 화소의 멸점 결함이 발생하지 않도록 하고 있다. 상기 구성에 의해, 표시장치의 수율을 한층 개선할 수 있다.

### 실시예

<59> 이하 도면을 참조하여 본 발명의 실시예를 상세하게 설명한다. 우선 최초에 본 발명의 이해를 용이하게 하고, 배경을 명백하게 하기 위해, 본 발명의 기초가 된 선행 개발에 따른 표시장치를 간결하게 설명한다. 도 1은, 선행 개발에 따른 표시장치의 전체구성을 나타내는 블럭도이다. 본 표시장치는, 화소 어레이부(1)와 이것을 구동하는 구동부(3,4,5)로 이루어진다. 화소 어레이부(1)는, 행 모양의 주사선WS와, 열 모양의 신호선SL과, 양자가 교차하는 부분에 배치된 행렬 모양의 화소(2)와, 각 화소(2)의 각 행에 대응하여 배치된 급전선DS를 구비하고 있다. 구동부(3,4,5)는, 각 주사선WS에 순차 제어신호를 공급하여 화소(2)를 행단위로 선 순차 주사하는 제어용 스캐너(라이트 스캐너)(4)와, 이 선 순차 주사에 맞추어 각 급전선DS에 제1전위와 제2전위로 전환하는 전원전압을 공급하는 전원 스캐너(드라이브 스캐너)(5)와, 이 선 순차 주사에 맞추어 열 모양의 신호선SL에 영상신호가 되는 신호 전위와 기준 전위를 공급하는 신호 선택터(수평 선택터)(3)를 구비하고 있다. 또한 라이트 스캐너(4)는 외부로부터 공급되는 클럭 신호WSck에 따라 동작하여 마찬가지로 외부로부터 공급되는 스타트 펄스WSsp를 순차 전송하는 것으로, 각 주사선WS에 제어신호를 출력하고 있다. 드라이브 스캐너(5)는 외부로부터 공급되는 클럭 신호DSck에 따라 동작하고, 마찬가지로 외부로부터 공급되는 스타트 펄스DSsp를 순차 전송하는 것으로, 급전선DS의 전위를 선 순차로 전환하고 있다.

<60> 도 2는, 도 1에 나타난 표시장치에 포함되는 화소(2)의 구체적인 구성을 나타내는 회로도이다. 도시하는 바와 같이 본 화소 회로(2)는, 유기EL디바이스 등으로 대표되는 2단자형(다이오드형)의 발광소자EL와, N채널형의 샘플링 트랜지스터 T1과, 마찬가지로 N채널형의 구동 트랜지스터 T2와, 박막 타입의 저장 용량 C1로 구성되어 있다. 샘플링 트랜지스터 T1은 그 게이트가 주사선WS에 접속하고, 그 소스 및 드레인의 한쪽이 신호선SL에 접속하고, 다른 쪽이 구동 트랜지스터 T2의 게이트 G(입력 노드)에 접속하고 있다. 즉 구동 트랜지스터 T2의 게

이트 G가 샘플링 트랜지스터 T1에 대한 입력 노드가 되고 있다. 구동 트랜지스터 T2는, 그 소스 및 드레인의 한 쪽이 발광소자EL에 접속하고, 다른 쪽이 급전선DS에 접속하고 있다. 본 형태는 구동 트랜지스터 T2가 N채널 형이며, 드레인측이 급전선DS에 접속하고, 소스S측이 발광소자EL의 애노드측에 접속하고 있다. 소스S측이 발광소자EL에 대한 출력 노드가 되고 있다. 발광소자EL의 캐소드는 소정의 캐소드 전위V<sub>cat</sub>에 고정되어 있다. 저장 용량 C1은 구동 트랜지스터 T2의 소스S와 게이트 G 사이에 접속하고 있다. 이러한 구성을 가지는 화소(2)에 대하여, 제어용 스캐너(라이트 스캐너)(4)는, 주사선WS를 저전위와 고전위 사이에서 전환하는 것으로 순차 제어신호를 출력하고, 화소(2)를 행단위로 선 순차 주사한다. 전원 스캐너(드라이브 스캐너)(5)는, 선 순차 주사에 맞추어 각 급전선DS에 제1전위V<sub>cc</sub>와 제2전위V<sub>ss</sub>에서 전환하는 전원전압을 공급하고 있다. 신호 셀렉터(수평 셀렉터)(3)는, 선 순차 주사에 맞추어 열 모양의 신호선SL에 영상신호가 되는 신호 전위V<sub>sig</sub>와 기준 전위V<sub>ofs</sub>를 공급하고 있다.

<61> 이러한 구성에 있어서, 샘플링 트랜지스터T<sub>rl</sub>은, 주사선WS로부터 공급된 제어신호에 따라 전도하고, 신호선SL로부터 공급된 신호 전위V<sub>sig</sub>를 샘플링하여 저장 용량 C1에 유지한다. 구동 트랜지스터 T2는, 제1전위V<sub>cc</sub>에 있는 급전선DS으로부터 전류의 공급을 받아 저장 용량 C1에 유지된 신호 전위V<sub>sig</sub>에 따라 구동 전류를 발광소자EL에 흐르게 한다. 제어용 스캐너(4)는, 신호선SL이 신호 전위V<sub>sig</sub>에 있는 시간대에 샘플링 트랜지스터 T1을 전도상태로 하므로, 소정의 시간 폭의 제어신호를 주사선WS에 출력하고, 이로써 저장 용량 C1에 신호 전위V<sub>sig</sub>를 유지하는 동시에 구동 트랜지스터 T2의 이동도 $\mu$ 에 대한 보정을 신호 전위V<sub>sig</sub>에 가한다.

<62> 도 2에 나타난 화소 회로는, 전술한 이동도 보정기능에 더하여 임계 전압 보정기능도 구비하고 있다. 즉 전원 스캐너(드라이브 스캐너)(5)는 샘플링 트랜지스터 T1이 신호 전위V<sub>sig</sub>를 샘플링하기 전에, 제1타이밍에서 급전선DS을 제1전위V<sub>cc</sub>에서 제2전위V<sub>ss</sub>로 전환한다. 제어용 스캐너(라이트 스캐너)(4)는, 마찬가지로 샘플링 트랜지스터 T1이 신호 전위V<sub>sig</sub>를 샘플링하기 전에, 제2타이밍에서 샘플링 트랜지스터 T1을 전도시켜 신호선SL로부터 기준 전위V<sub>ofs</sub>를 구동 트랜지스터 T2의 게이트 G에 인가하는 동시에, 구동 트랜지스터 T2의 소스S를 제2전위V<sub>ss</sub>에 세트한다. 전원 스캐너(드라이브 스캐너)(5)는, 제2타이밍 후의 제3타이밍에서, 급전선DS을 제2전위V<sub>ss</sub>로부터 제1전위V<sub>cc</sub>로 전환하고, 구동 트랜지스터 T2의 임계 전압V<sub>th</sub>에 해당하는 전압을 저장 용량 C1에 유지해 둔다. 이러한 임계 전압 보정기능으로부터, 본 표시장치는 화소마다 변동하는 구동 트랜지스터 T2의 임계 전압V<sub>th</sub>의 영향을 없앨 수 있다. 또한, 제1타이밍과 제2타이밍의 전후는 상관없다.

<63> 도 2에 나타난 화소 회로(2)는 또한 부트 스트랩 기능도 구비하고 있다. 즉 라이트 스캐너(4)는, 저장 용량 C1에 신호 전위V<sub>sig</sub>가 유지된 시점에서, 샘플링 트랜지스터 T1을 비전도 상태로 하여 구동 트랜지스터 T2의 게이트 G를 신호선SL로부터 전기적으로 분리하고, 이로써 구동 트랜지스터 T2의 소스 전위의 변동에 게이트 전위가 연동하여 게이트 G와 소스S간의 전압V<sub>gs</sub>를 일정하게 유지한다. 발광소자EL의 전류/전압특성이 경시 변동해도, 게이트 전압V<sub>gs</sub>를 일정하게 유지할 수 있고, 휘도의 변화가 생기지 않는다.

<64> 도 3은, 도 2에 나타난 화소의 동작 설명에 제공하는 타이밍 차트다. 또한 이 타이밍 차트는 일레이며, 도 2에 나타난 화소 회로의 제어 시퀀스는 도 3의 타이밍 차트에 한정되는 것은 아니다. 이 타이밍 차트는 시간축을 공통으로 하여, 주사선WS의 전위변화, 급전선DS의 전위변화, 신호선SL의 전위변화를 나타내고 있다. 주사선WS의 전위변화는 제어신호를 나타내고, 샘플링 트랜지스터 T1의 개폐 제어를 행하고 있다. 급전선DS의 전위변화는, 전원전압V<sub>cc</sub>, V<sub>ss</sub>의 전환을 나타내고 있다. 또 신호선SL의 전위변화는 입력 신호의 신호 전위V<sub>sig</sub>와 기준 전위V<sub>ofs</sub>의 전환을 나타내고 있다. 또한 이들의 전위변화와 병행하여, 구동 트랜지스터 T2의 게이트 G 및 소스S의 전위변화도 나타내고 있다. 전술한 바와 같이 게이트 G(입력 노드)와 소스S(출력 노드)의 전위차가 V<sub>gs</sub>이다.

<65> 이 타이밍 차트는 화소의 동작의 천이에 맞추어 기간을 (1)~(7)과 같이 편의적으로 구분하고 있다. 이 필드에 들어가기 직전의 기간 (1)에서는 발광소자EL이 발광 상태에 있다. 그 후 선 순차 주사의 새로운 필드로 들어가서 우선 최초의 기간 (2)에서 급전선DS를 제1전위V<sub>cc</sub>에서 제2전위V<sub>ss</sub>로 전환한다. 다음의 기간 (3)으로 진행하여 입력 신호를 V<sub>sig</sub>에서 V<sub>ofs</sub>로 전환한다. 또한 다음 기간 (4)에서 샘플링 트랜지스터 T1을 온 한다. 이 기간 (2)~(4)에서 구동 트랜지스터 T2의 게이트 전압 및 소스 전압을 초기화한다. 그 기간 (2)~(4)는 임계 전압 보정을 위한 준비기간으로, 구동 트랜지스터 T2의 게이트 G가 V<sub>ofs</sub>로 초기화되는 한편, 소스S가 V<sub>ss</sub>로 초기화된다. 계속해서 임계값 보정기간 (5)에서 실제로 임계 전압 보정동작이 행해지고, 구동 트랜지스터 T2의 게이트 G와 소스S사이에 임계 전압V<sub>th</sub>에 상당하는 전압이 유지된다. 실제로는 V<sub>th</sub>에 상당하는 전압이, 구동 트랜지스터 T2의 게이트 G와 소스S사이에 접속된 저장 용량 C1에 기록되게 된다. 이 후

기록 기간/이동도 보정기간 (6)으로 진행된다. 여기에서 영상신호의 신호 전위  $V_{sig}$ 가  $V_{th}$ 에 보충되는 형태로 저장 용량 C1에 기록되는 동시에, 이동도 보정용의 전압  $\Delta V$ 가 저장 용량 C1에 유지된 전압에서 빼게 된다. 이 기록 기간/이동도 보정기간 (6)에서는, 신호선 SL이 신호 전위  $V_{sig}$ 에 있는 시간대에 샘플링 트랜지스터 T1을 전도 상태로 할 필요가 있다. 이 후 발광 기간 (7)로 진행하고, 신호 전위  $V_{sig}$ 에 따른 휘도로 발광소자가 발광한다. 그 때 신호 전위  $V_{sig}$ 는 임계 전압  $V_{th}$ 에 상당하는 전압과 이동도 보정용의 전압  $\Delta V$ 에 의해 조정되고 있기 때문에, 발광소자 EL의 발광 휘도는 구동 트랜지스터 T2의 임계 전압  $V_{th}$ 이나 이동도  $\mu$ 의 편차의 영향을 받지 않는다. 또한 발광 기간 (7)의 최초에서 부트 스트랩 동작이 행해지고, 구동 트랜지스터 T2의 게이트 G/소스 S간 전압  $V_{gs}$ 를 일정하게 유지한 상태로, 구동 트랜지스터 T2의 게이트 전위 및 소스 전위가 상승한다.

- <66> 계속해서 도 4~도 11을 참조하여, 도 2에 나타난 화소 회로의 동작을 상세하게 설명한다. 우선 도 4에 나타내는 바와 같이, 발광 기간 (1)에서는, 전원전위가  $V_{cc}$ 로 세트되고, 샘플링 트랜지스터 T1은 오프하고 있다. 이 때 구동 트랜지스터 T2는 포화 영역에서 동작하도록 세트되고 있기 때문에, 발광소자 EL에 흐르는 구동전류  $I_{ds}$ 는 구동 트랜지스터 T2의 게이트 G/소스 S간에 인가되는 전압  $V_{gs}$ 에 따라, 전술한 트랜지스터 특성식으로 나타내는 값을 취한다.
- <67> 계속해서 도 5에 나타내는 바와 같이 준비 기간 (2), (3)으로 들어가면 급전선(전원 라인)의 전위를  $V_{ss}$ 로 한다. 이 때  $V_{ss}$ 는 발광소자 EL의 임계 전압  $V_{thel}$ 과 캐소드 전압  $V_{cat}$ 의 합보다도 작아지도록 설정하고 있다. 즉  $V_{ss} < V_{thel} + V_{cat}$ 이므로, 발광소자 EL은 소등하고, 전원 라인측이 구동 트랜지스터 T2의 소스가 된다. 이 때 발광소자 EL의 애노드는  $V_{ss}$ 에 충전된다.
- <68> 또한 도 6에 나타내는 바와 같이, 다음의 준비 기간 (4)로 들어가면, 신호선 SL의 전위가  $V_{ofs}$ 가 되는 한편 샘플링 트랜지스터 T1이 온 하고, 구동 트랜지스터 T2의 게이트 전위를  $V_{ofs}$ 로 한다. 이와 같이 하여 구동 트랜지스터 T2의 소스 S 및 게이트 G가 초기화되고, 이 때의 게이트 전압  $V_{gs}$ 는  $V_{ofs} - V_{ss}$ 의 값이 된다.  $V_{gs} = V_{ofs} - V_{ss}$ 는 구동 트랜지스터 T2의 임계 전압  $V_{th}$ 보다도 큰 값이 되도록 설정되고 있다. 이와 같이  $V_{gs} > V_{th}$ 가 되도록 구동 트랜지스터 T2를 초기화하는 것으로, 다음에 오는 임계 전압 보정 동작의 준비가 완료한다.
- <69> 계속해서 도 7에 나타내는 바와 같이, 임계 전압 보정기간 (5)으로 진행되면, 급전선 DS(전원 라인)의 전위가  $V_{cc}$ 로 되돌아온다. 전원전압을  $V_{cc}$ 로 하는 것으로 발광소자 EL의 애노드가 구동 트랜지스터 T2의 소스 S가 되고, 도시하는 바와 같이 전류가 흐른다. 이 때 발광소자 EL의 등가회로는 도시하는 바와 같이 다이오드  $T_{el}$ 와 용량  $C_{el}$ 의 병렬접속으로 나타낸다. 애노드 전위(즉 소스 전위  $V_{ss}$ )가  $V_{cat} + V_{thel}$ 보다도 낮기 때문에, 다이오드  $T_{el}$ 는 오프 상태에 있고, 거기에 흐르는 리크 전류는 구동 트랜지스터 T2에 흐르는 전류보다도 상당히 작다. 따라서 구동 트랜지스터 T2에 흐르는 전류는 대부분이 저장 용량 C1과 등가용량  $C_{el}$ 을 충전하기 위해 사용된다.
- <70> 도 8은 도 7에 나타난 임계 전압 보정기간 (5)에 있어서의 구동 트랜지스터 T2의 소스 전압의 시간변화를 나타내고 있다. 도시하는 바와 같이, 구동 트랜지스터 T2의 소스 전압(즉 발광소자 EL의 애노드 전압)은 시간과 함께  $V_{ss}$ 로부터 상승한다. 임계 전압 보정기간 (5)이 경과하면 구동 트랜지스터 T2는 컷오프하고, 그 소스 S와 게이트 G 사이의 전압  $V_{gs}$ 는  $V_{th}$ 가 된다. 이 때 소스 전위는  $V_{ofs} - V_{th}$ 로 주어진다. 이 값  $V_{ofs} - V_{th}$ 는 여전히  $V_{cat} + V_{thel}$ 보다도 낮으며, 발광소자 EL은 차단 상태에 있다.
- <71> 다음에 도 9에 나타내는 바와 같이, 기록 기간/이동도 보정기간 (6)으로 들어가면, 샘플링 트랜지스터 T1을 계속해서 온 한 상태에서 신호선 SL의 전위를  $V_{ofs}$ 로부터  $V_{sig}$ 로 전환한다. 이 때 신호 전위  $V_{sig}$ 는 계조에 따른 전압이 되고 있다. 구동 트랜지스터 T2의 게이트 전위는 샘플링 트랜지스터 T1을 온 하고 있기 때문에  $V_{sig}$ 가 된다. 한편 소스 전위는 전원  $V_{cc}$ 로부터 전류가 흐르기 때문에 시간과 함께 상승해 간다. 이 시점에서도 구동 트랜지스터 T2의 소스 전위가 발광소자 EL의 임계 전압  $V_{thel}$ 과 캐소드 전압  $V_{cat}$ 의 합을 넘지 않기 때문에, 구동 트랜지스터 T2로부터 흐르는 전류는 오로지 등가용량  $C_{el}$ 과 저장 용량 C1의 충전에 사용된다. 이 때 이미 구동 트랜지스터 T2의 임계 전압 보정동작은 완료하고 있기 때문에, 구동 트랜지스터 T2가 흐르는 전류는 이동도  $\mu$ 를 반영한 것이 된다. 구체적으로 말하면 이동도  $\mu$ 가 큰 구동 트랜지스터 T2는 이 때의 전류량이 크고, 소스의 전위 상승분  $\Delta V$ 도 크다. 역으로 이동도  $\mu$ 가 작을 경우 구동 트랜지스터 T2의 전류량이 작고, 소스의 상승분  $\Delta V$ 은 작아진다. 이러한 동작에 의해 구동 트랜지스터 T2의 게이트 전압  $V_{gs}$ 는 이동도  $\mu$ 를 반영하여  $\Delta V$ 만큼 압축되고, 이동도 보정기간 (6)이 완료한 시점에서 완전히 이동도  $\mu$ 를 보정한  $V_{gs}$ 를 얻을 수 있다.

- <72> 도 10은, 전술한 이동도 보정기간 (6)에 있어서의 구동 트랜지스터 T2의 소스 전압의 시간적인 변화를 나타내는 그래프이다. 도시하는 바와 같이, 구동 트랜지스터 T2의 이동도가 크면 소스 전압은 빠르게 상승하고, 그만큼  $V_{gs}$ 가 압축된다. 즉 이동도  $\mu$ 가 크면 그 영향을 없애도록  $V_{gs}$ 가 압축되어, 구동전류를 억제할 수 있다. 한편 이동도  $\mu$ 가 작을 경우 구동 트랜지스터 T2의 소스 전압은 그만큼 빠르게 상승하지 않으므로,  $V_{gs}$ 도 강하게 압축을 받지 않는다. 따라서 이동도  $\mu$ 가 작을 경우, 구동 트랜지스터의  $V_{gs}$ 는 작은 구동능력을 보충하도록 큰 압축이 가해지지 않는다.
- <73> 도 11은 발광 기간 (7)의 동작 상태를 나타내고 있다. 이 발광 기간 (7)에서는 샘플링 트랜지스터 T1을 오픈하여 발광소자EL을 발광시킨다. 구동 트랜지스터 T2의 게이트 전압  $V_{gs}$ 는 일정하게 유지되고 있으며, 구동 트랜지스터 T2는 전술한 특성식에 따라 일정한 전류  $I_{ds'}$ 를 발광소자EL에 흐르게 한다. 발광소자EL의 애노드 전압(즉 구동 트랜지스터 T2의 소스 전압)은 발광소자EL에  $I_{ds'}$ 와 같은 전류가 흐르므로,  $V_x$ 까지 상승하여 이것이  $V_{cat}+V_{thel}$ 을 초과한 시점에서 발광소자EL이 발광한다. 발광소자EL은 발광 시간이 길어지면 그 전류/전압특성은 변화된다. 그 때문에 도 11에 나타난 소스S의 전위가 변화된다. 그러나 구동 트랜지스터 T2의 게이트 전압  $V_{gs}$ 는 부트 스트랩 동작에 의해 일정값으로 유지되고 있기 때문에, 발광소자EL에 흐르는 전류  $I_{ds'}$ 는 변화되지 않는다. 따라서 발광소자EL의 전류/전압특성이 열화해도, 일정한 구동전류  $I_{ds'}$ 가 항상 흐르고 있어, 발광소자EL의 휘도가 변화되지 않는다.
- <74> 여기에서 발광소자EL의 역바이어스 상태에 대하여 설명한다. 전술한 바와 같이 화소 회로(2)는, 앞의 필드의 발광 기간 (1)이 끝나고 본 필드의 비발광 기간 (2)~ (6)으로 들어가 임계 전압 보정동작 및 이동도 보정동작을 행한 후, 본 필드의 발광 기간 (7)로 진행된다. 비발광 기간 내에서 준비 기간 (2)~ (4) 사이에, 구동 트랜지스터 T2의 소스S(출력 노드)가 가장 저전위의  $V_{ss}$ 로 설정되고, 발광소자EL이 역바이어스가 된다. 즉 발광소자EL에 인가되는 역바이어스량은, 임계 전압 보정기간 (5) 전이 가장 크고, 그 값은  $V_{ss}$ 다. 준비 기간 (4)에서는 구동 트랜지스터 T2의 게이트 G(입력 노드)가  $V_{ofs}$ 에 세트되고, 소스S(출력 노드)가  $V_{ss}$ 에 설정된다. 계속되는 임계 전압 보정동작을 정상적으로 행하기 위해, 게이트 G와 소스S 사이의 전압  $V_{gs}=V_{ofs}-V_{ss}$ 가, 구동 트랜지스터 T2의 임계 전압폭보다도 크게 할 필요가 있다. 즉,  $V_{ofs}-V_{thMAX} < V_{ofs}-V_{ss}$ 를 만족시키도록  $V_{ofs}$  및  $V_{ss}$ 를 설정할 필요가 있다. 여기에서  $V_{thMAX}$ 는 화소 어레이 내의 각 화소에 포함되는 구동 트랜지스터의 최대 임계 전압을 나타내고 있다.
- <75> 이와 같이 준비 기간 (2)~ (4)에서 발광소자EL의 애노드에  $V_{ss}$ 와 같은 역바이어스 전압을 인가한 후, 임계 전압 보정동작, 영상신호 기록동작 및 이동도 보정동작을 행한다. 정상적으로 이동도 보정동작까지 종료시키기 위해서는, 이동도 보정기간 (6)이 종료한 시점, 즉 발광 기간 (7)의 직전에 있어서, 발광소자EL은 역바이어스 상태로 둘 필요가 있으며, 그 애노드에 인가되는 전압은 발광소자EL의 임계 전압  $V_{thel}$  이하여야 한다. 이것을 보증하기 위해서는, 이하의 관계를 충족시킬 필요가 있다. 즉, 최대휘도 레벨(백색 표시)의 영상신호 기록 및 이동도 보정동작을 행했을 경우에 있어서, 발광소자EL의 애노드의 전위 상승분(이동도 보정분)을  $\Delta V$ 로 하면, 이하의 관계를 충족시킬 필요가 있다.
- <76>  $V_{ofs}-V_{thMIN} > V_{thel}+V_{cat}-\Delta V$
- <77> 여기에서  $V_{thMIN}$ 은 화소 어레이의 각 화소에 포함되는 구동 트랜지스터의 최소 임계 전압이다. 이와 같이 하여, 비발광 기간에서 구동 트랜지스터 T2의 출력 노드가, 발광소자EL을 역바이어스 상태로 두는 레벨이 된다. 반대로 말하면, 비발광 기간 동안에 발광소자EL이 역바이어스 상태가 되도록 미리  $V_{ofs}$  및  $V_{ss}$ 를 설정할 필요가 있다. 그러나 발광소자EL에 인가되는 역바이어스 전압이 크면, 발광소자EL이 데미지를 받아 최악의 경우에는 발광하지 않게 되고, 화소의 멸점 결함이 생길 우려가 있어 문제가 되고 있다.
- <78> 도 12는, 본 발명에 따른 표시장치의 구성을 나타내는 회로도이다. 본 표시장치는, 도 2에 나타난 선행 개발에 따른 표시장치를 개량한 것이며, 이해를 쉽게 하기 위해서 선행 개발 예와 대응하는 부분에는 대응하는 참조번호를 붙이고 있다. 다른 점은, 구동 트랜지스터 T2의 소스S(출력 노드)와 발광소자EL의 애노드 사이에 스위칭 트랜지스터 T3을 접속한 것이다. 또 구동 트랜지스터 T2의 소스S와 고정 전위 사이에 보조 용량  $C_{sub}$ 를 접속하고 있다. 본 예에서는, 고정 전위는 캐소드 전위  $V_{cat}$ 에 설정되고 있다. 단 본 발명은 이것에 한정되는 것은 아니다. 이 보조 용량  $C_{sub}$ 는, 발광소자EL의 등가용량  $C_{el}$  대신의 역할을 하기 위해 가해진 것이다. 또한 스위칭 트랜지스터 T3의 온 오프를 제어하기 위해, 스위칭 스캐너(6)가 추가로 되어있다. 스위칭 스캐너(6)는 주사선 SS를 순차 주사하고, 스위칭 트랜지스터 T3을 온 오프제어한다. 다른 스캐너와 마찬가지로, 이 스위칭 스캐너(6)도 시프트 레지스터로 구성되고 있으며, 외부로부터 공급되는 클럭 신호  $SS_{ck}$ 에 따라 동작하고, 마찬가지로 외부로부터 공급되는 스타트 펄스  $SS_{sp}$ 를 순차 전송하는 것으로, 주사선 SS에 제

어신호를 출력하고 있다.

- <79> 여기에서 다시 도 12에 나타난 본 발명에 따른 표시장치의 구성을 설명한다. 도시하는 바와 같이, 본 표시장치의 화소 어레이부(1)는, 행 모양의 주사선WS와, 열 모양의 신호선SL과, 이것들이 교차하는 부분에 행렬 모양으로 배치된 화소(2)를 포함한다. 화소(2)는, 적어도 샘플링 트랜지스터 T1과, 입력 노드 및 출력 노드를 가지는 구동 트랜지스터 T2와, 스위칭 트랜지스터 T3과, 저장 용량 C1과, 보조 용량Csub를 포함한다. 또한 입력 노드는 구동 트랜지스터 T2의 게이트 G이며, 출력 노드는 구동 트랜지스터 T2의 소스S다. 샘플링 트랜지스터 T1은 신호선SL과 입력 노드 G 사이에 배치되어 주사선WS로부터 공급되는 제어신호에 따라 전도하고, 신호선SL로부터 공급된 영상신호(Vsig/Vofs)를 저장 용량 C1에 기록한다. 구동 트랜지스터 T2는, 저장 용량 C1에 기록된 영상신호의 신호 전위Vsig에 따라 구동전류를 출력 노드 S에 출력한다. 저장 용량 C1은 입력 노드 G와 출력 노드 S사이에 배치되어 있다. 보조 용량Csub는 출력 노드 S와 소정의 고정 전위Vcat 사이에 접속하고 있다. 스위칭 트랜지스터 T3은, 출력 노드 S와 발광소자EL 사이에 배치되고, 소정의 발광 기간 동안 온 상태가 되어서 구동전류를 발광소자EL에 공급하여 영상신호에 따른 휘도로 발광시키는 한편, 비발광 기간에서는 오프하여 출력 노드 S로부터 발광소자EL을 분리하고, 비발광 기간 동안에 행해지는 화소(2)의 동작으로 출력 노드 S에 생기는 전위가, 다이오드형의 발광소자EL에 역바이어스 전압으로서 인가되는 것을 방지하고 있다. 이러한 구성에 의해, 발광소자EL의 손상을 방지하고, 화소(2)의 멸점 결함이 발생하지 않도록 하고 있다.
- <80> 구체적으로는 화소 트랜지스터 T2는, 그 게이트 G가 입력 노드에 접속하고, 그 드레인이 전원 라인(급전선)DS에 접속하고, 그 소스S가 출력 노드에 접속하고 있다. 발광소자EL은, 그 애노드가 스위칭 트랜지스터 T3을 통해 출력 노드에 접속하고, 그 캐소드가 접지 라인(Vcat)에 접속하고 있다. 보조 용량Csub는, 출력 노드와 접지 라인Vcat 사이에 접속하고 있다. 본 표시장치의 화소(2)는, 임계 전압 보정수단과 이동도 보정수단을 구비하고 있다. 임계 전압 보정수단은 수평 셀렉터(3), 라이트 스캐너(4) 및 드라이브 스캐너(5)의 기능으로서 구성되고 있으며, 비발광 기간에서 동작하고, 출력 노드 S에 역바이어스 전압을 초과하는 전위를 인가한 상태에서 구동 트랜지스터 T2의 임계 전압Vth에 상당하는 전압을 입력 노드 G와 출력 노드 S 사이의 저장 용량 C1에 유지한다. 또 이동도 보정수단도 라이트 스캐너(4), 드라이브 스캐너(5) 및 수평 셀렉터(3)의 기능의 일부로 구성되고 있으며, 비발광 기간 내에서 영상신호의 기록중에 동작하고, 출력 노드 S에 역바이어스 전압을 초과하는 전위가 인가된 상태에서 출력 노드 S로부터 구동전류를 저장 용량 C1로 부귀환하고, 이로써 구동 트랜지스터 T2의 이동도 $\mu$ 에 따른 보정을 가하고 있다.
- <81> 도 13은, 도 12에 나타난 표시장치의 동작 설명에 제공하는 타이밍 차트다. 이해를 쉽게 하기 위해, 선행 개발에 따른 표시장치의 동작 설명에 제공한 도 3의 타이밍 차트와 같은 표기를 채용하고 있다. 단 본 발명에 따른 표시장치는, 주사선WS, 전원 라인DS 및 신호선SL에 더하여, 추가의 주사선SS가 존재한다. 거기에서 타이밍 차트 13은, 주사선WS와 시간축을 맞추어 추가 주사선SS의 전위변화도 나타내고 있다. 타이밍 차트에 나타내는 바와 같이, 주사선SS의 전위변화는 트랜지스터 T3의 온 오프를 제어하고 있다. 주사선SS가 고레벨에 있을 때 스위칭 트랜지스터 T3은 온 상태에 있고, 저레벨에 있을 때 스위칭 트랜지스터 T3은 오프 상태이다.
- <82> 이 타이밍 차트는, 앞 필드의 발광 기간 (1)이 끝난 후, 이 필드의 비발광 기간 (1a)~ (6a)로 들어가고, 그 후 이 필드의 발광 기간 (7)로 진행된다. 도시하는 바와 같이, 구동 트랜지스터 T2의 소스S(출력 노드)는 비발광 기간 (1a)~ (6a)에서 마이너스 방향의 전위 레벨에 있다. 특히 임계 전압 보정동작 앞의 준비 기간 (4)에서는 그 전위가 Vss로 가장 낮아진다. 한편 스위칭 트랜지스터 T3은 바로 이 비발광 기간에서 오프 상태가 되고, 발광소자EL이 구동 트랜지스터 T2의 출력 노드로부터 분리된다. 따라서 발광소자EL은 이 비발광 기간 동안 출력 노드로부터 마이너스 레벨의 전압이 인가되지 않고, 역바이어스 상태가 되지 않는다. 이에 따라 발광소자EL의 예측하지 못한 손상을 방지할 수 있다.
- <83> 도 14~도 19를 참조하여, 도 12에 나타난 화소 회로의 동작을 상세하게 설명한다. 우선 도 14에 나타내는 바와 같이, 앞 필드의 발광 기간 (1)에서는, 전원 라인이 Vcc에 있고, 샘플링 트랜지스터 T1만이 오프한 상태이다. 이 때 구동 트랜지스터 T2는 포화 영역에서 동작하도록 설정되고 있기 때문에, 발광소자EL에 흐르는 구동전류Ids는, 구동 트랜지스터 T2의 게이트 G/소스S간 전압Vgs에 따라, 전술한 특성식에 나타내는 값을 취한다.
- <84> 계속해서 이 필드의 비발광 기간으로 들어간다. 우선 도 15에 나타내는 바와 같이, 선두의 기간 (1a)에서, 스위칭 트랜지스터 T3을 오프로 한다. 계속되는 기간 (2)에서 전원 라인(급전선)을 Vss로 한다. 스위칭 트랜지스터 T3을 오프하는 것으로, 발광소자EL에 대한 급전이 차단되고, 그 애노드 전압은 거의 발광소자EL의 임계

전압  $V_{th1}$ 이 된다. 또 전원 라인을  $V_{cc}$ 로부터  $V_{ss}$ 로 떨어뜨리는 것으로, 구동 트랜지스터 T2의 소스S에  $V_{ss}$ 가 충전된다.

<85> 계속해서 기간 (3)에서 신호선SL의 전위를  $V_{sig}$ 에서  $V_{ofs}$ 로 전환한 후, 도 16에 나타내는 바와 같이, 준비 기간 (4)에서 샘플링 트랜지스터 T1을 온 하고, 구동 트랜지스터 T2의 게이트 G의 전위를  $V_{ofs}$ 로 한다. 이 준비 기간 (4)에서, 구동 트랜지스터 T2의 게이트 G/소스S간 전압  $V_{gs}$ 는,  $V_{ofs}-V_{ss}$ 와 같은 값을 취한다. 이  $V_{gs}=V_{ofs}-V_{ss}$ 가 구동 트랜지스터 T2의 임계 전압  $V_{th}$ 보다도 작으면, 후의 임계 전압 보정동작을 행할 수 없다. 따라서 이 준비 기간 (4)에서는  $V_{gs}=V_{ofs}-V_{ss}>V_{th}$ 로 설정할 필요가 있다. 이 조건을 충족시키기 위해  $V_{ss}$ 는 상당히 낮은 전위로 설정된다.

<86> 계속해서 도 17에 나타내는 바와 같이 임계 전압 보정기간 (5)으로 들어가고, 급전선(전원 라인)DS를 다시  $V_{cc}$ 로 되돌린다. 전원전압을  $V_{cc}$ 로 하는 것으로, 도시와 같이 구동 트랜지스터 T2에 전류가 흐른다. 이 전류는 저장 용량 C1과 보조 용량  $C_{sub}$ 를 충전하기 위해 사용된다. 선행 개발에 따른 표시장치에서는, 이 이동도 보정동작으로 저장 용량 C1과 발광소자EL의 등가용량  $C_{el}$ 을 충전하고 있었다. 본 발명에서는 발광소자EL이 스위칭 트랜지스터 T3에 의해 소스S로 분리되고 있기 때문에, 등가용량  $C_{el}$  대신에 보조 용량  $C_{sub}$ 가 소스S에 추가되고 있다. C1과  $C_{sub}$ 의 충전 과정에서, 구동 트랜지스터 T2의 소스S의 전위는 시간과 함께 상승해 간다. 일정시간 경과 후 구동 트랜지스터 T2의 게이트 G/소스S간 전압  $V_{gs}$ 는  $V_{th}$ 에 상당하는 값을 취한다. 즉 이 때, 구동 트랜지스터 T2의 소스S의 전위는  $V_{ofs}-V_{th}$ 가 되고 있다.

<87> 계속해서 도 18에 나타내는 바와 같이, 기록 기간 (6)으로 진행되고, 샘플링 트랜지스터 T1을 온 한 상태에서, 신호선SL의 전위를  $V_{sig}$ 로 한다. 여기에서 신호 전위  $V_{sig}$ 는 발광소자의 휘도 계조에 따른 전압으로 되어 있다. 구동 트랜지스터 T2의 게이트 G의 전위는 샘플링 트랜지스터 T1이 온 하고 있기 때문에  $V_{sig}$ 가 되지만, 전원  $V_{cc}$ 로부터 전류가 구동 트랜지스터 T2에 흐르고 있기 때문에 그 소스S의 전위도 시간과 함께 상승해 간다. 이 때 구동 트랜지스터 T2의 임계 전압 보정동작은 이미 완료하고 있기 때문에, 구동 트랜지스터 T2가 흐르는 전류는 이동도  $\mu$ 를 반영한 것이 된다. 구체적으로는 이동도  $\mu$ 가 큰 구동 트랜지스터는 이 때의 전류량이 크고 소스S의 상승도 빠르다. 반대로 이동도  $\mu$ 가 작은 구동 트랜지스터는 전류량이 작고, 소스S의 전위상승은 늦어진다. 이것에 의해 구동 트랜지스터 T2의  $V_{gs}$ 는 이동도  $\mu$ 를 반영하여 작아지고, 보정기간 (6) 종료 시점에서는,  $V_{gs}$ 가 완전히 이동도  $\mu$ 에서 보정된 값이 된다.

<88> 비발광 기간의 최후에 해당하는 기간 (6a)에서 스위칭 트랜지스터 T3을 온 한 후, 도 19에 나타내는 바와 같이, 이 펄드의 발광 기간 (7)로 들어간다. 즉 스위칭 트랜지스터 T1을 오프하여 기록을 종료시킴과 동시에, 스위칭 트랜지스터 T3을 온 하여 발광소자EL을 발광시킨다. 구동 트랜지스터 T2의 게이트 G/소스S간 전압  $V_{gs}$ 는 일정하므로, 구동 트랜지스터 T2는 일정 전류  $I_{ds}$ 를 발광소자EL에 흐르게 하고, 발광소자EL의 애노드 전위가 상승하여, 전압  $V_x$ 까지 도달한 시점에서 순 바이어스 상태가 되어 발광소자EL가 발광한다. 본 화소 회로에 있어서도 발광소자EL은 발광 시간이 길어지면 그 전류/전압특성은 변화된다. 그 때문에 출력 노드 S의 전위도 변화된다. 그러나 구동 트랜지스터 T2의  $V_{gs}$ 는 출력 노드의 전위가 변화되어도 부트 스트랩 동작으로 항상 일정값으로 유지되므로, 발광소자EL에 흐르는 전류  $I_{ds}$ 는 변화되지 않는다. 따라서 발광소자의 전류/전압특성이 열화해도, 일정한 구동전류가 항상 계속해서 흘러, 발광소자EL의 휘도가 변화되지 않는다.

<89> 이상의 설명에서 알 수 있는 바와 같이, 본 발명에 따른 표시장치는, 비발광 기간 동안 발광소자EL에 역바이어스가 인가되지 않는다. 발광소자EL에는 비발광 기간 동안 그 임계 전압  $V_{th1}$ 에 상당하는 전압이 인가되고 있을 뿐이다. 이와 같이 본 발명은 비발광 기간 동안 역바이어스량보다도 작은 전압을 발광소자EL에 인가할 뿐이므로, 그 손상을 방지하는 것이 가능하게 되고, 화소의 멸점화를 방지하여 고수율을 실현할 수 있다.

<90> 도 20은, 역시 본 발명의 기초가 된 별도의 선행 개발에 따른 표시장치를 나타내는 블럭도이다. 도시하는 바와 같이, 본 표시장치는 기본적으로 화소 어레이부(1)와 스캐너부와 신호부로 구성되어 있다. 스캐너부와 신호부로 구동부를 구성한다. 화소 어레이부(1)는, 행 모양으로 배치된 주사선WS, DS, AZ1, AZ2와, 열 모양으로 배치된 신호선SL과, 이들의 주사선WS, DS, AZ1, AZ2 및 신호선SL에 접속한 행렬 모양의 화소 회로(2)로 이루어진다. 신호부는 수평 셀렉터(3)로 이루어지고, 신호선SL에 영상신호를 공급한다. 스캐너부는, 라이트 스캐너(4), 드라이브 스캐너(5), 제1보정용 스캐너(71) 및 제2보정용 스캐너(72)로 이루어지고, 각각 주사선WS, DS, AZ1, AZ2에 제어신호를 공급하여 순차 행 마다 화소 회로를 주사하는 동시에, 소정의 임계 전압 보정동작, 신호 기록 동작, 발광 동작 등을 행한다.

<91> 라이트 스캐너(4)는 시프트 레지스터로 이루어지고, 외부로부터 공급되는 클럭 신호  $WS_{ck}$ 에 따라 동작하고, 마찬가지로 외부로부터 공급되는 스타트 펄스  $WS_{sp}$ 를 순차 전송하는 것으로, 대응하는 주사선WS에 소정의

제어신호를 선 순차로 출력하고 있다. 마찬가지로 드라이브 스캐너(5)도 시프트 레지스터로 이루어지고, 클럭 신호 D S c k 및 스타트 펄스 D S s p에 따라 동작하고, 소정의 제어신호를 대응하는 주사선 D S에 출력하고 있다. 마찬가지로 제1보정용 스캐너(71)도 클럭 신호 A Z1c k와 스타트 펄스 A Z1s p의 입력을 받아서 동작한다. 제2보정용 스캐너(72)도 클럭 신호 A Z2c k와 A Z2s p의 공급을 외부로부터 받고, 소정의 제어신호를 대응하는 주사선 A Z2에 출력한다.

<92> 도 21은, 도 20에 나타난 선행 개발에 따른 표시장치에 삽입되는 화소의 구성을 나타내는 회로도이다. 도시하는 바와 같이 화소 회로(2)는, 샘플링 트랜지스터 T1과, 3개의 스위칭 트랜지스터 T2,T3,T4와, 구동 트랜지스터 T5와, 저장 용량 C1과, 발광소자 E L을 포함한다. 샘플링 트랜지스터 T1은, 소정의 샘플링 기간(영상신호 기록기간)에 주사선 W S로부터 공급되는 제어신호에 따라 전도하여 신호선 S L로부터 공급된 영상신호의 신호 전위 V s i g를 저장 용량 C1에 샘플링한다. 저장 용량 C1은, 샘플링된 영상신호의 신호 전위 V s i g에 따라 구동 트랜지스터 T5의 게이트 G에 입력 전압 V g s를 인가한다. 구동 트랜지스터 T5는, 입력 전압 V g s에 따른 출력 전류 I d s를 발광소자 E L에 공급한다. 발광소자 E L은, 소정의 발광 기간 동안 구동 트랜지스터 T5로부터 공급되는 출력 전류 I d s에 의해 영상전위의 신호 전위 V s i g에 따른 휘도로 발광한다. 또한 발광소자 E L의 애노드는 구동 트랜지스터 T5의 소스 S에 접속하는 한편, 캐소드는 소정의 접지전위(캐소드 전위) V c a t에 접속하고 있다. 본 명세서에서는 구동 트랜지스터 T5의 소스 S를 접속 노드로 부르는 경우가 있다.

<93> 스위칭 트랜지스터 T2는, 샘플링 기간에 앞서서 주사선 A Z1로부터 공급되는 제어신호에 따라 전도하여 구동 트랜지스터 T5의 게이트 G를 소정의 전위 V o f s에 설정한다. 스위칭 트랜지스터 T4는, 샘플링 기간(기록 기간)에 앞서서 주사선 A Z2로부터 공급되는 제어신호에 따라 전도하여 구동 트랜지스터 T5의 소스 S(출력 노드)를 소정의 전위 V s s에 설정한다. 스위칭 트랜지스터 T3은, 마찬가지로 기록 기간에 앞서서 주사선 D S으로부터 공급되는 제어신호에 따라 전도하여 구동 트랜지스터 T5를 전원전위 V c c에 접속하고, 이로써 구동 트랜지스터 T5의 임계 전압 V t h에 상당하는 전압을 저장 용량 C1에 유지시켜 임계 전압 V t h의 영향을 보정한다. 따라서 본 예에서는, 스위칭 트랜지스터 T2,T3,T4가 임계 전압 보정수단을 구성하고 있다. 또 샘플링 트랜지스터 T1과 스위칭 트랜지스터 T3은 공동으로 이동도 보정수단을 구성하고 있으며, 전술한 기록 기간의 일부에서 출력 전류 I d s를 저장 용량 C1로 부귀환하고, 이로써 구동 트랜지스터 T5의 이동도  $\mu$ 에 따른 보정을 가한다. 또한 이 스위칭 트랜지스터 T3은, 발광 기간에 다시 주사선 D S로부터 공급되는 제어신호에 따라 전도하여 구동 트랜지스터 T5를 전원전위 V c c에 접속하고 출력 전류 I d s를 발광소자 E L에 흐르게 한다.

<94> 이상의 설명으로부터 알 수 있는 바와 같이, 본 화소 회로(2)는 5개의 트랜지스터 T1~T5와 1개의 저장 용량 C1과 1개의 발광소자 E L로 구성되어 있다. 트랜지스터 T1,T2,T4,T5는 N채널형의 폴리실리콘 T F T이다. 트랜지스터 T3만 P채널형의 폴리실리콘 T F T다. 단 본 발명은 이것에 한정되는 것은 아니고, N채널형과 P채널형의 T F T를 적절히 혼재시킬 수 있다. 발광소자 E L은 애노드 및 캐소드를 구비한 다이오드형이며, 예를 들면 유기 E L 디바이스로 이루어진다. 이 유기 E L 디바이스는 애노드의 전위에 따라 순 바이어스 상태와 역바이어스 상태 사이를 천이하고, 또한 순 바이어스 상태 하에서 출력 전류에 의해 발광하는 한편, 화소 회로가 임계 전압 보정 동작이나 이동도 보정동작을 행할 때는 역바이어스 상태로 놓여진다. 단, 역바이어스 상태의 시간이 너무 길거나, 역바이어스 전압이 지나치게 클 경우, 유기 E L 디바이스는 손상될 우려가 생긴다. 또한 본 발명은 유기 E L 디바이스에 한정되는 것은 아니고, 발광소자는 일반적으로 전류구동으로 발광하는 모든 디바이스를 포함한다.

<95> 도 22는, 도 21에 나타난 화소의 동작 설명에 제공하는 타이밍 차트다. 이 타이밍 차트는, 시간축을 따라 각 주사선 W S, A Z1, A Z2 및 D S에 인가되는 제어신호의 파형을 나타내고 있다. 트랜지스터 T1,T2,T4는 N채널형이므로 주사선 W S, A Z1, A Z2가 각각 하이레벨일 때 온 하고, 로 레벨일 때 오프한다. 한편 트랜지스터 T3은 P채널형이므로, 주사선 D S가 하이레벨일 때 오프하고, 로 레벨일 때 온 한다. 따라서 이 타이밍 차트는, 각 트랜지스터 T1,T2,T3,T4의 온 오프 상태도 나타내고 있다. 또한 이 타이밍 차트는 각 제어신호 W S, A Z1, A Z2, D S의 파형과 함께, 구동 트랜지스터 T5의 게이트 G 및 소스 S의 전위변화도 나타내고 있다. 게이트 G와 소스 S 사이에 생기는 전압이 게이트 전압 V g s이며, 구동 트랜지스터 T5에 대한 입력 전압이 된다.

<96> 도시하는 바와 같이, 타이밍 차트는 편의적으로 기간 (1)~(8)로 구분되고 있다. 최초의 발광 기간 (1)은 앞의 필드에 속한다. 발광 기간 (1)이 끝나고 다음 필드로 들어간다. 우선 임계 전압보정을 위한 준비 기간 (2) 및 (3)이 있고, 계속해서 임계 전압 보정기간 (4)가 있고, 조정 기간 (5) 후, 기록 기간 (6) 및 (7)로 진행된다. 또한 이 기록 기간 (6) 및 (7)은, 이동도 보정기간 (7)을 포함한다. 이 후 본 필드의 발광 기간 (8)이 된다. 여기에서 발광 기간 (1) 및 (8)에서는, 구동 트랜지스터 T5의 소스 S(접속 노드)는 비교적 높은 전위에 있고, 발광소자 E L은 순 바이어스 상태가 되어 발광하고 있다. 이에 대하여 기간 (2)~(7)은 비발광 기간으로, 구동 트랜지스터 T5의 소스 S는 비교적 낮은 전위에 있고, 역바이어스 상태가 되어 발광소자 E L은 비발광 상태에 있

다. 특히 준비 기간 (3)에서는 소스S의 전위가 깊게 떨어지고, 강한 역바이어스 상태가 된다.

- <97> 도 22의 타이밍 차트에서 알 수 있는 바와 같이, 이 선행 개발에 따른 표시장치도, 비발광 기간 (2)~ (7)에서, 구동 트랜지스터 T5의 소스S에 큰 마이너스 바이어스가 인가된다. 이 마이너스 바이어스가 그대로 발광소자E L에 인가되므로, 발광소자E L이 비발광 기간 동안 역바이어스 상태로 놓여져 손상의 우려가 있다.
- <98> 도 23은, 본 발명에 따른 표시장치의 다른 실시예를 나타내는 회로도이다. 이 실시예는 도 21에 나타난 선행 개발에 따른 표시장치를 개선한 것이며, 이해를 쉽게 하기 위해 대응하는 부분에는 대응하는 참조번호를 붙이고 있다. 다른 점은, 구동 트랜지스터 T5의 출력 노드 S와 발광소자E L의 애노드 사이에 스위칭 트랜지스터 T6을 삽입한 것이다. 또한 이 스위칭 트랜지스터 T6의 게이트에는 주사선S S 을 통해 스위칭 스캐너(6)가 접속하고 있으며, 비발광 기간 동안 이 스위칭 트랜지스터 T6을 오프하고 있다. 이에 따라 비발광 기간 동안 발광소자E L은 구동 트랜지스터 T5의 출력 노드 S로부터 분리되고 있기 때문에, 역바이어스 상태가 되지 않는다. 또한 출력 노드 S와 고정 전위V c a t 사이에 보조 용량C s u b가 접속되어 있다.
- <99> 본 발명에 따른 표시장치는, 도 27에 나타내는 바와 같은 박막 디바이스 구성을 가진다. 본 도면은, 절연성의 기판에 형성된 화소의 모식적인 단면구조를 나타내고 있다. 도시하는 바와 같이, 화소는, 복수의 박막 트랜지스터를 포함하는 트랜지스터부(도면에서는 1개의 T F T를 예시), 저장 용량 등의 용량부 및 유기E L소자 등의 발광부를 포함한다. 기판 위에 T F T프로세스에서 트랜지스터부나 용량부가 형성되고, 그 위에 유기E L소자 등의 발광부가 적층되어 있다. 그 위에 접착체를 통해 투명한 대향기판을 붙여 플랫 패널로 하고 있다.
- <100> 본 발명에 따른 표시장치는, 도 28에 나타내는 바와 같이, 플레트형의 모듈 형상의 것을 포함한다. 예를 들면 절연성의 기판 위에, 유기E L소자, 박막트랜지스터, 박막용량 등으로 이루어지는 화소를 매트릭스 모양으로 집적 형성한 화소 어레이부를 설치한다. 이 화소 어레이부(화소 매트릭스부)를 둘러싸도록 접착체를 배치하고, 유리 등의 대향 기판을 붙여서 표시 모듈로 한다. 이 투명한 대향기판에는 필요에 따라, 칼라필터, 보호막, 차광막 등을 설치해도 된다. 표시 모듈에는, 외부로부터 화소 어레이부로의 신호 등을 입출력하기 위한 커넥터로서 예를 들면 F P C(플렉시블 프린터 서킷)을 형성해도 된다.
- <101> 이상에서 설명한 본 발명에 있어서의 표시장치는, 플랫 패널 형상을 가지고, 여러가지 전자기기, 예를 들면 디지털 카메라, 노트북형 퍼스널컴퓨터, 휴대전화, 비디오 카메라 등, 전자기기에 입력되거나 혹은 전자기기 내에서 생성한 영상신호를 화상 혹은 영상으로서 표시하는 모든 분야의 전자기기의 디스플레이에 적용하는 것이 가능하다. 이하 이러한 표시장치가 적용된 전자기기의 예를 나타낸다.
- <102> 도 29는 본 발명이 적용된 텔레비전이며, 프론트 패널(12), 필터 유리(13) 등으로 구성되는 영상 표시 화면(11)을 포함하고, 본 발명의 표시장치를 그 영상표시 화면(11)에 사용함으로써 제작된다.
- <103> 도 30은 본 발명이 적용된 디지털 카메라이며, 위가 정면도이고 아래가 배면도이다. 이 디지털 카메라는, 촬상 렌즈, 플래쉬용의 발광부(15), 표시부(16), 콘트롤 스위치, 메뉴 스위치, 셔터(19) 등을 포함하고, 본 발명의 표시장치를 그 표시부(16)에 사용함으로써 제작된다.
- <104> 도 31은 본 발명이 적용된 노트북형 퍼스널컴퓨터, 본체(20)에는 문자 등을 입력할 때 조작되는 키보드(21)를 포함하고, 본체 커버에는 화상을 표시하는 표시부(22)를 포함하고, 본 발명의 표시장치를 그 표시부(22)에 사용함으로써 제작된다.
- <105> 도 32는 본 발명이 적용된 휴대 단말장치이며, 왼쪽이 열린 상태를 나타내고, 오른쪽이 닫힌 상태를 나타내고 있다. 이 휴대 단말장치는, 상측 케이싱(23), 하측 케이싱(24), 연결부(여기에서는 힌지부)(25), 디스플레이(26), 서브 디스플레이(27), 픽처 라이트(28), 카메라(29) 등을 포함하고, 본 발명의 표시장치를 그 디스플레이(26)나 서브 디스플레이(27)에 사용함으로써 제작된다.
- <106> 도 33은 본 발명이 적용된 비디오카메라이며, 본체부(30), 앞쪽을 향한 측면에 피사체 촬영용의 렌즈(34), 촬영시의 스타트/스톱 스위치(35), 모니터(36) 등을 포함하고, 본 발명의 표시장치를 그 모니터(36)에 사용함으로써 제작된다.

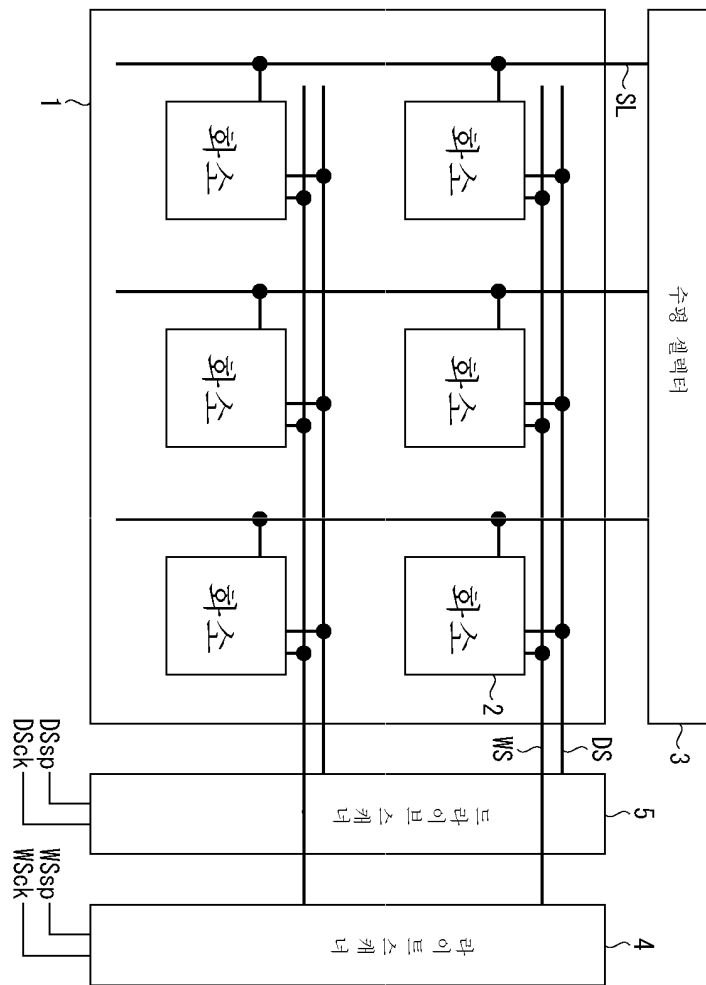
**도면의 간단한 설명**

- <26> 도 1은, 선행 개발에 따른 표시장치의 전체구성을 나타내는 블럭도이다.
- <27> 도 2는, 도 1에 나타난 표시장치에 조립되는 화소의 구성을 나타내는 회로도이다.

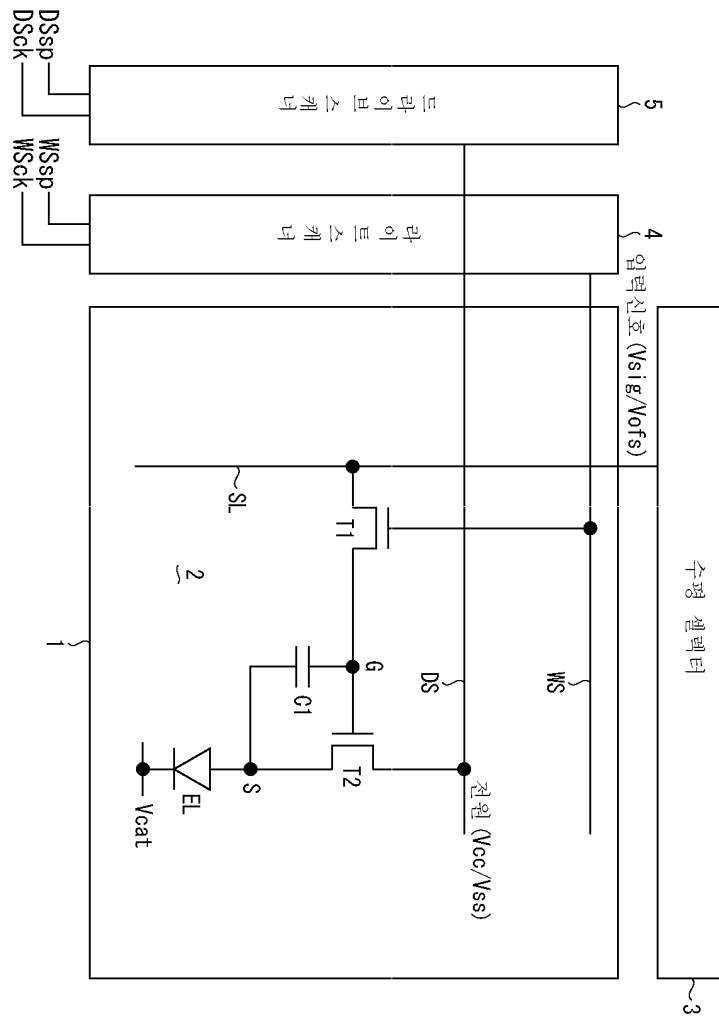
- <28> 도 3은, 도 2에 나타난 화소의 동작 설명에 제공하는 타이밍 차트다.
- <29> 도 4는, 마찬가지로 도 2에 나타난 화소의 동작 설명에 제공하는 모식도이다.
- <30> 도 5는, 마찬가지로 동작 설명에 제공하는 모식도이다.
- <31> 도 6은, 마찬가지로 동작 설명에 제공하는 모식도이다.
- <32> 도 7은, 마찬가지로 동작 설명에 제공하는 모식도이다.
- <33> 도 8은, 마찬가지로 동작 설명에 제공하는 그래프이다.
- <34> 도 9는, 마찬가지로 동작 설명에 제공하는 모식도이다.
- <35> 도 10은, 마찬가지로 동작 설명에 제공하는 그래프이다.
- <36> 도 11은, 마찬가지로 동작 설명에 제공하는 모식도이다.
- <37> 도 12는, 본 발명에 따른 표시장치의 실시예를 나타내는 회로도이다.
- <38> 도 13은, 도 12에 나타난 표시장치의 동작 설명에 제공하는 타이밍 차트다.
- <39> 도 14는, 마찬가지로 도 12에 나타난 본 발명에 따른 표시장치의 동작 설명에 제공하는 모식도이다.
- <40> 도 15는, 마찬가지로 동작 설명에 제공하는 모식도이다.
- <41> 도 16은, 마찬가지로 동작 설명에 제공하는 모식도이다.
- <42> 도 17은, 마찬가지로 동작 설명에 제공하는 모식도이다.
- <43> 도 18은, 마찬가지로 동작 설명에 제공하는 모식도이다.
- <44> 도 19는, 마찬가지로 동작 설명에 제공하는 모식도이다.
- <45> 도 20은, 선행 개발에 따른 표시장치의 다른 예를 나타내는 블록도이다.
- <46> 도 21은, 도 20에 나타난 표시장치에 조립되는 화소의 구성을 나타내는 회로도이다.
- <47> 도 22는, 도 21에 나타난 화소의 동작 설명에 제공하는 타이밍 차트다.
- <48> 도 23은, 본 발명에 따른 표시장치의 다른 실시예를 나타내는 회로도이다.
- <49> 도 24는, 종래의 표시장치의 일 예를 나타내는 회로도이다.
- <50> 도 25는, 도 24에 나타난 종래의 표시장치의 동작 설명에 제공하는 그래프이다.
- <51> 도 26은, 종래의 표시장치의 다른 예를 나타내는 회로도이다.
- <52> 도 27은, 본 발명에 따른 표시장치의 디바이스 구성을 나타내는 단면도이다.
- <53> 도 28은, 본 발명에 따른 표시장치의 모듈 구성을 나타내는 평면도이다.
- <54> 도 29는, 본 발명에 따른 표시장치를 구비한 텔레비전 세트를 나타내는 사시도이다.
- <55> 도 30은, 본 발명에 따른 표시장치를 구비한 디지털 스틸 카메라를 나타내는 사시도이다.
- <56> 도 31은, 본 발명에 따른 표시장치를 구비한 노트북형 퍼스널컴퓨터를 나타내는 사시도이다.
- <57> 도 32는, 본 발명에 따른 표시장치를 구비한 휴대 단말장치를 나타내는 모식도이다.
- <58> 도 33은, 본 발명에 따른 표시장치를 구비한 비디오카메라를 나타내는 사시도이다.

도면

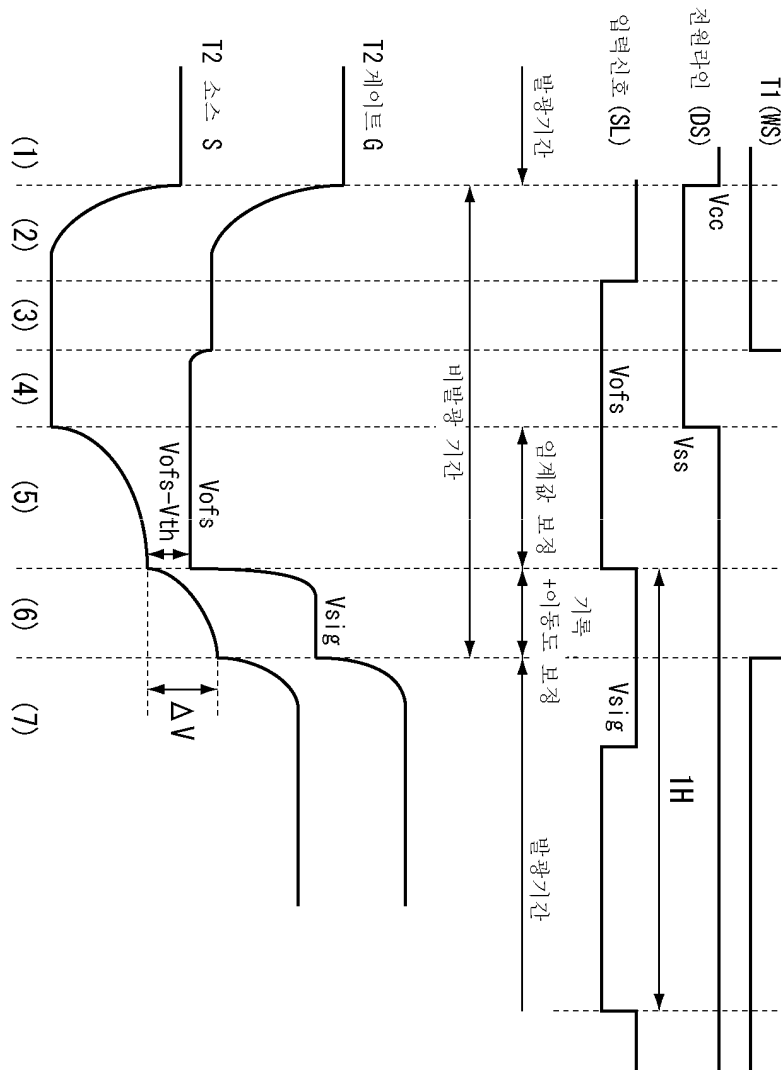
도면1



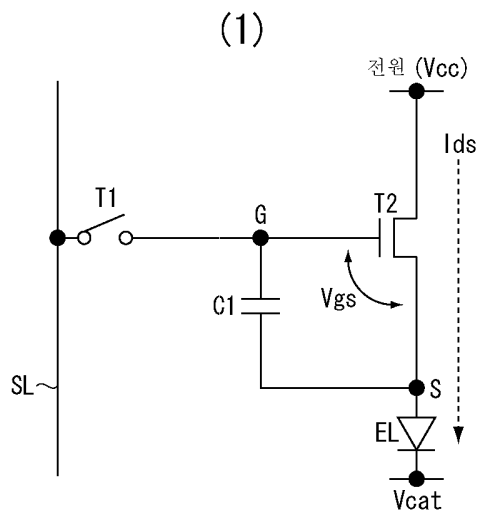
도면2



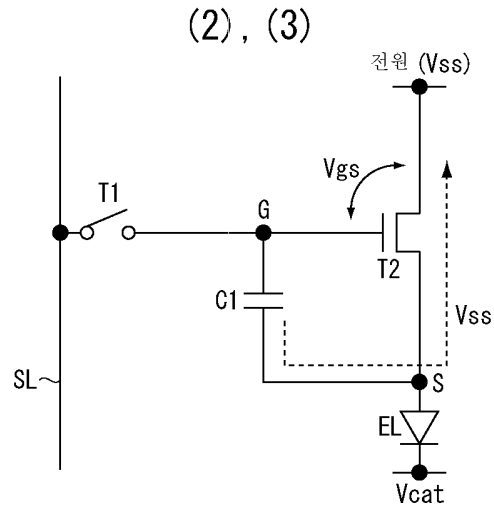
도면3



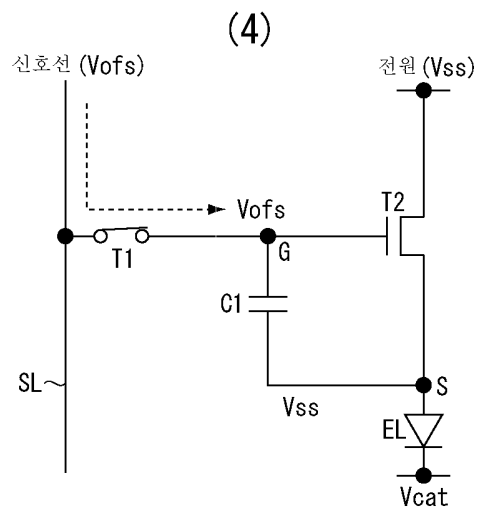
도면4



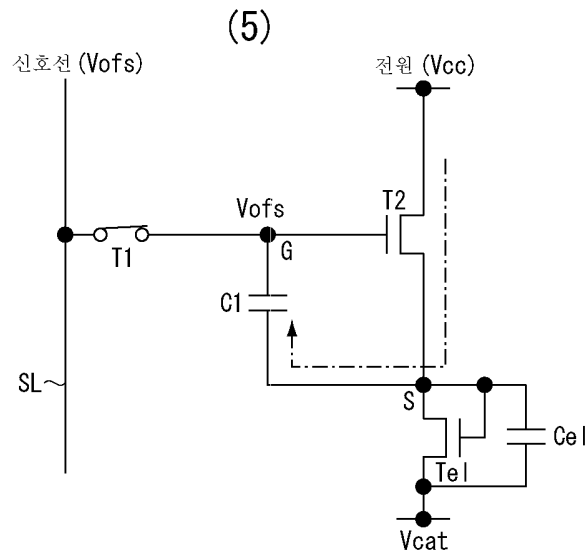
도면5



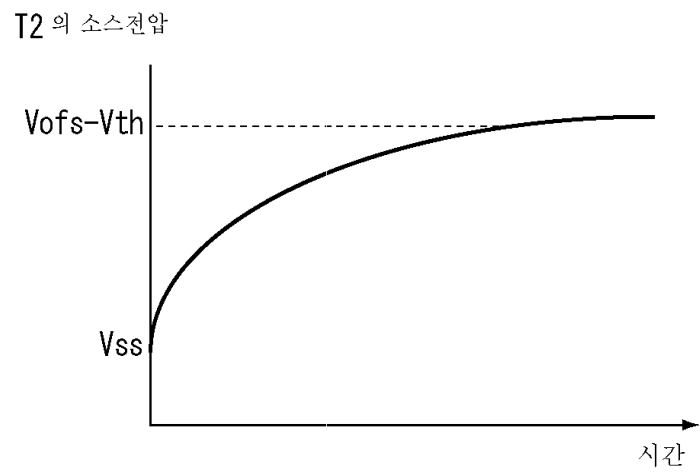
도면6



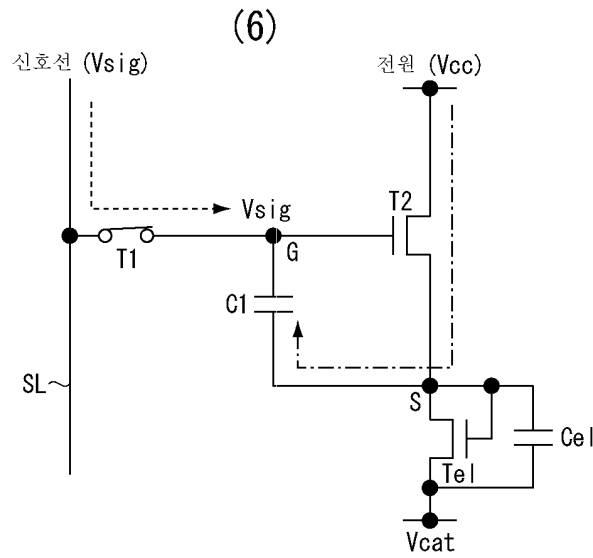
도면7



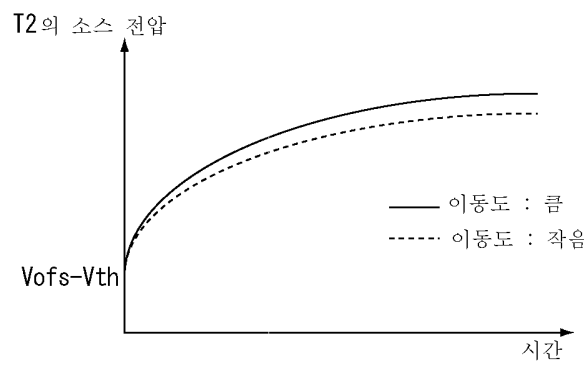
도면8



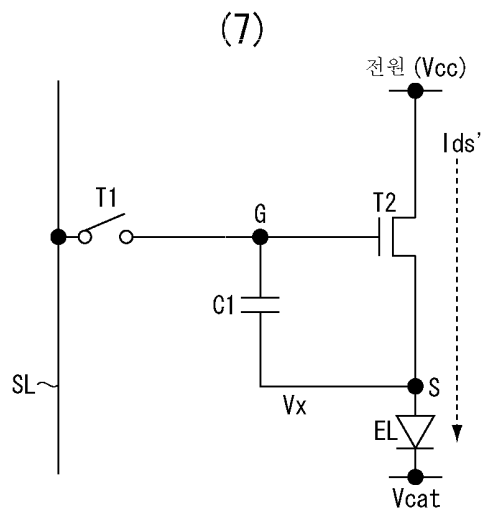
도면9



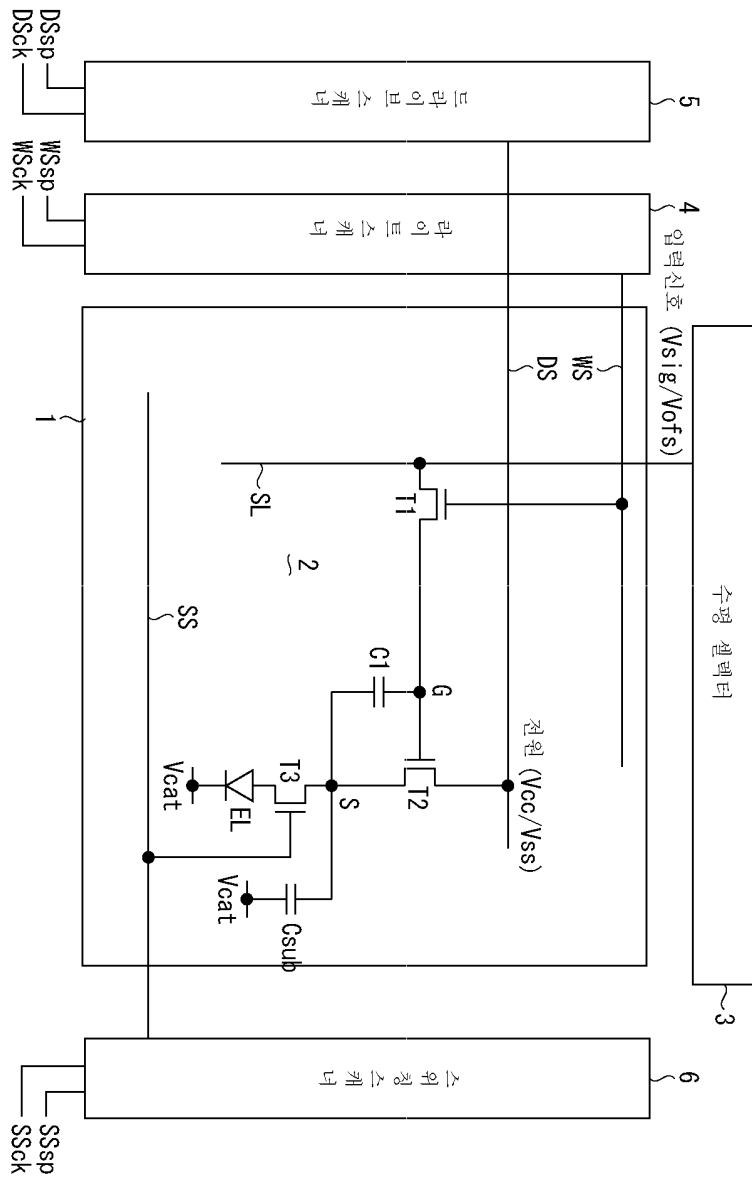
도면10



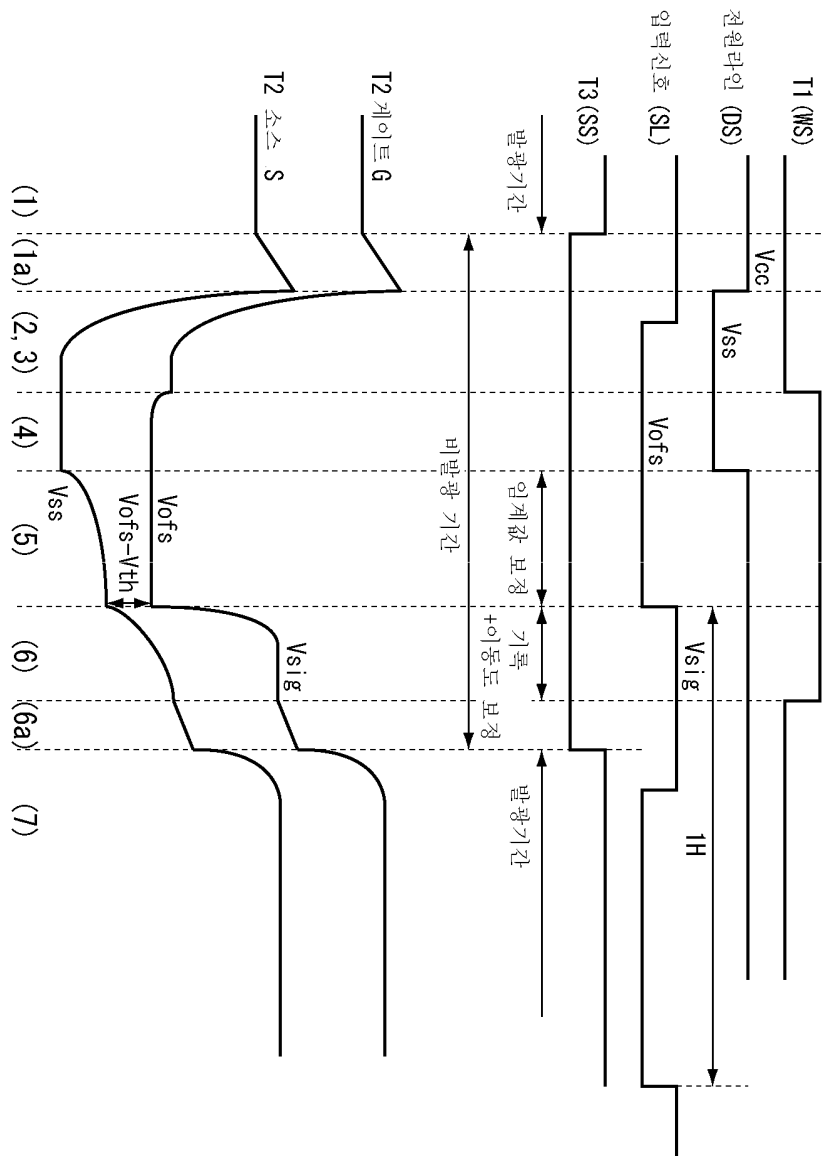
도면11



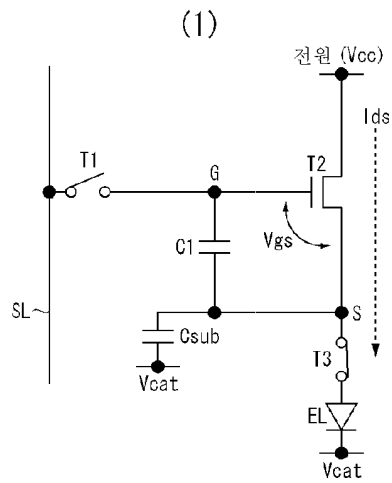
도면12



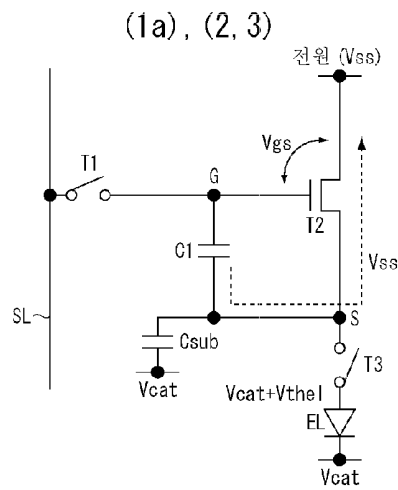
도면13



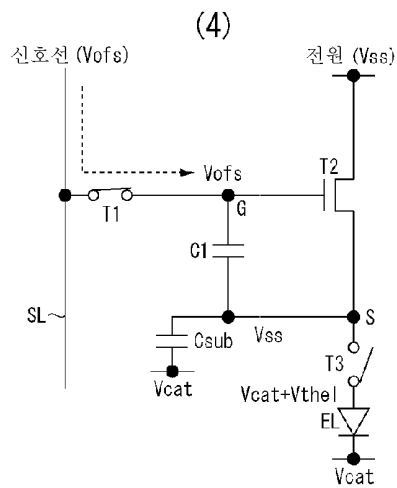
도면14



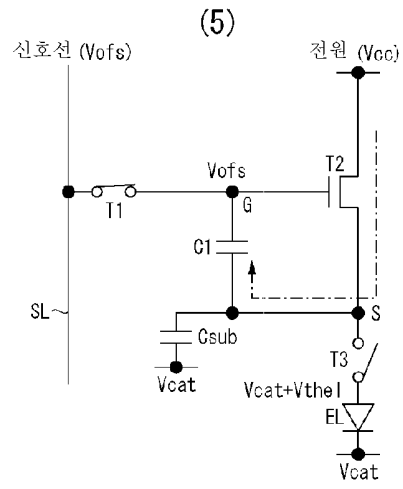
도면15



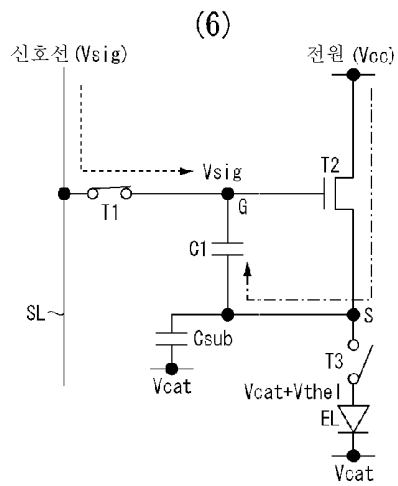
도면16



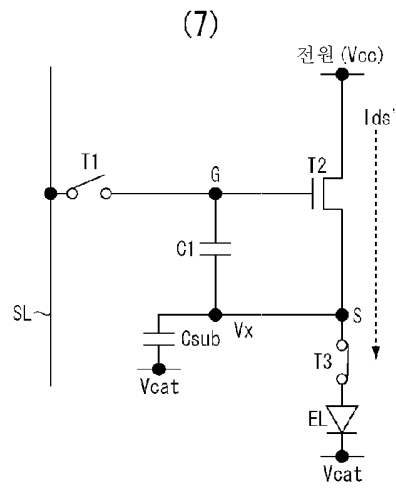
도면17



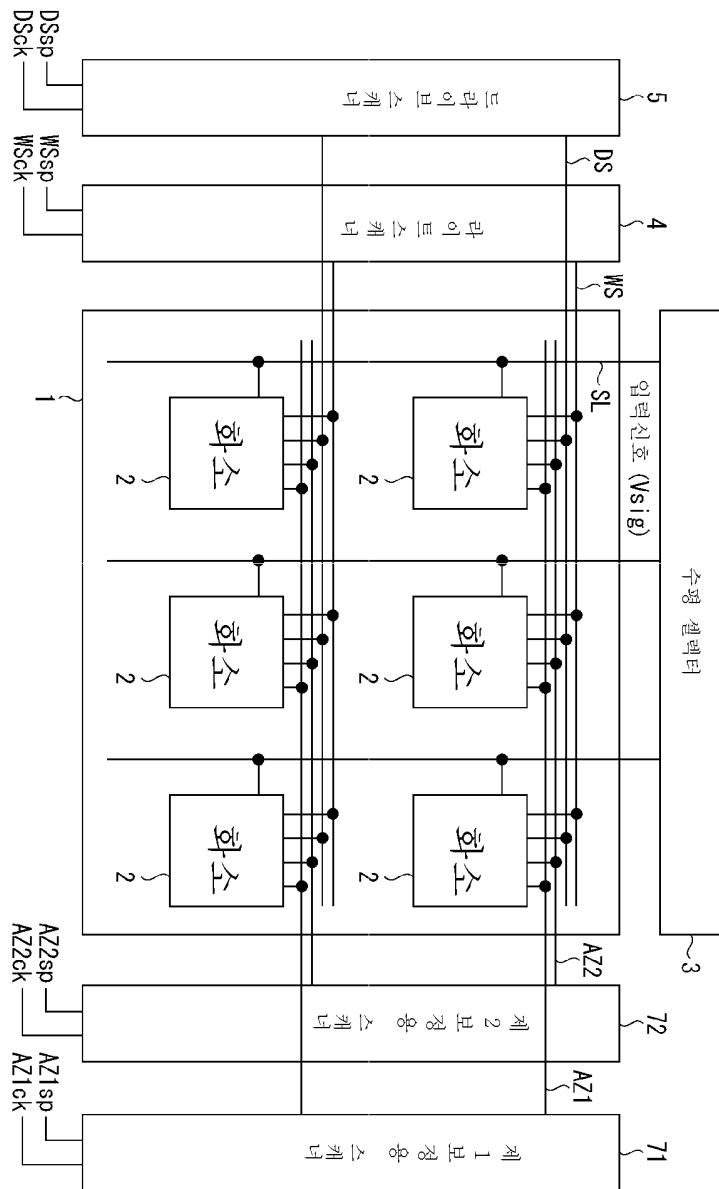
도면18



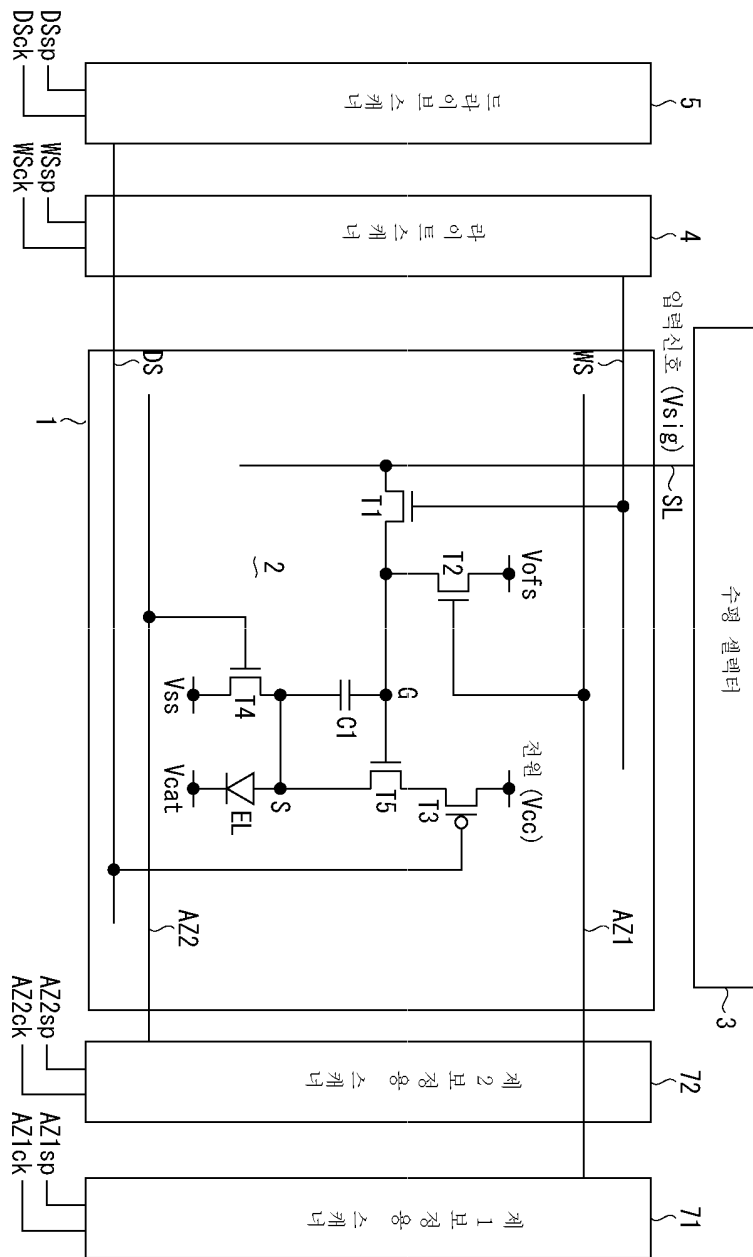
도면19



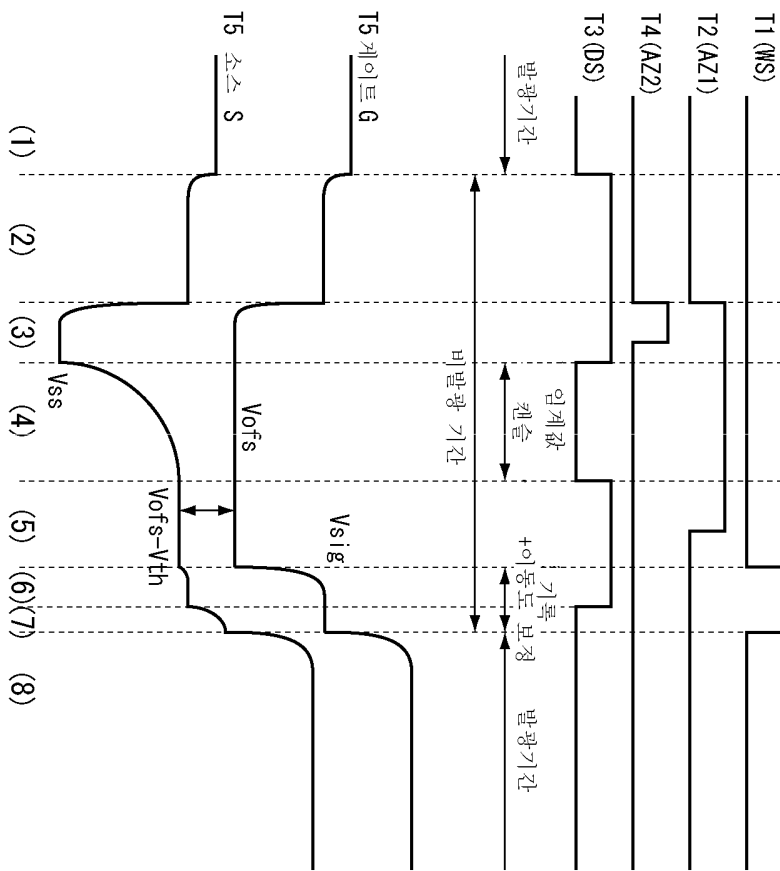
도면20



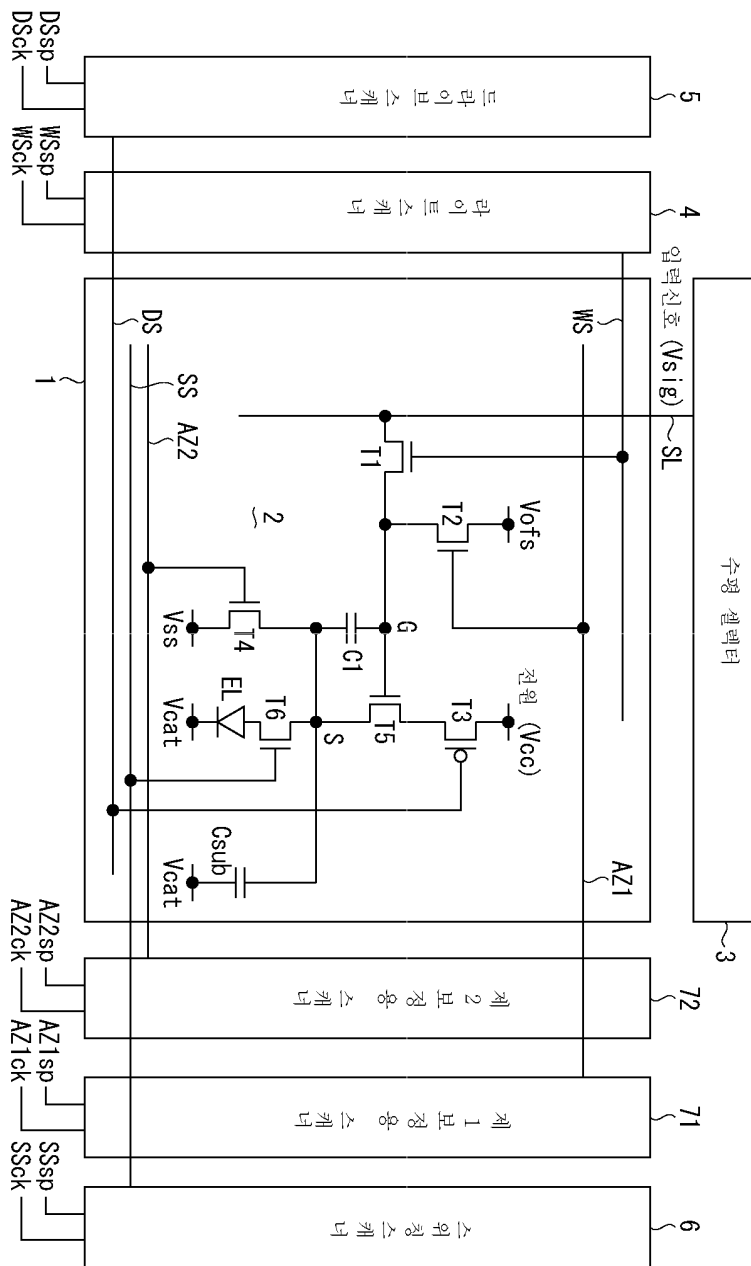
도면21



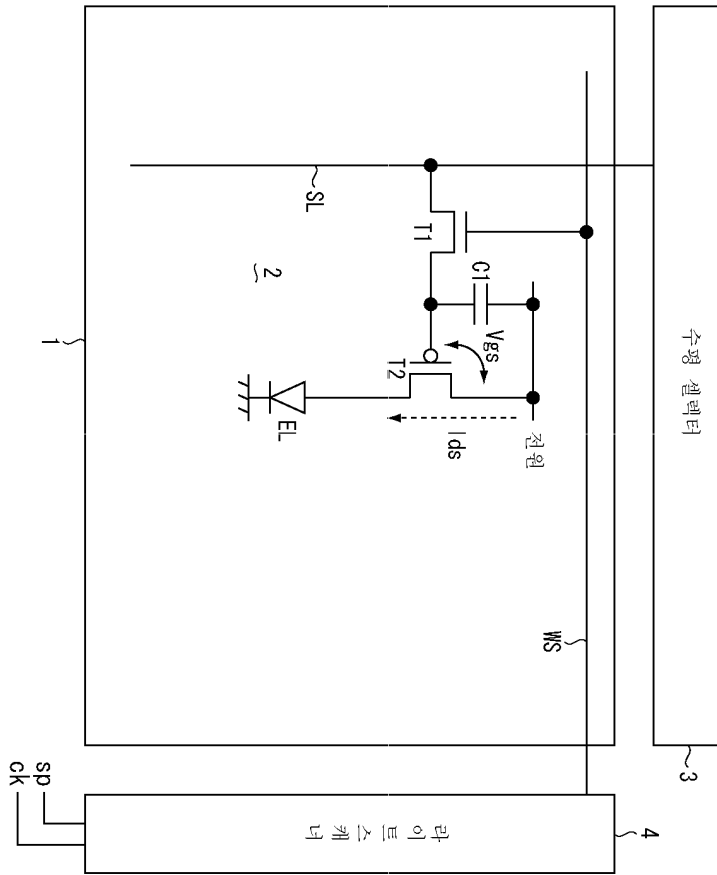
도면22



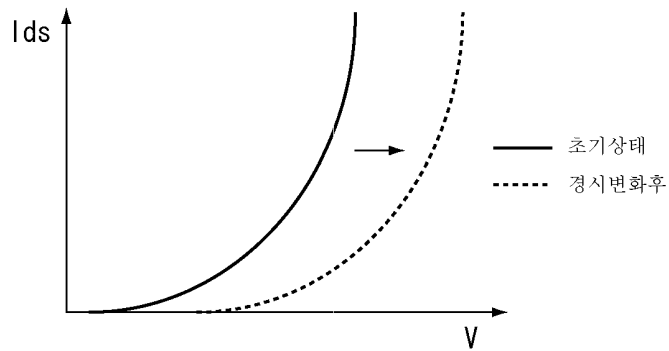
도면23



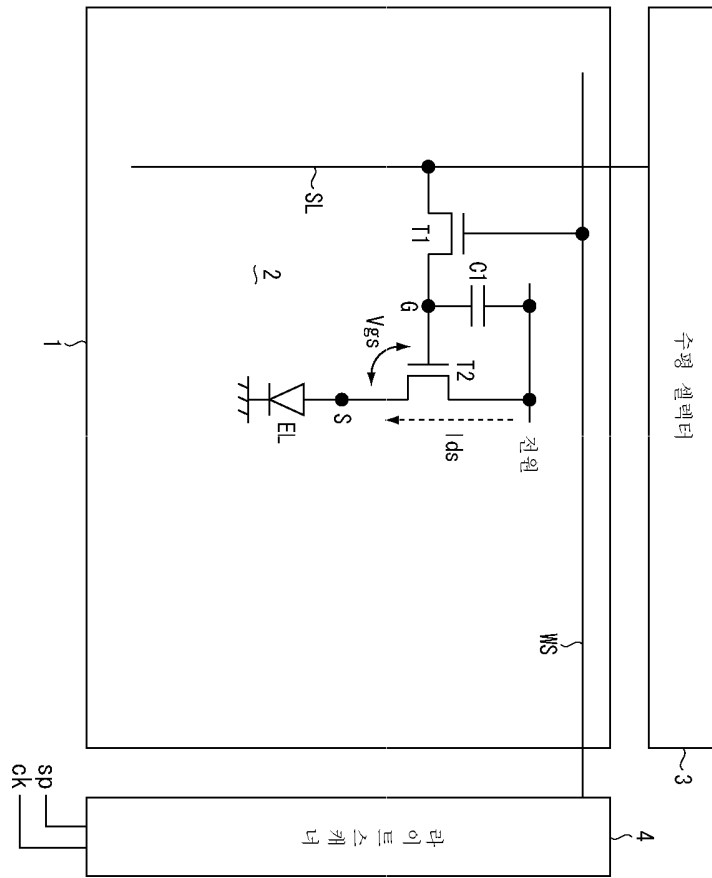
도면24



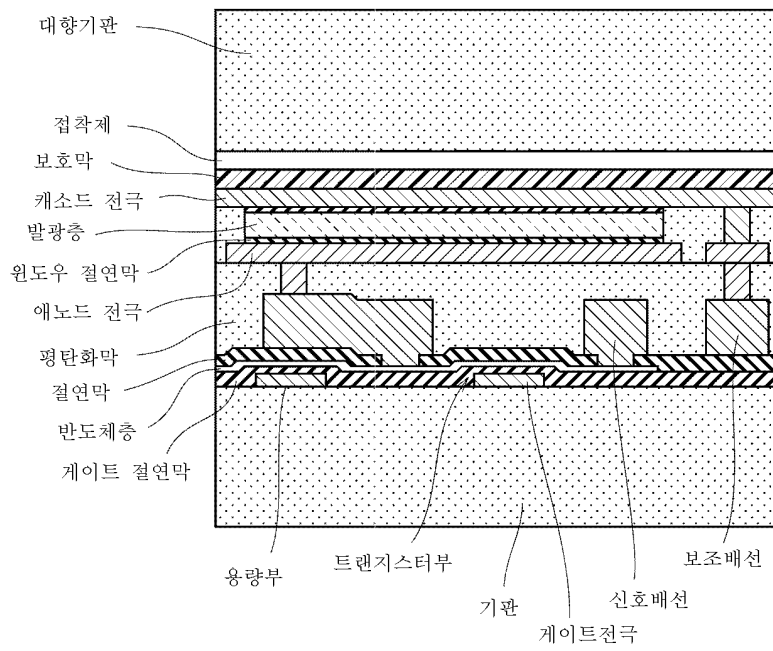
도면25



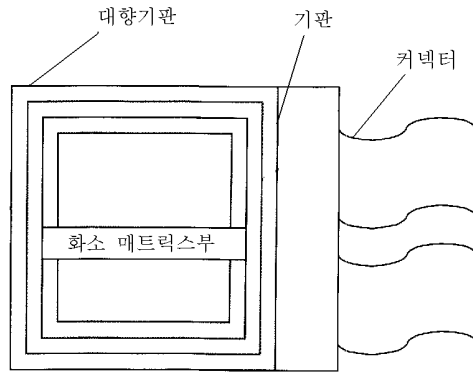
도면26



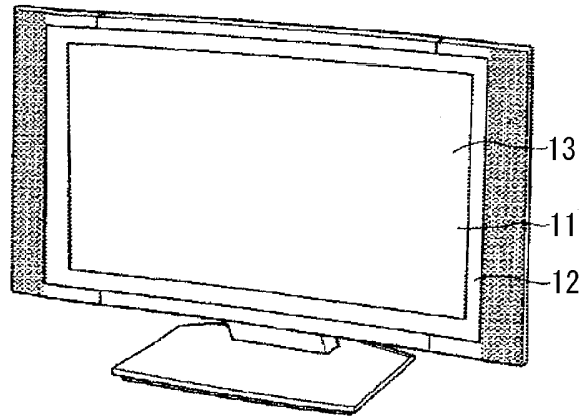
도면27



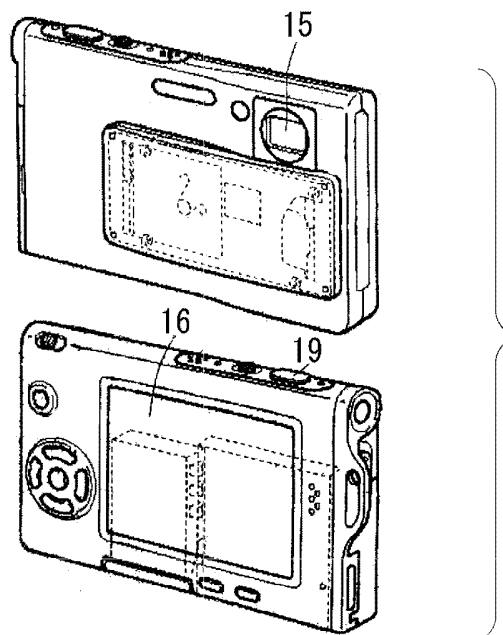
도면28



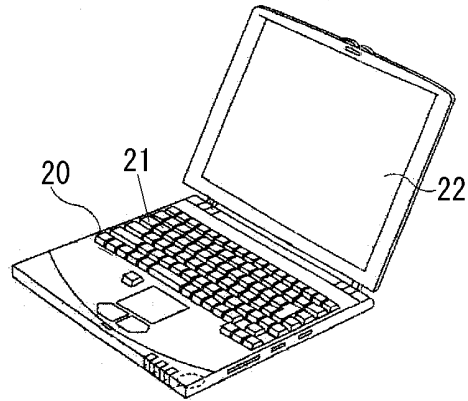
도면29



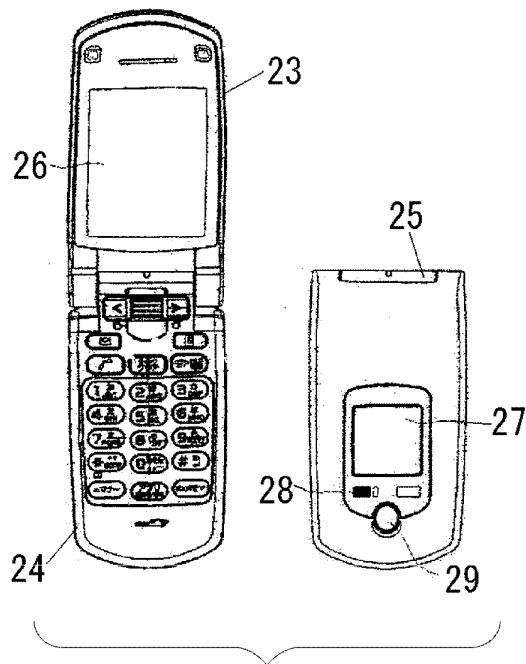
도면30



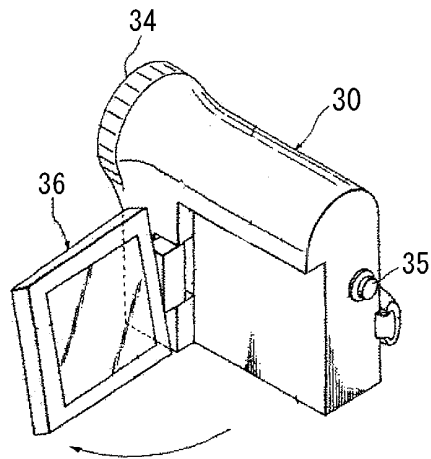
도면31



도면32



도면33



专利名称(译)	显示装置及其驱动方法		
公开(公告)号	<a href="#">KR1020090104639A</a>	公开(公告)日	2009-10-06
申请号	KR1020087021581	申请日	2007-11-28
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	UCHINO KATSUHIDE 우치노카쓰히데 YAMAMOTO TETSURO 야마모토테츠로		
发明人	우치노카쓰히데 야마모토테츠로		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G2300/0842 G09G2300/0861 G09G2320/043 G09G2300/0866 G09G3/3233 G09G2300/0819 G09G2310/0256		
代理人(译)	LEE HWA我		
优先权	2007005646 2007-01-15 JP		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

采样晶体管T1根据从扫描线WS提供的控制信号导通，并将从信号线SL提供的视频信号记录在存储电容器C1中。驱动晶体管T2根据记录在存储电容器C1中的视频信号的信号电位将驱动电流输出到输出节点S。开关晶体管T3设置在输出节点S和发光元件EL之间，并且导通预定的发光时段，以向发光元件EL提供驱动电流并发出具有与视频信号对应的亮度的光，从而通过在非发光时段期间执行的像素2的操作，防止输出节点S处的电位作为反向偏置电压施加到二极管型发光元件EL。

