



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0102644
(43) 공개일자 2009년09월30일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/20 (2006.01)

(21) 출원번호 10-2009-0021034

(22) 출원일자 2009년03월12일

심사청구일자 없음

(30) 우선권주장

JP-P-2008-080097 2008년03월26일 일본(JP)

(71) 출원인

소니 가부시키 가이샤

일본국 도쿄도 미나토쿠 코난 1-7-1

(72) 발명자

아사노 미쓰루

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시키 가이샤 나이

야마모토 테츠로

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시키 가이샤 나이

우치노 카쓰히데

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시키 가이샤 나이

(74) 대리인

이화익, 김홍두

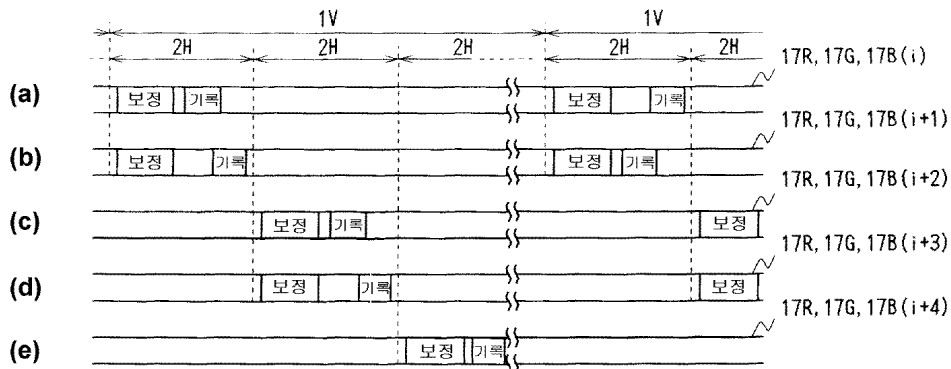
전체 청구항 수 : 총 10 항

(54) 화상표시장치 및 화상표시방법

(57) 요약

본 발명은 화상표시장치 및 화상표시방법에 관한 것으로서, 예를 들면 유기EL소자에 의한 액티브 매트릭스형 표시장치에 적용하여, 복수 라인에서 동시에 구동 트랜지스터의 임계값전압의 편차보정처리를 실행할 경우에, 가로 방향의 줄무늬의 발생을 방지해서 화질의 열화를 효과적으로 회피한다. 본 발명은 구동 트랜지스터의 임계값전압의 편차보정처리를 동시에 실행하는 복수 라인에 있어서, 시간축 방향 및 또는 주사선 방향으로, 임계값전압의 편차보정처리에 대한 계조설정처리의 순서를 교체한다.

대표도



특허청구의 범위

청구항 1

화소회로를 매트릭스 모양으로 배치해서 형성된 표시부에 대하여, 신호선 구동회로 및 주사선 구동회로에 의해 상기 화소회로를 구동함으로써, 상기 표시부에서 원하는 화상을 표시하는 화상표시장치로서,

상기 화소회로는,

적어도 발광소자와,

신호레벨 유지용 콘텐서와,

상기 발광소자를 구동하는 구동 트랜지스터와,

상기 주사선 구동회로로부터 출력되는 기록신호에 의해 온 동작하는 기록 트랜지스터를 갖고,

상기 신호선 구동회로 및 주사선 구동회로의 구동에 의해, 비발광 기간과 발광 기간을 반복하고,

상기 비발광 기간에, 상기 신호레벨 유지용 콘텐서의 단자간 전압을 상기 구동 트랜지스터의 임계값전압에 의존한 전압으로 설정하는 임계값전압의 편차보정처리를 실행한 후, 상기 기록 트랜지스터를 온 동작시켜서, 상기 발광소자의 발광 휘도를 나타내는 계조전압을 상기 신호레벨 유지용 콘텐서에 설정된 전압으로 보정해서 상기 구동 트랜지스터에 설정하는 계조설정처리를 실행하고,

상기 발광 기간에, 상기 구동 트랜지스터에 의하여 상기 발광소자를 구동해서 상기 계조설정처리에서 설정된 계조로 발광소자를 발광시키고,

상기 표시부는,

상기 신호선 구동회로 및 주사선 구동회로의 구동에 의해,

복수 라인의 상기 화소회로에서, 상기 임계값전압의 편차보정처리를 동시에 실행한 후, 상기 계조설정처리를 순차 실행하고,

상기 복수 라인의 상기 화소회로에서, 시간축 방향 및 또는 주사선 방향으로, 상기 임계값전압의 편차보정처리에 대한 상기 계조설정처리의 순서를 교체하는 것을 특징으로 하는 화상표시장치.

청구항 2

제 1항에 있어서,

상기 화소회로는,

상기 임계값전압의 편차보정처리에 있어서,

상기 신호레벨 유지용 콘텐서의 단자간 전압을 상기 구동 트랜지스터의 임계값전압 이상의 전압으로 설정하는 준비처리 후, 상기 신호레벨 유지용 콘텐서의 단자간 전압을 상기 구동 트랜지스터를 통해 방전함으로써, 상기 신호레벨 유지용 콘텐서의 단자간 전압을 상기 구동 트랜지스터의 임계값전압으로 설정하고,

상기 준비처리에 있어서,

상기 기록 트랜지스터에 의해 상기 구동 트랜지스터의 게이트를 상기 신호선에 접속하여, 상기 신호선에 의해 상기 신호레벨 유지용 콘텐서의 게이트측 단을 소정 전압으로 설정하는 것과 함께,

상기 구동 트랜지스터의 드레인 전압의 하강에 의해, 상기 구동 트랜지스터를 통해 상기 신호레벨 유지용 콘텐서의 상기 발광소자측 단의 전압을 하강시키는 것에 의해, 상기 신호레벨 유지용 콘텐서의 단자간 전압을 상기 구동 트랜지스터의 임계값전압 이상의 전압으로 설정하는 것을 특징으로 하는 화상표시장치.

청구항 3

제 1항에 있어서,

상기 복수 라인인, 연속하는 라인인 것을 특징으로 하는 화상표시장치.

청구항 4

제 1항에 있어서,

상기 표시부는,

상기 계조설정처리의 순서의 교체에 연동하여, 상기 비발광 기간을 종료하는 타이밍을 교체하여, 상기 복수 라인의 화소회로에 있어서의 상기 발광 기간의 길이가 동일해지도록 설정된 것을 특징으로 하는 화상표시장치.

청구항 5

제 1항에 있어서,

상기 복수 라인이, 연속하는 2라인이며,

상기 표시부는,

연속하는 필드에 있어서, 상기 연속하는 2라인에 있어서의 상기 계조설정처리의 순서를 교체하는 것에 의해, 상기 복수 라인의 상기 화소회로에 있어서, 시간축 방향으로, 상기 임계값전압의 편차보정처리에 대한 상기 계조설정처리의 순서를 교체하는 것을 특징으로 하는 화상표시장치.

청구항 6

제 1항에 있어서,

상기 복수 라인이, 연속하는 3라인 이상이며,

상기 표시부는,

연속하는 필드에 있어서, 상기 복수 라인에 있어서의 상기 계조설정처리의 순서를 순차 순환적으로 교체하는 것에 의해, 상기 복수 라인의 상기 화소회로에 있어서, 시간축 방향으로, 상기 임계값전압의 편차보정처리에 대한 상기 계조설정처리의 순서를 교체하는 것을 특징으로 하는 화상표시장치.

청구항 7

제 1항에 있어서,

상기 복수 라인이, 연속하는 3라인 이상이며,

상기 표시부는,

연속하는 필드에 있어서, 상기 복수 라인에 있어서의 상기 계조설정처리의 순서를 역전시킴으로써, 상기 복수 라인의 상기 화소회로에 있어서, 시간축 방향으로, 상기 임계값전압의 편차보정처리에 대한 상기 계조설정처리의 순서를 교체하는 것을 특징으로 하는 화상표시장치.

청구항 8

제 1항에 있어서,

상기 복수 라인이, 연속하는 복수 라인이며,

상기 표시부는,

연속하는 필드에 있어서, 상기 임계값전압의 편차보정처리를 동시에 실행해서 상기 계조설정처리를 순차 실행하는 상기 복수 라인을 교체하는 것에 의해, 상기 복수 라인의 화소회로에 있어서, 상기 시간축 방향으로, 상기 임계값전압의 편차보정처리에 대한 상기 계조설정처리의 순서를 교체하는 것을 특징으로 하는 화상표시장치.

청구항 9

제 1항에 있어서,

상기 표시부는,

상기 복수 라인의 상기 화소회로에 있어서, 주사선에 대한 접속이 상기 주사선 방향에서 달라지도록 설정됨으로써, 상기 주사선 방향으로, 상기 임계값전압의 편차보정처리에 대한 상기 계조설정처리의 순서를 교체하는 것을

특징으로 하는 화상표시장치.

청구항 10

화소회로를 매트릭스 모양으로 배치해서 형성된 표시부에 대하여, 신호선 구동회로 및 주사선 구동회로에 의해 상기 화소회로를 구동함으로써, 상기 표시부에서 원하는 화상을 표시하는 화상표시장치에 있어서의 화상표시방법으로서,

상기 화소회로는,

적어도 발광소자와,

신호레벨 유지용 콘덴서와,

상기 발광소자를 구동하는 구동 트랜지스터와,

상기 주사선 구동회로로부터 출력되는 기록신호에 의해 온 동작하는 기록 트랜지스터를 갖고,

상기 화상표시방법은,

상기 신호선 구동회로 및 주사선 구동회로의 구동에 의해, 상기 발광소자의 발광을 정지시키는 비발광 스텝과, 상기 발광소자를 발광시키는 발광 스텝을 반복하고,

상기 비발광 스텝에서,

상기 신호레벨 유지용 콘덴서의 단자간 전압을 상기 구동 트랜지스터의 임계값전압에 의존한 전압으로 설정하는 임계값전압의 편차보정처리를 실행한 후, 상기 기록 트랜지스터를 온 동작시켜서, 상기 발광소자의 발광 휘도를 나타내는 계조전압을 상기 신호레벨 유지용 콘덴서에 설정된 전압으로 보정해서 상기 구동 트랜지스터에 설정하는 계조설정처리를 실행하고,

상기 발광 스텝에서,

상기 구동 트랜지스터에 의해 상기 발광소자를 구동해서 상기 계조설정처리에서 설정된 계조로 상기 발광소자를 발광시키고,

상기 비발광 스텝에서,

상기 신호선 구동회로 및 주사선 구동회로의 구동에 의해,

복수 라인의 상기 화소회로에 있어서, 상기 임계값전압의 편차보정처리를 동시에 실행한 후, 상기 계조설정처리를 순차 실행하고,

상기 복수 라인의 상기 화소회로에 있어서, 시간축 방향 및 또는 주사선 방향으로, 상기 임계값전압의 편차보정 처리에 대한 상기 계조설정처리의 순서를 교체하는 것을 특징으로 하는 화상표시방법.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 화상표시장치 및 화상표시방법에 관한 것으로서, 예를 들면 유기EL(Electro Luminescence)소자에 의한 액티브 매트릭스형 표시장치에 적용할 수 있다. 본 발명은, 구동 트랜지스터의 임계값전압의 편차보정처리를 동시에 실행하는 복수 라인에 있어서, 시간축 방향 및 또는 주사선 방향으로, 임계값전압의 편차보정 처리에 대한 계조설정처리의 순서를 교체하는 것에 의해, 복수 라인에서 동시에 구동 트랜지스터의 임계값전압의 편차보정처리를 실행할 경우에, 가로방향의 줄무늬의 발생을 방지해서 화질의 열화를 효과적으로 회피한다.

배경 기술

<2> 종래, 유기EL소자를 사용한 액티브 매트릭스형 표시장치는, 유기EL소자와 유기EL소자를 구동하는 구동회로에 의한 화소회로를 매트릭스 모양으로 배치해서 표시부가 형성되고, 이 표시부의 주위에 배치한 신호선 구동회로 및 주사선 구동회로에 의해 각 화소회로를 구동해서 원하는 화상을 표시한다.

<3> 이 유기EL소자를 사용한 표시장치에 관해서, 일본국 공개특허공보 특개 2005-345722호에는, 유기EL소자를 구동하는 구동 트랜지스터의 임계값전압의 편차를 보정해서 계조를 설정함으로써, 이 임계값전압의 편차에 의한 발광 휘도의 편차를 방지하여, N채널형 트랜지스터를 사용하는 경우에도, 높은 화질을 확보하는 방법이 제안되어 있다. 또 일본국 공개특허공보 특개 2007-133284호에는, 이 임계값전압의 편차를 보정하는 처리를 복수 회의 기간으로 분할해서 실행하는 구성이 제안되어 있다.

<4> 즉 이 종류의 표시장치에 적용되는 트랜지스터에서는, 소스 드레인 전류 I_{ds} 를 다음 식에 의해 나타낼 수 있다. 이 때 V_{gs} 는 이 트랜지스터의 게이트 소스간 전압이다. 또 μ 는 이동도, W 는 채널 폭, L 은 채널 길이, C_{ox} 는 단위면적당 게이트 절연막의 용량, V_{th} 는 임계값전압이다.

<5> [수 1]

$$I_{ds} = \beta / 2 \cdot (V_{gs} - V_{th})^2$$

$$\beta = \mu \cdot W / L \cdot C_{ox} \quad \dots\dots (1)$$

<6>

<7> 따라서 트랜지스터의 게이트 소스간 전압 V_{gs} 를 설정해서 소스 드레인 전류 I_{ds} 에 의해 유기EL소자를 구동할 경우, 소스 드레인 전류 I_{ds} 는, 트랜지스터의 임계값전압 V_{th} 의 편차의 영향을 받아서 변동하고, 그 결과, 유기EL소자의 발광 휘도도 변동하게 된다.

<8> 여기에서 소스 드레인 전류 I_{ds} 및 게이트 소스간 전압 V_{gs} 를 I_{ref} 및 V_{ref} 로 놓고, (1) 식을 변형하면, 다음 식의 관계식을 얻을 수 있다.

<9> [수 2]

$$V_{ref} = (I_{ref} / (\beta / 2))^{1/2} + V_{th} \quad \dots\dots (2)$$

<10>

<11> 따라서 유기EL소자의 발광 휘도를 나타내는 전압 V_{data} 와 이 (2) 식에 의해 나타내는 전압 V_{ref} 와의 차분 전압 ($V_{data} - V_{ref}$)에 의해 게이트 소스간 전압 V_{gs} 를 설정하면, (1) 식으로부터 다음 식의 관계식을 얻을 수 있다.

<12> [수 3]

$$I_{ds} = \beta / 2 \cdot (V_{data} - (I_{ref} / (\beta / 2))^{1/2})^2$$

$$\dots\dots (3)$$

<13>

<14> 여기에서 이 (3) 식에서는, 임계값전압 V_{th} 의 항이 포함되어 있지 않은 것에 의해, 임계값전압 V_{th} 의 편차에 의한 발광 휘도의 편차를 방지할 수 있다는 것을 알 수 있다. 따라서 (2) 식에 의해 나타내는 유기EL소자를 구동하는 트랜지스터의 특성에 의한 일정 전압 V_{ref} , 일정 전류 I_{ref} 만큼 이 트랜지스터의 게이트 소스간 전압 V_{gs} , 소스 드레인 전류 I_{ds} 를 바이어스 시키면, 이 트랜지스터의 임계값전압 V_{th} 의 편차에 의한 발광 휘도의 편차를 방지할 수 있다는 것을 알 수 있다.

<15> 여기에서 $I_{ref}=0$ 으로 놓으면, (2) 식으로부터 $V_{ref}=V_{th}$ 가 되고, (3) 식은 $I_{ds}=\beta/2 \cdot (V_{data})^2$ 가 되고, 이 경우에도, 임계값전압 V_{th} 의 편차에 의한 발광 휘도의 편차를 방지할 수 있다는 것을 알 수 있다. 이 경우, 간단히, 게이트 소스간 전압 V_{gs} 의 바이어스에 의해 트랜지스터의 임계값전압 V_{th} 의 편차에 의한 발광 휘도의 편차를 보정할 수 있다는 것을 알 수 있다. 일본국 공개특허공보 특개 2005-345722호, 일본국 공개특허공보 특개 2007-133284호에 개시되어 있는 구동 트랜지스터의 임계값전압의 편차보정은, 이 보정원리에 의한 것이다.

<16> 여기에서 도 17은, 이 일본국 공개특허공보 특개 2007-133284호에 개시된 표시장치를 나타내는 접속도다. 이 표시장치(1)는 수평 셀렉터(HSEL)(2)에 의해 신호선 구동회로(3)가 구성되고, 또 라이트 스캐너(WSCN)(4A), 드라이브 스캐너(DSCN)(4B)에 의해 주사선 구동회로(5)가 구성된다.

<17> 여기에서 수평 셀렉터(2)는, 표시부(6)의 신호선 SIG에 각각 대응하는 복수의 래치회로에서 입력 화상 데이터

D1을 순차 래치함으로써, 이 화상 데이터 D1을 각 신호선 SIG에 할당한다. 또 각 신호선 SIG에 할당한 화상 데이터 D1을 각각 디지털 아날로그 변환 처리하고, 각 신호선 SIG에 접속된 각 화소의 계조를 순차 나타내는 구동 신호 Ssig를 신호선 SIG마다 생성한다. 수평 셀렉터(2)는, 이 구동 신호 Ssig를 대응하는 신호선 SIG에 출력한다.

- <18> 라이트 스캐너(4A), 드라이브 스캐너(4B)는, 각각 도시하지 않은 신호 생성 회로에서 생성된 기준신호를 순차 전송함으로써, 각 주사선의 구동 신호 DS, WS를 생성하고, 이 구동 신호 DS, WS를 각각 대응하는 주사선에 출력한다.
- <19> 표시부(6)는, 소정의 화소회로(7)를 매트릭스 모양으로 배치해서 형성된다. 여기에서 화소회로(7)는, 신호레벨 유지용 콘덴서 C1의 양단을 각각 게이트 및 소스에 접속한 소스 폴로워 회로 구성의 NMOS 트랜지스터 TR1(이하, 구동 트랜지스터라고 부른다)에 의해, 전류구동형 발광소자인 유기EL소자(8)를 구동한다. 또한 여기에서 Cp는 유기EL소자(8)의 용량성분이다. 또 Vss1은 유기EL소자(8)의 캐소드 전압이다.
- <20> 이 구동 트랜지스터 TR1은, 드라이브 스캐너(4B)로부터 출력되는 구동 신호 DS에 의해 온 오프 동작하는 NMOS 트랜지스터 TR2를 통하여, 구동용 전원 Vdd에 드레인이 접속된다. 이에 따라 화소회로(7)는, 구동 신호 DS에 의한 트랜지스터 TR2의 온 오프 제어에 의해 구동 트랜지스터 TR1에의 전원 Vdd의 공급이 제어되어, 유기EL소자(8)의 발광, 비발광이 제어된다.
- <21> 또 구동 트랜지스터 TR1은, 라이트 스캐너(4A)로부터 출력되는 구동 신호인 기록 신호 WS에 의해 온 오프 동작하는 NMOS 트랜지스터 TR5를 통하여, 게이트가 신호선 SIG에 접속된다. 이에 따라 화소회로(7)는, 신호선 SIG를 통해 구동 트랜지스터 TR1의 게이트에 접속된 신호레벨 유지용 콘덴서 C1의 일단의 전압을 원하는 전압으로 설정할 수 있도록 구성된다.
- <22> 여기에서 화소회로(7)에서는, 트랜지스터 TR2에 의해 구동 트랜지스터 TR1의 전원의 공급이 정지되어서 유기EL소자(8)의 발광을 정지하는 비발광 기간이 시작되고, 트랜지스터 TR5의 온 동작에 의해, 신호선 SIG를 통해 신호레벨 유지용 콘덴서 C1의 게이트측 단의 전압이 일단 상승한다. 이 경우, 신호레벨 유지용 콘덴서 C1의 유기EL소자(8)측 단의 전압은, 게이트측 단의 전압의 상승에 의해 일단 상승하지만, 유기EL소자(8)에 의한 방전에 의해, 유기EL소자(8)의 임계값전압으로 유지된다.
- <23> 계속해서 화소회로(7)에서는, 신호선 SIG를 통해 신호레벨 유지용 콘덴서 C1의 게이트측 단의 전압이 하강하고, 이것과 연동해서 신호레벨 유지용 콘덴서 C1에 의한 커플링에 의해 신호레벨 유지용 콘덴서 C1의 유기EL소자(8)측 단이 유기EL소자(8)의 임계값전압 이하의 전압으로 하강한다. 이 신호선 SIG의 전압의 상승 및 하강에 의해 화소회로(7)에서는, 신호레벨 유지용 콘덴서 C1의 단자간 전압이 구동 트랜지스터 TR1의 임계값전압 Vth 이상의 전압으로 설정되고, 임계값전압 Vth의 편차를 보정하기 전의 준비 단계의 처리가 완료된다.
- <24> 이어서 화소회로(7)에서는, 트랜지스터 TR2에 의해 구동 트랜지스터 TR1에의 전원의 공급이 개시되고, 이에 따라 신호레벨 유지용 콘덴서 C1의 단자간 전압에 의한 게이트 소스간 전압에 의해 구동 트랜지스터 TR1에 의해 신호레벨 유지용 콘덴서 C1의 유기EL소자(8)측 단이 서서히 충전되고, 신호레벨 유지용 콘덴서 C1의 단자간 전압이 서서히 저하한다. 또한 이 신호레벨 유지용 콘덴서 C1의 단자간 전압이 구동 트랜지스터 TR1의 임계값전압 Vth에까지 저하하면, 구동 트랜지스터 TR1에 의한 충전의 처리가 정지한다. 이에 따라 화소회로(7)에서는, 신호레벨 유지용 콘덴서 C1의 단자간 전압이 구동 트랜지스터 TR1의 임계값전압 Vth로 설정된다. 이에 따라 화소회로(7)에서는, 구동 트랜지스터 TR1의 임계값전압 Vth의 편차보정처리가 완료된다.
- <25> 화소회로(7)에서는, 이 구동 트랜지스터 TR1에 의해 신호레벨 유지용 콘덴서 C1의 유기EL소자(8)측 단을 충전하여, 신호레벨 유지용 콘덴서 C1의 단자간 전압을 구동 트랜지스터 TR1의 임계값전압 Vth로 설정하는 기간이, 소정의 중지 기간을 사이에 두고 복수 회의 기간으로 설정된다. 이 때 1수평주사 기간에서 충분한 기간을 확보할 수 있을 경우에는, 1수평주사 기간에 준비처리로부터의 일련의 처리를 실행해도 좋다.
- <26> 계속해서 화소회로(7)에서는, 트랜지스터 TR5를 통해 트랜지스터 TR1의 게이트에 유기EL소자(8)의 발광 휘도를 지시하는 계조전압이 설정되고, 이에 따라 신호레벨 유지용 콘덴서 C1에 설정된 구동 트랜지스터 TR1의 임계값전압 Vth에 의해 계조전압이 보정되어서 신호레벨 유지용 콘덴서 C1의 단자간 전압이 설정된다.
- <27> 화소회로(7)에서는, 트랜지스터 TR5에 의해 신호선 SIG를 구동 트랜지스터 TR1의 게이트에 접속한 상태에서, 일정 기간 동안, 트랜지스터 TR2에 의해 구동 트랜지스터 TR1에 전원이 공급된 후, 트랜지스터 TR5가 오프 상태로 설정되어서 발광 기간이 시작된다.

- <28> 이 일본국 공개특허공보 특개 2007-133284호에 개시된 구성에 의하면, 중지 기간을 사이에 두고 임계값전압의 편차를 보정하는 처리를 복수 회의 기간에 실행함으로써, 고해상도화에 의해 1수평주사 기간 동안에 임계값전압의 편차보정처리에 충분한 기간을 확보할 수 없는 경우에도, 복수의 수평주사 기간에 충분한 시간을 확보해서 임계값전압 V_{th} 의 편차보정처리를 실행할 수 있다.
- <29> 또 트랜지스터 TR5에 의해 신호선 SIG를 구동 트랜지스터 TR1의 게이트에 접속한 상태에서, 일정 기간 동안, 트랜지스터 TR2에 의해 구동 트랜지스터 TR1에 전원을 공급한 후, 트랜지스터 TR5를 오프 상태로 설정함으로써, 구동 트랜지스터 TR1의 이동도가 큰 화소회로(7)일수록, 신호레벨 유지용 콘덴서 C1의 단자간 전압을 저감할 수 있고, 이에 따라 구동 트랜지스터 TR1의 이동도의 편차에 의한 발광 휘도의 편차를 방지할 수 있다.
- <30> 그런데 도 17의 구성에서는, 1개의 화소회로(7)에 3개의 트랜지스터를 설치할 필요가 있어, 화소회로(7)의 구성이 복잡한 결점이 있다. 이 결점을 해소하는 하나의 방법으로서, 전원제어용 트랜지스터 TR2를 생략해서 주사선 구동회로에 의해 구동 트랜지스터 TR1의 전원을 제어하는 방법을 생각해 볼 수 있다.
- <31> 도 18은 이 트랜지스터 TR2를 생략해서 생각해 볼 수 있는 표시장치를 나타내는 접속도다. 도 18에 있어서, 도 17과 동일한 구성은, 대응하는 부호를 부착해서 나타내고, 중복된 설명은 생략한다. 이 표시장치(11)는, 소정의 절연 기판 위에 표시부(12)가 제작되고, 이 표시부(12)의 주위에 신호선 구동회로(13) 및 주사선 구동회로(14)가 설치된다. 신호선 구동회로(13)에는, 수평 셀렉터(HSEL)(15)가 설치되고, 또 주사선 구동회로(14)에는, 라이트 스캐너(WSCN)(16A), 드라이브 스캐너(DSCN)(16B)가 설치된다.
- <32> 수평 셀렉터(15)는, 수평 셀렉터(2)와 같은 방법으로 각 신호선 SIG에 화상 데이터 D1을 할당해서 디지털 아날로그 변환 처리한다. 수평 셀렉터(15)는, 소정의 고정 전압 V_{ofs} 와 이 디지털 아날로그 변환 결과를 교대로 출력함으로써, 고정 전압 V_{ofs} 를 사이에 두고, 신호선 SIG에 접속된 각 화소의 계조를 나타내는 계조전압 V_{sig} 의 연속에 의한 구동신호 S_{sig} 를 각 신호선 SIG에 출력한다(도 19c 참조).
- <33> 라이트 스캐너(16A), 드라이브 스캐너(16B)는, 각각 도시하지 않은 신호 생성 회로에서 생성된 기준신호를 순차 전송함으로써, 각 주사선의 구동신호 DS, WS를 생성하고, 이 구동신호 DS, WS를 각각 대응하는 주사선에 출력한다.
- <34> 표시부(12)는, 화소회로(17)를 매트릭스 모양으로 배치해서 제작된다. 여기에서 화소회로(17)는, 구동 트랜지스터 TR1의 전원을 제어하는 트랜지스터 TR2가 생략된 점, 이 트랜지스터 TR2의 생략에 관련되는 구성이 다른 점을 제외하고, 도 17의 화소회로(7)와 동일하게 구성된다.
- <35> 여기에서 도 19는, 이 화소회로(17)의 동작의 설명에 제공하는 타임 차트다. 또한 이하에 있어서는, 설명의 간략화를 위해, 신호레벨 유지용 콘덴서 C1의 용량에 대하여 구동 트랜지스터 TR1의 게이트 노드의 기생 용량은 충분히 작다고 가정하고, 유기EL소자(8)의 용량 C_p 는 신호레벨 유지용 콘덴서 C1의 용량에 비해서 충분히 크다고 가정한다. 또한 이 표시장치(11)는, 필드 단위의 라인 순차로 각 화소회로(17)의 발광 휘도를 설정하고, 이것에 대응해서 도 19에서는, 연속하는 라인에 관한 신호, 구성을 부호 i , $i+1$ 을 사용해서 나타낸다. 또 신호레벨 유지용 콘덴서 C1의 단자간 전압을 구동 트랜지스터 TR1의 임계값전압 V_{th} 이상으로 설정하는 준비처리의 기간을 「준비」로 나타낸다. 또한 이 구동 트랜지스터 TR1의 임계값전압 V_{th} 이상으로 설정된 신호레벨 유지용 콘덴서 C1의 단자간 전압을 1회의 기간에 구동 트랜지스터 TR1의 임계값전압 V_{th} 로 설정하는 것으로서, 이 기간을 「 V_{th} 보정」으로 나타내고, 그 후에 구동 트랜지스터 TR1의 이동도의 편차를 보정하는 기간을 「 μ 보정」으로 나타낸다.
- <36> 도 19에 나타낸 바와 같이 각 화소회로(17)는, 유기EL소자(8)의 발광을 정지시키는 비발광 기간 T_1 이 시점 t_1 에 시작되면, 구동신호 DS의 전압이 발광 기간 T_2 의 전압 V_{dd} 에서 기준전압 V_{ss2} 로 상승한다(도 19b1 및 b2). 여기에서 이 기준전압 V_{ss2} 는, 유기EL소자(8)의 캐소드 전압 V_{ss1} 에 유기EL소자(8)의 임계값전압을 가산한 전압보다 낮은 전압으로 설정된다. 이에 따라 화소회로(17)는, 구동 트랜지스터 TR1의 구동신호 DS측 단이 소스로서 기능하고, 유기EL소자(8)의 애노드 전압이 하강하고, 유기EL소자(8)가 발광을 정지한다. 또 구동 트랜지스터 TR1을 통해 신호레벨 유지용 콘덴서 C1의 유기EL소자(8)측 단으로부터 축적 전하가 방전하고, 이에 따라 신호레벨 유지용 콘덴서 C1의 유기EL소자(8)측 단의 전압(구동 트랜지스터 TR1의 소스 전압 V_s)(도 19e1 및 e2)이 전압 V_{ss2} 로 설정된다.
- <37> 또 화소회로(17)에서는, 구동신호 S_{sig} 에서 신호선 SIG가 소정 전압 V_{ofs} 로 하강하면, 기록신호 WS에 의해 기록 트랜지스터 TR5가 온 상태로 전환된다(도 19a1, a2 및 c). 이에 따라 화소회로(17)에서는, 구동 트랜지스터 TR1의 게이트 전압 V_g (도 19d1 및 d2)가 이 신호선 SIG의 전압 V_{ofs} 로 설정되고, 신호레벨 유지용 콘덴서 C1의 단

자간 전압이 $V_{ofs}-V_{ss2}$ 로 설정된다. 여기에서 화소회로(17)에서는, 이 단자간 전압 $V_{ofs}-V_{ss2}$ 가 구동 트랜지스터 TR1의 임계값전압을 V_{th} 보다 커지도록($V_{ss2}<V_{ofs}-V_{th}$), 전압 V_{ofs} , V_{ss2} 가 설정된다.

<38> 이에 따라 화소회로(17)에서는, 신호레벨 유지용 콘덴서 C1의 단자간 전압이 구동 트랜지스터 TR1의 임계값전압 V_{th} 보다 큰 전압으로 설정되고, 신호레벨 유지용 콘덴서 C1에 구동 트랜지스터 TR1의 임계값전압 V_{th} 를 설정하기 위한 준비처리가 실행된다(도 19f1 및 f2). 또한 이에 따라 기준전압 V_{ofs} 는, 구동 트랜지스터 TR1의 임계값전압 V_{th} 의 편차보정 후에 구동 트랜지스터 TR1이 온 동작하지 않는 전압일 필요가 있다. 즉 유기EL소자(8)의 임계값전압을 V_{tholed} 라고 하면, $V_{ofs}<V_{ss1}+V_{tholed}+V_{th}$ 를 충족시킬 필요가 있다.

<39> 계속해서 화소회로(17)에서는, 구동신호 S_{sig} 가 고정 전위 V_{ofs} 로 유지되어 있는 기간의 시점 t_2 에, 기록 트랜지스터 TR5를 온 상태로 유지한 상태에서, 구동신호 DS가 발광 기간 T2의 전압 V_{dd} 로 상승하여 구동 트랜지스터 TR1에의 전원의 공급이 개시된다(도 19b1 및 b2). 또한 계속해서 신호선 SIG의 신호레벨이 게조전압 V_{sig} 로 설정되기 직전의 시점에, 기록신호 WS에 의해 기록 트랜지스터 TR5가 오프 상태로 전환된다.

<40> 이에 따라 화소회로(17)에서는, 신호레벨 유지용 콘덴서 C1의 단자간 전압이 구동 트랜지스터 TR1의 임계값전압 V_{th} 보다 클 경우인 것을 조건으로, 구동 트랜지스터 TR1을 통해 전원 V_{dd} 에서 신호레벨 유지용 콘덴서 C1의 유기EL소자(8)측 단에 충전 전류가 흐르고, 구동 트랜지스터 TR1의 소스 전압 V_s 가 서서히 상승한다(도 19d1, d2, e1 및 e2). 그 결과, 화소회로(17)에서는, 신호레벨 유지용 콘덴서 C1의 단자간 전압이 서서히 구동 트랜지스터 TR1의 임계값전압 V_{th} 에 접근한다. 또 신호레벨 유지용 콘덴서 C1의 단자간 전압이 구동 트랜지스터 TR1의 임계값전압 V_{th} 가 되면, 소스 전압 V_s 의 상승이 정지된다. 이에 따라 화소회로(17)에서는, 신호레벨 유지용 콘덴서 C1의 단자간 전압이 구동 트랜지스터 TR1의 임계값전압 V_{th} 로 설정된다.

<41> 화소회로(17)에서는, 계속해서 구동신호 S_{sig} 가 해당 화소회로(17)의 게조전압 V_{sig} 로 설정되고 있는 시점 t_3 에 기록신호 WS가 상승하여 기록 트랜지스터 TR5가 온 상태로 설정되고(도 19a1 및 a2), 이에 따라 구동 트랜지스터 TR1의 게이트가 신호선 SIG에 접속된다. 또 일정 기간 T_{μ} 가 경과한 시점에, 기록신호 WS가 하강하고, 이에 따라 신호선 SIG에 출력되어 있는 구동신호 S_{sig} 의 게조전압 V_{sig} 가 신호레벨 유지용 콘덴서 C1의 일단에 홀드된다. 이에 따라 화소회로(17)에서는, 신호레벨 유지용 콘덴서 C1에 설정된 구동 트랜지스터 TR1의 임계값전압 V_{th} 에 의해 보정하여, 신호레벨 유지용 콘덴서 C1의 단자간 전압이 게조전압 V_{sig} 에 따른 전압으로 설정된다. 이것에 의해 이 표시장치(11)에서는, 구동 트랜지스터 TR1의 임계값전압 V_{th} 의 편차에 의한 화질열화를 방지할 수 있다.

<42> 여기에서 이 기간 T_{μ} 에는, 구동 트랜지스터 TR1의 게이트를 신호선 SIG에 접속한 상태에서 구동 트랜지스터 TR1에 전원 V_{dd} 를 공급하기 때문에, 구동 트랜지스터 TR1은, 게이트 소스간 전압 V_{gs} 에 따라 소스 전압 V_s 가 서서히 상승하게 된다. 또한 여기에서 이 소스 전압 V_s 의 상승 속도는, (1)식에 의해 구동 트랜지스터 TR1의 이동도가 클 경우일수록, 빨라진다. 또 소스 전압 V_s 가 상승하면, 게이트 소스간 전압 V_{gs} 가 저하함으로써, 소스 전류가 흐르기 어려워진다.

<43> 이에 따라 화소회로(17)는, 이 일정 기간 T_{μ} 에 의해, 이동도가 큰 구동 트랜지스터일수록, 신호레벨 유지용 콘덴서 C1의 단자간 전압이 저하하고, 이동도의 편차를 보정해서 화질의 열화가 방지된다. 이 때 이 기간 T_{μ} 에 있어서의, 구동 트랜지스터 TR1의 드레인 전류는, 다음식에 의해 나타낸다.

<44> [수 4]

$$I_{ds} = \beta / 2 \cdot (1 / V_{sig} + \beta / 2 \cdot T_{\mu} / C)^{-2}$$

$$C = C_1 + C_{ole} \quad \dots\dots (4)$$

<45>

<46> 화소회로(17)에서는, 시점 t_4 에 기록신호 WS가 하강하면, 발광 기간 T2가 시작되고, 신호레벨 유지용 콘덴서 C1의 단자간 전압에 의한 게이트 소스간 전압 V_{gs} 에 의해 유기EL소자(8)를 전류 구동한다. 이 때 이 발광 기간 T2에, 화소회로(17)에서는, 유기EL소자(8)의 용량 C_p 에 의한 구동 트랜지스터 TR1의 부스트트랩 동작에 의해, 기간 T_{μ} 에 설정된 구동 트랜지스터 TR1의 게이트 전압 V_g 및 소스 전압 V_s 가 서서히 상승해서 유기EL소자(8)가 발광을 시작하고, 이윽고 이들 게이트 전압 V_g 및 소스 전압 V_s 의 상승이 정지되어 이들 게이트 전압 V_g 및 소스 전압 V_s 가 일정 전압으로 유지된다. 이 때 이 발광 기간 T2에는, 구동 트랜지스터 TR1이 포화 동작하도록 전원전압 $V_{dd2}(V_{dd2}>V_{tholed}+V_{gs}-V_{th})$ 를 설정할 필요가 있다.

- <47> 이에 따라 도 18의 예에서는, 도 20에 의해 나타낸 바와 같이, 1수평주사마다 라인 순차로 연속하는 라인 i , $i+1$, $i+2$, $i+3$, …의 화소회로($17(i)$, $17(i+1)$, $17(i+2)$, $17(i+3)$, …)의 계조를 설정하여, 원하는 화상을 표시한다. 또한 여기에서 도 20에서는, 임계값전압의 보정처리를 「보정」으로 나타내고 신호레벨 유지용 콘텐서 C1에의 신호선 SIG의 전압 V_{sig} 의 설정을 「기록」으로 나타낸다.
- <48> 이러한 화소회로의 구성에 관해서, 특표 2002-514320호, 일본국 공개특허공보 특개 2004-133240호, 일본국 공개특허공보 특개 2004-246204호에는, 신호레벨 유지용 콘텐서에 설정된 구동 트랜지스터의 임계값전압에 의존한 전압에 의해 계조전압을 보정해서 구동 트랜지스터에 설정함으로써, 구동 트랜지스터의 임계값전압의 편차를 보정하는 방법이 제안되어 있다. 또 일본국 공개특허공보 특개 2005-345722호, 일본국 공개특허공보 특개 2006-215213호, 일본국 공개특허공보 특개 2007-133282호에는, 마찬가지로 구동 트랜지스터의 임계값전압의 편차를 보정하는 방법이 제안되어 있다.
- <49> 그러나 이 도 20에 나타낸 바와 같이 1수평주사마다 라인 순차로 연속하는 라인 i , $i+1$, $i+2$, $i+3$, …의 화소회로($17(i)$, $17(i+1)$, $17(i+2)$, $17(i+3)$, …)의 계조를 설정할 경우, 고해상도화에 의해 1수평주사 기간이 짧아지면, 임계값전압 V_{th} 의 편차보정에 충분한 시간을 확보할 수 없게 될 우려가 있다.
- <50> 이 문제를 해결하는 하나의 방법으로서, 도 20과의 대비에 의해 도 21에 나타낸 바와 같이 연속하는 복수 라인에서 동시에 임계값전압 V_{th} 의 편차보정처리를 실행한 후, 라인 순차로 각 화소회로의 계조를 설정하는 방법이 생각해 볼 수 있다. 즉 이 경우, 도 19과의 대비에 의해 도 22에 나타낸 바와 같이, 기준전압 V_{ofs} , 선두 라인측의 화소의 계조를 나타내는 계조전압 $V_{sig}(i)$, 이어지는 라인의 화소의 계조를 나타내는 계조전압 $V_{sig}(i+1)$ 이 순차 연속하도록 각 신호선 SIG에 구동신호 S_{sig} 를 출력하고, 신호선 SIG의 전압이 기준전압 V_{ofs} 로 설정되고 있는 기간에, 이 연속하는 2개의 라인 i , $i+1$ 에 임계값전압 V_{th} 의 편차보정처리를 실행한다. 또 각각 신호선 SIG의 전압이 계조전압 $V_{sig}(i)$ 및 $V_{sig}(i+1)$ 로 설정되고 있는 기간에, 각 라인 i , $i+1$ 의 계조를 설정한다.
- <51> 다만 이렇게 하여 복수 라인에서 동시에 임계값전압 V_{th} 의 편차보정처리를 실행할 경우, 이들 라인 사이에서, 미묘하게 발광 휘도가 상위하고, 그 결과, 가로방향으로 줄무늬가 발생해서 화질이 열화한다는 것을 알았다.
- <52> [특허문헌 1] 일본국 공개특허공보 특개 2005-345722호
- <53> [특허문헌 2] 일본국 공개특허공보 특개 2007-133284호
- <54> [특허문헌 3] 특표 2002-514320호
- <55> [특허문헌 4] 일본국 공개특허공보 특개 2004-133240호
- <56> [특허문헌 5] 일본국 공개특허공보 특개 2004-246204호
- <57> [특허문헌 6] 일본국 공개특허공보 특개 2005-345722호
- <58> [특허문헌 7] 일본국 공개특허공보 특개 2006-215213호
- <59> [특허문헌 8] 일본국 공개특허공보 특개 2007-133282호

발명의 내용

해결 하고자하는 과제

- <60> 본 발명은 이상의 점을 고려해서 이루어진 것으로, 복수 라인에서 동시에 구동 트랜지스터의 임계값전압의 편차보정처리를 실행할 경우에, 가로방향의 줄무늬의 발생을 방지해서 화질의 열화를 효과적으로 회피할 수 있는 화상표시장치 및 화상표시방법을 제안하려는 것이다.

과제 해결수단

- <61> 상기의 과제를 해결하기 위해서 청구항 1의 발명은, 화소회로를 매트릭스 모양으로 배치해서 형성된 표시부에 대하여, 신호선 구동회로 및 주사선 구동회로에 의해 상기 화소회로를 구동함으로써, 상기 표시부에서 원하는 화상을 표시하는 화상표시장치에 적용하여, 상기 화소회로는, 적어도 발광소자와, 신호레벨 유지용 콘텐서와, 상기 발광소자를 구동하는 구동 트랜지스터와, 상기 주사선 구동회로로부터 출력되는 기록신호에 의해 온 동작하는 기록 트랜지스터를 갖고, 상기 신호선 구동회로 및 주사선 구동회로의 구동에 의해, 비발광 기간과 발광 기간을 반복하고, 상기 비발광 기간에, 상기 신호레벨 유지용 콘텐서의 단자간 전압을 상기 구동 트랜지스터의

임계값전압에 의존한 전압으로 설정하는 임계값전압의 편차보정처리를 실행한 후, 상기 기록 트랜지스터를 온 동작시켜서, 상기 발광소자의 발광 휘도를 나타내는 계조전압을 상기 신호레벨 유지용 콘덴서에 설정된 전압으로 보정해서 상기 구동 트랜지스터에 설정하는 계조설정처리를 실행하고, 상기 발광 기간에, 상기 구동 트랜지스터에 의해 상기 발광소자를 구동해서 상기 계조설정처리에서 설정된 계조로 상기 발광소자를 발광시키고, 상기 표시부는, 상기 신호선 구동회로 및 주사선 구동회로의 구동에 의해, 복수 라인의 상기 화소회로에서, 상기 임계값전압의 편차보정처리를 동시에 실행한 후, 상기 계조설정처리를 순차 실행하고, 상기 복수 라인의 상기 화소회로에서, 시간축 방향 및 또는 주사선 방향으로, 상기 임계값전압의 편차보정처리에 대한 상기 계조설정처리의 순서를 교체한다.

<62> 또 청구항 10의 발명은, 화소회로를 매트릭스 모양으로 배치해서 형성된 표시부에 대하여, 신호선 구동회로 및 주사선 구동회로에 의해 상기 화소회로를 구동함으로써, 상기 표시부에서 원하는 화상을 표시하는 화상표시장치에 있어서의 화상표시방법에 적용하여, 상기 화소회로는, 적어도 발광소자와, 신호레벨 유지용 콘덴서와, 상기 발광소자를 구동하는 구동 트랜지스터와, 상기 주사선 구동회로로부터 출력되는 기록신호에 의해 온 동작하는 기록 트랜지스터를 갖고, 상기 화상표시방법은, 상기 신호선 구동회로 및 주사선 구동회로의 구동에 의해, 상기 발광소자의 발광을 정지시키는 비발광 스텝과, 상기 발광소자를 발광시키는 발광 스텝을 반복하고, 상기 비발광 스텝에서, 상기 신호레벨 유지용 콘덴서의 단자간 전압을 상기 구동 트랜지스터의 임계값전압에 의존한 전압으로 설정하는 임계값전압의 편차보정처리를 실행한 후, 상기 기록 트랜지스터를 온 동작시켜서, 상기 발광소자의 발광 휘도를 나타내는 계조전압을 상기 신호레벨 유지용 콘덴서에 설정된 전압으로 보정해서 상기 구동 트랜지스터에 설정하는 계조설정처리를 실행하고, 상기 발광 스텝에서, 상기 구동 트랜지스터에 의해 상기 발광소자를 구동해서 상기 계조설정처리에서 설정된 계조로 상기 발광소자를 발광시키고, 상기 비발광 스텝에서, 상기 신호선 구동회로 및 주사선 구동회로의 구동에 의해, 복수 라인의 상기 화소회로에서, 상기 임계값전압의 편차보정처리를 동시에 실행한 후, 상기 계조설정처리를 순차 실행하고, 상기 복수 라인의 상기 화소회로에서, 시간축 방향 및 또는 주사선 방향으로, 상기 임계값전압의 편차보정처리에 대한 상기 계조설정처리의 순서를 교체한다.

<63> 청구항 1 또는 청구항 10의 구성에 의하면, 동시에 임계값전압의 편차보정처리를 실행하는 복수 라인 간에 있어서의 미묘한 발광 휘도의 차이를 눈에 띄이지 않게 할 수 있고, 그 결과, 가로방향의 줄무늬의 발생을 방지해서 화질의 열화를 효과적으로 회피할 수 있다.

효 과

<64> 본 발명에 의하면, 복수 라인에서 동시에 구동 트랜지스터의 임계값전압의 편차보정처리를 실행할 경우에, 가로방향의 줄무늬의 발생을 방지해서 화질의 열화를 효과적으로 회피할 수 있다.

발명의 실시를 위한 구체적인 내용

<65> 이하, 적절히 도면을 참조하면서 본 발명의 실시예를 상세히 설명한다.

<66> [실시예 1]

<67> (1) 실시예 1의 구성

<68> 도 2는, 본 발명의 실시예 1의 표시장치를 나타내는 블록도다. 이 표시장치(21)는, 소정의 절연 기판 위에 표시부(22)가 제작되고, 이 표시부(22)의 주위에 신호선 구동회로(23) 및 주사선 구동회로(24)가 설치된다. 여기에서 표시부(22)는, 적색, 녹색, 청색의 화소를 각각 구성하는 적색, 녹색, 청색의 화소회로(PIX)(17R, 17G, 17B)가 매트릭스 모양으로 배치해서 형성된다. 또한 이들 적색, 녹색, 청색의 화소회로(17R, 17G, 17B)는, 출사광의 파장이 다른 점을 제외하고, 도 18의 화소회로(17)와 동일하게 구성된다. 또한 도 2와의 대비에 의해 도 3에 나타난 바와 같이 적색, 녹색, 청색의 화소회로(17R, 17G, 17B) 대신에, 단색의 화소회로(17)를 순차 매트릭스 모양으로 배치해서 표시부(22A)를 구성할 경우 등에도, 널리 적용할 수 있다.

<69> 본 실시예에 있어서, 표시부(22)는, 도 21과의 대비에 의해 도 1에 나타난 바와 같이 연속하는 복수 라인에서 동시에 임계값전압 V_{th} 의 편차보정처리를 실행한다. 또한 계속해서, 순차, 이 복수 라인에서 각 화소회로의 계조를 설정하도록 하고, 복수 라인에 있어서의 계조의 설정 순서를 시간축 방향으로 교체한다.

<70> 보다 구체적으로 본 실시예에서는, 이 연속하는 복수 라인이 2라인으로 설정되고, 이 2라인에 있어서의 계조의 설정 순서가 짝수 필드와 홀수 필드 사이에서 교체되도록 하고, 이것에 의해 이 2라인에 있어서의 계조의 설정 순서가 시간축 방향으로 교체하도록 한다. 즉 필드마다, 화소회로(17R(i), 17G(i), 17B(i) 및 17R(i+1),

17G(i+1), 17B(i+1))에 의한 2개의 라인의 화소회로에서 동시에 임계값전압 V_{th} 의 편차보정처리를 실행한다. 또 홀수 필드에서는, 이들 화소회로(17R(i), 17G(i), 17B(i) 및 17R(i+1), 17G(i+1), 17B(i+1)) 중, 선두 라인측의 화소회로(17R(i), 17G(i), 17B(i))에서 계조설정처리를 실행한 후, 계속해서 이어지는 라인의 화소회로(17R(i+1), 17G(i+1), 17B(i+1))에서 계조설정처리를 실행한다. 또 짝수 필드에서는, 이것과는 반대로, 화소회로(17R(i+1), 17G(i+1), 17B(i+1))에서 계조설정처리를 실행한 후, 선두 라인측의 화소회로(17R(i), 17G(i), 17B(i))에서 처음으로 계조설정처리를 실행한다.

<71> 이것에 대응해서 도 4에 나타난 바와 같이 신호선 구동회로(23)는, 도시하지 않은 수평 셀렉터에 의해 각 신호선 SIG에 화상 데이터 D1을 할당해서 일시 유지하고, 이 화소회로에의 계조설정 순서에 대응하는 순서로 아날로그-디지털 변환 처리한다. 또 기준전압 V_{ofs} 를 사이에 두고, 홀수 필드에서는, 아날로그-디지털 변환 결과인 계조전압 $V_{sig}(i)$, $V_{sig}(i+1)$,……을 순차 출력하고, 짝수 필드에서는 계조전압 $V_{sig}(i+1)$, $V_{sig}(i)$ 을 순차 출력한다.

<72> 또 이것에 대응해서 주사선 구동회로(24)는, 드라이브 스캐너(DSCN)(24A) 및 라이트 스캐너(WSCN)(24B)로부터 구동신호 DS 및 기록신호 WS를 필드마다 변환하여 출력한다. 또한 이 연속하는 2라인에 있어서의 계조설정처리의 시간적인 차 T에 대응하도록, 구동신호 DS를 하강시키는 타이밍을 전환하고(도 4b1 및 b2), 이들 2라인에 있어서의 발광 기간을 동일한 시간으로 설정한다.

<73> (2) 실시예의 동작

<74> 이상의 구성에 있어서, 이 표시장치(21)에서는(도 1), 신호선 구동회로(23) 및 주사선 구동회로(24)에 의한 표시부(22)의 구동에 의해 순차 표시부(22)의 화소회로(17R, 17G, 17B)에 신호선 SIG의 계조전압 V_{sig} 가 설정되는 것과 함께, 이 설정된 계조전압 V_{sig} 에 의해 각 화소회로(17R, 17G, 17B)의 유기EL소자(8)가 발광하고, 원하는 화상이 표시부(22)에 표시된다.

<75> 즉, 이 표시장치(21)에서는, 비발광 기간 T1에(도 4), 각 화소회로(17R, 17G, 17B)에 설치된 신호레벨 유지용 콘덴서 C1의 일단이 신호선 SIG의 계조전압 V_{sig} 로 설정되고, 이 신호레벨 유지용 콘덴서 C1의 단자간 전압에 의한 게이트 소스간 전압 V_{gs} 에 의해 구동 트랜지스터 TR1로 유기EL소자(8)가 구동된다. 이것에 의해 이 표시장치에서는, 신호선 SIG의 계조전압 V_{sig} 에 따른 발광 휘도로 각 화소회로(17R, 17G, 17B)의 유기EL소자(8)가 발광한다.

<76> 표시장치(21)에서는, 이 계조전압 V_{sig} 의 설정에 앞서, 처음에 신호레벨 유지용 콘덴서 C1의 양단 전압차가 구동 트랜지스터 TR1의 임계값전압 V_{th} 이상의 전압으로 설정되고, 이에 따라 구동 트랜지스터 TR1의 임계값전압 V_{th} 의 편차보정의 준비처리가 실행된다. 그 후에 표시장치(21)에서는, 이 신호레벨 유지용 콘덴서 C1의 단자간 전압에 따른 전류에 의해 신호레벨 유지용 콘덴서 C1의 소스측 단이 충전되고, 신호레벨 유지용 콘덴서 C1의 단자간 전압이 구동 트랜지스터 TR1의 임계값전압으로 설정된다. 이에 따라 표시장치(21)에서는, 신호레벨 유지용 콘덴서 C1에 구동 트랜지스터 TR1의 임계값전압 V_{th} 가 세트되고, 구동 트랜지스터 TR1의 임계값전압 V_{th} 의 편차보정처리가 실행된다.

<77> 표시장치(21)에서는, 그 후에 구동 트랜지스터 TR1의 게이트가 신호선 SIG에 접속되어서 신호레벨 유지용 콘덴서 C1의 일단의 전압이 계조전압 V_{sig} 로 설정됨으로써, 구동 트랜지스터 TR1의 임계값전압 V_{th} 에 의해 보정해서 신호레벨 유지용 콘덴서 C1의 단자간 전압이 계조전압 V_{sig} 에 대응하는 전압으로 설정된다. 이에 따라 표시장치(21)에서는, 구동 트랜지스터 TR1의 임계값전압의 편차에 의한 화질열화가 효과적으로 회피된다.

<78> 또 계조전압 V_{sig} 를 설정할 때의 일정 기간 T_{μ} 동안, 신호선 SIG에 접속되어서 구동 트랜지스터 TR1에 전원이 공급되고, 이에 따라 신호레벨 유지용 콘덴서 C1의 단자간 전압이 구동 트랜지스터 TR1의 이동도에 의해 보정되어서, 구동 트랜지스터 TR1의 이동도의 편차에 의한 화질열화가 방지된다.

<79> 표시장치(21)에서는, 이들 구동 트랜지스터 TR1의 임계값전압 V_{th} 의 편차보정처리가, 연속하는 복수 라인에서 동시에 실행된 후, 이 복수 라인에서 순차 각 화소회로의 계조가 설정되고, 이에 따라 고해상도화에 의해 라인수가 증대해서 1수평주사 기간이 짧아진 경우에도, 구동 트랜지스터 TR1의 임계값전압 V_{th} 의 편차보정에 충분한 시간을 확보할 수 있고, 임계값전압 V_{th} 의 편차에 의한 발광 휘도의 편차를 보정해서 고화질로 화상을 표시할 수 있다.

<80> 그러나 이와 같이 연속하는 복수 라인에서 구동 트랜지스터 TR1의 임계값전압 V_{th} 의 편차보정처리를 동시에 실행한 후, 단순히, 각 라인의 계조를 순차 설정해서는, 이들 복수의 라인 간에서, 미묘하게 발광 휘도가 상위하

고, 그 결과, 가로방향으로 줄무늬가 발생해서 화질이 열화하게 된다.

- <81> 따라서 이 표시장치(21)에서는, 구동 트랜지스터 TR1의 임계값전압 V_{th} 의 편차보정처리를 동시에 실행하는 복수 라인에 있어서, 시간축 방향으로, 계조설정 순서가 교체된다(도 1). 그 결과, 이들 복수의 라인의 화소회로에서는, 임계값전압의 편차보정처리를 실행한 후, 계조설정까지의 평균시간이 동일해지고, 그 결과, 이들 복수 라인간에 있어서의 미묘한 발광 휘도의 차이를 눈에 띄이지 않게 할 수 있어, 가로방향의 줄무늬의 발생을 방지해서 화질의 열화를 효과적으로 회피할 수 있다.
- <82> 보다 구체적으로, 이 표시장치(21)에서는, 연속하는 2라인에서 동시에 구동 트랜지스터 TR1의 임계값전압 V_{th} 의 편차보정처리를 실행하도록 하고, 이 2라인에 있어서의 계조설정 순서를 필드마다 교체해서 시간축 방향으로 계조설정 순서가 교체되고, 이에 따라 가로방향의 줄무늬의 발생을 방지해서 화질의 열화를 효과적으로 회피할 수 있다.
- <83> 또 이 교체에 의해 변화되는 발광 기간의 시작 시점에 대응하도록, 발광 기간의 종료 시점을 바꾸어서 각 라인에서 발광 기간이 동일해지도록 설정하고, 이것에 의해서도 한층 더 복수의 라인 간에 있어서의 미묘한 발광 휘도의 차이를 눈에 띄이지 않게 해서 화질을 향상시킬 수 있다.
- <84> (3) 실시예의 효과
- <85> 이상의 구성에 의하면, 구동 트랜지스터의 임계값전압의 편차보정처리를 복수 라인에서 동시에 실행하도록 하여, 이 복수 라인에 있어서, 시간축 방향으로, 계조설정 순서를 교체하는 것에 의해, 이들 복수의 라인 간에 있어서의 미묘한 발광 휘도의 차이를 눈에 띄이지 않게 할 수 있고, 가로방향의 줄무늬의 발생을 방지해서 화질의 열화를 효과적으로 회피할 수 있다.
- <86> 또 기록 트랜지스터에 의해 신호레벨 유지용 콘텐츠의 일단을 소정의 고정 전압으로 설정하는 것과 함께, 전원 전압의 하강에 의해 구동 트랜지스터를 통해 신호레벨 유지용 콘텐츠의 타단의 전압을 하강시키는 것에 의해, 신호레벨 유지용 콘텐츠의 단자간 전압을 구동 트랜지스터의 임계값전압 이상의 전압으로 설정한 후, 신호레벨 유지용 콘텐츠의 단자간 전압을 구동 트랜지스터의 임계값전압으로 설정함으로써, 1개의 화소회로에 2개의 트랜지스터를 설치하는 것 뿐인 간이한 구성에 의해, 가로방향의 줄무늬의 발생을 방지해서 화질의 열화를 효과적으로 회피할 수 있다.
- <87> 또 계조설정처리의 순서의 교체에 연동하여, 비발광 기간을 종료하는 타이밍이 교체되어서, 이들 복수의 라인의 화소회로에 있어서의 발광 기간의 길이가 동일해지도록 설정함으로써, 한층 더 화질을 향상시킬 수 있다.
- <88> 보다 구체적으로, 이 복수 라인을 2라인으로 설정하여, 이들 2라인에 있어서의 계조설정 순서를 연속하는 필드에서 교체하여, 시간축 방향으로, 임계값전압의 편차보정처리에 대한 계조설정처리의 순서를 교체하는 것에 의해, 이들 복수의 라인 간에 있어서의 미묘한 발광 휘도의 차이를 눈에 띄이지 않게 할 수 있고, 가로방향의 줄무늬의 발생을 방지해서 화질의 열화를 효과적으로 회피할 수 있다.
- <89> [실시예 2]
- <90> 도 5는, 도 4과의 대비에 의해 본 발명의 실시예 2의 표시장치의 동작의 설명에 제공하는 타임 차트다. 본 실시예의 표시장치는, 구동 트랜지스터의 임계값전압의 편차보정처리를 동시에 실행하는 연속하는 2라인에 있어서, 구동신호 DS를 하강시키는 타이밍이 동일하게 설정되는 점을 제외하고, 실시예 1의 표시장치와 동일하게 구성된다.
- <91> 즉 라인간에 있어서의 발광 휘도를 균일화한다는 관점으로부터는, 실시예 1의 표시장치(21)와 같이, 라인 간에서 발광 기간을 동일하게 하는 것이 기대되지만, 실용상 충분할 경우에는, 본 실시예와 같이 이 연속하는 2라인에 있어서, 구동신호를 하강시키는 타이밍을 동일하게 설정해서 구성을 간략화할 수 있다.
- <92> 본 실시예에서는, 구동 트랜지스터의 임계값전압의 편차보정처리를 복수 라인에서 동시에 실행하도록 하고, 이 복수 라인에 있어서, 시간축 방향으로, 계조설정 순서를 교체하도록 하여, 이들 복수 라인에 있어서 발광 기간의 종료 시점을 동일하게 함으로써, 한층 더 간이한 구성에 의해 이들 복수의 라인 간에 있어서의 미묘한 발광 휘도의 차이를 눈에 띄이지 않게 할 수 있고, 가로방향의 줄무늬의 발생을 방지해서 화질의 열화를 효과적으로 회피할 수 있다.
- <93> [실시예 3]
- <94> 도 6은, 도 1과의 대비에 의해 본 발명의 실시예 3의 표시장치의 동작의 설명에 제공하는 타임 차트다. 본 실시

예의 표시장치는, 연속하는 3라인에서 동시에 구동 트랜지스터의 임계값전압의 편차보정처리를 실행한다. 또한 이 연속하는 3라인에서 계조설정의 순서를 순차 순환적으로 교체하는 것에 의해, 이들 3라인에서 시간축 방향으로 계조설정의 순서를 교체한다. 또한 도 6과의 대비에 의해 도 7에 나타난 바와 같이 연속하는 3라인에서 계조설정의 순서를 순차 순환적으로 교체하는 대신에, 홀수 필드와 짝수 필드 사이에서 순서를 역전시켜서, 시간축 방향으로 계조설정의 순서를 교체해도 된다.

- <95> 본 실시예에서는, 이 임계값전압의 편차보정에 관련되는 구성, 계조설정에 관련되는 구성이 다른 점을 제외하고, 상기의 실시예 1 또는 2와 동일하게 구성된다.
- <96> 본 실시예에서는, 동시에 임계값전압의 편차보정처리를 실행하는 라인 수를 3라인으로 설정해도, 상기의 실시예와 동일한 효과를 얻을 수 있다.
- <97> 또 이 3라인에 있어서, 계조설정처리의 순서를 순차 순환적으로 교체하는 것에 의해, 또는 연속하는 필드에서 계조설정처리의 순서를 역전시킴으로써, 시간축 방향으로 계조설정처리의 순서를 교체하도록 해도, 상기의 실시예와 동일한 효과를 얻을 수 있다.
- <98> [실시예 4]
- <99> 도 8은, 도 1과의 대비에 의해 본 발명의 실시예 4의 표시장치의 동작의 설명에 제공하는 타임 차트다. 본 실시예의 표시장치는, 연속하는 2라인에서 동시에 구동 트랜지스터의 임계값전압의 편차보정처리를 실행한 후, 순차, 계조설정처리를 실행한다. 본 실시예의 표시장치는, 이 연속하는 2라인을 연속하는 필드에서 교체하는 것에 의해, 더 구체적으로는, 홀수 필드와 짝수 필드에서 1라인만큼 쉬프트시켜서 이 연속하는 2라인을 교체하고, 이에 따라 임계값전압의 편차보정에 대한 계조설정의 순서를 시간축 방향으로 교체한다.
- <100> 본 실시예에서는, 이 임계값전압의 편차보정에 관련되는 구성, 계조설정에 관련되는 구성이 다른 점을 제외하고, 상기의 실시예 1~3과 동일하게 구성된다.
- <101> 본 실시예에서는, 동시에 임계값전압의 편차보정을 실행해서 순차 계조를 설정하는 복수 라인을 연속하는 필드에서 교체하도록 해서, 이 동시에 임계값전압의 편차보정을 실행하는 복수 라인에 있어서의 계조설정의 순서를, 시간축 방향으로 교체하도록 해도, 상기의 실시예와 동일한 효과를 얻을 수 있다.
- <102> [실시예 5]
- <103> 도 9는, 도 1과의 대비에 의해 본 발명의 실시예 5의 표시장치의 동작의 설명에 제공하는 타임 차트다. 본 실시예의 표시장치는, 구동 트랜지스터 TR1에 의해 신호레벨 유지용 콘텐서 C1의 유기EL소자(8)측 단을 충전해서 신호레벨 유지용 콘텐서 C1의 단자간 전압을 구동 트랜지스터 TR1의 임계값전압 V_{th} 로 설정하는 처리를 중지 기간을 사이에 두고 복수 회의 기간으로 나누어서 실행한다. 이 때 이 중지 기간은, 신호선 SIG의 전압이 신호선 SIG에 접속된 다른 화소회로의 계조전압으로 설정되는 기간이다. 각 중지 기간에, 각 화소회로는, 트랜지스터 TR5가 오프 상태로 유지되어서 구동 트랜지스터 TR1에 전원 V_{dd} 가 공급되고, 이에 따라 구동 트랜지스터 TR1이 소위 플로팅의 상태로 유지된다.
- <104> 본 실시예의 표시장치는, 이 신호레벨 유지용 콘텐서 C1의 단자간 전압을 구동 트랜지스터 TR1의 임계값전압 V_{th} 로 설정하는 처리에 관련되는 구성이 다른 점을 제외하고, 상기의 각 실시예와 동일하게 구성된다. 이 때 도 10에, 신호레벨 유지용 콘텐서의 단자간 전압을 구동 트랜지스터의 임계값전압으로 설정하는 처리를 복수 회의 기간으로 나누어서 실행할 경우의 종래예를 제시한다.
- <105> 본 실시예에서는, 신호레벨 유지용 콘텐서의 단자간 전압을 구동 트랜지스터의 임계값전압으로 설정하는 처리를 복수 회의 기간으로 나누어서 실행할 경우에, 복수 라인에서 동시에 임계값전압의 편차보정처리를 실행함으로써, 한층 더 고해상도화해서 수평주사 기간이 짧아진 경우에도, 임계값전압의 편차보정처리에 충분한 시간을 확보해서 상기의 실시예와 동일한 효과를 얻을 수 있다.
- <106> [실시예 6]
- <107> 도 11은, 도 2와의 대비에 의해 본 발명의 실시예 6의 표시장치에 있어서의 표시부의 구성을 나타내는 평면도다. 본 실시예의 표시장치는, 표시부(32)에 있어서의 주사선의 접속이 다른 점을 제외하고, 도 18에 대해서 기술한 표시장치(11)와 동일하게 구성된다.
- <108> 여기에서 이 표시부(32)는, 동시에 임계값전압의 편차보정처리를 실행하는 복수 라인의 화소회로에 있어서, 주사선에 대한 접속이 주사선 방향에서 다르게 설정되고, 이에 따라 주사선 방향으로, 임계값전압의 편차보정처리

에 대한 계조설정처리의 순서가 교체된다.

- <109> 즉 표시부(32)는, 홀수 라인 및 짝수 라인의 사이에, 상하의 화소회로에 구동신호 WS, DS를 공급하는 주사선이 함께 설치된다. 또 표시부(32)는, 주사선 방향으로 연속하는 적색, 녹색, 청색의 화소회로를 1조로 해서, 라스터 주사 시작단 측에서 주사선에 따른 방향의 홀수 번째의 조와, 짝수 번째의 조에서, 구동신호 WS, DS를 공급하는 주사선에의 접속을 교체할 수 있다.
- <110> 그 결과, 도 12에 나타난 바와 같이, i라인에 있어서의 홀수 번째 및 짝수 번째의 조에 있어서의 화소회로(17(i)O 및 17(i)E)(도 12a1 및 a2)에서는, 홀수 번째의 조, 짝수 번째의 조의 순서로 계조설정처리가 실행되는 것에 대해, 계속되는 i+1라인에서는, 이것과는 반대로 짝수 번째의 조, 홀수 번째의 조의 순서로 계조설정처리가 실행된다(도 12b1 및 b2). 또한 계속되는 i+2라인에서는, 원래로 되돌아가서 홀수 번째의 조, 짝수 번째의 조의 순서로 계조설정처리가 실행된다(도 12c1 및 c2).
- <111> 이에 따라 본 실시예에서는, 공간적으로 발광 휘도의 차이를 확산시켜서, 가로방향의 줄무늬의 발생을 방지하여, 화질의 열화를 효과적으로 회피한다.
- <112> 이 때 도 11, 도 3과의 대비에 의해 도 13 및 도 14에 나타난 바와 같이 화소회로 단위로, 주사선 방향으로 주사선에의 접속을 다르게 해도 좋다.
- <113> 본 실시예에서는, 동시에 임계값전압의 편차보정처리를 실행하는 복수 라인의 화소회로에 있어서, 주사선에 대한 접속을 주사선 방향에서 다르도록 설정하고, 주사선 방향으로, 임계값전압의 편차보정처리에 대한 계조설정처리의 순서를 교체하는 것에 의해, 복수 라인에서 동시에 구동 트랜지스터의 임계값전압의 편차보정처리를 실행할 경우에, 가로방향의 줄무늬의 발생을 방지해서 화질의 열화를 효과적으로 회피할 수 있다.
- <114> [실시예 7]
- <115> 도 15는, 도 11과의 대비에 의해 본 발명의 실시예 7의 표시장치의 동작의 설명에 제공하는 타임 차트다. 본 실시예의 표시장치는, 실시예 6에 관련되는 주사선 방향의 계조설정처리 순서의 교체와, 실시예 1에 관련되는 시간축 방향의 계조설정처리 순서의 교체를 모두 실행한다. 이 때 시간축 방향의 계조설정처리 순서의 교체는, 실시예 1에 기재된 교체 방법 대신에, 실시예 2~5에 기재된 교체 방법을 적용해도 좋다. 또 주사선 방향의 교체에 있어서도, 도 11의 방법 대신에, 도 13, 도 14의 방법을 적용해도 좋다.
- <116> 즉, 본 실시예에서는, i라인에 있어서의 홀수 번째 및 짝수 번째의 조에 있어서의 화소회로(17(i)O 및 17(i)E)에서는(도 15a1 및 a2)에서는, 홀수 번째의 조, 짝수 번째의 조의 순서로 계조설정처리가 실행된 후, 계속되는 필드에서는 짝수 번째의 조 및 홀수 번째의 조의 순서로 계조설정처리가 실행된다. 또한 계속되는 i+1라인에서는, 이것과는 반대로 짝수 번째의 조, 홀수 번째의 조의 순서로 계조설정처리가 실행된 후, 홀수 번째의 조, 짝수 번째의 조의 순서로 계조설정처리가 실행된다(도 15b1 및 b2). 또한 계속되는 i+2라인에서는, 원래로 되돌아가서 홀수 번째의 조, 짝수 번째의 조의 순서로 계조설정처리가 실행된 후, 짝수 번째의 조 및 홀수 번째의 조의 순서로 계조설정처리가 실행된다(도 12c1 및 c2).
- <117> 이에 따라 본 실시예에서는, 시간축 방향 및 주사선 방향으로의 계조설정 순서의 교체에 의해, 한층 더 확실하게 가로방향의 줄무늬의 발생을 방지해서 화질의 열화를 효과적으로 회피한다.
- <118> 본 실시예에서는, 시간축 방향 및 주사선 방향으로의 계조설정 순서의 교체에 의해, 한층 더 확실하게 가로방향의 줄무늬의 발생을 방지해서 화질의 열화를 효과적으로 회피할 수 있다.
- <119> [실시예 8]
- <120> 여기에서 상기의 실시예에 있어서는, 연속하는 2라인, 또는 3라인에서 동시에 임계값전압의 편차보정처리를 실행할 경우에 대해서 서술했지만, 본 발명은 이에 한정되지 않고, 4라인 이상에서 동시에 실행해도 좋다.
- <121> 또 상기의 실시예에 있어서는, 연속하는 복수 라인에서 동시에 임계값전압의 편차보정처리를 실행할 경우에 대해서 서술했지만, 본 발명은 이에 한정되지 않고, 예를 들면 도 16에 나타난 바와 같이 연속하는 소정 라인을 단위로 해서, 화살표 A로 나타내는 홀수 라인에서 동시에 임계값전압의 편차보정처리를 한 후, 계속해서 화살표 B로 나타내는 짝수 라인에서 동시에 임계값전압의 편차보정처리를 하는 경우 등, 동시에 임계값전압의 편차보정처리를 실행하는 복수 라인에 있어서는, 필요에 따라 여러 가지로 설정할 수 있다.
- <122> 또 상기의 실시예에 있어서는, 화소 단위, 또는 주사선 방향으로 연속하는 적색, 녹색, 청색의 화소회로의 조 단위로, 주사선 방향으로, 계조설정처리의 순서를 교체하는 경우에 대해서 서술했지만, 본 발명은 이에 한정되

지 않고, 필요에 따라서 여러 가지 복수 화소 단위로 계조설정처리의 순서를 교체하도록 하여, 상기의 실시예와 동일한 효과를 얻을 수 있다.

- <123> 또 상기의 실시예에 있어서는, 2개의 트랜지스터와 신호레벨 유지용 콘텐서로 화소회로를 구성할 경우에 대해서 서술했지만, 본 발명은 이에 한정되지 않고, 예를 들면 배경기술에서 기술한 각종 구성에 의해 표시장치를 구성할 경우에 널리 적용할 수 있다.
- <124> 구체적으로, 상기의 실시예에 있어서는, 구동 트랜지스터를 통해 신호레벨 유지용 콘텐서의 유기EL소자측 단의 전압을 설정할 경우에 대해서 서술했지만, 본 발명은 이에 한정되지 않고, 도 17에 대해서 상기한 바와 같이, 신호선을 통해 설정할 경우에도 널리 적용할 수 있고, 또 전용의 전원 및 트랜지스터를 설치해서 설정할 경우에도 널리 적용할 수 있다.
- <125> 또 상기의 실시예에 있어서는, 준비처리에 있어서, 신호선을 통해 신호레벨 유지용 콘텐서의 유기EL소자측과는 반대측 단의 전압을 설정할 경우에 대해서 서술했지만, 본 발명은 이에 한정되지 않고, 전용의 전원 및 트랜지스터를 설치해서 설정할 경우에도 널리 적용할 수 있다.
- <126> 또 상기의 실시예에 있어서는, 구동 트랜지스터에의 전원의 제어에 의해 발광, 비발광을 제어할 경우에 대해서 서술했지만, 본 발명은 이에 한정되지 않고, 도 17에 대해서 상기한 바와 같이, 전용의 트랜지스터에 의해 발광, 비발광을 제어할 경우에도 널리 적용할 수 있다.
- <127> 이 때 이들 각종 화소회로의 구성에 있어서, 본 실시예와 같이 구동 트랜지스터의 임계값전압의 편차를 보정하기 위해서, 신호선의 전위를 교체하는 경우에 있어서는, 임계값전압의 보정에 사용 가능한 시간이 짧아진다. 또 이동도의 편차를 보정하는 기간을 설치할 경우에 있어서도, 마찬가지로, 임계값전압의 보정에 사용 가능한 시간이 짧아진다. 따라서 이들 경우, 복수 라인에서 동시에 임계값전압의 편차보정처리를 실행하면 이들 처리에 필요로 하는 시간을 충분히 확보할 수 있지만, 이들 복수 라인 간에서 발광 휘도의 차이가 눈에 띄기 쉬워진다. 그렇지만 본 발명을 적용하면, 이것들 복수 라인 간에 있어서의 미묘한 발광 휘도의 차이에 있어서도, 확실하게 눈에 띄이지 않게 할 수 있다.
- <128> 또 상기의 실시예에서는, 발광소자에 유기EL소자를 사용할 경우에 대해서 서술했지만, 본 발명은 이에 한정되지 않고, 전류구동형 각종 발광소자를 사용할 경우에 널리 적용할 수 있다.
- <129> [산업상 이용 가능성]
- <130> 본 발명은, 화상표시장치 및 화상표시방법에 관한 것으로서, 예를 들면 유기EL소자에 의한 액티브 매트릭스형 표시장치에 적용할 수 있다.

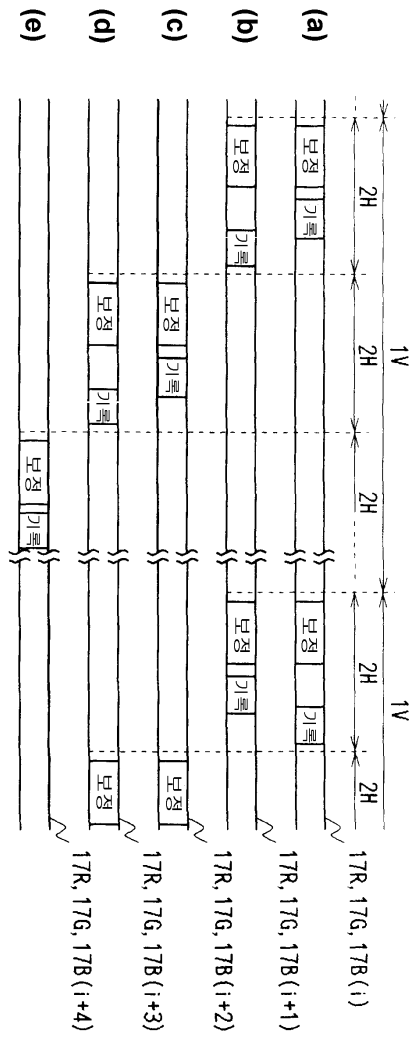
도면의 간단한 설명

- <131> 도 1은 본 발명의 실시예 1의 표시장치에 적용되는 계조설정처리 순서의 설명에 제공하는 타임 차트다.
- <132> 도 2는 본 발명의 실시예 1의 표시장치를 나타내는 블록도다.
- <133> 도 3은 기타의 예에 의한 표시장치의 표시부를 나타내는 평면도다.
- <134> 도 4는 도 2의 표시장치의 동작의 설명에 제공하는 타임 차트다.
- <135> 도 5는 본 발명의 실시예 2의 표시장치의 동작의 설명에 제공하는 타임 차트다.
- <136> 도 6은 본 발명의 실시예 3의 표시장치에 있어서의 계조설정처리 순서의 설명에 제공하는 타임 차트다.
- <137> 도 7은 도 6과는 다른 예에 있어서의 계조설정처리 순서의 설명에 제공하는 타임 차트다.
- <138> 도 8은 본 발명의 실시예 4의 표시장치의 동작의 설명에 제공하는 타임 차트다.
- <139> 도 9는 본 발명의 실시예 5의 표시장치에 있어서의 계조설정처리 순서의 설명에 제공하는 타임 차트다.
- <140> 도 10은 도 9과의 대비에 의해 종래예에 있어서의 계조설정처리 순서의 설명에 제공하는 타임 차트다.
- <141> 도 11은 본 발명의 실시예 6의 표시장치에 있어서의 표시부의 구성을 나타내는 평면도다.
- <142> 도 12는 도 11의 표시장치에 있어서의 계조설정처리 순서의 설명에 제공하는 타임 차트다.
- <143> 도 13은 도 11과는 다른 예에 의한 표시부의 구성을 나타내는 평면도다.

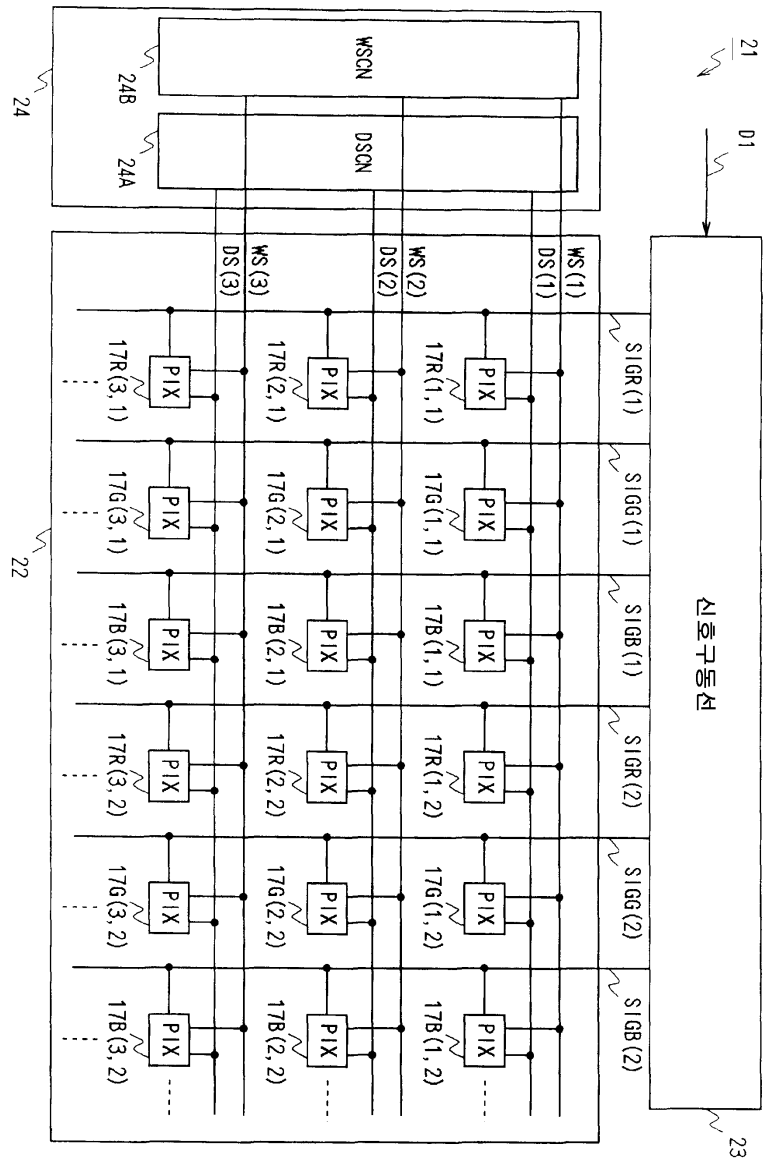
- <144> 도 14는 도 11 및 도 13과는 다른 예에 의한 표시부의 구성을 나타내는 평면도다.
- <145> 도 15는 본 발명의 실시예 7의 표시장치에 있어서의 제조설정처리 순서의 설명에 제공하는 타임 차트다.
- <146> 도 16은 기타의 실시예에 의한 제조설정처리 순서의 설명에 제공하는 평면도다.
- <147> 도 17은 종래의 표시장치를 나타내는 블록도다.
- <148> 도 18은 구성을 간략화해서 생각해 볼 수 있는 표시장치를 나타내는 블록도다.
- <149> 도 19는 도 18의 표시장치의 동작의 설명에 제공하는 타임 차트다.
- <150> 도 20은 도 18의 표시장치에 있어서의 제조설정처리 순서의 설명에 제공하는 타임 차트다.
- <151> 도 21은 연속하는 라인에서 임계값전압의 보정처리를 동시에 실행했을 경우의 타임 차트다.
- <152> 도 22는 도 21의 경우에 있어서의 표시장치의 동작의 설명에 제공하는 타임 차트다.
- <153> [부호의 설명]
- <154> 1, 11, 21……표시장치, 3, 13, 23……신호선 구동회로,
- <155> 5, 14, 24……주사선 구동회로, 6, 12, 22, 22A, 32, 42, 52……표시부,
- <156> 7, 17, 17R, 17G, 17B……화소회로,
- <157> 8……유기EL소자, TR1~TR5……트랜지스터

도면

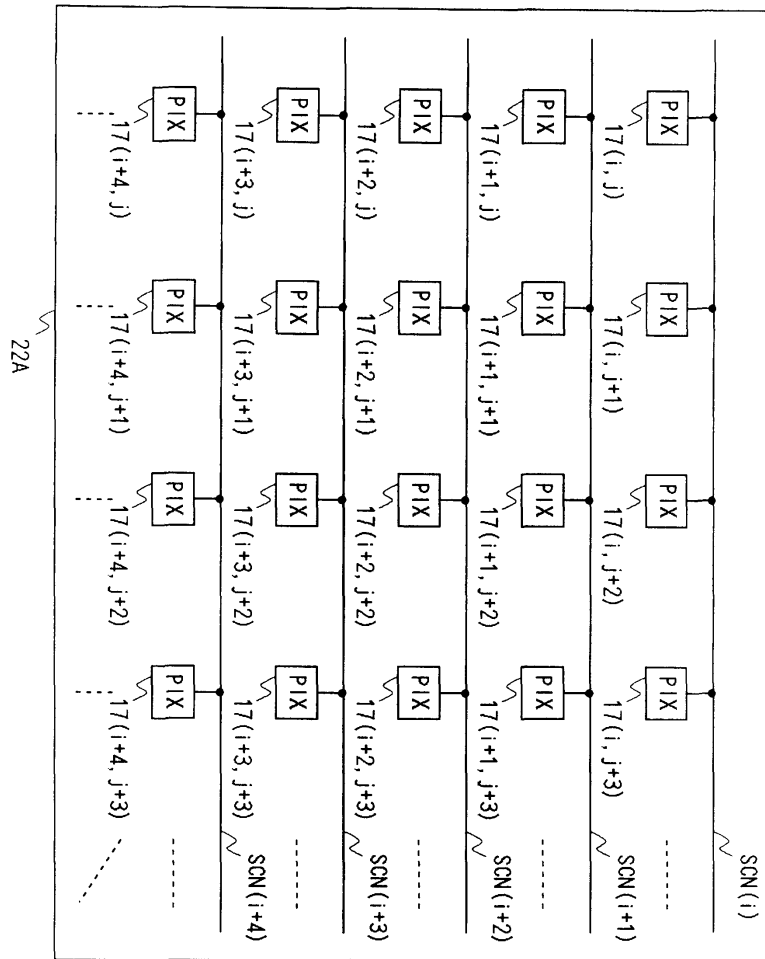
도면1



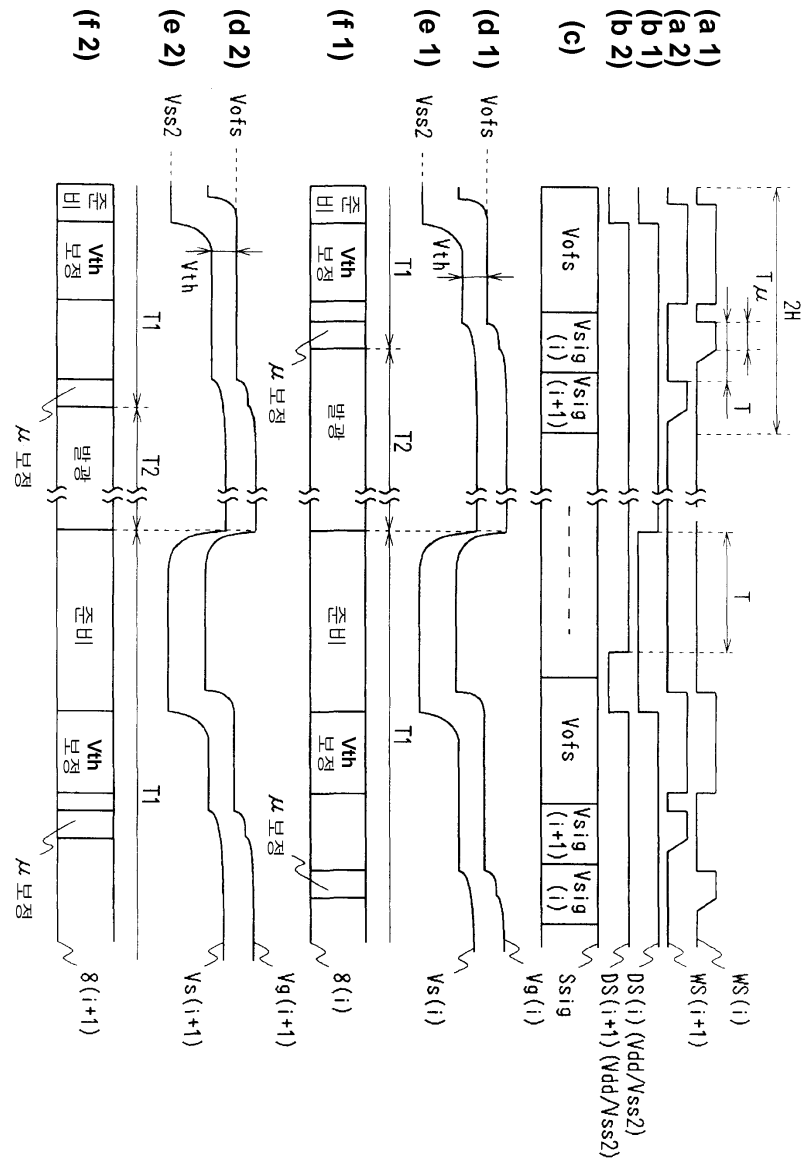
도면2



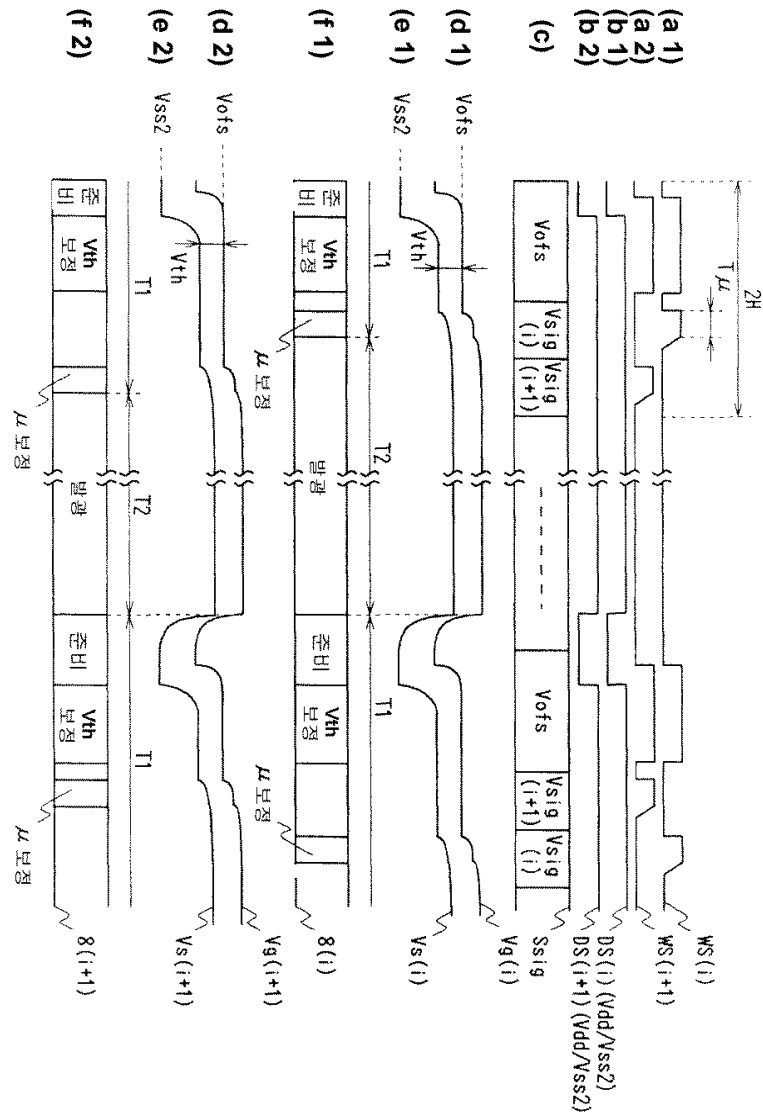
도면3



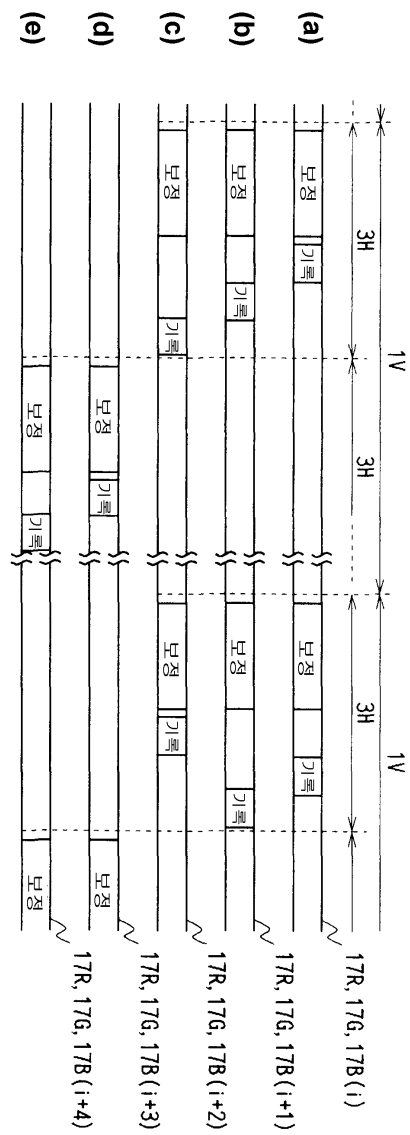
도면4



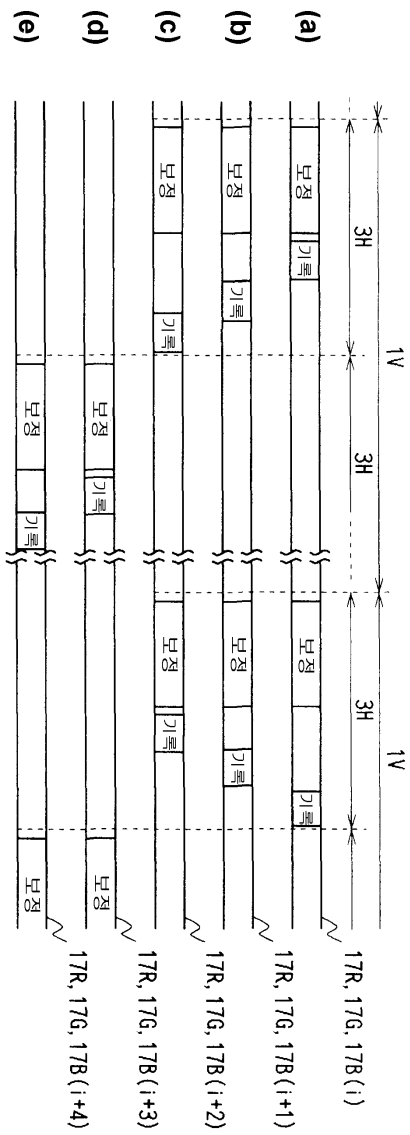
도면5



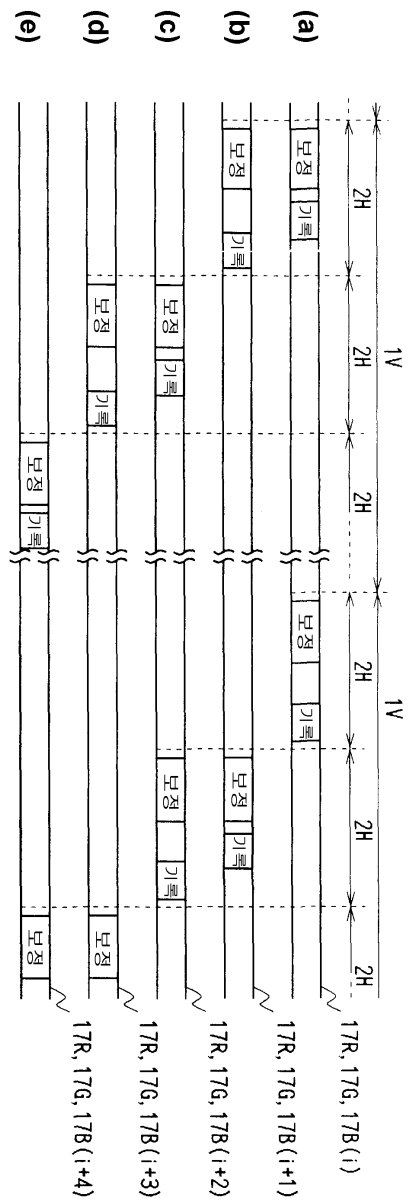
도면6



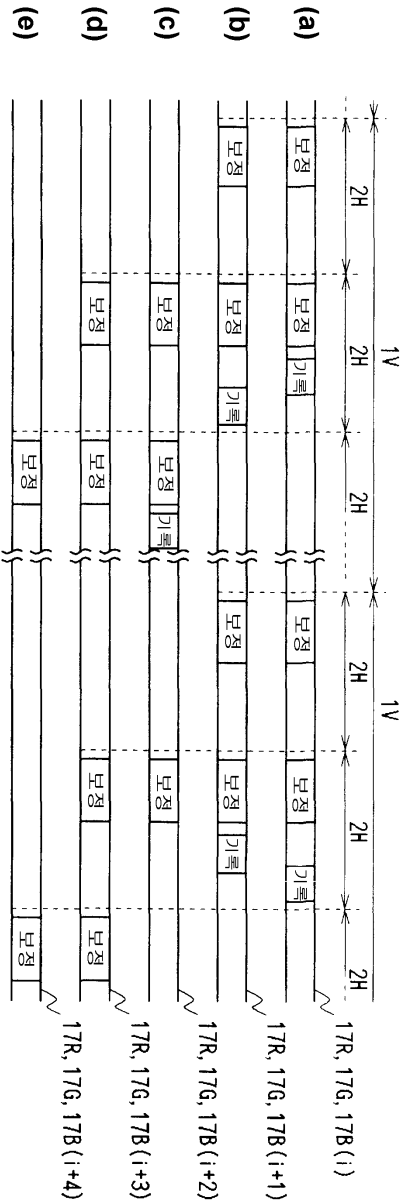
도면7



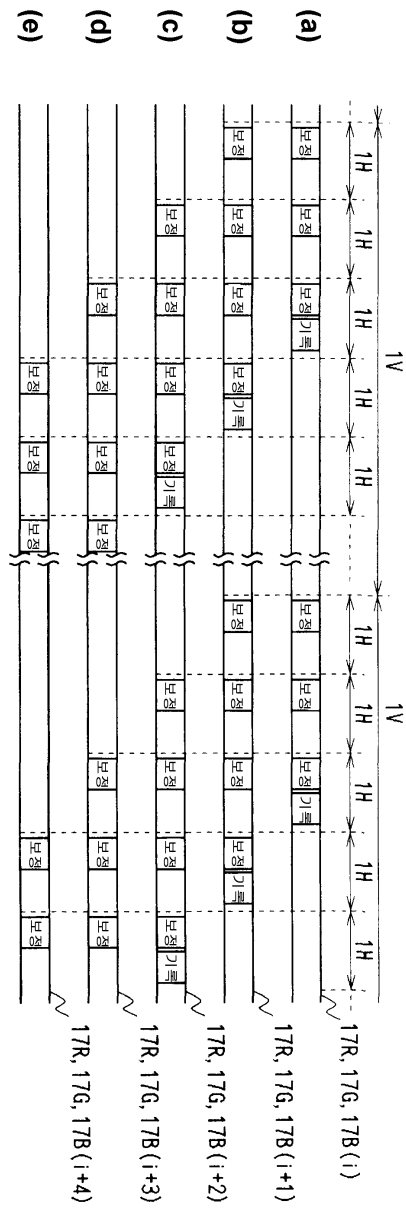
도면8



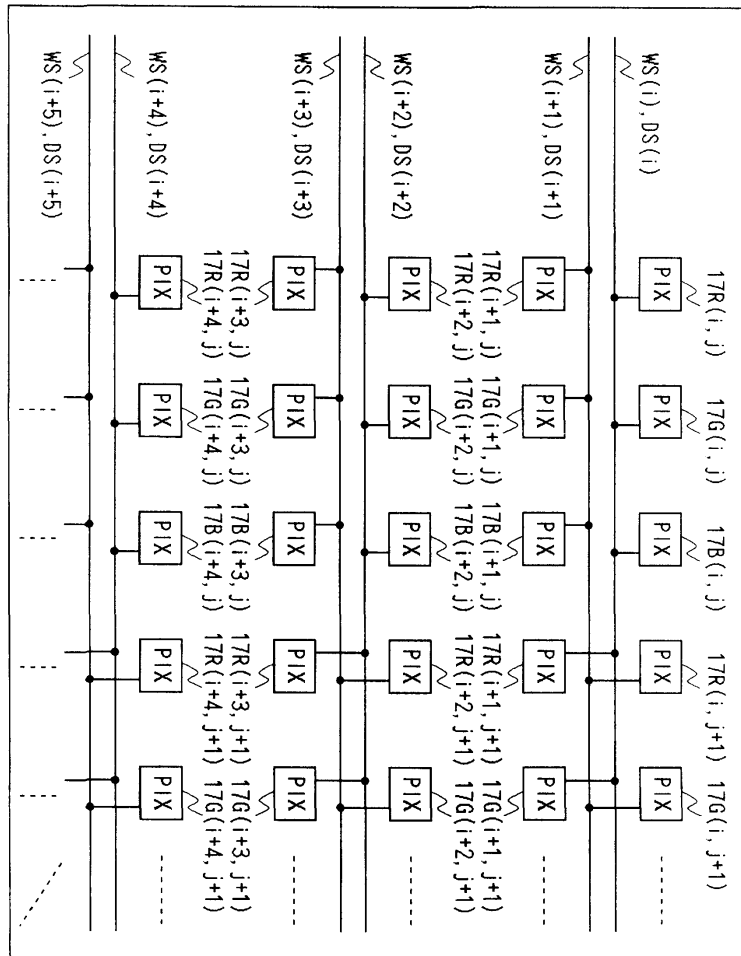
도면9



도면10

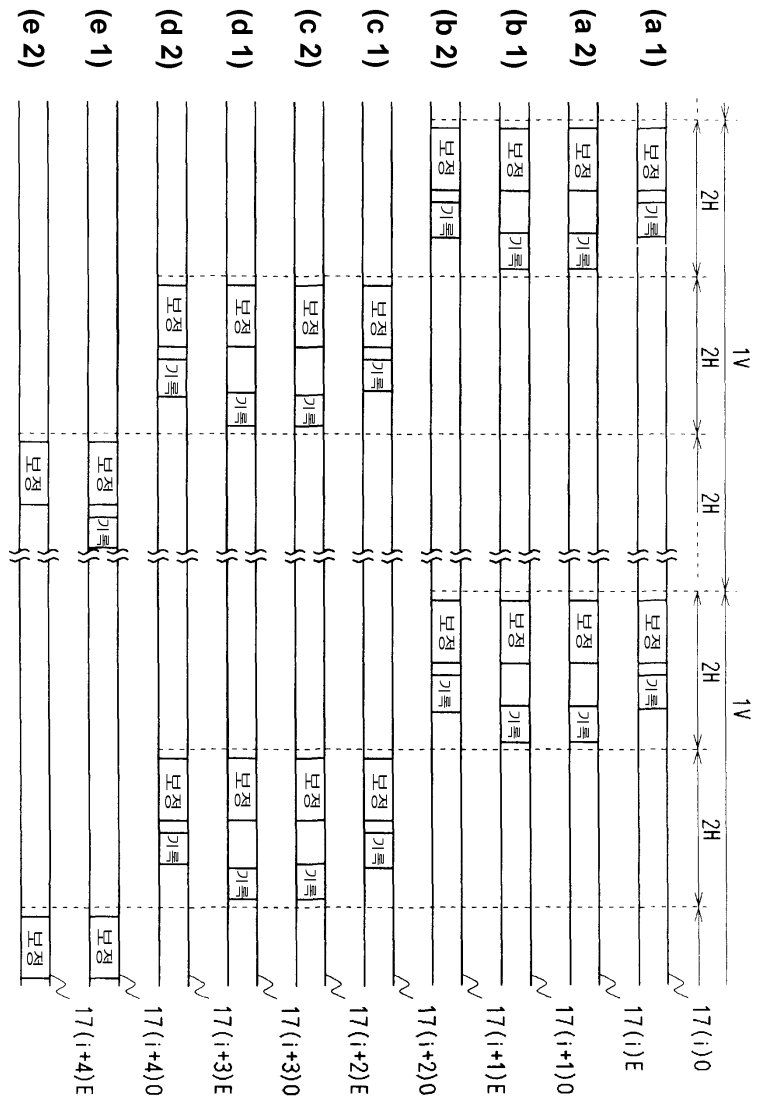


도면11

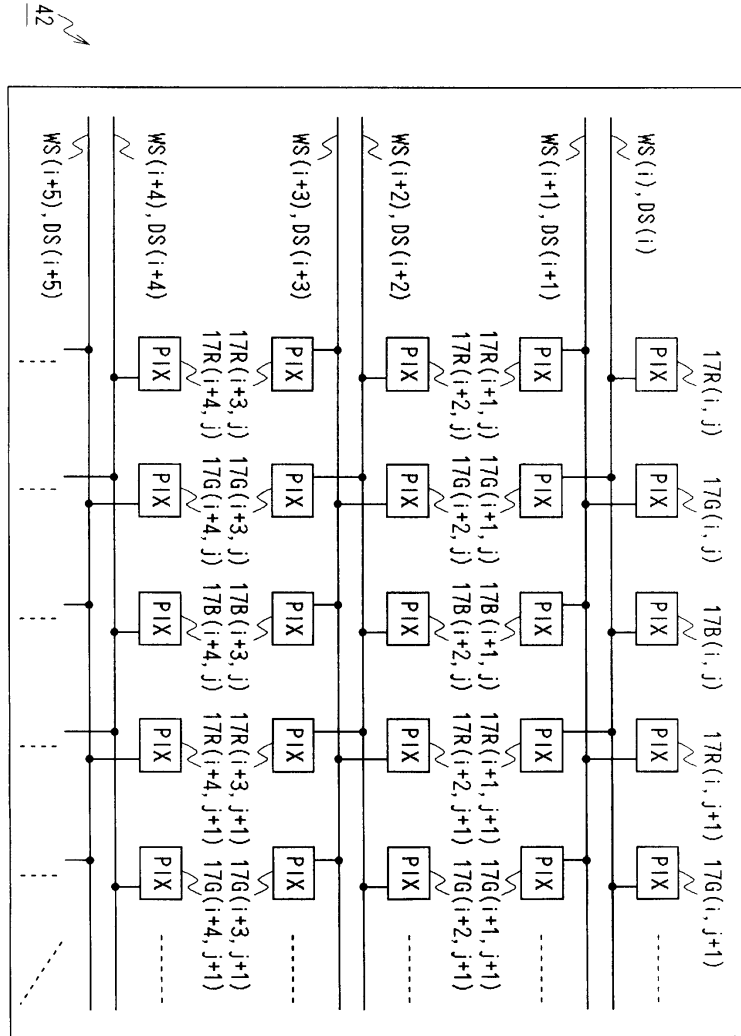


32

도면12

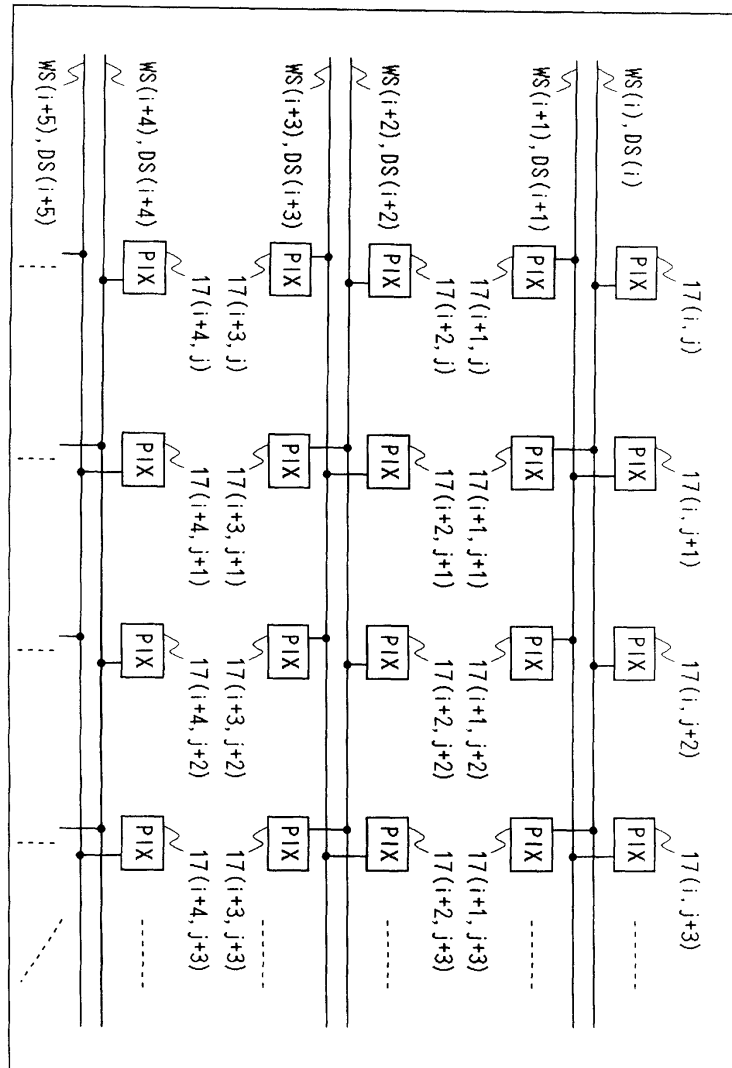


도면13



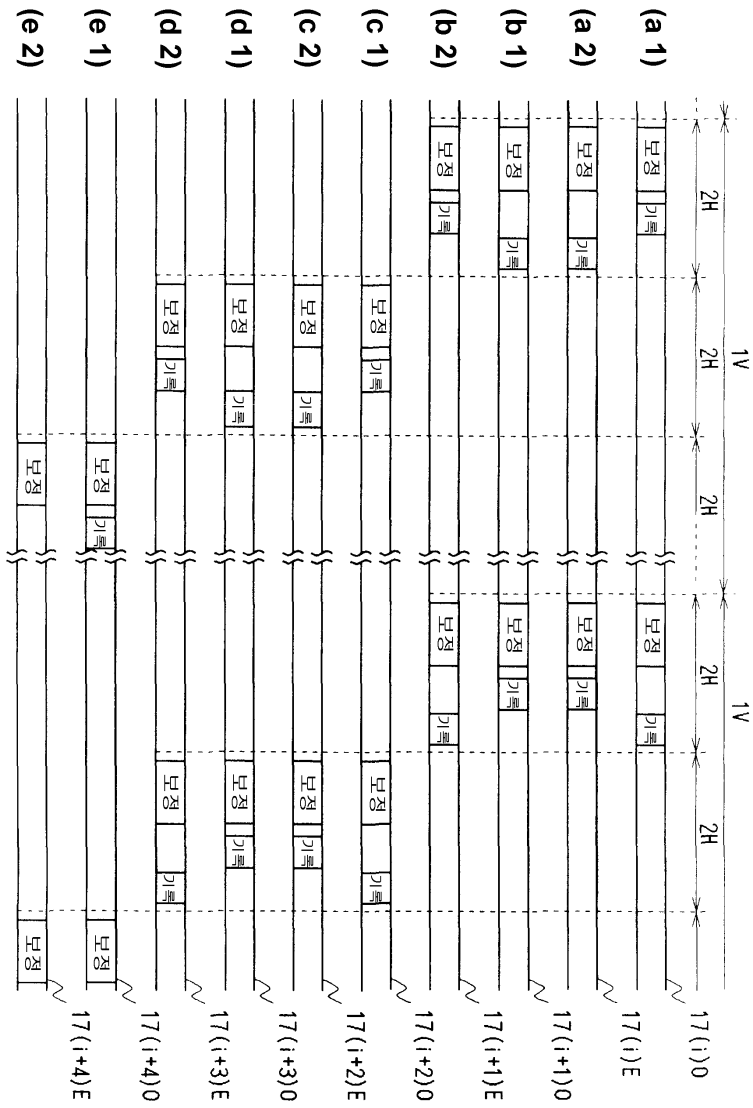
42

도면14

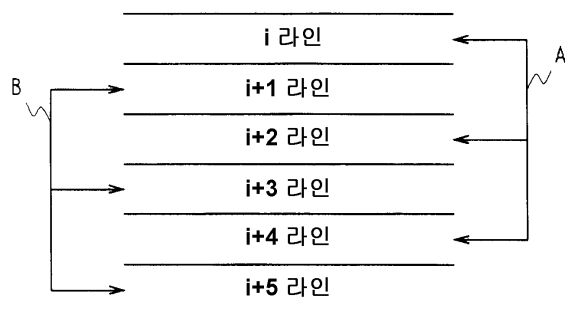


52

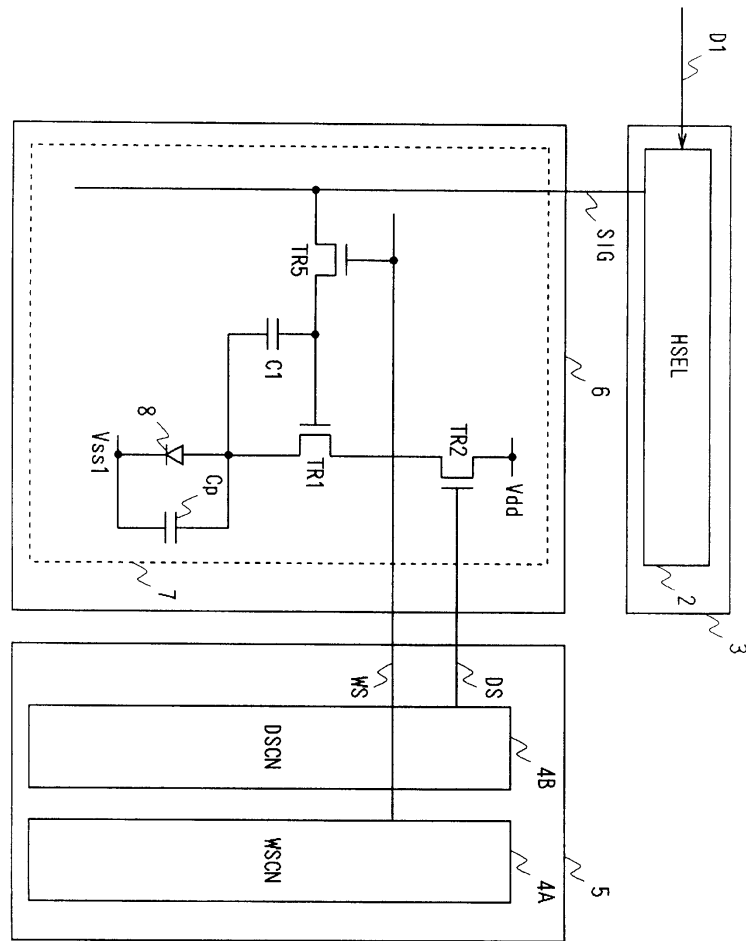
도면15



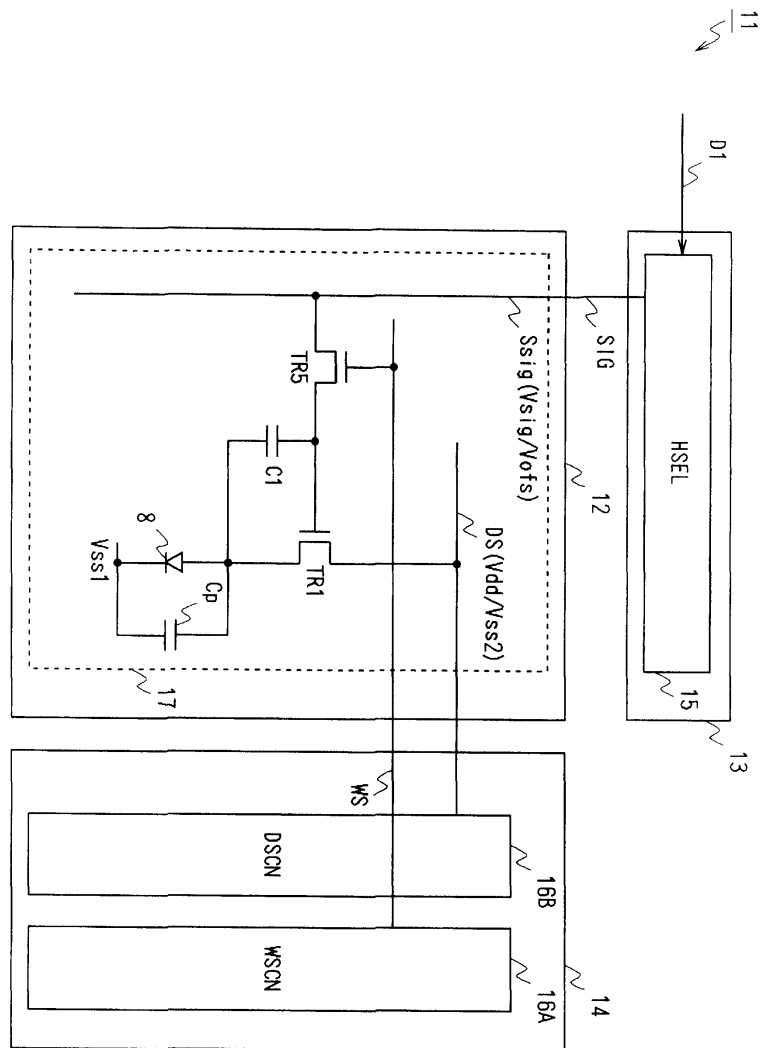
도면16



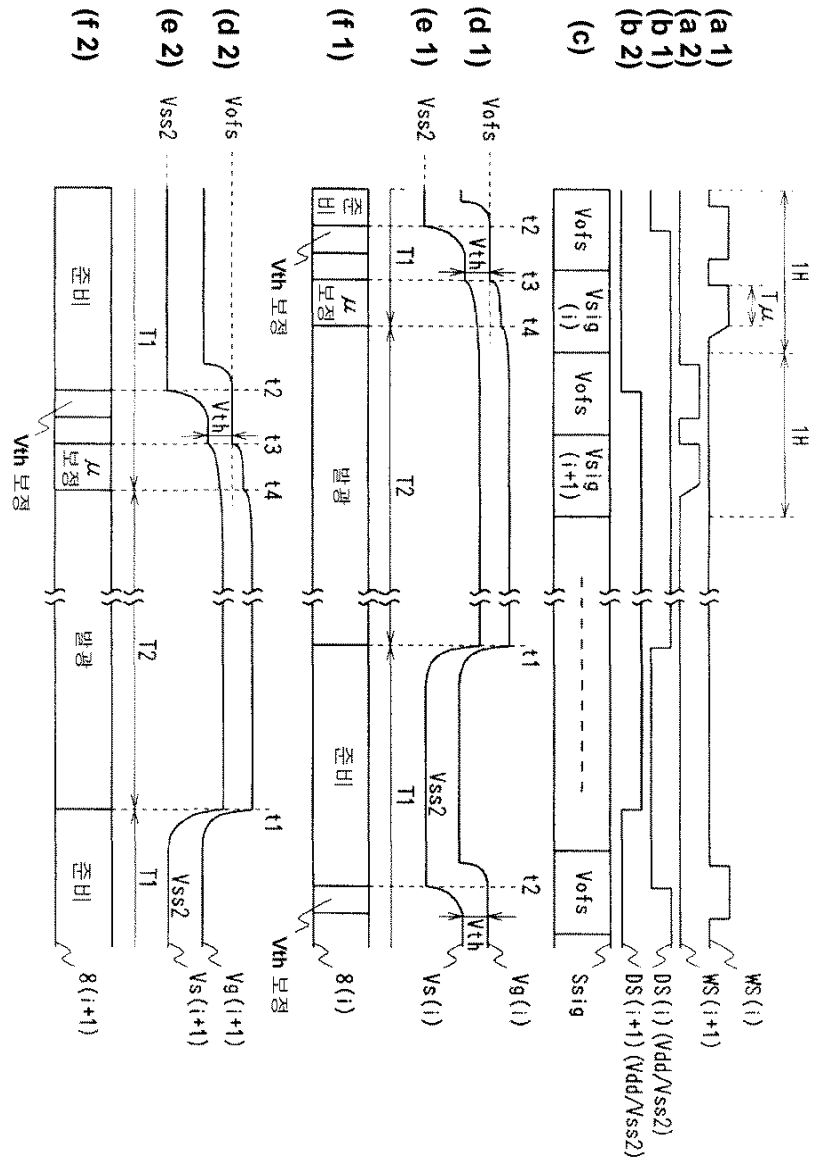
도면17



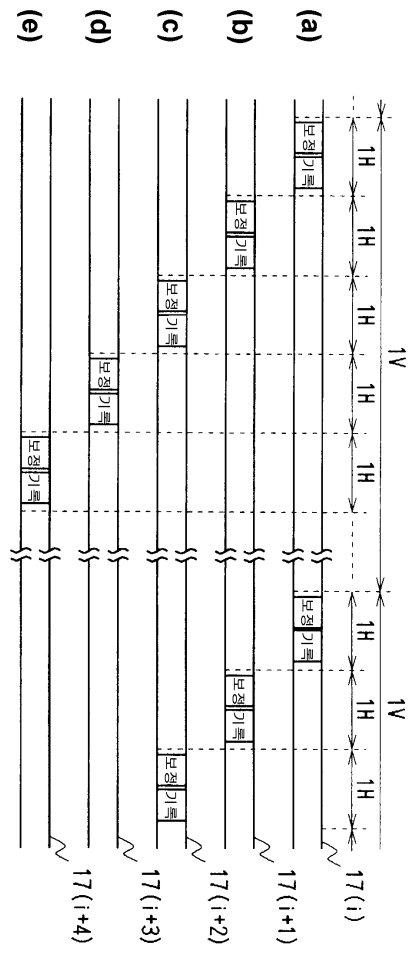
도면18



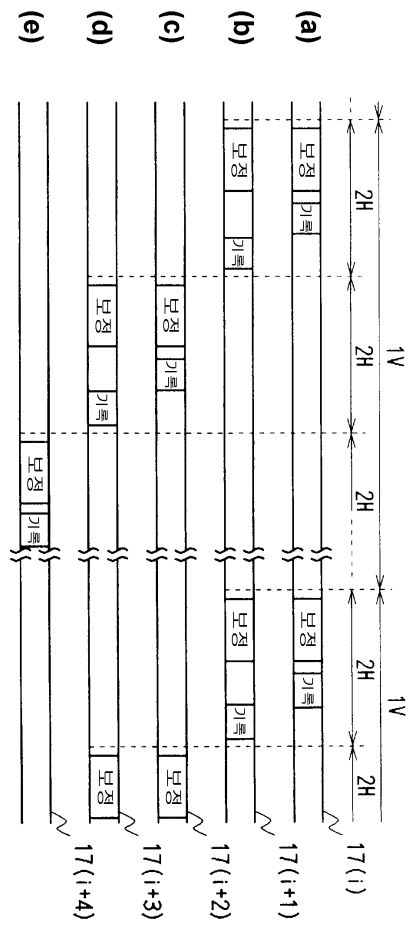
도면19

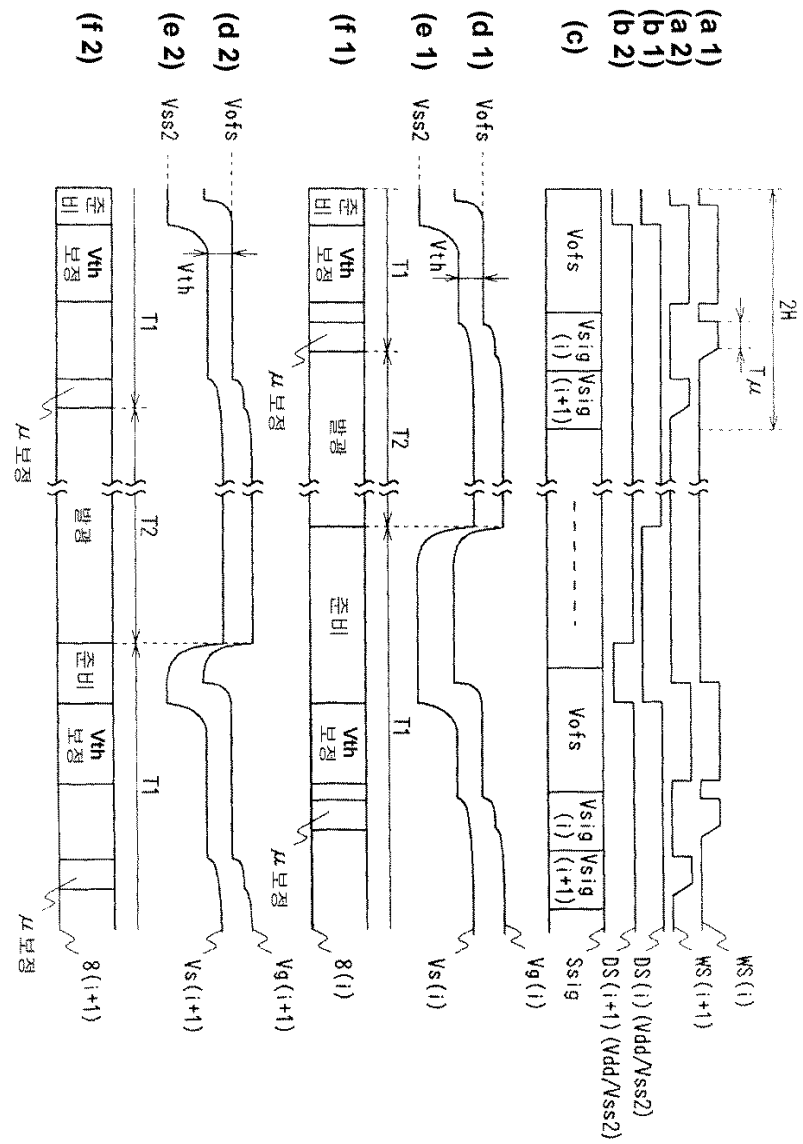


도면20



도면21





专利名称(译)	图像显示装置和图像显示方法		
公开(公告)号	KR1020090102644A	公开(公告)日	2009-09-30
申请号	KR1020090021034	申请日	2009-03-12
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	ASANO MITSURU 아사노미쓰루 YAMAMOTO TETSURO 야마모토테츠로 UCHINO KATSUhide 우치노카쓰히데		
发明人	아사노미쓰루 야마모토테츠로 우치노카쓰히데		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G2320/0247 G09G2310/0262 G09G2310/0251 G09G2300/043 G09G2320/0233 G09G3/3233 G09G2310/0208		
代理人(译)	LEE HWA我		
优先权	2008080097 2008-03-26 JP		
其他公开文献	KR101533220B1		
外部链接	Espacenet		

摘要(译)

本发明涉及图像显示装置和图像显示方法。例如，它通过有机电致发光显示器影响有源矩阵型显示装置。同时，当在多线中实施驱动晶体管的阈值电压的变化校正处理时，防止了横向条纹的产生，并且有效地避免了图像质量的劣化。对于同时实施本发明的驱动晶体管的阈值电压的变化校正处理的多线，关于阈值电压的变化校正处理的灰度设置处理的顺序被替换为扫描线方向。或时轴方向。图像显示，晶体管，电压，校正。

