



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0061547
(43) 공개일자 2008년07월03일

(51) Int. Cl.

H05B 33/06 (2006.01)

(21) 출원번호 10-2006-0136407

(22) 출원일자 2006년12월28일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

김창연

경기 안양시 동안구 평안동 향촌롯데아파트 303동 204호

(74) 대리인

허용록

전체 청구항 수 : 총 20 항

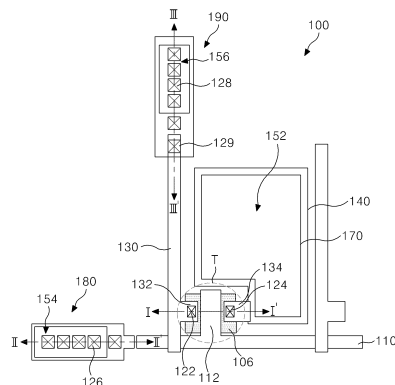
(54) 평판표시패널 및 그 제조방법

(57) 요약

본 발명은 패드부의 접촉 신뢰성을 증가시킬 수 있는 평판표시패널 및 그 제조방법에 관한 것이다.

본 발명에 따른 유기 발광층으로부터 방출되는 빛을 통해 화상을 표시하는 평판표시패널은 게이트 라인에 접속되는 게이트 패드부; 데이터 라인에 접속되는 데이터 패드부; 및 게이트 패드부 및 데이터 패드부를 오픈시키는 오픈홀이 형성된 보호막을 포함하여 구성되며, 상기 보호막은 오픈홀에 의해 외부로 노출된 패드부 중 일부 영역을 덮도록 형성된 것을 특징으로 한다.

대표도 - 도3



특허청구의 범위

청구항 1

유기 발광층으로부터 방출되는 빛을 통해 화상을 표시하는 평판표시패널에 있어서,
 게이트 라인에 접속되는 게이트 패드부;
 데이터 라인에 접속되는 데이터 패드부; 및
 상기 게이트 패드부 및 데이터 패드부를 오픈시키는 오픈홀이 형성된 보호막을 포함하여 구성되되,
 상기 보호막은 상기 오픈홀에 의해 외부로 노출된 각 패드부 중 일부 영역을 덮도록 형성된 것을 특징으로 하는 평판표시패널.

청구항 2

제 1 항에 있어서,
 상기 게이트 패드부는,
 상기 게이트 라인에 접속되는 게이트 패드 하부전극;
 상기 게이트 패드 하부전극을 노출시키는 콘택홀이 형성된 층간 절연막;
 상기 층간 절연막 상에 콘택홀을 사이에 두고 상호 이격 되도록 형성된 게이트 패드 더미전극; 및
 상기 콘택홀을 통해 상기 게이트 패드 하부전극과 접속되는 게이트 패드 상부전극을 포함하여 구성된 것을 특징으로 하는 평판표시패널.

청구항 3

제 2 항에 있어서,
 상기 게이트 패드 더미전극은 투명 도전물질(ITO)로 구성된 것을 특징으로 하는 평판표시패널.

청구항 4

제 2 항에 있어서,
 상기 게이트 패드 상부전극은 상기 게이트 패드 더미 전극과 일부 중첩되도록 형성된 것을 특징으로 하는 평판표시패널.

청구항 5

제 4 항에 있어서,
 상기 게이트 패드 상부전극은 상기 보호막에 의해 일부 덮혀 있도록 형성된 것을 특징으로 하는 평판표시패널.

청구항 6

제 1 항에 있어서,
 상기 데이터 패드부는,
 게이트 절연막을 개재하여 상기 게이트 라인과 교차 형성되는 데이터 라인에 접속되는 데이터 패드 하부전극;
 상기 데이터 패드 하부전극을 노출시키는 콘택홀이 형성된 층간 절연막;
 상기 층간 절연막 상에 상기 콘택홀을 사이에 두고 상호 이격 되도록 형성된 데이터 패드 더미 전극; 및
 상기 콘택홀을 통해 상기 데이터 패드 하부전극과 접속되는 데이터 패드 상부전극을 포함하여 구성된 것을 특징으로 하는 평판표시패널.

청구항 7

제 6 항에 있어서,

상기 데이터 패드 더미 전극은 상기 데이터 라인과 전기적으로 접속되도록 형성된 것을 특징으로 하는 평판표시패널.

청구항 8

제 7 항에 있어서,

상기 데이터 패드 더미 전극은 투명 도전물질(ITO)로 구성된 것을 특징으로 하는 평판표시패널.

청구항 9

제 6 항에 있어서,

상기 데이터 패드 상부전극은 상기 데이터 패드 더미 전극과 일부 중첩되도록 형성된 것을 특징으로 하는 평판표시패널.

청구항 10

제 6 항에 있어서,

상기 데이터 패드 상부전극은 상기 보호막에 의해 일부 덮혀 있도록 형성된 것을 특징으로 하는 평판표시패널.

청구항 11

유기 발광층으로부터 방출되는 빛을 통해 화상을 표시하는 평판표시패널의 제조방법에 있어서,

게이트 라인에 접속되는 게이트 패드부와 데이터 라인에 접속되는 데이터 패드부를 형성하는 단계; 및

상기 게이트 패드부 및 데이터 패드부를 노출시키는 오픈홀이 형성된 보호막을 형성하는 단계를 포함하여 구성되되,

상기 보호막은 상기 오픈홀에 의해 외부로 노출된 각 패드부 중 일부 영역을 덮도록 형성된 것을 특징으로 하는 평판표시패널의 제조방법.

청구항 12

제 11 항에 있어서,

상기 게이트 패드부를 형성하는 단계는,

상기 게이트 라인에 접속되는 게이트 패드 하부전극을 형성하는 단계;

상기 게이트 패드 하부전극을 노출시키는 콘택홀이 형성된 층간 절연막을 형성하는 단계;

상기 층간 절연막 상에 상기 콘택홀을 사이에 두고 상호 이격되도록 게이트 패드 더미 전극을 형성하는 단계; 및

상기 콘택홀을 통해 상기 게이트 패드 하부전극과 접속되는 게이트 패드 상부전극을 형성하는 단계를 포함하여 구성된 것을 특징으로 하는 평판표시패널의 제조 방법.

청구항 13

제 12 항에 있어서,

상기 게이트 패드 더미전극은 투명 도전물질(ITO)로 구성된 것을 특징으로 하는 평판표시패널의 제조방법.

청구항 14

제 12 항에 있어서,

상기 게이트 패드 상부전극은 상기 게이트 패드 더미 전극과 일부 중첩되도록 형성된 것을 특징으로 하는 평판표시패널의 제조 방법.

청구항 15

제 12 항에 있어서,

상기 게이트 패드 상부전극은 상기 보호막에 의해 일부 덮혀 있도록 형성된 것을 특징으로 하는 평판표시패널의 제조 방법.

청구항 16

제 11 항에 있어서,

상기 데이터 패드부를 형성하는 단계는,

게이트 절연막을 개재하여 게이트 라인과 교차되는 데이터 라인에 접속되는 데이터 패드 하부전극을 형성하는 단계;

상기 데이터 패드 하부전극을 노출시키는 콘택홀이 형성된 층간 절연막을 형성하는 단계;

상기 층간 절연막 상에 형성되며 상기 콘택홀을 사이에 두고 상호 이격되도록 데이터 패드 더미전극을 형성하는 단계; 및

상기 콘택홀을 통해 상기 데이터 패드 하부전극과 접속되는 데이터 패드 상부전극을 형성하는 단계를 포함하여 구성된 것을 특징으로 하는 평판표시패널의 제조 방법.

청구항 17

제 16 항에 있어서,

상기 데이터 패드 더미 전극은 상기 데이터 라인과 전기적으로 접속되는 것을 특징으로 하는 평판표시패널의 제조 방법.

청구항 18

제 17 항에 있어서,

상기 데이터 패드 더미 전극은 투명 도전물질(ITO)로 구성된 것을 특징으로 하는 평판표시패널의 제조 방법.

청구항 19

제 16 항에 있어서,

상기 데이터 패드 상부전극은 상기 데이터 패드 더미 전극과 일부 중첩되도록 형성된 것을 특징으로 하는 평판 표시패널의 제조 방법.

청구항 20

제 19 항에 있어서,

상기 데이터 패드 상부전극은 상기 보호막에 의해 일부 덮혀 있도록 형성된 것을 특징으로 하는 평판표시패널의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<24> 본 발명은 평판표시패널 및 그 제조방법에 관한 것으로서, 특히 신호라인과 패드부 사이에 높은 접촉 신뢰성을 갖는 평판표시패널 및 그 제조 방법에 관한 것이다.

<25> 최근들어, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고

있다. 이러한 평판 표시장치는 액정 표시장치(Liquid Crystal Display : 이하 "LCD"라 함), 전계 방출 표시장치(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하 PDP"라 함) 및 전계 발광소자(일렉트로 루미네스센스 디바이스(Electro-luminescence Device):이하 "EL 소자"이라 함))를 이용하는 EL발광표시장치(Electro-luminescence Display Device) 등이 있다. 이와 같은 평판표시장치의 표시품질을 높이고 대화면화를 시도하는 연구들이 활발히 진행되고 있다.

- <26> 이들 중 PDP는 구조와 제조공정이 단순하기 때문에 경박 단소하면서도 대화면화에 가장 유리한 표시장치로 주목 받고 있지만 발광효율과 휘도가 낮고 소비전력이 큰 단점이 있다. 이에 비하여, 스위칭 소자로 박막 트랜지스터(Thin Film Transistor : 이하 "TFT"라 함)가 적용된 액티브 매트릭스 LCD는 반도체공정을 이용하기 때문에 대화면화에 어렵고 백라이트 유닛으로 인하여 소비전력이 큰 단점이 있고, 편광필터, 프리즘시트, 확산판 등의 광학소자들에 의해 광손실이 많고 시야각이 좁은 특성이 있다.
- <27> 이에 비하여, EL표시장치는 발광층의 재료에 따라 무기EL표시장치와 유기EL표시장치로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다. 무기EL표시장치는 유기EL표시장치에 비하여 전력소모가 크고 고휘도를 얻을 수 없으며 R, G, B의 다양한 색을 발광시킬 수 없다. 반면에, 유기EL소자는 수십 볼트의 낮은 직류 전압에서 구동됨과 아울러, 빠른 응답속도를 가지고, 고휘도를 얻을 수 있으며 R, G, B의 다양한 색을 발광시킬 수 있어 차세대 평판 디스플레이소자에 적합하다.
- <28> 이러한 유기EL표시장치를 구동하는 방식은 수동 매트릭스형(passive matrix type)과 능동 매트릭스형(active matrix type)으로 나눌 수 있다.
- <29> 수동 매트릭스형 유기EL표시장치는 그 구성이 단순하여 제조방법 또한 단순 하나 높은 소비전력과 표시소자의 대면적화에 어려움이 있으며, 배선의 수가 증가하면 할 수록 개구율이 저하되는 단점이 있다.
- <30> 반면 능동 매트릭스형 유기EL표시장치는 높은 발광효율과 고화질을 제공할 수 있는 장점이 있다.
- <31> 이하, 도 1 및 도 2를 참조하여 종래의 평판표시패널의 구성에 대해 설명한다.
- <32> 도 1 및 도 2에 도시된 바와 같이, 종래의 평판표시패널은, 기관(2)상의 버퍼층(4)에 형성되어 채널을 구성하는 활성층(6), 활성층(6)을 덮는 게이트 절연막(8) 상에 형성되는 게이트 라인(10), 층간 절연막(20)을 사이에 두고 게이트 라인(10)과 교차하는 데이터 라인(30), 두 라인(10, 30)의 교차 영역에 형성되는 박막 트랜지스터(T), 층간 절연막(20) 상에 형성되며 박막 트랜지스터(T)와 접속되는 제 1 전극(40), 박막 트랜지스터(T)를 덮는 보호막(50) 상에 제 1 전극(40)과 중첩된 형태로 형성되는 유기 발광층(60) 및 유기 발광층(60) 상에 중첩된 형태로 형성되며 제 1 전극(40)과 함께 유기 발광층(60)을 발광시키기 위한 전위를 형성하는 제 2 전극(70)을 포함하여 구성된다.
- <33> 여기서, 종래의 평판표시패널은 도 3 및 도 4에 도시된 바와 같이 게이트 라인에 접속된 게이트 패드(80)와, 데이터 라인(30)에 접속되는 데이터 패드(90)를 더 구비한다
- <34> 이때, 게이트 패드(80)는 게이트 라인(10)에 접속된 게이트 패드 하부전극(82) 및 층간 절연막(20)을 관통하는 콘택홀(26)을 통해 게이트 패드 하부전극(82)과 접속되는 게이트 패드 상부전극(86)을 포함하여 구성된다.
- <35> 또한, 데이터 패드(90)는 데이터 라인(30)에 접속된 데이터 패드 하부전극(92) 및 층간 절연막(20)을 관통하는 콘택홀(28)을 통해 데이터 패드 하부전극(92)과 접속되는 데이터 패드 상부전극(96)을 포함하여 구성된다.
- <36> 상술한 바와 같이 구성된 종래의 평판표시패널의 경우, 각 패드부(80,90)를 구성하는 게이트 및 데이터 패드 상부전극(86,96)이 모두 노출되도록 구성됨에 따라 부식 등이 발생되고, 이에 의해 각 패드부(80,90)와 외부회로와의 접촉 신뢰성이 저하된다는 문제점이 있었다.
- <37> 또한, 각 패드부(80,90)를 구성하는 게이트 및 데이터 패드 상부전극(86,96)이 외부 충격에 의해 파손되는 경우, 게이트 및 데이터 라인(10,30)과 패드부(80,90) 사이에 접촉 불량 발생된다는 문제점이 또한 있었다.

발명이 이루고자 하는 기술적 과제

- <38> 따라서, 본 발명의 목적은 신호라인과 접속되는 패드부의 일부 영역이 보호막을 통해 덮혀 지도록 구성함으로써, 패드부의 부식을 방지하여 신호라인과의 접속 신뢰성이 증가된 평판표시패널 및 그 제조방법을 제공하는 데 있다.
- <39> 또한, 본 발명은 패드부 상에 신호라인과 접촉되는 별도의 터미 전극을 형성함으로써, 패드부와 신호라인의 접

촉 신뢰성이 증가된 평판표시패널 및 그 제조 방법을 제공하는 데 있다.

발명의 구성 및 작용

- <40> 상기 목적을 달성하기 위하여, 본 발명에 따른 유기 발광층으로부터 방출되는 빛을 통해 화상을 표시하는 평판 표시패널에 있어서, 게이트 라인에 접속되는 게이트 패드부; 데이터 라인에 접속되는 데이터 패드부; 및 게이트 패드부 및 데이터 패드부를 오픈시키는 오픈홀이 형성된 보호막을 포함하여 구성되되, 상기 보호막은 오픈홀에 의해 외부로 노출된 각 패드부 중 일부 영역을 덮도록 형성된 것을 특징으로 한다.
- <41> 본 발명에 따른 게이트 패드부는, 게이트 라인에 접속되는 게이트 패드 하부전극; 게이트 패드 하부전극을 노출시키는 콘택홀이 형성된 층간 절연막; 층간 절연막 상에 콘택홀을 사이에 두고 상호 이격되게 형성된 게이트 패드 더미전극; 및 콘택홀을 통해 게이트 패드 하부전극과 접속되는 게이트 패드 상부전극을 포함하여 구성된 것을 특징으로 한다.
- <42> 본 발명에 따른 게이트 패드 상부전극은 상기 게이트 패드 더미 전극과 일부 중첩되도록 형성된 것을 특징으로 한다.
- <43> 본 발명에 따른 게이트 패드 상부전극은 보호막에 의해 일부 상부전극이 덮혀 있도록 형성된 것을 특징으로 한다.
- <44> 본 발명에 따른 데이터 패드부는, 게이트 절연막을 개재하여 게이트 라인과 교차 형성되는 데이터 라인에 접속되는 데이터 패드 하부전극; 데이터 패드 하부전극을 노출시키는 콘택홀이 형성된 층간 절연막; 층간 절연막 상에 콘택홀을 사이에 두고 상호 이격되도록 형성된 데이터 패드 더미 전극; 및 콘택홀을 통해 데이터 패드 하부전극과 접속되는 데이터 패드 상부전극을 포함하여 구성된 것을 특징으로 한다.
- <45> 본 발명에 따른 데이터 패드 더미 전극은 데이터 라인과 전기적으로 접속되는 것을 특징으로 한다.
- <46> 본 발명에 따른 데이터 패드 상부전극은 상기 데이터 패드 더미 전극과 일부 중첩되도록 형성된 것을 특징으로 한다.
- <47> 본 발명에 따른 데이터 패드 상부전극은 보호막에 의해 일부 상부전극이 덮혀 있도록 형성된 것을 특징으로 한다.
- <48> 본 발명에 따른 유기 발광층으로부터 방출되는 빛을 통해 화상을 표시하는 평판표시패널의 제조방법에 있어서, 게이트 라인에 접속되는 게이트 패드부와 데이터 라인에 접속되는 데이터 패드부를 형성하는 단계; 및 게이트 패드부 및 데이터 패드부를 노출시키는 오픈홀이 형성된 보호막을 형성하는 단계를 포함하여 구성되되, 상기 보호막은 오픈홀에 의해 외부로 노출된 각 패드부 중 일부 영역을 덮도록 형성된 것을 특징으로 한다.
- <49> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부한 도면들을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <50> 이하, 첨부도면을 참조하여 본 발명에 따른 평판표시패널 및 그 제조방법에 대해 설명한다.
- <51> 먼저, 도 3 및 도 4를 참조하여 본 발명에 따른 평판표시패널의 구성에 대해 상세히 설명한다.
- <52> 본 발명에 따른 평판표시패널은 유기물로 구성된 유기 발광층이 인가 전압에 의해 발광하는 성질을 이용하여 화면을 표시하는 것으로서, 도 3 및 도 4에 도시된 바와 같이, 기판(102)상의 버퍼층(104)에 형성되어 채널을 구성하는 활성층(106), 활성층(106)을 덮는 게이트 절연막(108) 상에 형성되는 게이트 라인(110), 층간 절연막(120)을 사이에 두고 게이트 라인(110)과 교차하는 데이터 라인(130), 두 라인(110, 130)의 교차 영역에 형성되는 박막 트랜지스터(T), 층간 절연막(120) 상에 형성되며 박막 트랜지스터(T)와 접속되는 제 1 전극(140), 박막 트랜지스터(T)를 덮는 보호막(150) 상에 제 1 전극(140)과 중첩된 형태로 형성되는 유기 발광층(160) 및 유기 발광층(160) 상에 중첩된 형태로 형성되며 제 1 전극(140)과 함께 유기 발광층(160)을 발광시키기 위한 전위를 형성하는 제 2 전극(170)을 포함하여 구성된다.
- <53> 여기서, 본 발명에 따른 평판표시패널은 게이트 라인(110)에 접속되는 게이트 패드(180)와, 데이터 라인(130)에 접속되는 데이터 패드(190)를 더 구비한다.
- <54> 활성층(106)은 박막 트랜지스터(T)의 소스전극(132)과 드레인 전극(134) 사이에 채널을 형성하는 것으로서, 기판(102)상에 전면적으로 형성된 버퍼막(104) 상에 폴리 실리콘으로 구성된다.

- <55> 여기서, 활성층(106)은 버퍼막(104) 상에 PECVD 등의 증착 방식을 통해 $200\sim 2000\text{ \AA}$ 의 두께를 갖는 a-Si층을 전면 증착한 후, 상기 a-Si층 대한 레이저 어닐링 또는 고상 결정화(SPC : Solid Phase Crystallization) 과정을 통해 형성된 폴리 실리콘으로 구성된다.
- <56> 게이트 라인(110)은 활성층(106)을 덮는 게이트 절연막(108) 상에 형성되며, 게이트 패드(180)에 접속된 게이트 드라이버로부터 공급되는 게이트 신호를 박막 트랜지스터(T)를 구성하는 게이트 전극(112)으로 전달한다.
- <57> 여기서, 게이트 라인(110)은 알루미늄(Al)계 금속, 구리(Cu), 크롬(Cr), 몰리브덴(Mo) 등으로 구성된 게이트 금속으로 구성되어 있다.
- <58> 데이터 라인(130)은 층간 절연막(120)을 사이에 두고 게이트 라인(110)과 교차 형성되며, 게이트 전극(112)의 온/오프에 연동하여 데이터 패드(190)에 접속된 데이터 드라이버로부터 공급되는 데이터 신호를 박막 트랜지스터(T)의 소스전극(132) 및 드레인 전극(134)으로 전달하는 역할을 수행한다.
- <59> 박막 트랜지스터(T)는 게이트 라인(110)의 게이트 신호에 응답하여 데이터 라인(130)의 데이터 신호를 제 1 전극(140)으로 전달하는 역할을 수행하는 것으로서, 게이트 절연막(108)을 개재하여 활성층(106)과 중첩되게 형성되는 게이트 전극(112)과, 층간 절연막(120) 및 게이트 절연막(108)을 관통하는 제 1 콘택홀(122)을 통해 활성층(106)과 접속되는 소스전극(132)과 층간 절연막(120) 및 게이트 절연막(108)을 관통하는 제 2 콘택홀(124)을 통해 활성층(106)과 접속되는 동시에 제 1 전극(140)과 접속되는 드레인 전극(134)을 포함하여 구성된다.
- <60> 제 1 전극(140)은 유기 발광층(106)을 발광시키는 전위를 형성하는 역할을 수행하는 것으로서, 층간 절연막(120) 상에 제 2 콘택홀(124)을 통해 활성층(106)에 접속되는 드레인 전극(134)과 일부 중첩된 형태로 형성된다.
- <61> 보호막(150)은 박막 트랜지스터(T)를 덮는 동시에 발광영역에 형성된 제 1 전극(140)을 노출시키는 메쉬 형태로 형성된다.
- <62> 여기서, 보호막(150)에는 발광영역에 형성된 제 1 전극(140)을 노출시키는 제 1 오픈홀(152), 게이트 패드(180)를 오픈시키는 제 2 오픈홀(154) 및 데이터 패드를 오픈시키는 제 3 오픈홀(156)이 형성되어 있다.
- <63> 이때, 제 2 오픈홀(154)을 통해 게이트 패드(180)가 노출됨에 따라 발생하는 부식에 의해 게이트 라인과의 접촉 신뢰성 저하를 방지하기 위해, 보호막(150)은 게이트 패드(180)의 일부 영역을 덮는 형태로 형성된다.
- <64> 유기 발광층(160)은 발광영역에 형성된 제 1 전극(140) 상에 중첩된 형태로 형성되며, 제 1 및 제 2 전극(140, 170) 사이에 형성되는 전위에 연동하여 빛을 발광시키는 역할을 수행한다.
- <65> 제 2 전극(170)은 유기 발광층(160)과 중첩되어 접속된 상태로 보호막(150) 상에 전면 증착되며, 제 1 전극(140)과 함께 유기 발광층(160)을 발광시키기 위한 전위를 형성한다.
- <66> 즉, 유기 발광층(160)을 사이에 두고 형성되는 제 1 및 제 2 전극(140, 170) 사이에 전위가 형성되는 경우, 도 5에 도시된 바와 같이, 제 1 전극(140)으로부터 발생된 정공은 정공 주입층(160e) 및 정공 수송층(160d)을 통해 발광층(160c) 쪽으로 이동하고 제 2 전극(170)으로부터 발생된 전자는 전자 주입층(160a) 및 전자 수송층(160b)을 통해 발광층(160c) 쪽으로 이동된다.
- <67> 이에 따라, 발광층(160c)에서는 전자 수송층(160b)과 정공 수송층(160d)으로부터 공급되어진 전자와 정공이 충돌하여 재결합함으로써 빛이 발생하게 되고, 이 빛은 제 2 전극(170)을 통해 외부로 방출되어 화상이 표시되게 된다.
- <68> 게이트 패드(180)는 게이트 절연막(108) 상에 게이트 라인(110)으로부터 연장되어 형성되는 게이트 패드 하부전극(182), 층간 절연막(120)을 관통하는 제 3 콘택홀(126)을 사이에 두고 형성된 게이트 패드 더미 전극(184) 및 제 3 콘택홀(126)을 통해 게이트 패드 하부전극(182)과 접속되는 동시에 게이트 패드 더미전극(184)과 일부 중첩된 형태로 접속되는 게이트 패드 상부전극(186)을 포함하여 구성된다.
- <69> 이때, 게이트 패드 상부전극(186)이 다양한 접촉 경로, 예를 들면 제 3 콘택홀(126)을 통해 게이트 패드 하부전극(182)과 접속되는 동시에 게이트 패드 더미 전극(184)과도 일부 중첩되도록 형성됨에 따라, 게이트 라인(110)과 게이트 패드(180)사이의 접촉 신뢰성이 크게 향상된다.
- <70> 여기서, 게이트 패드(180)를 구성하는 게이트 패드 하부전극(182)은 게이트 금속으로 구성되며, 게이트 패드 더미 전극(184)은 투명 도전물질(ITO)로 형성되며 게이트 패드 상부전극(186)은 데이터 금속으로 구성된다.

- <71> 데이터 패드(190)는 게이트 절연막(108) 상에 형성되는 데이터 패드 하부전극(192), 중간 절연막(120)을 관통하는 제 4 콘택홀(128)을 사이에 두고 형성된 데이터 패드 더미 전극(194) 및 제 4 콘택홀(124)을 통해 데이터 패드 하부전극(192)과 접속되는 동시에 데이터 패드 더미전극(194)과 일부 중첩된 형태로 접속된 데이터 패드 상부전극(196)을 포함하여 구성된다.
- <72> 여기서, 데이터 패드(190)를 구성하는 데이터 패드 하부전극(192)은 게이트 금속으로 구성되고, 데이터 패드 더미전극(194)은 투명 도전물질(ITO)로 형성되며 데이터 패드 상부전극(196)은 데이터 금속으로 구성된다.
- <73> 이때, 데이터 패드 하부전극(192)은 중간 절연막(120)을 관통하는 제 5 콘택홀(129)을 통해 데이터 라인(130)과 접속되며, 데이터 패드 더미전극(194)은 데이터 라인(130)과 일부 중첩된 형태로 또한 접속된다.
- <74> 상술한 바와 같이 데이터 패드(190)는 다양한 접속 경로를 통해 데이터 라인(130)과 접속됨에 따라, 데이터 라인(130)과 데이터 패드(190) 사이의 접속 신뢰성이 크게 향상된다.
- <75> 이하, 도 6a 내지 도 6h를 참조하여 본 발명에 따른 평판표시패널의 제조방법에 대해 상세히 설명한다.
- <76> 먼저, 본 발명에 따른 제 1 마스크 공정을 통해 기판(102)상의 버퍼층(104) 위에 채널을 형성하는 활성층(106)을 형성한다.
- <77> 이를 보다 구체적으로 설명하면, 기판(102)상에 형성된 버퍼층(104) 위에 폴리 실리콘층을 형성한 후, 제 1 마스크를 이용한 포토리소그래피 공정을 통해 폴리 실리콘을 노출시키는 포토레지스트 패턴을 형성한다.
- <78> 이후, 포토레지스트 패턴에 의해 노출된 폴리 실리콘층을 에칭함으로써, 도 6a에 도시된 바와 같이, 기판(102)상에 형성된 버퍼층(104) 위에 채널을 형성하는 활성층(106)을 형성한다.
- <79> 상술한 바와 같이 활성층을 형성한 후, 본 발명에 따른 제 2 마스크 공정을 통해 게이트 라인(110)에 접속되는 게이트 전극(112), 게이트 패드 하부전극(182) 및 데이터 패드 하부전극(192)을 포함하는 제 1 도전성 패턴을 형성한다.
- <80> 이를 보다 구체적으로 설명하면, 활성층(106)이 형성된 기판(102)상에 게이트 절연막(108)을 전면 증착한 후, 상기 게이트 절연막(108) 상에 PECVD 등의 증착공정을 통해 게이트 금속층을 전면 증착시킨다.
- <81> 이때, 게이트 금속층 상에 포토레지스트를 전면 증착시킨 후 제 2 마스크를 이용한 포토리소그래피 공정을 수행함으로써, 상기 게이트 금속층을 노출시키는 포토레지스트 패턴을 형성한다.
- <82> 이후, 포토레지스트 패턴에 의해 노출된 게이트 금속층을 에칭함으로써, 도 6b에 도시된 바와 같이, 게이트 절연막(108) 상에 게이트 라인(110), 게이트 라인(110)에 접속된 게이트 전극(112) 및 게이트 패드 하부전극(182)과, 데이터 패드 하부전극(192)으로 구성된 제 1 도전성 패턴을 형성한다.
- <83> 상술한 바와 같이 제 1 도전성 패턴을 형성한 후, 본 발명에 따른 제 3 마스크 공정을 통해 박막 트랜지스터(T)와 접속되는 제 1 전극(140), 게이트 패드 더미 전극(184) 및 데이터 패드 더미 전극(194)으로 구성된 제 2 도전성 패턴을 형성한다.
- <84> 이를 보다 구체적으로 설명하면, 제 1 도전성 패턴이 형성된 기판(102)상에 중간 절연막(120)을 전면 증착시킨 후, 상기 중간 절연막(120) 상에 스퍼터링 등의 증착 공정을 통해 투명 도전층을 전면 증착시킨다.
- <85> 이후, 투명 도전층 상에 포토레지스트를 전면 증착시킨 후, 제 3 마스크를 이용한 포토리소그래피 공정을 수행함으로써 투명 도전층을 노출시키는 포토레지스트 패턴을 형성한다.
- <86> 이때, 포토레지스트 패턴에 의해 노출된 투명 도전층을 에칭함으로써, 도 6c에 도시된 바와 같이, 박막 트랜지스터(T)와 접속되며 발광영역에 위치하는 제 1 전극(140), 각 패드를 구성하는 게이트 패드 더미 전극(184) 및 데이터 패드 더미 전극(194)으로 구성된 제 2 도전성 패턴을 형성한다.
- <87> 여기서, 제 1 전극(140)을 구성하는 투명 도전층은인듐주석산화물(Indium Tin Oxide : ITO)이나 주석산화물(Tin Oxide : TO) 또는 인듐아연산화물(Indium Zinc Oxide : IZO)이 이용된다.
- <88> 게이트 패드 더미 전극(184)은 후술하는 마스크 공정에 의해 형성되는 게이트 패드 상부전극(186)과 일부 중첩된 형태로 형성되며, 이에 의해 게이트 패드 하부전극(182) 및 상부전극(186) 사이의 접속 신뢰성을 증가시키는 역할을 수행한다.
- <89> 데이터 패드 더미 전극(194)은 후술하는 마스크 공정에 의해 형성되는 데이터 패드 상부전극(196)과 일부 중첩

된 형태로 형성되며, 이에 의해 데이터 패드 하부전극(192) 및 상부전극(196) 사이의 접촉 신뢰성을 증가시키는 역할을 수행한다.

- <90> 상술한 바와 같이 제 2 도전성 패턴을 형성한 후, 본 발명에 따른 제 4 마스크 공정을 통해 활성층(106), 게이트 패드 하부전극(182) 및 데이터 패드 하부전극(192)을 노출시키는 콘택홀을 형성한다.
- <91> 이를 보다 구체적으로 설명하면, 제 2 도전성 패턴이 형성된 층간 절연막(120) 상에 포토레지스트를 전면 형성한 후, 제 4 마스크를 이용한 포토리소그래피 공정을 통해 상기 층간 절연막(120)을 노출시키는 포토레지스트 패턴을 형성한다.
- <92> 이후, 포토레지스트 패턴에 의해 노출된 층간 절연막(120), 각 패드부에 형성된 더미전극(184, 194) 및 게이트 절연막(108)에 대한 에칭을 수행함으로써, 도 6d에 도시된 바와 같이, 층간 절연막(120) 상에 제 1 내지 제 5 콘택홀(122, 124, 126, 128, 129)을 형성한다.
- <93> 여기서, 제 1 콘택홀(122)은 층간 절연막(120) 및 게이트 절연막(108)을 관통하여 활성층(106)의 소스 영역을 노출시키고, 제 2 콘택홀(124)은 층간 절연막(120) 및 게이트 절연막(108)을 관통하여 활성층(106)의 드레인 영역을 노출시키고, 제 3 콘택홀(126)은 게이트 패드 더미전극(184) 및 층간 절연막(120)을 관통하여 게이트 패드 하부전극(182)을 노출시키고, 제 4 콘택홀(128)은 데이터 패드 더미전극(194) 및 층간 절연막(120)을 관통하여 데이터 패드 하부전극(192)을 노출시키고, 제 5 콘택홀(129)은 층간 절연막(120)을 관통하여 데이터 라인(130)과 접속되는 데이터 패드 하부전극(192)을 노출시킨다.
- <94> 상술한 바와 같이 제 1 내지 제 5 콘택홀을 형성한 후, 본 발명에 따른 제 5 마스크 공정을 통해 데이터 라인(130), 소스전극(132), 드레인 전극(134), 게이트 패드 상부전극(186) 및 데이터 패드 상부전극(196)으로 구성된 제 3 도전성 패턴을 형성한다.
- <95> 이를 보다 구체적으로 설명하면, 제 1 내지 제 5 콘택홀이 형성된 층간 절연막(120) 상에 PECVD 등의 증착 공정을 통해 데이터 금속층을 전면 증착시킨다.
- <96> 이때, 데이터 금속층 상에 포토레지스트를 전면 증착시킨 후 제 5 마스크를 이용한 포토리소그래피 공정을 수행함으로써, 상기 데이터 금속층을 노출시키는 포토레지스트 패턴을 형성한다.
- <97> 이후, 포토레지스트 패턴에 의해 노출된 데이터 금속층을 에칭함으로써, 도 6e에 도시된 바와 같이, 데이터 라인(130), 상기 데이터 라인(130)에 접속되는 소스전극(132), 게이트 전극(112)을 사이에 두고 소스전극(132)과 대향하는 드레인 전극(134), 게이트 패드 하부전극(182)과 접속되는 게이트 패드 상부전극(186) 및 데이터 패드 하부전극(192)과 접속되는 데이터 패드 상부전극(196)으로 구성된 제 3 도전성 패턴을 형성한다.
- <98> 여기서, 데이터 라인(130)은 A영역에 도시된 바와 같이 제 5 콘택홀(129)을 통해 데이터 패드 하부전극(182)과 접속되는 동시에 데이터 패드 더미전극(194)을 통해 데이터 패드 상부전극(196)과도 접속된다.
- <99> 즉, 상술한 바와 같은 다양한 접촉 경로를 통해 데이터 라인(130) 및 데이터 패드(190)가 접속됨에 따라, 데이터 라인(130)과 데이터 패드(190) 사이의 접촉 신뢰성이 크게 향상된다.
- <100> 소스전극(132)은 층간 절연막(120) 및 게이트 절연막(108)을 관통하는 제 1 콘택홀(122)을 통해 활성층(106)의 소스영역과 접속된다.
- <101> 드레인 전극(134)은 층간 절연막(120) 및 게이트 절연막(108)을 관통하는 제 2 콘택홀(124)을 통해 활성층(106)의 드레인 영역과 접속되는 동시에 제 1 전극(140)과 일부 중첩된 형태로 접속된다.
- <102> 게이트 패드 상부전극(186)은 제 3 콘택홀(126)을 통해 게이트 패드 하부전극(192)과 접속되는 동시에, 게이트 패드 더미 전극(184)과도 일부 중첩된 형태로 접속된다.
- <103> 즉, 게이트 패드 상부전극(186)이 다양한 접촉 경로를 통해 게이트 패드 하부전극(182)과 접속됨에 따라, 게이트 라인(110)과 게이트 패드(180) 사이의 접촉 신뢰성이 크게 향상된다.
- <104> 데이터 패드 상부전극(196)은 제 4 콘택홀(128)을 통해 데이터 패드 하부전극(192)과 접속되는 동시에, 데이터 라인(130)과 접속되는 데이터 패드 더미전극(194)과도 일부 중첩된 형태로 접속된다.
- <105> 즉, 데이터 패드 상부전극(196)이 다양한 접촉 경로를 통해 데이터 패드 하부전극(192) 및 데이터 라인(130)과 접속됨에 따라, 데이터 라인(130)과 데이터 패드(190) 사이의 접촉 신뢰성이 크게 향상된다.
- <106> 상술한 바와 같이 제 3 도전층을 형성한 후, 본 발명에 따른 제 6 마스크 공정을 통해 제 1 전극 및 각 패드부

를 오픈시키는 제 1 내지 제 3 오픈홀을 갖는 보호막(150)을 형성한다.

<107> 이를 보다 구체적으로 설명하면, 제 3 도전성 패턴이 형성된 기판(102)상에 보호막(150)을 전면 증착시킨다.

<108> 이후, 보호막(150) 상에 포토레지스트를 전면 형성한 후 제 6 마스크를 이용한 포토리소그래피 공정을 수행함으로써, 상기 보호막(150)을 노출시키는 포토레지스트 패턴을 형성한다.

<109> 이때, 포토레지스트 패턴에 의해 노출된 보호막(150)을 에칭함으로써, 도 6f에 도시된 바와 같이, 드레인 전극(134)과 접속되는 동시에 발광영역에 형성된 제 1 전극(140), 게이트 패드 상부전극(186) 및 데이터 패드 상부전극(196)을 노출시키는 제 1 내지 제 3 오픈홀(152, 154, 156)이 형성된 그물망 구조를 갖는 보호막을 형성한다.

<110> 여기서, 보호막(150)은, 제 2 및 제 3 오픈홀(152, 154)을 통해 게이트 및 데이터 패드 상부전극(186, 196)이 외부로 노출됨에 따라 발생하는 부식에 의한 접촉 신뢰성 저하를 방지하기 위해, B 영역에 도시된 바와 같이 게이트 및 데이터 패드 상부전극(186, 196)의 일부 영역을 덮는 형태로 형성된다.

<111> 상술한 바와 같이 보호막(150)을 형성한 후, 도 6g에 도시된 바와 같이, 보호막(150) 상에 진공증착, 열성착 등의 증착방법을 이용하여 유기 발광층(160)을 형성한다.

<112> 여기서, 유기 발광층(160)은 제 1 및 제 2 전극 사이에 인가되는 전압에 의해 발광영역을 통해 외부로 빛을 방출시켜 화상을 표시하는 역할을 수행한다.

<113> 상술한 바와 같이 유기 발광층(160)을 형성한 후, 도 6h에 도시된 바와 같이, 스퍼터링 등의 증착 공정을 통해 도전성 물질을 유기 발광층(160) 상에 제 2 전극(170)을 전면 증착시킨다.

<114> 여기서, 제 2 전극(170)은 제 1 전극(140)과 함께 유기 발광층(160)에 전위를 인가시키는 역할을 수행하는 것으로서, 알루미늄(Al)과 칼슘(Ca)과 마그네슘(Mg)중 선택된 하나로 형성하거나 리튬플루오린/알루미늄(LiF/Al)의 이중 금속층으로 형성된다.

발명의 효과

<115> 상술한 바와 같이, 본 발명에 따른 평판표시패널 및 그 제조방법은, 신호라인과 접속되는 패드부의 일부 영역이 보호막을 통해 덮혀지도록 구성함으로써, 패드부의 부식을 방지하여 신호라인과의 접속 신뢰성을 증가시킬 수 있다는 효과를 제공한다.

<116> 또한, 본 발명은 패드부에 신호라인과 접촉되는 별도의 더미 전극을 형성함으로써, 패드부와 신호라인의 접촉 신뢰성을 증가시킬 수 있다는 효과를 제공한다.

<117> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정해 져야만 할 것이다.

도면의 간단한 설명

<1> 도 1은 종래의 평판표시패널의 구성 평면도.

〈2〉 도 2는 도 1에 도시된 평판표시패널의 구성 단면도.

<3> 도 3은 본 발명에 따른 평판표시패널의 구성 평면도.

<4> 도 4는 본 발명에 따른 평판표시패널의 구성 단면도.

도 5는 본 발명에 따른 발광 영역에 형성된 유기 발광층의 구성을 도시한 도면.

<6> 도 6a 내지 도 6h는 본 발명에 따른 평판표시패널의 제조 공정도.

<7> <도면의 주요 부분에 대한 부호의 설명>

<8> 100 : 평판표시패널 102 : 기판

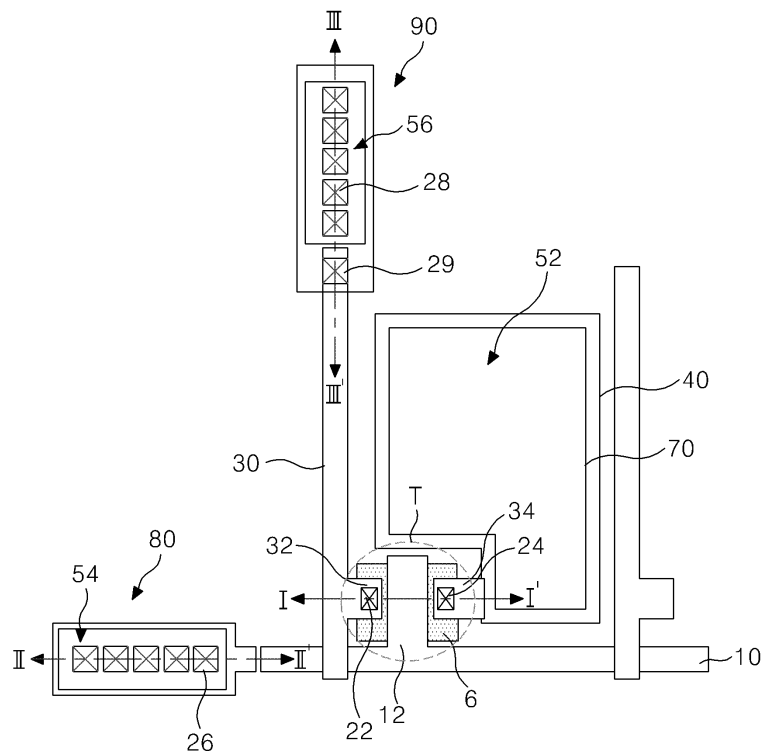
<9> 104 : 버퍼충 106 : 활성충

<10> 108 : 게이트 절연막 110 : 게이트 라인

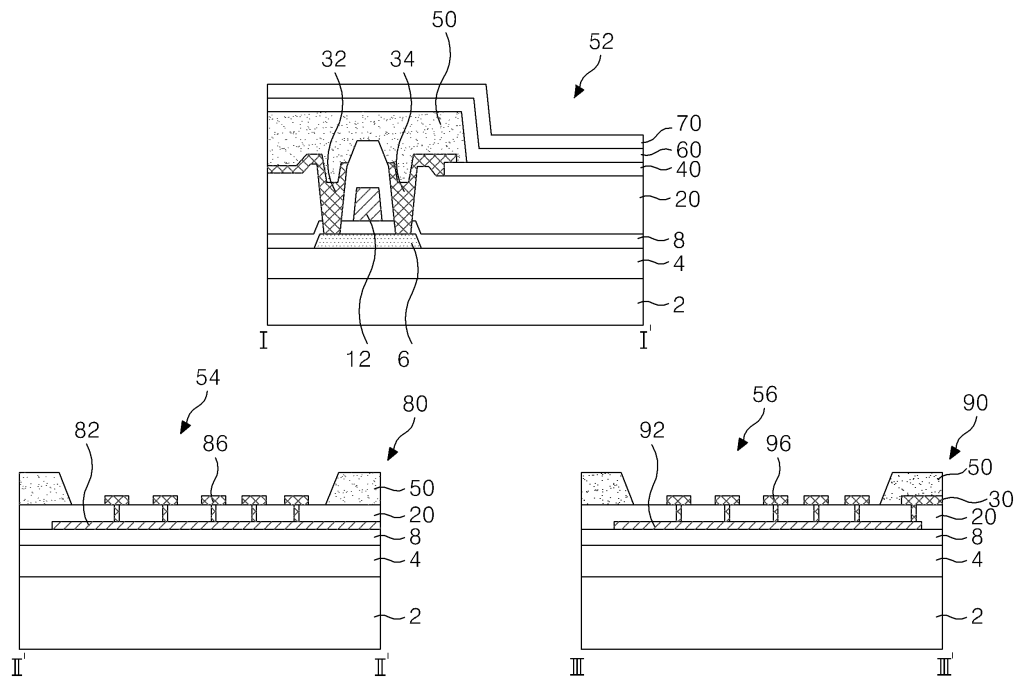
<11>	112 : 게이트 전극	120 : 층간 절연막
<12>	122 : 제 1 콘택홀	124 : 제 2 콘택홀
<13>	126 : 제 3 콘택홀	128 : 제 4 콘택홀
<14>	129 : 제 5 콘택홀	130 : 데이터 라인
<15>	132 : 소스 전극	134 : 드레인 전극
<16>	140 : 제 1 전극	150 : 보호막
<17>	152 : 제 1 오픈홀	154 : 제 2 오픈홀
<18>	156 : 제 3 오픈홀	160 : 유기 발광층
<19>	T : 박막 트랜지스터	170 : 제 2 전극
<20>	180 : 게이트 패드부	182 : 게이트 패드 하부전극
<21>	184 : 게이트 패드 더미전극	186 : 게이트 패드 상부전극
<22>	190 : 데이터 패드부	192 : 데이터 패드 하부전극
<23>	194 : 데이터 패드 더미전극	196 : 데이터 패드 상부전극

도면

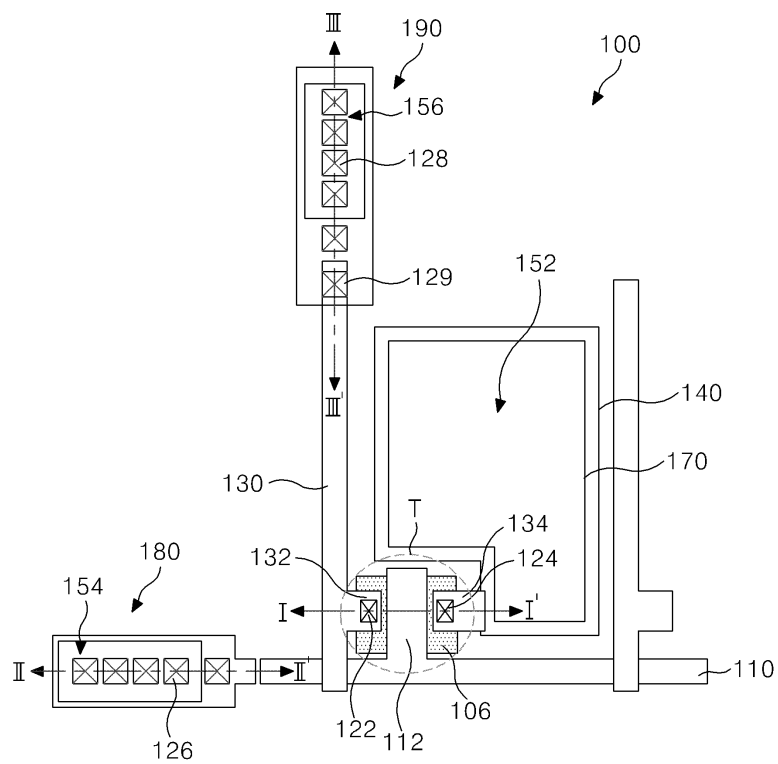
도면1



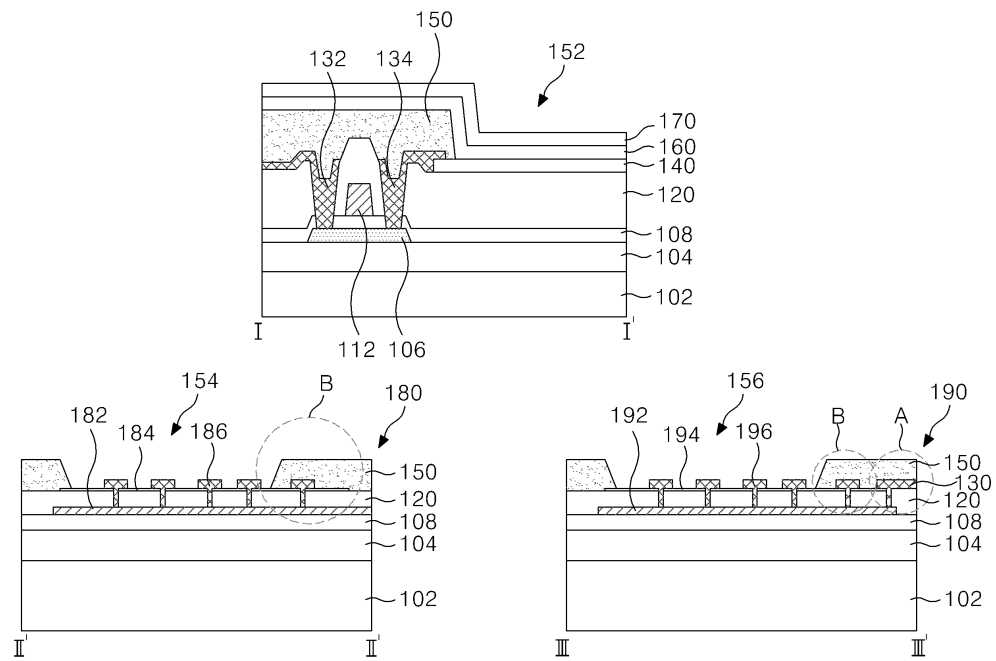
도면2



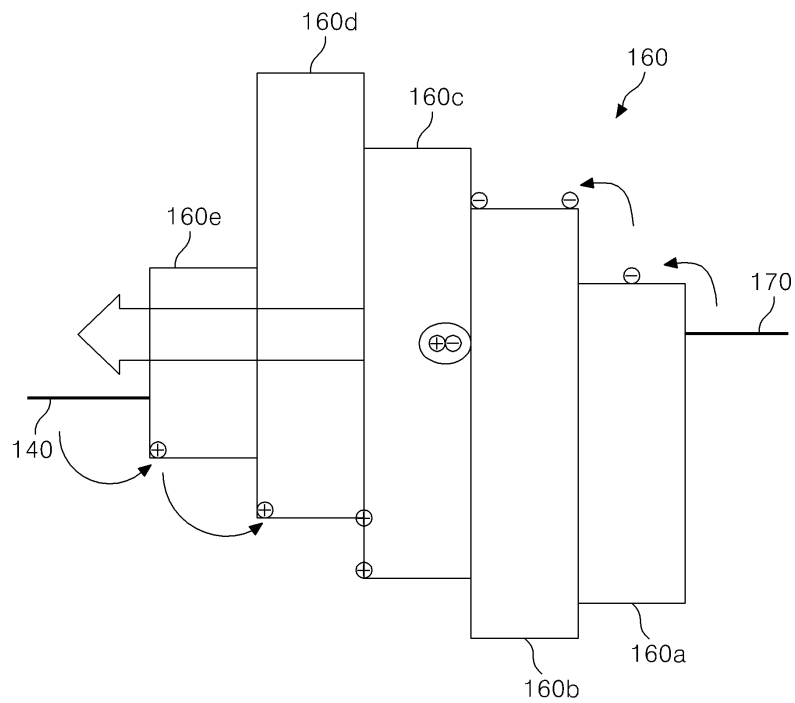
도면3



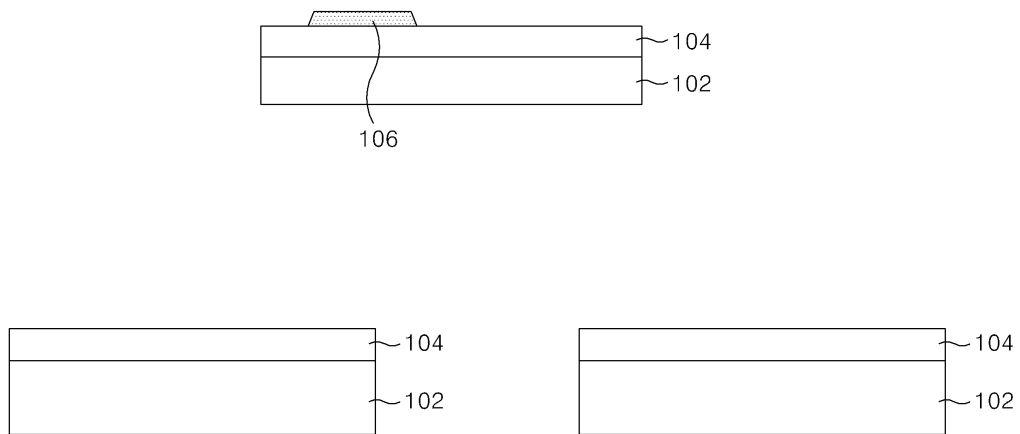
도면4



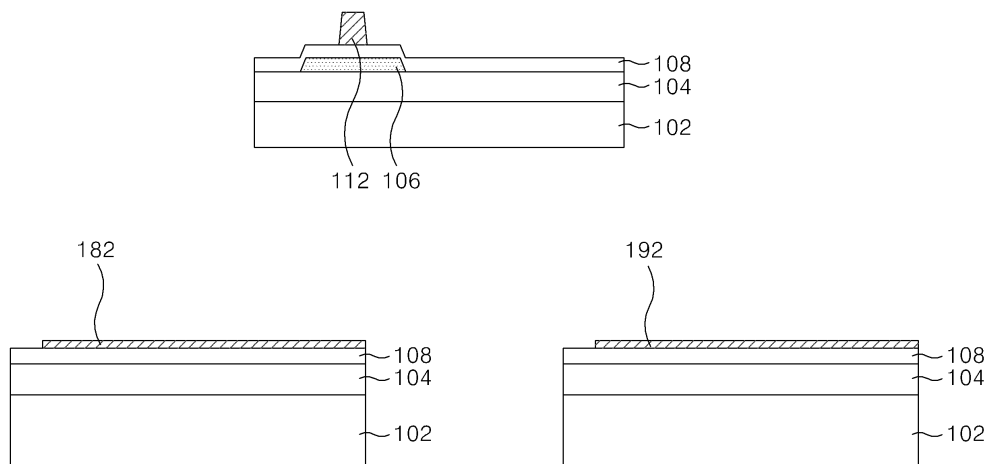
도면5



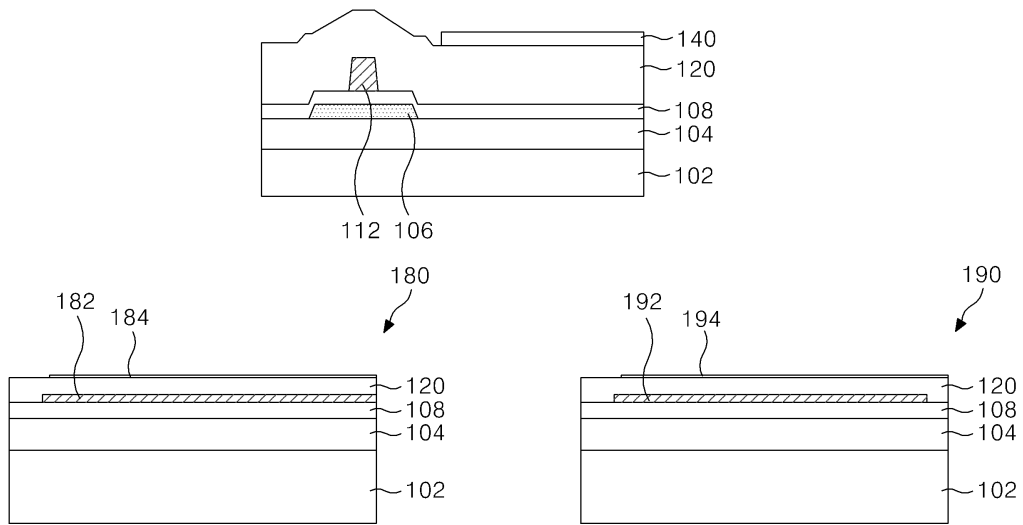
도면6a



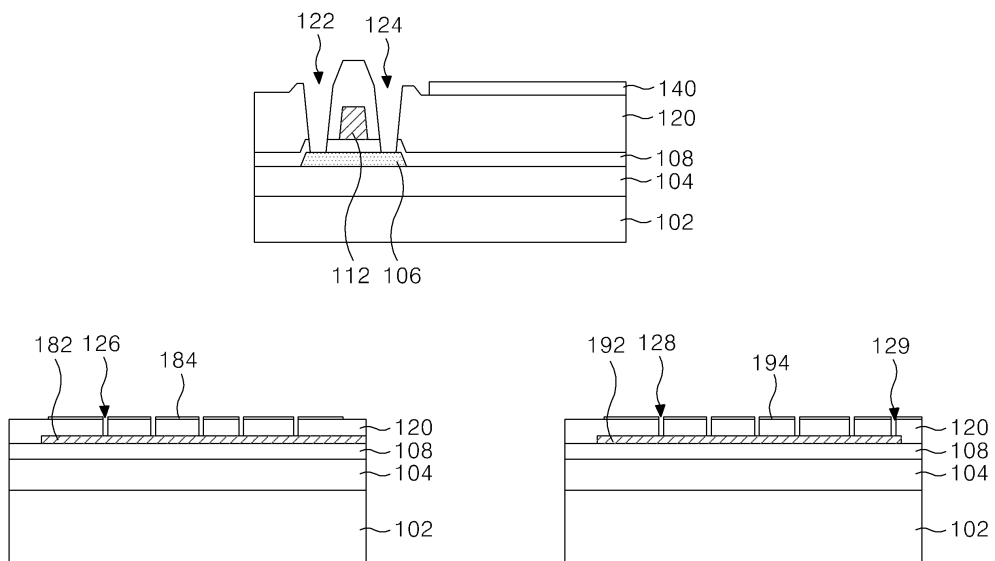
도면6b



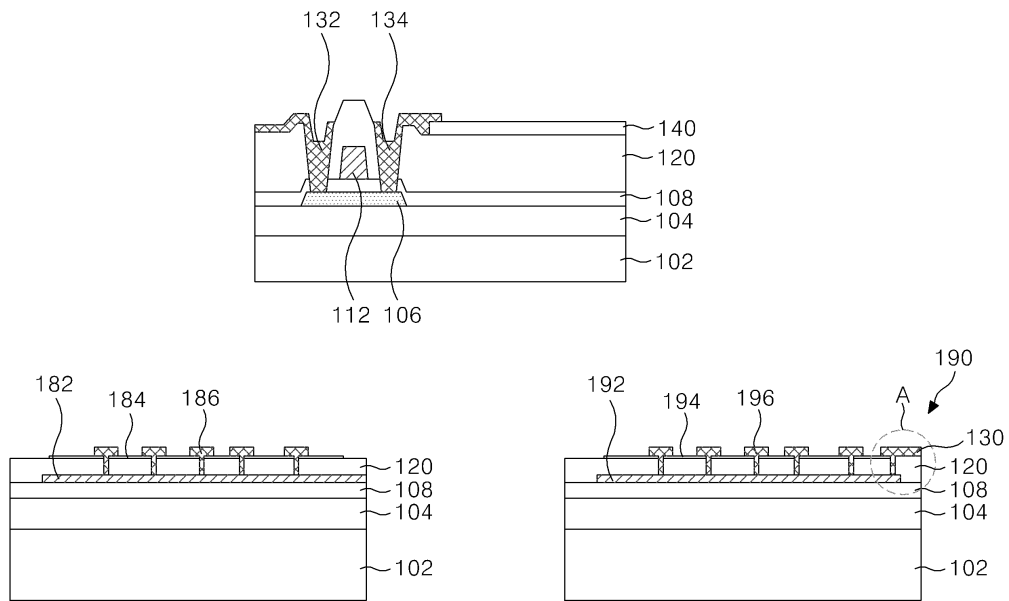
도면6c



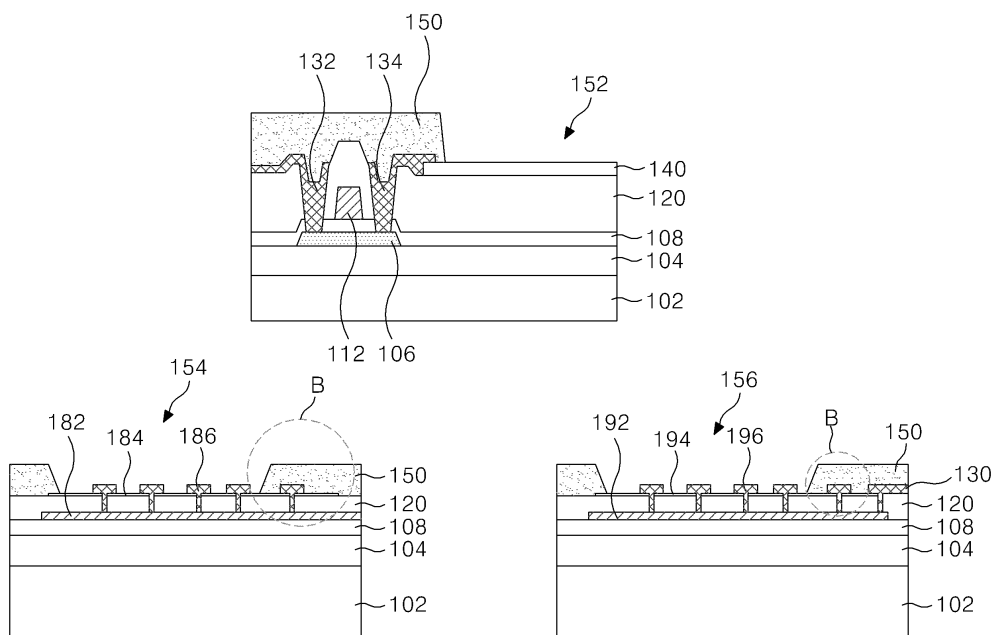
도면6d



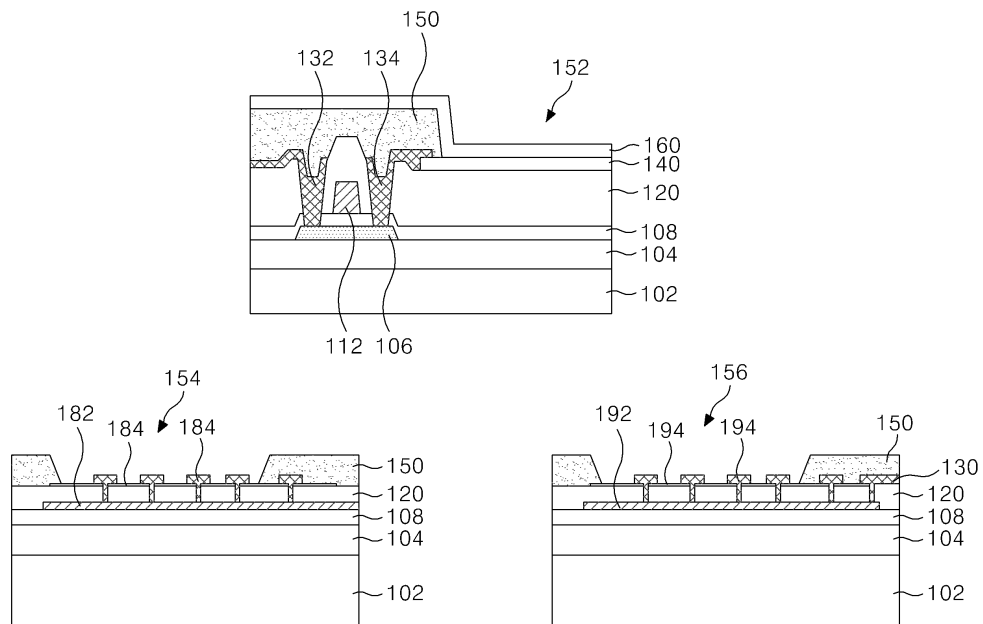
도면6e



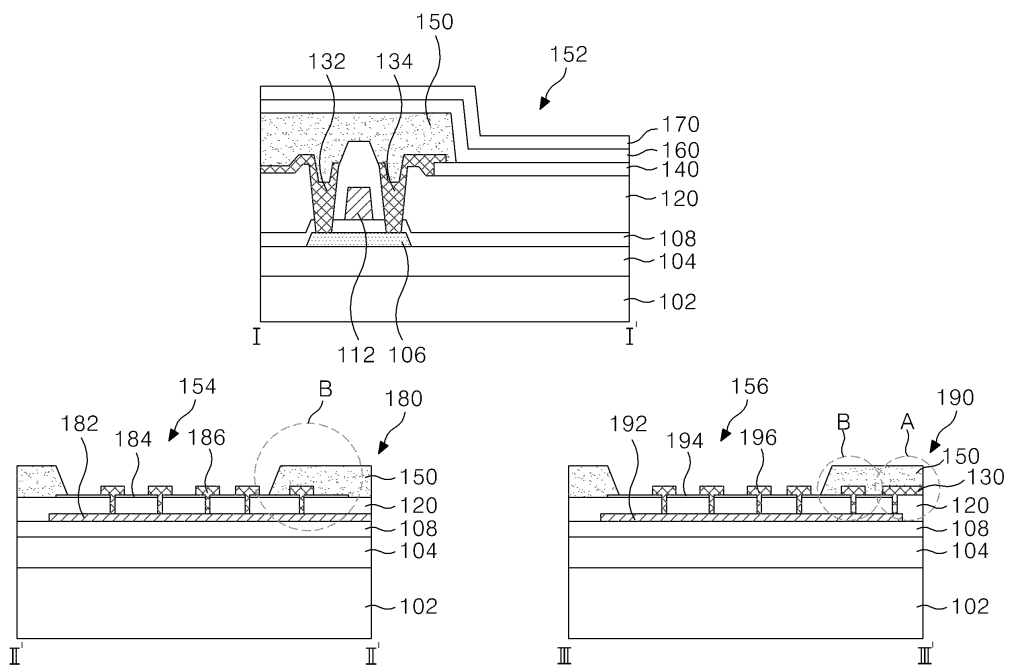
도면6f



도면6g



도면6h



专利名称(译)	平板显示面板及其制造方法		
公开(公告)号	KR1020080061547A	公开(公告)日	2008-07-03
申请号	KR1020060136407	申请日	2006-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM CHANG YEON		
发明人	KIM,CHANG YEON		
IPC分类号	H05B33/06		
CPC分类号	H01L27/3276 H01L27/3223 H01L51/56		
外部链接	Espacenet		

摘要(译)

本发明涉及提高焊盘部分接触可靠性的平板显示面板及其制造方法。它由保护膜组成，其中开孔打开栅极焊盘：数据焊盘部分：连接到数据线的栅极焊盘和数据焊盘部分，平板显示面板通过有机发光发出的光指示图像根据本发明的层连接到栅极线形成。为了覆盖其中保护膜通过开孔暴露到外部的焊盘部分中的预定部分，形成保护膜。

