



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.*H05B 33/14* (2006.01)

(11) 공개번호 10-2006-0129552

H05B 33/22 (2006.01)

(43) 공개일자 2006년12월15일

H05B 33/12 (2006.01)

(21) 출원번호 10-2006-7024918(분할)

(22) 출원일자 2006년11월27일

심사청구일자 2006년11월27일

번역문 제출일자 2006년11월27일

(62) 원출원 특허10-2004-7013422

원출원일자 : 2004년08월27일

심사청구일자 2004년08월27일

(86) 국제출원번호 PCT/JP2003/011375

(87) 국제공개번호 WO 2004/026003

국제출원일자 2003년09월05일

국제공개일자 2004년03월25일

(30) 우선권주장 JP-P-2002-00266902 2002년09월12일 일본(JP)
 JP-P-2003-00206845 2003년08월08일 일본(JP)(71) 출원인 도시바 마쓰시따 디스플레이 테크놀로지 컴퍼니, 리미티드
 일본 도쿄도 미나토구 4조메 고난 1-8(72) 발명자 오마따, 가즈요시
 일본 366-0034 사이따마깨 후까야시 도끼와초 61구레아레-도시바-도
 끼와 411
 야마시따, 레이꼬
 일본 366-0034 사이따마깨 후까야시 도끼와초 61구레아레-도시바-도
 끼와 519
 이와사끼, 다케시
 일본 427-0061 시즈오까깨 시마다시 바라노오까 1조메 20-4(74) 대리인 장수길
 구영창
 이중희

전체 청구항 수 : 총 7 항

(54) 유기 E L 디스플레이**(57) 요약**

기판(11)과, 상기 기판(11) 위에 배치된 절연 기초층(24)과, 상기 절연 기초층(24)을 부분적으로 피복한 제1 전극(25)과, 상기 절연 기초층(24) 위에 배치됨과 함께 상기 제1 전극(25)을 부분적으로 피복한 격벽 절연층(26)과, 상기 제1 전극(25)의 상기 격벽 절연층(26)으로 피복되어 있지 않은 비피복부 위에 배치됨과 함께 발광층(27b)을 포함한 유기물층(27)과, 상기 유기물층(27) 위에 배치된 제2 전극(28)을 구비하며, 상기 유기물층(27)의 상기 기판(11)과 대향한 표면은, 제1 에리어

와, 상기 제1 에리어와 상기 격벽 절연층(26)의 측면과의 사이에 개재된 제2 에리어를 구비하며, 상기 기판(11)과 상기 제2 에리어와의 사이의 거리는, 상기 기판(11)과 상기 제1 에리어와의 사이의 거리보다도 짧은 유기 EL 디스플레이(1)가 제공된다.

대표도

도 3

특허청구의 범위

청구항 1.

기판과,

상기 기판 위에 배치된 절연 기초층과,

상기 절연 기초층을 부분적으로 피복한 제1 전극과,

상기 절연 기초층 위에 배치됨과 함께 상기 제1 전극을 부분적으로 피복하고, 순 테이퍼 형상의 단면 형상을 갖는 격벽(隔壁) 절연층과,

상기 제1 전극의 상기 격벽 절연층으로 피복되어 있지 않은 비피복부 위에 배치됨과 함께 발광층을 포함하는 유기물층과,

상기 유기물층 위에 배치된 제2 전극

을 포함하고,

상기 유기물층의 상기 기판과 대향한 표면은, 제1 에리어와, 상기 제1 에리어와 상기 격벽 절연층의 측면과의 사이에 개재된 제2 에리어를 포함하며, 상기 기판과 상기 제2 에리어와의 사이의 거리는, 상기 기판과 상기 제1 에리어와의 사이의 거리보다도 짧고,

상기 격벽 절연층은, 상기 기판의 상기 제1 전극으로 피복되어 있지 않은 부분의 위에 배치됨과 함께 상기 제1 전극을 부분적으로 피복한 무기 절연층과, 상기 무기 절연층 위에 배치된 유기 절연층을 포함하고, 상기 유기물층은 상기 유기 절연층의 측벽과 접촉하고 있는 유기 EL 디스플레이.

청구항 2.

제1항에 있어서,

상기 무기 절연층은, 상기 기판의 상기 제1 전극으로 피복되어 있지 않은 부분과 상기 제1 전극의 주연부(周緣部)를 피복함과 함께 상기 제1 전극의 중앙부에 대응한 위치에 제1 관통 구멍이 형성된 제1 절연층이고,

상기 유기 절연층은, 상기 제1 절연층 위에 배치됨과 함께 상기 제1 전극에 대응한 위치에 제2 관통 구멍이 형성된 제2 절연층이고,

상기 제2 관통 구멍의 측벽은, 상기 제1 및 제2 전극 사이에 개재되고 또한 상기 제1 전극의 윤곽에 대응한 윤곽을 갖는 영역을 둘러싼 디스플레이.

청구항 3.

제2항에 있어서,

상기 격벽 절연층은, 상기 영역을 둘러싸고, 내측의 측벽과 저면이 상기 제1 절연층의 표면으로 구성되고, 외측의 측벽이 상기 제2 절연층의 표면으로 구성된 흄을 형성한 디스플레이.

청구항 4.

제1항에 있어서,

상기 제1 전극은 양극이고, 상기 제2 전극은 음극이고, 상기 유기물층은, 상기 양극과 상기 발광층과의 사이에 벼파층을 더 포함하는 디스플레이.

청구항 5.

기판과,

상기 기판 위에 배치된 절연 기초층과,

상기 절연 기초층을 부분적으로 피복한 제1 전극과,

상기 절연 기초층 위에 배치됨과 함께 상기 제1 전극을 부분적으로 피복하고, 순 테이퍼 형상의 단면 형상을 갖는 격벽 절연층과,

상기 제1 전극의 상기 격벽 절연층으로 피복되어 있지 않은 비피복부 위에 배치됨과 함께 발광층을 포함하는 유기물층과,

상기 유기물층 위에 배치된 제2 전극

을 포함하고,

상기 유기물층의 상기 기판과 대향한 표면은, 제1 에리어와, 상기 제1 에리어와 상기 격벽 절연층의 측면과의 사이에 개재된 제2 에리어를 포함하며, 상기 기판과 상기 제2 에리어와의 사이의 거리는, 상기 기판과 상기 제1 에리어와의 사이의 거리보다도 짧고,

상기 격벽 절연층은 유기 절연층인 유기 EL 디스플레이.

청구항 6.

기판과,

상기 기판 위에 배치된 절연 기초층과,

상기 절연 기초층을 부분적으로 피복한 제1 전극과,

상기 절연 기초층 위에 배치됨과 함께 상기 제1 전극을 부분적으로 피복하고, 순 테이퍼 형상의 단면 형상을 갖는 격벽 절연층과,

상기 제1 전극의 상기 격벽 절연층으로 피복되어 있지 않은 비피복부 위에 배치됨과 함께 발광층을 포함하는 유기물층과,

상기 유기물층 위에 배치된 제2 전극

을 포함하고,

상기 격벽 절연층은,

상기 기판의 상기 제1 전극으로 피복되어 있지 않은 부분과 상기 제1 전극의 주연부를 피복함과 함께 상기 제1 전극의 중앙부에 대응한 위치에 제1 관통 구멍이 형성된 제1 절연층과,

상기 제1 절연층 위에 배치됨과 함께 상기 제1 전극에 대응한 위치에 제2 관통 구멍이 형성된 제2 절연층을 포함하고,

상기 제2 관통 구멍의 측벽은, 상기 제1 및 제2 전극 사이에 개재되고 또한 상기 제1 전극의 윤곽에 대응한 윤곽을 갖는 영역을 둘러싸고,

상기 제1 절연층은 무기 절연층이고, 상기 제2 절연층은 유기 절연층이고, 상기 유기물층은 상기 유기 절연층의 측벽과 접촉하고 있는 유기 EL 디스플레이.

청구항 7.

제6항에 있어서,

상기 격벽 절연층은, 상기 영역을 둘러싸고, 내측의 측벽과 저면이 상기 제1 절연층의 표면으로 구성되고, 외측의 측벽이 상기 제2 절연층의 표면으로 구성된 홈을 형성한 디스플레이.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 디스플레이에 관한 것으로, 특히 유기 EL(Electro-Luminescent) 디스플레이에 관한 것이다.

유기 EL 디스플레이에는, 자기 발광 디스플레이이기 때문에, 시야각이 넓고, 응답 속도가 빠르다. 또한, 백 라이트가 불필요하기 때문에, 박형 경량화가 가능하다. 이들 이유로부터, 최근, 유기 EL 디스플레이에는, 액정 디스플레이를 대체할 디스플레이로서 주목받고 있다.

그런데, 유기 EL 디스플레이의 제조 프로세스에서는, 벼파층이나 발광층 등을 형성할 때, 유기 재료를 함유한 용액을 도포하여 이루어지는 도포막을 건조하는 방법을 채용하는 경우가 있다. 예를 들면, 우선, 각 화소에 대응하여 관통 구멍이 형성된 격벽 절연층을 기판 위에 형성한다. 다음으로, 이들 관통 구멍을 용액 저장소로서 이용하여, 잉크젯법 등의 용액 도포법에 의해, 유기 재료를 함유한 용액으로 이들 관통 구멍을 채운다. 그 후, 관통 구멍 내의 액막을 건조시킴으로써, 이들 액막으로부터 용매를 제거한다. 이상과 같이 하여 벼파층을 얻는다. 또한, 이것과 마찬가지의 방법에 의해, 발광층도 형성할 수 있다.

이 방법으로는, 발광층이나 벼파층을 형성하기 위한 도포액, 즉 잉크를 관통 구멍 내에만 배치하기 위해서, 예를 들면, 격벽 절연층에 유기물 등을 사용함과 함께, 잉크제트 성막의 전에 격벽 절연층에 플라즈마 가스 등을 이용한 발잉크 처리를 실시해 둔다. 단, 격벽 절연층에 형성된 관통 구멍의 측벽은 발(撥)잉크성이기 때문에, 그 속에 배치된 잉크는 관통 구멍의 측벽과의 접촉 면적을 감소시키려고 한다. 그렇기 때문에, 격벽 절연층을 유기 절연층만으로 구성한 경우에는, 잉크가 관통 구멍에 의해서 규정되는 오목부의 저면 전체에 퍼지지 않는 경우가 있다. 따라서, 격벽 절연층을 유기 절연층만으로 구성한 경우에는, 양극과 음극 사이의 단락이 발생되기 쉽다.

이러한 이유로부터, 통상, 상기 유기 절연층의 밑에는, 잉크에 대한 친화성이 보다 높은 절연층을 배치하고 있다. 즉, 격벽 절연층에, 절연층과 유기 절연층의 2층 구조를 채용하고 있다.

발명이 이루고자 하는 기술적 과제

그러나, 발광층의 막두께 균일성은, 용액 저장소로서 이용하는 무기 절연층 및 유기 절연층에 대한 용액의 습윤성, 이를 용액의 표면장력이나 점성, 또한, 용매의 건조 특성 등의 영향을 받는다. 그 때문에, 격벽 절연층에 2층 구조를 채용한 경우, 발광층은 주연부에 비교하여 중앙부가 얇게 되기 쉽다.

발광층의 막두께가 불균일한 경우, 이들의 막두께가 얇은 부분에 전류가 집중하게 된다. 이러한 전류 집중은, 화소 내에서의 균일한 발광을 방해 할 뿐만 아니라, 막두께가 얇은 부분에서의 발광층의 조기 열화를 초래하여 디스플레이의 발광 수명을 저하시킨다.

본 발명의 목적은, 발광층의 막두께 균일성이 우수한 유기 EL 디스플레이를 제공하는 것에 있다.

발명의 구성

본 발명의 제1 측면에 따르면, 기판과, 상기 기판 위에 배치된 절연 기초층과, 상기 절연 기초층을 부분적으로 피복한 제1 전극과, 상기 절연 기초층 위에 배치됨과 함께 상기 제1 전극을 부분적으로 피복한 격벽 절연층과, 상기 제1 전극의 상기 격벽 절연층으로 피복되어 있지 않은 비피복부 위에 배치됨과 함께 발광층을 포함한 유기물층과, 상기 유기물층 위에 배치된 제2 전극을 구비하며, 상기 유기물층의 상기 기판과 대향한 표면은, 제1 에리어와, 상기 제1 에리어와 상기 격벽 절연층의 측면과의 사이에 개재된 제2 에리어를 구비하며, 상기 기판과 상기 제2 에리어와의 사이의 거리는, 상기 기판과 상기 제1 에리어와의 사이의 거리보다도 얇은 유기 EL 디스플레이가 제공된다.

본 발명의 제2 측면에 따르면, 기판과, 상기 기판 위에 배치된 절연 기초층과, 상기 절연 기초층을 부분적으로 피복한 제1 전극과, 상기 절연 기초층 위에 배치됨과 함께 상기 제1 전극을 부분적으로 피복한 격벽 절연층과, 상기 제1 전극의 상기 격벽 절연층으로 피복되어 있지 않은 비피복부 위에 배치됨과 함께 발광층을 포함한 유기물층과, 상기 유기물층 위에 배치된 제2 전극을 구비하며, 상기 격벽 절연층은, 상기 기판의 상기 제1 전극으로 피복되어 있지 않은 부분과 상기 제1 전극의 주연부를 피복함과 함께 상기 제1 전극의 중앙부에 대응한 위치에 제1 관통 구멍이 형성된 제1 절연층과, 상기 제1 절연층 위에 배치됨과 함께 상기 제1 전극에 대응한 위치에 제2 관통 구멍이 형성된 제2 절연층을 구비하며, 상기 제2 관통 구멍의 측벽은, 상기 제1 및 제2 전극 사이에 개재되고 또한 상기 제1 전극의 윤곽에 대응한 윤곽을 갖는 영역을 둘러싼 유기 EL 디스플레이가 제공된다.

본 발명의 제3 측면에 따르면, 기판과, 상기 기판 위에 배치된 절연 기초층과, 상기 절연 기초층을 부분적으로 피복한 제1 전극과, 상기 절연 기초층 위에 배치됨과 함께 상기 제1 전극을 부분적으로 피복한 격벽 절연층과, 상기 제1 전극의 상기 격벽 절연층으로 피복되어 있지 않은 비피복부 위에 배치됨과 함께 발광층을 포함한 유기물층과, 상기 유기물층 위에 배치된 제2 전극을 구비하며, 상기 비피복부는, 하이 레벨부와, 상기 하이 레벨부와 상기 제1 전극의 상기 격벽 절연층으로 피복된 피복부와의 사이에 개재된 로우 레벨부를 구비하며, 상기 로우 레벨부의 상면은 상기 하이 레벨부의 상면보다도 높이가 낮은 유기 EL 디스플레이가 제공된다.

제1 측면에서, 격벽 절연층은, 기판의 제1 전극으로 피복되어 있지 않은 부분과 제1 전극의 주연부를 피복함과 함께 제1 전극의 중앙부에 대응한 위치에 제1 관통 구멍이 형성된 제1 절연층과, 제1 절연층 위에 배치됨과 함께 제1 전극에 대응한 위치에 제2 관통 구멍이 형성된 제2 절연층을 구비하고 있어도 된다. 이 경우, 제2 관통 구멍의 측벽은, 제1 및 제2 전극 사이에 개재되고 또한 제1 전극의 윤곽에 대응한 윤곽을 갖는 영역을 둘러싸고 있어도 된다. 이 경우, 또한, 격벽 절연층은, 상기 영역을 둘러싸고, 내측의 측벽과 저면이 상기 제1 절연층의 표면으로 구성되고, 외측의 측벽이 상기 제2 절연층의 표면으로 구성된 홈을 형성하고 있어도 된다.

마찬가지로, 제2 측면에서도, 제1 및 제2 절연층의 적층체는, 상기 영역을 둘러싸고, 내측의 측벽과 저면이 제1 절연층의 표면으로 구성되고, 외측의 측벽이 제2 절연층의 표면으로 구성된 홈을 형성하고 있어도 된다.

제1 측면에서, 비피복부는, 하이 레벨부와, 하이 레벨부와 제1 전극의 격벽 절연층으로 피복된 피복부와의 사이에 개재된 로우 레벨부를 구비하고 있어도 된다. 이 경우, 로우 레벨부의 상면은 하이 레벨부의 상면보다도 높이가 낮아도 된다.

제1 및 제3 측면에서, 제1 전극과 격벽 절연층은, 저면이 로우 레벨부의 표면으로 구성된 오목부와, 저면이 절연 기초층의 표면으로 구성된 홈부를, 하이 레벨부와 격벽 절연층과의 사이에 형성하고 있어도 된다.

제1 및 제3 측면에서, 제1 전극은, 전극 본체와, 전극 본체의 주연부로부터 외측으로 연장됨과 함께 전극 본체의 재료와 동일한 재료로 이루어지는 단자를 구비하고 있어도 된다. 또한, 격벽 절연층은, 제1 전극에 대응한 위치에 관통 구멍이 형성되어 있어도 된다. 이 관통 구멍의 측벽은, 전극 본체를 둘러싸고, 그에 의해, 제1 전극과 격벽 절연층과의 사이에, 단자의 위치에서 개방된 개활 형상 홈부를 형성하고 있어도 된다. 이 경우, 전극 본체는 하이 레벨부를 구비하며, 단자는 로우 레벨부를 구비하고 있어도 된다.

제1 측면에서, 로우 레벨부는 하이 레벨부를 둘러싸고 있어도 된다.

제1 및 제3 측면에서, 절연 기초층은, 로우 레벨부에 대응한 위치에 오목부가 형성되어 있어도 된다.

제1 내지 제3 측면에서, 제1 전극은 양극이고, 제2 전극은 음극이어도 된다. 이 경우, 유기물층은, 양극과 발광층과의 사이에 베퍼층을 더 포함하고 있어도 된다.

제1 측면에서, 격벽 절연층은, 기판의 제1 전극으로 피복되어 있지 않은 부분의 위에 배치됨과 함께 제1 전극을 부분적으로 피복한 무기 절연층과, 무기 절연층 위에 배치된 유기 절연층을 구비하고 있어도 된다. 혹은, 격벽 절연층은 유기 절연층이어도 된다.

제2 측면에서, 제1 절연층은 무기 절연층이고, 제2 절연층은 유기 절연층이어도 된다.

이하, 본 발명의 몇 가지의 양태에 대하여, 도면을 참조하면서 상세히 설명한다. 또한, 각 도면에 있어서, 동일하거나 또는 유사한 기능을 발휘하는 구성 요소에는 동일한 참조 부호를 붙이고, 중복하는 설명은 생략한다.

도 1은, 본 발명의 제1 양태에 따른 유기 EL 디스플레이를 개략적으로 도시하는 단면도이다. 도 1에 도시하는 유기 EL 디스플레이(1)는, 어레이 기판(2)과 밀봉 기판(3)을 시일층(4)을 개재하여 대향시킨 구조를 갖고 있다. 시일층(4)은 밀봉 기판(3)의 주연부를 따라서 연장하고 있어서, 그에 의해, 어레이 기판(2)과 밀봉 기판(3)과의 사이에 밀폐된 공간을 형성하고 있다. 이 공간은, Ar 가스 등의 희가스나 N₂ 가스와 같은 불활성 가스로 채워져 있다.

어레이 기판(2)은, 기판(11)을 갖고 있다. 기판(11)은, 이 예에서는, 유리 기판과 같은 광투과성을 갖는 투명 절연 기판이다.

기판(11) 위에는, 언더코트층으로서, 예를 들면, SiN_x 층(12)과 SiO_x 층(13)이 순차적으로 적층되어 있다.

언더코트층(13) 위에는, 예를 들면 채널 및 소스·드레인의 형성된 폴리실리콘층 등의 반도체층(14), 예를 들면 TEOS (TetraEthyl OrthoSilicate) 등을 이용하여 형성될 수 있는 게이트 절연막(15), 및 예를 들면 MoW 등으로 이루어지는 게이트 전극(16)이 순차적으로 적층되어 있고, 이들은 톱 게이트형의 박막 트랜지스터(이하, TFT라 함)(20)를 구성하고 있다. 또한, 게이트 절연막(15) 위에서는, 게이트 전극(16)과 동일한 공정에서 형성 가능한 주사 신호선(도시 생략)이 배열되어 있다.

게이트 절연막(15) 및 게이트 전극(16)은, 예를 들면 플라즈마 CVD법 등에 의해 성막된 SiO_x 등으로 이루어지는 층간 절연막(21)으로 피복되어 있다. 층간 절연막(21) 위에는 소스·드레인 전극(23)이 배치되어 있고, 이들은, 예를 들면 SiN_x 등으로 이루어지는 패시베이션막(24)으로 피복되어 있다. 소스·드레인 전극(23)은, 예를 들면, Mo/Al/Mo의 3층 구조를 갖고 있고, 층간 절연막(21)에 형성된 컨택트홀을 개재하여 TFT(20)의 소스·드레인에 전기적으로 접속되어 있다. 또한, 층간 절연막(21) 위에서는, 소스·드레인 전극(23)과 동일한 공정에서 형성 가능한 영상 신호선(도시 생략)이 배열하고 있다. 또한, 이 예에서는, 패시베이션막(24)이 절연 기초층이다.

패시베이션막(24) 위에는, 복수의 제1 전극(25)이 서로로부터 이격하여 배치되어 있다. 제1 전극(25)은, 이 예에서는, 광 투과성을 갖는 투명 전극으로서 형성된 양극이고, 예를 들면, ITO(Indium Tin Oxide)와 같은 투명 도전성 산화물 등으로 이루어진다. 제1 전극(25)은, 패시베이션막(24)에 형성된 비아홀을 개재하여 드레인 전극(23)에 전기적으로 접속되어 있다.

패시베이션막(24) 위에는, 또한, 제1 절연층(26a)이 배치되어 있다. 절연층(26a)은, 제1 전극(25)의 중앙부에 대응한 위치에 제1 관통 구멍이 형성되어 있고, 패시베이션막(24)의 제1 전극(25)으로부터 노출한 부분과 제1 전극(25)의 주연부를 피복하고 있다. 절연층(26a)은, 예를 들면, 친수성의, 혹은 잉크에 대한 친화성이 높은 무기 절연층이다. 인접하는 제1 전극(25)은, 이 절연층(26a)에 의해, 서로로부터 전기적으로 절연되어 있다.

제1 절연층(26a) 위에는, 제2 절연층(26b)이 배치되어 있다. 절연층(26b)은, 제1 전극(25)에 대응한 위치에 제1 전극(25) 보다도 큰 직경의 제2 관통 구멍이 형성되어 있다. 이들 제2 관통 구멍의 각각은, 제1 전극(25)과 후술하는 제2 전극(28)과의 사이에 개재되고 또한 제1 전극(25)의 윤곽에 대응한 윤곽을 갖는 영역을 둘러싸고 있다. 절연층(26b)은, 예를 들면, 발잉크성 혹은 발수성의 유기 절연층이다. 또한, 제1 절연층(26a)과 제2 절연층(26b)과의 격층체는, 제1 전극(25)에 대응한 위치에 관통 구멍이 형성된 격벽 절연층(26)을 구성하고 있다.

제1 전극(25)의 격벽 절연층(26)으로 피복되어 있지 않은 비피복부 위에는, 발광층(27b)을 포함한 유기물층(27)이 형성되어 있다. 이 예에서는, 베퍼층(27a) 및 발광층(27b)이 유기물층(27)을 구성하고 있다. 베퍼층(27a)은, 제1 전극(25)으로부터 발광층(27b)에의 정공의 주입을 막개하는 역할을 한다. 또한, 발광층(27b)은, 예를 들면, 발광색이 적색, 녹색, 또는 청색의 발광성 유기 화합물을 포함한 박막이다.

격벽 절연층(26) 및 발광층(27b) 위에는 제2 전극(28)이 배치되어 있다. 제2 전극(28)은, 패시베이션막(24) 및 격벽 절연층(26)에 형성된 컨택트홀(도시 생략)을 개재하여 전극 배선에 전기적으로 접속되어 있다. 각각의 유기 EL 소자(29)는, 이들 제1 전극(25), 유기물층(27), 및 제2 전극(28)으로 구성되어 있다.

그런데, 유기 EL 디스플레이(1)의 베퍼층(27a)이나 발광층(27b)은, 유기 용매와 유기 화합물을 함유한 용액을 이용한 용액 도포법에 의해 형성할 수 있다. 이러한 용액은, 극성이 비교적 높은 용매를 사용하고 있기 때문에, 용액 내의 용매 함량이 충분히 많은 경우에는, 친수성의 절연층(26a)에 대한 습윤성은 높고, 발잉크성의 절연층(26b)에 대한 습윤성은 낮다. 그 때문에, 베퍼층(27a)을 형성하기 위한 용액은, 그 도포 직후에, 절연층(26a)과의 접촉 면적을 넓히려고 하고, 절연층(26b)과의 접촉 면적을 좁히려고 한다. 마찬가지로, 발광층(27b)을 형성하기 위한 용액은, 그 도포 직후에, 절연층(26b)과의 접촉 면적을 좁히려고 한다.

또한, 용액 중의 용매 함량이 감소하면, 그 용액의 극성이 저하한다. 그 때문에, 베퍼층(27a)을 형성하기 위한 용액이나 발광층(27b)을 형성하기 위한 용액은, 그 건조 과정에서, 절연층(26b)의 측벽에 부착된다.

도 2는, 일 비교예에 따른 유기 EL 디스플레이의 어레이 기판을 개략적으로 도시하는 단면도이다.

도 2에 도시하는 어레이 기판(2)에서는, 제2 절연층(26b)은 제1 전극(25)의 단부와 중복하도록 배치되어 있다. 또한, 이 어레이 기판(2)에서는, 제1 절연층(26a)의 제2 절연층(26b)으로부터 노출된 부분은 거의 평坦하다. 이러한 구조에서는, 용액은, 제1 절연층(26a) 위에서 가로 방향으로 퍼지려고 함과 함께, 제2 절연층(26b)과의 접촉 면적을 줄이고자 한다. 그 때문에, 베퍼층(27a)은, 제2 절연층(26b)과의 접촉면 근방에서 융기하여, 그 접촉면 근방에서의 막두께가 두껍게 된다. 그 결과, 베퍼층(27a)이나 발광층(27b)의 막두께는, 절연층(26a) 위뿐만 아니라, 절연층(26a)의 관통 구멍에 대응한 위치에서도, 주연부로부터 중심으로 갈수록 크게 감소하게 된다.

유기 EL 소자(29)에서는, 베퍼층(27a)이나 발광층(27b)의 절연층(26a) 위에 위치한 부분은 거의 발광에 기여하지 않고, 절연층(26a)의 관통 구멍에 대응하여 위치한 부분이 주로 발광에 기여한다. 그 때문에, 도 2에 도시한 바와 같이, 절연층(26a)의 관통 구멍에 대응한 위치에서 베퍼층(27a)이나 발광층(27b)의 막두께 불균일이 크면, 전류 집중에 의한 발광 불균일이나 조기 열화가 발생되기 쉽다.

도 3은, 도 1에 도시하는 유기 EL 디스플레이(1)의 어레이 기판의 일부를 확대하여 도시하는 단면도이다. 또한, 도 4는, 도 3에 도시하는 구조의 일부를 개략적으로 도시하는 평면도이다. 또한, 도 4에서는, 유기물층(27) 및 제2 전극(28)은 생략하고 있다. 또한, 도 3에 도시하는 단면은, 도 4에 도시하는 구조의 III-III 선을 따른 단면에 상당하고 있다.

도 3 및 도 4에 도시한 바와 같이, 본 양태에서는, 제1 전극(25)의 중앙부에 대응한 위치에 관통 구멍이 형성된 절연층(26a)에 의해, 패시베이션막(24)의 제1 전극(25)으로부터 노출된 부분과 제1 전극(25)의 주연부를 피복한다. 이러한 배치를 채용하면, 절연층(26a)의 표면에는, 패시베이션막(24)과 제1 전극(25)이 형성하는 표면 요철 구조에 기인하여, 제1 전극(25)의 주연부에 대응한 환(環) 형상의 볼록부(41)와, 제1 전극(25) 사이의 간극부에 대응한 격자 형상의 오목부가 발생한다. 또한, 본 양태에서는, 절연층(26a)의 표면에 발생한 격자 형상의 오목부를 절연층(26b)에 의해 완전하게 매립하지 않고, 그 오목부보다도 좁은 폭의 절연층(26b)을 오목부의 측벽으로부터 이격하여 배치한다. 바꾸어 말하면, 절연층(26b)은, 인접하는 제1 전극(25) 사이에서, 제1 전극(25)과 중복하지 않은 위치에 배치한다. 그 때문에, 도 3 및 도 4에 도시한 바와 같이, 절연층(26a)과 절연층(26b)과의 적층체의 표면에는, 절연층(26a)의 표면에 발생한 환 형상의 볼록부(41)를 둘러싸는 홈(42)이 발생한다.

이러한 구조에서는, 베퍼층(27a)의 기초 표면의 높이는, 절연층(26b)의 하단으로부터 제1 전극(25)의 중심을 향하여 증가한 후에 감소하고 있다. 또한, 이 구조에 의하면, 중력의 작용에 의해, 홈(42)에 베퍼층의 주연부를 밀어 넣을 수 있다. 그 때문에, 베퍼층(27a)의 주연부가 융기하는 것을 방지할 수 있다. 덧붙여, 베퍼층(27a)이나 발광층(27b)을 형성할 때, 도포막에 작용하는 힘을 최적화할 수 있다. 그 결과, 평탄성이 우수한 베퍼층(27a) 및 막두께 균일성이 우수한 발광층(27b)이 얻어진다. 그리고, 전류 집중에 의한 발광 불균일이나 조기 열화가 억제 가능하게 된다.

또한, 도 3 및 도 4에 도시하는 구조를 채용하면, 유기물층(27)의 기판(11)과의 대향면에, 볼록부(41) 및 홈(42)에 대응한 요철을 발생한다. 즉, 도 3 및 도 4에 도시하는 구조에서는, 유기물층(27)의 기판(11)과의 대향면은, 볼록부(41)의 상면에 대응한 제1 에리어와, 홈(42)의 저면에 대응함과 함께 제1 에리어와 격벽 절연층(26)의 측면과의 사이에 개재된 제2 에리어와, 제1 및 제2 에리어에 둘러싸인 제3 에리어로 구성되어 있다. 기판(11)과 제2 에리어와의 사이의 거리는, 기판(11)과 제1 에리어와의 사이의 거리보다도 짧다. 또한, 기판(11)과 제3 에리어와의 사이의 거리는, 기판(11)과 제1 에리어와의 사이의 거리보다도 짧다.

본 양태에 있어서, 홈(42)의 폭은 $1.0\mu\text{m}$ 이상인 것이 바람직하다. 통상, 홈(42)의 폭이 너무 좁으면, 상기의 효과가 현저하게 나타나지 않는다. 또한, 홈(42)의 폭은 $4.0\mu\text{m}$ 이하인 것이 바람직하다. 홈(42)의 폭이 넓으면, 유기 EL 소자(29)의 발광에 기여하지 않은 부분의 면적비가 높게 된다.

본 양태에 있어서, 홈(42)의 깊이는 50nm 이상인 것이 바람직하다. 통상, 홈(42)이 지나치게 얕으면, 상기의 효과가 현저하게 나타나지 않는다. 또한, 홈(42)의 깊이에 상한값은 없지만, 본 양태에서는, 상술된 바와 같이 제1 전극(25)의 두께를 이용하여 홈(42)을 형성하기 때문에, 통상, 홈(42)의 깊이는 150nm 이하로 한다.

다음으로, 본 발명의 제2 양태에 대하여 설명한다. 제2 양태에 따른 유기 EL 디스플레이는, 유기물층(27)의 기초의 표면 형상 및 격벽 절연층(26)의 구조가 서로 다른 것 이외에는, 제1 양태에 따른 유기 EL 디스플레이와 거의 마찬가지의 구조를 갖고 있다.

도 5는, 본 발명의 제2 양태에 따른 유기 EL 디스플레이를 개략적으로 도시하는 평면도이다. 또한, 도 6은, 도 5에 도시하는 유기 EL 디스플레이의 VI-VI 선을 따른 단면도이다. 또한, 도 5에서는, 제2 전극(28)을 생략하고 있다.

도 5 및 도 6에 도시하는 유기 EL 디스플레이(1)는, 어레이 기판(2)을 갖고 있다. 이 어레이 기판(2)에서는, 제1 전극(25)은, 전극 본체(25a)와, 그 주연부로부터 외측으로 향하여 연장함과 함께 전극 본체(25a)와 동일한 재료로 이루어지는 단자(25b)로 구성되어 있다. 전극 본체(25a)는, 이 예로서는 팔각형의 형상을 갖고 있고, 단자(25b)를 개재하여 드레인 전극(23)에 전기적으로 접속되어 있다. 또한, 이 어레이 기판(2)에서는, 격벽 절연층(26)은, 전극 본체(25a)에 대응한 위치에 관통 구멍이 형성되어 있다. 각 관통 구멍은, 이 예로서는, 팔각형의 형상을 갖고 있고, 그 측벽은 전극 본체(25a)를 둘러싸고 있다.

또한, 도 5에 도시하는 유기 EL 디스플레이(1)는, 통상, 도 1에 도시하는 유기 EL 디스플레이(1)와 마찬가지로, 제2 전극(28)과 대향한 밀봉 기판(3)과, 그 제2 전극(28)과의 대향면 주연부를 따라서 형성된 시일층(4)을 더 구비하고 있고, 그에 의해, 제2 전극(28)과 밀봉 기판(3)과의 사이에 밀폐된 공간을 형성하고 있다. 이 공간은, 예를 들면, Ar 가스 등의 희가스나 N_2 가스와 같은 불활성 가스로 채워질 수 있다.

그런데, 유기 EL 디스플레이(1)의 버퍼층(27a)이나 발광층(27b)은, 제1 양태와 같이, 용액 도포법, 예를 들면, 유기 용매와 유기 화합물을 함유한 잉크를 이용한 잉크젯트법에 의해 형성할 수 있다. 이러한 잉크는, 용매 함량이 충분히 많은 경우, 발잉크 처리를 실시한 격벽 절연층(26)의 표면에 대한 친화성이 낮다. 그 때문에, 상기 잉크는, 도포 직후에, 격벽 절연층(26)의 측벽과의 접촉 면적을 작게 하려고 한다.

도 7은, 다른 비교예에 따른 유기 EL 디스플레이를 개략적으로 도시하는 평면도이다. 또한, 도 8은, 도 7에 도시하는 유기 EL 디스플레이의 VIII-VIII 선을 따른 단면도이다. 또한, 도 7에서는, 제2 전극(28)을 생략하고 있다.

도 7 및 도 8에 도시한 바와 같이 격벽 절연층(26)에 형성한 관통 구멍에 의해서 규정되는 오목부의 저면이 평탄한 경우, 버퍼층(27a)이나 발광층(27b) 등의 주연부가 누락하기 쉽다. 예를 들면, 버퍼층(27a) 및 발광층(27b)의 쌍방의 주연부가 누락한 경우에는, 제1 전극(25)과 제2 전극(28)이 단락하게 된다. 또한, 버퍼층(27a)의 주연부가 누락하면, 그 누락부에 전류가 집중하여, 유기 EL 소자(29)의 파괴나 수명 저하 등을 발생시킨다.

이것에 대하여, 본 양태에서는, 도 5 및 도 6에 도시한 바와 같이, 단자(25b)의 전극 본체(25a)측의 단부를 격벽 절연층(26)에 형성한 관통 구멍 내에 위치시킴과 함께, 단자(25b)의 상기 단부에 전극 본체(하이 레벨부)(25a)와 비교하여 상면의 높이가 보다 낮은 로우 레벨부를 형성한다. 이에 의해, 전극 본체(25a)와 격벽 절연층(26)과의 사이에, 저면이 로우 레벨부의 표면으로 구성된 제1 오목부(30a)를 형성한다. 그 때문에, 모세관 현상의 작용 등에 의해서, 이 오목부(30a) 내에 유기물층(27)을 구성하는 각 층을 누락을 발생하지 않고 형성할 수가 있어서, 단자(25b)의 위치에서 제1 전극(25)과 제2 전극(28)과의 단락이 발생하는 것을 억제할 수 있다.

또한, 본 양태에서는, 격벽 절연층(26)의 관통 구멍은 그 측벽이 전극 본체(25a)를 둘러싸도록 및 전극 본체(25a)로부터 소정의 간극을 사이에 두도록 형성하고, 그에 의해, 전극 본체(25a)와 격벽 절연층(26)과의 사이에 단자(25b)의 위치에서 개방된 개환(開環) 형상 홈부(30b)를 형성한다. 또한, 본 양태에서는, 오목부(30a)와 개환 형상 홈부(30b)로 폐환(閉環) 형상의 홈부(30)를 구성한다. 즉, 본 양태에서는, 격벽 절연층(26)과 전극 본체(25a)와의 사이에, 전극 본체(25a)를 둘러싸는 홈부(30)를 형성한다.

이러한 홈부(30)를 형성하면, 중력 등의 작용에 의해, 관통 구멍에 의해서 규정되는 오목부의 저면 전체에 잉크를 퍼지게 할 수 있다. 따라서, 격벽 절연층(26)에 단층 구조를 채용하고 있으면서도, 버퍼층(27a)이나 발광층(27b)의 주연부에 띤홀 등이 발생하는 것을 억제할 수가 있어서, 제1 전극(25)과 제2 전극(28)과의 사이의 단락이 발생하기 어렵게 된다.

또한, 본 양태에서는, 가령, 격벽 절연층(26)에 형성한 관통 구멍의 저면 주연부에서 유기물층(27)을 구성하는 층이 누락했다고 해도, 거기에 전극 본체(25a)는 배치되어 있지 않기 때문에, 제1 전극(25)과 제2 전극(28)과의 단락은 발생하기 어렵다.

또한, 도 5 및 도 6에 도시하는 구조를 채용하면, 유기물층(27)의 기판(11)과의 대향면에, 홈부(30)에 대응한 불록부가 발생된다. 즉, 도 5 및 도 6에 도시하는 구조에서는, 유기물층(27)의 기판(11)과의 대향면은, 전극 본체(25a)의 상면에 대응한 제1 에리어와, 홈부(30)의 저면에 대응함과 함께 제1 에리어와 격벽 절연층(26)과의 사이에 개재된 제2 에리어로 구성되어 있다. 또한, 기판(11)과 제2 에리어와의 사이의 거리는, 기판(11)과 제1 에리어와의 사이의 거리보다도 짧다.

다음으로, 본 발명의 제3 양태에 대하여 설명한다. 제3 양태에 따른 유기 EL 디스플레이는, 제1 전극(25)의 형상이 서로 다른 것 이외에는, 제2 양태에 따른 유기 EL 디스플레이와 거의 마찬가지의 구조를 갖고 있다.

도 9는, 본 발명의 제3 양태에 따른 유기 EL 디스플레이를 개략적으로 도시하는 평면도이다. 또한, 도 10은, 도 9에 도시하는 유기 EL 디스플레이의 X-X 선을 따른 단면도이다. 또한, 도 9에서는, 제2 전극(28)을 생략하고 있다.

제2 양태에서는, 전극 본체(25a)를 격벽 절연층(26)에 형성한 관통 구멍보다도 작은 치수로 하여, 그에 의해, 전극 본체(25a)와 격벽 절연층(26)과의 사이에 발생하는 개환 형상 홈부(30b)를 홈부(30)의 일부로서 이용했다. 이것에 대하여, 제3 양태에서는, 도 9 및 도 10에 도시한 바와 같이, 전극 본체(25a)를 격벽 절연층(26)에 형성한 관통 구멍보다도 큰 치수로 하여, 전극 본체(25a)에 그 주연부가 중앙부보다도 낮게 되는 단차를 형성한다. 이에 의해, 전극 본체(25a)의 중앙부와 격벽 절연층(26)과의 사이에, 홈부(30)로서 환 형상의 오목부(30a)를 형성한다. 즉, 제1 전극(25)의 격벽 절연층(26)으로 피복되어 있지 않은 비피복부를, 하이 레벨부와, 하이 레벨부와 비교하여 상면의 높이가 보다 낮은 로우 레벨부로 구성하고, 하이 레벨부를 로우 레벨부로 둘러싼다.

제3 양태는, 이러한 구조를 채용하는 것 이외에는 제1 양태와 마찬가지이다. 본 양태에서도, 제2 양태에서 설명한 것과 마찬가지의 효과가 얻어진다.

또한, 도 9 및 도 10에 도시하는 구조를 채용하면, 유기물층(27)의 기판(11)과의 대향면에, 흄부(30)에 대응한 볼록부가 발생된다. 즉, 도 9 및 도 10에 도시하는 구조에서는, 유기물층(27)의 기판(11)과의 대향면은, 전극 본체(25a)의 상면에 대응한 제1 에리어와, 흄부(30)의 저면에 대응함과 함께 제1 에리어와 격벽 절연층(26)과의 사이에 개재된 제2 에리어로 구성되어 있다. 또한, 기판(11)과 제2 에리어와의 사이의 거리는, 기판(11)과 제1 에리어와의 사이의 거리보다도 짧다.

제2 및 제3 양태에 있어서, 흄부(30)의 폭은, 예를 들면, $2\mu\text{m}$ 내지 $10\mu\text{m}$ 정도로 하는 것이 바람직하다. 또한, 흄부(30)의 깊이는, 제1 전극(25)의 두께 이상으로 하는 것이 바람직하다.

오목부(30a)는, 예를 들면, 도 6 및 도 10에 도시한 바와 같이, 제1 전극(25)의 기초 표면, 즉 패시베이션막(24)의 표면에 제2 오목부(31)를 형성해 둠으로써 형성할 수 있다.

제2 오목부(31)는, 예를 들면, 에칭법을 이용하여 형성할 수 있다. 예를 들면, 패시베이션막(24)에 대하여 하프 에칭을 행하면, 원하는 깊이의 제2 오목부(31)를 형성할 수 있다. 또한, 하프 에칭이란, 통상의 에칭보다도 처리 시간을 짧게 하는 것에 의해, 혹은, 노광 마스크의 광투과 밀도를 서로 다르게 하는 것에 의해, 피에칭층을 관통하지 않을 정도로 표면 영역을 제거하는 기술이다.

또한, 패시베이션막(24)에 대하여 에칭을 행하는 대신에, 그 기초인 층간 절연막(21)에 대하여 에칭을 행하여도 된다. 예를 들면, 층간 절연막(21)에 에칭에 의해 관통 구멍을 형성하고, 층간 절연막(21)의 표면에 오목부를 형성하고, 이 오목부를 이용하여 패시베이션막(24)의 표면에 제2 오목부(31)를 형성해도 된다. 혹은, 층간 절연막(21)의 표면에 하프 에칭에 의해 오목부를 형성하고, 이 오목부를 이용하여 패시베이션막(24)의 표면에 제2 오목부(31)를 형성해도 된다.

또한, 제2 오목부(31)는, 성막법을 이용하여 형성할 수 있다. 예를 들면, 제1 전극(25)과 기판(11)과의 사이에 개재하고 있는 어느 하나의 층을 다단계로 성막한다. 이 때, 제1 오목부(30a)에 대응한 영역과 그것 이외의 영역에 대하여 성막 횟수를 적절하게 설정하면, 제2 오목부(31)를 형성할 수 있다.

다음으로, 제1 내지 제3 양태에 따른 유기 EL 디스플레이(1)의 주요한 구성 요소에 사용 가능한 재료 등에 대하여 설명한다.

기판(11)으로서는, 그 위에 형성되는 구조를 유지할 수 있는 것이면, 어떠한 것을 이용하여도 된다. 기판(11)으로서는, 유리 기판과 같이 경질의 기판이 일반적이지만, 유기 EL 디스플레이(1)의 용도에 따라서는, 플라스틱 시트 등과 같이 플렉시블한 기판을 사용하여도 된다.

유기 EL 디스플레이(1)가 기판(11)측으로부터 광을 발하는 하면 발광형인 경우, 제1 전극(25)으로서는 광투과성을 갖는 투명 전극을 사용한다. 투명 전극의 재료로서는, ITO 등의 투명 도전 재료를 사용할 수 있다. 투명 전극의 막두께는, 통상, 10nm 내지 150nm 정도이다. 투명 전극은, ITO 등의 투명 도전 재료를 증착법이나 스퍼터링 등에 의해 퇴적하고, 그에 따라 얻어지는 박막을 포토리소그래피 기술을 이용하여 패터닝함으로써 얻을 수 있다.

절연층(26a)의 재료로서는, 예를 들면, 실리콘 질화물이나 실리콘 산화물과 같은 무기 절연 재료를 사용할 수 있다. 이들 무기 절연 재료로 이루어지는 절연층(26a)은 비교적 높은 친수성을 나타낸다.

절연층(26b)의 재료로서는, 예를 들면, 유기 절연 재료를 사용할 수 있다. 절연층(26b)에 사용 가능한 유기 절연 재료에 특별히 제한은 없지만, 감광성 수지를 사용한 경우, 관통 구멍이 형성된 절연층(26b)이 용이하게 형성 가능하다. 절연층(26b)을 형성하는 데 사용 가능한 감광성 수지로서는, 예를 들면, 페놀 수지, 폴리아크릴, 폴리아미드 수지, 폴리아민산 등의 알칼리 가용성의 고분자 유도체에 나프토퀴논디아지드 등의 감광성 화합물을 첨가하여 이루어지고, 노광 및 알칼리 현상에 의해 포지티브 패턴을 공급하는 재료를 예로 들 수 있다. 또한, 네가티브 패턴을 공급하는 감광성 수지로서는, 화학선의 조사에 의해 현상액에 의해 속도가 느려지는 감광성 조성물, 예를 들면 에폭시기(基)와 같이 화학선 조사에 의해 가교하는 관능기를 갖는 감광성 조성물을 예로 들 수 있다. 절연층(26b)은, 예를 들면, 이들 감광성 수지를 기판(11)의 제1 전극(25) 등이 형성된 면에 스핀 코팅법 등에 의해 도포하고, 그에 따라 얻어진 도포막을 포토리소그래피 기술을 이용하여 패터닝함으로써 얻어진다.

제2 및 제3 양태에 있어서, 격벽 절연층(26)의 재료로서는, 예를 들면, 유기 절연 재료를 사용할 수 있다. 그와 같은 유기 절연 재료로서는, 예를 들면, 절연층(26b)에 관하여 예시한 것과 마찬가지의 것을 사용할 수 있다.

격벽 절연층(26)의 막두께는, 베퍼층(27a)의 막두께와 발광층(27b)의 막두께와의 합 이상인 것이 바람직하고, 통상, $0.09\mu\text{m}$ 내지 $0.13\mu\text{m}$ 정도이다. 또한, 절연층(26a)의 막두께는, 통상, 0.05 내지 $0.1\mu\text{m}$ 정도이다. 또한, 베퍼층(27a)이나 발광층(27b)을 형성할 때에는, 잉크젯트법에 의한 용액 도포 시의 위치 정밀도 향상을 위해, 절연층(26b)의 표면을 미리 $\text{CF}_4\cdot\text{O}_2$ 등의 플라즈마 가스로 발잉크 처리해 두는 것이 바람직하다.

베퍼층(27a)의 재료로서는, 예를 들면, 도너성의 고분자 유기 화합물과 억셉터성의 고분자 유기 화합물과의 혼합물을 사용할 수 있다. 도너성의 고분자 유기 화합물로서는, 예를 들면, 폴리에틸렌디옥시티오펜(이하, PEDOT라 함)과 같은 폴리티오펜 유도체 및/또는 폴리아닐린과 같은 폴리아닐린 유도체 등을 사용할 수 있다. 또한, 억셉터성의 유기 화합물로서는, 예를 들면, 폴리스틸렌솔폰산(이하, PSS라 함) 등을 사용할 수 있다.

베퍼층(27a)은, 격벽 절연층(26)이 형성하는 용액 저장소를, 용액 도포법에 의해, 도너성의 고분자 유기 화합물과 억셉터성의 고분자 유기 화합물과의 혼합물을 유기 용매에 용해하여 이루어지는 용액으로 채우고, 용액 저장소 내의 액막을 건조시킴으로써, 이들 액막으로부터 용매를 제거함으로써 얻어진다. 베퍼층(27a)을 형성하는 데 이용 가능한 용액 도포법으로서는, 예를 들면, 디핑, 잉크제트, 및 스펀 코팅법 등을 예로 들 수 있는데, 그 중에서도, 잉크젯트법을 이용하는 것이 바람직하다. 또한, 상기 액막의 건조는, 열 및/또는 감압을 기초로 행하여도 되고, 혹은, 자연 건조에 의해 행하여도 된다.

발광층(27b)의 재료로서는, 유기 EL 디스플레이로 일반적으로 사용되고 있는 발광성 유기 화합물을 이용할 수 있다. 그와 같은 유기 화합물 중 적색의 발광을 발하는 것으로서는, 예를 들면, 폴리비닐렌스틸렌 유도체의 벤젠환에 알킬 또는 알콕시 치환기를 갖는 고분자 화합물이나, 폴리비닐렌스틸렌 유도체의 비닐렌기에 시아노기를 갖는 고분자 화합물 등을 예로 들 수 있다. 녹색의 발광을 발하는 유기 화합물로서는, 예를 들면, 알킬 또는 알콕시 또는 알릴 유도체 치환기를 벤젠환에 도입한 폴리비닐렌스틸렌 유도체 등을 예로 들 수 있다. 청색의 발광을 발하는 유기 화합물로서는, 예를 들면, 디알킬플루오렌과 안트라센의 공중합체와 같은 폴리플루오렌 유도체 등을 예로 들 수 있다. 또한, 발광층(27b)에는, 이들의 고분자의 발광성 유기 화합물에 저분자의 발광성 유기 화합물 등을 더 첨가해도 된다.

발광층(27b)은, 상기와 같이, 격벽 절연층(26)이 형성하는 용액 저장소를, 용액 도포법에 의해, 발광성 유기 화합물을 용매에 용해하여 이루어지는 용액으로 채우고, 용액 저장소 내의 액막을 건조시킴으로써, 이들 액막으로부터 용매를 제거함으로써 얻어진다. 발광층(27b)을 형성하는 데 이용 가능한 용액 도포법으로서는, 예를 들면, 디핑, 잉크제트, 및 스펀 코팅법 등을 예로 들 수 있는데, 그 중에서도, 잉크젯트법을 이용하는 것이 바람직하다. 또한, 상기 액막의 건조는, 열 및/또는 감압을 기초로 행하여도 되고, 혹은, 자연 건조에 의해 행하여도 된다.

발광층(27b)의 막두께는, 사용하는 재료에 대응하여 적절하게 설정한다. 통상, 발광층(27b)의 막두께는 50nm 내지 200nm 의 범위 내이다.

제2 전극(28)이 음극인 경우, 제2 전극(28)은, 단층 구조를 갖고 있어도 되고, 혹은, 다층 구조를 갖고 있어도 된다. 음극으로서의 제2 전극(28)을 다층 구조로 하는 경우, 예를 들면, 발광층(27b) 위에 바륨이나 칼슘 등을 함유한 주도체층과 은이나 알루미늄 등을 함유한 보호 도체층을 순차적으로 적층하여 이루어지는 2층 구조로 해도 된다. 또한, 발광층(27b) 위에 불화바륨 등을 함유한 비도체층과 은이나 알루미늄 등을 함유한 도체층을 순차적으로 적층하여 이루어지는 2층 구조로 해도 된다. 또한, 발광층(27b) 위에 불화바륨 등을 함유한 비도체층과 바륨이나 칼슘 등을 함유한 주도체층과 은이나 알루미늄 등을 함유한 보호 도체층을 순차적으로 적층하여 이루어지는 3층 구조로 해도 된다.

제1 내지 제3 양태에서는, 제1 전극(25)을 패시베이션막(24) 위에 형성했지만, 제1 전극(25)은 충간 절연막(21) 위에 형성해도 된다. 즉, 제1 전극(25)과 영상 신호선을 동일면 위에 형성해도 된다.

또한, 제1 내지 제3 양태에서는 유기 EL 디스플레이(1)를 하면 발광형으로 했지만, 상면 발광형으로 하는 것도 가능하다. 이 때, 제1 전극(25)과 패시베이션막(24)과의 사이에, 평탄층으로서, 예를 들면, 유기 절연층을 개재시켜도 된다. 통상, 무기 절연층의 성막은 고온에서 행해지기 때문에, 격벽 절연층(26)이 무기 절연층을 포함하고 있는 경우에는, 상기 성막의 시점에서 기판(11) 위에 유기물층을 형성해 두는 것은 할 수 없다. 이것에 대하여, 제2 및 제3 양태에 따르면, 격벽 절연층(26)을 유기 절연층만으로 구성하는 것이 가능하기 때문에, 격벽 절연층(26)보다도 하층에 유기물층을 배치하는 것이 가능하다.

제2 및 제3 양태에 따르면, 격벽 절연층(26)에 단층 구조를 채용하고 있으면서도, 베퍼층(27a)이나 발광층(27b)의 주연부에 편홀 등이 발생하는 것을 억제할 수 있지만, 이러한 효과는, 격벽 절연층(26)에 다층 구조를 채용한 경우에도 얻을 수 있다. 예를 들면, 격벽 절연층(26)에는, 제1 양태와 같이, 잉크에 대한 친화성이 보다 낮은 유기 절연층(26b)과, 그 밑에 배치되고 또한 잉크에 대한 친화성이 보다 높은 무기 절연층(26a)의 2층 구조를 채용해도 된다.

또한, 제2 및 제3 양태에서는, 격벽 절연층(26)에는, 유기 EL 소자(29)마다, 즉 전극 본체(25a)마다, 관통 구멍을 형성했지만, 격벽 절연층(26)은, 유기물층(27)을 발광색마다 구획할 수 있는 것이면, 다른 구조를 갖고 있어도 된다. 예를 들면, 표시 영역 내에 발광색이 적색, 녹색, 또는 청색의 유기 EL 소자(29)를 스트라이프 형상으로 배열하는 경우, 격벽 절연층(26)은 상기 스트라이프에 대응하여 띠 형상의 개구가 형성된 것이어도 된다. 즉, 격벽 절연층(26)에 띠 형상의 개구를 형성함과 함께, 발광색이 상호 동일한 복수의 유기 EL 소자(29)에 대응하여 각 개구 내에 유기물층(27)을 띠 형상으로 형성해도 된다.

또한, 제1 내지 제3 양태에 있어서, 대향 기판(3)을 이용한 밀봉을 행하는 경우, 기판(2, 3) 사이의 공간에 견조제를 봉입함으로써 소자(29)의 장기 수명화를 도모하거나, 수지를 충전함으로써 방열 특성을 향상시킬 수도 있다.

이하, 본 발명의 실시예에 대하여 설명한다.

(예1)

본 예에서는, 도 1에 도시하는 유기 EL 디스플레이(1)를 이하의 방법에 의해 제작했다.

즉, 우선, 유리 기판(11)의 언더코트층(11, 12)이 형성된 면에 대하여, 통상의 TFT 형성 프로세스와 마찬가지로 성막과 패터닝을 반복하고, TFT(20), 층간 절연막(21), 전극 배선(도시 생략), 소스·드레인 전극(23), 및 패시베이션막(24)을 형성했다.

다음으로, 패시베이션막(24) 위에, 스퍼터링법을 이용하여 두께 50nm의 ITO 막을 형성했다. 계속해서, 이 ITO 막을, 포토리소그래피 기술을 이용하여 패터닝하는 것에 의해 제1 전극(25)을 얻었다. 여기서는, 제1 전극(25)은 대각 55μm의 팔각형 형상으로 했다. 또한, 제1 전극(25)은, 마스크 스퍼터링법에 의해 형성해도 된다.

계속해서, 기판(11)의 제1 전극(25)을 형성한 면에, 각 화소의 발광부에 대응하여 개구가 형성된 친수성의 무기 절연층(26a)을 형성했다. 여기서는, 절연층(26a)의 두께는 0.1μm로 했다. 또한, 절연층(26a)의 개구는, 도 4에 도시한 바와 같이 대각 50μm의 팔각형 형상으로 했다. 계속해서, 기판(11)의 제1 전극(25)을 형성한 면에, 감광성 수지를 도포하고, 얻어진 도포막을 패턴 노광 및 현상하는 것에 의해, 각 화소의 발광부에 대응하여 개구가 형성된 발잉크성의 유기 절연층(26b)을 형성했다. 여기서는, 절연층(26b)의 두께는 3μm로 하고, 절연층(26b)의 개구는 도 4에 도시한 바와 같이 대각 58μm의 팔각형 형상으로 했다.

이상과 같이 하여, 절연층(26a)과 절연층(26b)을 적층하여 이루어지는 격벽 절연층(26)을 얻었다. 또한, 격벽 절연층(26)을 형성한 기판(11)에는 CF₄/O₂ 플라즈마 가스를 이용한 표면 처리를 실시하여, 절연층(26b)의 표면을 불소화했다.

다음으로, 격벽 절연층(26)이 형성하는 각각의 용액 저장소에, 잉크젯트법에 의해 베퍼층 형성용 잉크를 토출하여 액막을 형성했다. 계속해서, 이들 액막을 120°C의 온도에서 3분간 가열하는 것에 의해 베퍼층(27a)을 얻었다.

그 후, 적, 녹, 청색의 화소에 대응한 베퍼층(27a) 위에, 각각, 적, 녹, 청색의 발광층 형성용 잉크를 잉크젯트법에 의해 토출하여 액막을 형성했다. 계속해서, 이들 액막을 90°C의 온도에서 1시간 가열하는 것에 의해 발광층(27b)을 얻었다.

계속해서, 기판(11)의 발광층(27b)을 형성한 면에 바륨을 진공 증착하고, 계속해서 알루미늄을 증착하는 것에 의해 제2 전극(28)을 형성했다. 이에 의해, TFT 어레이 기판(2)을 완성했다.

그 후, 유리 기판(3)의 한쪽의 주면의 주연부에 자외선 경화형 수지를 도포하여 시일층(4)을 형성했다. 계속해서, 유리 기판(3)과 어레이 기판(2)을, 유리 기판(3)의 시일층(4)을 형성한 면과 어레이 기판(2)의 제2 전극(28)을 형성한 면이 대향하도록 불활성 가스 내에서 접합했다. 또한, 자외선 조사에 의해 시일층을 경화시키는 것에 의해, 도 1에 도시하는 유기 EL 디스플레이(1)를 완성했다.

(비교예1)

어레이 기판(2)에 도 2의 구조를 채용한 것 이외에는 상기 예1에서 설명한 것과 마찬가지의 방법에 의해 유기 EL 디스플레이를 제작했다. 또한, 본 예에서는, 제1 전극(25)은 대각 $58\mu\text{m}$ 의 팔각형 형상으로 하고, 친수층(26a)의 개구는 대각 $50\mu\text{m}$ 의 팔각형 형상으로 하고, 절연층(26b)의 개구는 대각 $55\mu\text{m}$ 의 팔각형 형상으로 했다.

다음으로, 예1 및 비교예1에 따른 유기 EL 디스플레이(1)에 대하여, 베퍼층(27a) 및 발광층(27b)을 단면 SEM으로 관찰했다.

그 결과, 예1에 따른 유기 EL 디스플레이(1)에서는, 절연층(26a)에 형성한 관통 구멍의 위치에서, 베퍼층(27a)이나 발광층(27b)의 막두께는 거의 균일하였다. 즉, 예1에 따른 유기 EL 디스플레이(1)는, 발광층(27b)의 일부에 대한 국소적인 전류 집중이 억제 가능한 구조를 갖고 있었다. 실제, 이 유기 EL 디스플레이(1)로 표시를 행한 부분, 각각의 화소 내에서 휘도 불균일은 발생하지 않았다. 이것에 대하여, 비교예1에 따른 유기 EL 디스플레이(1)에서는, 절연층(26a)에 형성한 관통 구멍의 위치에서, 베퍼층(27a)이나 발광층(27b)의 막두께 불균일이 커서, 각각의 화소 내에서 휘도 불균일을 발생시켰다.

(예2)

본 예에서는, 도 5 및 도 6에 도시하는 유기 EL 디스플레이(1)를 이하의 방법에 의해 제작했다.

즉, 우선, 유리 기판(11)의 언더코트층으로서 SiN_x 층(12) 및 SiO_2 층(13)이 형성된 면에 대하여, 통상의 TFT 형성 프로세스와 마찬가지로 성막과 패터닝을 반복하여, TFT(20), 층간 절연막(21), 각종 배선(도시 생략), 소스·드레인 전극(23), 및 패시베이션막(24)을 형성했다. 여기서는, TFT(20)의 반도체층(14)으로서 폴리실리콘층을 사용하고, 게이트 절연막(15)은 TEOS를 이용하여 형성하고, 게이트 전극(16)의 재료로서는 MoW를 사용했다. 또한, 층간 절연막(21)으로서는 두께 660nm의 PEO 층을 형성하고, 패시베이션막(24)으로서는 두께 450nm의 SiN 층을 형성했다. 또한, 소스·드레인 전극(23)에는, Mo/Al/Mo의 3층 구조를 채용했다.

다음으로, 포토리소그래피 기술 및 에칭 기술을 이용하여, 패시베이션막(24)에, 깊이 200nm의 제2 오목부(31)를 형성했다. 계속해서, 포토리소그래피 기술 및 에칭 기술을 이용하여, 패시베이션막(24)에, 개구경이 약 $10\mu\text{m}$ 인 컨택트홀을 형성했다.

계속해서, 패시베이션막(24) 위에, 스퍼터링법을 이용하여 두께 50nm의 ITO 막을 형성했다. 계속해서, 이 ITO 막을, 포토리소그래피 기술 및 에칭 기술을 이용하여 패터닝하는 것에 의해, 양극으로서 제1 전극(25)을 얻었다. 여기서는, 제1 전극(25)의 전극 본체(25a)는, 한 변이 $80\mu\text{m}$ 인 정팔각형 형상으로 했다. 또한, 전극 본체(25a)로부터 연장된 띠 형상의 단자(25b)에는, 제2 오목부(31)에 대응하고, 깊이가 200nm이고 또한 폭이 $10\mu\text{m}$ 인 제1 오목부(30a)가 단자(25b)를 가로지르도록 형성되어 있다. 또한, 제1 전극(25)은, 마스크 스퍼터링법에 의해 형성해도 된다.

다음으로, 기판(11)의 제1 전극(25)을 형성한 면에, 포지티브형의 자외선 경화 수지를 도포하고, 얻어진 도포막을 패턴 노광 및 현상하고, 또한, 220°C에서 30분간 베이킹을 행함으로써, 각 화소의 발광부에 대응하여 관통 구멍이 형성된 격벽 절연층(26)을 형성했다. 여기서는, 격벽 절연층(26)의 두께는 $3\mu\text{m}$ 로 하고, 격벽 절연층(26)의 관통 구멍은 기판(11)측에서의 1변의 길이가 $90\mu\text{m}$ 인 정팔각형 형상으로 했다. 이에 의해, 전극 본체(25a)와 격벽 절연층(26)과의 사이에, 깊이가 50nm이고 또한 폭이 $5\mu\text{m}$ 인 개환 형상 홈부(30b)를 형성했다.

계속해서, 반응성 이온 에칭 장치에서, 격벽 절연층(26)을 형성한 기판(11)에 CF_4/O_2 플라즈마 가스를 이용한 표면 처리를 실시하여, 격벽 절연층(26)의 표면을 불소화했다.

계속해서, 격벽 절연층(26)이 형성하는 각각의 용액 저장소에, 피에조식 잉크제트 노즐을 이용한 잉크젯트법에 의해 베퍼층 형성용 잉크를 토출하여 액막을 형성했다. 여기서는, 베퍼층 형성용 잉크로서, 유기 용매 내에 PEDOT를 1.0 중량%의 농도로 함유한 용액을 사용했다. 또한, 잉크의 공급 속도는 0.05mL/분으로 했다. 계속해서, 이를 액막을 200°C의 온도에서 300초간 가열하는 것에 의해, 두께 100nm의 베퍼층(27a)을 얻었다.

그 후, 적, 녹, 청색의 화소에 대응한 베퍼층(27a) 위에, 각각, 적, 녹, 청색의 발광층 형성용 잉크를 잉크젯트법에 의해 토출하여 액막을 형성했다. 여기서는, 발광층 형성용 잉크로서, 유기 용매 내에 발광성 유기 화합물을 2.0 중량%의 농도로 함유한 용액을 사용했다. 또한, 잉크의 공급 속도는 0.05mL/분으로 했다. 계속해서, 이를 액막을 100°C의 온도에서 15초간 가열하는 것에 의해, 두께 150nm의 발광층(27b)을 얻었다.

계속해서, 10^{-7} Pa의 진공에서, 기판(11)의 발광층(27b)을 형성한 면에 바륨을 6000nm의 두께로 진공 증착했다. 계속해서, 진공을 유지한 채로, 바륨층 위에 알루미늄을 증착했다. 이와 같이 하여, 음극으로서 2층 구조의 제2 전극(28)을 형성했다.

그 후, 밀봉 기판으로서 별도 준비한 유리 기판(도시 생략)의 한쪽의 주면의 주연부에 자외선 경화형 수지를 도포하여 시일층(도시 생략)을 형성했다. 계속해서, 밀봉 기판과 기판(11)을, 밀봉 기판의 시일층을 형성한 면과 기판(11)의 제2 전극(28)을 형성한 면이 대향하도록 불활성 가스 내에서 접합했다. 또한, 자외선 조사에 의해 시일층을 경화시켰다. 이상과 같이 하여, 세로 480 픽셀, 가로 640×3(R, G, B) 픽셀, 합계 92만 픽셀의 유기 EL 디스플레이(1)를 완성했다.

(예3)

본 예에서는, 제2 오목부(31)를 이하의 방법에 의해 형성한 것 이외에는, 예2에서 설명한 것과 마찬가지의 방법에 의해 도5 및 도6에 도시하는 유기 EL 디스플레이(1)를 제작했다. 즉, 본 예에서는, 패시베이션막(24)을 에칭하는 것에 의해 제2 오목부(31)를 형성하는 대신에, 포토리소그래피 기술과 에칭 기술을 이용하여 층간 절연막(21)에 깊이 300nm의 제3 오목부(도시 생략)를 형성하고, 이에 의해, 패시베이션막(24)에 깊이 200nm의 제2 오목부(31)를 형성함과 함께, 띠 형상의 단자(25b)에 깊이가 200nm이고 또한 폭이 $10\mu\text{m}$ 인 제1 오목부(30a)를 형성했다.

(예4)

본 예에서는, 도9 및 도10에 도시하는 유기 EL 디스플레이(1)를 이하의 방법에 의해 제작했다.

즉, 우선, 예2에서 설명한 것과 마찬가지의 방법에 의해, 패시베이션막(24)의 성막까지를 행하였다.

다음으로, 포토리소그래피 기술 및 에칭 기술을 이용하여, 패시베이션막(24)에, 깊이 200nm인 환 형상의 제2 오목부(31)를 형성했다. 계속해서, 포토리소그래피 기술 및 에칭 기술을 이용하여, 패시베이션막(24)에, 개구경이 약 $10\mu\text{m}$ 인 컨택트홀을 형성했다.

계속해서, 패시베이션막(24) 위에, 스팍터링법을 이용하여 두께 50nm의 ITO 막을 형성했다. 계속해서, 이 ITO 막을, 포토리소그래피 기술 및 에칭 기술을 이용하여 패터닝하는 것에 의해, 양극으로서 제1 전극(25)을 얻었다. 여기서는, 제1 전극(25)의 전극 본체(25a)는, 한 변이 $80\mu\text{m}$ 인 정팔각형 형상으로 했다. 또한, 전극 본체(25a)에는, 제2 오목부(31)에 대응한 단자가 형성되어 있다.

다음으로, 예2에서 설명한 것과 마찬가지의 방법에 의해 격벽 절연층(26)을 형성했다. 이 격벽 절연층(26)과 전극 본체(25a)의 중앙부와의 사이에는, 깊이가 200nm이고 또한 폭이 $10\mu\text{m}$ 인 환 형상의 제1 오목부(30a)가 형성되어 있다.

계속해서, 예2에서 설명한 것과 마찬가지의 공정을 순차적으로 행하였다. 이상과 같이 하여, 세로 480 픽셀, 가로 640×3(R, G, B) 픽셀, 합계 92만 픽셀의 유기 EL 디스플레이(1)를 완성했다.

(예5)

본 예에서는, 제2 오목부(31)를 이하의 방법에 의해 형성한 것 이외에는, 예4에서 설명한 것과 마찬가지의 방법에 의해 도9 및 도10에 도시하는 유기 EL 디스플레이(1)를 제작했다. 즉, 본 예에서는, 패시베이션막(24)을 에칭하는 것에 의해 제2 오목부(31)를 형성하는 대신에, 포토리소그래피 기술과 에칭 기술을 이용하여 층간 절연막(21)에 깊이 300nm의 제3 오목부(도시 생략)를 형성하여, 이에 의해, 패시베이션막(24)에 깊이 200nm의 제2 오목부(31)를 형성함과 함께, 격벽 절연층(26)과 전극 본체(25a)의 중앙부와의 사이에 깊이가 200nm이고 또한 폭이 $10\mu\text{m}$ 인 환 형상의 제1 오목부(30a)가 형성되었다.

(비교예2)

본 예에서는, 제1 오목부(30a) 및 제2 오목부(31)를 형성하지 않은 것 이외에는, 예4에서 설명한 것과 마찬가지의 방법에 의해, 도 7 및 도 8에 도시하는 유기 EL 디스플레이(1)를 제작했다.

다음으로, 예2 내지 예5 및 비교예2에 따른 유기 EL 디스플레이(1)에 대하여, 버퍼층(27a) 및 발광층(27b)을 단면 SEM (Scanning Electron Microscope)으로 관찰했다.

그 결과, 예2 내지 예5에 따른 유기 EL 디스플레이(1)에서는, 격벽 절연층(26)에 형성한 각 관통 구멍 내에서 버퍼층(27a)이나 발광층(27b)의 막두께는 거의 균일하고, 이들에 누락 등은 발생하지 않았다. 즉, 예2 내지 예5에 따른 유기 EL 디스플레이(1)는, 제1 전극(25)과 제2 전극(28)과의 사이의 단락이나 발광층(27b)의 일부에 대한 국소적인 전류 집중이 억제 가능한 구조를 갖고 있다. 실제로, 이 유기 EL 디스플레이(1)로 표시를 행한 부분, 각각의 화소 내에 있어서의 휘도 불균일 등은 발생하지 않았다.

이것에 대하여, 비교예2에 따른 유기 EL 디스플레이(1)에서는, 격벽 절연층(26)에 형성한 관통 구멍의 위치에서, 버퍼층(27a)이나 발광층(27b)의 막두께 불균일이 커서, 각각의 화소 내에서 휘도 불균일이 발생되었다.

또한, 본 발명에 따른 유기 EL 디스플레이, 상술한 양태에 한정되지 않는다. 본 발명의 취지를 일탈하지 않는 범위에서, 이들의 구성 등의 일부를 다양하게 변경하거나, 혹은 조합하여 실시할 수 있다.

발명의 효과

상술한 본 발명의 구성에 따르면, 발광층의 막두께 균일성이 우수한 유기 EL 디스플레이를 구현하는 것이 가능해진다.

도면의 간단한 설명

도 1은 본 발명의 제1 양태에 따른 유기 EL 디스플레이를 개략적으로 도시하는 단면도.

도 2는 일 비교예에 따른 유기 EL 디스플레이의 어레이 기판을 개략적으로 도시하는 단면도.

도 3은 도 1에 도시하는 유기 EL 디스플레이의 어레이 기판의 일부를 확대하여 도시하는 단면도.

도 4는 도 3에 도시하는 구조의 일부를 개략적으로 도시하는 평면도.

도 5는 제2 양태에 따른 유기 EL 디스플레이를 개략적으로 도시하는 평면도.

도 6은 도 5에 도시하는 유기 EL 디스플레이의 VI-VI 선을 따른 단면도.

도 7은 다른 비교예에 따른 유기 EL 디스플레이를 개략적으로 도시하는 평면도.

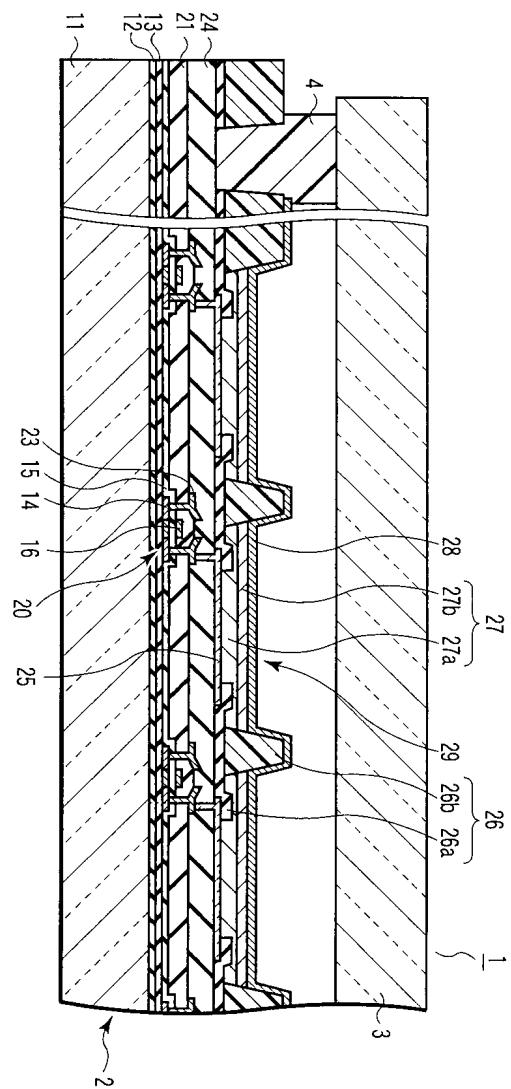
도 8은 도 7에 도시하는 유기 EL 디스플레이의 VIII-VIII 선을 따른 단면도.

도 9는 본 발명의 제3 양태에 따른 유기 EL 디스플레이를 개략적으로 도시하는 평면도.

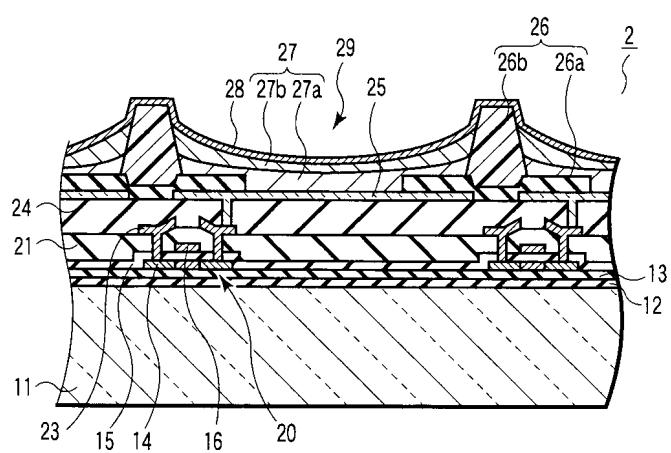
도 10은 도 9에 도시하는 유기 EL 디스플레이의 X-X 선을 따른 단면도.

도면

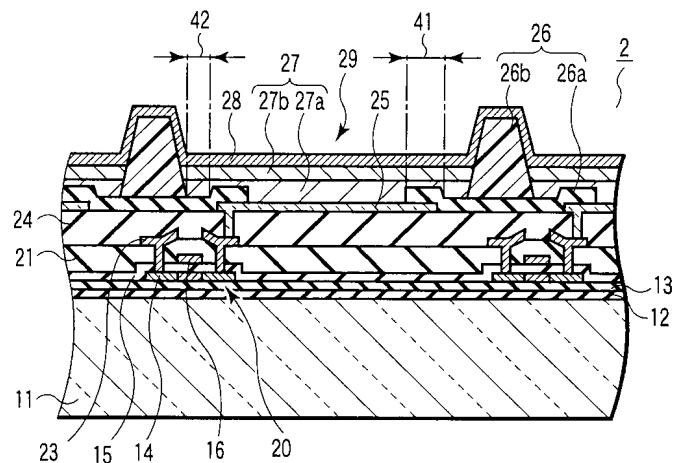
도면1



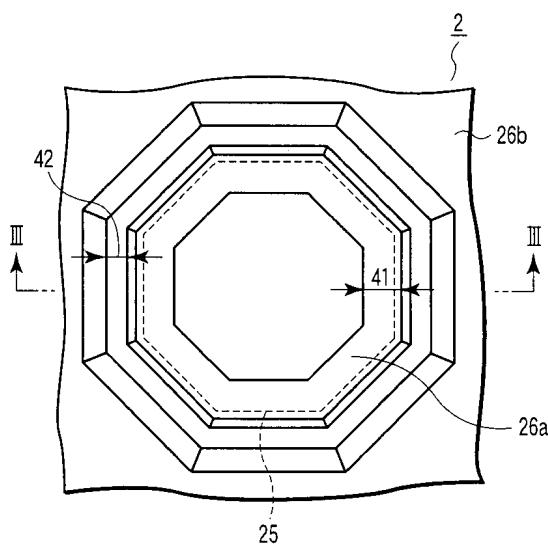
도면2



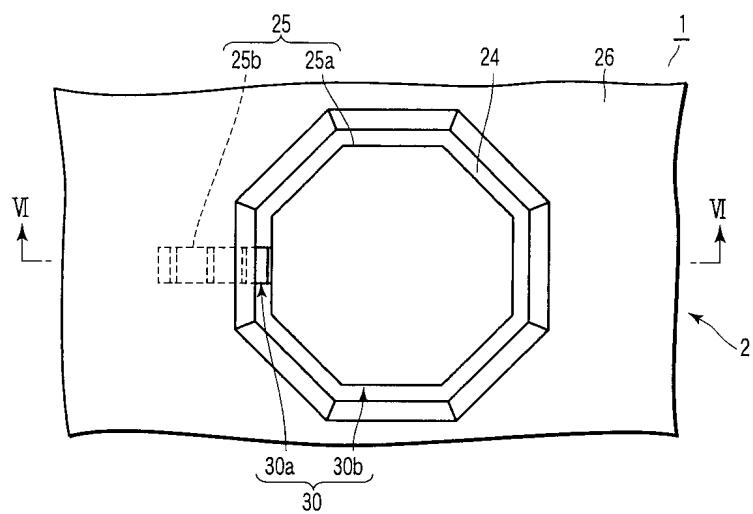
도면3



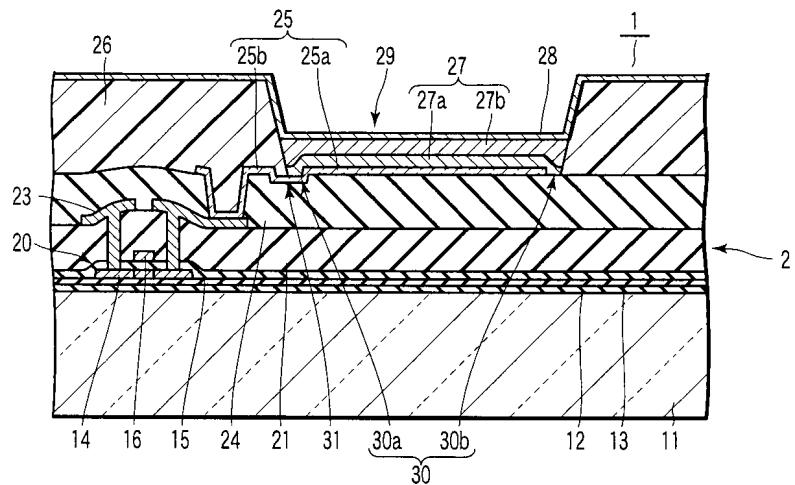
도면4



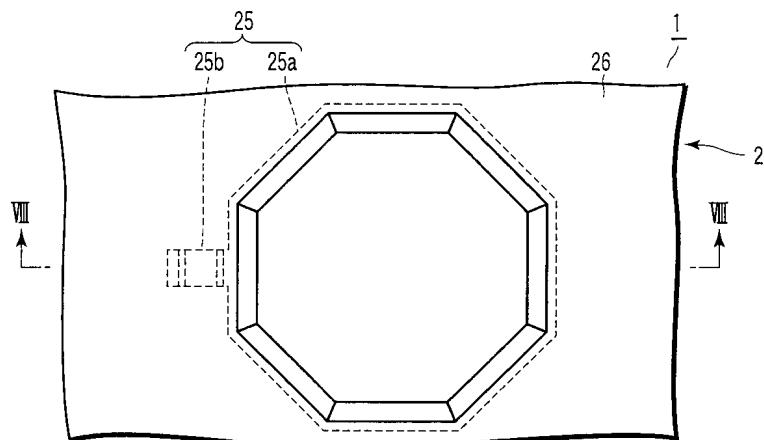
도면5



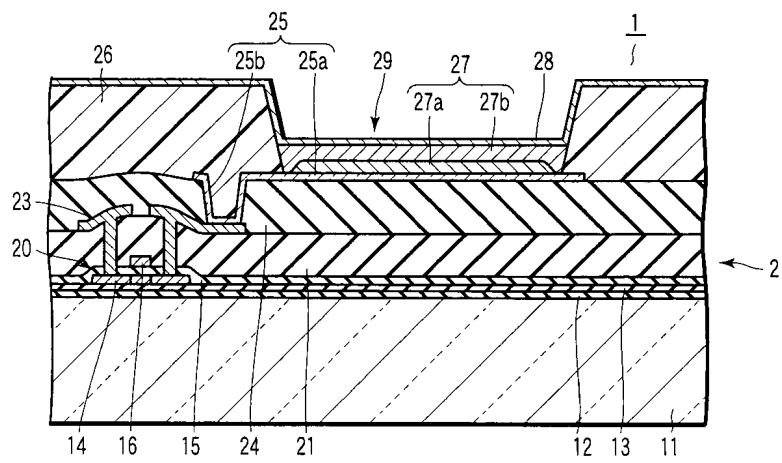
도면6



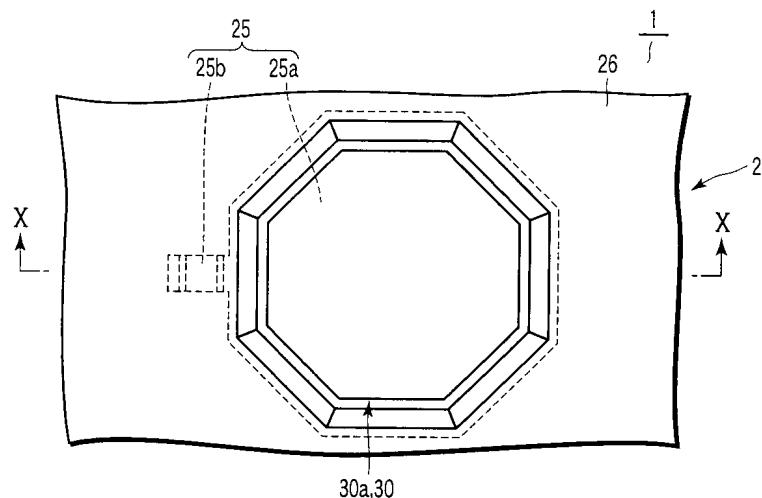
도면7



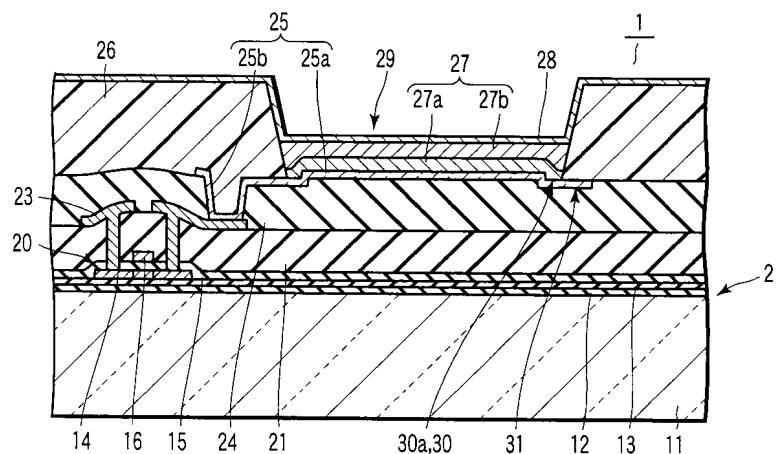
도면8



도면9



도면10



专利名称(译)	有机EL显示屏		
公开(公告)号	KR1020060129552A	公开(公告)日	2006-12-15
申请号	KR1020067024918	申请日	2003-09-05
申请(专利权)人(译)	可否让我这个小粉丝展示中心		
当前申请(专利权)人(译)	可否让我这个小粉丝展示中心		
[标]发明人	OMATA KAZUYOSHI 오마따가즈요시 YAMASHITA REIKO 야마시따레이꼬 IWASAKI TAKESHI 이와사끼다끼시		
发明人	오마따, 가즈요시 야마시따, 레이꼬 이와사끼, 다끼시		
IPC分类号	H05B33/14 H05B33/22 H05B33/12 G09F9/30 H01L27/32 H01L51/40 H05B33/00		
CPC分类号	H01L27/3246 H01L51/5206 H01L27/3258 H01L51/5209		
代理人(译)	CHANG, SOO KIL LEE , JUNG HEE		
优先权	2002266902 2002-09-12 JP 2003206845 2003-08-08 JP		
其他公开文献	KR100711161B1		
外部链接	Espacenet		

摘要(译)

面向有机层 (27) 的基板 (11) 的有机层 (27) 和布置在包括有机层 (27) 的有机层 (27) 上的第二电极 (28) 和第二电极 (28) 包括在有机层 (27) 上的第二区域包括在第一区域的侧面和第一区域和分隔绝缘层 (26) 之间。并且提供了有机EL显示器 (1) , 其中第二区域和基板 (11) 之间的距离短于第一区域和基板 (11) 之间的距离。第一电极 (25) 部分地涂覆绝缘基层 (24) 。隔离绝缘层 (26) 布置在基底绝缘层 (24) 上 , 部分地涂覆第一电极 (25) 。布置在未涂覆部分上的发光层 (27b) 未涂覆第一电极 (25) 的分隔绝缘层 (26) 。环形 , 绝缘基层 , 未涂覆部分 , 第一电极 , 第二电极 , 分隔绝缘层 , 有机EL显示器。

