



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0060474
(43) 공개일자 2011년06월08일

(51) Int. Cl.

H01L 51/52 (2006.01) H05B 33/26 (2006.01)
H01L 51/56 (2006.01)

(21) 출원번호 10-2009-0117071

(22) 출원일자 2009년11월30일
심사청구일자 2009년11월30일

(71) 출원인

삼성모바일디스플레이주식회사
경기도 용인시 기흥구 농서동 산24번지

(72) 발명자

고무순
경기도 용인시 기흥구 농서동 산24
유재호
경기도 용인시 기흥구 농서동 산24

(74) 대리인
리앤목특허법인

전체 청구항 수 : 총 15 항

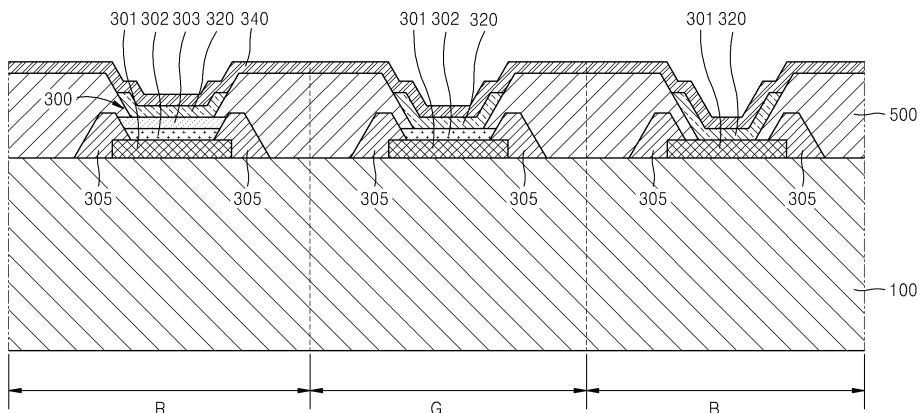
(54) 유기 발광 디스플레이 장치 및 그의 제조 방법

(57) 요 약

본 발명은 유기 발광 디스플레이 장치 및 그의 제조 방법을 개시한다.

본 발명은 서브 퍽셀별로 애노드 전극의 두께를 상이하게 형성하고, 단순한 유기물 적층구조에 의해 하부 반사 전극의 손상을 방지하여 불량감소를 통한 품질향상 및 재료비 저감을 도모할 수 있다.

대 표 도 - 도1



특허청구의 범위

청구항 1

기판의 제1 내지 제3 서브 픽셀 영역에 이격되어 형성된 제1 애노드 전극;

상기 제1 애노드 전극의 상단부를 덮도록 상기 기판 상에 구비되고, 상기 기판을 노출시키는 클래드;

상기 제1 서브 픽셀 영역 및 상기 제2 서브 픽셀 영역의 상기 제1 애노드 전극 상부에 형성된 제2 애노드 전극; 및

상기 제1 서브 픽셀 영역의 상기 제2 애노드 전극 상부에 형성된 제3 애노드 전극;을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 2

제1항에 있어서,

상기 클래드는, 아크릴(Acryl)계 유기화합물, 폴리아미드, 폴리이미드 중 선택된 적어도 어느 하나로 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 3

제1항에 있어서,

상기 제1 애노드 전극은, ITO/Ag/ITO, ITO/Ag/IZO, ATD, 및 ITO/APC/ITO 중 선택된 적어도 어느 하나로 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 4

제1항에 있어서,

상기 제2 애노드 전극은, ITO, IZO, ZnO 및 In_2O_3 중 선택된 적어도 어느 하나로 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 5

제1항에 있어서,

상기 제3 애노드 전극은, ITO, IZO, ZnO 및 In_2O_3 중 선택된 적어도 어느 하나로 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 6

제1항에 있어서,

상기 제1 서브 픽셀은 적색 서브 픽셀이고, 상기 제2 서브 픽셀은 녹색 서브 픽셀이고, 상기 제3 서브 픽셀은 청색 서브 픽셀인 것을 특징으로 하는 유기 발광 디스플레이 장치.

청구항 7

기판의 제1 내지 제3 서브 픽셀 영역에 제1 애노드 전극을 이격시켜 형성하는 단계;

상기 제1 애노드 전극의 상단부를 덮고, 상기 기판의 일부를 노출시키는 클래드를 형성하는 단계;

상기 제1 서브 픽셀 영역 및 상기 제2 서브 픽셀 영역의 상기 제1 애노드 전극 상부에 제2 애노드 전극을 형성하는 단계; 및

상기 제1 서브 픽셀 영역의 상기 제2 애노드 전극 상부에 제3 애노드 전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치 제조 방법.

청구항 8

제7항에 있어서,

상기 클래드는 포토리소그래피 공정에 의해 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치 제조 방법.

청구항 9

제7항에 있어서,

상기 제2 애노드 전극은 포토리소그래피 공정에 의해 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치 제조 방법.

청구항 10

제7항에 있어서,

상기 제3 애노드 전극은 포토리소그래피 공정에 의해 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치 제조 방법.

청구항 11

제7항에 있어서,

상기 클래드는, 아크릴(Acryl)계 유기화합물, 폴리아미드, 폴리이미드 중 선택된 적어도 어느 하나로 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치 제조 방법.

청구항 12

제7항에 있어서,

상기 제1 애노드 전극은, ITO/Ag/ITO, ITO/Ag/IZO, ATD, 및 ITO/APC/ITO 중 선택된 적어도 어느 하나로 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치 제조 방법.

청구항 13

제7항에 있어서,

상기 제2 애노드 전극은, ITO, IZO, ZnO 및 In_2O_3 중 선택된 적어도 어느 하나로 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치 제조 방법.

청구항 14

제7항에 있어서,

상기 제3 애노드 전극은, ITO, IZO, ZnO 및 In_2O_3 중 선택된 적어도 어느 하나로 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치 제조 방법.

청구항 15

제7항에 있어서,

상기 제1 서브 픽셀은 적색 서브 픽셀이고, 상기 제2 서브 픽셀은 녹색 서브 픽셀이고, 상기 제3 서브 픽셀은 청색 서브 픽셀인 것을 특징으로 하는 유기 발광 디스플레이 장치 제조 방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 유기 발광 디스플레이 장치 및 그의 제조 방법에 관한 것으로, 보다 상세하게는, 하부 반사 전극의 손상을 방지할 수 있는 유기 발광 디스플레이 장치 및 그의 제조 방법에 관한 것이다.

배경기술

[0002] 일반적으로, 유기 전계 발광소자(OLED: Organic Light Emitting Device)는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 자발광형 디스플레이로 낮은 전압에서 구동이 가능하고, 박형화가 용이하며 광시야각, 빠른 응답속도 등 액정표지 장치에 있어서 문제점으로 지적된 결점을 해결할 수 있는 차세대 디스플레이로 주목받고 있다.

[0003] 유기 전계 발광소자는 애노드 전극과 캐소드 전극 사이에 기능성 박막 형태의 유기 발광층이 삽입되어 있는 구조로, 양극에서 정공이 주입되고 음극에서 전자가 주입되어 유기 발광층 내에서 전자와 정공이 결합하여 엑시톤(exciton)이 형성되고 이 엑시톤이 발광 재결합하면서 빛을 내는 소자이다.

[0004] 유기 전계 발광소자는 기판 방향으로 빛을 발광하는 배면 발광형(Bottom Emission)과 기판의 반대 방향으로 빛을 발광하는 전면 발광형(Top Emission)으로 구분된다. 배면 발광형 유기 전계 발광소자는 박막 트랜지스터(TFT) 회로가 내장된 경우 TFT 회로가 기판을 차지하는 넓은 면적으로 인하여 빛이 나올 수 있는 면적, 즉 개구율에 제약을 받는 단점이 있다. 반면 전면 발광형 유기 전계 발광소자는 TFT 회로가 차지하는 면적에 관계없이 넓은 면적을 발광 영역으로 사용할 수 있어 개구율이 우수한 장점이 있다.

[0005] 전면 발광형 유기발광 소자 제작시, TFT 회로의 소스 전극 또는 드레인 전극과 전기적으로 연결되는 애노드 전극 하부에 광추출을 높이기 위해 반사막을 형성한다. 그러나, 반사막과 애노드 전극 및 캐소드 전극 간의 미세공진 효과(Micro Cavity Effect) 때문에 정확한 스펙트럼의 색이 나오지 않고 과장이 분리(split)되거나 색에 따라 휘도와 색좌표가 변할 수 있다. 그리고 반사막의 습식 에칭시 반사막에 포함되는 금속이 에천트 약액의 침투 등에 의해 손상되는 문제점이 있다.

[0006] 또한 상기 미세공진에 의한 단점을 보완하기 위해 애노드 전극과 캐소드 전극 사이의 유기층에 버퍼층(Buffer layer)을 형성하여 애노드 전극과 캐소드 전극 간의 거리를 조절함으로써 적절한 공진 구조를 형성하는데, 이때 R,G,B별로 차등 두께의 버퍼층을 형성하기 위해서는 증착 마스크(mask)가 추가되어야 하며, 유기재료의 손실(loss)도 증가하게 된다.

발명의 내용

해결 하고자하는 과제

[0007] 본 발명은 서브 픽셀별로 애노드 전극의 두께가 상이한 유기 발광 디스플레이를 제공하고자 한다.

[0008] 또한 본 발명은 단순한 유기물 적층구조를 이용하여, 하부 반사 전극의 손상을 방지하여 불량감소를 통한 품질향상 및 재료비 저감을 도모할 수 있는 유기 발광 디스플레이를 제공하고자 한다.

과제 해결수단

[0009] 본 발명의 바람직한 일 실시예에 따른 유기 발광 디스플레이 장치는, 기판의 제1 내지 제3 서브 픽셀 영역에 이격되어 형성된 제1 애노드 전극; 상기 제1 애노드 전극의 상단부를 덮도록 상기 기판 상에 구비되고, 상기 기판을 노출시키는 클래드; 상기 제1 서브 픽셀 영역 및 상기 제2 서브 픽셀 영역의 상기 제1 애노드 전극 상부에 형성된 제2 애노드 전극; 및 상기 제1 서브 픽셀 영역의 상기 제2 애노드 전극 상부에 형성된 제3 애노드 전극;을 포함할 수 있다.

[0010] 본 발명의 바람직한 일 실시예에 따른 유기 발광 디스플레이 장치 제조 방법은, 기판의 제1 내지 제3 서브 픽셀 영역에 제1 애노드 전극을 이격시켜 형성하는 단계; 상기 제1 애노드 전극의 상단부를 덮고, 상기 기판의 일부를 노출시키는 클래드를 형성하는 단계; 상기 제1 서브 픽셀 영역 및 상기 제2 서브 픽셀 영역의 상기 제1 애노드 전극 상부에 제2 애노드 전극을 형성하는 단계; 및 상기 제1 서브 픽셀 영역의 상기 제2 애노드 전극 상부에 제3 애노드 전극을 형성하는 단계;를 포함할 수 있다.

[0011] 상기 클래드, 제2 애노드 전극, 및 제3 애노드 전극은 포토리소그래피 공정에 의해 형성될 수 있다.

[0012] 상기 클래드는, 아크릴(Acryl)계 유기화합물, 폴리아미드, 폴리이미드 중 선택된 적어도 어느 하나로 형성될 수 있다.

[0013] 상기 제1 애노드 전극은, ITO/Ag/ITO, ITO/Ag/IZO, ATD, 및 ITO/APC/ITO 중 선택된 적어도 어느 하나로 형성될 수 있다.

[0014] 상기 제2 애노드 전극 및 상기 제3 애노드 전극은, ITO, IZO, ZnO 및 In_2O_3 중 선택된 적어도 어느 하나로 형성될 수 있다.

[0015] 상기 제1 서브 팩셀은 적색 서브 팩셀이고, 상기 제2 서브 팩셀은 녹색 서브 팩셀이고, 상기 제3 서브 팩셀은 청색 서브 팩셀일 수 있다.

효과

[0016] 본 발명은 서브 팩셀별로 ITO층을 선택적으로 성막함으로써 애노드 전극의 두께를 차등 형성하기 때문에, 서브 팩셀별로 공진을 위한 두께를 제어하기 위해 별도의 베퍼층 등을 형성하기 위한 증착 마스크의 추가가 필요치 않다.

[0017] 또한 본 발명은 반사막으로서 기능하는 애노드 전극의 모서리부에 유기 클래드를 형성함으로써, 그 위에 형성되는 투명 산화막(예를 들어, ITO층)의 습식 에칭(wet etch)시 금속층의 손상, 애노드 전극으로의 에천트 약액 침투, 전극 뜯김 등의 불량을 억제할 수 있다. 따라서 반사막의 손상없이 ITO층의 패터닝이 가능하므로 불량감소를 통한 품질향상 및 재료비 저감에 의해 생산성 향상에 기여할 수 있다.

발명의 실시를 위한 구체적인 내용

[0018] 이하 본 발명의 바람직한 실시예가 첨부된 도면들을 참조하여 설명될 것이다. 도면들 중 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 참조번호들 및 부호들로 나타내고 있음에 유의해야 한다. 하기에서 본 발명을 설명함에 있어, 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다.

[0019] 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.

[0020] 도 1 및 도 2는 본 발명의 일 실시예에 따른 전면 발광형 유기 발광 디스플레이 장치를 개략적으로 도시하는 단면도이다.

[0021] 도 1을 참조하면, 본 발명의 전면 발광형 유기 발광 디스플레이 장치는, 기판(100) 및 기판(100)에 형성된 적색(R), 녹색(G) 및 청색(B) 서브 팩셀 영역들을 포함한다.

[0022] 기판(100)은 글래스재로 형성될 수 있으나, 반드시 이에 한정되는 것은 아니며, 플라스틱재, 금속재 등도 적용 가능하다. 이 기판(100) 상에는 도면에 도시하지 않았지만, 표면의 평탄화와 기판으로부터의 불순물 확산을 방지할 수 있도록 별도의 절연막이 더 형성될 수 있다. 이 기판(100)은 투명한 기판이 사용될 수 있으나, 반드시 이에 한정되는 것은 아니며, 불투명한 기판을 사용할 수 있음은 물론이다.

[0023] 상기 기판(100) 상부에는 적색(R), 녹색(G) 및 청색(B) 서브 팩셀 영역들에 대응하여 다층 구조의 애노드 전극(300)이 서로 이격되어 형성된다. 애노드 전극(300)은 서브 팩셀 영역별로 전체 두께가 다르게 형성된다. 적색 서브 팩셀(R)은 제1 애노드 전극(301), 제2 애노드 전극(302) 및 제3 애노드 전극(303)을 구비하고, 녹색 서브 팩셀(G)은 제1 애노드 전극(301) 및 제2 애노드 전극(302)을 구비하고, 청색 서브 팩셀(B)은 제1 애노드 전극(301)을 구비한다. 각 서브 팩셀의 제1 애노드 전극(301)의 양단에는 유기 절연막(305)이 구비된다.

[0024] 상기 애노드 전극들(300) 사이에는 상기 애노드 전극들(300)의 표면 일부를 노출시키는 개구를 갖는 화소정의막(500)이 구비된다.

[0025] 상기 노출된 애노드 전극들(300) 상부에 적어도 발광층을 갖는 유기막(320)을 형성한다. 상기 유기막(320) 상부에는 상기 애노드 전극들(300)에 대향하는 캐소드 전극(340)이 형성된다.

[0026] 상기 기판(100)의 상부에는 도 2에 도시된 바와 같이 상기 애노드 전극들(300)과 전기적으로 연결되는 구동 회로(TFT)(120)를 포함할 수 있다.

[0027] 도 2를 참조하면, 기판(100)의 상면에는 불순물 이온이 확산되는 것을 방지하고, 수분이나 외기의 침투를 방지하며, 표면을 평탄화하기 위한 베리어층 및/또는 베퍼층과 같은 절연층(112)이 형성될 수 있다.

[0028] 상기 절연층(112) 상에 TFT의 활성층(121)이 반도체 재료에 의해 형성되고, 이를 덮도록 게이트 절연막(113)이 형성된다. 활성층(121)은 아모퍼스 실리콘 또는 폴리 실리콘과 같은 무기재 반도체나, 유기 반도체가 사용될 수 있고, 소스 영역, 드레인 영역과 이들 사이의 채널 영역을 갖는다.

[0029] 활성층(121)은 폴리 실리콘으로 형성될 수 있으며, 이 경우 소정 영역이 불순물로 도핑될 수도 있다. 물론 활성층(121)은 폴리 실리콘이 아닌 아모포스 실리콘으로 형성될 수도 있고, 나아가 펜타센 등과 같은 다양한 유기반도체 물질로 형성될 수도 있다. 활성층(121)이 폴리 실리콘으로 형성될 경우 아모포스 실리콘을 형성하고 이를 결정화시켜 폴리 실리콘으로 변화시키는데, 이러한 결정화 방법으로는 RTA(Lapid Thermal Annealing)공정, SPC법(Solid Phase Crystallization), ELA법(Excimer Laser Annealing), MIC(Metal Induced Crystallization), MILC법(Metal Induced Lateral Crystallization) 또는 SLS법(Sequential Lateral Solidification) 등 다양한 방법이 적용될 수 있다.

[0030] 게이트 절연막(113)은 반도체층(121)과 게이트 전극(123) 사이를 절연하기 위해 구비된다. 게이트 절연막(113)은 실리콘 옥사이드 또는 실리콘 나이트라이드 등과 같은 절연성 물질로 형성될 수 있으며, 물론 이 외에도 절연성 유기물 등으로 형성될 수도 있다.

[0031] 게이트 절연막(113) 상에는 게이트 전극(123)이 구비되고, 이를 덮도록 층간 절연막(114)이 형성된다. 그리고, 층간 절연막(114) 상에는 소스 및 드레인 전극(125)이 콘택홀(127)을 통해 활성층(121)과 연결된다.

[0032] 게이트 전극(123)은 다양한 도전성 물질로 형성할 수 있다. 예컨대 Mg, Al, Ni, Cr, Mo, W, MoW 또는 Au 등의 물질로 형성할 수 있으며, 이 경우에도 단일층 뿐만 아니라 복수층의 형상으로 형성할 수도 있는 등 다양한 변형이 가능하다.

[0033] 층간 절연막(114)은 실리콘 옥사이드 또는 실리콘 나이트라이드 등과 같은 절연성 물질로 형성될 수 있으며, 물론 이 외에도 절연성 유기물 등으로 형성될 수도 있다. 상기 층간 절연막(114)과 게이트 절연막(113)을 선택적으로 제거하여 소스 및 드레인 영역이 노출되는 콘택홀(127)을 형성할 수 있다. 그리고 상기 콘택홀(127)이 매립되도록 층간 절연막(114) 상에 전술한 게이트 전극(123)용 물질로, 단일층 또는 복수층의 형상으로 소스 및 드레인 전극(125)을 형성한다.

[0034] 소스 및 드레인 전극(125) 상부에는 평탄화막(115)이 구비되어 하부의 박막 트랜지스터를 보호하고 평탄화시킨다. 평탄화막(115)은 다양한 형태로 구성될 수 있는데, BCB(benzocyclobutene) 또는 아크릴(acryl) 등과 같은 유기물, 또는 SiNx와 같은 무기물로 형성될 수도 있다. 또한 평탄화막(115)은 단층으로 형성되거나 이중 혹은 다중층으로 구성될 수도 있는 등 다양한 변형이 가능하다.

[0035] 상기 평탄화막(115)의 상부에는 상기 애노드 전극(300)이 형성되고, 상기 애노드 전극(300)은 비어홀(130)을 통하여 소스 및 드레인 전극(125)과 전기적으로 연결된다.

[0036] 상술한 바와 같은 TFT의 적층 구조는 반드시 이에 한정되는 것은 아니며, 다양한 구조의 TFT가 모두 적용 가능하다.

[0037] 도 3 내지 도 7은 본 발명의 일 실시예에 따른 전면 발광형 유기 발광 디스플레이 장치의 제조공정을 개략적으로 도시하는 단면도들이다. 이하에서는 기판(100) 상부에 구비되는 TFT의 제조 과정은 생략하겠다.

[0038] 도 3을 참조하면, 기판(100) 상에 적색(R), 녹색(G) 및 청색(B) 서브 퍽셀별로 제1 애노드 전극(301)을 형성한다. 상기 제1 애노드 전극(301)은 금속층과, 상기 금속층 상하부의 전도성 산화막에 의한 다층 구조로서, 상기 제1 애노드 전극(301)은 ITO/Ag/ITO, ITO/Ag/IZO(Indium Zinc Oxide), ATD(ITO/Ag합금/ITO), ITO/APC(Ag-Pd-Cu합금)/ITO, 및 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있다. 제1 애노드 전극(301)은 금속층을 포함함으로써 반사막으로서의 역할을 한다. 따라서 본 발명에서는 제1 애노드 전극(301)을 반사막 또는 반사 전극과 혼용하여 사용하겠다. 본 실시예에서는 ITO/Ag/ITO 다층 전도막인 제1 애노드 전극(301)이 형성된다. 제1 애노드 전극(301)은 진공 증착, 또는 스퍼터링에 의해 각 층이 차례로 적층된 후, 포토리소그래피법에 의해 동시에 에칭 및 패터닝될 수 있다. 에천트 액은 질산 또는 초산을 포함할 수 있다.

[0039] 도 4를 참조하면, 제1 애노드 전극(301)의 상부에 포토리소그래피 공정에 의해 클래드(305)가 형성된다. 상기 클래드(305)는 제1 애노드 전극(301)의 상단부 및 측면을 덮고, 상기 제1 애노드 전극(301)의 일부(상기 상단부를 제외한 부분)와 상기 기판(100)의 일부를 노출시킨다.

[0040] 도 4(a)를 참조하면, 제1 애노드 전극(301)이 형성된 기판(100) 전면에, 절연막(305a)이 진공 증착 또는 스퍼터링에 의해 형성된다. 절연막(305a)은 아크릴(Acryl)계 유기화합물, 폴리아미드, 폴리이미드 등의 유기 절연물질 중 하나일 수 있다. 도 4(b)를 참조하면, 이 절연막(305a)을 덮도록 기판(100) 상부에 포토레지스트를 도포한다. 포토레지스트가 도포된 절연막(305a)을 포토 마스크(미도시)를 통해 노광 및 현상하여 제1 애노드 전극(301)의 상단부에 포토레지스트 패턴(500)을 형성한다. 도 4(c)를 참조하면, 포토레지스트 패턴(500)을 마스

크로 사용하여 절연막(305a)을 에칭하여 포토레지스트 패턴(500)이 형성되지 않은 절연막(305a)을 제거한다. 에칭은 습식 에칭(wet etching)이 사용될 수 있다. 에천트 액은 질산 또는 초산을 포함할 수 있다. 이후, 스트리퍼(stripiper)를 이용하여 절연막(305a) 상부에 잔존하는 포토레지스트 패턴(500)을 제거한다. 이로써 적색 서브 픽셀(R) 영역, 녹색 서브 픽셀(G) 영역, 및 청색 서브 픽셀(B) 영역의 제1 애노드 전극(301)의 상단부에 클래드(305)가 형성된다. 이후 클래드(305)는 UV 조사(irradiation) 또는 가열에 의해 경화된다. 클래드(305)는 제1 애노드 전극(301)의 상단부를 덮도록 얇게 형성될 수도 있고, 클래드(305)가 화소정의막을 겸하는 경우에는 서브 픽셀 간의 손상을 방지할 수 있도록 약 $2\mu\text{m}$ 의 두께로 형성되는 것이 바람직하다. 상기 클래드(305)는 후술되는 제2 애노드 전극(302)과 제3 애노드 전극(303)의 습식 에칭시 제1 애노드 전극(301)의 금속층의 손상을 방지한다. 클래드(305)는 습식 에칭시 제1 애노드 전극(301)으로의 에천트 액 액 침투나 전극 뜯김 불량에 의한 손상 또한 억제할 수 있다. 따라서 제1 애노드 전극(301)의 손상없이 투명 전도층인 제2 애노드 전극(302)과 제3 애노드 전극(303)의 패터닝이 가능하므로 생산성 향상에 기여할 수 있다.

[0041] 도 5를 참조하면, 상기 클래드(305)가 형성된 제1 애노드 전극(301) 상부에 포토리소그래피 공정에 의해 제2 애노드 전극(302)이 형성된다. 상기 제2 애노드 전극(302)은 적색 서브 픽셀(R) 영역과 녹색 서브 픽셀(G) 영역에만 형성된다.

[0042] 도 5(a)를 참조하면, 제1 애노드 전극(301) 및 클래드(305)를 덮도록 기판(100) 전면에 증착 또는 스퍼터링에 의해 투명 전도층(302a)을 형성한다. 상기 투명 전도층(302a)은 ITO, IZO, ZnO 또는 In_2O_3 등의 전도물일 수 있다. 도 5(b)를 참조하면, 이 투명 전도층(302a)을 덮도록 기판(100) 상부에 포토레지스트를 도포한다. 포토레지스트가 도포된 투명 전도층(302a)을 포토 마스크(미도시)를 통해 노광 및 현상하여 적색 서브 픽셀(R) 영역의 제1 애노드 전극(301)과 녹색 서브 픽셀(G) 영역의 제1 애노드 전극(301) 상부에 포토레지스트 패턴(500)을 형성한다. 도 5(c)를 참조하면, 포토레지스트 패턴(500)을 마스크로 사용하여 투명 전도층(302a)을 에칭하여 포토레지스트 패턴(500)이 형성되지 않은 투명 전도층(302a)을 제거한다. 에칭은 습식 에칭(wet etching)이 사용될 수 있다. 에천트 액은 질산 또는 초산을 포함할 수 있다. 이후, 스트리퍼(stripiper)를 이용하여 투명 전도층(302a) 상에 잔존하는 포토레지스트 패턴(500)을 제거한다. 이로써 적색 서브 픽셀(R) 영역의 제1 애노드 전극(301) 상부에 제2 애노드 전극(302)이 형성된다. 이후 제2 애노드 전극(302)은 UV 조사 또는 가열에 의해 경화된다.

[0043] 도 6을 참조하면, 상기 제2 애노드 전극(302) 상부에 포토리소그래피 공정에 의해 제3 애노드 전극(302)이 형성된다. 상기 제3 애노드 전극(302)은 적색 서브 픽셀(R) 영역에만 형성된다.

[0044] 도 6(a)를 참조하면, 청색 서브 픽셀(B) 영역의 제1 애노드 전극(301), 적색 서브 픽셀(R) 영역과 녹색 서브 픽셀(G) 영역의 제2 애노드 전극(302), 및 클래드(305)를 덮도록 기판(100) 전면에 증착 또는 스퍼터링에 의해 투명 전도층(303a)을 형성한다. 상기 투명 전도층(303a)은 ITO, IZO, ZnO 또는 In_2O_3 등의 전도물일 수 있다. 도 6(b)를 참조하면, 이 투명 전도층(303a)을 덮도록 기판(100) 상부에 포토레지스트를 도포한다. 포토레지스트가 도포된 투명 전도층(303a)을 포토 마스크(미도시)를 통해 노광 및 현상하여 적색 서브 픽셀(R) 영역의 제2 애노드 전극(302) 상부에 포토레지스트 패턴(500)을 형성한다. 도 6(c)를 참조하면, 포토레지스트 패턴(500)을 마스크로 사용하여 투명 전도층(303a)을 에칭하여 포토레지스트 패턴(500)이 형성되지 않은 투명 전도층(303a)을 제거한다. 에칭은 습식 에칭(wet etching)이 사용될 수 있다. 에천트 액은 질산 또는 초산을 포함할 수 있다. 이후, 스트리퍼(stripiper)를 이용하여 투명 전도층(303a)에 잔존하는 포토레지스트 패턴(500)을 제거한다. 이로써 적색 서브 픽셀(R) 영역의 제2 애노드 전극(302) 상부에 제3 애노드 전극(303)이 형성된다. 이후 제3 애노드 전극(303)은 UV 조사 또는 가열에 의해 경화된다.

[0045] 도 4 내지 도 6의 제조 공정에 따라, 적색 서브 픽셀(R) 영역에서는 3층의 애노드 전극(300)이 형성되고, 녹색 서브 픽셀(G) 영역에서는 2층의 애노드 전극(300)이 형성되고, 청색 서브 픽셀(B) 영역에서는 1층의 애노드 전극(300)이 형성된다. 따라서 애노드 전극(300)은 서브 픽셀 별로 상이한 다층 구조를 가짐으로써 서브 픽셀별로 두께 제어가 가능해진다. 또한, 제1 내지 제3 애노드 전극(301, 302, 303)의 두께는, 서로 동일하게 할 필요는 없으며, 각 서브 픽셀의 광주출을 효율적으로 달성할 수 있는 최적 두께가 되도록 상이하게 성막할 수 있다. 이는 각 층의 성막 시간을 조정함으로써 이뤄질 수 있다.

[0046] 도 7을 참조하면, 애노드 전극(300)이 형성된 기판(100) 전체에 걸쳐 화소정의막(500)을 증착한다. 상기 화소정의막(500)은 단위 화소부를 정의하는 절연막이다. 상기 화소정의막(500)은 유기물, 무기물, 또는 유무기물 복합 다층 구조로 형성될 수 있다. 무기물로서는 실리콘 산화물(SiO_2), 실리콘 질화물(SiN_x), 실리콘 산화질화물 등

의 무기물 중에서 선택된 물질을 사용할 수 있다. 유기물로서는 상기 클래드(305)와 동일한 물질로, 예를 들어, 아크릴(Acryl)계 유기화합물, 폴리아미드, 폴리이미드 등의 유기 절연물질 중 하나일 수 있다. 상기 화소정의막(500)을 예칭하여 상기 애노드 전극(300)의 일부를 노출시켜 개구부를 형성한다. 본 실시예에서는 클래드(305)와 별도로 화소정의막(500)을 형성하는 구조를 도시하였으나, 상기 클래드(305)가 화소정의막(500)의 역할을 하도록 형성될 수도 있다. 이 경우 별도의 화소정의막(500) 제조 공정이 생략될 수 있다.

[0047] 이후, 도 1에 도시된 바와 같이, 상기 애노드 전극(300)의 개구부 내에 유기막층(320)이 형성된다. 상기 유기막층(320)은 적어도 유기 발광층(EML: emissive layer)을 포함하며 그 외에 정공 주입층(HIL: hole injection layer), 정공 수송층(HTL: hole transport layer), 전자 수송층(ETL: electron transport layer), 전자 주입층(EIL: electron injection layer) 중 어느 하나 이상의 층을 추가로 포함할 수 있다.

[0048] 유기막층(320)은 저분자 또는 고분자 유기물로 구비될 수 있다. 저분자 유기물을 사용할 경우 정공 주입층, 정공 수송층, 유기 발광층, 전자 수송층, 전자 주입층 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료로 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘 (N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양하게 적용 가능하다. 이러한 저분자 유기층은 진공 중에서 유기물을 가열하여 증착하는 방식으로 형성될 수 있는데, 그 중 발광층의 형성은 픽셀에 대응되도록 소정 패턴의 슬릿(slit)이 구비된 마스크를 개재하여 칼라별로 순차로 증착하여 형성할 수 있다. 고분자 유기물의 경우에는 대개 정공 수송층 및 발광층으로 구비된 구조를 가질 수 있으며, 이때, 상기 정공 수송층으로 PEDOT를 사용하고, 발광층으로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 유기물질을 사용하며, 이를 스크린 인쇄나 잉크젯 인쇄방법 등으로 형성할 수 있다. 상기와 같은 유기막층(320)은 반드시 이에 한정되는 것은 아니고, 다양한 실시예들이 적용될 수 있음을 물론이다.

[0049] 이어서, 상기 유기막층(320)을 포함한 기판 전면 상에 캐소드 전극(340)을 형성한다. 상기 캐소드 전극(340)은 상기 화소정의막(500)의 개구부에서 애노드 전극(300)에 대향하며 전면 발광을 위해 투명 전극으로 형성된다. 캐소드 전극(340)은 일함수가 작은 금속 즉, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 및 이들의 화합물을 증착한 후, 그 위에 ITO, IZO, ZnO, 또는 In_2O_3 등의 투명 도전물질로 보조 전극층이나 버스 전극 라인을 형성할 수 있다.

[0050] 본 발명은 도면에 도시된 일 실시예를 참고로 하여 설명하였으나 이는 예시적인 것에 불과하며 당해 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 실시예의 변형이 가능함을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호범위는 첨부된 특허청구범위의 기술적 사상에 의해서 정해져야 할 것이다.

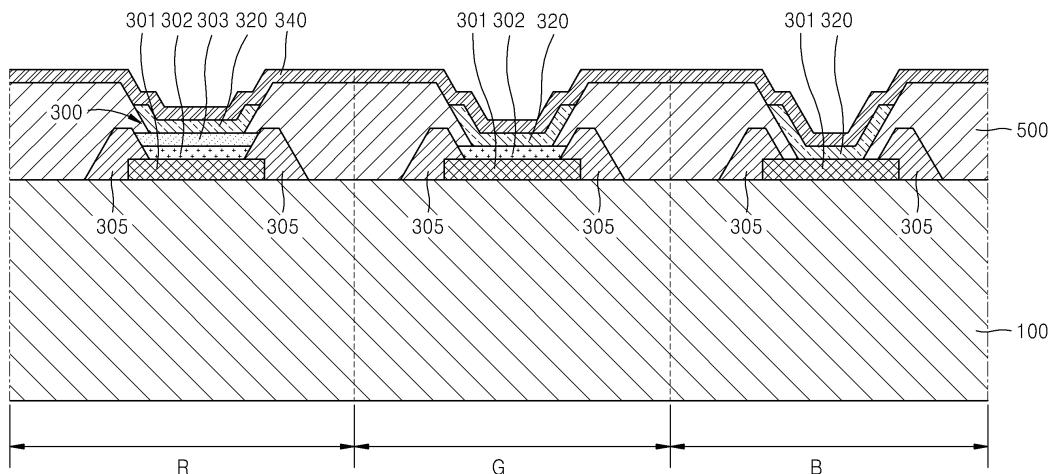
도면의 간단한 설명

[0051] 도 1 및 도 2는 본 발명의 일 실시예에 따른 전면 발광형 유기 발광 디스플레이 장치를 개략적으로 도시하는 단면도이다.

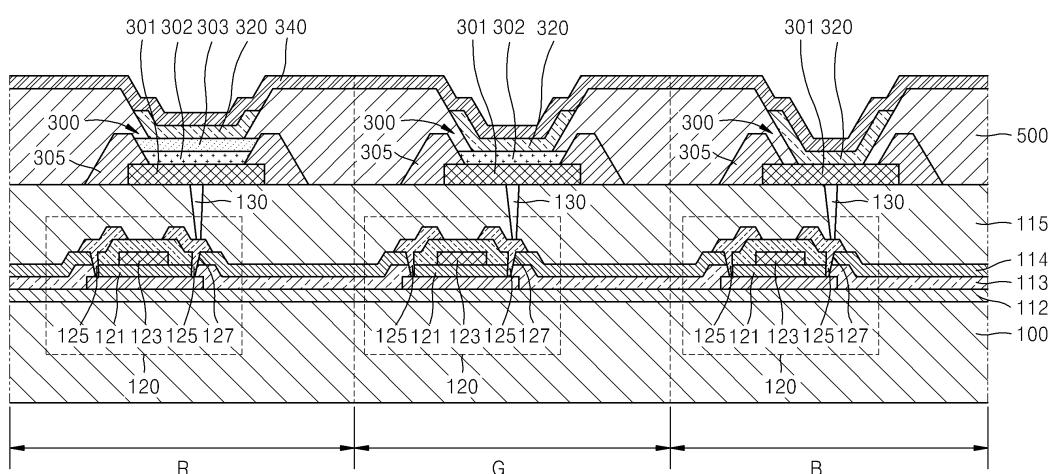
[0052] 도 3 내지 도 7은 본 발명의 일 실시예에 따른 전면 발광형 유기 발광 디스플레이 장치의 제조공정을 개략적으로 도시하는 단면도들이다.

도면

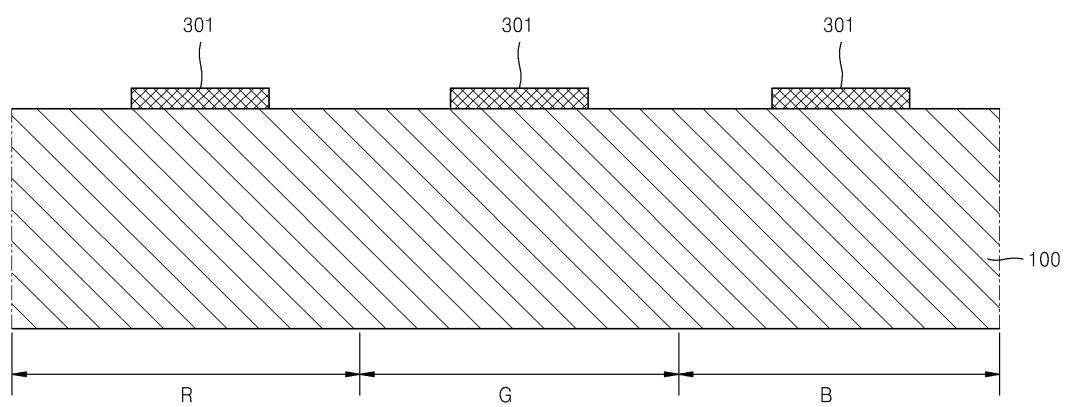
도면1



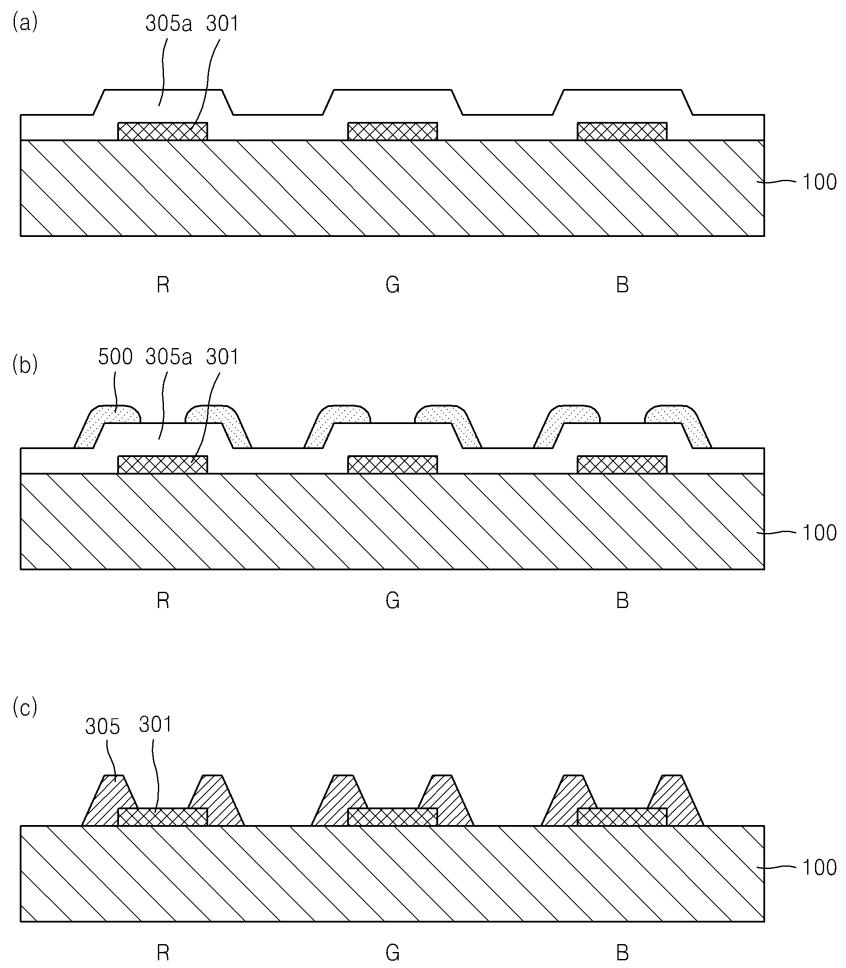
도면2



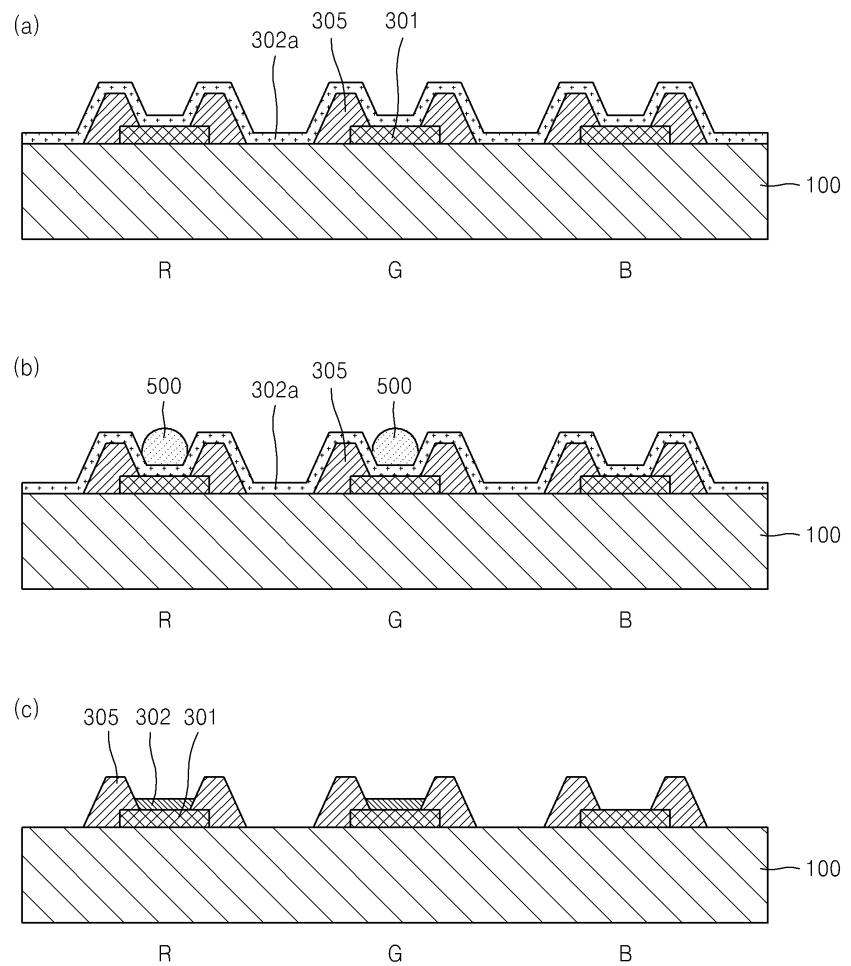
도면3



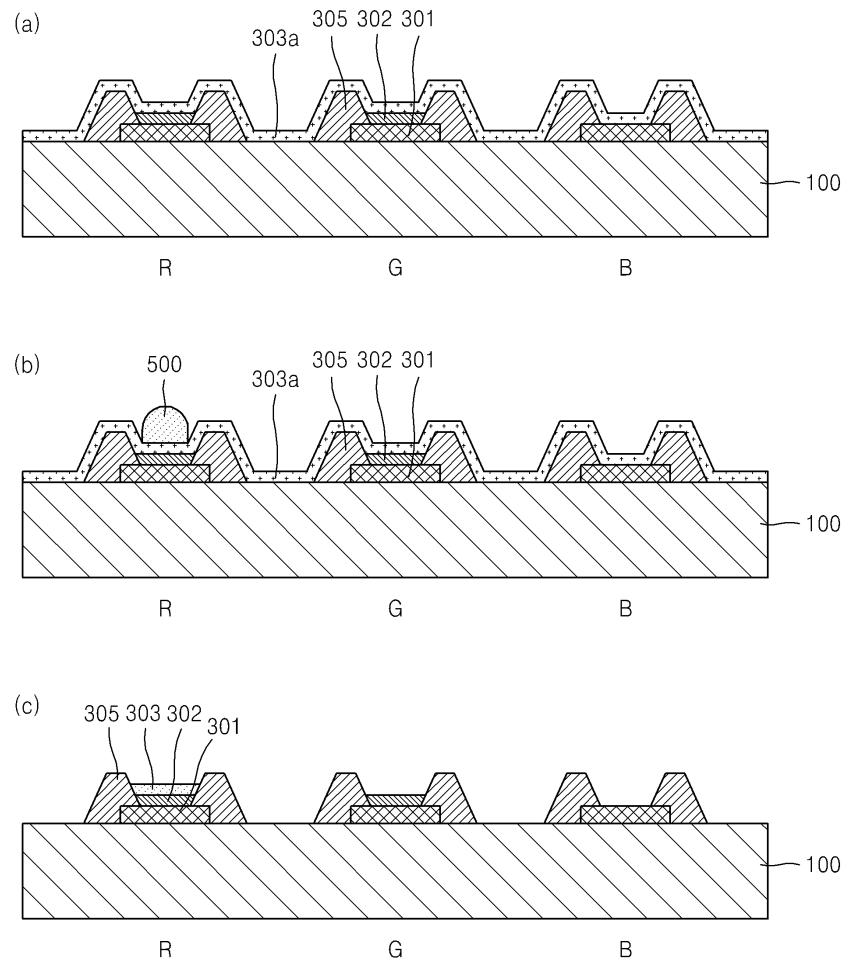
도면4



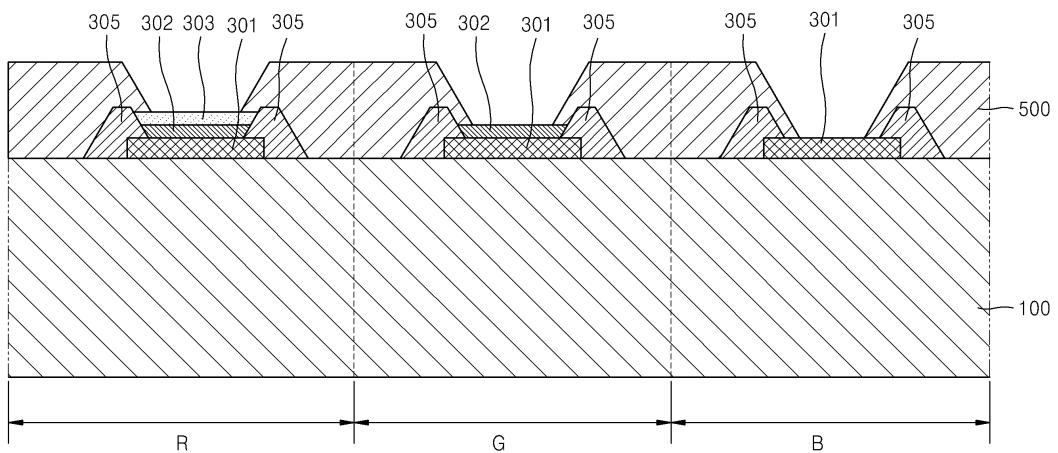
도면5



도면6



도면7



专利名称(译)	有机发光显示装置及其制造方法		
公开(公告)号	KR1020110060474A	公开(公告)日	2011-06-08
申请号	KR1020090117071	申请日	2009-11-30
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三圣母工作显示有限公司		
当前申请(专利权)人(译)	三圣母工作显示有限公司		
[标]发明人	KO MOO SOON 고무순 YOO JAE HO 유재호		
发明人	고무순 유재호		
IPC分类号	H01L51/52 H05B33/26 H01L51/56		
CPC分类号	H01L27/3246 H01L2251/308 H01L51/5206 H01L27/3211 H01L51/5212 H01L51/5253 H01L51/5218 H01L51/56		
其他公开文献	KR101084177B1		
外部链接	Espacenet		

摘要(译)

本发明公开了一种有机发光显示装置及其制造方法。在本发明中，对于每个子像素不同地形成阳极电极的厚度，并且通过简单的有机层压结构防止对下反射电极的损坏，从而通过减少缺陷来改善质量和材料成本。

