



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2011-0027630
(43) 공개일자 2011년03월16일

- | | |
|---|--|
| <p>(51) Int. Cl.
<i>G09G 3/30</i> (2006.01)</p> <p>(21) 출원번호 10-2010-0088605</p> <p>(22) 출원일자 2010년09월09일
심사청구일자 없음</p> <p>(30) 우선권주장
2678509 2009년09월09일 캐나다(CA)
2686324 2009년11월25일 캐나다(CA)</p> | <p>(71) 출원인
이그니스 이노베이션 인크.
캐나다 엔2에이치 6엘6 온타리오 키치너 스위트
1020 프레데릭 스트리트 22</p> <p>(72) 발명자
리 쿡닝
캐나다 엠3비 1엘6 온타리오주 샌달우드 피엘 토
론토 16
굽타 바수다
캐나다 엔3씨0씨1 캄브릿지 포터 크레센트 60
(뒷면에 계속)</p> <p>(74) 대리인
신정건, 김태홍</p> |
|---|--|

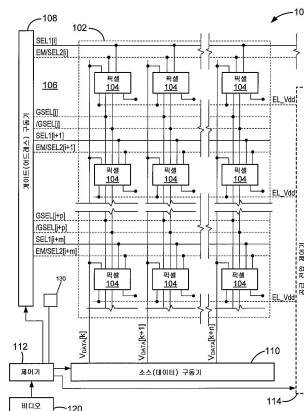
전체 청구항 수 : 총 25 항

(54) 능동 매트릭스 디스플레이를 위한 구동 시스템

(57) 요약

본 발명은, 구동 트랜지스터 및 유기 발광 소자를 포함하는 픽셀을 갖는 디스플레이를 구동하기 위해, 원본 계조 영상 데이터(raw grayscale image data)를 사용하고, 연속 프레임으로 디스플레이되는 영상을 표현하기 위한 시스템에 관한 것이다. 이 시스템은 원본 계조 영상 데이터의 하이 범위 및 로우 범위를 정의하며, 각 픽셀에 대해 원본 계조 영상 데이터가 하이 범위 또는 로우 범위에 속하는지 여부를 결정한다. 로우 범위에 속하는 원본 계조 영상 데이터는 상위의 계조값으로 변환되고, 이 픽셀은 완전한 프레임 시구간보다 짧은 시구간 동안 상위의 계조값에 대응하는 전류를 이용하여 구동된다. 하이 범위에 속하는 원본 계조 영상 데이터는 보다 높은 계조값으로 변환되고, 픽셀들은 로우 범위 영상 데이터의 시구간과 다르며 완전한 프레임 시구간보다 짧은 시구간 동안에 보다 높은 계조 값들에 대응하는 전류들로 구동된다. 원본 계조 영상 데이터가 그 데이터를 이용하여 픽셀을 구동하기 이전에 미리 설정된 감마 곡선에 따라 조정될 때, 하이 범위 및 로우 범위는 감마 곡선이 범위 내에서 원본 계조 영상 데이터를 얼마나 잘 보정하였는지에 따라 선택될 수도 있다.

대표도 - 도1



(72) 발명자

카지 고람레자

캐나다 엔2브이 2에스3 온타리오주 워털루 켈소 드
라이브 463

나탄 아로키아

캐나다 씨비3 0디엘 유케이 캠라이드 헌팅톤 로드
189

특허청구의 범위

청구항 1

구동 트랜지스터 및 유기 발광 소자를 포함하는 픽셀을 갖는 디스플레이를 구동하기 위하여, 연속된 프레임들에서 디스플레이되는 영상들을 표현하는 원본 계조 영상 데이터(raw grayscale image data)를 사용하기 위한 방법에 있어서,

원본 계조 영상 데이터의 하이 범위 및 로우 범위를 정의하는 단계;

각 픽셀에 대해 원본 계조 영상 데이터가 상기 하이 범위 또는 상기 로우 범위에 속하는지 여부를 판정하는 단계;

상기 로우 범위에 속하는 원본 계조 영상 데이터를 상위의 계조값으로 변환하는 단계; 및

완전한 프레임 시구간보다 짧은 시구간 동안 상기 상위의 계조값에 대응하는 전류를 이용하여 상기 픽셀을 구동하는 단계를 포함하는, 원본 계조 영상 데이터 사용 방법.

청구항 2

제 1 항에 있어서, 상기 로우 범위에 속하는 원본 계조 영상 데이터에 대응하는 전류를 이용하여 상기 픽셀이 구동되는 동안의 시구간보다 더욱 긴, 미리 선택된 시구간 동안에, 상기 하이 범위에 속하는 원본 계조 영상 데이터에 대응하는 전류를 이용하여 상기 픽셀을 구동하는 단계를 포함하는, 원본 계조 영상 데이터 사용 방법.

청구항 3

제 1 항에 있어서, 상기 픽셀을 구동하기 위해 상기 원본 계조 영상 데이터를 사용하기 이전에 미리 선택된 감마 곡선에 따라 상기 원본 계조 영상 데이터를 조정하는 단계, 및 상기 감마 곡선이 상기 하이 범위 및 상기 로우 범위 내에서 상기 원본 계조 영상 데이터를 얼마나 잘 보정하였는지에 따라 상기 하이 범위 및 상기 로우 범위를 선택하는 단계를 포함하는, 원본 계조 영상 데이터 사용 방법.

청구항 4

제 1 항에 있어서, 상위의 값으로의 임의의 계조값의 변환 없이 상기 원본 계조 영상 데이터에 대응하는 전류를 이용하여 상기 픽셀이 구동되는 정상 구동 모드와, 상기 로우 범위에 속하는 원본 계조 영상 데이터가 상위의 계조값으로 변환되고, 완전한 프레임 시구간보다 짧은 시구간 동안에 상기 상위의 계조값에 대응하는 전류를 이용하여 상기 픽셀이 구동되는 하이브리드 구동 모드를 포함하는, 원본 계조 영상 데이터 사용 방법.

청구항 5

제 4 항에 있어서, 상기 정상 구동 모드에서 동작할 지 또는 상기 하이브리드 구동 모드에서 동작할 지 선택하는 단계를 포함하는, 원본 계조 영상 데이터 사용 방법.

청구항 6

제 1 항에 있어서, 상기 로우 범위내에 속하는 상기 계조 영상 데이터를 상위의 계조값으로 변환하기 위해서 참조테이블(LUT)이 사용되는 것인, 원본 계조 영상 데이터 사용 방법.

청구항 7

제 1 항에 있어서, 상기 디스플레이는 AMOLED 디스플레이인 것인, 원본 계조 영상 데이터 사용 방법.

청구항 8

제 1 항에 있어서, 상기 상위의 계조값은 원본 계조 영상 데이터로부터 변환되었음을 알리는 표시자를 포함하는 것인, 원본 계조 영상 데이터 사용 방법.

청구항 9

제 2 항에 있어서, 상기 픽셀이 상기 하이 범위에 속하는 상기 원본 계조 영상 데이터에 대응하는 전류를 이용하여 구동되는 상기 미리 선택된 시구간은 완전한 프레임 시구간보다 짧은 것인, 원본 계조 영상 데이터 사용 방법.

청구항 10

제 9 항에 있어서, 상기 로우 범위내에 속하는 원본 계조 영상 데이터로부터 변환된 상기 상위의 계조값과, 상기 하이 범위내에 속하는 상기 원본 계조 영상 값 모두의 감마 보정들이 동일한 감마 보정 곡선에 따라 이루어지는 단계를 포함하는, 원본 계조 영상 데이터 사용 방법.

청구항 11

제 9 항에 있어서, 상기 어레이는 픽셀들의 행으로 편성되고, 상기 행에서의 픽셀들 각각은 동시에 구동되며, 상기 원본 계조 영상 데이터에 대응하는 전류를 이용한 상기 행에서의 픽셀들의 구동의 시구간은 상기 로우 범위내에 속하는 원본 계조 영상 데이터에 대응하는 전류를 이용하여 상기 행에서의 픽셀들이 구동되는 동안의 시구간과 중첩되지 않는 것인, 원본 계조 영상 데이터 사용 방법.

청구항 12

제 3 항에 있어서, 상기 디스플레이 주위의 주변광을 감지하는 단계를 더 포함하며, 상기 디스플레이의 전체 휘도는 감지된 상기 주변광의 레벨에 기초하여 조정되는 것인, 원본 계조 영상 데이터 사용 방법.

청구항 13

제 12 항에 있어서, 상기 감마 곡선의 사전선택은 감지된 상기 주변광의 레벨에 기초하는 것인, 원본 계조 영상 데이터 사용 방법.

청구항 14

구동 트랜지스터와 유기 발광 소자를 각각 포함하는 픽셀들의 어레이, 상기 픽셀의 어레이에 결합되어 각 픽셀이 구동될 때를 선택하는 신호를 전송하기 위한 다수의 선택라인, 및 선택된 픽셀에 구동 신호를 전송하기 위한 다수의 데이터라인을 갖는 디스플레이를 구동하기 위하여, 연속된 프레임들에서 디스플레이되는 영상들을 표현하는 원본 계조 영상 데이터를 사용하기 위한 장치에 있어서,

상기 데이터라인에 결합되는 소스 구동기를 포함하고, 이 소스 구동기는:

상기 원본 계조 영상 데이터를 수신하고, 각 픽셀에 대한 원본 계조 영상 데이터가 미리 선택된 하이 범위 또는 미리 선택된 로우 범위내에 속하는지 여부를 판정하며, 상기 로우 범위내에 속하는 원본 계조 영상 데이터를 상위의 계조값으로 변환하기 위한 처리 회로와,

상기 로우 범위내에 속하는 원본 계조 영상 데이터에 대응하는 상기 상위의 계조값, 및 상기 하이 범위내에 속하는 원본 계조 영상 데이터를 저장하기 위한 메모리와,

상기 메모리에 저장된 데이터를 검색하고 이 데이터에 대해 감마 보정을 실시하기 위한 감마 보정 회로와,

상기 감마 보정 회로에 의해 상기 메모리에 저장된 상기 데이터의 검색 타이밍을 제어하기 위한 상기 감마 보정 회로에 제어 신호를 공급하기 위한 제어기, 및

상기 감마 보정 회로로부터의 감마 보정된 데이터를 상기 픽셀을 구동하기 위한 대응하는 아날로그 신호로 변환하기 위한 디지털-아날로그 변환기를 포함하는 것인, 원본 계조 영상 데이터를 사용하기 위한 장치.

청구항 15

제 14 항에 있어서, 상기 소스 구동기는 완전한 프레임 시구간보다 짧은 시구간 동안, 상기 상위의 계조값에 대응하는 전류를 상기 픽셀에 공급하는 것인, 원본 계조 영상 데이터를 사용하기 위한 장치.

청구항 16

제 15 항에 있어서, 상기 소스 구동기는, 상기 픽셀이 상기 로우 범위내에 속하는 상기 원본 계조 영상 데이터

로부터 변환된 상기 상위의 계조값들에 대응하는 전류를 이용하여 구동되는 동안의 시구간보다 더욱 긴 미리 선택된 시구간 동안에, 상기 하이 범위내에 속하는 상기 원본 계조 영상 데이터에 대응하는 전류를 상기 픽셀에 공급하는 것인, 원본 계조 영상 데이터를 사용하기 위한 장치.

청구항 17

제 14 항에 있어서, 상기 감마 보정 회로는 원본 계조 영상 데이터를 사용하여 상기 픽셀을 구동하기 이전에 상기 원본 계조 영상 데이터 및 상기 상위의 계조값을 미리 선택된 감마 곡선에 따라 조정하는 것인, 원본 계조 영상 데이터를 사용하기 위한 장치.

청구항 18

제 14 항에 있어서, 상기 처리 회로는, 상위의 값으로의 임의의 계조값의 변환 없이 상기 원본 계조 영상 데이터에 대응하는 전류를 이용하여 상기 픽셀이 구동되는 정상 구동 모드와, 상기 로우 범위내에 속하는 원본 계조 영상 데이터가 상위의 계조값으로 변환되고, 완전한 프레임 시구간보다 짧은 시구간 동안에 상기 상위의 계조값에 대응하는 전류를 이용하여 상기 픽셀이 구동되는 하이브리드 구동 모드 중 어느 하나를 선택하기 위한 스위치를 포함하는 것인, 원본 계조 영상 데이터를 사용하기 위한 장치.

청구항 19

제 14 항에 있어서, 상기 처리 회로는, 상기 로우 범위내에 속하는 상기 계조 영상 데이터를 상위의 계조값으로 변환하기 위한 참조테이블(LUT)을 포함하는 것인, 원본 계조 영상 데이터를 사용하기 위한 장치.

청구항 20

제 14 항에 있어서, 상기 디스플레이는 AMOLED 디스플레이인 것인, 원본 계조 영상 데이터를 사용하기 위한 장치.

청구항 21

제 14 항에 있어서, 상기 상위의 계조값은, 상기 상위의 계조값이 원본 계조 영상 데이터로부터 변환되었음을 알리는 표시자를 포함하는 것인, 원본 계조 영상 데이터를 사용하기 위한 장치.

청구항 22

제 16 항에 있어서, 상기 하이 범위에 속하는 상기 원본 계조 영상 데이터에 대응하는 전류를 이용하여 상기 픽셀이 구동되는 상기 미리 선택된 시구간이 완전한 프레임 시구간보다 짧은 것인, 원본 계조 영상 데이터를 사용하기 위한 장치.

청구항 23

제 16 항에 있어서, 상기 감마 보정 회로는, 상기 로우 범위에 속하는 원본 계조 영상 데이터로부터 변환된 상기 상위의 계조값과, 상기 하이 범위에 속하는 상기 원본 계조 영상 값 양자의 감마 보정을 동일한 감마 보정 곡선에 따라 실시하는 것인, 원본 계조 영상 데이터를 사용하기 위한 장치.

청구항 24

제 14 항에 있어서, 상기 디스플레이 주위의 주변광을 감지하는 주변광 센서를 더 포함하며, 상기 주변광 센서는 상기 제어기에 결합되고, 상기 제어기는 감지된 상기 주변광의 레벨에 기초하여 상기 어레이 픽셀들의 전체 휘도를 조정하는 것인, 원본 계조 영상 데이터를 사용하기 위한 장치.

청구항 25

제 24 항에 있어서, 상기 제어기는 감지된 상기 주변광의 레벨에 기초하여 복수의 감마 곡선들 중에서 하나의 감마 곡선을 선택하고, 상기 복수의 감마 곡선들 중 선택된 감마 곡선은 상기 데이터에 대한 상기 감마 보정을 행하기 위해 상기 감마 보정 회로에 의해 이용되는 것인, 원본 계조 영상 데이터를 사용하기 위한 장치.

명세서

기술 분야

[0001] 본 발명은 디스플레이 기술에 관한 것이며, 특히 AMOLED 디스플레이와 같은 능동 매트릭스 디스플레이용 구동 시스템에 관한 것이다.

배경 기술

[0002] 매트릭스로 배열된 다수의 픽셀(또는 서브 픽셀)을 갖는 디스플레이 장치가 다양한 용도에서 널리 사용되어 왔다. 그러한 디스플레이 장치는 픽셀을 갖는 패널 및 이 패널을 제어하기 위한 주변 회로를 포함한다. 통상적으로, 픽셀은 주사라인 및 데이터라인의 교차에 의해 정의되며, 주변회로는 주사라인을 주사하기 위한 게이트 구동기 및 데이터라인으로 영상 데이터를 공급하기 위한 소스 구동기를 포함한다. 소스 구동기는 각 픽셀의 계조(gray scale)를 제어하기 위한 감마 보정 회로를 포함할 수도 있다. 프레임을 디스플레이하기 위해서, 소스 구동기 및 게이트 구동기는 대응하는 데이터라인 및 대응하는 주사라인에 데이터 신호 및 주사 신호를 각각 제공한다. 그 결과로써, 각 픽셀은 소정 밝기 및 색상을 디스플레이할 것이다.

발명의 내용

해결하려는 과제

[0003] 핸드헬드 장치, 셀룰러 폰, 개인 정보 단말기(PDA), 및 카메라와 같은 소형 전자 장치는 일반적으로 낮은 전력을 소비하기 때문에, 최근 몇 년 동안, 이러한 전자 장치에서는 유기 발광 소자(OLED)를 이용한 매트릭스 디스플레이가 널리 채용되어 왔다. 그러나, OLED 기반 픽셀에서의 출력 품질은 통상적으로 비정질 또는 폴리 실리콘으로 제조된 구동 트랜지스터의 특성 뿐만이 아니라 OLED 자체의 특성에 의해 영향을 받는다. 특히, 트랜지스터의 문턱 전압 및 이동성은 픽셀이 노화됨에 따라 변동하는 경향이 있다. 또한, 구동 트랜지스터의 성능은 온도에 의해 영향을 받을 수 있다. 영상 품질을 유지하기 위해, 이러한 파라미터들은 픽셀에 대한 프로그래밍 전압을 조정함으로써 보정되어야 한다. 프로그래밍 전압을 변경하는 것을 통한 보정은 프로그래밍 전압 레벨이 보다 높을 때에 보다 효과적이며, 이에 따라 보다 높은 휘도가 OLED 기반 픽셀에 의해 산출된다. 하지만, 휘도 레벨은 주로 픽셀에 대한 영상 데이터의 밝기 레벨에 의해 좌우되며, 보다 효과적인 보정을 위한 보다 높은 희망하는 휘도 레벨은 영상 데이터의 파라미터내에서는 달성될 수 없다.

과제의 해결 수단

[0004] 일 실시형태에 따르면, 구동 트랜지스터 및 유기 발광 소자를 포함하는 픽셀을 갖는 디스플레이를 구동하기 위하여, 원본 계조 영상(raw grayscale image) 데이터를 사용하고, 연속 프레임으로 디스플레이되는 영상을 표현하기 위한 시스템이 제공된다. 이 시스템은 원본 계조 영상 데이터의 하이 범위 및 로우 범위를 정의하며, 각 픽셀에 대한 원본 계조 영상 데이터가 하이 범위 또는 로우 범위에 속하는지 여부를 결정한다. 로우 범위에 속하는 원본 계조 영상 데이터는 상위의 계조값으로 변환되고, 이 픽셀은 완전한 프레임 시구간보다 짧은 시구간 동안 상위의 계조값에 대응하는 전류를 이용하여 구동된다. 픽셀을 구동하기 위해 이러한 데이터를 이용하기 이전에 원본 계조 영상 데이터가 미리 설정된 감마 곡선에 따라 조정될 때, 감마 곡선이 하이 및 로우 범위들 내에서 원본 계조 영상 데이터를 얼마나 잘 보정하였는지에 따라 하이 및 로우 범위가 선택될 수도 있다. 참조 테이블(LUT)이 사용되어 로우 범위 내에 속하는 계조 영상 데이터를 상위의 계조값으로 변환할 수 있으며, 상위의 계조값은 이 데이터가 원본 계조 영상 데이터로부터 변환되었다는 표시자를 포함할 수도 있다.

[0005] 일 구현예에서, 픽셀은, 픽셀이 로우 범위에 속하는 원본 계조 영상 데이터에 대응하는 전류를 이용하여 구동되는 동안의 시구간보다 더욱 긴 미리 설정된 시구간 동안 하이 범위에 속하는 원본 계조 영상 데이터에 대응하는 전류를 이용하여 구동된다. 미리 설정된 시구간은 완전한 프레임 시구간보다 더 짧을 수도 있다. 로우 범위에 속하는 원본 계조 영상 데이터로부터 변환된 상위의 계조값과, 하이 범위에 속하는 원본 계조 영상 값 모두는 동일한 감마 보정 곡선에 따라 감마 보정될 수도 있다.

[0006] 이 시스템은 임의의 계조값이 상위의 값으로 변환되지 않고 원본 계조 영상 데이터에 대응하는 전류를 이용하여 픽셀이 구동되는 정상 구동 모드와, 로우 범위에 속하는 원본 계조 영상 데이터가 상위의 계조값으로 변환되어, 완전한 프레임 시구간보다 짧은 시구간 동안 상기 상위의 계조값에 대응하는 전류를 이용하여 픽셀이 구동되는 하이브리드 구동 모드 양자를 포함할 수도 있다.

[0007] 전술한 그리고 추가의 본 발명의 실시형태 및 양태는 이하에 제공되는 발명의 개요 및 도면을 참조하는 다양한

실시형태 및/또는 양태의 상세한 설명을 고려하여 관련 기술에 속련된 자에게 명백할 것이다.

발명의 효과

[0008] 정상 구동 모드와 하이브리드 구동 모드 양자로 구동되어 구동 트랜지스터 및 유기 발광 소자를 포함하는 픽셀을 구동하는 시스템을 제공할 수 있다.

도면의 간단한 설명

[0009] 본 발명의 기술한 이점 및 기타 이점은 다음의 도면을 참조하여 다음의 상세한 설명을 관독함으로써 명백해질 것이다.

도 1은 AMOLED 디스플레이 시스템의 블록도이다.

도 2는 도 1의 AMOLED 디스플레이용 픽셀 구동기 회로의 블록도이다.

도 3은 도 1과 유사하지만, 소스 구동기를 더욱 상세하게 보여주는 블록도이다.

도 4a 및 도 4b는 1개의 완전한 프레임의 시구간과 완전한 프레임 시구간에 속하는 2개의 서브 프레임의 시구간을 설명하는 타이밍 도이다.

도 5a 내지 도 5d는 2개의 상이한 계조값에 의해 구동될 때 2개의 상이한 구동 모드에서 도 4의 시구간 내의 한 픽셀에 의해 생성되는 휘도의 일련의 개략도이다.

도 6은 상이한 계조값에 대해, 2개의 상이한 구동 모드에서 사용되는 2개의 상이한 감마 곡선을 도시한 그래프이다.

도 7은 미리 선택된 로우 범위내에 속하는 계조 데이터를 보다 높은 계조값에 매핑하기 위해 사용되는 예시적인 값을 도시한다.

도 8은 원본 계조 영상 데이터가 2개의 상이한 범위 중 어느 하나에 있을 때, 도 4에 도시된 2개의 서브 프레임 시구간 내 임의의 소정의 픽셀을 구동하기 위해 사용되는 데이터의 개략도이다.

도 9는 로우 범위에 속하는 원본 계조 영상 데이터를 상위의 계조값으로 변환하기 위해 소스 구동기에 의해 실행되는 프로세스의 순서도이다.

도 10은 2개의 상이한 연산 모드 중 어느 하나에서 구동 데이터를 픽셀에 공급하기 위해 소스 구동기에 의해 실행되는 프로세스의 순서도이다.

도 11은 평활 함수가 추가된 도 10에 도시된 동일 프로세스의 순서도이다.

도 12는 소스 구동기의 처리 회로 내 다수 참조테이블의 사용을 도시하는 도면이다.

도 13은 도 1에서의 AMOLED 디스플레이의 하이브리드 구동 모드에서의 프레임 간격 동안에 각각의 행에 보내지는 프로그래밍 신호들의 타이밍도이다.

도 14a는 단일 펄스를 이용하는 하이브리드 구동 모드에 대한 프로그래밍 및 비프로그래밍 시간들을 도시하는 행 및 열 구동 신호들의 타이밍도이다.

도 14b는 이중 펄스를 이용하는 하이브리드 구동 모드에 대한 프로그래밍 및 비프로그래밍 시간들을 도시하는 행 및 열 구동 신호들의 타이밍도이다.

도 15는 다수 참조테이블 및 다수 감마 곡선의 사용을 도시하는 도면이다.

도 16a는 히스테리시스가 없는 자동적인 밝기 제어를 위한 도 1에서의 AMOLED 디스플레이의 휘도 레벨 그래프이다.

도 16b는 히스테리시스를 갖는 자동적인 밝기 제어를 위한 도 1에서의 AMOLED 디스플레이의 휘도 레벨 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0010] 본 발명이 다양한 수정 및 대안적인 형태를 받아들일 여지는 있지만, 특정 실시형태가 도면의 예시를 통해 도시되어 있고 이하 상세한 설명에서 기술될 것이다. 그러나, 본 발명이 기술된 특정 형태로 제한되는 것으로 의도

되지 않는다는 점이 이해되어야 한다. 오히려, 본 발명은 첨부된 특허청구범위에 의해 정의되는 바와 같은 본 발명의 사상 및 범위 내에 속하는 모든 수정예, 동등예 및 대안을 포함하는 것이다.

[0011] 도 1은 픽셀(104)의 어레이가 행과 열의 구성으로 배열된 능동 매트릭스 영역 또는 픽셀 어레이(102)를 갖는 전자 디스플레이 시스템(100)이다. 설명의 단순화를 위해, 단지 세 개의 행과 열만이 도시되어 있다. 픽셀 어레이(102)의 능동 매트릭스 영역 외부에는 이 픽셀 어레이(102)를 구동하고 제어하기 위한 주변 회로가 배치되는 주변 영역(106)이 존재한다. 주변 회로는 게이트 또는 어드레스 구동기 회로(108), 소스 또는 데이터 구동기 회로(110), 제어기(112), 및 공급 전압(예컨대, Vdd) 구동기(114)를 포함한다. 제어기(112)는 게이트 구동기, 소스 구동기, 및 공급 전압 구동기(108, 110, 114)를 제어한다. 게이트 구동기(108)는 제어기(112)의 제어하에서, 픽셀 어레이(102) 내 각 행의 픽셀(104)에 대해 하나씩 어드레스 또는 선택 라인(SEL[i], SEL[i+1], 등)에 대해 연산한다. 비디오 소스(120)는 처리된 비디오 데이터를 디스플레이 시스템(100) 상의 디스플레이를 위한 제어기(112)에 공급한다. 비디오 소스(120)는 컴퓨터, 셀룰러폰, PDA 등과 같은 디스플레이 시스템(100)을 사용하는 장치로부터 임의의 비디오 출력을 표현한다. 제어기(112)는 처리된 비디오 데이터를 디스플레이 시스템(100) 상의 픽셀(104)에 대한 적절한 전압 프로그래밍 정보로 변환한다.

[0012] 이하에 기술된 픽셀 공유 구성에서, 게이트 또는 어드레스 구동기 회로(108)는 또한 선택적으로 매 세 개의 행의 픽셀(104)과 같이, 픽셀 어레이(102)의 다수 행의 픽셀(104)에 관해 연산하는 광역 선택 라인(GSEL[j] 및 선택적으로 /GSEL[j])에 관해 연산할 수 있다. 소스 구동기 회로(110)는 제어기(112)의 제어하에서, 픽셀 어레이(102) 내 각 열의 픽셀(104)에 대해 하나씩 전압 데이터라인(Vdata[k], Vdata[k+1], 등)에 관해 연산한다. 전압 데이터라인은 픽셀(104) 내 각 발광소자의 밝기(그레이 레벨)를 표시하는 전압 프로그래밍 정보를 각 픽셀(104)로 운반한다. 커패시터와 같은 각 픽셀(104) 내의 저장 요소는 발광 또는 구동 사이클이 발광 소자를 켜 때까지 전압 프로그래밍 정보를 저장한다. 공급 전압 구동기(114)는 제어기(112)의 제어하에서, 픽셀 어레이(102) 내 각 열의 픽셀(104)에 대해 하나씩 공급 전압(EL_Vdd) 라인에 관한 전압의 레벨을 제어한다. 대안적으로, 전압 구동기(114)는 픽셀 어레이(102) 내 각 행의 픽셀(104)에 대한 또는 픽셀 어레이(102) 내 각 열의 픽셀(104)에 대한 공급 전압의 레벨을 개별적으로 제어할 수도 있다.

[0013] 알려진 바와 같이, 디스플레이 시스템(100) 내 각 픽셀(104)은 특정 프레임에 대해 픽셀(104) 내 유기 발광 소자(OLED)의 밝기(그레이 레벨)를 지시하는 정보로 프로그래밍 되는 것을 필요로 한다. 프레임은, 디스플레이 시스템(100) 내 각각의 그리고 모든 픽셀이 밝기를 표시하는 프로그래밍 전압으로 프로그래밍되는 동안 프로그래밍 사이클 또는 위상, 및 각 픽셀 내 각 발광 소자가 켜져 저장 요소에 저장된 프로그래밍 전압과 같은 정도의 밝기로 발광하는 동안 구동 또는 방출 사이클 또는 위상을 포함하는 시구간을 정의한다. 따라서 프레임은 디스플레이 시스템(100) 상에 디스플레이되는 완전한 동영상상을 구성하는 많은 수의 정지 영상(still images) 중 하나이다. 픽셀을 프로그래밍하고 구동하기 위한 적어도 2개의 기법: 행단위(row by row) 기법 및 프레임 단위(frame by frame) 기법이 존재한다. 행단위(row by row) 프로그래밍 기법에서, 한 행의 픽셀은 다음 행의 픽셀이 프로그래밍되어 구동되기 이전에 프로그래밍된 이후에 구동된다. 프레임 단위(frame by frame) 프로그래밍 기법에서, 먼저 디스플레이 시스템(100) 내의 모든 행의 픽셀이 프로그래밍되고, 모든 픽셀이 행단위(row by row)로 구동된다. 어느 기법도, 픽셀이 프로그래밍되지 않거나 구동되지 않는 동안 각 프레임의 시작 또는 종료시에 간략한 수직 귀선 시간(vertical blanking time)을 채용할 수 있다.

[0014] 픽셀 어레이(102)의 외측에 위치한 컴포넌트는, 픽셀 어레이(102)가 그 위에 배치되는 동일한 물리적 기관 상에서 픽셀 어레이(102)를 둘러싸는 주변 영역(106)에 배치될 수 있다. 이들 컴포넌트는 게이트 구동기(108), 소스 구동기(110) 및 공급 전압 제어기(114)를 포함한다. 대안적으로, 주변 영역의 일부 컴포넌트가 픽셀 어레이(102)와 동일한 기관 상에 배치되면서 다른 컴포넌트가 다른 기관 상에 배치될 수 있고, 또는 주변 영역 내 컴포넌트 모두가 픽셀 어레이(102)가 그 위에 배치되어 있는 기관과 다른 기관 상에 배치될 수 있다. 게이트 구동기(108), 소스 구동기(110), 및 공급 전압 제어기(114)가 함께 디스플레이 구동기 회로를 구성한다. 일부 구성의 디스플레이 구동기 회로는 게이트 구동기(108) 및 소스 구동기(110)를 포함하지만 공급 전압 제어기(114)를 포함하지 않을 수 있다.

[0015] 제어기(112)는 온도, 문턱 전압 변동, 이동성 변동 등과 같은 영향들을 보정하는 것과 같은 기능들을 위한 다양한 참조 테이블 및 기타 데이터를 위한 내부 메모리(미도시)를 포함한다. 통상적인 AMOLED와는 달리, 디스플레이 시스템(100)은 프레임 기간의 일부분 동안에 픽셀(104)의 보다 높은 휘도의 사용을 허용하면서 프레임 기간의 다른 부분에서는 빛을 방출시키지 않도록 한다. 프레임 기간의 제한된시간 동안에 보다 높은 휘도는 프레임 동안에 픽셀로부터 필요로 하는 밝기를 유발시키지만 보다 높은 밝기 레벨은 제어기(112)에 의해 수행된 구동 트랜지스터의 파라미터 변동에 대한 보정을 촉진시킨다. 시스템(100)은 또한 제어기(112)에 결합된 광 센서

(130)를 포함한다. 이 예시에서와 같이, 광 센서(130)는 픽셀 어레이(102)에 대해 근접 위치한 단일 센서일 수 있다. 이와 달리, 광 센서(130)는 픽셀 어레이(102)의 각 모서리에 하나 씩 위치한 것과 같은 다수의 센서들일 수 있다. 또한, 광 센서(130) 또는 다중 센서들은 픽셀 어레이(102)로서 동일한 기판내에 포함될 수 있거나, 또는 픽셀 어레이(102)상에 각자의 기판을 가질 수 있다. 설명될 바와 같이, 광 센서(130)는 주변 광 조건에 따라 디스플레이 시스템(100)의 총체적 밝기의 조정을 가능하게 해준다.

[0016] 도 2는 도 1의 픽셀(104)과 같은 픽셀용 간단한 개별 구동기 회로(200)의 회로도이다. 앞서 설명한 바와 같이, 도 1의 픽셀 어레이(102) 내 각 픽셀(104)은 도 2의 구동기 회로(200)에 의해 구동된다. 구동기 회로(200)는 유기 발광 소자(OLED)(204)에 결합된 구동 트랜지스터(202)를 포함한다. 이 실시예에서, 유기 발광 소자(204)는 전류에 의해 활성화되고 그 밝기가 전류의 크기와 상관 관계를 갖는 발광 유기 물질로 제조된다. 공급 전압 입력부(206)는 구동 트랜지스터(202)의 드레인에 결합된다. 구동 트랜지스터(202)와 함께 공급 전압 입력부(206)는 발광 소자(204)에 전류를 생성한다. 전류 레벨은 구동 트랜지스터(202)의 게이트에 결합된 프로그래밍 전압 입력부(208)를 통해 제어될 수도 있다. 그러므로 프로그래밍 전압 입력부(208)는 도 1의 소스 구동기(110)에 결합된다. 이 실시예에서, 구동 트랜지스터(202)는 수소화된 비정질 실리콘으로 제조된 박막 트랜지스터이다. 캐패시터 및 트랜지스터와 같은 기타 회로 컴포넌트(도시되지 않음)가 간단한 구동기 회로(200)에 추가되어 픽셀이 도 1의 게이트 구동기(108)에 의한 입력과 같은 인에이블 신호, 선택 신호 및 제어 신호를 이용하여 연산하는 것을 허용할 수도 있다. 그러한 컴포넌트는 픽셀의 보다 빠른 프로그래밍, 다양한 프레임 동안의 픽셀의 프로그래밍 유지, 및 기타 기능을 위해 사용된다.

[0017] 도 3을 참조하면, 데이터라인(DL)에 데이터라인 전압을 공급하여 데이터라인(DL)에 결합된 선택된 픽셀을 프로그래밍하는 소스 구동기(110)가 도시되어 있다. 제어기(112)는 소스 구동기(110)로 원본 계조 영상 데이터, 적어도 하나의 연산 타이밍 신호 및 모드 신호(하이브리드 또는 정상 구동 모드)를 제공한다. 게이트 구동기(108) 및 소스 구동기(110) 각각 또는 이들의 조합은 단일 칩 반도체 집적 회로(IC) 칩에서 구성될 수도 있다.

[0018] 소스 구동기(110)는 타이밍 인터페이스(I/F)(342), 데이터 인터페이스(I/F)(324), 감마 보정 회로(340), 처리 회로(330), 메모리(320) 및 디지털-아날로그 변환기(DAC)(322)를 포함한다. 메모리(320)는 예를 들어, 계조 영상 데이터를 저장하기 위한 그래픽 랜덤 액세스 메모리(GRAM; graphic random access memory)이다. DAC(322)는 GRAM(320)에서 판독된 계조 영상 데이터를 픽셀이 발광하도록 요구되는 휘도에 대응하는 전압으로 변환하기 위한 디코더를 포함한다. DAC(322)는 CMOS 디지털-아날로그 변환기일 수도 있다.

[0019] 소스 구동기(110)는 데이터 I/F(324)를 통해 원본 계조 영상 데이터를 수신하고, 선택기 스위치(326)는 이 데이터를 GRAM(320)으로 직접 공급(정상 모드로서 칭해진다)할 것인지, 또는 처리 회로(330)로 공급(하이브리드 모드로서 칭해진다)할 것인지에 대해 결정한다. 처리 회로(330)에 공급된 데이터는 예컨대, 프로세싱 회로(330)의 일부분일 수 있는 영구적 메모리내에 저장되어 있거나 또는 ROM, EPROM, EEPROM, 플래쉬 메모리 등과 같은 별도의 메모리 소자내에 저장되어 있는 하이브리드 참조테이블(LUT; Look-Up-Table)(332)의 사용을 통해 통상의 8비트 원본 데이터로부터 9비트 하이브리드 데이터로 변환된다. 부가 비트는 각 계조값이 소정의 로우 계조 범위(LG; low grayscale range) 또는 소정의 하이 계조 범위(HG; high grayscale range)에 위치하는 지 여부를 표시한다.

[0020] GRAM(320)은 정상 구동 모드에서는 8비트 원본 데이터를 그리고 하이브리드 구동 모드에서는 변환된 9비트 데이터를 DAC(322)에 공급한다. 감마 보정 회로는 GRAM(320)로부터의 디지털 신호를 데이터 라인(DL)을 위한 아날로그 신호로 변환시킬 때에 DAC(322)에 의해 실행될 회망하는 감마 보정을 표시하는 신호를 DAC(322)에 공급한다. 감마 보정을 실행하는 DAC는 디스플레이 업계에서 잘 알려져 있다.

[0021] 소스 구동기(110)의 연산은 타이밍 I/F(342)를 통해 제어기(112)로부터 감마 보정 회로(340)로 공급되는 하나 이상의 타이밍 신호에 의해 제어된다. 예를 들면, 소스 구동기(110)는 정상 구동 모드에서 전체 프레임 시구간(T) 동안 계조 영상 데이터에 따른 동일한 휘도를 생성하고, 그리고 정상 구동 모드에서와 같이 동일한 순회도를 산출시키도록 하이브리드 구동 모드에서 서브 프레임 시구간(T1 및 T2) 동안 상이한 휘도 레벨을 생성하도록 제어될 수도 있다.

[0022] 하이브리드 구동 모드에서, 처리 회로(330)는 소정의 로우 계조 범위(LG)에 속하는 원본 계조 데이터를 상위의 계조값으로 변환 또는 "매핑"하며, 따라서 임의의 범위 내에서 비롯된 픽셀에 의해 구동된 픽셀은 적절하게 보상되어 프레임 시구간(T) 동안에 균일한 디스플레이를 생성한다. 이러한 보상은 로우 범위(LG)의 원본 계조 영상 데이터로부터 기원한 데이터에 의해 구동된 픽셀의 휘도를 증가시키지만, 이들 픽셀의 구동 시간은 감소하여 따라서 전체 프레임 시간(T)에 걸친 그러한 픽셀의 평균 휘도는 바람직한 레벨이 된다. 구체적으로, 원본 계조

값이 미리 설정된 하이 계조 범위(HG)에 있는 경우, 픽셀은 도 5c에 묘사된 부분 3/4T와 같이, 완전한 프레임 시구간(T)의 주된 부분(major portion) 동안에 발광하도록 구동된다. 원본 계조 값이 로우 범위(LG)에 있는 경우에, 픽셀은 도 5d에 묘사된 부분 1/4T와 같이, 완전한 프레임 시구간(T)의 보다 적은 부분(minor portion) 동안에 발광하도록 구동되며, 증가한 전압이 적용되는 동안 프레임 시간을 줄인다.

[0023] 도 6은 1 내지 99의 로우 범위(LG)의 원본 계조값이 102 내지 245의 상위의 범위의 대응하는 값으로 매핑되는 실시예를 도시한다. 하이브리드 구동 모드에서, 1개의 프레임은 2개의 서브 프레임 시구간(T1 및 T2)으로 분할된다. 1개의 전체 프레임의 구간이 T이고, 하나의 서브 프레임 시구간의 구간이 $T1 = \alpha T$ 이고, 다른 하나의 서브 프레임 시구간의 구간이 $T2 = (1 - \alpha)T$ 이며, 따라서 $T = T1 + T2$ 이다. 도 5의 실시예에서, $\alpha = 3/4$ 이고, 따라서 $T1 = (3/4)T$ 이고, 그리고 $T2 = (1/4)T$ 이다. α 의 값은 3/4로 한정되지 않으며 변경될 수도 있다. 이하에서 기술되는 바와 같이, 로우 계조 범위(LG)에 위치하는 원본 계조 데이터는 구간(T2)에서의 사용을 위해 하이 계조 데이터로 전환된다. 서브 프레임 구간의 연산 타이밍은 타이밍 I/F(342)로 공급되는 타이밍 제어 신호에 의해 제어될 수도 있다.

[0024] 도 5a에 묘사된 실시예에서, L1은 정상 구동 모드가 선택된 경우에, 하이 계조 범위(HG)에 위치한 원본 계조 데이터용 프레임 구간(T) 동안에 생성된 평균 휘도를 나타낸다. 도 5b에서, L3는 정상 구동 모드에서 로우 계조 범위(LG)에 위치하는 원본 계조 데이터용 프레임 구간(T) 동안에 생성된 평균 휘도를 나타낸다. 도 5c에서, L2는 하이브리드 구동 모드가 선택된 경우에, 서브 프레임 구간(T1) 동안에, 하이 계조 범위(HG)에 위치한 원본 계조 데이터에 관한 평균 휘도를 나타낸다. 도 5d에서, L4는 하이브리드 구동 모드가 선택된 경우에, 서브 프레임 구간(T2) 동안에, 로우 계조 범위(LG)에 위치한 원본 계조 데이터에 관한 평균 휘도를 나타낸다. $L2 = 4/3L1$ 이고 $L4 = 4L3$ 이기 때문에, 도 5c 및 도 5d에 묘사된 서브 프레임 휘도에 의해 전체 프레임 구간(T)에 걸쳐 생성된 평균 휘도들은 도 5a 및 도 5b에 묘사된 바와 각각 동일하다. 각각의 범위에 상이한 시구간들이 할당되는 여러 개수의 계조 범위들을 구비함으로써 두 개 보다 많은 서브 프레임 시구간들이 이용될 수 있다는 것을 이해한다.

[0025] 만일 원본 계조 영상 데이터가 로우 계조 범위(LG)에 위치한다면, 소스 구동기(110)는 서브 프레임 구간(T2)에서 데이터라인(DL)으로 블랙 레벨("0")에 대응하는 데이터라인 전압을 제공한다. 만일 원본 계조 영상이 하이 계조 범위(HG)에 위치한다면, 소스 구동기(110)는 서브 프레임 구간(T1)에서 데이터라인(DL)으로 블랙 레벨("0")에 대응하는 데이터라인 전압을 제공한다.

[0026] 도 6은 감마 보정 회로(340)에 의해 DAC(322)에게 공급된 제어 신호에 응답하여 DAC(322)에 의해 실행된 감마 보정을 도시한다. 소스 구동기(110)는 하이브리드 구동 모드에서의 감마 보정을 위한 제 1 감마 곡선(4)과, 정상 구동 모드에서의 감마 보정을 위한 제 2 감마 곡선(6)을 사용한다. 하이브리드 구동 모드에서, 로우 범위(LG)에 있는 값이 상위의 계조값으로 변환되고, 그 이후에 이들 변환된 값과 하이 범위(HG) 내에 있는 원본 계조값 양자가 동일한 감마 곡선(4)에 따라 감마 보정된다. 감마 보정된 값은 DAC(322)로부터 출력되어 데이터라인(DL)로 전송되고, 제 1 서브 프레임 시구간(T1)에서 그 픽셀을 구동하는 감마 보정된 하이 범위값과, 제 2 서브 프레임 시구간(T2)에서 그 픽셀을 구동하는 감마 보정된 로우 범위값을 이용하여, 픽셀(104)에 대한 구동 신호로서 사용된다.

[0027] 정상 구동 모드에서, 모든 원본 계조값은 제 2 감마 곡선(6)에 따라 감마 보정된다. 하이브리드 구동 모드에서 사용된 감마 곡선(4)이 정상 구동 모드에서 사용된 감마 곡선(6)보다 상위의(higher) 감마 보정값을 산출한다는 점을 도 6으로부터 알 수 있다. 하이브리드 구동 모드에서 생성된 상위의 값은 그 모드에서 사용되는 서브 프레임 구간(T1 및 T2) 동안의 더 짧은 구동 시간을 보상한다.

[0028] 디스플레이 시스템(100)은 계조를 로우 계조 범위(LG) 및 하이 계조 범위(HG)로 분할한다. 구체적으로, 만일 픽셀의 원본 계조값이 기준값 D(ref)보다 크거나 같다면, 그 데이터는 하이 계조 범위(HG)로써 고려된다. 만일 원본 계조값이 기준값 D(ref)보다 작다면, 그 데이터는 로우 계조 범위(LG)로써 고려된다.

[0029] 도 6에 도시된 실시예에서, 기준값 D(ref)는 100으로 설정되어 있다. 도 6 및 도 7에 도시된 것처럼, 계조 전환은 도 3의 하이브리드 참조테이블(LUT)(332)을 사용하여 구현된다. 하이브리드 LUT(332)의 일 실시예가 도 7에 도시되어 있으며, 도 5에서 로우 계조 범위(LG)의 계조값 1 내지 99는 하이 계조 범위(HG)의 계조값 102 내지 245로 매핑되어 있다.

[0030] 제어기(112)의 원본 계조 데이터가 8비트 데이터라고 가정하면, 8비트 계조 데이터는 각 색상(예컨대, R, G, B 등)에 대해 제공되어 이들 색상을 갖는 서브 픽셀을 구동하도록 사용된다. GRAM(320)은 이러한 데이터를 8비트

계조 데이터와, 이 8비트 값이 로우 또는 하이 계조 범위에 있는지 여부를 표시하도록 추가된 부가 비트를 위한 9비트 워드로 저장한다.

- [0031] 도 9의 순서도에서, GRAM(320)내의 데이터는 9비트 워드 GRAM[8:0]으로 묘사되고, 비트 GRAM[8]은 계조 데이터가 하이 계조 범위(HG) 또는 로우 계조 범위(LG)에 위치하는 지를 표시한다. 하이브리드 구동 모드에서, 데이터 I/F(324)의 모든 입력 데이터는 다음과 같은 2개 유형의 8비트 계조 데이터로 분할된다:
- [0032] 1. 만일 원본 입력 데이터가 하이 계조 범위의 8비트 내에 있다면, 로컬 데이터 D[8]는 "1"로 설정되고(D[8]=1), 로컬 데이터 D[7:0]의 8비트는 원본 계조 데이터이다. 로컬 데이터 D[8:0] 는 GRAM[8]=1인 경우에 GRAM(320)내에 GRAM[8:0]로써 저장된다.
- [0033] 2. 만일 원본 입력 데이터가 로우 계조 범위 내에 있다면, 로컬 데이터 D[8]는 "0"으로 설정되고(D[8]=0), 로컬 데이터 D[7:0]는 하이브리드 LUT(332)로부터 얻어진다. 로컬 데이터 D[8:0] 는 GRAM(320)내에 GRAM[8:0]으로써 저장된다.
- [0034] 도 9는 9비트 GRAM 데이터 워드로써 GRAM(320) 내에 8비트 계조 데이터를 저장하기 위한 연산의 일 실시예의 순서도이다. 이 연산은 소스 구동기(110) 내 처리 회로(330)에서 구현된다. 단계 520에서 원본 계조 데이터가 데이터 I/F(324)로부터 입력되고, 단계 522에서 8비트 데이터를 제공한다. 단계 524에서, 처리 회로(330)는 시스템 모드, 즉 정상 구동 모드 또는 하이브리드 구동 모드를 판정한다. 만일 시스템 모드가 하이브리드 구동 모드라면, 단계 528에서 시스템은 256×9 비트의 LUT(332)를 사용하여 단계 530에서 1비트 범위 표시자를 포함하는 9비트 데이터 D_R[8:0]을 제공한다. 이 데이터는 단계 532에서 GRAM(320)에 저장된다. 만일 시스템 모드가 정상 구동 모드라면, 시스템은 단계 534에서 원본 8비트 입력 데이터 D_N[7:0]을 사용하고, 그리고 단계 532에서 GRAM(320)에 이 데이터를 저장한다.
- [0035] 도 10은 9비트 GRAM 데이터 워드를 관독하고 DAC(322)로 이 데이터를 제공하기 위한 연산의 일 실시예의 순서도이다. 단계 540에서, 시스템[예컨대, 처리 회로(330)]은 현재 시스템 모드가 정상 구동 모드인지 또는 하이브리드 구동 모드인지 여부를 판정한다. 만일 현재 모드가 하이브리드 구동 모드라면, 이 시스템은 단계 542에서 이 시스템이 현재 프로그래밍 시간 내에 있는지 여부를 판정한다. 단계 542에서 만일 응답이 부정이라면, 단계 544에서 원본 계조값이 로우 범위(LG) 내에 있음을 표시하는 GRAM[8]=1인지 여부를 판정한다. 단계 544에서 만일 응답이 원본 계조값이 하이 범위(HG) 내에 있음을 표시하는, 부정이라면, 단계 548에서 GRAM[7:0]을 데이터 D[7:0]은 로컬 데이터 D[7:0]으로서 제공되고, 단계 548에서 데이터 D[7:0]을 DAC(322)에 제공하기 위해 단계 546에서 적절한 LUT(132)의 값들이 이용된다. 만일 단계 544에서 응답이 긍정이라면, 단계 552에서 DAC(322)에 블랙(VSL)("#00")이 제공되며, 따라서 블랙 레벨의 전압이 DAC(322)로부터 출력된다(도 8 참조).
- [0036] 프로그래밍 구간에서, 단계 550는 GRAM[8]=1 여부를 판정한다. 단계 550에서 만일 응답이 긍정이라면(이것은 원본 계조값이 하이 범위(HG)내에 있음을 표시함), 이 시스템은 단계 546 및 단계 548로 진행한다. 단계 550에서 만일 응답이 부정이라면(이것은 원본 계조값이 로우 범위(LG)내에 있음을 표시함), 이 시스템은 단계 552로 진행하여 블랙 레벨의 전압을 출력한다(도 8 참조).
- [0037] 도 11은 9비트 GRAM 데이터를 관독하고 DAC(322)로 이 데이터를 제공하기 위한 연산의 다른 실시예의 순서도이다. 처리 중의 효과 왜곡을 회피하기 위해서, 도 11의 루틴은 한 프레임의 상이한 부분에 대해 평활 함수를 사용한다. 평활 함수는 이로 한정되는 것은 아니지만, 오프셋(offset), 시프트(shift) 또는 부분 반전(partial inversion)이 될 수 있다. 도 11에서, 도 10의 단계 552는 단계 560 및 단계 562로 교체된다. 시스템이 프로그래밍 구간에 있지 않는 경우에, 만일 GRAM[8] = 1[하이 범위(HG) 계조값]이라면, 단계 560에서 GRAM[7:0]은 평활 함수(f)에 의해 처리되고 나서 DAC(322)에 제공된다. 프로그래밍 구간에서, 만일 GRAM[8] ≠ 1이라면[로우 범위(LG) 계조값], 단계 562에서 GRAM[7:0]은 평활 함수(f)에 의해 처리되고 나서 DAC(322)에 제공된다.
- [0038] 비록 도 3에서 단지 하나의 하이브리드 LUT(332)가 도시되어 있더라도, 도 12에 도시되어 있는 바와 같이, 하나보다 많은 수의 하이브리드 LUT가 사용될 수도 있다. 도 12에서, 복수의 하이브리드 LUT[332(1) ... 332(m)]는 멀티플렉서(350)로부터 데이터를 수신하고, 멀티플렉서(350)에 결합되는 출력을 갖는다. 상이한 범위의 계조값이 상이한 하이브리드 LUT에서 변환될 수 있다.
- [0039] 도 13은 도 1과 도 3에서의 AMOLED 디스플레이의 하이브리드 구동 모드에서의 프레임 간격 동안에 각각의 행에 전송된 프로그래밍 신호들의 타이밍도이다. 각각의 프레임에는 디스플레이내의 각각의 행을 프로그래밍하는데 충분한 시간 간격들(600, 602, 604)과 같은 시간 간격이 할당된다. 이 예시에서, 디스플레이는 480개의 행들을 갖는다. 각각의 480개의 행들은 로우 계조값 범위 또는 하이 계조값 범위에 속할 수 있는 대응하는 화상 데이터

를 위한 픽셀들을 포함한다. 이 예시에서, 각각의 시간 간격들(600, 602, 604)은 초당 60개의 프레임들, 즉 60Hz의 주파수를 나타낸다. 물론 이와 다른 보다 높고 낮은 주파수들 및 이와 다른 갯수의 행들이 하이브리드 구동 모드와 함께 이용될 수 있다.

[0040] 도 13에서의 타이밍도는 하이 및 로우 계조값들에 대한 프로그래밍 데이터가 중첩될 수 있는 티어링 효과 (tearing effect)를 피하는데 필요한 제어 신호를 포함한다. 제어 신호는 티어링 신호 라인(610), 데이터 쓰기 신호 라인(612), 메모리 출력 로우값(R) 신호 라인(614) 및 메모리 출력 하이값(P) 신호 라인(616)을 포함한다. 하이브리드 구동 모드는 티어링 신호 라인(610)을 인에이블시킴으로써 각각의 프레임마다 개시된다. 데이터 쓰기 신호 라인(612)은 디스플레이 시스템(100)내의 각각의 행들에 대한 행 프로그래밍 데이터(620)를 수신한다. 프로그래밍 데이터(620)는 상술한 바와 같이 LUT를 이용하여 각각의 행에서의 픽셀들 각각에 대한 짧은 간격동안의 높은 휘도값들을 반영한 아날로그값으로 데이터를 변환시키도록 처리된다. 이 시간 동안, 블랭킹 간격(622) 및 블랭킹 간격(630)은 메모리 쓰기 라인들(614, 616) 각각을 통한 출력을 나타내지 않는다.

[0041] 일단 티어링 신호 라인(610)이 로우로 설정되면, 행 프로그래밍 데이터 블록(624)이 메모리 출력 로우값 라인(614)으로부터 출력된다. 행 프로그래밍 데이터 블록(624)은 행 1으로 시작하는 연속된 행들 각각에서의 모든 픽셀들에 대한 프로그래밍 데이터를 포함한다. 행 프로그래밍 데이터 블록(624)은 로우 계조 범위내의 값들로 구동되는 선택된 행에서의 픽셀들에 대한 데이터만을 포함한다. 상술한 바와 같이, 선택된 행에서 하이 계조 범위에서의 값들로 구동되는 모든 픽셀들은 제로 전압으로 설정되거나 또는 왜곡 조정된다. 따라서, 각각의 행이 스트로빙될 때, DAC(322)는 (로우 계조 범위에서 프로그래밍된 픽셀들에 대한) 로우 계조 범위 데이터를 변환시키고, 프로그래밍 신호(로우 계조 범위 픽셀들에 대해 LUT 수정된 데이터 및 하이 계조 범위 픽셀에 대한 제로 전압 또는 왜곡 조정)를 해당 행에서의 픽셀들에 보낸다.

[0042] 행 프로그래밍 데이터 블록(624)이 출력되는 동안, 메모리 출력 하이값 신호 라인(616)은 지연 기간(632) 동안 비활성화로 남는다. 지연 기간(632) 이후, 행 프로그래밍 데이터 블록(634)은 메모리 출력 하이값 라인(616)으로부터 출력된다. 행 프로그래밍 데이터 블록(634)은 행 1으로 시작하는 연속하는 행들 각각에서의 모든 픽셀들에 대한 프로그래밍 데이터를 포함한다. 행 프로그래밍 데이터 블록(634)은 선택된 행에서의 하이 계조 범위내에 있는 값들로 구동되는 픽셀들에 대한 데이터만을 포함한다. 상술한 바와 같이, 선택된 행에서 로우 계조 범위내에 있는 값들로 구동되는 모든 픽셀들은 제로 전압으로 설정된다. DAC(322)는 (하이 계조 범위에서 프로그래밍된 픽셀들에 대한) 하이 계조 범위 데이터를 변환시키고, 프로그래밍 신호(하이 계조 범위 픽셀에 대한 LUT 수정된 데이터 및 로우 계조 범위 픽셀들에 대한 제로 전압)를 해당 행에서의 픽셀들에게 보낸다.

[0043] 이 예시에서, 지연 기간(632)는 $1F+x/3$ 로 설정되고, 여기서 F는 480개의 모든 행들을 프로그래밍하는데 소요되는 시간이며, x는 블랭킹 간격들(622, 630)의 시간이다. x 변수는 티어링을 제거하는데 필요한 처리 회로(330)와 같은 컴포넌트의 속도에 기초하여 제조자에 의해 정의될 수 있다. 따라서, x는 고속 처리 컴포넌트의 경우보다 낮아질 수 있다. 로우 계조 범위내의 레벨로 방출하는 프로그래밍 픽셀들과 하이 계조 범위내의 레벨로 방출하는 프로그래밍 픽셀들간의 지연 기간(632)은 티어링 효과를 방지시킨다.

[0044] 도 14a는 도 1에서의 AMOLED 디스플레이를 위한 단일 펄스를 이용한 하이브리드 구동 모드에 대한 프로그래밍 및 비프로그래밍 시간들을 보여주는 행 및 열 구동 신호들에 대한 타이밍도이다. 도 14a에서의 도면은 티어링 신호(640), 프로그래밍 전압 선택 신호 세트(642), 게이트 클럭 신호(644), 및 행 스트로브 신호(646a-646h)를 포함한다. 티어링 신호(640)는 특정한 비디오 프레임에 대한 하이브리드 구동 모드를 개시하기 위해 로우로 스트로빙된다. 프로그래밍 전압 신호(642)는 도 3에서의 DAC(322)로부터의 프로그래밍 전압들을 수신하기 위해 특정한 행에서의 모든 픽셀들의 선택을 허용해준다. 이 예시에서는, 각 행에 960개의 픽셀들이 존재한다. 프로그래밍 전압 선택 신호(642)는 처음에 로우 계조 범위 프로그래밍 전압들의 세트(650)를 첫번째 행의 픽셀들에 보내도록 선택된다.

[0045] 게이트 클럭 신호(644)가 하이로 설정될 때, 첫번째 행에 대한 스트로브 신호(646a)는 행을 선택하기 위한 펄스(652)를 생성한다. 그런 후, 하이 계조 픽셀들이 제로 전압이 되도록 구동되는 동안에, 이 행에서의 로우 계조 픽셀들은 DAC(322)로부터의 프로그래밍 전압들에 의해 구동된다. 서브 프레임 시구간 이후, 하이 계조 범위 프로그래밍 전압 세트(654)를 첫번째 행에 보내도록 프로그래밍 전압 선택 신호(642)가 선택된다. 게이트 클럭 신호(644)가 하이로 설정될 때, 첫번째 행에 대한 스트로브 신호(646a)는 행을 선택하기 위한 제2 펄스(656)를 생성한다. 그런 후, 로우 계조 픽셀들이 제로 전압이 되도록 구동되는 동안에, 이 행에서의 하이 계조 픽셀들은 DAC(322)로부터 프로그래밍 전압들에 의해 구동된다.

[0046] 도 14a에 의해 도시된 바와 같이, 이 프로세스는 행 스트로브 신호들(646b-646g)을 통해 각각의 행들에 대해 반

복된다. 이에 따라, 각각의 행은 두번씩 스트로빙되는데, 한번은 로우 계조 픽셀들을 프로그래밍하기 위한 것이고, 한번은 하이 계조 값들을 프로그래밍하기 위한 것이다.

[0047] 도 14b는 이중 펄스를 이용한 하이브리드 구동 모드에 대한 프로그래밍 및 비프로그래밍 시간들을 보여주는 행 및 열 구동 신호들에 대한 타이밍도이다. 다음 행의 구동 회로에 대한 이중 펄스는 구동 트랜지스터를 위한 누설 통로를 남겨두며 구동 트랜지스터에 대한 보정을 개선시키는데 도움을 준다. 도 14a와 마찬가지로, 도 14b에서의 도면은 티어링 신호(680), 프로그래밍 전압 선택 신호 세트(682), 게이트 클럭 신호(684), 및 행 스트로브 신호들(686a-686h)을 포함한다. 티어링 신호(680)는 특정한 비디오 프레임에 대한 하이브리드 구동 모드를 개시하도록 로우로 스트로빙된다. 프로그래밍 전압 선택 신호(682)는 도 3에서의 DAC(322)로부터 프로그래밍 전압들을 수신하기 위해 특정한 행에서의 모든 픽셀들의 선택을 허용해준다. 이 예시에서는, 각 행에 960개의 픽셀들이 존재한다. 프로그래밍 전압 선택 신호(682)는 처음에 로우 계조 범위 프로그래밍 전압 세트(690)를 첫번째 행에 보내도록 선택된다. 게이트 클럭 신호(684)가 하이로 설정될 때, 첫번째 행에 대한 스트로브 신호(686a)는 이 행을 선택하기 위한 펄스(692)를 생성한다. 그런 후, 하이 계조 픽셀들이 제로 전압이 되도록 구동되는 동안에, 이 행에서의 로우 계조 픽셀들은 DAC(322)로부터의 프로그래밍 전압들에 의해 구동된다. 서브 프레임 시구간 이후, 하이 계조 범위 프로그래밍 전압 세트(694)를 첫번째 행에 보내도록 프로그래밍 전압 선택 신호(682)가 선택된다. 게이트 클럭 신호(684)가 하이로 설정될 때, 첫번째 행에 대한 스트로브 신호(686a)는 이 행을 선택하기 위한 제2 펄스(696)를 생성한다. 그런 후, 로우 계조 픽셀들이 제로 전압이 되도록 구동되는 동안에, 이 행에서의 하이 계조 픽셀들은 DAC(322)로부터 프로그래밍 전압들에 의해 구동된다. 하이 계조값들을 프로그래밍하기 위해 첫번째 행이 두번째 시간(656)에서 스트로빙될 때, 스트로브(646e)로서 도시된 마지막 행 스트로브(행 481)에 이를 때 까지 스트로브들(646c, 646d)과 같은 후속하는 행들에 대한 첫번째 스트로브들이 개시된다. 그런 다음, 스트로브(646e)로서 도시된 마지막 행 스트로브(행 481)에 이를 때 까지 스트로브들(646f, 646g, 646h)상의 프로그래밍 전압(656)에 의해 도시된 연속되는 두번째 시간에서 후속하는 행들은 스트로빙된다.

[0048] 도 14b에 의해 도시된 바와 같이, 이 프로세스는 행 스트로브 신호들(686b-686g)을 통해 각각의 행들에 대해서 반복된다. 이에 따라, 각각의 행은 한번은 로우 계조 픽셀들을 프로그래밍하기 위해, 그리고 한번은 하이 계조 값들을 프로그래밍하기 위해 스트로빙된다. 행 스트로브 라인(686a 및 686b)상의 하이 스트로브 펄스(692)와 같이, 구동 트랜지스터를 위한 누설 통로를 남겨두기 위해, 각각의 행은 또한 이전 행과 동시에 스트로빙된다. 마지막 스트로브 라인(686h)은 디스플레이내서 스트로브(646e)로서 도시된 마지막 활성 행(행 481)을 위한 구동 트랜지스터를 위한 누설 통로를 남겨둘 목적으로 스트로빙되는 더미 라인이다.

[0049] 도 15는 하이브리드 구동 방식을 이용하여, 여러 응용들 및 자동화된 밝기 제어를 위한 다수의 감마 곡선들을 수용하기 위한 시스템 구현을 도시한다. 자동화된 밝기 제어는 제어기(112)가 도 1에서의 광 센서(130)에 의해 검출된 주변 광의 레벨에 따라 디스플레이 시스템(100)의 총체적인 휘도 레벨을 조정하는 특징구성이다. 이 예시에서, 디스플레이 시스템(100)은 네 개의 밝기 레벨들, 즉 밝음, 보통, 어두움, 매우 어두움을 가질 수 있다. 물론 임의의 갯수의 밝기 레벨들이 이용될 수 있다.

[0050] 도 15에서, LUT(700)(#1-#n)로부터의 상이한 전압들의 세트가 소스 구동기(110) 내의 다수의 DAC 디코더(322a)로 제공된다. 이 전압들의 세트는 상이한 전압 세트(700)를 사용하여 디스플레이 피크 밝기를 변경하기 위해 사용된다. 피크 밝기를 변경함에도 불구하고 보다 견실한 감마 곡선을 얻을 수 있기 위해 DAC(322a)가 또한 하이브리드 LUT(700)로부터의 전압들을 변경시킬 수 있도록 다수의 감마 LUT(702)(#1-#m)가 제공된다.

[0051] 이 예시에서는, 도 3에서의 감마 보정 회로(340)의 메모리내에 저장된 대응하는 18개의 감마 곡선 LUT들에 관하여 18개의 상태들이 존재한다. 각각의 색(적색, 녹색, 및 청색)에 대하여 여섯 개의 감마 상태들(감마 2.2 밝음, 감마 2.2 보통, 감마 2.2 어두움, 감마 1.0, 감마 1.8, 및 감마 2.5)이 존재한다. 세 개의 감마 상태들, 즉 감마 2.2 밝음, 감마 2.2 보통 및 감마 2.2 어두움이 밝기 레벨에 따라 이용된다. 이 예시에서, 어두움 밝기 레벨과 가장 어두움 밝기 레벨 모두는 감마 2.2 어두움 상태를 이용한다. 다른 감마 상태들이 응용 특정 요건들에 대해 이용된다. 각각의 색마다의 각각의 여섯 개의 감마 상태들은 밝기 제어에 따라 특정한 칼라 픽셀 및 필요한 감마 상태에 따라 액세스되는 도 13에서의 각각의 감마 곡선 LUT(702)를 갖는다.

[0052] 도 16a 및 도 16b는 제어기(112)에 의해 구현될 수 있는 밝기 제어의 두 가지 모드들의 그래프를 도시한다. 도 16a는 히스테리시스없는 밝기 제어를 도시한다. 그래프(720)의 y축은 디스플레이 시스템(100)의 네 가지 총체적 휘도 레벨들을 도시한다. 휘도 레벨들은 밝음 레벨(722), 보통 레벨(724), 어두움 레벨(726) 및 가장 어두움 레벨(728)을 포함한다. 그래프(720)의 x축은 광 센서(130)의 출력을 나타낸다. 따라서, 도 1에서의 광 센서(130)의 출력이 어떠한 문턱 레벨을 지나 증가할 때(이것은 보다 큰 주변 광 레벨을 표시한다), 디스플레이 시스템

(100)의 휘도는 증가된다. x축은 로우 레벨(730), 중간 레벨(732) 및 하이 레벨(734)을 보여준다. 광 센서로부터의 검출된 출력이 레벨들(730, 732 또는 734) 중 하나를 횡단할 때, 휘도 레벨은 도 15에서의 LUT(700)를 이용하여 다음 레벨로 아랫쪽 또는 윗쪽으로 조정된다. 예를 들어, 검출된 주변광이 중간 레벨(732)을 초과할 때, 디스플레이 휘도는 보통 레벨(724)까지 상향 조정된다. 만약 주변광이 로우 레벨(730) 밑으로 감소되면, 디스플레이 휘도는 가장 어두운 레벨(728) 아래로 조정된다.

[0053] 도 16b는 히스테리시스 모드에 있는 디스플레이 시스템(100)의 밝기 제어를 도시하는 그래프(750)이다. 안구에 대해 보다 부드러운 천이가 가능하도록 하기 위해, 휘도 레벨들간에 천이가 행해질 때에 밝기 레벨들은 보다 오랜 기간 동안 유지된다. 도 16a와 마찬가지로, 그래프(750)의 y축은 디스플레이 시스템(100)의 네 개의 총체적인 휘도 레벨들을 도시한다. 이 레벨들은 밝음 레벨(752), 보통 레벨(754), 어두움 레벨(756) 및 가장 어두움 레벨(758)을 포함한다. 그래프(750)의 x축은 광 센서(130)의 출력을 나타낸다. 따라서, 출력이 어떠한 문턱 레벨들을 지나 증가할 때(이것은 보다 큰 주변광 레벨을 나타낸다), 디스플레이 시스템(100)의 휘도는 증가한다. x축은 로우 베이스 레벨(760), 중간 베이스 레벨(762) 및 하이 레벨(764)을 도시한다. 각각의 레벨(760, 762 및 764)은 대응하는 증가 문턱 레벨(770, 772 및 774) 및 대응하는 감소 문턱 레벨(780, 782 및 784)을 포함한다. 휘도 증가는 베이스 레벨들(760, 762 및 764)보다 큰 주변광을 필요로 한다. 예를 들어, 검출된 주변광이 문턱 레벨(770)과 같은 증가 문턱 레벨을 초과할 때, 디스플레이 휘도는 어두움 레벨(756) 까지 상향 조정된다. 휘도의 감소는 베이스 레벨들(760, 762 및 764)보다 작은 주변광을 필요로 한다. 예를 들어, 주변광이 감소 문턱 레벨(794) 밑으로 감소되면, 디스플레이 휘도는 보통 레벨(754) 까지 하향 조정된다.

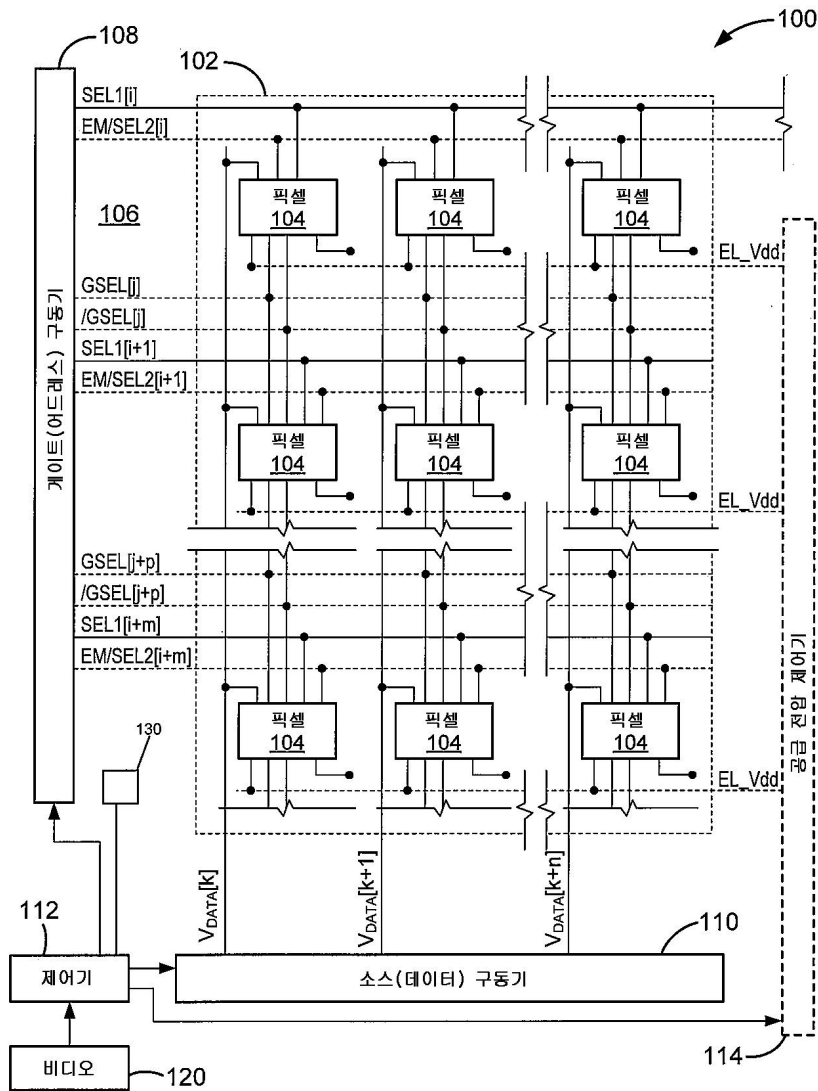
[0054] 본 발명의 특정 실시형태 및 애플리케이션이 도시되고 설명되었지만, 본 발명이 본원에 기술된 정확한 구조 및 구성으로 한정되지 않으며, 다양한 수정예, 변경예, 및 변형예가 첨부된 특허청구범위에 의해 정의된 바와 같은 본 발명의 사상 및 범위로부터 벗어남 없이 전술한 설명으로부터 명백해질 수 있다는 점이 이해될 것이다.

부호의 설명

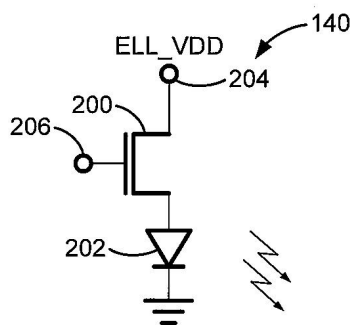
- | | | |
|--------|-----------------------------|------------------------|
| [0055] | 100: 디스플레이 시스템 | 102: 픽셀 어레이 |
| | 104: 픽셀 | 106: 주변 영역 |
| | 108: 게이트(어드레스) 구동기 | 110: 소스(데이터) 구동기 |
| | 112: 제어기 | 114: 공급 전압(Vdd) 구동기 |
| | 120: 비디오 소스 | |
| | 200: 구동기 회로 | 202: 구동 트랜지스터 |
| | 204: 유기 발광 소자 | 206: 공급 전압 입력부 |
| | 208: 프로그래밍 전압 입력부 | |
| | 320: GRAM (메모리) | 322: 디지털-아날로그 변환기(DAC) |
| | 322a: DAC 디코더 | 324: 데이터 인터페이스(I/F) |
| | 326: 스위치 | 330: 처리 회로 |
| | 332: 참조테이블(LUT) | 340: 감마 보정 회로 |
| | 342: 타이밍 인터페이스(I/F) | |
| | T, T1, T2: 시구간(tiem period) | |

도면

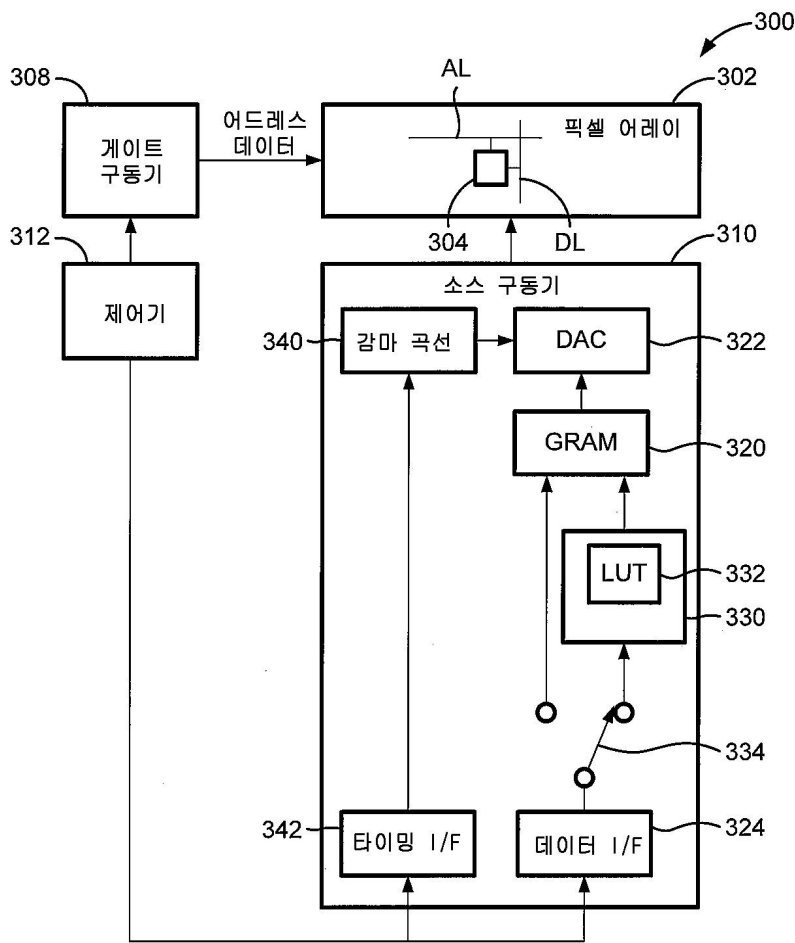
도면1



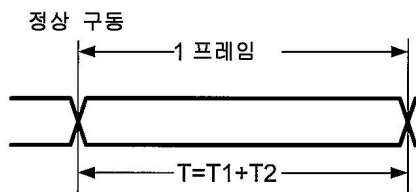
도면2



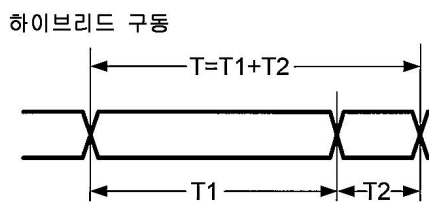
도면3



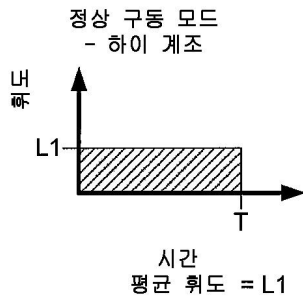
도면4a



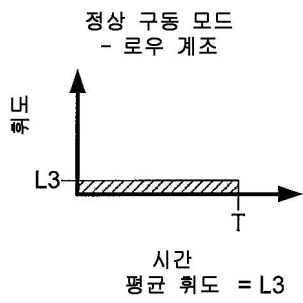
도면4b



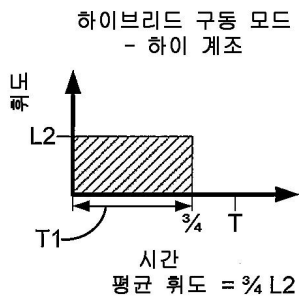
도면5a



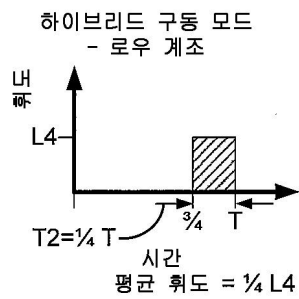
도면5b



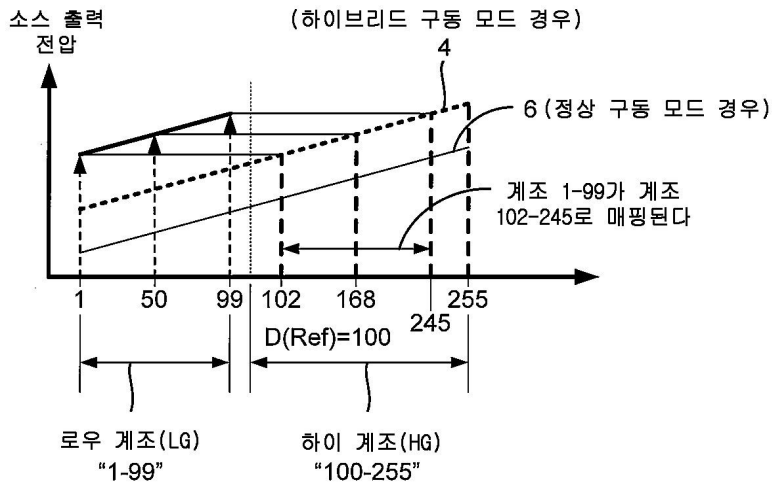
도면5c



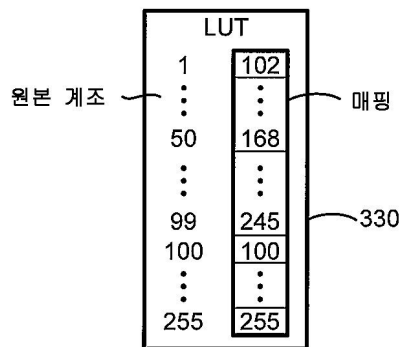
도면5d



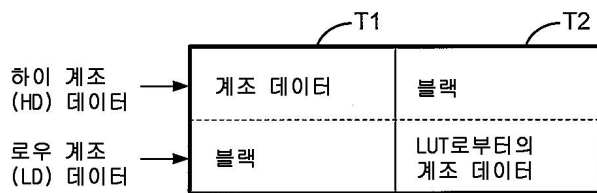
도면6



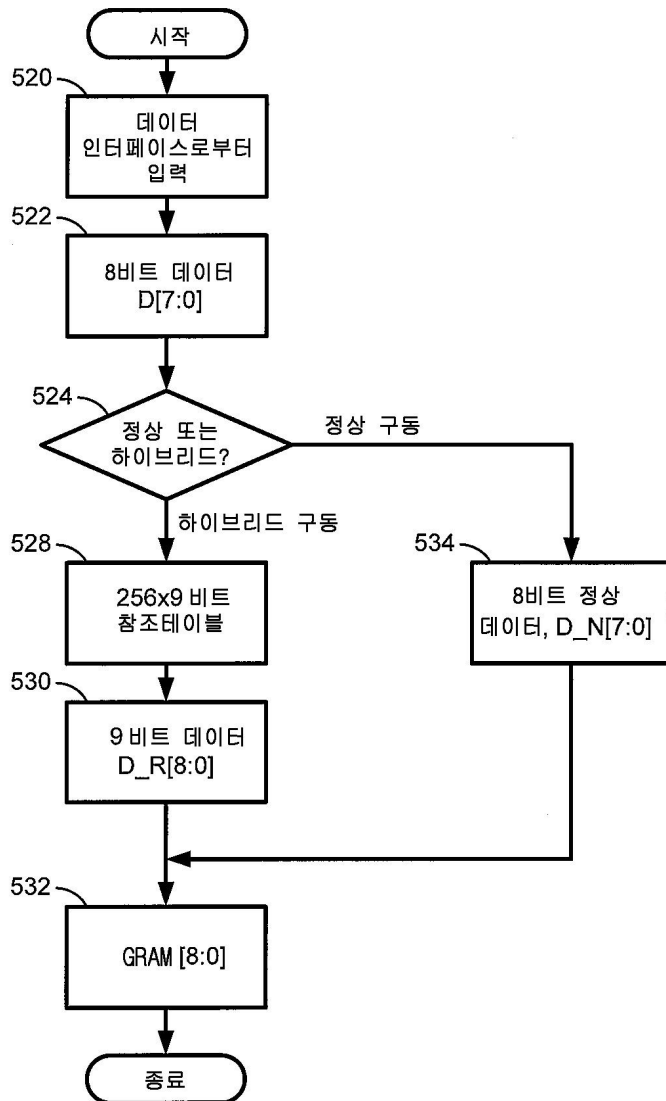
도면7



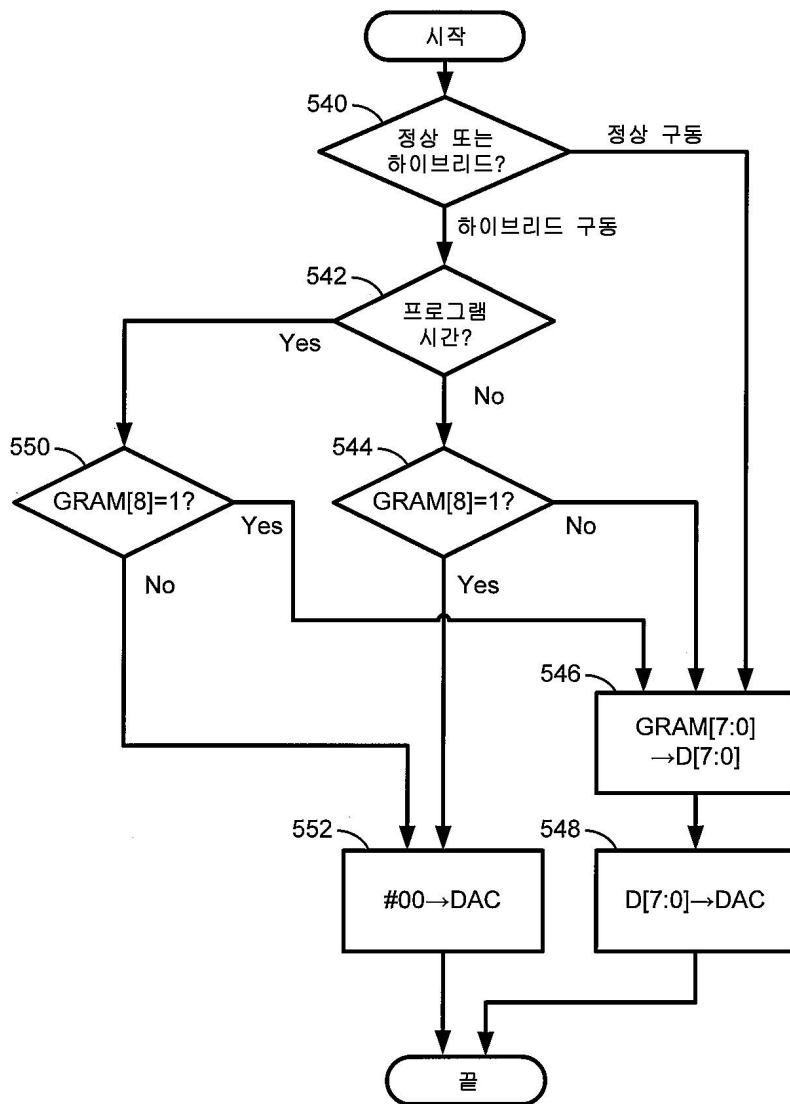
도면8



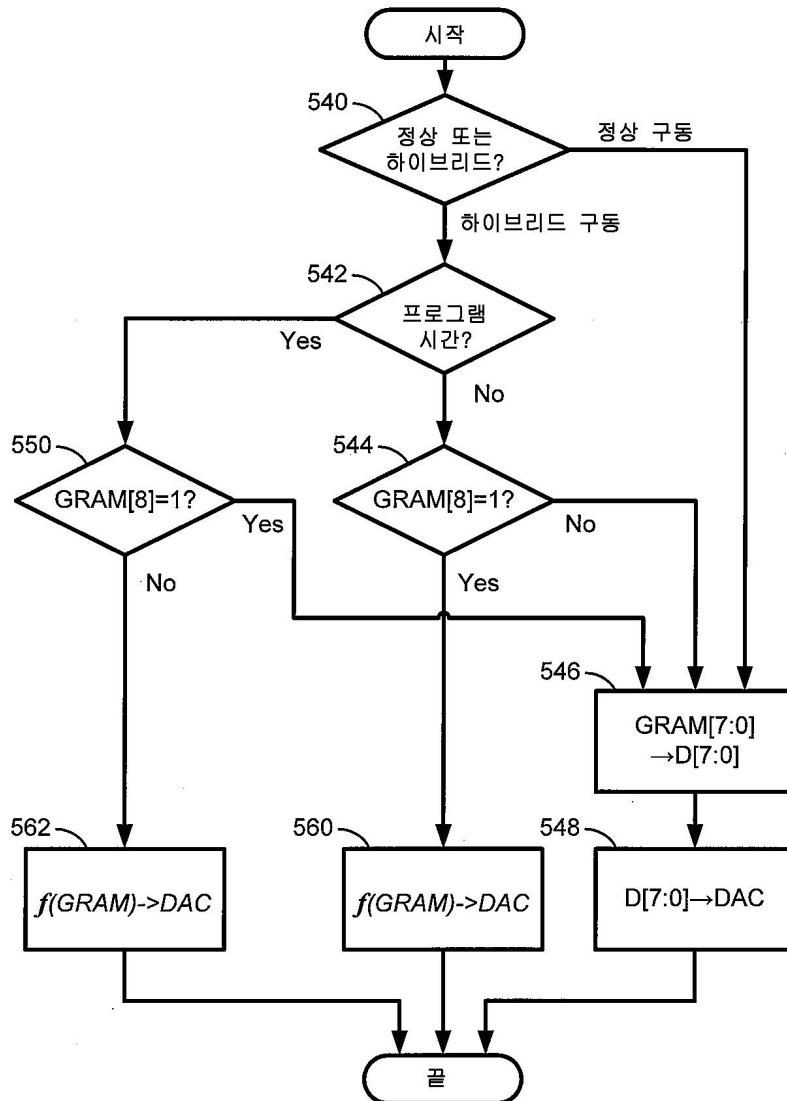
도면9



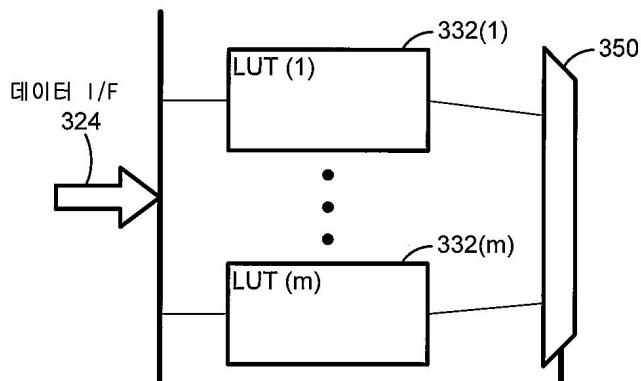
도면10



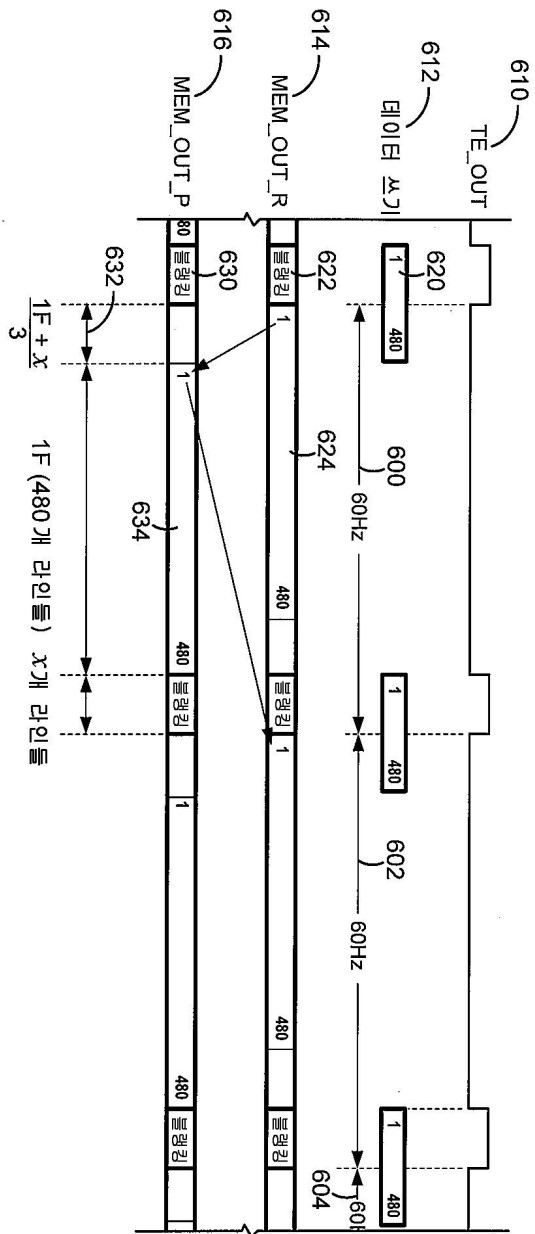
도면11



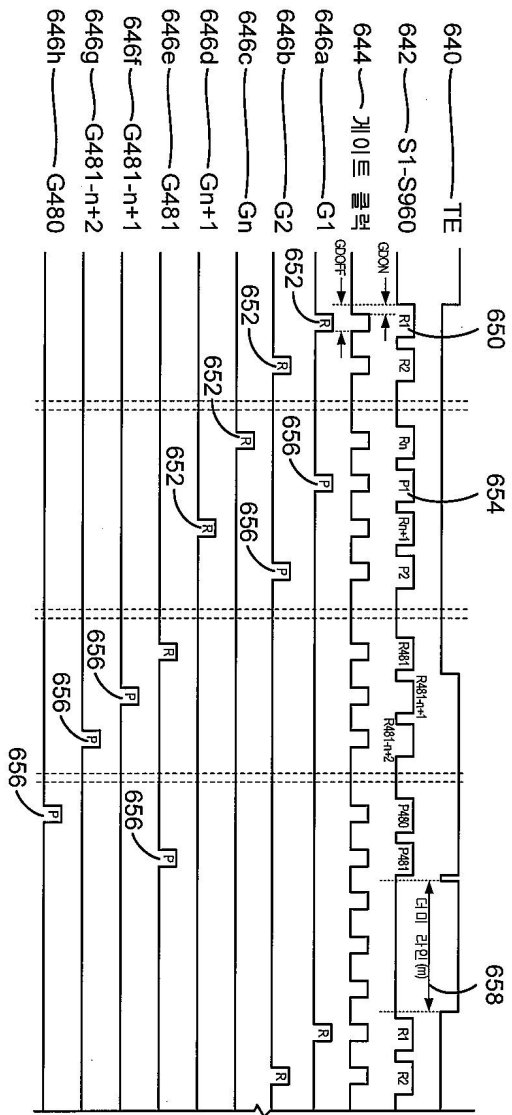
도면12



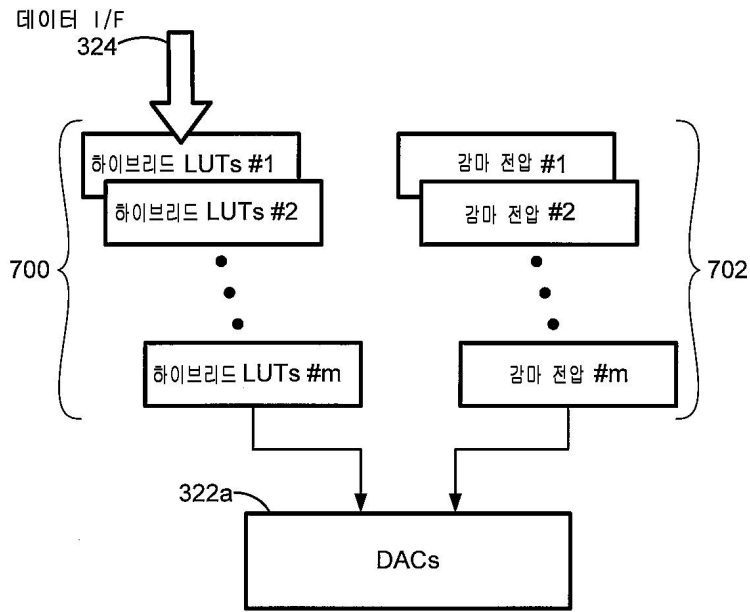
도면13



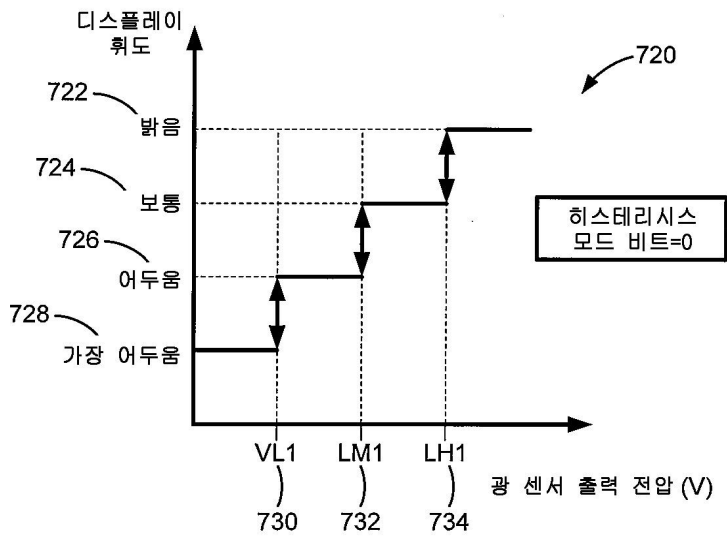
도면14a



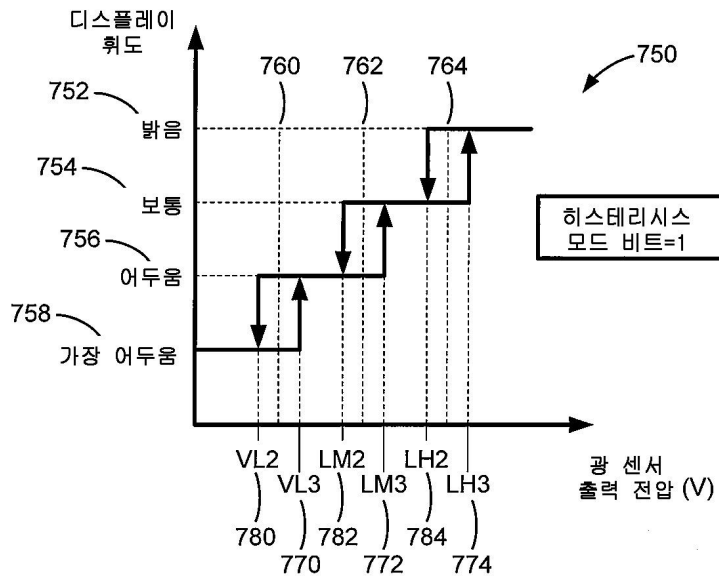
도면15



도면16a



도면16b



专利名称(译)	有源矩阵显示器的驱动系统		
公开(公告)号	KR1020110027630A	公开(公告)日	2011-03-16
申请号	KR1020100088605	申请日	2010-09-09
[标]申请(专利权)人(译)	伊格尼斯创新公司		
申请(专利权)人(译)	他经营革新的大.		
当前申请(专利权)人(译)	他经营革新的大.		
[标]发明人	LI KONGNING GUPTA VASUDHA CHAJI GHOLAMREZA NATHAN AROKIA 나탄아로키아		
发明人	리콩닝 굽타바수다 카지고람레자 나탄아로키아		
IPC分类号	G09G3/30 G09G3/3233		
CPC分类号	G09G2360/16 G09G2320/043 G09G3/2081 G09G2320/0626 G09G3/3225 G09G2320/0673 G09G2320/0276 G09G3/2022 G09G2360/144		
代理人(译)	KIM, SEONG KI 金泰HONG		
优先权	2678509 2009-09-09 CA 2686324 2009-11-25 CA		
外部链接	Espacenet		

摘要(译)

本发明涉及一种用于使用的系统中，原始灰度图像数据（原始灰度图像数据），用于驱动具有包括驱动晶体管和有机发光器件的像素的显示器，以及代表图像将被显示在连续的帧。该系统定义原始灰度图像数据的高范围和低范围，并确定原始灰度图像数据是否属于每个像素的高范围或低范围。关于该低范围原始灰度图像数据被转换为更高的灰度值时，像素利用对应于对肝脏比完整的帧时间段之间的短的时间间隔一个更高的灰度级值的电流驱动。关于高范围原始灰度图像数据被转换为更高的灰度值，所述像素被驱动以对应于比在除了肝的低范围的图像数据的不同的时间间隔之间的完整的帧时间段更短的时间的更高的灰度值的电流。当根据先前预设通过使用数据以驱动像素的伽马曲线调整原始灰度图像数据的高范围和低范围可以根据是否正确的原始灰度图像数据如何以及在伽马曲线中，的范围内选择那里。

