



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0031237
(43) 공개일자 2009년03월25일

- | | |
|--|--|
| <p>(51) Int. Cl.
 <i>G09G 3/30</i> (2006.01) <i>G09G 3/32</i> (2006.01)
 <i>G09G 3/20</i> (2006.01) <i>H01L 51/50</i> (2006.01)</p> <p>(21) 출원번호 10-2008-0089105
 (22) 출원일자 2008년09월10일
 심사청구일자 없음
 (30) 우선권주장 JP-P-2007-00243607 2007년09월20일 일본(JP)</p> | <p>(71) 출원인
 소니 가부시키 가이샤
 일본국 도쿄도 미나토쿠 코난 1-7-1</p> <p>(72) 발명자
 오자와 아쓰시
 일본국 도쿄도 미나토쿠 코난 1-7-1 소니 가부시키 가이샤 나이</p> <p>(74) 대리인
 이화익, 권태복</p> |
|--|--|

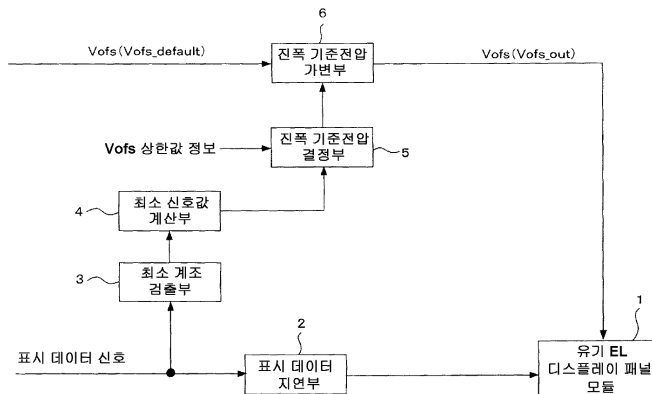
전체 청구항 수 : 총 6 항

(54) 표시장치 및 표시 구동방법

(57) 요약

계조성을 손상하지 않고 간단하게 소비 전력저감을 도모한다. 1개의 프레임의 표시 내용 중에서 저계조 측이 존재하지 않을 경우에 있어서, 신호 진폭 기준전압(Vofs 전압)을 상승시킴으로써, 프레임의 모든 화소회로에 있어서 신호값 전압과의 전위차를 작게 하는 것으로, 프레임의 모든 화소의 계조 재현성을 확보하면서 전체 휘도를 줄인다. 이것에 의해 화질의 저하를 억제하면서, 간단하게 소비 전력의 저감을 실현할 수 있다. 특히 프레임의 화소 중에서의 최소 계조값을 검출함으로써, 0% 계조로부터 프레임 내의 최소 계조값까지의 범위의 계조가 존재하지 않는 것을 알기 때문에, 그 만큼, 신호 진폭 기준전압을 변화시킨다.

대표도



특허청구의 범위

청구항 1

각 화소회로에 있어서 유기 일렉트로루미네센스 소자를 발광소자로서 사용하는 동시에, 각 화소회로에서는, 상기 유기 일렉트로루미네센스 소자가, 입력되는 표시 데이터 신호의 신호값 전압과 신호 진폭 기준전압의 전압차에 따른 휘도로 발광하도록 구동되는 표시 패널부와,

상기 표시 패널부에 공급하는 표시 데이터 신호에 대해서, 소정 기간마다 계조값 검출을 행하고, 검출된 계조값을 사용하여, 상기 신호 진폭 기준전압의 전압 제어정보를 생성하는 전압제어부와,

상기 전압제어부에서 생성된 전압 제어정보에 근거하여, 상기 표시 패널부의 각 화소회로에 공급하는 상기 신호 진폭 기준전압의 전압값을 변화시키는 신호 진폭 기준전압 가변부를 구비한 것을 특징으로 하는 표시장치.

청구항 2

제 1항에 있어서,

상기 전압제어부는,

상기 표시 패널부에 공급하는 표시 데이터 신호에 대해서, 상기 소정 기간으로서의 1 프레임 기간마다 계조값 검출을 행하여, 1 프레임 내에서의 최소 계조값을 검출하고, 검출한 최소 계조값에 의해 화소회로에 입력되는 신호값 전압을 산출하고, 산출한 신호값 전압을 사용하여, 상기 신호 진폭 기준전압의 전압 제어정보를 생성하는 것을 특징으로 하는 표시장치.

청구항 3

제 1항에 있어서,

상기 전압제어부는,

상기 신호 진폭 기준전압의 상한값의 정보가 주어지고, 상기 상한값을 초과하지 않는 범위에서 상기 신호 진폭 기준전압을 가변시키는 상기 전압 제어정보를 생성하는 것을 특징으로 하는 표시장치.

청구항 4

제 1항에 있어서,

상기 전압제어부는,

상기 표시 패널부에 공급하는 표시 데이터 신호에 대해서, 상기 소정 기간으로서의 1 프레임 기간마다, 표시색마다의 최소 계조값을 검출하고, 검출한 표시색마다의 최소 계조값의 각각에 대해서, 화소회로에 입력되는 신호값 전압을 산출하고, 산출한 각 신호값 전압 중에서 최소의 신호값 전압을 사용하여, 상기 신호 진폭 기준전압의 전압 제어정보를 생성하는 것을 특징으로 하는 표시장치.

청구항 5

제 1항에 있어서,

표시 데이터 신호를, 상기 전압제어부와 상기 신호 진폭 기준전압 가변부에 의한 신호 진폭 기준전압의 가변 동작을 위한 시간만큼, 지연시켜서 상기 표시 패널부에 공급하는 표시 데이터 지연부를 더 구비한 것을 특징으로 하는 표시장치.

청구항 6

각 화소회로에 있어서 유기 일렉트로루미네센스 소자를 발광소자로서 사용하는 동시에, 각 화소회로에서는, 상기 유기 일렉트로루미네센스 소자가, 입력되는 표시 데이터 신호의 신호값 전압과 신호 진폭 기준전압의 전압차에 따른 휘도로 발광하도록 구동되는 표시 패널부를 가지는 표시장치의 표시 구동방법으로서,

상기 표시 패널부에 공급하는 표시 데이터 신호에 대해서, 소정 기간마다 계조값 검출을 행하는 스텝과,

검출된 계조값에 따라, 상기 신호 진폭 기준전압의 전압 제어정보를 생성하는 스텝과,

생성된 전압 제어정보에 근거하여, 상기 표시 패널부의 각 화소회로에 공급하는 상기 신호 진폭 기준전압의 전압값을 변화시키는 스텝을 구비한 것을 특징으로 하는 표시 구동방법.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은, 발광소자로서 유기 일렉트로루미네센스 소자(유기 EL 소자)를 사용한 표시장치와, 그것의 표시 구동방법에 관한 것이다.

배경 기술

<2> [특허문헌 1] 일본국 특개 2005-301234호 공보

<3> 플랫 패널 디스플레이는, 컴퓨터 디스플레이, 휴대 단말, 텔레비전 수상기 등의 제품에서 널리 보급되어 있다. 현재, 주로 액정 모니터 패널이 많이 채용되고 있지만, 여전히, 시야각의 좁음이나, 응답 속도의 느림이 계속 지적되고 있다. 한편, 자발광 소자로 형성된 유기 일렉트로루미네센스(일렉트로루미네센스: 이하, EL) 디스플레이는, 상기한 시야각이나 응답성의 과제를 극복할 수 있는데에 덧붙여, 백라이트가 불필요한 얇은 형태, 고휘도, 고콘트라스트를 달성할 수 있기 때문에, 액정 디스플레이를 대체하는 차세대 표시장치로서 기대되고 있다.

<4> 유기 EL 디스플레이에 있어서는, 액정 디스플레이와 마찬가지로, 그것의 구동방식으로서 패시브 매트릭스 방식과 액티브 매트릭스 방식이 있다. 전자는 구조가 단순하기는 하지만, 대형이고 고선명의 디스플레이의 실현이 어려운 것 등의 문제가 있기 때문에, 현재는 액티브 매트릭스 방식의 개발이 활발히 행해지고 있다. 이 액티브 매트릭스 방식은, 각 화소회로 내부의 발광소자에 흐르는 전류를, 화소회로 내부에 설치한 능동소자(일반적으로는 박막트랜지스터: TFT)에 의해 제어하는 것이다.

발명의 내용

해결 하고자하는 과제

<5> 그런데, 유기 EL 디스플레이는, 현재 실용화되어 있는 것도 존재하는 중이면서, 소비 전력의 높음이 아직도 문제시되고 있다. 모든 표시장치에 있어서도 공통으로 말할 수가 있는 것이기도 하지만, 소비 전력을 억제하는 것이나, 부하의 급변동의 영향을 억제시키는 것은, 장치 전체의 소비 전력을 낮게 하고, 전원 시스템의 규모도 삭감할 수 있다는 시점에서, 맞붙어야 할 큰 과제로서 파악되고 있다.

<6> 유기 EL 디스플레이는 자발광 디스플레이로서, 화면 내의 평균 표시 휘도가 높을수록, 소비 전력을 많이 필요로 한다. 따라서, 밝고 깨끗한 표시를 실현하는, 일반적인 고화질화와 저소비 전력화를 양립시키는 것은 지금까지 곤란하였다.

<7> 이때, 상기 특허문헌 1에는, 패시브 매트릭스 구동방식의 자발광 표시기에 있어서, 표시 내용의 전체적인 신호 레벨에 따라, 신호 레벨이 전체적으로 높은 영상에 대하여는, 보다 고휘도 표시를 가능하게 하고, 신호 레벨이 전체적으로 낮은 영상에 대하여는, 보다 블랙을 어둡게 하는 것을 가능하게 하도록, 임계전압의 콘트롤과 영상신호의 신장 처리를 행함으로써, 콘트라스트 개선과 고휘도화를 도모할 수 있는 표시장치가 개시되어 있다.

<8> 이 경우, 히스토그램 해석에 의해 표시 내용에 존재하는 계조에 주목하여, 항상 자발광형 소자의 전압-휘도 특성의 최적의 부분을 사용할 수 있도록, 임계전압이나 영상신호 처리를 행해서 자발광형 소자의 양단 전압을 콘트롤하는 것이 가능하지만, 이들 모든 동작은 화질 개선, 결국은 콘트라스트 개선과 고휘도화를 위해 동작하고 있어, 소비 전력을 저감시키는 것보다는, 반대로 증가시키는 방향의 처리가 행해져 버리는 것이다. 또한, 패시브 매트릭스 구동 동작밖에 적용할 수 없다.

<9> 본 발명에서는, 화질의 저하를 억제하면서 간단하게 소비 전력을 저감시킬 수 있는 수법을 제안하는 것

을 목적으로 한다.

과제 해결수단

- <10> 본 발명의 표시장치는, 각 화소회로에 있어서 유기 일렉트로루미네센스 소자를 발광소자로서 사용하는 동시에, 각 화소회로에서는, 상기 유기 일렉트로루미네센스 소자가, 입력되는 표시 데이터 신호의 신호값 전압과 신호 진폭 기준전압의 전압차에 따른 휘도로 발광하도록 구동되는 표시 패널부와, 상기 표시 패널부에 공급하는 표시 데이터 신호에 대해서, 소정 기간마다 계조값 검출을 행하고, 검출된 계조값을 사용하여, 상기 신호 진폭 기준전압의 전압 제어정보를 생성하는 전압제어부와, 상기 전압제어부에서 생성된 전압 제어정보에 근거하여, 상기 표시 패널부의 각 화소회로에 공급하는 상기 신호 진폭 기준전압의 전압값을 변화시키는 신호 진폭 기준전압 가변부를 구비한다.
- <11> 또한, 상기 전압제어부는, 상기 표시 패널부에 공급하는 표시 데이터 신호에 대해서, 상기 소정 기간으로서의 1 프레임 기간마다 계조값 검출을 행하여, 1 프레임 내에서의 최소 계조값을 검출하고, 검출한 최소 계조값에 의해 화소회로에 입력되는 신호값 전압을 산출하고, 산출한 신호값 전압을 사용하여, 상기 신호 진폭 기준전압의 전압 제어정보를 생성한다.
- <12> 또한, 상기 전압제어부는, 상기 신호 진폭 기준전압의 상한값의 정보가 주어지고, 상기 상한값을 초과하지 않는 범위에서 상기 신호 진폭 기준전압을 가변시키는 상기 전압 제어정보를 생성한다.
- <13> 또한, 상기 전압제어부는, 상기 표시 패널부에 공급하는 표시 데이터 신호에 대해서, 상기 소정 기간으로서의 1 프레임 기간마다, 표시색마다의 최소 계조값을 검출하고, 검출한 표시색마다의 최소 계조값의 각각에 대해서, 화소회로에 입력되는 신호값 전압을 산출하고, 산출한 각 신호값 전압 중에서 최소의 신호값 전압을 사용하여, 상기 신호 진폭 기준전압의 전압 제어정보를 생성한다.
- <14> 또한, 표시 데이터 신호를, 상기 전압제어부와 상기 신호 진폭 기준전압 가변부에 의한 신호 진폭 기준전압의 가변동작을 위한 시간만큼, 지연시켜서 상기 표시 패널부에 공급하는 표시 데이터 지연부를 더 구비한다.
- <15> 본 발명의 표시 구동방법은, 각 화소회로에 있어서 유기 일렉트로루미네센스 소자를 발광소자로서 사용하는 동시에, 각 화소회로에서는, 상기 유기 일렉트로루미네센스 소자가, 입력되는 표시 데이터 신호의 신호값 전압과 신호 진폭 기준전압의 전압차에 따른 휘도로 발광하도록 구동되는 표시 패널부를 가지는 표시장치의 표시 구동방법으로서, 상기 표시 패널부에 공급하는 표시 데이터 신호에 대해서, 소정 기간마다 계조값 검출을 행하는 스텝과, 검출된 계조값에 따라, 상기 신호 진폭 기준전압의 전압 제어정보를 생성하는 스텝과, 생성된 전압 제어정보에 근거하여, 상기 표시 패널부의 각 화소회로에 공급하는 상기 신호 진폭 기준전압의 전압값을 변화시키는 스텝을 구비한다.
- <16> 액티브 매트릭스 방식의 유기 EL 디스플레이의 화소회로에서는, 입력되는 표시 데이터 신호의 신호값 전압과, 신호 진폭 기준전압(통상은 고정 전위)의 전압차에 따라, 정전류원으로서 기능하는 능동소자(구동 트랜지스터)가 유기 EL 소자에 전류를 흘려보냄으로써, 유기 EL 소자가 발광 구동된다. 이것에 의해 입력된 신호값 전압에 따른 휘도의 발광이 행해진다.
- <17> 그리고, 유기 EL 소자의 소비 전력은, 유기 EL 소자에 흐르는 전류에, 유기 EL 소자의 애노드-캐소드 사이의 전압을 곱한 것으로 산출된다. 유기 EL 소자에 흘려보내는 전류는, 발광시키고 싶은 휘도로 대해서 정해지기 때문에, 발광 휘도가 낮을수록 소비 전력은 적어진다. 그러나, 당연히, 발광 휘도를 함부로 낮추는 것은 계조 재현성을 손상시키는 것 등으로 하여 화질의 저하를 초래한다.
- <18> 따라서, 본 발명에서는, 표시 데이터 신호에 근거하여 화소회로에 입력되는 신호값에 대해서는 아무런 처리는 가하지 않고, 통상은 고정 전위로 되어 있는 신호 진폭 기준전압(영상신호 진폭 중의 흑 레벨을 결정하는 Vofs 전압)을 변화시킴으로써, 전체의 휘도를 컨트롤해서 저소비 전력화를 도모한다.
- <19> 즉 표시 내용 중에서, 저계조측이 존재하지 않는 경우에 있어서, 신호 진폭 기준전압(Vofs)을 상승시킴으로써, 프레임의 모든 화소회로에 있어서 신호값 전압과의 전위차를 작게 한다. 이것은, 프레임의 모든 화소의 계조 재현성을 확보하면서 전체 휘도를 떨어뜨리게 된다. 이것에 의해 화질의 저하를 억제하면서, 간단하게 소비 전력의 저감을 실현할 수 있다.
- <20> 더욱 구체적으로는, 프레임의 화소 중에서의 최소 계조값을 검출하면, 0% 계조(사양상의 최저 휘도)로

부터 프레임 내의 최소 계조값까지의 범위의 계조가 존재하지 않는 것을 알기 때문에, 그 만큼은, 신호 진폭 기준전압을 변화시켜도 표시되는 계조에 영향을 주게 하지 않고, 전체의 휘도를 저하시켜, 소비 전력을 저감할 수 있다.

효과

- <21> 본 발명에 따르면, 소정 기간(예를 들면 1 프레임)마다, 화소의 계조값을 검출하고, 계조값에 근거하여 신호 진폭 기준전압을 변화시킨다. 이것은 표시 내용의 계조성을 손상시키지 않고 전체의 휘도 저하를 도모하게 된다. 특히, 프레임마다의 최소 계조값을 검출하면, 존재하는 계조의 재현성을 손상시키지 않고, 또한, 휘도변동이라고 하는 화질을 고려하면서, 신호 진폭 기준전압의 상승 가능분을 적절하게 결정할 수 있다.
- <22> 이것에 의해, 신호 진폭 기준전압의 전압가변이라고 하는 간단한 컨트롤로, 화질의 저하를 최소한으로 억제하면서, 전체 휘도를 억제, 다시 말해, 소비 전력의 억제를 실현할 수 있다고 하는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- <23> 이하, 본 발명의 표시장치 및 표시 구동방법의 실시예에 관해 설명한다.
- <24> 도 1에 실시예의 표시장치의 구성을 나타낸다. 본 실시예의 표시장치는, 유기 EL 소자를 발광소자로서 사용하는 유기 EL 디스플레이 패널 모듈(1)과, 표시 데이터 지연부(2)와, 최소 계조 검출부(3)와, 최소 신호값 계산부(4)와, 진폭 기준전압 결정부(5)와, 진폭 기준전압 가변부(6)를 구비한다.
- <25> 우선, 도 2, 도 3 및 도 4를 참조해서 유기 EL 디스플레이 패널 모듈(1)에 대해서 서술한다.
- <26> 도 2에 유기 EL 디스플레이 패널 모듈(1)의 구성의 일례를 나타낸다. 이 유기 EL 디스플레이 패널 모듈(1)은, 유기 EL 소자를 발광소자로 하고, 액티브 매트릭스 방식으로 발광 구동을 행하는 화소회로(10)를 포함하는 것이다.
- <27> 도 2에 도시된 것과 같이, 유기 EL 디스플레이 패널 모듈(1)은, 화소회로(10)가 열방향과 행방향으로 매트릭스 형태로 배열된 화소 어레이부(20)와, 데이터 드라이버(11)와, 게이트 드라이버(12, 13, 14, 15)를 구비한다..
- <28> 또한, 데이터 드라이버(11)에 의해 선택되어, 공급되는 표시 데이터 신호에 따른 신호값 V_{sig} 를 화소회로(10)에 대한 입력 신호로서 공급하는 신호선 DTL1, DTL2...이, 화소 어레이부(20)에 대하여 열방향으로 배치되어 있다. 신호선 DTL1, DTL2...은, 화소 어레이부(20)에 있어서 매트릭스 배치된 화소회로(10)의 열 수만큼 배치된다.
- <29> 또한, 화소 어레이부(20)에 대하여, 행방향으로 주사선 WSL1, WSL2..., 주사선 DSL1, DSL2..., 주사선 AZ1L1, AZ1L2..., 주사선 AZ2L1, AZ2L2...이 배치되어 있다. 이들 주사선 WSL, DSL, AZ1L, AZ2L은, 각각, 화소 어레이부(20)에 있어서 매트릭스 배치된 화소회로(10)의 행수만큼 배치된다.
- <30> 주사선 WSL(WSL1, WSL2...)은, 화소회로(10)에의 신호값 V_{sig} 의 기록(라이트 스캔)을 행하기 위한 주사선으로서, 게이트 드라이버 12에 의해 구동된다. 게이트 드라이버 12는, 설정된 소정의 타이밍으로, 행 형태로 배치된 각 주사선 WSL1, WSL2...에 순차, 주사 펄스 WS를 공급하여, 화소회로(10)를 행 단위로 선순차 주사한다.
- <31> 주사선 DSL(DSL1, DSL2...)은 게이트 드라이버 13에 의해 구동된다. 게이트 드라이버 13은, 유기 EL 소자의 발광 구동을 위한 주사 펄스 DS를, 행 형태로 배치된 각 전원선 DSL1, DSL2...에 각각 소정 타이밍으로 공급한다.
- <32> 주사선 AZ1L(AZ1L1, AZ1L2...)은 게이트 드라이버 14에 의해 구동된다. 게이트 드라이버 14는, 화소회로(10)의 리셋 전압(V_{rs})의 공급을 위한 주사 펄스 AZ1을, 행 형태로 배치된 각 주사선 AZ1L1, AZ1L2...에 각각 소정 타이밍으로 공급한다.
- <33> 주사선 AZ2L(AZ2L1, AZ2L2...)은 게이트 드라이버 15에 의해 구동된다. 게이트 드라이버 14는, 화소회로(10)에 대하여 신호 진폭 기준전압(V_{ofs})의 공급을 위한 주사 펄스 AZ2를, 행 형태로 배치된 각 주사선 AZ2L1, AZ2L2...에 각각 소정 타이밍으로 공급한다.
- <34> 데이터 드라이버(11)는, 게이트 드라이버 12에 의한 선 순차 주사에 맞추어, 열 방향으로 배치된 신호선 DTL1, DTL2...에 대하여, 화소회로(10)에 대한 입력 신호로서의 신호값(V_{sig})을 공급한다.

- <35> 도 3에 화소회로(10)의 구성을 나타내고 있다. 이 화소회로(10)가, 도 2의 구성에 있어서의 화소회로(10)와 마찬가지로 매트릭스 배치된다. 이때, 도 3에서는 간략화를 위해, 신호선 DTL 과 주사선 WSL, DSL, AZ1L, AZ2L이 교차하는 부분에 배치되는 1개의 화소회로(10)만 나타내고 있다.
- <36> 실시예로서 채용할 수 있는 화소회로(10)의 구성은 다양하게 생각되지만, 본 실시예에서는, 화소회로(10)는, 발광소자인 유기 EL 소자(30)와, 1개의 저장용량 Cs와, 샘플링 트랜지스터 Tr1, 구동 트랜지스터 Tr2, 스위칭 트랜지스터 Tr3, 리셋용 트랜지스터 Tr4, 진폭 기준 설정용 트랜지스터 Tr5로서의 5개의 박막 트랜지스터(TFT)로 구성되어 있다. 각 트랜지스터 Tr1, Tr2, Tr3, Tr4, Tr5은 n채널 TFT로 되어 있다.
- <37> 저장용량 Cs는, 한쪽의 단자가 구동 트랜지스터 Tr2의 소스에 접속되고, 다른 쪽의 단자가 마찬가지로 구동 트랜지스터 Tr2의 게이트에 접속되어 있다.
- <38> 화소회로(10)의 발광소자는 예를 들면 다이오드 구조의 유기 EL 소자(30)로 되고, 애노드와 캐소드를 구비하고 있다. 유기 EL 소자(1)의 애노드는 구동 트랜지스터 Tr2의 소스에 접속되고, 캐소드는 소정의 접지 배선(캐소드 전위 Vcath)에 접속되어 있다.
- <39> 샘플링 트랜지스터 Tr1은, 그것의 드레인과 소스의 일단이 신호선 DTL에 접속되고, 타단이 구동 트랜지스터 Tr2의 게이트에 접속된다. 또한, 샘플링 트랜지스터의 게이트는 주사선 WSL에 접속되어 있다.
- <40> 스위칭 트랜지스터 Tr3은, 그것의 드레인과 소스의 일단이 전원전압 Vcc에 접속되고, 타단이 구동 트랜지스터 Tr2의 드레인에 접속된다. 또한, 스위칭 트랜지스터 Tr3의 게이트는 주사선 DSL에 접속되어 있다.
- <41> 리셋용 트랜지스터 Tr4은, 그것의 드레인과 소스의 일단이 구동 트랜지스터 Tr2의 소스에 접속되고, 타단이 소정의 리셋 전위 Vrs에 접속된다. 또한, 리셋용 트랜지스터 Tr4의 게이트는 주사선 AZ1L에 접속되어 있다.
- <42> 진폭 기준 설정용 트랜지스터 Tr5은, 그것의 드레인과 소스의 일단이 구동 트랜지스터 Tr2의 게이트에 접속되고, 타단이 신호 진폭 기준전압 Vofs의 공급 라인에 접속된다. 또한, 진폭 기준 설정용 트랜지스터 Tr5의 게이트는 주사선 AZ2L에 접속되어 있다.
- <43> 이러한 화소회로(10)의 동작을 도 4를 참조해서 간단하게 설명한다. 도4a는 신호선 DTL에 주어지는 신호값 Vsig, 도 4b는 수평동기신호 HS, 도 4c는 주사선 WSL로부터 샘플링 트랜지스터 Tr1의 게이트에 주어지는 주사 펄스 WS, 도 4d는 주사선 AZ1L로부터 리셋용 트랜지스터 Tr4의 게이트에 주어지는 주사 펄스 AZ1, 도 4e는 주사선 AZ2L로부터 진폭 기준 설정용 트랜지스터 Tr5의 게이트에 주어지는 주사 펄스 AZ2, 도 4f는 구동 트랜지스터 Tr2의 게이트 전압 Vg, 도4g는 구동 트랜지스터 Tr2의 소스 전압 Vs, 도 4h는 주사선 DSL로부터 스위칭 트랜지스터 Tr3의 게이트에 주어지는 주사 펄스 DS를, 각각 나타내고 있다.
- <44> 수평동기신호 HS에 의해 수평주사의 개시 시점을 결정할 수 있다. 그리고, 도면에 있어서의 기록 준비 기간에서는, 주사 펄스 AZ1, AZ2에 의해 리셋용 트랜지스터 Tr4과 진폭 기준 설정용 트랜지스터 Tr5가 도통되는 상태가 되고, 이것에 의해 구동 트랜지스터 Tr2의 게이트 전압 Vg=신호 진폭 기준전압 Vofs, 구동 트랜지스터 Tr2의 소스 전압 Vs=리셋 전압 Vrs로 된다. 이 신호 진폭 기준전압 Vofs와 리셋 전압 Vrs의 전위차는, 구동 트랜지스터 Tr2의 임계전압 Vth보다 충분히 커지도록 설정된다.
- <45> 이어서, 소정 타이밍으로, 주사 펄스 AZ1이 L레벨이 되고, 또한 주사 펄스 DS가 H레벨이 된다. 즉 리셋용 트랜지스터 Tr4이 오프, 스위칭 트랜지스터 Tr3이 온으로 된다. 이것에 의해 구동 트랜지스터 Tr2의 드레인에 전원전압 Vcc가 인가되는 동시에, 구동 트랜지스터 Tr2의 소스가 리셋 전압 Vrs로부터 분리된다. 이때, 구동 트랜지스터 Tr2의 드레인 소스 사이에 전류가 흘러, 구동 트랜지스터 Tr2의 소스 전압 Vs가 점차로 상승해 간다. 그리고, 구동 트랜지스터 Tr2의 게이트·소스간 전압 Vgs가 임계전압 Vth에 이른 시점에서 드레인 소스 사이에 흐르고 있었던 전류가 멈추고(컷오프 상태), 이후, 소스 전압 Vs는, 게이트·소스간 전압 Vgs가 임계전압 Vth가 되는 상태를 유지하는 전위가 된다.
- <46> 이렇게 게이트·소스간 전압 Vgs=임계전압 Vth로 되는 것은, 소자마다의 임계전압 Vth의 변동의 영향을 캔슬하기 위해서이다.
- <47> 그후, 기록기간으로서, 데이터 드라이버(11)에 의해 신호선 DTL에 신호값 Vsig가 인가되어, 신호값 Vsig의 화소회로(10)에의 기록이 행해진다.
- <48> 이 기록기간에 있어서, 주사 펄스 DS가 L레벨로 되어 전원전압 Vcc인가가 정지된다. 또한, 주사 펄스

AZ2이 L레벨로 되어, 게이트 전위의 신호 진폭 기준전압 Vofs에서의 고정치가 해제된다. 그리고, 주사 펄스 WS에 의해 샘플링 트랜지스터 Tr1이 도통됨으로써, 신호선 DTL로부터의 신호값 Vsig가 저장용량 Cs에 기록된다.

- <49> 이 기록기간에서는, 구동 트랜지스터 Tr2의 게이트 전압은, 저장용량 Cs에의 신호값 Vsig의 기록에 따라 상승한다. 결국, 구동 트랜지스터 Tr2의 게이트·소스간 전압 Vgs는, $V_{th}+(V_{sig}-V_{ofs})$ 가 된다.
- <50> 기록기간에 이어서 발광 기간으로서의 동작이 행해진다. 발광 기간에서는, 주사 펄스 WS가 L레벨로 되어 샘플링 트랜지스터 Tr1이 오프로 되고, 한편, 주사 펄스 DS에 의해 스위칭 트랜지스터 Tr3이 도통된다. 이것에 의해 구동전원전압 Vcc로부터의 전류공급에 의해, 구동 트랜지스터 Tr2이 저장용량 Cs에 유지된 신호 전위(즉 구동 트랜지스터 Tr2의 게이트·소스간 전압)에 따른 전류를 유기 EL 소자(30)에 흘려, 유기 EL 소자(30)를 발광시킨다. 구동 트랜지스터 Tr2은 포화 영역에서 동작하여, 유기 EL 소자(30)에 대하여, 신호값 Vsig에 따른 구동전류를 주는 정전류원으로서 기능한다.
- <51> 이때, 유기 EL 소자(30)에 전류가 흐르는 것으로 유기 EL 소자(30)의 양단 전압 VEL이 상승하기 때문에, 발광 기간 당초는, 이것에 따라 구동 트랜지스터 Tr2의 게이트 전압 Vg과 소스 전압 Vs가 상승한다. 다시 말해, 소스 전압 Vs는, $V_{cath}+VEL$ 의 전위까지 상승하고, 게이트 전압 Vg은, 그 소스 전압 Vs로부터 $V_{th}+(V_{sig}-V_{ofs})$ 의 전위차를 유지하면서 상승한다.
- <52> 이상과 같은 동작에 의해 화소회로(10)의 발광 구동이 행해진다.
- <53> 도 1로 되돌아가. 본 실시예의 구성을 설명한다.
- <54> 표시 데이터 신호는, 표시 데이터 지연부(2) 및 최소 계조 검출부(3)에 공급된다.
- <55> 표시 데이터 지연부(2)는, 표시 데이터 신호에 대하여 소정 시간의 지연을 주어서 유기 EL 디스플레이 패널 모듈(1)에 공급한다. 이 표시 데이터 지연부(2)에 의한 지연은, 최소 계조 검출부(3)로부터 진폭 기준전압 가변부(6)까지의 동작에 의한 신호 진폭 기준전압 Vofs의 가변제어를, 적절하게 표시 내용에 맞춰서 반영시키기 위한 것이며, 최소 계조 검출부(3)로부터 진폭 기준전압 가변부(6)까지의 처리 지연을 고려한 시간을 프레임 메모리 등을 사용해서 지연시키는 것이다.
- <56> 유기 EL 디스플레이 패널 모듈(1)에서는, 상기 구성에 의해, 공급된 표시 데이터 신호에 근거하여 각 화소의 발광 구동이 행해진다.
- <57> 최소 계조 검출부(3)는, 표시 데이터 신호의 1 프레임 내의 최소 계조값을 화소의 구성색마다 검출한다.
- <58> 여기에서 검출하는 최소 계조값이란, 어떤 1 프레임의 각 화소에 주는 휘도값 중에서, 가장 저휘도가 되는 값이며, 즉 1 프레임 내에서의, 가장 저휘도로 발광시키는 화소에 대한 표시 데이터 신호값이다.
- <59> 이러한 최소 계조값을, R(적), G(녹), B(청)의 각 표시색마다 검출한다.
- <60> 즉 1 프레임에 있어서의 각 R 화소회로에 대한 표시 데이터 신호에 대해서 순차 비교 처리를 행하여 감으로써, 가장 저휘도의 값을, R 최소 계조값 Smin_r으로서 검출한다. 동일한 방법으로, 1 프레임에 있어서의 각 G 화소회로에 대한 표시 데이터 신호 중에서, 가장 저휘도의 값을, G 최소 계조값 Smin_g로서 검출하고, 또한 1 프레임에 있어서의 각 B 화소회로에 대한 표시 데이터 신호 중에서, 가장 저휘도의 값을, B 최소 계조값 Smin_b로서 검출한다.
- <61> 그리고, 이 1 프레임에 있어서의 각 색의 최소 계조값 Smin_r, Smin_g, Smin_b을 최소 신호값 계산부(4)에 출력한다.
- <62> 이때, 최소 계조 검출부(3)에서는, 프레임 메모리를 준비하여, 1 프레임 기간의 표시 데이터 신호값을 일시적으로 기억하고, 그중에서 R, G, B 각 색마다의 최소 계조값을 검출하도록 하여도 된다.
- <63> 최소 신호값 계산부(4)는, 각 색마다의 최소 계조값 Smin_r, Smin_g, Smin_b을, 각각 데이터 드라이버(11)의 출력 전압값(신호값 Vsig으로서의 전압값)으로 환산하여, 그 중에서 최소의 것을 선택하여, 그것을 최소 신호값(Vsig(Smin))으로 하고, 진폭 기준전압 결정부(5)에 출력한다.
- <64> 진폭 기준전압 결정부(5)는, 입력되어 오는 최소 신호값(Vsig(Smin))으로부터, 각 화소회로(10)에 재공하는 신호 진폭 기준전압 Vofs를 결정한다.
- <65> 구체적으로는, 우선 프레임마다의 최소 신호값(Vsig(Smin))으로부터 0% 계조시의 신호값(Vsig(0))을 빼

고, 프레임마다 0% 계조신호값 $V_{sig}(0)$ 과 최소 신호값 $V_{sig}(S_{min})$ 에 어느 만큼 차이가 있는지를 표시하는 차이 ($\Delta V_{sig}(MIN)$)를 산출한다. 그리고, 신호 진폭 기준전압 V_{ofs} 의 디폴트 값($V_{ofs_default}$)에 차이 $\Delta V_{sig}(MIN)$ 을 가산함으로써 화소회로(10)에 제공하는 신호 진폭 기준전압 V_{ofs} 의 값을 결정한다.

<66> 단, 진폭 기준전압 결정부(5)에는, V_{ofs} 상한값 정보가 입력되고, 진폭 기준전압 결정부(5)는, 어디까지나 이 V_{ofs} 상한값 정보의 값을 초과하지 않는 범위에서 화소회로(10)에 제공하는 신호 진폭 기준전압 V_{ofs} 의 값을 결정한다. 다시 말해, 상기한 바와 같이 신호 진폭 기준전압 V_{ofs} 의 디폴트 값($V_{ofs_default}$)에 차이 $\Delta V_{sig}(MIN)$ 을 가산한 전압값과, V_{ofs} 상한값 정보로서의 전압값 중 작은 쪽을 선택하게 된다.

<67> 이때, 진폭 기준전압 결정부(5)에 있어서, 신호 진폭 기준전압 V_{ofs} 의 디폴트 값($V_{ofs_default}$)에 차이 $\Delta V_{sig}(MIN)$ 을 가산해서 화소회로(10)에 제공하는 신호 진폭 기준전압 V_{ofs} 의 값을 결정하는 것은, 0% 계조로부터 최소 계조까지의 계조를 표시상에서 붕괴되어 되지만, 그 프레임에 있어서는 최소 계조값까지의 계조는 존재하고 있지 않기 때문에 문제가 없다.

<68> 진폭 기준전압 가변부(6)는, 소정의 초기 전압값($V_{ofs_default}$)으로서 설정되어 있는 신호 진폭 기준전압 V_{ofs} 에 대해서, 전압값(V_{ofs_out})으로 전압값 변환을 행해서 유기 EL 디스플레이 패널 모듈(1)에 공급한다. 이 진폭 기준전압 가변부(6)로부터 출력되는 신호 진폭 기준전압 $V_{ofs}(V_{ofs_out})$ 은, 유기 EL 디스플레이 패널 모듈(1)의 모든 화소회로(10)에 공통적으로 공급된다.

<69> 이 구동전압 가변부(6)은, 입력되는 초기 전압값($V_{ofs_default}$)을, 진폭 기준전압 결정부(5)에서 결정된 전압값(V_{ofs_out})으로 변환하고, 이것을 신호 진폭 기준전압 V_{ofs} 로서 유기 EL 디스플레이 패널 모듈(1)에 공급하게 된다. 전압변환 방법의 예에 관해서는 후술한다.

<70> 이러한 본 실시예의 표시장치에 관한 동작을 설명해 간다.

<71> 우선, 도 5에 의해, 신호 진폭 기준전압 V_{ofs} 의 전위가 변화되었을 경우의 구동 트랜지스터 Tr_2 의 게이트·소스간 전압 V_{gs} 의 변화, 즉 신호값 V_{sig} 의 기록이 행해지는 게이트·소스간 전압 V_{gs} 의 변화에 관하여 설명한다.

<72> 도 5에서는, 구동 트랜지스터 Tr_2 의 게이트 전압 V_g 과 소스 전압 V_s 를 나타내고 있지만, 실선은, 상기 도 4에서 설명한 전위변화를 확대한 것이며, 파선은, 본 실시예에 있어서 신호 진폭 기준전압 V_{ofs} 가 변화되었을 경우의 전위변화를 나타내고 있다.

<73> 우선, 실선으로 나타낸 통상의 경우의 전위변화에 대해서 본다. 여기에서 말하는 통상의 경우란, 신호 진폭 기준전압 V_{ofs} 가 설정된 초기의 전압값인 디폴트 값($V_{ofs_default}$)으로 되어 있는 경우이다.

<74> 앞에서 서술한 것 같이, 우선 최초로 기록준비 기간에 있어서 게이트 전압 $V_g=V_{ofs}(=V_{ofs_default})$ 로 되어, 소스 전압 $V_s=리셋$ 전압 V_{rs} 로 된다.

<75> 이 상태에서, 소스 전압 V_s 에 리셋 전압 V_{rs} 공급을 멈추어, 구동 트랜지스터 Tr_2 의 드레인에 전원전압 V_{cc} 가 공급되는 상태 하에, 소스 전압 V_s 가 점차로 전위상승을 시작해, 게이트·소스간 전압 V_{gs} 가 구동 트랜지스터 Tr_2 의 임계전압 V_{th} 의 전위상태가 된 곳에서, 전류 I_{ds} 의 흐름이 멈추고(컷오프 상태), 이후, 게이트·소스간 전압 V_{gs} 로서 V_{th} 전위가 유지된다.

<76> 여기에서 게이트에의 신호 진폭 기준전압 $V_{ofs}(=V_{ofs_default})$ 의 공급을 멈추어, 신호값 V_{sig} 의 공급으로 전환함으로써, 게이트·소스간 전압 V_{gs} 에는, 그때까지의 임계전압 V_{th} 에 덧붙여, 「 $V_{sig}-V_{ofs_default}$ 」 전위가 가산되게 되어, 유기 EL 소자(30)의 양단 전압 V_{EL} 의 발생과 함께 부트스트랩 현상을 수반하지만, 최종적으로 게이트·소스간 전압 V_{gs} 에는 「 $V_{th}+(V_{sig}-V_{ofs_default})$ 」의 전압이 기록되게 된다.

<77> 이에 따라, 발광 기간에서는, 게이트·소스간 전압 $V_{gs}(=V_{th}+(V_{sig}-V_{ofs_default}))$ 에 따른 전류가 유기 EL 소자(30)에 흘러, 이 게이트·소스간 전압 V_{gs} 에 따른 휘도의 발광이 행해진다.

<78> 다음에, 신호 진폭 기준전압 V_{ofs} 가, 초기 전압값 $V_{ofs_default}$ 로부터 전압값 $V_{ofs}(MIN)$ 로 상승한 경우를 고려한다. 이 전압값 $V_{ofs}(MIN)$ 란, 도 1의 진폭 기준전압 가변부(6)로부터 신호 진폭 기준전압 $V_{ofs}(=V_{ofs_out})$ 로서, 초기 전압값 $V_{ofs_default}$ 로부터 변화되어 공급된 어떤 전압값을 표시하고 있다.

<79> 도 5에서는 이 경우를 파선으로 표시하고 있다.

<80> 우선, 최초로 기록준비 기간에 있어서 게이트 전압 $V_g=V_{ofs}(=V_{ofs}(MIN))$ 로 되어, 소스 전압 $V_s=리셋$ 전

압 Vrs로 된다.

- <81> 그리고, 임계값 Vth의 변동의 캔슬 동작을 위해, 소스 전압 Vs에의 리셋 전압 Vrs 공급을 멈추고, 구동 트랜지스터 Tr2의 드레인에 전원전압 Vcc가 공급되는 상태로 된다. 그러면 상기한 일반적인 경우와 마찬가지로, 소스 전압 Vs가 상승하여, 게이트·소스간 전압 Vgs가 구동 트랜지스터 Tr2의 임계전압 Vth의 전위상태가 된 시점에서, 전류 Ids의 흐름이 멈추고, 이후, 게이트·소스간 전압 Vgs로서 Vth 전위가 유지된다.
- <82> 도면에서 알 수 있는 것과 같이, 게이트·소스간 전압 Vgs=Vth가 됨으로써, 파선의 경우에는 소스 전압 Vs가, 실선의 통상의 경우보다도 높은 전위가 된다. 즉 신호 진폭 기준전압 Vofs가, 초기 전압값 Vofs_default로부터 전압값 Vofs(MIN)로 상승된 만큼만, 소스 전압 Vs도 높아진다.
- <83> 여기에서 신호값 Vsig의 기록이 행해지지만, 도면과 같이, Vsig 전압과, Vth 전압에는 변동을 일으키지 않기 때문에, 최종적으로 「Vofs(MIN)-Vofs_default」 만큼 적은 전압이, 게이트·소스간 전압 Vgs에 기록되게 된다.
- <84> 이에 따라, 발광 기간에서는, 게이트·소스간 전압 Vgs(=Vth+(Vsig-Vofs(MIN)))에 따른 전류가 유기 EL 소자(30)에 흘러, 이 게이트·소스간 전압 Vgs에 따른 휘도의 발광이 행해진다.
- <85> 즉, 신호 진폭 기준전압 Vofs=Vofs(MIN)로서 파선에서 나타난 경우에는, 신호 진폭 기준전압 Vofs=Vofs_default로서 실선으로 표시한 경우와 비교하고, 게이트·소스간 전압 Vgs가 작아져, 유기 EL 소자(30)의 발광 휘도가 저하한다. 그리고, 발광 휘도의 저하에 의해, 소비 전력이 저감된다.
- <86> 이렇게, 신호 진폭 기준전압 Vofs의 전위를 상승시킨 분만큼, 게이트·소스간 전압 Vgs를 줄일 수 있어, 간단하게 전체 휘도의 콘트롤을 할 수 있다. 그리고, 전체 휘도를 저하시킴으로써 소비 전력의 삭감을 실현할 수 있다.
- <87> 단, 여기에서 주의가 필요한 것은, 신호 진폭 기준전압 Vofs의 전위를 지나친 상승이다. 화소동작 중에서도, 기록준비 기간에 있어서의 임계전압 Vth의 특성 변동의 캔슬 동작중에, 유기 EL 소자(30)의 애노드 전극에는, Vofs-Vth의 전위가 걸리게 되고, 이 상태에서, 유기 EL 소자(30)에 전류가 흘러버리면, 올바른 캔슬 동작에 지장을 초래하게 된다. 도 6에는 유기 EL 소자(30)의 I-V 특성을 나타내고 있지만, 유기 EL 소자(30)의 양단 전압 VEL로서 발광 개시 전압 Vt를 초월하면, 유기 EL 소자(30)에 전류가 흐르기 시작한다.
- <88> 이 때문에, 신호 진폭 기준전압 Vofs는, 상한으로서, Vofs-Vth가 유기 EL 소자의 발광 개시 전압 Vt를 초과하지 않도록 할 필요가 있다. 그래서, 상기한 바와 같이, 진폭 기준전압 결정부(5)에는, 이 점을 고려한 Vofs 상한값 정보가 설정되고, 이 상한값을 넘지 않는 범위에서, 신호 진폭 기준전압 Vofs가 가변(상승)되도록 하고 있는 것이다.
- <89> 도7은, 프레임마다의 최소 계조값과, 신호 진폭 기준전압 Vofs의 전위값의 관계에 대해 언급한 것이다.
- <90> 본 실시예에서는 상기한 바와 같이, 신호 진폭 기준전압 Vofs를 상승시키는 것으로 결과적으로 전체의 발광 휘도를 저하시킴으로써 전력 절약을 도모한다.
- <91> 그리고 본 실시예에서는, 휘도 저하에 의해서도, 표시 화상의 품질 저하를 초래하지 않도록 하고 있다.
- <92> 본 실시예의 동작의 기본적인 사고방식은, 1 프레임을 구성하는 계조분포에 있어서, 저계조측이 존재하지 않는 경우에 있어서만, 그것의 존재하지 않는 범위에 따라, 그 존재하지 않는 범위의 계조 재현성을 붕괴시켜 버림으로써 전체적인 휘도를 저휘도측으로 슬라이드시키려고 하는 것이다. 이때, 붕괴시켜 버리는 (collapsed) 계조범위는, 그것의 프레임에 있어서 존재하지 않는 범위이기 때문에, 표시 내용의 계조 재현성은 확보된다. 이것을 도 7에 나타내었다. 도 7에서는 횡축을 계조, 종축을 휘도로 하고 있다.
- <93> 어떤 디스플레이의 계조-휘도 특성이, 도 7의 실선(가령 커브는 2.2승으로 한다)의 것으로 했을 때에, 어떤 프레임의 최소 계조값이 「A」로 표시되는 위치이었다고 한다. 이 경우, 그 프레임에서 존재하고 있는 계조범위는, 화살표 X로 나타낸다. 실선의 특성에서 말하면, 파선으로 표시한 범위가 된다.
- <94> 여기에서, 계조-데이터 드라이버(11)의 출력 전압(신호값 Vsig)의 관계가 리니어한 특성이었다고 하면, 최소 계조값에서의 신호값 Vsig(MIN)로부터, 0% 계조에서의 신호값 Vsig(0)의 사이의 전압이 데이터 드라이버(11)로부터 출력되는 일은 없고, 이 만큼 신호 진폭 기준전압 Vofs를 상승시켜도, 표시 내용의 계조 재현성에 영향을 미치지 않는다.

- <95> 따라서, 여기에서, 신호 진폭 기준전압 V_{ofs} 의 전위를 「 $V_{sig(MIN)}-V_{sig(0)}$ 」만큼 상승시켰다고 하면, 화소회로(10)에 대하여, 신호값 V_{sig} 으로서 기록되는 전위의 그 때의 휘도특성은, 실선에 따라 표시한 일점쇄선으로 표시된 범위가 되고, 계조 존재 범위는 화살표 Y로 표시한 범위가 된다.
- <96> 다시 말해 이것은, 존재하는 계조 재현성을 손상시키지 않고, 전체 휘도를 저감할 수 있게 된다.
- <97> 이때, 만약 이 휘도변동 폭이 큰 것으로, 전체 휘도의 변화가 커져, 그 변화를 시인할 수 있게 되어, 화질의 저하로서 느껴질 염려가 있을 경우에는, 휘도 변화 폭에 대하여, 제한값을 설치함으로써 대응하면 된다.
- <98> 이것을 위해서는, 상기한 바와 같이 신호 진폭 기준전압 V_{ofs} 의 전위의 상한값을 설치하도록 하면 된다.
- <99> 또한, 100% 휘도에 대한 변화량으로부터, 변화 상한값을 결정하도록 하는 것도 일례이다. 예를 들면 그것의 상한은, 화질을 크게 손상시키지 않는 것을 조건으로, 최대계조에서의 발광 휘도가 3/4(75%)으로 떨어질 때까지를 고려하여, 계조값에서 1/8(12.5%) 상당에서의 전위 정도 이하로 설치하는 것을 목표로 해도 된다. 이 정도의 전체 휘도의 변화이면, 시청자에게 화질의 저하를 느끼게 하지 않을 수 있다.
- <100> 이상과 같이 본 실시예에서는, 프레임에 있어서의 최소 계조값을 검출하고, 신호 진폭 기준전압 V_{ofs} 로서의 변화량을 구하고, 각 화소회로(10)에 공급하는 신호 진폭 기준전압 V_{ofs} 를 변화시킴으로써, 계조 재현성을 유지한 채 전체 휘도를 콘트롤하여, 소비 전력을 저감한다.
- <101> 최소 계조값의 검출로부터 신호 진폭 기준전압 V_{ofs} 의 변화까지의 동작 순서를, 이하, 도 8에서 설명한다.
- <102> 우선 처리 <S1>로서, 최소 계조 검출부(3)은, 표시 데이터 신호의 1 프레임 내에서, 표시색마다 최소 계조값 S_{min_r} , S_{min_g} , S_{min_b} 을 검출한다.
- <103> 다음에, 처리 <S2>로서, 최소 신호값 계산부(4)은, 최소 계조값 S_{min_r} , S_{min_g} , S_{min_b} 의 각각을, 데이터 드라이버(11)의 출력 전압값(신호값 V_{sig} 으로서의 전압값)으로 환산하고, 그 중에서 최소의 것을 선택하여, 그것을 최소신호값($V_{sig}(S_{min})$)으로 한다.
- <104> 다음에, 처리 <S3>로서, 진폭 기준전압 결정부(5)은, 최소신호값($V_{sig}(S_{min})$)과, 이 최소신호값 $V_{sig}(S_{min})$ 의 색에서의 0% 계조시의 신호값($V_{sig}(0)$)과의 차이($\Delta V_{sig(MIN)}=V_{sig}(S_{min})-V_{sig}(0)$)을 산출한다.
- <105> 그리고, 처리 <S4>로서, 진폭 기준전압 결정부(5)은, 신호 진폭 기준전압 V_{ofs} 의 디폴트 값($V_{ofs_default}$)에 대하여, 차이 $\Delta V_{sig(MIN)}$ 을 가산함으로써, 화소회로(10)에 공급해야 할 신호 진폭 기준전압 V_{ofs} 의 전위(V_{ofs_out})을 산출한다($V_{ofs_out}=V_{ofs_default}+\Delta V_{sig(MIN)}$).
- <106> 이렇게 하여, 최소 계조값에 입각한 신호 진폭 기준전압 $V_{ofs}(V_{ofs_out})$ 을 결정하고, 이 정보를 진폭 기준전압 가변부(6)에 출력한다. 이에 따라, 진폭 기준전압 가변부(6)에 있어서, 신호 진폭 기준전압 V_{ofs} 의 진압변환이 행해진다.
- <107> 이때, 상기한 바와 같이, 산출된 전압값 V_{ofs_out} 가, V_{ofs} 상한값 정보를 초과하는 값이었던 경우에는, 화소회로(10)에 공급해야 할 신호 진폭 기준전압 V_{ofs} 의 전위를, 그것의 상한값으로 한다.
- <108> 도 9은, 진폭 기준전압 가변부(6)의 구성의 일례를 나타내고 있다. 예를 들면, 도면과 같이 전원 가변 콘트롤부(51), 디지털 포텐시오미터(52), 저항 R1을 구비한 구성으로 된다.
- <109> 전원 가변 콘트롤부(51)는, 입력 전압 V_{in} 에 대해서 전압 가변한 출력 전압 V_{out} 를 얻는다.
- <110> 일반적인, 전원가변 콘트롤 회로는, 스위칭 레귤레이터와 시리즈 레귤레이터로 대별되지만, 출력 전압 V_{out} 를 가변 콘트롤하는 방법은 기본적으로 동일하다. 전압 가변량을 비교적 많이 받고 싶은 경우에는, 효율의 관계상 스위칭 레귤레이터가 선택되는 것이 대부분이다.
- <111> 전원 가변 콘트롤부(51)에는, 출력 전압을 어떤 전위에서 피드백시키기 위한 FB 단자가 설치되어 있고, 이 전위를 어떤 일정값으로 유지하려고 하는 동작으로 출력 전압을 안정화시킨다. FB 전위는 일반적으로 1~3V 정도이기 때문에, 출력 전압을 저항 분압하고, FB 단자에 접속하는 구성에 의해, 전압 가변 제어가 가능해진다.
- <112> 즉 FB 전위는 어떤 값(예를 들면 2V)으로 정해져 있기 때문에, 출력 전압을 가변시키기 위해서는 저항 분압의 비를 바꾸면 된다.

- <113> 이 때문에 한쪽을 고정 저항 R1, 또 한쪽을 저항값 가변의 디지털 제어가 가능한 디지털 포텐시오미터 (52)를 사용한다. 진폭 기준전압 결정부(5)가, 산출한 전압값 Vofs_out를 얻기 위한 디지털 값을 디지털 포텐시오미터(52)에 공급하고, 저항값을 가변제어함으로써 출력 전압 Vout로서, 전압값 Vofs_out의 신호 진폭 기준전압 Vofs가 얻어지고, 이것이 유기 EL 디스플레이 패널 모듈(1)의 각 화소회로(10)에 공급된다.
- <114> 상기 도 8의 처리 <S1>~ <S4>이 1 프레임 기간마다 행해지고, 이것에 의해 진폭 기준전압 가변부(6)에서, 1 프레임 기간마다, 신호 진폭 기준전압 Vofs가 가변제어된다.
- <115> 이렇게 하여 신호 진폭 기준전압 Vofs가 가변제어됨으로써, 유기 EL 디스플레이 패널 모듈(1)에서는, 각 프레임에 있어서 계조 재현성을 유지한 채, 전체 회로의 저감이 행해져, 소비 전력이 저감된다.
- <116> 이때, 가변제어된 신호 진폭 기준전압 Vofs의 공급과, 가변제어에 위한 기준이 된 현재의 프레임의 유기 EL 디스플레이 패널 모듈(1)에서의 표시 타이밍은, 적절하게 합치되지 않으면 안된다. 따라서, 최소 계조 검출부(3)에서의 처리로부터 진폭 기준전압 가변부(6)에서의 신호 진폭 기준전압 Vofs의 가변제어까지의 처리 시간에 의해 발생하는 응답 지연을 보정하기 위해, 표시 데이터 지연부(2)가 설치되는 것은 먼저 서술하였다.
- <117> 표시 데이터 지연부(2)에 있어서의 적절한 지연량은 다음과 같이 설정한다.
- <118> 지연을 발생시키는 요인은, 「(1) 1 프레임의 최소 계조값의 검출로부터, 신호 진폭 기준전압 Vofs의 적절한 전압값 Vofs_out를 산출할 때까지의 지연」과, 「(2) 진폭 기준전압 가변부(6)가 전압값 Vofs_out의 정보를 받아들이고 나서, 출력 전압이 그 전압값이 될 때까지의 지연」으로 나뉜다.
- <119> 상기 (1)에 대해서는, 1 프레임의 최소 계조값을 산출하기 위해서, 최저라도 “1 프레임”의 지연이 발생한다. 상기 (2)에 대해서는, 전원 변환회로의 성능에도 따르지만, 이것의 응답 지연을 “aH”(H는 수평기간)이라고 가정한다.(일반적으로 수 H 정도가 가능하다고 생각된다). 따라서, 표시 데이터 지연부(2)에서는, 1 프레임+aH분의 데이터 지연을 행하도록 하면 된다.
- <120> 이상과 같이 본 실시예에서는, 1 프레임마다, 화소의 최소 계조값을 검출하고, 최소 계조값에 근거하여 신호 진폭 기준전압 Vofs를 변화시킨다. 이것은 표시 내용의 계조성을 손상하지 않고 전체의 휘도저하를 모도하게 된다. 이것에 의해, 신호 진폭 기준전압의 전압가변이라고 하는 간단한 콘트롤로, 화질의 저하를 최소한으로 억제하면서, 전체 휘도를 억제, 다시 말해, 소비 전력의 억제를 실현할 수 있다고 하는 효과가 있다.
- <121> 그리고, 자발광형 플랫 패널 디스플레이의 화질저하를 시인시키지 않도록 저소비 전력화를 모도하는 것을 실현할 수 있기 때문에, 표시장치를 배터리 동작 기기로 하면, 동작시간을 장시간화하는 것에 공헌하고, 또한 AC 콘텐츠에서의 전원을 얻는 기기이면 절전이나 전기세의 절약에 공헌 가능하게 된다.
- <122> 실시예로서는, 다양한 변형예를 고려할 수 있다.
- <123> 예를 들면 상기 실시예에서는, 모든 화소회로에 공통의 신호 진폭 기준전압 Vofs를 제공하는 구성을 나타냈지만, 화소회로(10)로서는, R(적색)용 화소회로, G(녹색)용 화소회로, B(청색)용 화소회로가 배열되어 있다. 이들 색마다의 화소회로에 대하여 각각 신호 진폭 기준전압 Vofs의 라인을 독립하여 설치하여, 상기 신호 진폭 기준전압 Vofs의 가변처리를 색마다 하여도 된다. 그 경우, 각 색에 관한 최소 계조값에 근거하여 그 색의 신호 진폭 기준전압 Vofs의 가변제어를 행하도록 하면 된다.
- <124> 또한 상기 실시예에서는, 최소 계조 검출부(3)에서는 색 마다의 최소 계조값을 검출했지만, 색을 구별하지 않고 최소 계조값을 검출하고, 그것의 최소 계조값에 근거하여 신호 진폭 기준전압 Vofs로서의 최적의 전압값 Vofs_out를 구한다고 하는 방법도 생각된다.
- <125> 더구나, 반드시 「최소」의 계조값을 기준으로 하지 않아도, 다소라면 어느 정도(예를 들면 시인할 수 있는 화질에 영향이 없는 정도)의 저휘도측의 계조를 붕괴시켜도 좋다고 생각하면, 최소 계조값 부근의 값을 기준으로 하여 신호 진폭 기준전압 Vofs를 제어하는 것도 고려할 수 있다.
- <126> 또한, 1 프레임 기간 단위로 최소 계조값의 검출, 신호 진폭 기준전압 Vofs의 변환을 행하도록 했지만, 예를 들면 2프레임 기간 등, 다른 단위 기간에 동일한 동작을 하여도 된다.
- <127> 또한, 유기 EL 디스플레이 패널 모듈(1)에 있어서의 화소회로 구성을 도 3에 나타냈지만, 본 발명은, 도 3 이외의 화소회로 구성을 채용하는 경우도 적용할 수 있다. 특히 액티브 매트릭스 방식으로 화소구동을 행하는 표시장치에 적합하다.

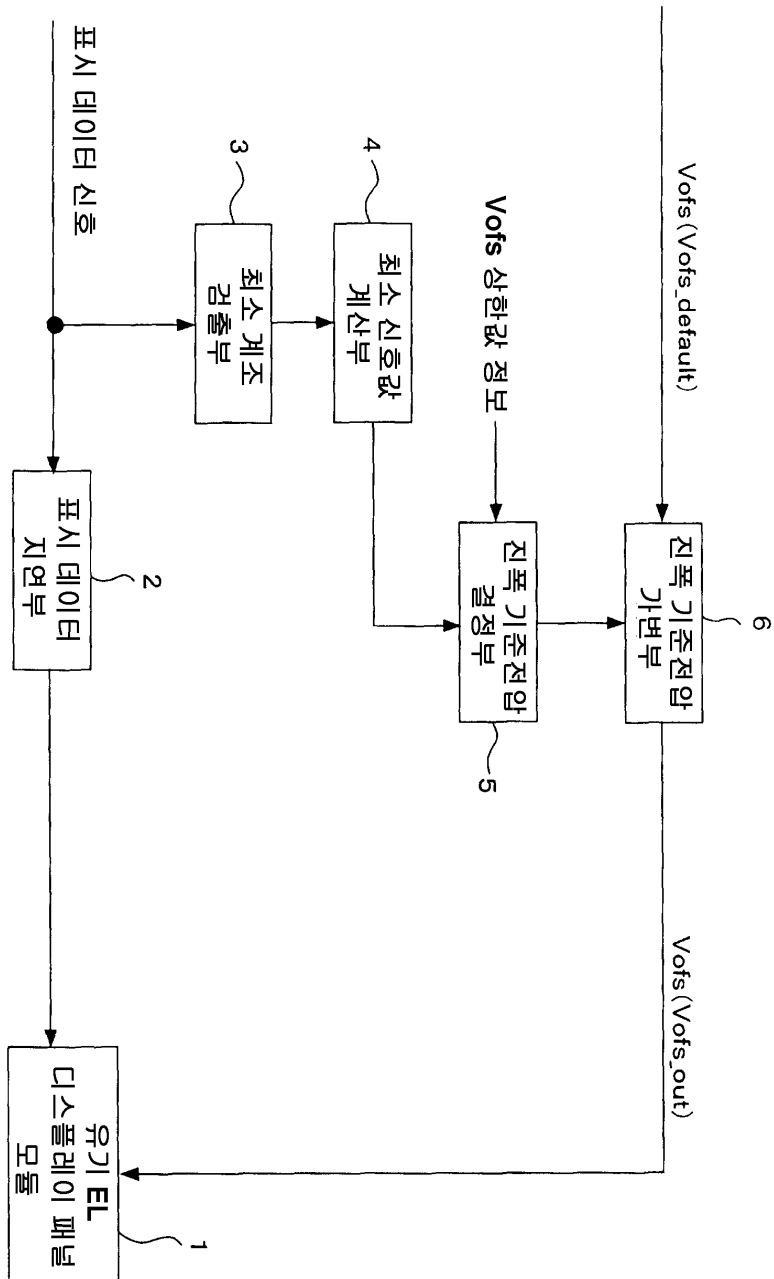
<128> 특히 말하면, 구동 트랜지스터의 V_{th} 특성 캔슬 동작을 행한 후에, 구동 트랜지스터의 게이트에 신호 진폭 기준전압 V_{ofs} 의 전위, 소스에 $V_{ofs}-V_{th}$ 의 전위가 재현되고, 그 후에 신호값 V_{sig} 의 전위를 게이트 전위에 공급함으로써, 게이트·소스간 전압 V_{gs} 로서 「 $V_{th}+(V_{sig}-V_{ofs})$ 」의 전위를 기록하도록 하는 동작을 하는 화소 회로이면, 모두 본 발명을 적용가능하다.

도면의 간단한 설명

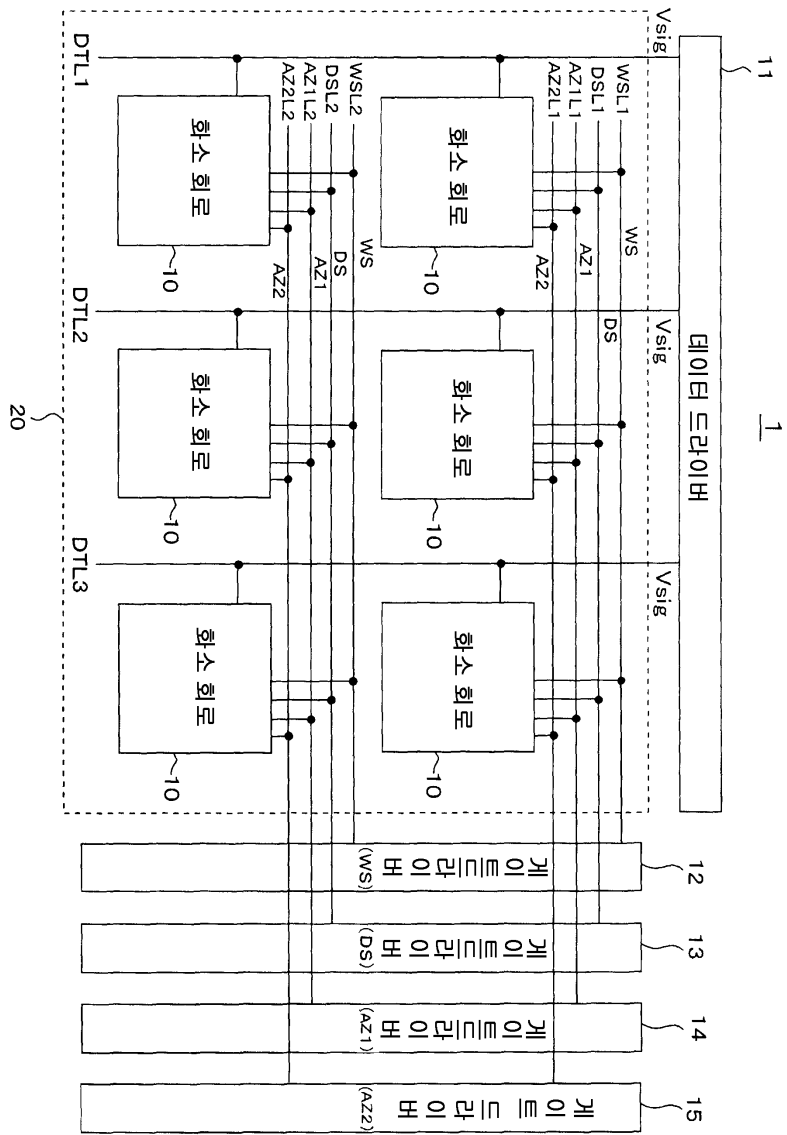
- <129> 도 1은 본 발명의 실시예의 표시장치의 구성의 블록도이다.
- <130> 도 2는 실시예의 유기 EL 디스플레이 패널 모듈의 설명도이다.
- <131> 도 3은 실시예에 화소회로의 설명도이다.
- <132> 도 4는 실시예의 화소회로의 동작의 설명도이다.
- <133> 도 5는 실시예의 신호 진폭 기준전압의 변화에 의한 게이트·소스간 전압변동의 설명도이다.
- <134> 도 6은 유기 EL 소자의 I-V특성의 설명도이다.
- <135> 도 7은 실시예의 동작에 있어서 계조성이 유지되는 설명도이다.
- <136> 도 8은 실시예의 신호 진폭 기준전압의 결정을 위한 처리의 설명도이다.
- <137> 도 9는 실시예의 진폭 기준전압 가변부의 설명도이다.
- <138> * 도면의 주요부분에 대한 부호의 설명 *
- <139> 1: 유기 EL 디스플레이 패널 모듈
- <140> 2: 표시 데이터 지연부
- <141> 3: 최소 계조 검출부
- <142> 4: 최소 신호값 계산부
- <143> 5: 진폭 기준전압 결정부
- <144> 6: 진폭 기준전압 가변부
- <145> 10: 화소회로
- <146> 11: 데이터 드라이버
- <147> 12, 13, 14, 15: 게이트 드라이버
- <148> 20: 화소 어레이부
- <149> 30: 유기 EL 소자
- <150> Cs: 저장용량
- <151> Tr1: 샘플링 트랜지스터
- <152> Tr2: 구동 트랜지스터
- <153> Tr3: 스위칭 트랜지스터
- <154> Tr4: 리셋용 트랜지스터
- <155> Tr5: 진폭 기준 설정용 트랜지스터

도면

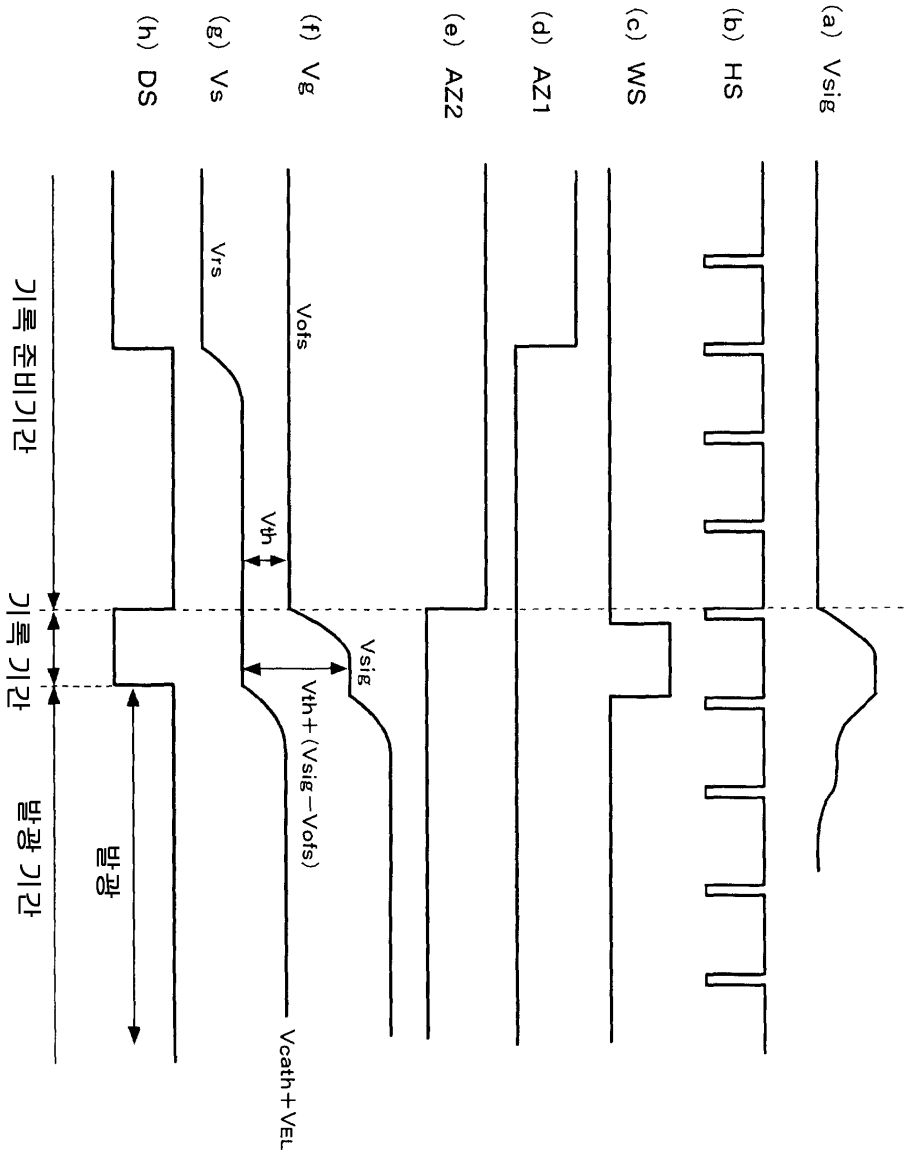
도면1



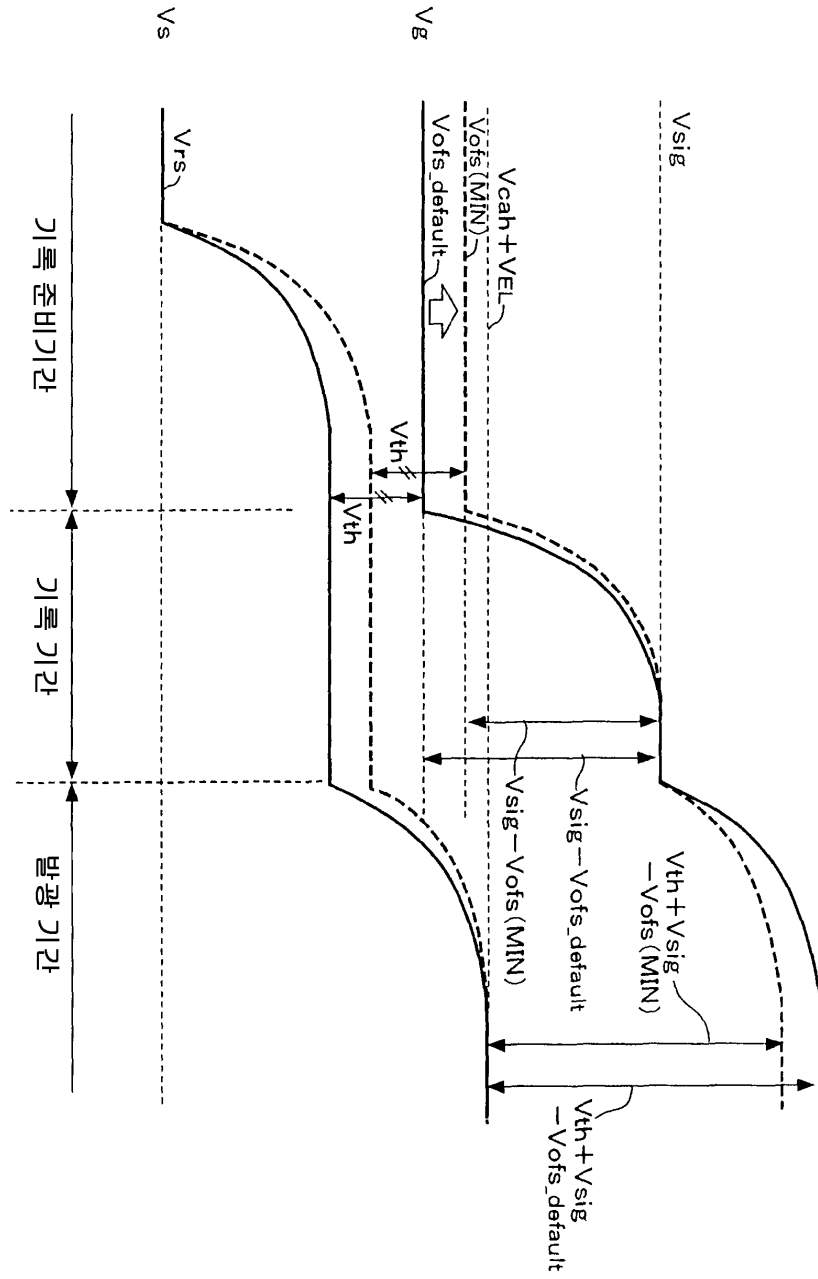
도면2



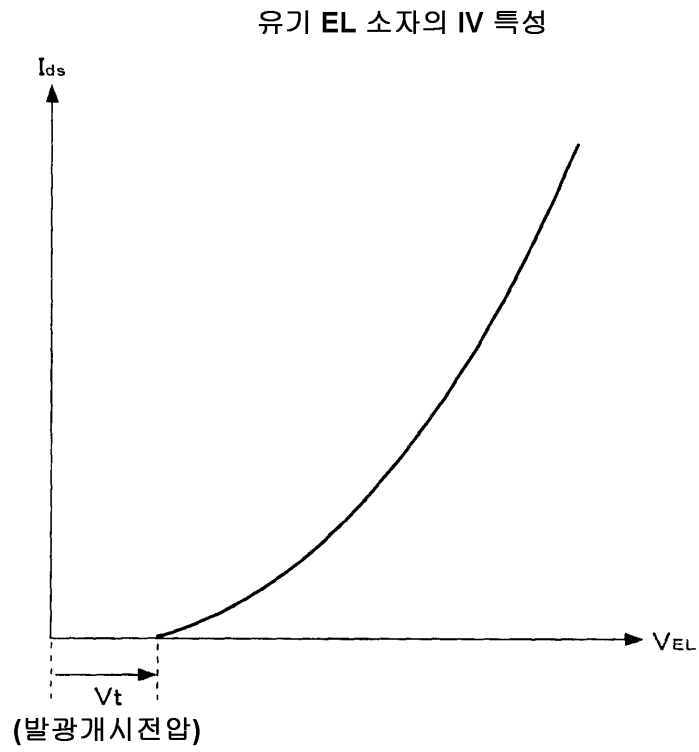
도면4



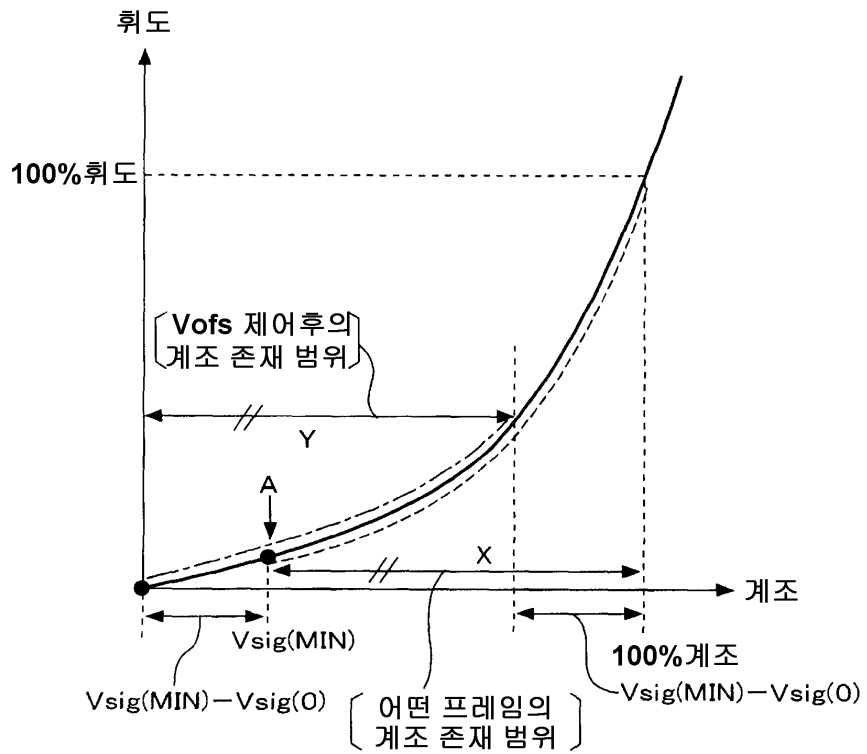
도면5

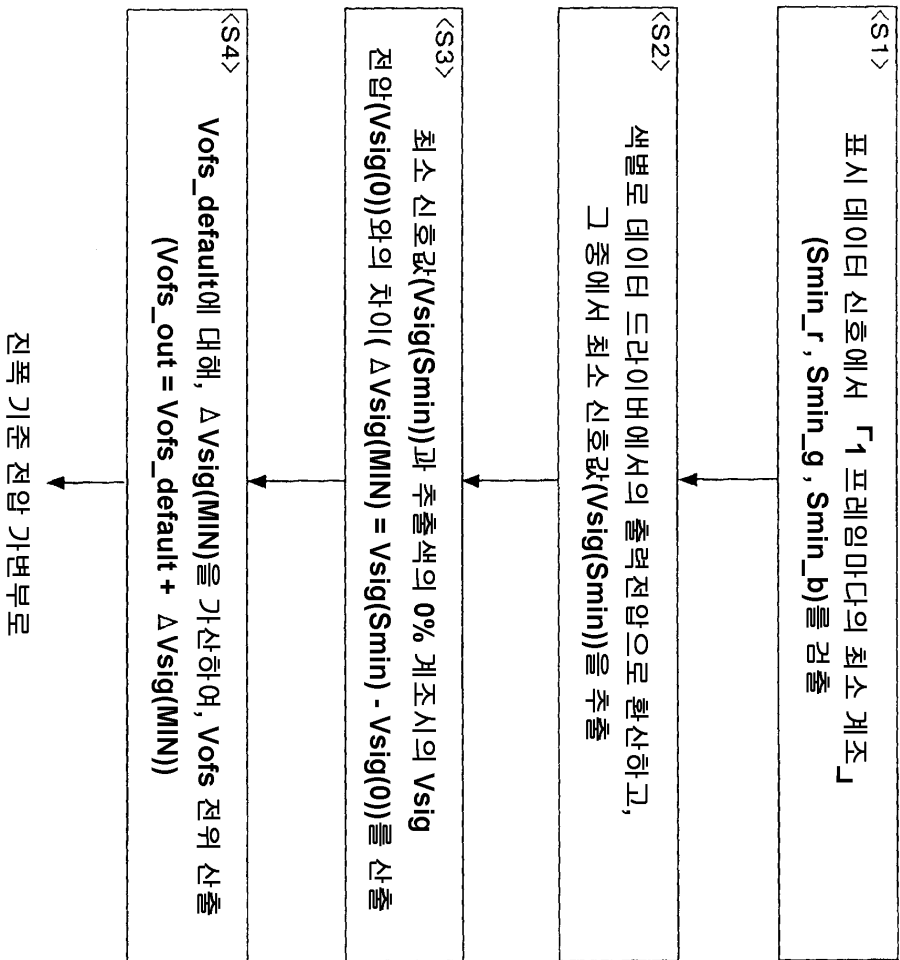


도면6



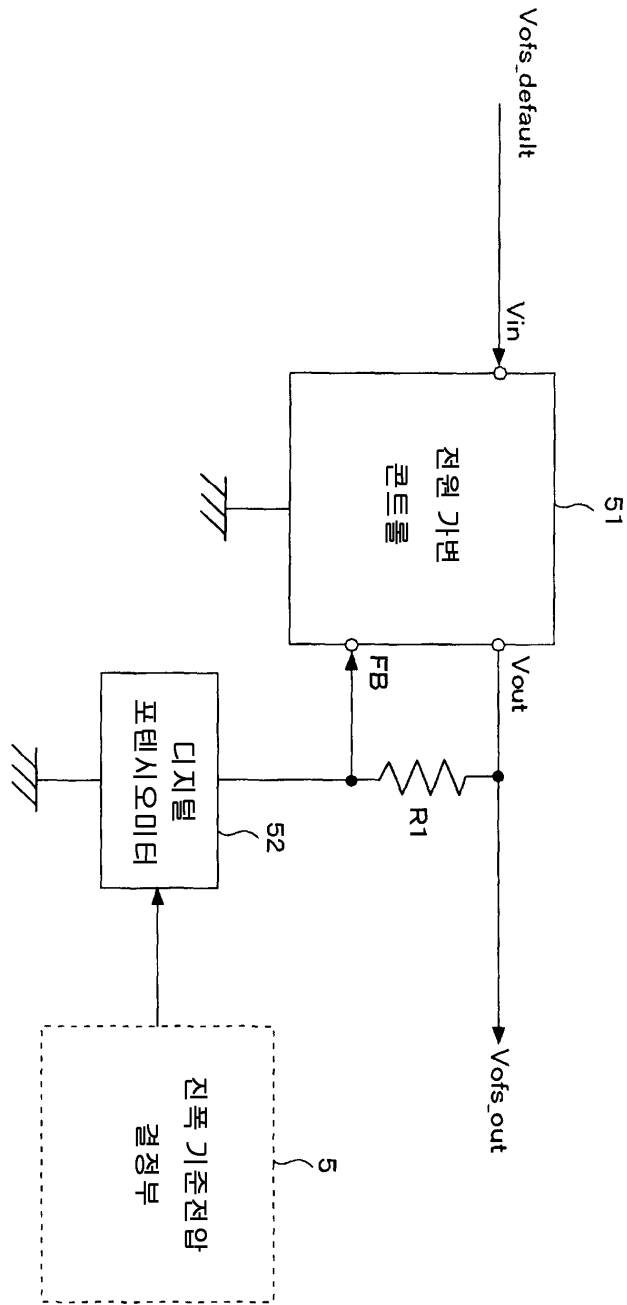
도면7





도면8

도면9



도 9 (진폭 기준전압 가변수)

专利名称(译)	显示装置和显示驱动方法		
公开(公告)号	KR1020090031237A	公开(公告)日	2009-03-25
申请号	KR1020080089105	申请日	2008-09-10
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	OZAWA ATSUSHI		
发明人	OZAWA,ATSUSHI		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H01L51/50		
CPC分类号	G09G3/30 G09G2300/0842 H01L51/50 G09G2300/0861 G09G3/20 G09G2320/043 G09G3/3233 G09G2330/021 G09G2300/0819 H01L51/5012		
代理人(译)	LEE HWA我		
优先权	2007243607 2007-09-20 JP		
外部链接	Espacenet		

摘要(译)

渐变没有受伤，并且计划减少电力浪费很简单。它具有在一帧的标记内容中不存在基本灰度的情况。信号幅度参考电压 (vofs电压) 增加。以这种方式，标记的内容使得与信号值电压的电位差对于帧的所有像素电路而言都很小。在确保帧的所有像素的色调级再现性的同时降低整体亮度。据此，虽然抑制了图像质量的下降，但是可以简单地实现功耗的降低。特别地，检测帧的像素中的最小灰度级。以这种方式，它从0%灰度级知道该范围的灰度级到帧内的最小灰度级是不存在的。因此，***和信号幅度参考电压被改变。显示装置，功耗，有机电致发光，灰度检测，幅度参考电压。

