



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.

H05B 33/26 (2006.01)  
G09G 3/30 (2006.01)  
G09G 3/20 (2006.01)  
H05B 33/02 (2006.01)

(11) 공개번호 10-2007-0037687  
(43) 공개일자 2007년04월06일

(21) 출원번호 10-2006-0096910  
(22) 출원일자 2006년10월02일  
    심사청구일자 2006년10월02일

(30) 우선권주장 JP-P-2005-00290423 2005년10월03일 일본(JP)  
                  JP-P-2006-00248114 2006년09월13일 일본(JP)

(71) 출원인 산요덴키가부시키가이샤  
            일본 오사카후 모리구치시 게이한 혼도오리 2쵸메 5반 5고

(72) 발명자 마쯔모토 쇼이찌로  
            일본 기후켄 오가끼시 미도리쵸 4-5 레일시티 507

(74) 대리인 장수길  
            이중희  
            구영창

전체 청구항 수 : 총 27 항

(54) 표시 패널

(57) 요약

EL 소자에 전력을 공급하는 구동 전류 배선이, 표시 영역 내에 배치되는 지배선 이외에, 표시 영역의 주변부의 2번 이상을 따라, 지배선보다 단면적이 큰 간배선을 구비한다. 간배선을, 표시 영역을 둘러싸도록 배치함으로써, 전원 단자로부터 화소까지의 구동 전원 배선의 경로 중, 간배선의 비율을 높인다. 이에 의해 구동 전원의 전압 강하를 작게 하여, EL 패널의 각 EL 소자에 균일한 전력 공급을 실현한다.

대표도

도 3

특허청구의 범위

청구항 1.

표시 영역 내에 매트릭스 형상으로 배치된 복수의 화소를 구비하는 표시 패널에 있어서,  
각 화소에는, 전원 배선으로부터 공급되는 전력에 따른 표시 동작을 행하는 표시 소자가 형성되고,  
상기 전원 배선은,  
상기 표시 영역 내에 배치되며, 상기 표시 소자에 전기적으로 접속되어 그 표시 소자에 전력을 공급하는 복수의 지배선과,  
상기 표시 영역의 주변부에 배치되며, 상기 복수의 지배선에 전기적으로 접속된 간배선을 갖고,  
상기 표시 영역의 주변부의 적어도 2변을 따라, 상기 간배선이 형성되어 있고, 상기 간배선의 배선 폭은, 상기 지배선의 배선 폭보다 굵은 표시 패널.

## 청구항 2.

제1항에 있어서,  
상기 간배선은, 상기 표시 영역의 주변부의 4변을 따라 배치되어 있는 표시 패널.

## 청구항 3.

제1항에 있어서,  
상기 간배선은 표시 영역의 전체 둘레를 둘러싸서 배치되는 표시 패널.

## 청구항 4.

제1항에 있어서,  
상기 간배선의 단면적은, 상기 지배선의 단면적보다 큰 표시 패널.

## 청구항 5.

제1항에 있어서,  
상기 간배선의 단면적은, 상기 지배선의 2배 이상인 표시 패널.

## 청구항 6.

제1항에 있어서,  
상기 표시 소자는, 전류 구동형의 일렉트로루미네센스 소자인 표시 패널.

## 청구항 7.

제1항에 있어서,

상기 간배선은, 상기 지배선과 동시에 형성되며 동일 재료로 이루어지는 제1 배선층 외에, 그 배선층과는 별도로 형성되며, 그 배선층에 전기적으로 접속된 제2 배선층을 구비하는 표시 패널.

#### 청구항 8.

제7항에 있어서,

상기 표시 소자는, 화소마다 개별의 하부 전극과, 각 화소에서 공통의 상부 전극을 갖고,

상기 제2 배선층은, 상기 상부 전극과 동시에 형성되며, 동일 재료로 구성되어 있는 표시 패널.

#### 청구항 9.

제8항에 있어서,

상기 제2 배선층은, 상기 표시 영역의 주변 영역에서, 상기 제1 배선층 상에 형성된 절연층의 더 상층에 형성되어 있는 표시 패널.

#### 청구항 10.

표시 영역 내에 매트릭스 형상으로 배치된 복수의 화소를 구비하는 표시 패널에 있어서,

각 화소에는, 전원 배선으로부터 공급되는 전력에 따른 표시 동작을 행하는 표시 소자가 형성되고,

상기 전원 배선은,

상기 표시 영역 내에 배치되며, 상기 표시 소자에 전기적으로 접속되어 그 표시 소자에 전력을 공급하는 복수의 지배선과,

상기 표시 영역의 주변부에 배치되며, 상기 복수의 지배선에 전기적으로 접속된 간배선을 갖고,

상기 표시 영역의 주변부의 적어도 3변을 따라, 상기 간배선이 형성되어 있는 표시 패널.

#### 청구항 11.

제10항에 있어서,

상기 표시 영역의 주변부의 적어도 2변에서, 상기 간배선의 배선 폭은, 상기 지배선의 배선 폭보다 굵은 표시 패널.

#### 청구항 12.

제10항에 있어서,

상기 간배선은, 상기 표시 영역의 주변부의 4변을 따라 배치되어 있는 표시 패널.

#### 청구항 13.

제10항에 있어서,

상기 간배선은 표시 영역의 전체 둘레를 둘러싸서 배치되는 표시 패널.

#### 청구항 14.

제10항에 있어서,

상기 간배선의 단면적은, 상기 지배선의 단면적보다 큰 표시 패널.

#### 청구항 15.

제10항에 있어서,

상기 간배선의 단면적은, 상기 지배선의 2배 이상인 표시 패널.

#### 청구항 16.

제10항에 있어서,

상기 표시 소자는, 전류 구동형의 일렉트로루미네센스 소자인 표시 패널.

#### 청구항 17.

제10항에 있어서,

상기 간배선은, 상기 지배선과 동시에 형성되며 동일 재료로 이루어지는 제1 배선층 외에, 그 배선층과는 별도로 형성되며, 그 배선층에 전기적으로 접속된 제2 배선층을 구비하는 표시 패널.

#### 청구항 18.

제17항에 있어서,

상기 표시 소자는, 화소마다 개별의 하부 전극과, 각 화소에서 공통의 상부 전극을 갖고,

상기 제2 배선층은, 상기 상부 전극과 동시에 형성되며, 동일 재료로 구성되어 있는 표시 패널.

#### 청구항 19.

제18항에 있어서,

상기 제2 배선층은, 상기 표시 영역의 주변 영역에서, 상기 제1 배선층 상에 형성된 절연층의 더 상층에 형성되어 있는 표시 패널.

## 청구항 20.

표시 영역 내에 매트릭스 형상으로 배치된 복수의 화소를 구비하는 표시 패널에 있어서,  
각 화소에는, 전원 배선으로부터 공급되는 전력에 따른 표시 동작을 행하는 표시 소자가 형성되고,  
상기 전원 배선은,  
상기 표시 영역 내에 배치되며, 상기 표시 소자에 전기적으로 접속되어 그 표시 소자에 전력을 공급하는 복수의 지배선과,  
상기 표시 영역의 주변부에 배치되며, 상기 복수의 지배선에 전기적으로 접속된 간배선을 갖고,  
상기 전원 배선이 전기적으로 접속되는 외부 접속 단자는, 상기 표시 영역의 수직 주사 방향을 따른 제1 변에 형성되고,  
상기 간배선은, 상기 제1 변으로부터 연장되어, 적어도 상기 표시 영역의 수평 주사 방향을 따른 제2 변과, 상기 제2 변에  
상기 표시 영역을 사이에 두고 대향하는 제4 변을 따라 형성되고,  
상기 복수의 지배선은, 그 제2 변 및 제4 변에 각각 접속되며, 또한 각각 수직 주사 방향을 따라 형성되어 있는 표시 패널.

## 청구항 21.

제20항에 있어서,  
상기 간배선은, 상기 표시 영역의 주변부에서, 상기 외부 접속 단자가 형성된 상기 제1 변과 상기 표시 영역을 사이에 두고  
대향하는 제3 변에도 형성되고,  
상기 제1 변에 배치된 상기 간배선의 단면적보다 상기 제3 변에 배치된 상기 간배선의 단면적이 큰 표시 패널.

## 청구항 22.

제20항에 있어서,  
상기 간배선의 단면적은, 상기 지배선의 단면적보다 큰 표시 패널.

## 청구항 23.

제20항에 있어서,  
상기 간배선의 단면적은, 상기 지배선의 2배 이상인 표시 패널.

## 청구항 24.

제20항에 있어서,  
상기 표시 소자는, 전류 구동형의 일렉트로루미네센스 소자인 표시 패널.

## 청구항 25.

제20항에 있어서,

상기 간배선은, 상기 지배선과 동시에 형성되며 동일 재료로 이루어지는 제1 배선층 외에, 그 배선층과는 별도로 형성되며, 그 배선층에 전기적으로 접속된 제2 배선층을 구비하는 표시 패널.

## 청구항 26.

제25항에 있어서,

상기 표시 소자는, 화소마다 개별의 하부 전극과, 각 화소에서 공통의 상부 전극을 갖고,

상기 제2 배선층은, 상기 상부 전극과 동시에 형성되며, 동일 재료로 구성되어 있는 표시 패널.

## 청구항 27.

제26항에 있어서,

상기 제2 배선층은, 상기 표시 영역의 주변 영역에서, 상기 제1 배선층 상에 형성된 절연층의 더 상층에 형성되어 있는 표시 패널.

명세서

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 복수의 화소가 매트릭스 배치된 표시 패널, 특히, 각 화소의 표시 소자에 전력을 공급하는 배선에 관한 것이다.

전류 구동형 표시 소자로서, 자발광형의 일렉트로루미네센스(EL) 소자, 특히 발광층에 유기 발광 재료를 이용한 유기 EL 소자가 알려져 있다. 또한, 각 화소에 화소 트랜지스터(박막 트랜지스터:TFT)를 형성하고, 이 트랜지스터에 의해 화소마다 표시 소자를 제어하는 소위 액티브 매트릭스형의 표시 장치는, 고품질의 표시를 실현하는 데 유리하고, 표시 소자로서, 상기 EL 소자를 채용한 액티브 매트릭스형 표시 장치의 개발도 진행되고 있다.

도 1은, 액티브 매트릭스형 EL 표시 장치의 1 화소당의 등가 회로의 일례를 도시하고 있다. 표시 장치의 수평 주사 방향(행 방향)으로 게이트 라인(GL)이, 또한 수직 주사 방향(열 방향)으로는 데이터 라인(DL) 및 전원 라인(PL)이 형성되어 있다. 각 화소는, n채널형 박막 트랜지스터로 이루어지는 선택 트랜지스터(Ts), 축적 용량(Cs), p채널의 소자 구동 트랜지스터(Td), 유기 EL 소자(55)를 갖는다. 선택 트랜지스터(Ts)는, 그 드레인이 수직 주사 방향으로 배열된 각 화소에 데이터 신호를 공급하는 데이터 라인(DL)에 접속되고, 그 게이트는 수평 주사 방향으로 배열된 화소를 선택하는 게이트 라인(GL)에 접속되고, 또한 소스는, 소자 구동 트랜지스터(Td)의 게이트에 접속되어 있다.

또한, 소자 구동 트랜지스터(Td)는, 그 소스가 전원 라인(PL)에 접속되고, 드레인은 유기 EL 소자(55)의 애노드에 접속되어 있다. 또한, 이 유기 EL 소자(55)의 캐소드는, 각 화소 공통으로 형성된 캐소드 전원(CV)에 접속되어 있다. 또한, 소자 구동 트랜지스터(Td)의 게이트 및 선택 트랜지스터(Ts)의 소스 사이에는, 축적 용량(Cs)의 한쪽의 전극이 접속되고, 그 축적 용량(Cs)의 다른쪽의 전극은, 예를 들면 그라운드나, 전원 라인 등의 일정 전압의 전원에 접속되어 있다.

이와 같은 회로에서, 선택 신호가 출력되어, 게이트 라인(GL)이 High 레벨로 되면, 선택 트랜지스터(Ts)가 온하여, 데이터 라인(DL)의 데이터 신호가, 선택 트랜지스터(Ts)를 통하여 축적 용량(Cs)에 공급됨과 함께, 소자 구동 트랜지스터(Td)의

게이트에 공급되고, 소자 구동 트랜지스터(Td)가, 그 게이트 신호 전압에 따른 구동 전류를 전원 라인(PL)으로부터 유기 EL 소자(55)에 공급하고, EL 소자(55)는, 이 구동 전류에 따른 휘도로 발광한다. 또한, 축적 용량(Cs)이 공급된 데이터 신호에 따른 전하를 유지함으로써, 소자 구동 트랜지스터(Td)의 게이트 전압이, 일정 기간 데이터 신호에 따른 전압으로 유지된다. 따라서, 게이트 라인(GL)이 Low 레벨로 되어도, 축적 용량(Cs)의 유지 전압에 의해 소자 구동 트랜지스터(Td)가 동작하여 구동 전류의 공급이 유지되어, 유기 EL 소자(55)의 발광이 계속된다.

도 2는, 특허 문헌1에 개시된 유기 EL 표시 패널(100)의 개략적인 구성을 도시하는 평면도이다. 이 도면에서, 가장 외측의 실선은 투명한 패널 기판(102)을 나타낸다. 또한, 패널 기판(102)에는, 그 중앙 약간 상측에, 전술한 화소가 매트릭스 형상으로 배치된 표시 영역(104)이 형성되어 있다. 표시 영역(104)의 외측에서, 패널의 수평 주사 방향을 따른 변의 한쪽(여기서는 상변측)에는, 데이터 라인(DL)에 데이터 신호를 출력하는 수평 주사 구동 회로(이하, H계 드라이버라고 함)(106)가 형성되어 있다. 또한, 패널의 수평 주사 방향을 따른 변의 다른쪽(여기서는 하변측)에는, 패널(100)에 데이터 신호나, 각종 타이밍 신호, 전원 등을 공급하기 위한 외부 접속 단자(T)가 형성되어 있다. 표시 영역(104)의 외측에서, 패널의 수직 주사 방향에 따른 좌우의 변에는, 게이트 라인(GL)에 순차적으로 선택 신호(게이트 신호)를 출력하는 수직 주사 구동 회로(이하, V계 드라이버라고 함)(108)가 형성되어 있다. 또한, 이들 드라이버(106, 108)는, 각 화소에 형성된 화소 트랜지스터와 동시에 만들어 넣어진 박막 트랜지스터 등으로 구성되어 있다.

표시 영역(104) 내에서 수직 주사 방향으로 연장되는 굵은 실선은, 전원 라인(PL)을 나타내고 있다. 개개의 전원 라인(PL)은, 표시 영역(104)의 하측의 변을 따라 연장되는 수평 방향의 광폭부(110)에 연결되어, 전체적으로 빗살 무늬 형상으로 되어 있다. 광폭부(110)는 또한, 그 중앙 부근에서, 수직 방향으로 연장되는 폭이 넓은 배선 인출부(112)에 연결되어 있다. 또한, 이 폭이 넓은 배선 인출부(112)는, 외부 접속 단자 중, 대응하는 구동 전원 단자(T1)에 접속되어 있다.

여기서, 유기 EL 표시 패널(100)의 하변에 복수 병렬된 외부 접속 단자는, 상기 구동 전원 단자(T1) 외, 캐소드 단자(T2), V계 드라이버(108)에 타이밍 신호 등을 공급하는 단자(T3), H계 드라이버(106)에 타이밍 신호나 데이터 신호를 공급하는 단자(T4) 등이다.

### 발명이 이루고자 하는 기술적 과제

각 화소의 EL 소자에 소자 구동 트랜지스터(Td)를 통하여 접속되어, 전류를 EL 소자에 공급하는 각 전원 라인(PL)은, 상기 특허 문헌1에 기재된 바와 같이, 표시 영역의 주변부의 1변을 따라 형성된 광폭부(110)에 접속되고, 이 광폭부(110)는, 역시 폭 넓게 형성된 인출 배선(112)을 통하여 전원 단자(T1)에 접속하고 있다. 광폭부(110), 폭이 넓은 인출 배선(112)을 채용하는 것은, 각 전원 라인(PL)에 대하여 가능한 한 적은 전력 손실로, 구동 전류를 공급하기 위해서이다. 그러나, 각 EL 소자에 접속된 표시 영역 내의 전원 라인(PL)에 대해서는, 단자(T1)로부터의 배선 거리가 길어질수록 그 배선 저항에 의해 발생하는 전압 강하가 커진다. 이 때문에, 전원 단자(T1)로부터의 배선 거리가 긴 위치에 있는 화소의 EL 소자일수록, 짧은 위치에 있는 화소의 EL 소자와 비교하여 발광 휘도가 낮아지게 된다. 즉, 표시 영역 내에서 EL 소자의 발광 휘도에 구배가 발생하고, 이와 같은 표시 영역 내에서의 발광 휘도의 차는, 휘도 얼룩으로서 인식되어, 표시 장치로서의 표시 품질의 저하를 피할 수 없다. 또한, 이와 같은 발광 휘도의 구배는, 표시 패널 면적이 클수록, 또한, 화소 수가 증가하여 고선명화될수록 현저해져, 표시 장치의 대형화나 고선명화의 방해로 이어진다.

본 발명은, 표시 소자에 공급되는 전력의 표시 영역 내에서의 균일화를 도모한다.

### 발명의 구성

본 발명은, 표시 영역 내에 매트릭스 형상으로 배치된 복수의 화소를 구비하는 표시 패널에 있어서, 각 화소에는, 전원 배선으로부터 공급되는 전력에 따른 표시 동작을 행하는 표시 소자가 형성되고, 상기 전원 배선은, 그 표시 영역 내에 배치되며, 상기 표시 소자에 전기적으로 접속되어 그 표시 소자에 전력을 공급하는 복수의 지배선과, 그 표시 영역의 주변부에 배치되며, 상기 복수의 지배선에 전기적으로 접속된 간배선을 갖고, 상기 표시 영역의 주변부의 적어도 2변을 따라서, 상기 간배선이 형성되어 있고, 상기 간배선 폭은, 상기 지배선의 배선 폭보다 굵다.

본 발명의 다른 양태에서는, 표시 영역 내에 매트릭스 형상으로 배치된 복수의 화소를 구비하는 표시 패널에 있어서, 각 화소에는, 전원 배선으로부터 공급되는 전력에 따른 표시 동작을 행하는 표시 소자가 형성되고, 상기 전원 배선은, 그 표시 영역 내에 배치되며, 상기 표시 소자에 전기적으로 접속되어 그 표시 소자에 전력을 공급하는 복수의 지배선과, 그 표시 영역의 주변부에 배치되며, 상기 복수의 지배선에 전기적으로 접속된 간배선을 갖고, 상기 표시 영역의 주변부의 적어도 3변을 따라서, 상기 간배선이 형성되어 있다. 또한, 이 표시 패널에서, 상기 표시 영역의 주변부의 적어도 2변에서, 상기 간배선의 배선 폭은, 상기 지배선의 배선 폭보다 굵게 할 수 있다.

본 발명의 다른 양태에서는, 표시 영역 내에 매트릭스 형상으로 배치된 복수의 화소를 구비하는 표시 패널에 있어서, 각 화소에는, 전원 배선으로부터 공급되는 전력에 따른 표시 동작을 행하는 표시 소자가 형성되고, 상기 전원 배선은, 그 표시 영역 내에 배치되며, 상기 표시 소자에 전기적으로 접속되어 그 표시 소자에 전력을 공급하는 복수의 지배선과, 그 표시 영역의 주변부에 배치되며, 상기 복수의 지배선에 전기적으로 접속된 간배선을 갖고, 상기 전원 배선이 전기적으로 접속되는 외부 접속 단자는, 상기 표시 영역의 수직 주사 방향을 따른 제1 변에 형성되고, 상기 간배선은, 상기 제1 변으로부터 연장되어, 적어도 상기 표시 영역의 수평 주사 방향을 따른 제2 변과, 상기 제2 변에 상기 표시 영역을 사이에 두고 대향하는 제4 변을 따라서 형성되고, 상기 복수의 지배선은, 그 제2 변 및 제4 변에 각각 접속되며, 또한 각각 수직 주사 방향을 따라서 형성되어 있다.

본 발명의 다른 양태에서는, 상기 간배선은, 상기 표시 영역의 주변부에서, 상기 외부 접속 단자가 형성된 상기 제1 변과 상기 표시 영역을 사이에 두고 대향하는 제3 변에도 형성되고, 상기 제1 변에 배치된 상기 간배선의 단면적보다 상기 제3 변에 배치된 상기 간배선의 단면적이 크다.

상기 표시 패널에 있어서, 상기 전원 배선이 전기적으로 접속되는 외부 접속 단자는, 상기 표시 영역의 수직 주사 방향을 따른 제1 변에 형성되고, 상기 간배선은, 적어도 상기 측면으로부터 상기 표시 영역의 수평 주사 방향을 따른 제2 변에 따라 형성되고, 그 제2 변으로부터 수직 주사 방향을 향하여 상기 복수의 지배선이 형성되어 있다.

본 발명의 다른 양태에서는, 상기 표시 패널에 있어서, 상기 간배선은, 상기 표시 영역의 주변부에서, 상기 외부 접속 단자가 형성된 상기 제1 변과 상기 표시 영역을 사이에 두고 대향하는 제3 변과, 상기 제2 변과 상기 표시 영역을 사이에 두고 대향하는 제4 변에도 형성되고, 상기 제1 변에 배치된 상기 간배선의 단면적보다 상기 제3 변에 배치된 상기 간배선의 단면적이 크다.

본 발명의 다른 양태에서는, 상기 간배선의 단면적이 상기 지배선의 단면적보다 크다. 이 간배선은, 상기 표시 영역의 주변부의 4변을 따라서 배치해도 되고, 상기 간배선은 표시 영역의 전체 둘레를 둘러싸서 배치해도 된다.

또한, 상기 표시 소자는, 예를 들면 전류 구동형의 일렉트로루미네센스 소자를 채용할 수 있다.

본 발명의 다른 양태에서는, 상기 표시 패널에 있어서, 상기 간배선은, 상기 지배선과 동시에 형성되며 동일 재료로 이루어지는 제1 배선층 외에, 그 배선층과는 별도로 형성되며, 그 배선층에 전기적으로 접속된 제2 배선층을 구비한다.

본 발명의 다른 양태에서는, 상기 표시 패널에 있어서, 상기 표시 소자는, 화소마다 개별의 하부 전극과, 각 화소에서 공통의 상부 전극을 갖고, 상기 제2 배선층은, 상기 상부 전극과 동시에 형성되며, 동일 재료로 구성되어 있다. 또한, 이 제2 배선층으로서, 상기 표시 영역의 주변 영역에서, 상기 제1 배선층 상에 형성된 절연층의 더 상층에 형성된 층을 이용할 수 있다.

표시 영역에 형성되어 각 화소의 표시 소자에 전기적으로 접속된 지배선과는 별도로, 표시 영역의 주변부의 적어도 2변 이상에, 지배선에 전기적으로 접속된 간배선을 형성함으로써, 표시 패널 전체적으로 전원 배선의 배선 저항을 저감할 수 있다. 또한, 표시 영역의 주변부에 간배선을 형성함으로써, 화소 피치 등에 제약받지 않고, 간배선의 선폭이나, 단면적 등을 늘릴 수 있다.

예를 들면, 이 간배선을 표시 영역의 주변부의 복수변을 따라 배치함으로써, 외부 접속 단자로부터, 표시 영역 내의 일단으로부터 지배선을 경유하여 전력이 각 표시 소자에 공급될 뿐만 아니라, 표시 영역의 주변부를 돌아서 들어가도록 간배선을 경유하여 지배선의 타단으로부터도 전력이 공급된다. 따라서, 화소 영역을 1방향으로 배치되는 경우의 지배선이어도 그 양단부의 전압치를 가깝게 하는 것이 가능해진다.

또한, 표시 영역의 주변부의 복수 변에 대하여 간배선이 형성되는 경우에, 전원 배선이 전기적으로 접속되는 외부 접속 단자가 가까운 변보다 먼 변의 배선 폭, 단면적을 크게 함으로써, 전압 강하가 커지는 단자로부터의 원거리측에서 배선 저항을 내려, 전압 강하를 작게 할 수 있다. 즉, 외부 전원 단자로부터 화소까지의 구동 전원 배선의 경로 중, 배선 저항이 낮은 간배선의 비율을 높일 수 있어, 전압 강하를 작게 할 수 있다.

또한, 간배선으로서, 지배선과 동시에 형성되어 동일 재료로 이루어지는 제1 배선층 외에, 제1 배선층과는 별도로 형성되며, 제1 배선층에 전기적으로 접속된 제2 배선층을 형성함으로써, 패널 평면 방향에서의 면적을 억제하면서, 간배선으로서의 단면적을 늘릴 수 있다. 따라서, 표시 면적을 줄이지 않고 전원 배선의 배선 저항의 저감을 도모할 수 있다.

(실시 형태1)

이하, 본 발명의 실시 형태를, 도면을 따라서 설명한다. 도 3은, 본 실시 형태에 따른 표시 장치로서, 각 화소에 EL 소자와 이것을 구동하는 박막 트랜지스터를 구비하는 액티브 매트릭스형 EL 표시 장치(10)의 패널 부분의 개략 구성을 도시한다. 패널 기관(12)은, 예를 들면 글래스나 플라스틱 등의 절연 기관이 이용되고, 이 패널 기관(12) 상의 표시 영역(14)에는, 복수의 화소가 매트릭스 형상으로 배치되어 있다. 표시 영역(14)의 매트릭스의 수평 주사(행) 방향으로는, 행마다 게이트 라인(16)(GL)이 형성되고, 각 게이트 라인(16)에 순차적으로 선택 신호가 출력된다. 수직 주사(열) 방향으로는, 열마다 데이터 라인(18)(DL)이 형성되고, 데이터 신호가 출력된다. 또한, 전원 라인(20)(PL)이, 데이터 라인(14)과 동일하게 열마다 형성되어 있고, 각 화소의 표시 소자(피구동 소자)인 EL 소자에 동작 전력(여기서는 특히 전류)(PVDD)을 공급한다.

각 화소는, 대강 이들 라인에 의해 규정된 영역에 구성되어 있고, 1 화소는, 예를 들면, 표시 소자로서 유기 EL 소자, 선택 트랜지스터(Tr1), 소자 구동 트랜지스터(Tr2), 축적 용량(Cs)을 구비한다.

선택 트랜지스터(Tr1)는, 여기서는, n채널형 박막 트랜지스터(TFT)로 구성되고, 소자 구동 트랜지스터(Tr2)는, 여기서는, p채널형 TFT로 구성된다. 선택 트랜지스터(Tr1)는, 그 드레인이 수직 주사 방향으로 배열되는 각 화소에 데이터 전압을 공급하는 데이터 라인(18)에 접속되고, 게이트가 1 수평 주사 라인 상에 배열되는 화소를 선택하기 위한 게이트 라인(16)에 접속되어 있다.

소자 구동 트랜지스터(Tr2)는, 게이트가 선택 트랜지스터(Tr1)의 소스에 접속되고, 그 소스가 전원 라인(20)에 접속되고, 드레인이 유기 EL 소자(55)의 제1 전극(여기서는, 애노드)에 접속되어 있다. 또한, 본 실시 형태에서는, 유기 EL 소자(55)의 상기 제1 전극(애노드)은, 각 화소 개별의 패턴으로 형성되고, 한쪽의 제2 전극(캐소드)은, 각 화소 공통으로 형성되며, 그리고, 공통의 캐소드 전원 CV에 접속되어 있다. 또한, 소자 구동 트랜지스터(Tr2)의 게이트 및 선택 트랜지스터(Tr1)의 소스에는, 축적 용량(Cs)의 한쪽 전극(제1 전극)이 접속되고, 다른쪽의 전극(제2 전극)은, 정전압으로 유지되고, 여기서는, 전원 라인(20)에 접속되어, 전원 전압(PVDD)으로 유지되어 있다.

또한, 상기 선택 트랜지스터(Tr1) 및 소자 구동 트랜지스터(Tr2)는, 모두 능동층에는, 반도체 재료, 예를 들면 비정질 실리콘이나, 예를 들면 레이저 어닐링 등에 의해 다결정화된 다결정 실리콘 등의 결정성의 실리콘을 이용할 수 있다. 또한, 결정성 실리콘을 능동층에 이용한 경우, 게이트를 마스크로 하여, 능동층에 n도전형 불순물과, p도전형 불순물을 각각 도프하여, n채널형, p채널형의 박막 트랜지스터를 용이하게 형성할 수 있다.

상기 결정성 실리콘 박막 트랜지스터는, 각 화소 회로뿐만 아니라, 각 화소 회로의 트랜지스터 등을 순차적으로 선택, 제어하기 위한 주변 구동 회로의 회로 소자로서도 이용할 수 있다. 따라서, 본 실시 형태의 유기 EL 표시 장치(10)에서는, 패널 기관(12) 상에, 전술한 화소용 트랜지스터의 제조와 동시에, 화소용 트랜지스터와 마찬가지로의 구성의 결정성 실리콘 박막 트랜지스터를 형성하고, 주변 구동 회로를 내장하고 있다. 주변 구동 회로는, 여기서는, 구체적으로는 H계 드라이버(22)와 V계 드라이버(24)이고, 도 3에 도시되는 바와 같이, H계 드라이버(22)는 표시 영역(14)의 주변의 수평 주사 방향을 따른 영역에 형성하고, V계 드라이버(24)는, 표시 영역(14)의 수직 주사 방향을 따른 영역에 형성하고 있다.

또한, 표시 영역(14)의 상기 H계 드라이버(22)와 대향하는 변 영역(도 3에서는, 패널 기관의 하변 영역)에는, 구동 전원 PVDD로부터의 구동 전류를 각 화소에 공급하기 위한 구동 전류 배선의 일부인 구동 전류 간배선(26)이 배치된다. 전술한 표시 영역 내로 연장되는 각 전원 라인(지배선)(20)은, 이 간배선(26)의 형성 영역까지 연장되어 그 간배선(26)과 전기적으로 접속되어 있고, 전원 라인(20)과 간배선(26)은, 구동 전류 배선(구동 전원 배선)을 구성하고 있다. 본 실시 형태에서는, 상기 H계 드라이버(22)와 사이에 표시 영역(14)을 끼워 대향하는 주변에 형성된 간배선(26)뿐만 아니라, 이 간배선(이하 제1 간배선)(26)과 대향하는 변, 즉, H계 드라이버(22)의 형성 변에도 간배선(이하 제2 간배선)(28)이 형성되어 있다. 보다 구체적으로는, 이 예에서는, 상기 제2 간배선(28)은, H계 드라이버(22)와 표시 영역(14) 사이에 형성되어 있고, 전원 라인(20)의 제1 간배선(26)과 접속된 단부와 반대측의 단부가 각각 접속되어 있다.

여기서, 본 실시 형태에 따른 EL 표시 패널에서는, 패널 내의 H계, V계 드라이버(22, 24)나, 상기 구동 전류 배선(20, 26, 28) 등에 대하여, 각종 타이밍 신호, 데이터 신호, 전원 등을 공급하기 위한 외부 회로에 접속되는 외부 접속 단자(32)가, 패널의 수직 주사 방향을 따른 대향하는 2변 중의 1변에 형성되어 있다. 물론, 본 실시 형태는, H계 드라이버(22)와 대향하는 수평 주사 방향을 따른 변(도 3에서는 패널 하변) 등, 다른 변에 이 외부 접속 단자(32)가 형성되어 있는 경우에도 적용할 수 있고, 어느 쪽의 변에 형성하는 경우에도, 지배선(전원 라인(20))과 접속된 간배선을, 2 이상의 복수의 변을 따라 형성한다.

또한, 외부 접속 단자(32)는, 도 3의 예에서는, 전술한 바와 같이 패널 기관(12)의 좌면에 배치되고, 표시 영역(14)을 사이에 두고 V계 드라이버(24)와 대향 배치되어 있다. 또한, 이 외부 접속 단자(32)에는, 플렉시블 프린티드 서킷(이하, FPC라고 함)(30)이 접속되어 있고, 이 FPC(30)를 통하여 외부 회로에 접속되어 있다. 외부 접속 단자(32)를 패널 기관(12)의 좌면(제1 변)에 형성하는 경우, H계 드라이버용의 신호가 공급되는 H계 단자로부터 H계 드라이버(22)에의 배선, V계 드라이버용의 신호가 공급되는 V계 단자로부터 V계 드라이버(24)에의 배선, PVDD 단자로부터 구동 전류 간배선(26)에의 배선, 클럭 신호나 스타트 신호의 전압 레벨을 시프트 하는 레벨 시프터(LS), 캐소드 전원(CV) 단자로부터 공통 캐소드에의 인출 배선이, 모두 패널의 제1 변을 따라 배치된다.

도 4는, 도 3에 도시하는 유기 EL 표시 장치(10)의 패널 부분에서의 구동 전류 배선의 구성을 설명하는 도면이다. 전술한 바와 같이, 구동 전류 배선의 제1 및 제2 간배선(26, 28)은, 표시 영역(14) 주변의 수평 주사 방향을 따른 2변에 각각 형성되고, 수직 주사 방향을 따라서 연장되는 지배선(20)의 양단이 각각 간배선(26, 28)에 접속되어 있다.

그리고, 본 실시 형태에서는 간배선(26, 28)의 단면적을 지배선(20)보다 크게 형성하고 있고, 보다 구체적으로는 2배 이상 크게 하는 것이 바람직하다. 이들 구동 전류 배선을 동일한 도전층을 패터닝하여 동시에 형성하는 경우, 막 두께는 공통이기 때문에, 배선의 단면적의 조정은, 배선의 폭으로 조정한다. 즉, 도 4와 같이, 제1, 제2 간배선(26, 28)은, 지배선(20)의 각각의 선폭의 2배 이상의 선폭으로 형성되어 있다. 지배선(20)은, 표시 영역(14) 내에서 수직 주사 방향으로 배선되어 있어, 표시 면적(개구율)의 감소로 이어지기 때문에 그 선폭에는 제한이 있다. 그러나, 간배선(26, 28)은, 표시 영역의 주변부에 형성하기 때문에, 레이아웃의 여유의 허용 범위 내에서 폭을 넓히는 것이 가능하다. 따라서, 지배선(20)의 선폭을 넓힐 수 없어 전압 강하가 발생하기 쉬운 상황이라도, 이 간배선(26, 28)의 폭을 넓힘으로써, 제1 및 제2 간배선(26, 28)에서의 배선 저항을 낮추고, 또한, 이 제1 및 제2 간배선(26, 28)은 복수의 지배선(20)에 공통으로 접속되어 있기 때문에, 지배선 간에서의 전압차와, 각 지배선의 단부간에서의 전압차를 저감하는 것이 가능해진다. 따라서, 외부 접속 단자(32)로부터의 배선 거리가 긴 위치에 있는 화소에 대해서도 배선 거리가 짧은 위치에 있는 화소와 동등한 전력을 대응하는 지배선(20)으로부터 공급하는 것이 용이해진다. 또한, 물론, 구동 전류 배선의 각 부에, 막 두께나 재질이 서로 다른 도전층을 각각에 이용한 경우라도, 레이아웃의 허용 범위 내에서 제1, 제2 간배선(26, 28)의 선폭은 가능한 한 넓게 하는 것이 바람직하다.

도 5는, 본 실시 형태에 따른 구동 전류 배선의 다른 구성예를 도시한다. 또한, 상기 도 4와 공통되는 부분에는 동일 부호를 붙이고, 설명을 생략한다.

도 5에서는, 표시 영역(14)의 주변부의 3 이상의 변을 따라 간배선을 형성한 예를 도시하고 있고, 보다 구체적으로는, 직사각형의 표시 영역의 주변부의 4변 모두에 간배선이 형성되어, 서로 전기적으로 접속되어 형성되어 있다. 즉, 도 4의 구동 전류 배선과 마찬가지로 패널의 수평 주사 방향을 따른 하변 및 상변을 따라 제1 간배선(26) 및 제2 간배선(28)을 갖고, 또한, 이들 제1, 제2 간배선의 수평 주사 방향의 양 단부를 각각 접속하도록, 표시 영역(14)의 주변부의 수직 주사 방향을 따른 2변에 각각 간배선(72, 74)이 형성되어 있다. 외부 접속 단자(32)는, 도 4와 마찬가지로 수직 주사 방향을 따른 패널 좌면(제1 변)에 형성되고, 제1 변으로부터 연장되어, 제2 변을 따라 형성된 상기 제1 간배선(26), 이것과 대향하는 제4 변을 따라 형성된 제2 간배선(28)을 구비하고, 또한, 외부 접속 단자(32)와 동일한 제1 변을 따라, 제3 간배선(72)이 형성되고, 제1 변에 표시 영역(14)을 사이에 두고 대향하는 제3 변에, 제4 간배선(74)이 형성되어 있다.

또한, 제3 및 제4 간배선(72, 74)은, 어느 한쪽만 형성하도록 해도 된다. 외부 접속 단자(32)로부터 공급되는 전류는, 일부가 제3, 제4 간배선(72, 74)을 통하여, 상변의 제2 간배선(28)에 흐르고, 제1 간배선(26)으로부터의 전류와 합쳐져, 각 지배선(20)을 통하여 대응하는 화소에 공급된다. 제3, 제4 간배선(72, 74)은, 제1, 제2 간배선(26, 28)과 마찬가지로, 그 단면적이 지배선(20)보다 크고, 바람직하게는 2배 이상이다. 또한, 제3 간배선(72)의 선폭(단면적)보다 제4 간배선(74)의 선폭(단면적)이 큰 것이 바람직하다. 이와 같은 관계로 함으로써, 외부 접속 단자(32)로부터 먼 위치에 형성되는 제4 간배선(74)에서의 전압 강하는 가능한 한 작게 할 수 있어, 제4 간배선(74)과 단자(32)에 매우 가까운 위치에 형성되는 제3 간배선(72)과의 전위차를 저감한다. 이에 의해, 도 5의 구성에서, 외부 접속 단자(32)에 대하여 가장 먼 위치에 있는 오른쪽 위 코너의 화소에 인가되는 전압과, 가장 가까운 왼쪽 아래 코너의 화소에 인가되는 전압과의 전압차를 작게 할 수 있다. 또한, 적어도 제4 간배선(74)의 단면적은 제2 간배선(28)보다 크고, 제3 간배선(72)의 단면적은 제2 간배선(28)의 단면적과 동일한 정도 혹은 제2 간배선(28)의 단면적보다 작게 해도 된다. 또한, 제4 간배선(74)의 단면적은 제1 간배선(26)과 동일한 정도나 그 이하 정도로 형성한다.

다음으로, H계 드라이버(22)와, 표시 영역(4) 사이에 형성하는 제2 간배선(28)의 형성 방법에 대해 도 6을 참조하여 설명한다.

도 6은, 도 3의 A-A선을 따라 취한 위치에서의 표시 패널의 개략 단면 구조를 도시한다. 또한, 구동 배선 패턴이 도 4인 경우라도 도 5인 경우라도, 제2 간배선(28) 형성 영역의 단면 구조는 도 6과 동일하다.

H계 드라이버(22)로부터는 수직 주사 방향을 따라 데이터 라인(18)이 연장되어 있고, 이 데이터 라인(18)과, 표시 영역(14) 내에서, 마찬가지로 수직 주사 방향을 따라 형성된 구동 전원 배선의 지배선(20)은, 동일한 도전층(예를 들면 Al층)을 이용하여 형성된다. 간배선도, 이 지배선(20)과 동일한 도전층을 패터닝에 의해 동시에, 또한 지배선(20)과 일체로 형성할 수 있다. 이 경우, H계 드라이버(22)와 표시 영역(14) 사이에 단순하게 제2 간배선(28)을 형성하면, 제2 간배선(28)과, 데이터 라인(18)이 단락하지 않도록 할 필요가 있다.

따라서, 본 실시 형태에서는 도 6에 도시하는 바와 같이, H계 드라이버(22) 내의 출력단 TFT, 보다 정확하게는 데이터 신호를 샘플링하여 출력하기 위한 H 스위치용 TFT의 소스(또는 드레인)로부터 연장되는 데이터 라인(18)을, 평면상, 제2 간배선(28)과 교차하는 위치에서, 일단, 별도의 도전층을 교차용 배선(46)으로서 이용하여 배선함으로써 실현하고 있다. 이 교차용 배선(46)으로서, 데이터 라인(14) 등을 구성하는 Al층보다 먼저(아래에) 형성된 도전층으로서, 화소부 및 드라이버(22, 24)의 트랜지스터의 게이트 전극(도면에서 참조 부호 44로 나타냄)과 동일한 도전층을 이용함으로써, 특별한 공정의 추가 없이, 교차용 배선(46)을 형성할 수 있다. 이 게이트 전극용 도전층으로서, Cr 등의 고용점 금속층이 채용된다.

데이터 라인(18)과, 제2 간배선(28)과의 교차 부분에서, 제2 간배선(28)이 아니라, 데이터 라인(18)을 교차용 배선(46)에 의해 별층에 배선함으로써, 다른 전원이나 데이터 신호 등과 비교해도 매우 고전압(예를 들면 +12V)이 인가되어, 배선 저항에 의한 전압 강하가 큰 구동 전류 배선 경로에서의 배선 저항의 상승을 억제할 수 있다.

여기서, 도 6에 도시된 패널 내에 내장되는 TFT, EL 소자의 구조나 제조 방법에 대해 간단히 설명한다. 글래스 등으로 이루어지는 패널 기판(12) 상에는, 예를 들면 SiN막과 SiO<sub>2</sub>막의 적층 구조의 버퍼층(38)이 형성되고, 이 위에, 비정질 상태로 형성된 후 레이저 어닐링 등에 의해 결정화된 다결정 실리콘층이 형성되어 있다. 이 다결정 실리콘층은, 주로, 패널에 내장되는 TFT의 능동층(40)에 이용되고, 그 밖에, 보조 용량용의 전극이나, 부분적인 배선에도 이용된다. 결정성 실리콘층을 포함하는 기판의 전체면(25)을 피복하여, SiO<sub>2</sub>막, SiN막이 이 순서대로 적층된 게이트 절연층(42)이 형성되고, 게이트 절연층(42) 상에는, 상기 Cr 등의 고용점 금속층을 형성하고, 이 금속층을 패터닝하여, 원하는 패턴의 TFT의 게이트 전극(44) 및 이것과 일체의 게이트 라인(도 3의 부호 16), 그리고, 상기 교차용 배선(46)이 형성되어 있다.

게이트 전극(44)은, 능동층(40) 상에서, TFT의 채널 영역을 형성하는 위치에 선택적으로 남겨지고, 이 게이트 전극(44)을 마스크로 하여 능동층(40)에 불순물을 도포한다. 능동층(40)의 게이트 전극(44)으로 피복된 영역에는 불순물의 도포되지 않는 진성 채널 영역이 형성되고, 채널 영역의 양측의 게이트 전극으로 피복되어 있지 않은 영역에 불순물이 도포되어 드레인 영역, 소스 영역이 형성된다. 불순물 도포 후, 기판 전체면을 피복하도록, SiN막, SiO<sub>2</sub>막이 이 순서대로 적층된 층간 절연층(48)이 형성된다.

다음으로, TFT의 소스·드레인 영역에 대응하는 위치에, 층간 절연층(48) 및 게이트 절연층(42)을 관통하는 콘택트홀을 형성하고, 전술한 교차용 배선(46)과 상층의 데이터 라인(18)의 콘택트 형성 위치에, 층간 절연층(48)을 관통하는 콘택트홀을 형성한다. 그리고, 층간 절연층(48) 상에, 하층으로부터 순서대로 Mo, Al, Mo의 적층 금속 도전층을 형성하고, 이것을 패터닝함으로써, 데이터 라인(18), 전원 라인(지배선)(20) 및 전원 라인(20)과 일체의 간배선(26, 28, 72, 74)이 형성되어 있다. 또한, 이 Mo, Al, Mo의 적층체는, 외부 접속 단자(32)에도 이용할 수 있다.

다음으로, 이들 배선을 피복하는 기판 전체면에, 예를 들면 아크릴계 수지 등으로 이루어지는 절연 재료를 이용하여 제1 평탄화 절연층(54)을 형성하고, 이것을 관통하는 콘택트홀을 소자 구동 트랜지스터(Tr2)의 소스(또는 드레인) 대응 영역에 형성한다. 그 후, ITO(Indium Tin Oxide)나, IZO(Indium Zinc Oxide) 등의 도전성 투명 금속 산화층을 제1 평탄화 절연층(54) 상에 형성하고, 원하는 형상으로 패터닝하여, 화소마다 개별 패턴의 화소 전극(유기 EL 소자의 제1 전극)(56)을 형성한다. 또한, 화소 전극(56)의 형성과 동시에, 단자부에서 제1 평탄화 절연층(54)을 제거하여 노출시킨 상기 Mo/Al/Mo의 금속 단자층(78) 상에도 투명 도전성 금속 산화물층을 형성해도 된다. 이에 의해, 상기 금속 단자층을 금속 산화물층(80)으로 피복함으로써, 단자가 외계 분위기에 노출되어도 표면 산화 등에 의한 접속 저항의 증대를 억제할 수 있다.

화소 전극(56)을 형성한 후, 기관 전체를 피복하도록 아크릴계 수지 등의 절연 재료로 이루어지는 제2 평탄화 절연층(58)을 형성하고, 화소 전극(56)의 형성 영역에서는 그 엷지 부분을 제외하고, 개구하여, 화소 전극(56)의 표면을 노출시킨다. 이 위에 유기 발광 재료를 포함하는 발광 소자층(60)을 진공 증착법 등에 의해 적층하고, 또한, 그 위에, Al이나, Al 합금, MgAg 합금 등을 이용하여, 이것을 예를 들면 진공 증착법에 의해 적층하여 각 화소에서 공통의 제2 전극(62)을 형성한다.

발광 소자층(60)은, 적어도 발광 기능을 구비하는 유기 화합물을 포함하는 발광층을 구비하지만, 이용하는 화합물의 기능 등에 의해, 단층 구조이어도 다층 구조이어도 된다. 본 실시 형태와 같이 제1 전극(56)이 양극, 이것에 대항하는 제2 전극(62)이 음극인 경우에서, 일례로서, 제1 전극층으로부터 정공 주입층(601), 정공 수송층(602), 발광층(603), 전자 수송층(604) 등의 적층 구조를 갖는다.

발광층 이외의 전하 수송층이나, 주입층은, 전체 화소 공통으로 형성해도 된다. 각 화소의 EL 소자의 발광색이 백색이고, 컬러 필터를 이용하여 R, G, B의 광을 얻어 풀 컬러 표시를 행하는 경우, 유기 EL 소자의 발광층(603)은, 진공 증착에 의해 형성하는 경우에도 마스크를 이용한 화소마다의 개별 패턴으로 하는 것은 불필요하여 전체 화소 공통으로 성막할 수 있다. 각 화소의 EL 소자가 대응하는 R, G, B의 광을 발광하는 경우에는, 발광색마다 서로 다른 유기 발광 재료를 이용할 필요가 있고, 적어도 발광층(603)은, 화소마다의 패턴으로 한다. 또한, 제2 전극(62)은, 도 6에는 도시하고 있지 않지만, 패널의 제1 면에서, CV 단자로부터 인출된 공통 캐소드 배선과 접속되어 있다.

여기서, 도 6의 구성으로부터 알 수 있는 바와 같이, 도 5의 제3 간배선(72)은, 패널의 수직 주사 방향을 따른 제1 면에 형성되지만, 제1 면에서는, CV 단자로부터 인출된 공통 캐소드 배선은, EL 소자의 최상층의 제2 전극(62)과 컨택트 하면 되고, 이 제2 전극(62)과 제3 간배선(72)의 층간에는, 제1 평탄화 절연층(58) 및 층간 절연층(54)이 형성되어 있어 절연되어 있다. 따라서, 제3 간배선(72)을 이 제1 면에 형성해도, 특별한 입체 교차 구조를 형성할 필요가 없다.

또한, 패널의 제3 면을 따라 형성되는 제4 간배선(74)은, V계 드라이버(24)와 표시 영역(14) 사이에 형성된다. 그러나, V계 드라이버(24)로부터 연장되는 게이트 라인(16)과 제4 간배선(74)은, 별도의 도전층이고, 층간에는, 층간 절연층(54)이 존재한다. 따라서, 제4 간배선(74)에 대해서도, 이것을 제3 면에 형성해도, 특별한 입체 교차 구조를 형성할 필요는 없다.

또한, 표시 영역 내에서, 예를 들면 지배선(20)을 격자 형상, 즉, 수평 주사 방향으로도 레이아웃한 경우 등에는, H계 드라이버(22)와 표시 영역 사이에 형성하는 제2 간배선을 생략하고, 수직 주사 방향을 따른 2번(제1 면과 제3 면)과, 수평 주사 방향을 따른 1번(제2 면)의 합계 3면에 간배선을 형성해도 된다.

이상의 EL 패널의 레이아웃에서는, 외부 접속 단자를 패널의 수직 주사 방향을 따른 1면에 형성한 경우를 예로 들어 설명하였지만, 물론, 본 실시 형태에서는 도 7에 도시하는 바와 같이 외부 접속 단자(92)를, 패널의 수평 주사 방향을 따른 1면(여기서는 하면)에 형성해도 효과를 얻을 수 있다.

이 경우, 지배선(20)에 접속되어 전력을 공급하기 위해 2면 이상을 따라 형성되고, 또한 배선(20)보다 큰 단면적으로 되도록 형성되는 간배선은, 예를 들면 도 7과 같이, 표시 영역(14)의 주변부에서, 그 4면을 둘러싸도록 형성해도 된다. 즉, 이 간배선은, 패널의 하면으로서, 여기서는 외부 단자(92)의 바로 옆의 변을 따라 제1 간배선(26)이 형성되고, 패널의 상면, 즉, H계 드라이버와 표시 영역 사이에 제2 간배선(28)이 형성되어 있다. 또한 패널의 좌우의 변(수직 주사 방향을 따른 2면)을 따라서, 제3 간배선(94), 제4 간배선(96)이 형성되고, 이들 4개의 간배선은 4코너에서 접속되고, 또한, 이들 4개의 간배선에 의해 표시 영역(14)이 둘러싸여 있다.

좌우의 변에 배치되는 간배선(94, 96)의 선폭(단면적)은, 외부 접속 단자(92)의 위치가, 수평 주사 방향의 중앙 부분에 가깝기 때문에, 동일하게 할 수 있다. 또한, 상면에 형성되는 제2 간배선(28)의 선폭(단면적)은, 여기서는, 단자로부터 가장 먼 위치에 있기 때문에, 제3, 제4 간배선(94, 96)의 선폭보다 크게 해도 된다. 또한, 간배선을 도 4에 도시하는 바와 같이, 패널의 상하변에만 형성하는 구성으로 해도 된다.

(실시 형태2)

도 8은, 실시 형태2에 따른 EL 패널의 구동 전류 배선의 구성을 개념적으로 도시하는 도면이고, 도 9는, 이 패널의 하면 부근의 개략 단면 구조이다. 또한, 실시 형태1에서 이미 설명한 구성과 동일한 구성에 대해서는, 동일한 부호를 붙인다. 본 실시 형태의 구동 전류 배선에서는, 예를 들면 도 6에 도시하는 바와 같이, 데이터 라인(18)이나, 전원 라인(20)과 동층에 형성되는 구동 전류 배선의 간배선(26, 28, 72, 74)(제1 배선층) 외에, 이것과는 별도의 도전층을 이용하여 보조 구동 전류 배선(제2 배선층)을 형성하는 것이다. 구체적으로는 이 보조 구동 전류 배선(82, 84, 86)은, EL 소자의 상부 전극, 즉, 제2

전극(62)과 동일한 금속층을 이용하고, 간배선의 형성 영역과 거의 겹치는 위치에 형성하고 있다. 도 8의 예에서는, 외부 접속 단자(32)는, 도 5와 마찬가지로, 패널의 수직 주사 방향을 따른 1번에 배치되고, 패널의 하면, 즉 제1 간배선(26)에 병렬로 제1 보조 구동 전류 배선(82)이 형성되고, 상면, 즉 제2 간배선(28)에 병렬로 제2 보조 구동 전류 배선(84)이 형성되고, 또한 우변에는 제3 보조 구동 전류 배선(86)이 형성되어 있다. 외부 접속 단자가 배치되는 제1 변(좌변)에는 이 보조 구동 전류 배선을 형성하고 있지 않다. 이것은, 이미 설명한 바와 같이 제1 변에서는, CV 단자로부터 인출된 캐소드 배선(76)이, EL 소자의 제2 전극(62)과 콘택트하고 있기 때문이다. 즉, 캐소드 배선(76)은, 간배선이나 지배선과 동일한 금속층(A1)이 이용되어 있고, 이 캐소드 배선(76)이, 보조 구동 전류 배선과 동일한 금속층으로 구성되는 제2 전극(62)과 콘택트하기 때문이다. 단, CV 배선(76)의 형성 영역의 더 외측(패널의 외연측)에 배선하면, 제1 변에도 보조 구동 전류 배선을 형성할 수 있다. 이들 보조 구동 전류 배선과 각 간배선을 접속하기 위해 콘택트홀(88)은, 표시 영역(14)의 주변부의 코너 부근에 형성되어 있다. 또한, 이들 보조 구동 전류 배선은, 도 8에 도시하는 3개를 모두 형성할 필요는 없으며, 필요에 따라 선택하여 형성하도록 할 수 있다.

또한, 콘택트홀(88)의 위치도 적절하게 변경할 수 있다. 이 콘택트홀(88)은, 도 8에 도시하는 바와 같이, 간배선(여기서는 제1 간배선(26))을 피복하여 형성되는 제1 및 제2 평탄화 절연층(54, 58)을 개구하여 간배선을 노출하도록 하여 형성한다. 그리고, 제2 전극(62)을 예를 들면 진공 증착 형성할 때에, 보조 구동 전류 배선과 그 제2 전극의 패턴에 따른 증착 마스크를 이용함으로써, 제2 전극(62)과 동시에, 간배선과 겹치도록 보조 구동 전류 배선을 형성할 수 있고, 상기 콘택트홀(88)을 통하여 이 보조 구동 전류 배선은, 하층의 간배선과 전기적으로 접속한다. 물론, 다른 보조 구동 전류 배선에 대해서도, 마찬가지로 형성되어 간배선과 접속된다. 이와 같이, 간배선과는 별도로, EL 소자의 전극층을 이용하여, 이 간배선과 전기적으로 접속된 보조 구동 전류 배선을 형성함으로써, 간배선의 선폭을 넓히지 않고, 간배선의 실질적인 단면적을 이 보조 구동 전류 배선에 의해 확대하는 것이 가능해져, 배선 효율 좋게 보조 구동 전류 배선에 의해 간배선의 배선 저항을 저감할 수 있다. 또한, 보조 구동 전류 배선을 EL 소자의 제2 전극과 동시에 형성하므로, 특별한 공정의 추가 없이 배선 저항의 한층 더한 저감을 도모할 수 있다.

도 10은, 도 9에 도시한 보조 구동 전류 배선과 간배선의 접속 방법의 변형예를 도시하는 도면이다. 도 9와 상위하는 점은, 도 10에서는, 보조 구동 전류 배선과 간배선이 투명 도전성 금속 산화물층(80)을 개재하여 접속되어 있는 것이다. 제1 평탄화 절연층(54) 상에 EL 소자의 제1 전극(화소 전극)(56)을 형성하기 전에, 제1 평탄화 절연층(54)의 표시 영역(14)의 주변 위치에도 콘택트홀(88a)을 형성한다. 그리고, ITO 등을 적층하고, 이것을 유기 EL 소자의 화소 전극에 따른 형상으로 패터닝하는 것과 동시에, 콘택트홀(88a) 형성 영역에도 투명 도전성 금속 산화물층(80)을 선택적으로 남긴다. 또한, 제2 평탄화 절연층(58)을 형성하고, 콘택트홀(88a)과 동일한 위치에 콘택트홀(88b)을 형성하며, 제2 전극(62)의 형성과 동시에, 보조 구동 전류 배선으로 되는 금속 증착층을 형성한다. 보조 구동 전류 배선(82)은, 투명 도전성 금속 산화물층(80)을 개재하여 간배선(26)에 접속된다. 또한, 도 9, 도 10에 도시하는 콘택트홀(88, 88a, 88b)은, 원형, 사각형, 그 외의 어느 형상이어도 된다.

또한, 도 7에 도시하는 바와 같이, 외부 접속 단자(92)가 패널의 다른 변(예를 들면 하면)에 형성된 경우에도, 본 실시 형태 2와 같이, 간배선에 겹쳐 EL 소자의 제2 전극 등의 재료층을 이용하여 보조 구동 전류 배선을 마찬가지로 형성함으로써, 효과를 얻을 수 있다.

### 발명의 효과

본 발명에 따르면, 표시 소자에 공급되는 전력의 표시 영역 내에서의 균일화를 도모할 수 있다.

### 도면의 간단한 설명

도 1은 유기 EL 소자의 1 화소의 등가 회로를 도시하는 도면.

도 2는 종래의 유기 EL 표시 장치의 단자, 배선 및 회로 등의 배치를 도시하는 도면.

도 3은 본 발명의 실시 형태1에 따른 EL 패널의 개략적인 구성을 도시하는 도면.

도 4는 EL 패널의 구동 전류 배선의 구성예를 도시하는 개념도.

도 5는 본 발명의 실시 형태1에 따른 구동 전류 배선의 다른 구성예를 도시하는 개념도.

도 6은 도 3의 A-A선을 따라 취한 단면을 도시하는 개략도.

도 7은 본 발명의 실시 형태1에 따른 구동 전류 배선의 또 다른 구성예를 도시하는 개념도.

도 8은 본 발명의 실시 형태2에 따른 EL 패널의 구동 전류 배선의 구성을 설명하는 도면.

도 9는 도 8의 패널의 하변 부분의 개략 단면 구조를 도시하는 도면.

도 10은 도 9에 도시하는 단면 구조와는 다른 구조를 도시하는 도면.

<도면의 주요부분에 대한 부호의 설명>

12 : 패널 기관

14 : 표시 영역

22 : H계 드라이버

24 : V계 드라이버

26 : 구동 전원 배선 영역

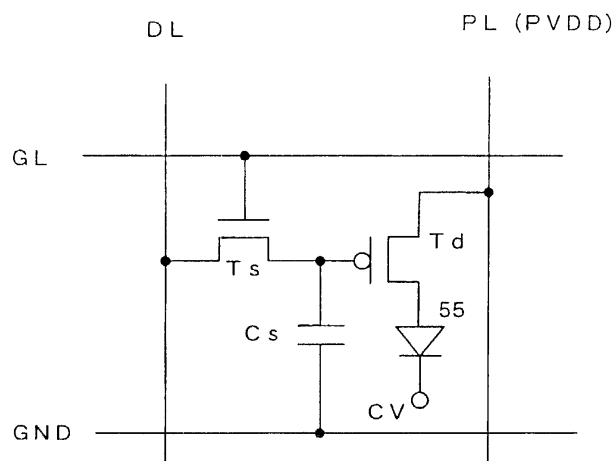
32 : 외부 접속 단자

100 : 유기 EL 표시 패널

도면

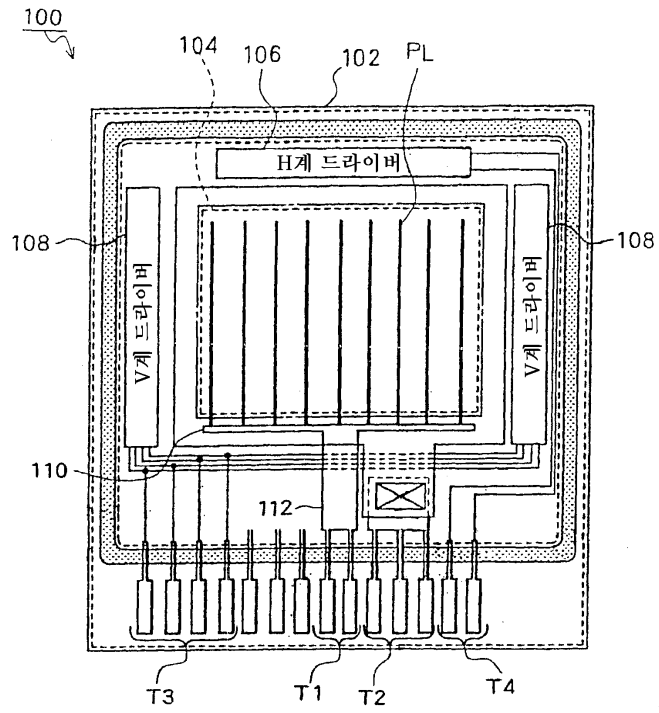
도면1

(종래 기술)



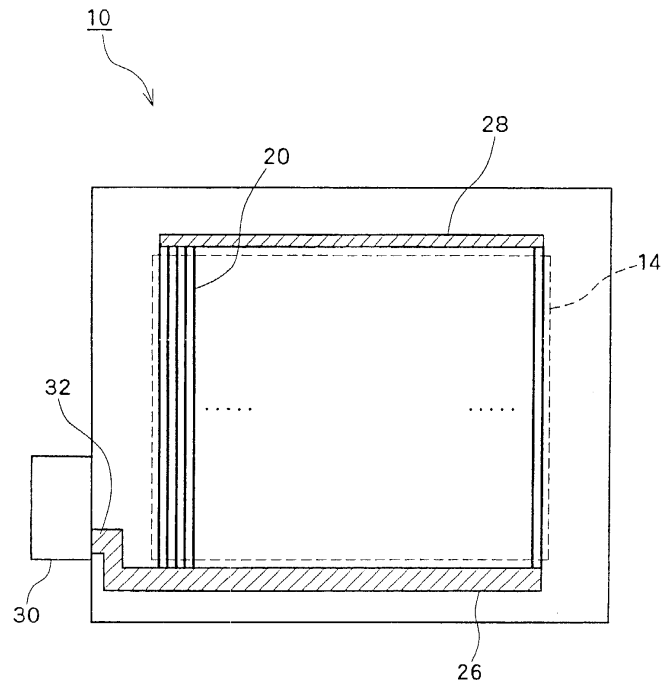
도면2

(종래 기술)

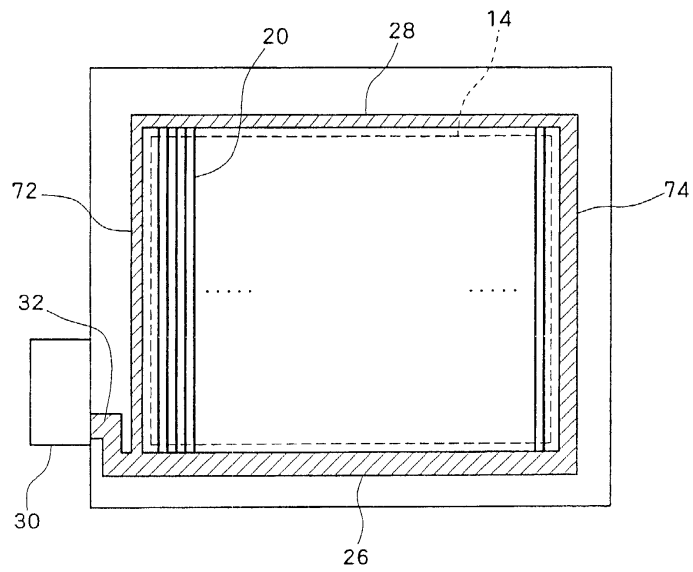




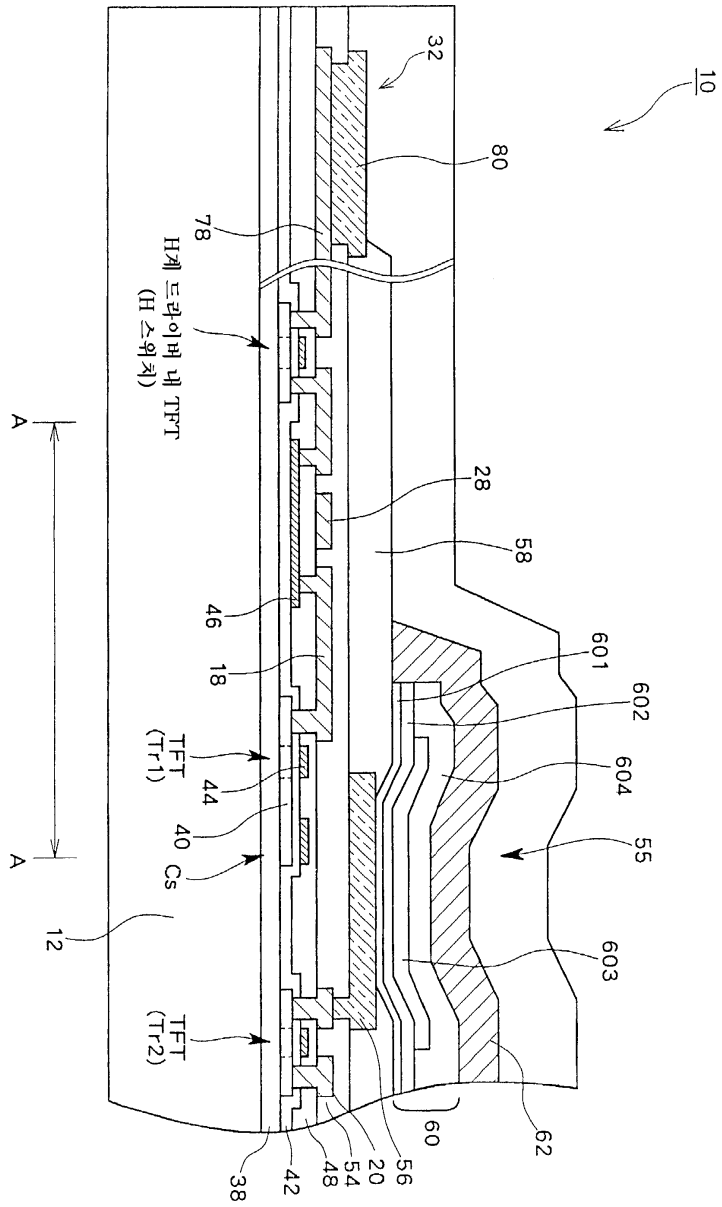
도면4



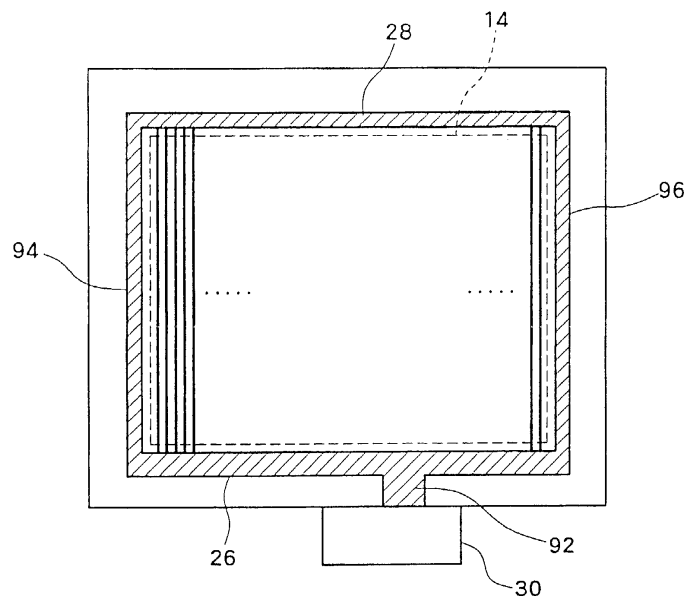
도면5



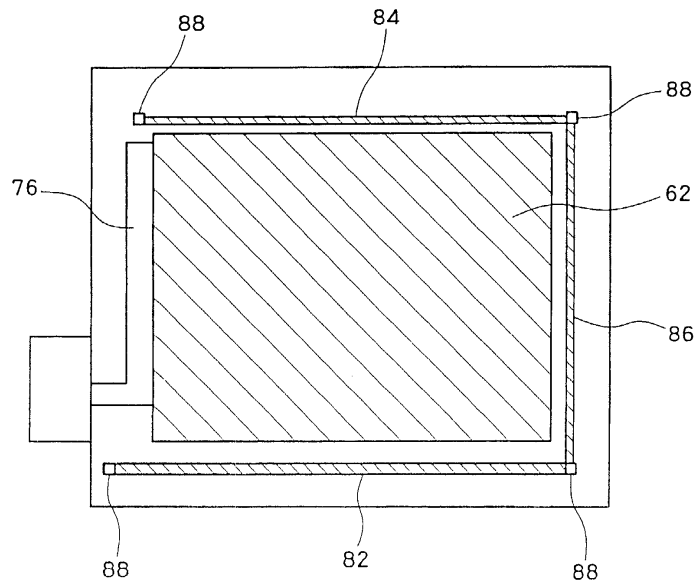
도면6



도면7



도면8







专利名称(译)	显示面板		
公开(公告)号	<a href="#">KR1020070037687A</a>	公开(公告)日	2007-04-06
申请号	KR1020060096910	申请日	2006-10-02
[标]申请(专利权)人(译)	三洋电机株式会社 山洋电气株式会社		
申请(专利权)人(译)	三洋电机有限公司是分租		
当前申请(专利权)人(译)	三洋电机有限公司是分租		
[标]发明人	MATSUMOTO SHOICHIRO		
发明人	MATSUMOTO, SHOICHIRO		
IPC分类号	H05B33/26 G09G3/30 G09G3/20 H05B33/02 G09F9/30 H01L51/50		
CPC分类号	H01L27/3276		
代理人(译)	CHANG, SOO KIL LEE, JUNG HEE		
优先权	2005290423 2005-10-03 JP 2006248114 2006-09-13 JP		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

它是横截面，除了在显示区域内布置在显示区域内的受管线之外，还包括大的肝线，显示区域的外围单元的2侧或更大的区域比受管线。布置肝线以围绕显示区域。以这种方式，从驱动电源布线到像素的路径中的电流源端子增强了肝线的速率。这使得驱动功率的电压降很小。在EL面板的每个电致发光单元中实现均匀电源。电致发光单元，肝线，受管线，显示装置，电源线。

