

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁸ (11) 공개번호 10-2006-0000761
H05B 33/10 (2006.01) (43) 공개일자 2006년01월06일

(21) 출원번호 10-2004-0049725
(22) 출원일자 2004년06월29일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 강태욱
경기도 성남시 분당구 분당동 셋별마을 우방아파트 302동 1103호
곽원규
경기도 성남시 분당구 구미동 88번지 까치주공아파트 207동 903호

(74) 대리인 리엔목특허법인
이해영

심사청구 : 있음

(54) 전계 발광 디스플레이 장치의 제조 방법

요약

본 발명은 기판 일면의 디스플레이 영역에 제 1 전극층을 형성하는 단계; 적어도 발광층을 포함하는 전계 발광부의 영역을 정의하는 화소 정의층을 형성하는 단계; 상기 디스플레이 영역에 전극 전원을 공급하는 전극 전원 공급 라인을 상기 제 1 전극층과 동일한 층에 형성하는 단계; 상기 화소 정의층을 따라 적어도 발광층을 포함하는 전계 발광부를 형성하는 단계; 및 상기 전극 전원 공급 라인의 적어도 일부와 접촉되며, 상기 전계 발광부를 덮도록 구비된 제 2 전극층을 형성하는 단계를 포함하는 전계 발광 표시 장치의 제조 방법에 관한 것이다. 상기 제조 방법에 따르면, 신뢰성이 향상된 전계 발광 디스플레이 장치를 얻을 수 있다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 발명의 제조 방법의 일 실시예에 따라 제조된 유기 전계 발광 디스플레이 장치의 개략적인 단면도를 도시한 것이고,

도 2는 본 발명의 제조 방법의 다른 일 실시예에 따라 제조된 유기 전계 발광 디스플레이 장치의 개략적인 단면도를 도시한 것이다.

<도면의 주요부분에 대한 부호의 간단한 설명>

110...기판 120...버퍼층

130...반도체 활성층 140...게이트 절연층

150...게이트 전극 160...중간층

170...소스 및 드레인 전극 180...보호층

300...구동 전원 공급 라인 400...제 2 전극층

410...전극 전원 공급 라인 500...구동 회로부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 평판 디스플레이 장치의 제조 방법에 관한 것으로, 보다 상세하게는 기판 사이즈 대비 디스플레이 영역의 비율을 증대시키고, 전극 전압 공급 시 발생 가능한 전압 강하를 줄여 디스플레이 영역의 휘도 불균일을 감소시킬 수 있는 유기 전계 발광 디스플레이 장치의 제조 방법에 관한 것이다.

평판 디스플레이 소자 중, 유기 전계 발광 디스플레이 소자는 백라이트와 같은 별도의 발광 장치가 필요없는 자발광형 소자로서, 저전력 및 고효율 작동이 가능하고, 청색 발광이 가능하다는 점에서 근래에 각광을 받고 있는 평면 디스플레이 소자이다.

유기 전계 발광 디스플레이 소자는 유기물 박막에 음극과 양극을 통하여 주입된 전자와 정공(hole)이 재결합하여 여기자(exiton)를 형성하고, 형성된 여기자로부터의 에너지에 의해 특정한 파장의 빛이 발생하는 현상을 이용하며, 저전압으로 구동이 가능하고, 경량의 박형이고, 시야각이 넓을 뿐만 아니라, 응답 속도 또한 빠르다는 장점을 갖는다.

이러한 유기 전계 발광 디스플레이 소자의 유기 전계 발광부는 기판 상에 적층식으로 형성되는 양극으로서의 제 1 전극, 유기 발광부, 및 음극으로서의 제 2 전극으로 구성된다. 유기 발광부는 유기 발광층(EML, emitting layer)을 구비하는데, 이 유기 발광층에서 정공과 전자가 재결합하여 여기자를 형성하고 빛이 발생한다. 발광 효율을 보다 높이기 위해서는 정공과 전자를 유기 발광층으로 보다 원활하게 수송하여야 하고, 이를 위해 음극과 유기 발광층 사이에는 전자 수송층(ETL, electron transport layer)이 배치될 수 있고 양극과 유기 발광층 사이에는 정공 수송층(HTL, hole transport layer)이 배치될 수 있으며, 또한 양극과 정공 수송층 사이에 정공 주입층(HIL, hole injection layer)이 배치될 수도 있고, 음극과 전자 수송층 사이에 전자 주입층(EIL, electron injection layer)이 배치될 수도 있다.

한편, 유기 전계 발광 디스플레이 소자는 구동 방식에 따라, 수동 구동방식의 패시브 매트릭스(Passive Matrix: PM)형과, 능동 구동방식의 액티브 매트릭스(Active Matrix: AM)형으로 구분된다. 상기 패시브 매트릭스형은 단순히 양극과 음극이 각각 컬럼(column)과 로우(row)로 배열되어 음극에는 로우 구동회로로부터 스캐닝 신호가 공급되고, 이 때, 복수의 로우 중 하나의 로우만이 선택된다. 또한, 컬럼 구동회로에는 각 화소로 데이터 신호가 입력된다. 한편, 상기 액티브 매트릭스형은 박막 트랜지스터(Thin Film Transistor, TFT)를 이용해 각 화소 당 입력되는 신호를 제어하는 것으로 방대한 양의 신호를 처리하기에 적합하여 동영상 구현하기 위한 디스플레이 장치로서 많이 사용되고 있다.

그런데, 유기/무기 전계 발광 디스플레이 장치, 특히 액티브 매트릭스형 유기/무기 전계 발광 장치에 있어서, 각종 구동 회로부 및 배선들의 레이아웃 상의 문제로 기판 사이즈에 대한 화소들로 구성되는 디스플레이 영역 사이즈 비율이 상대적으로 작아진다는 문제점이 있다.

대한민국공개특허공보 제2001-83213호에는 상기와 같은 문제점이 극명하게 개시되어 있다. 여기서, 음극으로서의 보호 전극은 밀봉부의 가장 자리에 배치된 접속 배선을 통하여 외부 FPC와 접속되는 구조를 취하고 있는데, 보호 전극은 밀봉부의 가장 자리에서 상당한 자리를 차지하고 있다는 것을 알 수 있다.

이러한 배치 상의 문제점으로 인하여, 유기 전계 발광 디스플레이 장치의 디스플레이 영역과 단자 영역을 연결하는 배선부의 너비를 제한적으로 얇게 하는 경우, 배선부의 저항 증대로 인한 휘도 감소가 초래될 수 있는 바, 이를 개선할 필요성이 요구된다.

발명이 이루고자 하는 기술적 과제

본 발명은 전술한 바와 같은 문제점을 해결하고자, 기관 사이즈 대비 디스플레이 영역의 비율을 증대시킴과 동시에 전압 강하로 인한 휘도 감소 내지 불균일을 해소시킨 구조의 전계 발광 디스플레이 장치를 제조하는 방법을 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

상기 본 발명의 과제를 이루기 위하여, 본 발명은

기관 일면의 디스플레이 영역에 제 1 전극층을 형성하는 단계;

적어도 발광층을 포함하는 전계 발광부의 영역을 정의하는 화소 정의층을 형성하는 단계;

상기 디스플레이 영역에 전극 전원을 공급하는 전극 전원 공급 라인을 상기 제 1 전극층과 동일한 층에 형성하는 단계;

상기 화소 정의층을 따라 적어도 발광층을 포함하는 전계 발광부를 형성하는 단계; 및

상기 전극 전원 공급 라인의 적어도 일부와 접촉되며, 상기 전계 발광부를 덮도록 구비된 제 2 전극층을 형성하는 단계를 포함하는 전계 발광 표시 장치의 제조 방법을 제공한다.

본 발명의 다른 특징에 의하면, 상기 기관은 복수 개의 전기 요소를 포함하고, 전기 요소들 중 적어도 1 개가 상기 전극 전원 공급 라인 하부에 위치할 수 있다. 상기 전기 요소는 상기 디스플레이 영역에 전기 신호를 인가하는 구동 회로부 또는 상기 디스플레이 영역에 구동 전원을 인가하는 구동 전원 공급 라인을 포함한다.

본 발명의 또 다른 특징에 의하면, 상기 전극 전원 공급 라인을 형성하는 물질은 Al, Ag 및 Mg 중 적어도 하나일 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 전극 전원 공급 라인은 스퍼터링법, 전자빔 증착법 또는 진공증착법을 이용하여 형성될 수 있다.

본 발명의 또 다른 특징에 의하면, 상기 제 2 전극층은 상기 전극 전원 공급 라인과 서로 면접촉하도록 형성될 수 있다.

상기 전계 발광 디스플레이 장치의 제조 방법에 따르면, 기관 사이즈 대비 디스플레이 영역의 비율을 증대시킴과 동시에 전압 강하로 인한 휘도 감소 내지 불균일을 해소시킨 구조의 전계 발광 디스플레이 장치를 용이하게 제조할 수 있다.

이하, 본 발명의 제조 방법의 일 실시예에 따라 제조된 유기 전계 발광 디스플레이 장치의 단면도를 간략하게 도시한 도 1 및 도 2를 참조하여 본 발명을 보다 상세히 설명한다.

본 발명의 유기 전계 발광 디스플레이 장치를 제조하는 방법의 일 구현예에 따르면, 먼저 기관 일면의 디스플레이 영역에 제 1 전극층을 형성한다. 상기 기관과 제 1 전극층 사이에는 도 1 및 도 2에 도시된 바와 같이 디스플레이 영역에 형성된 박막 트랜지스터 및 디스플레이 영역의 외측에 형성된 복수 개의 전기 요소 등이 구비되어 있다. 제 1 전극층 형성에 관하여 상세히 설명하기 전, 먼저, 기관과 제 1 전극층 사이에 개재된 박막 트랜지스터 및 전기 요소에 관하여 살펴보기로 한다.

도 1 중 디스플레이 영역(200)을 살펴보면, 기관, 예를 들어 글라스 재의 기관(110) 상에는 SiO_2 등으로 버퍼층(120)이 형성되어 있다. 버퍼층(120)의 일면 상에는 반도체 활성층(130)이 형성되는데, 반도체 활성층(130)은 비정질 실리콘층 또는 다결정질 실리콘층으로 형성될 수 있으며, 유기 반도체로도 이루어질 수 있는 등, 다양한 변형예가 가능하다.

반도체 활성층(130)의 일면 상부로 채널 영역에 대응되는 위치에는 게이트 전극(150)이 형성되어 있는데, 게이트 전극(150)에 인가되는 신호 여부에 따라 채널 영역의 통전 여부가 결정되며, 이를 통해 소스 및 드레인 영역이 소통된다. 반도체 활성층(130)과 게이트 전극(150)과의 절연성을 확보하기 위하여, 예를 들어, 플라스마 강화 화학 기상 증착(PECVD)을 통해 SiO_2 로 구성되는 게이트 절연층(140)이 반도체 활성층(130)과 게이트 전극(150) 사이에 개재된다.

게이트 전극(150)의 상부에는 중간층(interlayer, 160)이 형성되어 있으며, 중간층은 SiO_2 , SiN_x 등의 물질로 단층 형성되거나 또는 이중층의 형태로 구성될 수도 있다. 중간층(160)의 상부에는 소스/드레인 전극(170)이 형성된다. 소스/드레인 전극(170)은 중간층(160)과 게이트 절연층(140)에 형성되는 콘택홀을 통하여 반도체 활성층의 소스 영역 및 드레인 영역과 각각 전기적으로 소통된다.

한편, 디스플레이 영역(200) 외측으로는 전기 요소가 구비되어 있다. 상기 전기 요소는 상기 디스플레이 영역의 도전층들과 동일한 재료로 형성되는 하나 이상의 도전층을 가질 수 있다. 상기 전기 요소는 상기 디스플레이 영역(200)에 전기 신호를 인가하는 구동 회로부(500) (도 1 및 도 2 참조) 또는 상기 디스플레이 영역에 구동 전원을 인가하는 구동 전원 공급 라인(300) (도 2 참조)을 포함할 수 있다.

상기 구동 회로부(500)는 구동 회로부(500)의 배치 레이아웃에 따라 디스플레이 영역(200)에 스캔 신호를 인가하는 스캔 구동 회로부가 될 수 있는 수직 구동 회로부일 수도 있고, 디스플레이 영역(200)에 데이터 신호를 인가하는 데이터 구동 회로부가 될 수 있는 수평 구동 회로부가 될 수 있는 등, 다양한 변형예를 고려할 수 있다. 이들은 경우에 따라 외장 IC 또는 COG로 구현될 수 있으나, 본 발명에 의한 데드 스페이스 감소에 따른 원가 절감 및 장치의 간소성 등을 고려하여, 디스플레이 영역(200)과 일체로 형성되는 것이 바람직하다.

상기 구동 전원 공급 라인(300)은 디스플레이 영역(200) 전체에 걸쳐 균일한 구동 전원을 공급함으로써 휘도 불균일을 개선할 수 있다는 측면에서, 디스플레이 영역(200)을 둘러싸도록 형성될 수 있다. 상기 구동 전원 공급 라인(300)은 구동 라인(미도시)과 연결되는데, 구동 라인은 디스플레이 영역(200)을 가로질러 배치되며, 소스 전극(170)과 전기적으로 소통된다.

전술한 바와 같은 박막 트랜지스터 및 전기 요소 상부에는 보호층(패시베이션 층 및/또는 평탄화층, 180)이 형성되어 있다. 상기 보호층(180)은 하부의 박막 트랜지스터 및 전기 요소를 보호하고 평탄화시킨다. 상기 보호층(180)은 다양한 형태로 구성될 수 있는데, 무기물 또는 유기물로 형성될 수도 있고, 단층으로 형성되거나 또는 하부에 SiN_x 층을 구비하고 상부에는 예를 들면, BCB(benzocyclobutene) 또는 아크릴(acryl) 등과 같은 유기물 층을 구비하는 이중층으로 구성될 수 있다.

보호층(180)의 일면 상에는 제 1 전극층(210)이 배설되는데, 제 1 전극층의 일단은 보호층(180)에 형성된 비아홀(211)을 통하여 하부의 드레인 전극(170)과 접촉한다. 제 1 전극층(210)은 배면 발광형인 경우에는, 인듐-틴-옥사이드(ITO) 등의 투명 전극으로 구성될 수 있다. 한편, 전면 발광형인 경우에는 적어도 도전성 반사막을 포함하는 하나 이상의 층을 구비하는 것이 바람직하다. 예를 들어, 제 1 전극층(210)은 Al, Ag, 또는 이들의 합금 등으로 전면 증착되는 도전성 반사막을 형성한 후, 이들 도전성 반사막 상부에 Ni, Ir, Pt, Au, ITO, IZO 등의 금속 및/또는 금속 산화물 등의 다중층을 이룰 수도 있다. 하지만, 제 1 전극층(210)의 구조는 상기한 유형에 한정되지는 않는다. 즉, 경우에 따라서는, 도전성 반사막 형성 전에 Ni, ITO, IZO 등의 금속 및/또는 금속 산화물 등의 층을 더 구비하도록 제 1 전극층(210)을 구성할 수도 있는 등, 다양한 형태의 구성을 취할 수도 있다.

이 후, 적어도 발광층을 포함하는 전계 발광부의 영역을 정의할 수 있는 화소 정의층(220)을 형성한다. 상기 화소 정의층(220)은 아크릴(acryl), 또는 BCB(benzocyclobutene)와 같은 유기물을 이용하여 형성될 수 있는데, 반드시 이에 한정되는 것은 아니며, 무기물을 이용할 수도 있다. 상기 화소 정의층(220)은 이하 설명될 전극 전원 공급 라인(410)의 형성 영역을 고려하여, 형성된다. 보다 구체적으로, 상기 화소 정의층(220)은 도 1에 도시된 바와 같이 구동 회로부(500) 상부를 덮지 않도록 형성되거나, 도 2에 도시된 바와 같이 구동 전원 공급 라인(300) 상부를 덮지 않도록 형성될 수 있다.

화소 정의층(220)을 형성한 다음에는 디스플레이 영역(200)에 전극 전원을 공급하는 전극 전원 공급 라인(410)을 상기 제 1 전극층과 동일한 층에 형성한다. 전극 전원 공급 라인(410)은 디스플레이 영역(200)의 외측의 적어도 일부를 따라 배치되며, 상기 기판(110)에 구비된 복수 개의 전기 요소들 중 적어도 1 개의 전기 요소 상부에 형성된다. 상기 전기 요소는 전술한 바와 같이 상기 디스플레이 영역(200)에 전기 신호를 인가하는 구동 회로부(300) (도 2 참조) 및 상기 디스플레이 영역(200)에 구동 전원을 인가하는 구동 전원 공급 라인(500) (도 1 및 도 2 참조)을 포함한다. 본 발명의 제조 방법에 따르

면, 전극 전원 공급 라인(410)은 화소 정의층(220)을 형성한 다음에 구비되므로, 화소 정의층(220) 형성시 수반될 수 있는 세정/박리 등의 공정에서 사용되는 초음파 등에 노출되지 않는 바, 전극 전원 공급 라인(410)이 보호층(180)으로부터 박리되는 등의 불량 발생하지 않는다.

상기 전극 전원 공급 라인(410)은 디스플레이 영역(200)의 외측의 적어도 일부를 따라 배치될 수 있다. 한편, 전극 전원 공급이 이하 설명될 제 2 전극층(400)의 어느 일측에서만 일어나는 경우, 제 2 전극층(400)의 위치에 따라 상이한 전압 강하가 발생하여 휘도 불균일이 초래되는 것을 보완하도록 전극 전원 공급 라인(410)과 제 2 전극층(400)의 접촉은 제 2 전극층(400)의 양측에서 대칭적으로 일어나도록 배치되는 것이 바람직하다.

상기 전기 요소는 도 1에 따르면 구동 회로부(500)이고, 도 2에 따르면 구동 전원 공급 라인(300)이다. 이로써, 전극 전원 공급 라인이 다른 구성 요소와는 중첩되지 않게 독립적으로 배치되었던 종래 기술과는 달리, 본 발명의 일실시예에 따른 전극 전원 공급 라인(410)은 구동 회로부(500)(도 1 참조) 또는 구동 전원 공급 라인(300)(도 2 참조)과 같은 전기 요소 상부에 배치됨으로써, 종래 기술에서는 전극 전원 공급 라인을 배치하기 위해 할당되었던 영역의 제거가 가능하여 기판 사이즈 대비 디스플레이 영역 면적의 비율을 증대시킬 수 있다.

전극 전원 공급 라인(410)은 제 2 전극층(400)과의 접촉으로 인해 발생할 수 있는 저항을 고려하여, 저저항 도전성 물질을 이용하여 형성한다. 이러한 전극 전원 공급 라인(410)은 금속, 예를 들면, Al, Ag 및 Mg 중 적어도 하나일 수 있다. 전극 전원 공급 라인(410)을 이루는 물질은 경우에 따라서 제 1 전극층(210)의 도전성 반사막과 동일한 재료로 구성될 수도 있다. 이 때, 전극 전원 공급 라인(410)의 두께는 공정 요건 및 전체 두께 사양 등을 고려하여 약 500 내지 3000 Å 일 수 있다.

전극 전원 공급 라인(410)은 증착공정을 이용하여 상기 디스플레이 영역의 도전층들과 동일한 재료로 형성되는 하나 이상의 도전층을 갖는 전기 요소 상부에 형성될 수 있다. 이용가능한 증착 공정의 구체적인 예에는 스퍼터링법, 전자빔 증착법 또는 진공증착법 등이 있으나, 이에 한정되는 것은 아니다.

전극 전원 공급 라인(410)을 형성한 다음에는, 화소 정의층(220)을 따라 적어도 발광층을 포함하는 전계 발광부(230)를 형성한다. 전계 발광부(230)는 저분자 또는 고분자 유기막으로 구성될 수 있는데, 저분자 유기막을 사용할 경우 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 유기 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘 (N,N'-Di(naphthalene-1-yl)-N,N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯해 다양한 재료를 적용할 수 있다. 이들 저분자 유기막은 진공증착의 방법으로 형성된다.

고분자 유기막의 경우에는 대개 홀 수송층(HTL) 및 유기 발광층(EML)으로 구비된 구조를 가질 수 있으며, 이 때, 상기 홀 수송층으로 PEDOT를 사용하고, 발광층으로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 유기물질을 사용하며, 이를 스크린 인쇄나 잉크젯 인쇄방법 등으로 형성할 수 있다.

전계 발광부(230)를 형성한 후에는 제 2 전극층(400)을 형성한다. 본 발명의 유기 전계 발광 디스플레이 장치는 화소 정의층(220)을 형성한 다음, 전극 전원 공급 라인(410)을 개별적으로 형성하는 바, 전원 공급 라인(410)과 제 2 전극층(400)을 접촉시키기 위한 개구 영역을 화소 정의층(220)에 별도로 형성할 필요가 없다. 따라서, 개구 영역 형성을 위한 식각 공정에 따르는 문제점, 예를 들면 에칭액에 의한 개구 영역 주변부의 오염 등과 같은 문제점이 발생하지 않으며, 이는 궁극적으로 전계 발광 디스플레이 장치의 신뢰성을 향상시키게 된다.

상기 제 2 전극층(400)은 전극 전원 공급 라인(410)과 전기적으로 소통할 수 있도록 형성된다. 이 때, 전극 전원 공급 라인(410)과 제 2 전극층(400) 간의 접촉 면적을 크게 함으로써 접촉시 발생하는 저항으로 인한 전압 강하를 방지하기 위하여, 이러한 전기적 소통은 전극 전원 공급 라인(410)과 제 2 전극층(400)의 면접촉을 통하여 이루어지는 것이 바람직하다.

이러한 제 2 전극층(400)은 전계 발광부(230)의 일면 상부에 전면 증착되어 형성될 수 있으며, 제 2 전극층(400)은 이러한 전면 증착 형태에 한정되는 것은 아니며, 또한 발광 유형에 따라 Al/Ca, ITO, Mg-Ag 등과 같은 재료로 형성될 수도 있고, 단일층이 아닌 복수의 층으로 형성될 수도 있으며, LiF 등과 같은 알칼리 또는 알칼리 토금속 플루오라이드 층이 더 구비될 수도 있는 등, 다양한 유형으로 구성될 수 있다.

이 후, 기판(110)과 대향되게 배치되어 투습 및 투산소가 방지되는 밀봉 구조를 이루는 봉지 기판(900)을 형성한다.

상기한 실시예들은 본 발명을 설명하기 위한 일례들로서, 본 발명이 이에 한정되지는 않는다. 즉, 구동 전원 공급 라인, 전극 전원 공급 라인 및 구동 회로부 등의 레이아웃은 본 발명에 따른 전극 전원 공급 라인 및/또는 구동 전원 공급 라인에 대한 사상을 포함하는 범위에서 다양하게 변형될 수 있고, 또한 상기한 실시예들은 유기 전계 발광 디스플레이 장치에 대하여 기술하였으나, 본 발명의 범위 내에서 무기 전계 발광 디스플레이 장치에도 충분히 적용될 수 있는 등, 다양한 변형예를 고려할 수 있다.

발명의 효과

본 발명의 전계 발광 디스플레이 장치의 제조 방법에 따르면, 기판 사이즈 대비 디스플레이 영역의 비율이 증대되고, 전극 전압 공급 시 발생 가능한 전압 강하가 줄어들어 디스플레이 영역의 휘도 불균일이 감소된 전계 발광 디스플레이 장치를 제조할 수 있다. 이로써, 신뢰성이 향상된 전계 발광 디스플레이 장치를 얻을 수 있다.

본 발명은 첨부된 도면에 도시된 일 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다. 따라서 본 발명의 진정한 보호 범위는 첨부된 청구 범위에 의해서만 정해져야 할 것이다.

(57) 청구의 범위

청구항 1.

기판 일면의 디스플레이 영역에 제 1 전극층을 형성하는 단계;

적어도 발광층을 포함하는 전계 발광부의 영역을 정의하는 화소 정의층을 형성하는 단계;

상기 디스플레이 영역에 전극 전원을 공급하는 전극 전원 공급 라인을 상기 제 1 전극층과 동일한 층에 형성하는 단계;

상기 화소 정의층을 따라 적어도 발광층을 포함하는 전계 발광부를 형성하는 단계; 및

상기 전극 전원 공급 라인의 적어도 일부와 접촉되며, 상기 전계 발광부를 덮도록 구비된 제 2 전극층을 형성하는 단계를 포함하는 것을 특징으로 하는 전계 발광 표시 장치의 제조 방법.

청구항 2.

제1항에 있어서, 상기 기판은 복수 개의 전기 요소를 포함하고, 전기 요소들 중 적어도 1 개가 상기 전극 전원 공급 라인 하부에 위치하도록 한 것을 특징으로 하는 전계 발광 표시 장치의 제조 방법.

청구항 3.

제2항에 있어서, 상기 전기 요소는 상기 디스플레이 영역에 전기 신호를 인가하는 구동 회로부 또는 상기 디스플레이 영역에 구동 전원을 인가하는 구동 전원 공급 라인을 포함하는 것을 특징으로 하는 전계 발광 표시 장치의 제조 방법.

청구항 4.

제1항에 있어서, 상기 전극 전원 공급 라인을 형성하는 물질이 Al, Ag 및 Mg 중 적어도 하나인 것을 특징으로 하는 전계 발광 표시 장치의 제조 방법.

청구항 5.

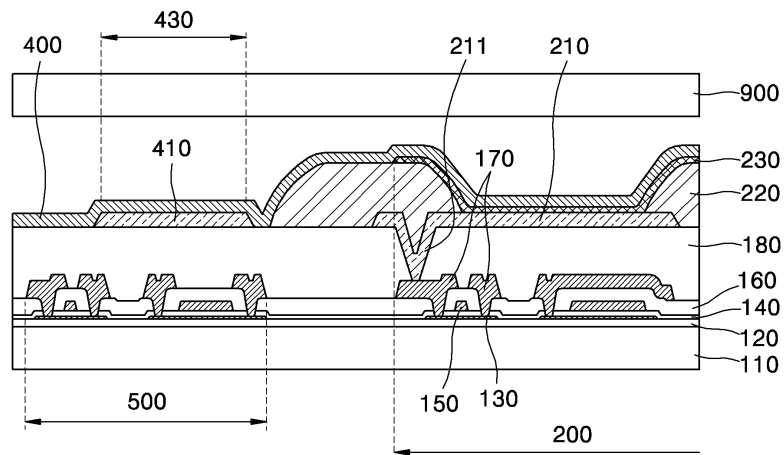
제1항에 있어서, 상기 전극 전원 공급 라인을 스퍼터링법, 전자빔 증착법 또는 진공증착법을 이용하여 형성하는 것을 특징으로 하는 전계 발광 표시 장치의 제조 방법.

청구항 6.

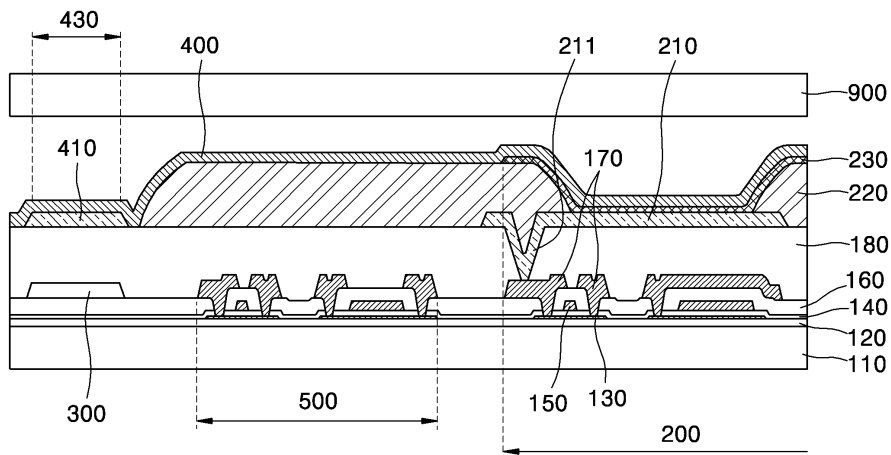
제1항에 있어서, 상기 제 2 전극층을 상기 전극 전원 공급 라인과 서로 면접촉하도록 형성하는 것을 특징으로 하는 전계 발광 표시 장치의 제조 방법.

도면

도면1



도면2



专利名称(译)	制造电致发光显示装置的方法		
公开(公告)号	KR1020060000761A	公开(公告)日	2006-01-06
申请号	KR1020040049725	申请日	2004-06-29
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KANG TAEWOOK 강태욱 KWAK WONKYU 곽원규		
发明人	강태욱 곽원규		
IPC分类号	H05B33/10		
代理人(译)	李，杨HAE		
其他公开文献	KR100647606B1		
外部链接	Espacenet		

摘要(译)

目的：提供一种制备电致发光显示装置的方法，通过减少在提供电极电压时产生的电压降来提高可靠性。

