



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년09월27일
(11) 등록번호 10-1659953
(24) 등록일자 2016년09월20일

(51) 국제특허분류(Int. Cl.)
H01L 51/56 (2006.01)
(21) 출원번호 10-2010-0028596
(22) 출원일자 2010년03월30일
심사청구일자 2015년01월09일
(65) 공개번호 10-2011-0109048
(43) 공개일자 2011년10월06일
(56) 선행기술조사문헌
KR1020060079225 A

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
최종현
경기도 용인시 기흥구 삼성로 95 (농서동)
노대현
경기도 용인시 기흥구 삼성로 95 (농서동)
(74) 대리인
리앤목특허법인

전체 청구항 수 : 총 17 항

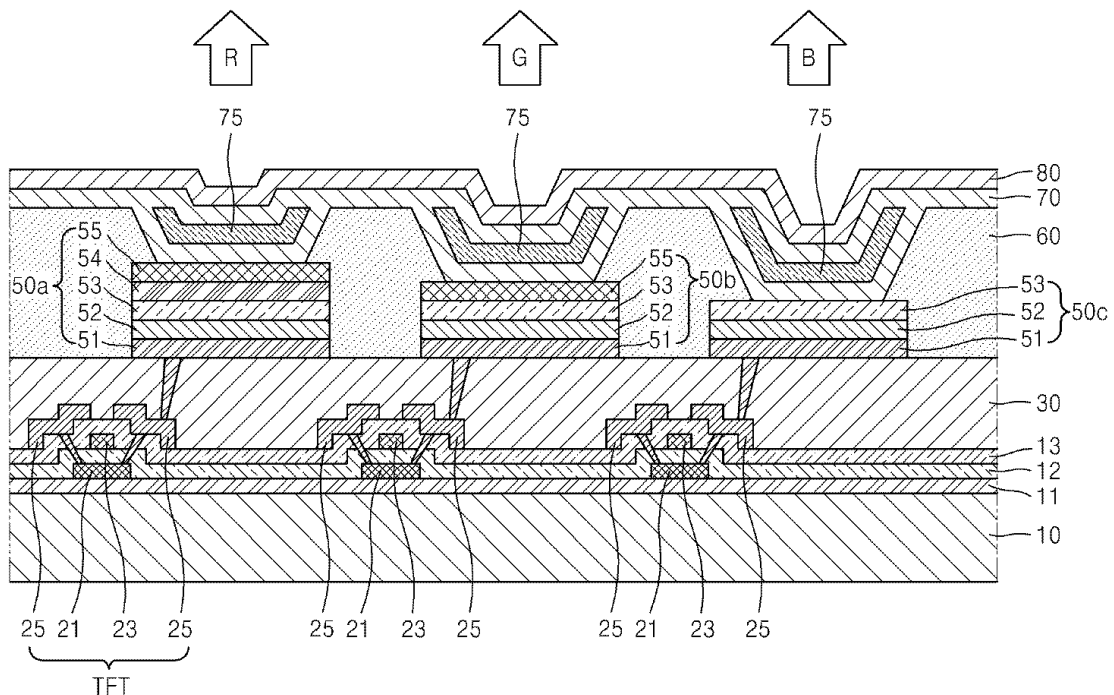
심사관 : 유창훈

(54) 발명의 명칭 유기 발광 디스플레이 장치 및 이의 제조 방법

(57) 요약

본 발명의 일 측면에 의하면, 복수의 화소를 구비하고, 각 화소는 제1 전극층과 제2 전극층, 및 상기 제1 전극층과 제2 전극층 사이에 유기 발광층을 구비하고, 상기 제1 전극층의 두께에 따라 각 화소의 사출 과장이 달라지는 유기 발광 디스플레이 장치의 제조 방법으로서, (a) 기판 상에 평탄화층, 금속층, 반사층, 제1 투명도전층, 및 (뒷면에 계속)

대표도



제2 투명도전층을 순차로 형성하는 단계; (b) 상기 (a) 단계의 결과물 상에 제1 포토레지스터를 도포하고, 제1 포토마스크로 서로 다른 두 개의 두께를 갖는 제1 포토레지스터 패턴을 형성하여, 상기 반사층, 제1 투명도전층, 및 제2 투명도전층을 서로 분리된 복수의 적층구조물로 식각하는 단계; (c) 상기 제1 포토레지스터 패턴의 일부 두께를 제거하여 상기 복수의 적층구조물 중 일부 적층구조물의 제2 투명도전층을 노출시키는 단계; (d) 상부가 노출된 제2 투명도전층 및 잔존하는 제1 포토레지스터를 마스크로 하여, 상기 제1 투명도전층 및 제2 투명도전층 사이에 노출된 상기 금속층을 제거하는 단계; (e) 상기 노출된 제2 투명도전층을 제거하는 단계; 및 (f) 잔존하는 제1 포토레지스터 패턴을 제거하는 단계;를 포함하는 유기 발광 디스플레이 장치의 제조 방법을 제공한다.

명세서

청구범위

청구항 1

복수의 화소를 구비하고, 각 화소는 제1 전극층과 제2 전극층, 및 상기 제1 전극층과 제2 전극층 사이에 유기 발광층을 구비하고, 상기 제1 전극층의 두께에 따라 각 화소의 사출 파장이 달라지는 유기 발광 디스플레이 장치의 제조 방법으로서,

- (a) 기판 상에 평탄화층, 금속층, 반사층, 제1 투명도전층, 및 제2 투명도전층을 순차로 형성하는 단계;
- (b) 상기 (a) 단계의 결과물 상에 제1 포토레지스터를 도포하고, 제1 포토마스크로 서로 다른 두 개의 두께를 갖는 제1 포토레지스터 패턴을 형성하여, 상기 반사층, 제1 투명도전층, 및 제2 투명도전층을 서로 분리된 복수의 적층구조물로 식각하는 단계;
- (c) 상기 제1 포토레지스터 패턴의 일부 두께를 제거하여 상기 복수의 적층구조물 중 일부 적층구조물의 제2 투명도전층을 노출시키는 단계;
- (d) 상부가 노출된 제2 투명도전층 및 잔존하는 제1 포토레지스터를 마스크로 하여, 상기 제1 투명도전층 및 제2 투명도전층 사이에 노출된 상기 금속층을 제거하는 단계;
- (e) 상기 노출된 제2 투명도전층을 제거하는 단계; 및
- (f) 잔존하는 제1 포토레지스터 패턴을 제거하는 단계;를 포함하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 2

제1항에 있어서,

상기 평탄화층은 기판 상에 구비된 복수의 박막 트랜지스터 상에 형성되는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 3

제1항에 있어서,

상기 금속층은 티타늄(Ti), 몰리브덴(Mo), 폴리 ITO(poly-ITO), 크롬(Cr), 니켈(Ni), 및 코발트(Co)에서 선택된 하나 이상의 물질을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 4

제1항에 있어서,

상기 반사층은 알루미늄(Al), 은(Ag), 금(Au), 및 백금(Pt)에서 선택된 하나 이상의 물질을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 5

제1항에 있어서,

상기 제1 포토마스크는 하프톤 마스크(half-tone mask)인 유기 발광 디스플레이 장치의 제조 방법.

청구항 6

제1항에 있어서,

상기 (c) 단계는 상기 제1 포토레지스터 패턴의 일부 두께를 플라즈마 애싱(plasma ashing)공정으로 제거하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 7

제6항에 있어서,

상기 제1 포토레지스터 패턴의 일부 두께를 산소(O₂) 플라즈마 에칭 공정으로 제거하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 8

제1항에 있어서,

상기 (d) 단계는 산 계열을 에천트로 사용한 습식 에칭으로 상기 금속층을 제거하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 9

제1항에 있어서,

상기 (d) 단계는 플라즈마 건식 에칭으로 상기 금속층을 제거하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 10

제1항에 있어서,

상기 제1 투명도전층 및 제2 투명도전층은 에칭 선택비가 다른 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 11

제10항에 있어서,

상기 제1 투명도전층 및 제2 투명도전층은 다결정 인듐틴옥사이드(poly indium-tin-oxide: ITO), 비정질 인듐틴 옥사이드(amorphous indium-tin-oxide: ITO), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크 옥사이드(aluminium zink oxide: AZO) 중에서 에칭 선택비가 낮은 데서 높은 순으로 선택되는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 12

제1항에 있어서,

상기 (e) 단계는 상기 제1 투명도전층 및 제2 투명도전층의 선택적 에칭으로 상기 제2 투명도전층을 에칭하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 13

제1항에 있어서,

상기 (f) 단계의 결과 소정 간격 이격되어 패턴닝된 적층구조물은, 상기 금속층, 반사층, 제1 투명도전층, 및 제2 투명도전층을 포함하는 제1 두께를 가진 제1 그룹, 및 상기 금속층, 반사층, 및 제1 투명도전층을 포함하는 제2 두께를 가진 제2 그룹을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 14

제1항에 있어서,

상기 (f) 단계의 결과물 상에 제3 투명도전층 및 제2 포토레지스터를 형성하고, 제2 포토마스크를 이용한 제2 포토마스크 공정으로 상기 제3 투명도전층의 일부를 제거하고, 잔존하는 제2 포토마스크를 제거하는 단계(이하 (g) 단계라 함)를 더 포함하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 15

제14항에 있어서,

상기 (g) 단계의 결과 소정 간격 이격되어 패턴닝된 적층구조물은, 상기 금속층, 반사층, 제1 투명도전층, 제2

투명도전층, 및 제3 투명도전층을 포함하는 제1 두께를 가진 제1 그룹, 상기 금속층, 반사층, 제1 투명도전층, 및 제3 투명도전층을 포함하는 제2 두께를 가진 제2 그룹, 및 상기 금속층, 반사층, 및 제1 투명도전층을 포함하는 제3 두께를 가진 제3 그룹을 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 16

제15항에 있어서,

상기 제1 투명도전층, 제2 투명도전층, 및 제3 투명도전층은, 다결정 인듐틴옥사이드(poly indium-tin-oxide: ITO), 비정질 인듐틴옥사이드(amorphous indium-tin-oxide: ITO), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminium zink oxide: AZO) 중에서 에칭 선택비가 낮은 데서 높은 순으로 선택되는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 17

제14항에 있어서,

상기 (g) 단계의 결과 형성된 적층 구조물 상에, 적어도 유기 발광층을 포함하는 박막층을 형성하는 단계; 및 상기 박막층 상에 제2 전극층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법.

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

청구항 23

삭제

청구항 24

삭제

청구항 25

삭제

청구항 26

삭제

발명의 설명

기술 분야

본 발명은 유기 발광 디스플레이 장치 및 이의 제조 방법에 관한 것으로, 더 상세하게는 제조 공정이 단순화되

[0001]

고 표시 품질이 우수한 유기 발광 디스플레이 장치 및 이의 제조 방법에 관한 것이다.

배경 기술

[0002] 유기 발광 디스플레이 장치는 양극과 음극, 및 상기 두 전극 사이에 위치하는 유기 발광층을 포함하는 박막층에 전압을 인가함으로써, 전자와 정공이 유기 발광층 내에서 재결합하여 빛을 발광하는 자체 발광형의 디스플레이 장치이다. 유기 발광 디스플레이 장치는 CRT(cathod ray tube) 모니터나 LCD(liquid crystal display)에 비하여 경량 박형이 가능할 뿐만 아니라, 넓은 시야각, 빠른 응답속도 및 적은 소비 전력 등의 장점으로 인하여 차세대 디스플레이 장치로서 주목받고 있다.

[0003] 한편, 풀 컬러(full color)를 구현하는 유기 발광 디스플레이 장치의 경우, 색이 다른 각 화소별로, 예를 들어, 적색, 녹색, 청색 화소별로 서로 다른 파장의 광을 증강해야 할 필요가 있다. 이를 위해 사출되는 파장마다 각 화소의 반사경과 반투과경 사이의 광학 길이를 변화시키는 광 공진 구조가 채용되고 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명은 상기와 같은 문제 및 그 밖의 문제를 해결하기 위하여, 제조 공정이 단순하고 표시 품질이 우수한 유기 발광 디스플레이 장치 및 이의 제조 방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0005] 본 발명의 일 측면에 의하면, 복수의 화소를 구비하고, 각 화소는 제1 전극층과 제2 전극층, 및 상기 제1 전극층과 제2 전극층 사이에 유기 발광층을 구비하고, 상기 제1 전극층의 두께에 따라 각 화소의 사출 파장이 달라지는 유기 발광 디스플레이 장치의 제조 방법으로서, (a) 기판 상에 평탄화층, 금속층, 반사층, 제1 투명도전층, 및 제2 투명도전층을 순차로 형성하는 단계; (b) 상기 (a) 단계의 결과물 상에 제1 포토레지스터를 도포하고, 제1 포토마스크로 서로 다른 두 개의 두께를 갖는 제1 포토레지스터 패턴을 형성하여, 상기 반사층, 제1 투명도전층, 및 제2 투명도전층을 서로 분리된 복수의 적층구조물로 식각하는 단계; (c) 상기 제1 포토레지스터 패턴의 일부 두께를 제거하여 상기 복수의 적층구조물 중 일부 적층구조물의 제2 투명도전층을 노출시키는 단계; (d) 상부가 노출된 제2 투명도전층 및 잔존하는 제1 포토레지스터를 마스크로 하여, 상기 제1 투명도전층 및 제2 투명도전층 사이에 노출된 상기 금속층을 제거하는 단계; (e) 상기 노출된 제2 투명도전층을 제거하는 단계; 및 (f) 잔존하는 제1 포토레지스터 패턴을 제거하는 단계;를 포함하는 유기 발광 디스플레이 장치의 제조 방법을 제공한다.

[0006] 본 발명의 다른 특징에 의하면, 상기 평탄화층은 기판 상에 구비된 복수의 박막 트랜지스터 상에 형성될 수 있다.

[0007] 본 발명의 다른 특징에 의하면, 상기 금속층은 티타늄(Ti), 몰리브덴(Mo), 폴리 ITO(poly-ITO), 크롬(Cr), 니켈(Ni), 및 코발트(Co)에서 선택된 하나 이상의 물질을 포함할 수 있다.

[0008] 본 발명의 다른 특징에 의하면, 상기 반사층은 알루미늄(Al), 은(Ag), 금(Au), 및 백금(Pt)에서 선택된 하나 이상의 물질을 포함할 수 있다.

[0009] 본 발명의 다른 특징에 의하면, 상기 제1 포토마스크는 하프톤 마스크(half-tone mask)일 수 있다.

[0010] 본 발명의 다른 특징에 의하면, 상기 (c) 단계는 상기 제1 포토레지스터 패턴의 일부 두께를 플라즈마 애싱(plasma ashing) 정으로 제거할 수 있다.

[0011] 본 발명의 다른 특징에 의하면, 상기 제1 포토레지스터 패턴의 일부 두께를 산소(O2) 플라즈마 애싱 공정으로 제거할 수 있다.

[0012] 본 발명의 다른 특징에 의하면, 상기 (d) 단계는 산 계열을 에천트로 사용한 습식 에칭으로 상기 금속층을 제거할 수 있다.

[0013] 본 발명의 다른 특징에 의하면, 상기 (d) 단계는 플라즈마 건식 에칭으로 상기 금속층을 제거할 수 있다.

[0014] 본 발명의 다른 특징에 의하면, 상기 제1 투명도전층 및 제2 투명도전층은 에칭 선택비가 다를 수 있다.

[0015] 본 발명의 다른 특징에 의하면, 상기 제1 투명도전층 및 제2 투명도전층은 다결정 인듐틴옥사이드(poly indium-

tin-oxide: ITO), 비정질 인듐틴옥사이드(amorphous indium-tin-oxide: ITO), 인듐갈륨옥사이드(indium galium oxide: IGO), 및 알루미늄징크옥사이드(aluminium zink oxide: AZO) 중에서 에칭 선택비가 낮은 데서 높은 순으로 선택될 수 있다.

- [0016] 본 발명의 다른 특징에 의하면, 상기 (e) 단계는 상기 제1 투명도전층 및 제2 투명도전층의 선택적 에칭으로 상기 제2 투명도전층을 에칭할 수 있다.
- [0017] 본 발명의 다른 특징에 의하면, 상기 (f) 단계의 결과 소정 간격 이격되어 패터닝된 적층구조물은, 상기 금속층, 반사층, 제1 투명도전층, 및 제2 투명도전층을 포함하는 제1 두께를 가진 제1 그룹, 및 상기 금속층, 반사층, 및 제1 투명도전층을 포함하는 제2 두께를 가진 제2 그룹을 포함할 수 있다.
- [0018] 본 발명의 다른 특징에 의하면, 상기 (f) 단계의 결과물 상에 제3 투명도전층 및 제2 포토레지스터를 형성하고, 제2 포토마스크를 이용한 제2 포토마스크 공정으로 상기 제3 투명도전층의 일부를 제거하고, 잔존하는 제2 포토마스크를 제거하는 단계(이하 (g) 단계라 함)를 더 포함할 수 있다.
- [0019] 본 발명의 다른 특징에 의하면, 상기 (g) 단계의 결과 소정 간격 이격되어 패터닝된 적층구조물은, 상기 금속층, 반사층, 제1 투명도전층, 제2 투명도전층, 및 제3 투명도전층을 포함하는 제1 두께를 가진 제1 그룹, 상기 금속층, 반사층, 제1 투명도전층, 및 제3 투명도전층을 포함하는 제2 두께를 가진 제2 그룹, 및 상기 금속층, 반사층, 및 제1 투명도전층을 포함하는 제3 두께를 가진 제3 그룹을 포함할 수 있다.
- [0020] 본 발명의 다른 특징에 의하면, 상기 제1 투명도전층, 제2 투명도전층, 및 제3 투명도전층은, 다결정 인듐틴옥사이드(poly indium-tin-oxide: ITO), 비정질 인듐틴옥사이드(amorphous indium-tin-oxide: ITO), 인듐갈륨옥사이드(indium galium oxide: IGO), 및 알루미늄징크옥사이드(aluminium zink oxide: AZO) 중에서 에칭 선택비가 낮은 데서 높은 순으로 선택될 수 있다.
- [0021] 본 발명의 다른 특징에 의하면, 상기 (g) 단계의 결과 형성된 적층 구조물 상에, 적어도 유기 발광층을 포함하는 박막층을 형성하는 단계; 및 상기 박막층 상에 제2 전극층을 형성하는 단계를 더 포함할 수 있다.
- [0022] 본 발명의 다른 측면에 의하면, 복수의 박막 트랜지스터를 포함하는 기관; 상기 기관 상에 구비된 평탄화층; 서로 소정 간격 이격되어 구비되는 것으로, 상기 평탄화층 상에 구비된 상기 금속층, 반사층, 제1 투명도전층, 제2 투명도전층, 및 제3 투명도전층의 순서로 적층된 제1 그룹 전극층, 상기 금속층, 반사층, 제1 투명도전층, 및 제3 투명도전층의 순서로 적층된 제2 그룹 전극층, 및 상기 금속층, 반사층, 및 제1 투명도전층의 순서로 적층된 제3 그룹 전극층; 상기 제1 그룹 전극층, 제2 그룹 전극층 및 제3 그룹 전극층 상에 구비되고, 적어도 유기 발광층을 포함하는 중간층; 및 상기 중간층 상에 구비된 제2 전극층;을 포함하는 유기 발광 디스플레이 장치를 제공한다.
- [0023] 본 발명의 다른 특징에 의하면, 상기 각 금속층은 상기 복수의 박막 트랜지스터 중 하나의 박막 트랜지스터와 직접 접촉할 수 있다.
- [0024] 본 발명의 다른 특징에 의하면, 상기 유기 발광층은 상기 제1 그룹 전극층, 제2 그룹 전극층, 및 제3 그룹 전극층 상에 백색 발광층이 공통으로 형성될 수 있다.
- [0025] 본 발명의 다른 특징에 의하면, 상기 유기 발광층은 상기 제1 그룹 전극층, 제2 그룹 전극층, 및 제3 그룹 전극층 상에 각각 서로 다른 컬러의 발광층이 형성될 수 있다.
- [0026] 본 발명의 다른 특징에 의하면, 상기 평탄화층은 폴리이미드, 폴리아마이드, 아크릴 수지, 벤조사이클로부텐 및 페놀 수지로 이루어진 군에서 선택되는 하나 이상의 물질을 포함할 수 있다.
- [0027] 본 발명의 다른 특징에 의하면, 상기 금속층은 티타늄(Ti), 몰리브덴(Mo), 폴리 ITO(poly-ITO), 크롬(Cr), 니켈(Ni), 및 코발트(Co)에서 선택된 하나 이상의 물질을 포함할 수 있다.
- [0028] 본 발명의 다른 특징에 의하면, 상기 반사층은 알루미늄(Al), 은(Ag), 금(Au), 및 백금(Pt)에서 선택된 하나 이상의 물질을 포함할 수 있다.
- [0029] 본 발명의 다른 특징에 의하면, 상기 제1 투명도전층, 제2 투명도전층, 및 제3 투명도전층은, 다결정 인듐틴옥사이드(poly indium-tin-oxide: ITO), 비정질 인듐틴옥사이드(amorphous indium-tin-oxide: ITO), 인듐갈륨옥사이드(indium galium oxide: IGO), 및 알루미늄징크옥사이드(aluminium zink oxide: AZO) 중에서 에칭 선택비가 낮은 데서 높은 순으로 선택될 수 있다.

[0030] 본 발명의 다른 특징에 의하면, 상 제2 전극층은 반투명전극일 수 있다.

발명의 효과

[0031] 이상과 같은 본 발명의 평판 표시 장치 및 이들의 제조 방법은 다음과 같은 효과를 제공한다.

[0032] 첫째, 평탄화층과 반사층 사이에 금속층을 삽입함으로써, 평탄화층과 반사층 사이의 접촉성을 개선할 수 있다.

[0033] 둘째, 하프톤 마스크를 이용한 공정으로 두께가 서로 다른 공진 애노드를 제조함으로써 제조 공정을 간단히 할 수 있다.

[0034] 셋째, 평탄화층과 반사층 사이에 금속층을 삽입함으로써 하프톤 마스크 공정에 의한 포토레지스터의 일부 두께를 제거하는 플라즈마 애싱 공정에서 평탄화층을 보호할 수 있다.

[0035] 넷째, 두께가 서로 다른 공진 애노드를 이루는 투명도전층을 서로 다른 에칭 선택비를 가진 물질로 형성함으로써, 공진 애노드의 두께를 간단하게 조절할 수 있다.

도면의 간단한 설명

[0036] 도 1 내지 13은 본 발명의 실시예에 따른 유기 발광 디스플레이 장치의 제조 방법을 개략적으로 도시한 단면도이다.

도 14는 본 발명의 실시예에 따른 유기 발광 디스플레이 장치를 개략적으로 도시한 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0037] 이하, 첨부된 도면들에 도시된 본 발명의 바람직한 실시예를 참조하여 본 발명을 보다 상세히 설명한다.

[0038] 먼저, 도 1 내지 14를 참조하여, 본 발명의 실시예에 따른 유기 발광 디스플레이 장치의 제조 방법을 설명한다.

[0039] 도 1 내지 13은 본 실시예에 따른 유기 발광 디스플레이 장치의 제조 과정을 개략적으로 도시한 단면도이고, 도 14는 상기 제조 방법에 의해 형성된 유기 발광 디스플레이 장치를 개략적으로 도시한 단면도이다.

[0040] 도 14를 참조하면, 본 실시예에 따른 유기 발광 디스플레이 장치는, 복수의 박막 트랜지스터(thin film transistor: TFT)를 포함하는 기관(10), 평탄화층(30), 복수의 화소에 구비된 서로 다른 두께의 제1 전극층(50a, 50b, 50c), 유기 발광층(75)을 포함한 중간층(70) 및 제2 전극층(80)을 포함한다.

[0041] 먼저, 도 1 및 14를 참조하면, 기관(10) 상에 평탄화층(30), 금속층(51), 반사층(52), 제1 투명도전층(53), 및 제2 투명도전층(54)이 순차로 형성되어 있다.

[0042] 기관(10)은 SiO₂를 주성분으로 하는 투명 재질의 글라스재로 형성될 수 있다. 물론 불투명 재질도 가능하며, 플라스틱재와 같은 다른 재질로 이루어질 수도 있다.

[0043] 기관(10)의 상면에는 기관(10)의 평활성과 불순 원소의 침투를 차단하기 위하여 SiO₂ 및/또는 SiN_x 등으로 형성된 버퍼층(11)이 더 구비될 수 있다.

[0044] 버퍼층(11) 상에는 박막트랜지스터(TFT)의 활성층(21)이 반도체 재료에 의해 형성되고, 이를 덮도록 게이트 절연막(12)이 형성된다. 활성층(21)은 비정질 실리콘(amorphous silicon) 또는 폴리 실리콘(poly silicon)과 같은 무기재 반도체나, 유기 반도체가 사용될 수 있으며, 소스 영역(미도시), 드레인 영역(미도시)과 이들 사이에 채널 영역(미도시)을 갖는다.

[0045] 게이트 절연막(12) 상에는 게이트 전극(23)이 구비되고, 이를 덮도록 층간 절연막(13)이 형성된다. 그리고 층간 절연막(13) 상에는 소스 전극(25) 및 드레인 전극(25)이 구비되며, 소스 전극(25) 또는 드레인 전극(25) 중 하나는 후술할 금속층(51)과 비어홀(미도시)를 통하여 직접 접촉된다.

[0046] 한편, 상기 도면에는 도시되어 있지 않지만 소스 전극(25) 및 드레인 전극(25) 상에는 패시베이션막(미도시)이 더 구비될 수 있다.

[0047] 층간 절연막(13) 상에는 소스 전극(25) 및 드레인 전극(25)을 덮도록 평탄화층(30)이 구비된다. 평탄화층(30)은 복수의 박막 트랜지스터(TFT)가 구비된 기관의 단차를 줄이기 위한 것으로, 폴리이미드, 폴리아마이드, 아크릴

수지, 벤조사이클로부텐 및 페놀 수지로 이루어진 군에서 선택되는 하나 이상의 물질을 포함할 수 있다.

- [0048] 상기의 게이트 절연막(12), 층간 절연막(13), 패시베이션막(미도시), 및 평탄화층(30)은 절연체로 구비될 수 있으며, 무기물, 유기물, 또는 유/무기 복합물로 단층 또는 복수층의 구조로 형성될 수 있다. 한편, 상술한 박막 트랜지스터(TFT)의 적층 구조는 일 예시이며, 이외에도 다양한 구조의 박막 트랜지스터가 적용될 수 있음은 물론이다.
- [0049] 평탄화층(30) 상에 금속층(51)이 형성된다. 금속층(51)은 티타늄(Ti), 몰리브덴(Mo), 폴리 ITO(poly-ITO), 크롬(Cr), 니켈(Ni), 및 코발트(Co)에서 선택된 하나 이상의 물질을 포함할 수 있다. 금속층(51)은 평탄화층(30)과 후술할 반사층(52) 사이의 접촉성을 개선한다. 또한, 금속층(30)은 하프톤 마스크(half-tone mask)를 이용한 포토리소그래피(photolithography) 공정에서 플라즈마 애싱(plasma ashing)에 의한 평탄화층(30)의 손상을 방지한다. 이에 대하여는 후술한다.
- [0050] 금속층(51) 상에 반사층(52)이 형성된다. 반사층(52)은 광 공진 구조에 있어서 반사 미러(mirror)의 역할을 하는 것으로, 알루미늄(Al), 은(Ag), 금(Au), 및 백금(Pt)에서 선택된 하나 이상의 물질을 포함할 수 있다.
- [0051] 반사층(52) 상에 제1 투명도전층(53) 및 제2 투명도전층(54)이 순차로 적층된다. 제1 투명도전층(53) 및 제2 투명도전층(54)은 예를 들어, 다결정 인듐틴옥사이드(poly indium-tin-oxide: ITO), 비정질 인듐틴옥사이드(amorphous indium-tin-oxide: ITO), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminium zink oxide: AZO) 중에서 선택될 수 있다. 물론 제1 및 제2 투명도전층(53, 54)은 이외에도 다양한 투명도전성 물질을 포함할 수 있음은 물론이다.
- [0052] 상술한 금속층(51), 반사층(52), 제1 투명도전층(53), 및 제2 투명도전층(54)은 PECVD(plasma enhanced chemical vapor deosition)법, APCVD(atmospheric pressure CVD)법, LPCVD(low pressure CVD)법 등 다양한 증착 방법에 의해 증착될 수 있다.
- [0053] 도 2를 참조하면, 도 1의 구조물 상에 제1 포토레지스터(P1)를 도포한다. 제1 포토레지스터(P1)는 도포 후 프리 베이킹(pre-baking) 또는 소프트 베이킹(soft baking)으로 용제를 제거하는 과정을 거칠 수 있다.
- [0054] 제1 포토레지스터(P1)를 패터닝하기 위하여 소정 패턴이 그려진 제1 포토마스크(M1)를 준비하여 기판(10) 상에 정렬하여, 제1 포토레지스터(P1)에 소정 파장대의 광을 조사하여 노광을 실시한다.
- [0055] 여기서, 제1 포토마스크(M1)는 광차단부(M11), 반투과부(M12) 및 광투과부(M13)를 구비한 하프톤 마스크(half-tone mask)를 구비한다. 광투과부(M13)는 소정 파장대의 광을 투과시키고, 광차단부(M11)는 조사되는 광을 차단하며, 반투과부(M12)는 조사되는 광의 일부만 통과시킨다. 상기 도면에 도시된 하프톤 마스크(M1)는, 마스크의 각 부분의 기능을 개념적으로 설명하기 위한 개념도이며, 실제로는 상기와 같은 하프톤 마스크(M1)는 석영(Qz)과 같은 투명 기판 상에 소정 패턴으로 형성될 수 있다. 이때, 광차단부(M11)는 석영 기판 상에 Cr 또는 CrO₂ 등의 재료로 패터닝하여 형성되고, 반투과부(M12)는 Cr, Si, Mo, Ta, Al 가운데 적어도 하나 이상의 물질을 이용하여, 그 조성 성분의 비 또는 두께를 조절함으로써 조사되는 광의 광투과율을 조절할 수 있다.
- [0056] 도 3을 참조하면, 감광된 부분의 제1 포토레지스터(P1)를 제거하는 현상(develop) 과정을 거친 후, 잔존하는 제1 포토레지스터(P1)의 패턴이 개략적으로 도시되어 있다. 본 실시예에서는 감광된 부분이 제거되는 포지티브 감광제(positive-PR)가 사용되었지만, 본 발명은 이에 한정되지 않고 네가티브 감광제(negative-PR)가 사용될 수 있음은 물론이다.
- [0057] 상기 도면을 참조하면, 하프톤 마스크(M1)의 광투과부(M13)에 대응하는 제1 포토레지스터 부분은 제거되고, 광차단부(M11) 및 반투과부(M12)에 대응하는 부분(P11, P12, P13)이 남아있다. 이때, 반투과부(M12)에 대응하는 제1 포토레지스터 부분(P12, P13)의 두께(H2)는 광차단부(M11)에 대응하는 제1 포토레지스터 부분(P11)의 두께(H1)보다 얇게 형성된다.
- [0058] 도 4를 참조하면, 이들 제1 포토레지스터 패턴들(P11, P12, P13)을 마스크로 이용하여, 식각 장비로 상기 평탄화층(30) 및 금속층(51) 상의 반사층(52), 제1 투명도전층(53), 및 제2 투명도전층(51)을 식각(etching)하여, 이들 반사층(52), 제1 투명도전층(53), 및 제2 투명도전층(51)을 서로 분리된 복수의 적층구조체가 되게 한다. 이때, 상기 식각 과정은 습식 식각 및 건식 식각 등 다양한 방법으로 수행가능하다. 한편, 본 공정에서 평탄화층(30) 상의 금속층(51)은 반사층(52), 제1 투명도전층(53), 및 제2 투명도전층(51)과 함께 식각되지 않는다.
- [0059] 도 5를 참조하면, 서로 다른 두께(H1, H2)의 제1 포토레지스터 패턴(P11, P12, P13)의 일부 두께를 제거한다. 그 결과 복수의 적층구조체 중 일부에서 제2 투명도전층(54)이 표면으로 노출된다. 즉, 얇은 두께(H2)를 가진

제1 포토레지스터 패턴(P12, P13)은 완전히 제거되고, 두꺼운 두께(H1)를 가진 제1 포토레지스터 패턴(P11)은 일부만 제거되어 전체 두께는 얇아진 패턴(P11')이 된 것이다.

[0060] 이와 같은 제1 포토레지스터 패턴(P11, P12, P13)의 일부 두께를 제거하는 과정은 플라즈마(plasma)를 이용한 애싱(ashing) 공정으로 진행하며, 특히 산소(O₂) 플라즈마를 이용한 애싱 공정으로 진행할 수 있다. 산소 플라즈마를 이용한 애싱 공정은 평탄화층(30)에 심각하게 손상시킬 수 있다. 특히, 기관(10)의 반대 측으로 화상이 구현되는 전면 발광형 유기 발광 디스플레이 장치의 경우, 평탄화층(30)의 표면 상태가 제1 전극층에 그대로 전사되기 때문에, 평탄화층(30)의 평활성 유지가 매우 중요하다. 그러나 본 실시예에서는 금속층(51)을 평탄화층(30)과 반사층(52) 사이에 삽입하고, 플라즈마 애싱 공정이 진행되는 동안 금속층(51)을 평탄화층(30) 상에 구비되어 있기 때문에 평탄화층(30)을 보호할 수 있다.

[0061] 도 6을 참조하면, 일부 적층구조체에서 상부로 노출된 제2 투명도전층(54) 및 일부 적층 구조체에서 상부에 잔존하는 제1 포토레지스터 패턴(P11')을 마스크로 하여, 상기 적층구조체 사이로 노출된 영역(A)에 존재하는 상기 금속층(51)을 제거한다. 금속층(51)을 제거하는 공정은 질산, 염산과 같은 산 계열의 에천트를 사용한 습식 에칭으로 진행할 수 있다. 또한, 상기 금속층(51)을 제거하는 공정은 플라즈마 건식 에칭으로도 제거할 수 있다.

[0062] 이와 같이 본 실시예에 따른 유기 발광 디스플레이 장치의 제조 방법에 따르면, 금속층(51)의 평탄화층(30)과 반사층(52) 사이의 접착성을 개선하고, 하프톤 마스크 공정에 의한 제1 포토레지스터(P1)의 일부 두께를 제거하는 플라즈마 애싱 공정에서 평탄화층(30)을 보호한다.

[0063] 도 7을 참조하면, 일부 적층구조체에서 상부로 노출된 제2 투명도전층(54)을 제거한다. 이때, 제1 투명도전층(53)과 제2 투명도전층(54)에 대한 에칭 선택비(etching rate)가 다른 에천트를 이용하여 제2 투명도전층(54)을 식각할 수 있다. 이를 위하여, 상기 제1 투명도전층(53)과 제2 투명도전층(54)은 에칭 선택비가 다른 투명 도전성 물질을 포함할 수 있다.

[0064] 예를 들어, 투명 도전성 물질 중 다결정 인듐틴옥사이드(poly indium-tin-oxide: ITO), 비정질 인듐틴옥사이드(amorphous indium-tin-oxide: ITO), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminium zink oxide: AZO)는 상기 순서대로 에칭 선택비(속도)가 높아진다. 따라서, 예를 들어, 제1 투명도전층(53)이 다결정 인듐틴옥사이드를 포함하는 경우, 제2 투명도전층(54)으로 다결정 인듐틴옥사이드보다 에칭 속도가 높은 비정질 인듐틴옥사이드, 인듐갈륨옥사이드 또는 알루미늄징크옥사이드 중에서 하나를 포함할 수 있다.

[0065] 도 8을 참조하면, 일부 적층구조체 상부에 잔존하는 제1 포토레지스터 패턴(P11')을 제거한다. 그 결과, 기관(10) 및 평탄화층(30) 상에는 서로 다른 두 그룹의 두께를 가진 적층구조체가 소정 간격 이격되어 형성된다. 제1 두께를 갖는 적층구조체는 금속층(51), 반사층(52), 제1 투명도전층(53), 및 제2 투명도전층(54)을 포함하고, 제2두께를 갖는 적층구조체는 금속층(51), 반사층(52), 및 제1 투명도전층(53)을 포함한다.

[0066] 이와 같은 서로 다른 두께를 갖는 적층 구조체는 유기 발광 디스플레이 장치의 제1 전극층으로 기능할 수 있다. 상기 도면에는 도시되어 있지 않으나, 상기 적층구조체 상에 직접 유기 발광층과 제2 전극층을 형성할 경우, 서로 다른 두께의 제1 전극층을 가진 유기 발광 디스플레이 장치는 서로 다른 공진 파장을 사출할 수 있다. 이하에서는, 서로 다른 세 개의 컬러를 구현할 수 있는 유기 발광 디스플레이 장치를 중심으로 본 실시예를 설명하겠지만, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진자라면, 본 발명은 몇 가지의 색을 구현하느냐에 한정되지 않고, 서로 다른 두께의 제1 전극층을 구비하여 서로 다른 공진 파장을 사출할 수 있는 모든 유기 발광 디스플레이 장치에도 적용될 수 있음을 잘 알 수 있을 것이다.

[0067] 도 9를 참조하면, 도 8의 구조물에 제3 투명도전층(55)을 형성한다. 제3 투명도전층(55)은 예를 들어, 다결정 인듐틴옥사이드, 비정질 인듐틴옥사이드가 선택되었다면, 인듐갈륨옥사이드, 또는 알루미늄징크옥사이드가 선택될 수 있다.

[0068] 도 10을 참조하면, 제3 도전층(55) 상에 제2 포토레지스터(P2)를 도포한다. 제2 포토레지스터(P2)를 패터닝하기 위하여 광차단부(M21) 및 광투과부(M23)가 소정 패턴으로 그려진 제2 포토마스크(M2)를 준비한다. 광투과부(M23) 패턴이 전술한 두께가 얇은 적층구조체 중 일부에 대응되도록 제2 포토마스크(M2)를 기관(10)에 정렬하고, 제2 포토레지스터(P2)에 소정 파장대의 광을 조사하여 노광을 실시한다.

[0069] 도 11을 참조하면, 현상 공정 후, 제2 포토마스크(M2)의 광투과부(M23)에 대응하는 제2 포토레지스터는 제거되

고, 광차단부(M21)에 대응하는 제2 포토레지스터(P21, P22)는 남는다.

- [0070] 도 12를 참조하면, 잔존하는 제2 포토레지스터(P21, P22)를 마스크로 하여 제3 투명도전층(55)을 제거한다. 제3 투명도전층(55)을 제거하는 공정은 습식 식각 및 건식 식각 등을 사용할 수 있다.
- [0071] 도 13을 참조하면, 일부 적층구조체 상부에 잔존하는 제2 포토레지스터 패턴(P21, P23)을 제거한다. 그 결과, 기관(10) 및 평탄화층(30) 상에는 서로 다른 세 그룹의 두께를 가진 적층구조체가 소정 간격 이격되어 형성된다.
- [0072] 제1 두께를 갖는 적층구조체는 금속층(51), 반사층(52), 제1 투명도전층(53), 제2 투명도전층(54), 및 제3 투명도전층을 포함하고, 제2 두께를 갖는 적층구조체는 금속층(51), 반사층(52), 제1 투명도전층(53), 및 제3 투명도전층(54)을 포함하며, 제3 두께를 갖는 적층구조체는 금속층(51), 반사층(52), 및 제1 투명도전층(53)을 포함한다. 이들 제1 두께를 갖는 적층구조체, 제2 두께를 갖는 적층구조체, 및 제3 두께를 갖는 적층구조체는 유기 발광 디스플레이 장치의 제1 전극층으로 기능한다. 이하, 제1 두께를 갖는 적층구조체는 제1 그룹 전극층, 제2 두께를 갖는 적층구조체는 제2 그룹 전극층, 및 제3 두께를 갖는 적층구조체는 제3 그룹 전극층이라 명명한다.
- [0073] 도 14를 참조하면, 제1 그룹 전극층(50a), 제2 그룹 전극층(50b), 및 제3 그룹 전극층(50c) 상에 절연층(60)을 도포하고, 제1 그룹 전극층(50a), 제2 그룹 전극층(50b), 및 제3 그룹 전극층(50c)이 노출되도록 패터닝한다. 이와 같이 제1 그룹 전극층(50a), 제2 그룹 전극층(50b), 및 제3 그룹 전극층(50c) 주위에 소정 두께로 형성된 절연층은 제1 전극층(50a, 50b, 50c)의 가장자리와 후술할 대향 전극인 제2 전극층(80) 사이의 간격을 넓혀, 제1 전극층(50a, 50b, 50c)의 가장자리에 전계가 집중되는 현상을 방지함으로써 제1 전극층(50a, 50b, 50c)과 제2 전극층(80) 사이의 단락을 방지하는 화소 정의막(pixel define layer: PDL)(60) 역할을 수행한다.
- [0074] 제1 전극층(50a, 50b, 50c) 및 화소 정의막(60) 상부에 유기 발광층(75)을 포함하는 중간층(70), 및 대향 전극인 제2 전극층(80)이 형성된다.
- [0075] 유기 발광층(75)은 제1 전극층(50a, 50b, 50c)과 제2 전극층(80)의 전기적 구동에 의해 발광한다. 유기 발광층(75)은 백색광을 방출하는 재료로 사용될 수 있다. 이 경우, 백색광은 제1 그룹 전극층(50a)의 반사층(52)과 제2 전극층(80) 사이의 공진 거리, 제1 그룹 전극층(50b)의 반사층(52)과 제2 전극층(80) 사이의 공진 거리, 및 제3 그룹 전극층(50c)의 반사층(52)과 제2 전극층(80) 사이의 공진 거리에 따라 각 화소마다 다른 파장으로 사출되어 각 화소마다 서로 다른 색의 광을 사출할 수 있다.
- [0076] 물론 유기 발광층(75)은 각 화소마다 백색광이 아닌 유색광을 방출하는 재료를 사용할 수 있다. 예를 들어, 본 실시예와 같이 제1 전극층(50a, 50b, 50c) 상에 각각 적색 발광물질, 녹색 발광물질, 및 청색 발광을 형성하고, 각 발광 색에 대응되도록 제1 그룹 전극층(50a)의 반사층(52)과 제2 전극층(80) 사이의 공진 거리, 제1 그룹 전극층(50b)의 반사층(52)과 제2 전극층(80) 사이의 공진 거리, 및 제3 그룹 전극층(50c)의 반사층(52)과 제2 전극층(80) 사이의 공진 거리를 최적화 함으로써 더욱 표시 품질이 우수한 유기 발광 디스플레이를 제공할 수 있다.
- [0077] 이때, 유기 발광층(75)은 저분자 또는 고분자 유기물이 사용될 수 있다. 저분자 유기물로 형성되는 경우, 중간층(70)은 유기 발광층(75)을 중심으로 제1 전극층(50a, 50b, 50c)의 방향으로 홀 수송층(hole transport layer: HTL) 및 홀 주입층(hole injection layer: HIL) 등이 적층되고, 제2 전극층(80) 방향으로 전자 수송층(electron transport layer: ETL) 및 전자 주입층(electron injection layer: EIL) 등이 적층된다. 이외에도 필요에 따라 다양한 층들이 적층될 수 있다. 이때, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘(N,N'-Di(naphthalene-1-yl)-N,N'-diphenylbenzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯하여 다양하게 적용 가능하다.
- [0078] 한편, 고분자 유기물로 형성되는 경우에는, 중간층(70)은 유기 발광층(75)을 중심으로 제1 전극층(50a, 50b, 50c) 방향으로 홀 수송층(HTL)만이 포함될 수 있다. 홀 수송층(HTL)은 폴리에틸렌 디히드록시티오펜 (PEDOT: poly-(2,4)-ethylene-dihydroxy thiophene)이나, 폴리아닐린(PANI: polyaniline) 등을 사용하여 잉크젯 프린팅이나 스핀 코팅의 방법에 의해 제1 전극층(50a, 50b, 50c) 상부에 형성할 수 있다. 이때 사용 가능한 유기 재료로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등의 고분자 유기물을 사용할 수 있으며, 잉크젯 프린팅이나 스핀 코팅 또는 레이저를 이용한 열전사 방식 등의 통상의 방법으로 컬러 패턴을 형성할 수 있다.
- [0079] 유기 발광층(75)을 포함한 중간층(70) 상에는 공통 전극으로 제2 전극층(80)이 증착된다. 본 실시예에 따른 유

기 발광 디스플레이 장치의 경우, 제1 전극층(50a, 50b, 50c)은 애노드 전극으로 사용되고, 제2 전극층(80)은 캐소드 전극으로 사용된다. 물론 전극의 극성은 반대로 적용될 수 있음은 물론이다. 이때, 제2 전극층(80)은 광공진 구조의 반투명 미러 기능을 하는 것으로, 소정의 투과율 이상을 가진 도전성 물질로 형성되는 것이 바람직하다.

[0080] 한편, 상기 도면에는 도시되지 않았지만, 제2 전극층(80) 상에는 외부의 수분이나 산소 등으로부터 유기 발광층(75)을 보호하기 위한 밀봉 부재(미도시) 및 흡습제(미도시) 등이 더 구비될 수 있다.

[0081] 상술한 본 실시예에 따른 유기 발광 디스플레이 장치 및 제조 방법에 따르면, 평탄화층(30)과 반사층(52) 사이에 금속층(51)을 삽입함으로써, 평탄화층(30)과 반사층(52) 사이의 접촉성을 개선하고, 하프톤 마스크 공정에 의한 제1 포토레지스터(P1)의 일부 두께를 제거하는 플라즈마 애싱 공정에서 평탄화층(30)을 보호한다. 또한, 제1 투명도전층(53)과 제2 투명도전층(54)을 메탈 마스크로 이용하여 잔존하는 금속층(51)을 제거하고, 제1 투명도전층(53)과 제2 투명도전층(54)을 에칭 선택비가 다른 재료를 사용함으로써 제2 투명도전층(54)을 간단하게 식각할 수 있다. 이와 같은 방법에 의해 제조 공정이 간단하고, 표시 품질이 우수한 유기 발광 디스플레이 장치 및 제조 방법을 제공할 수 있다.

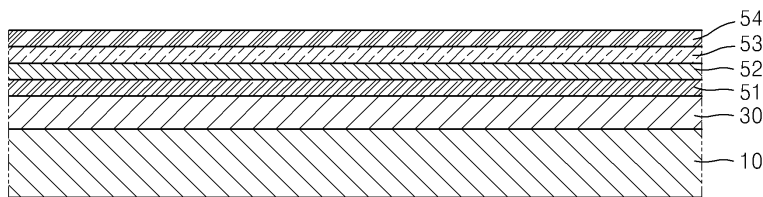
[0082] 한편, 상기 도면들에 도시된 구성요소들은 설명의 편의상 확대 또는 축소되어 표시될 수 있으므로, 도면에 도시된 구성요소들의 크기나 형상에 본 발명이 구속되는 것은 아니며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

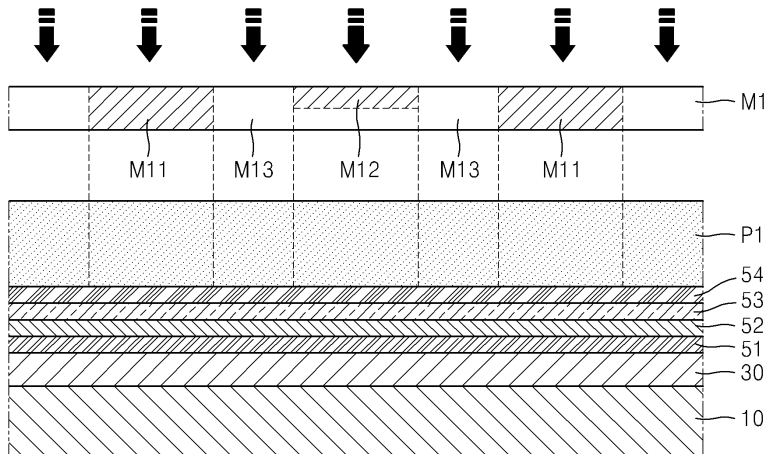
- [0083] 10: 기판
- 30: 평탄화층
- 51: 금속층
- 52: 반사층
- 53: 제1 투명도전층
- 54: 제2 투명도전층
- 55: 제3 투명도전층
- 60: 화소정의막
- 70: 중간층
- 75: 유기 발광층
- 80: 제2 전극층

도면

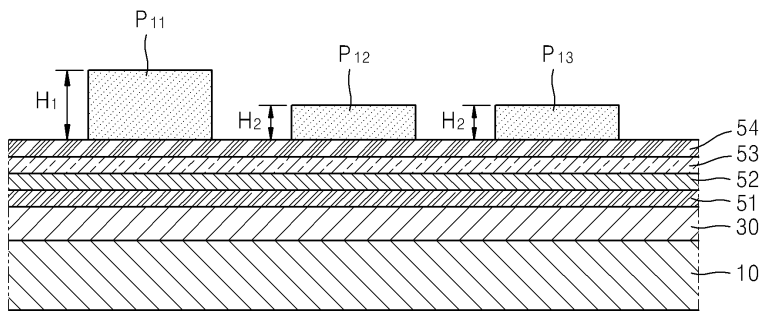
도면1



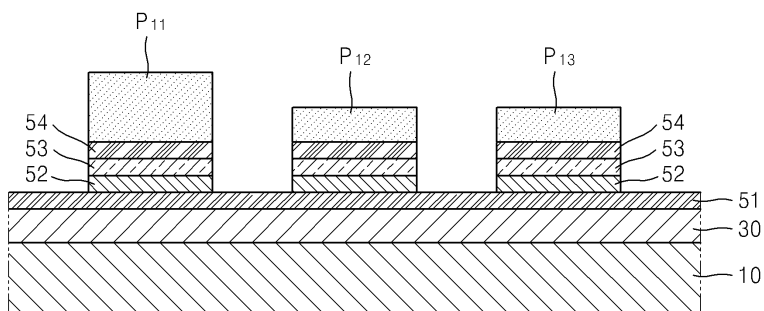
도면2



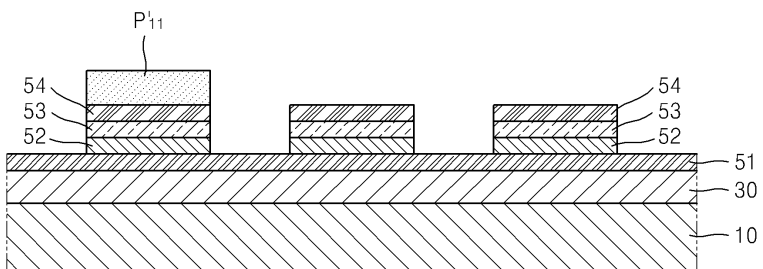
도면3



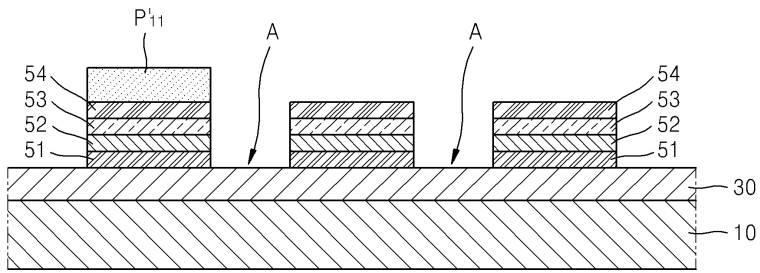
도면4



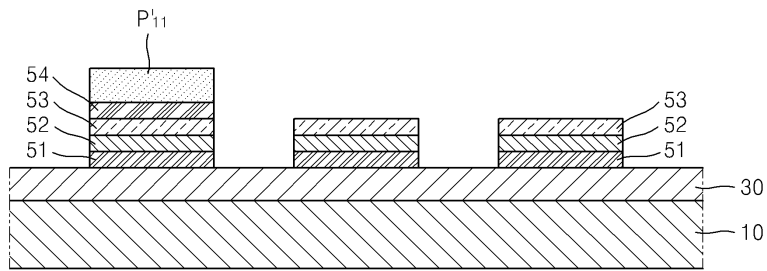
도면5



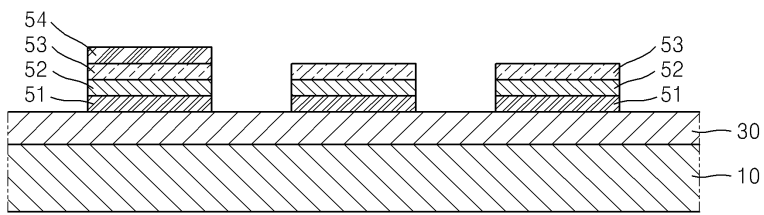
도면6



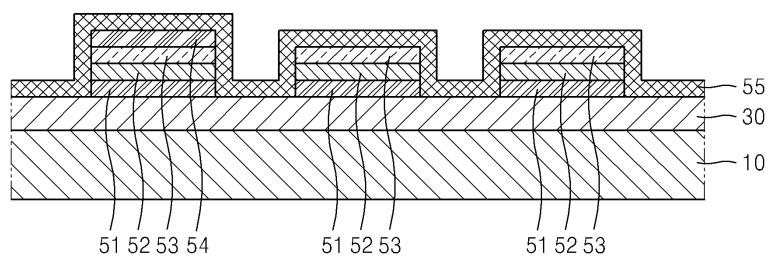
도면7



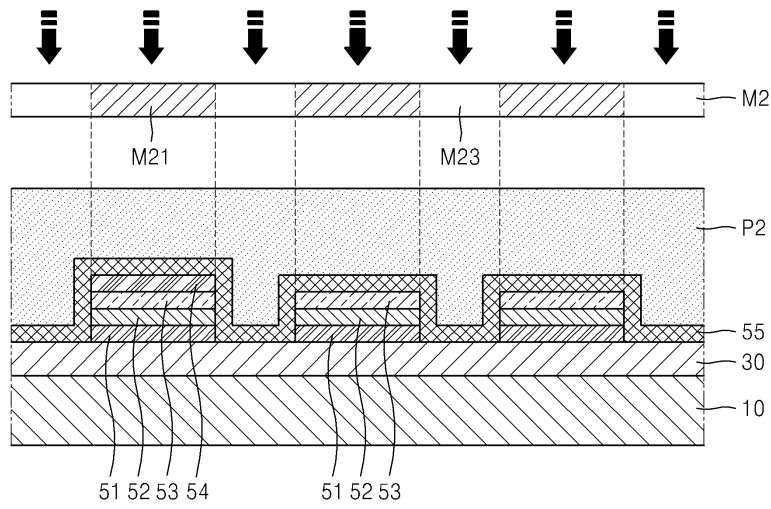
도면8



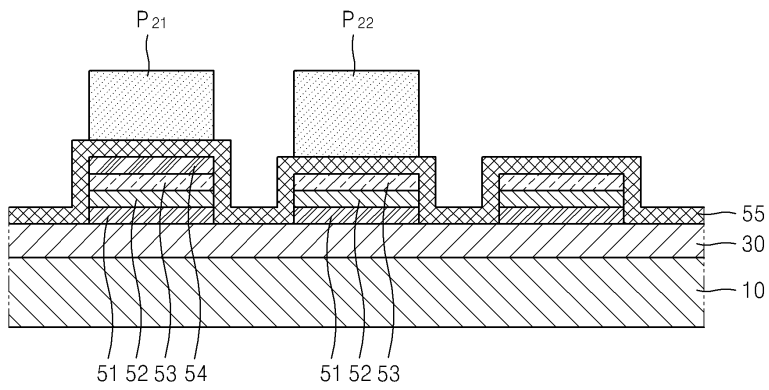
도면9



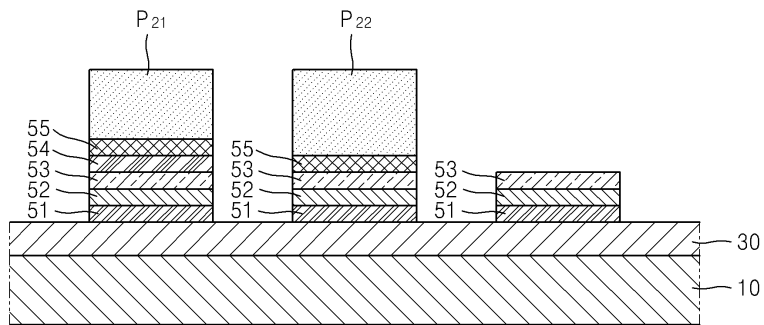
도면10



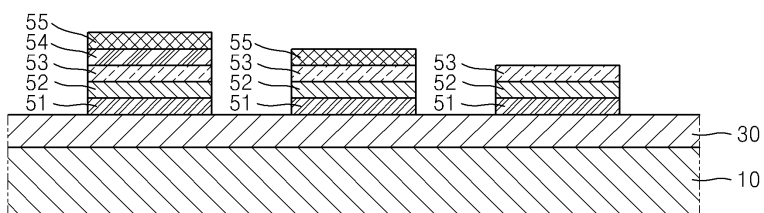
도면11



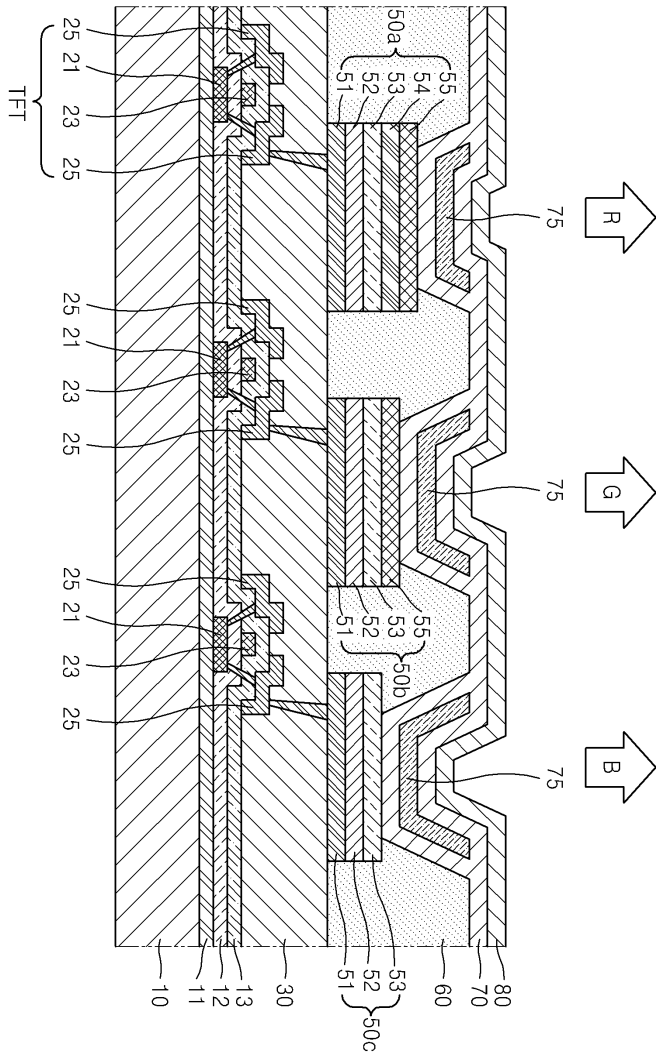
도면12



도면13



도면14



专利名称(译)	标题：OLED显示装置及其制造方法		
公开(公告)号	KR101659953B1	公开(公告)日	2016-09-27
申请号	KR1020100028596	申请日	2010-03-30
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	CHOI JONG HYUN 최종현 NO DAE HYUN 노대현		
发明人	최종현 노대현		
IPC分类号	H01L51/56		
CPC分类号	H01L51/56 H01L21/47 H01L51/5265 H01L27/3206 H01L27/3211 H01L51/5215 H01L51/5218		
其他公开文献	KR1020110109048A		
外部链接	Espacenet		

摘要(译)

用途：提供一种有机发光显示装置及其制造方法，以通过在平坦化层和反射层之间插入金属层来保护等离子体蚀刻中的平坦化层，从而去除光敏电阻的一部分。

