



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2007년09월21일

(11) 등록번호 10-0761110

(24) 등록일자 2007년09월17일

(51) Int. Cl.

H05B 33/26(2006.01)

(21) 출원번호 10-2005-0131239

(22) 출원일자 2005년12월28일

심사청구일자 2005년12월28일

(65) 공개번호 10-2007-0069294

공개일자 2007년07월03일

(56) 선행기술조사문헌

KR1020010070450A

전체 청구항 수 : 총 9 항

(73) 특허권자

엘지전자 주식회사

서울특별시 영등포구 여의도동 20번지

(72) 발명자

이춘탁

경북 구미시 구평동 455번지 부영아파트 604동
802호

(74) 대리인

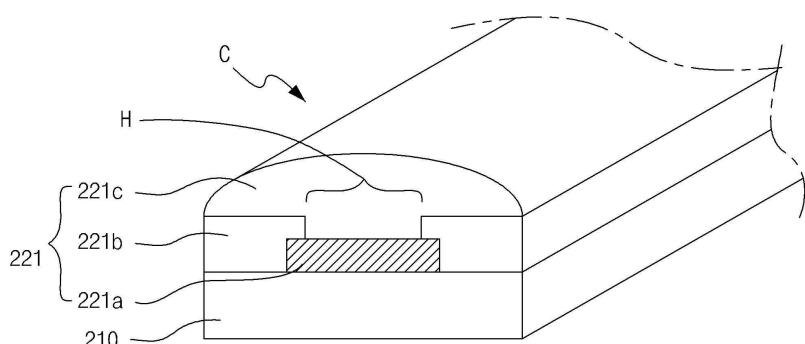
이수웅

심사관 : 안준형

(54) 전계발광표시장치

(57) 요 약

본 발명은 기판, 기판 상에 위치하며, 두 개의 전극 및 상기 두 개의 전극 사이에 형성된 발광층을 포함하는 픽셀회로부 및 전극들에 일단이 연결되며 제1도전층 및 상기 제1도전층의 일부 영역을 노출시키도록 상기 제1도전층 상에 형성된 제2도전층을 포함하는 배선들 및 노출된 제1도전층 및 상기 제2도전층 상에 형성된 절연막을 포함하는 전계발광표시장치를 제공한다.

대표도 - 도2b

특허청구의 범위

청구항 1

기판;

상기 기판 상에 위치하며, 두 개의 전극 및 상기 두 개의 전극 사이에 형성된 발광층을 포함하는 픽셀회로부;

상기 전극들에 일단이 연결되며, 제1도전층 및 상기 제1도전층의 일부 영역을 노출시키도록 상기 제1도전층 상에 형성된 제2도전층을 포함하는 배선들; 및

상기 노출된 제1도전층 및 상기 제2도전층 상에 형성된 절연막을 포함하는 전계발광표시장치.

청구항 2

제1항에 있어서,

상기 배선들의 타단과 연결되며, 제1도전층, 상기 제1도전층의 일부 영역을 노출시키도록 상기 제1도전층 상에 형성된 제2도전층 및 상기 노출된 제1도전층 및 상기 제2도전층 상에 형성된 제3도전층을 포함하는 패드들을 더 포함하는 전계발광표시장치.

청구항 3

제1항 또는 제2항에 있어서,

상기 제2도전층은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 또는 ITZO(Indium Tin Zinc Oxide) 중 어느 하나이고, 상기 제1도전층은 상기 제2도전층 보다 저항이 작은 금속을 포함하는 것을 특징으로 하는 전계발광표시장치.

청구항 4

제1항 또는 제2항에 있어서,

상기 제2도전층은 상기 제1도전층의 양쪽을 감싸며 상기 제1도전층의 일부를 노출시키는 흄을 포함하는 것을 특징으로 하는 전계발광표시장치.

청구항 5

제2항에 있어서,

상기 제3도전층은 Cu 또는 Ag 중 어느 하나로 형성된 것을 특징으로 하는 전계발광표시장치.

청구항 6

제1항에 있어서,

상기 발광층은 유기물을 포함하는 것을 특징으로 하는 전계발광표시장치.

청구항 7

기판;

상기 기판 상에 위치하며, 두 개의 전극 및 상기 두 개의 전극 사이에 형성된 발광층을 포함하는 픽셀회로부;

상기 전극들에 일단이 연결되는 배선들; 및

상기 배선들의 타단과 연결되며, 제1도전층, 상기 제1도전층의 일부 영역을 노출시키도록 상기 제1도전층 상에 형성된 제2도전층 및 상기 노출된 제1도전층 및 상기 제1도전층 상에 형성된 제3도전층을 포함하는 패드들을 포함하는 전계발광표시장치.

청구항 8

제7항에 있어서,

상기 제2도전층은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 또는 ITZO(Indium Tin Zinc Oxide) 중 어느 하나이고, 상기 제1도전층은 상기 제2도전층 보다 저항이 적은 금속이고, 상기 제3도전층은 Cu 또는 Ag 중 어느 하나로 형성된 것을 특징으로 하는 전계발광표시장치.

청구항 9

제7항에 있어서,

상기 발광층은 유기물을 포함하는 것을 특징으로 하는 전계발광표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <12> 본 발명은 전계발광소자에 관한 것으로, 더욱 상세하게는 전계발광소자의 배선에 관한 것이다.
- <13> 유기전계발광소자는 전자(electron) 주입전극(cathode)과 정공(hole) 주입전극(anode)으로부터 각각 전자와 정공을 발광층 내부로 주입시켜, 주입된 전자와 정공이 결합한 엑시톤(exciton)이 여기 상태로부터 기저상태로 떨어질 때 발광하는 소자이다.
- <14> 이러한, 유기전계발광소자는 구동방식에 따라 수동매트릭스형 유기 전계 발광 소자(Passive Matrix Organic Light Emitting Diode: PMOLED)와 능동매트릭스형 유기 전계 발광 소자(Active Matrix Organic Light Emitting Diode : AMOLED)로 구분된다.
- <15> 또한, 유기전계발광소자는 빛이 방출되는 방향에 따라 전면발광(Top-Emission) 방식과 배면발광(Bottom-Emission) 방식이 있다.
- <16> 여기서, 이러한 유기전계발광소자는 일반적으로, 기판 상에 애노드, 절연층, 격벽, 발광부 및 캐소드 등을 차례로 증착 형성하고, 소자를 보호하기 위하여 캡이나 기타 커버 글라스 등을 덮고 실란트로 봉지 되는 구조를 갖는다.
- <17> 여기서, 애노드에는 데이터배선을 연결하고, 캐소드에는 스캔배선을 연결하여 데이터배선 및 스캔배선에 각각의 신호를 인가하여 발광부를 발광시킬 수 있게 되어 있다.
- <18> 한편, 이러한 데이터배선 및 스캔배선은 보통 다층으로 형성되어 있다.
- <19> 그러나 다층으로 형성된 데이터배선 및 스캔배선은 대략 균일한 형태로 그 배선의 외곽에 모서리가 형성되어 있기 때문에, 데이터배선과 스캔배선을 덮도록 형성된 절연막의 그 모서리 부분이 얇게 증착 형성되어 모서리 부분의 절연막이 벗겨지는 필링(peeling) 현상이 발생했다.
- <20> 이에 따른 종래 데이터배선 및 스캔배선의 문제점을 이하 도시된 도면을 참조하여 설명한다.
- <21> 도 1a는 종래의 유기전계발광소자를 나타낸 도면이고, 도 1b는 도 1a의 A부분을 측면에서 확대한 확대도이고, 도 1c는 도 1a의 A부분을 정면에서 확대한 확대도이다.
- <22> 도시된 바와 같이, 종래 유기전계발광소자(100)는, 기판(110) 상에 소정 간격으로 분리되어 스트라이프 형태로 형성된 애노드(Anode)(112), 절연층(미도시), 발광부(미도시) 및 캐소드(Cathode)(120)가 형성된 구조를 갖는 수동매트릭스형 유기전계발광소자(100)이다.
- <23> 기판(110)상에 형성된 애노드(112)은 인듐 주석 산화물(Indium Tin Oxide; ITO)로 형성되어 투명한 전극을 갖고, 절연층은 애노드(112) 간의 도전성분을 절연하는 목적으로 형성된다.
- <24> 여기서, 절연층에는 화소가 형성될 수 있도록 애노드(112)가 형성된 영역에 오픈부를 갖도록 패턴되고, 패턴된 오픈부에 발광부이 형성되어 있다.
- <25> 한편, 공정의 편의상 기판(110) 상에는 역 마름모형태의 격벽을 더 형성하여, 발광층 또는 캐소드(120)를 형성할 때, 새도 마스킹 등을 이용하지 않고, 형성된 격벽에 의해 발광부 또는 캐소드(120)가 기판(110) 상에 분리

형성될 수 있게 된다.

- <26> 여기서, 발광층은 유기발광층을 포함할 수 있으며, 정공의 주입을 원활하게 하기 위해 정공주입층(hole injection layer)과 주입된 정공을 발광층으로 수송하는 정공수송층(hole transport layer)을 이루는 하부공통막이 애노드(112)와 발광층 사이에 형성되어 있다.
- <27> 또한, 전자의 주입을 원활하게 하기 위해 전자주입층(electron injection layer)과 주입된 전자를 발광층으로 수송하는 전자수송층(electron transport layer)을 이루는 상부공통막이 발광층과 캐소드(120) 사이에 형성되어 있다.
- <28> 한편, 하부공통막과 상부공통막 사이에는 애노드(112)과 캐소드(120)에 의해 공급된 정공과 전자의 재결합이 이루어지면서 빛이 발광하는 발광층(emitting layer)을 포함하는 구조로 발광부가 형성되어 픽셀회로부(V)를 이루고 있다.
- <29> 여기서, 애노드(112) 및 캐소드(120)은 데이터배선 및 스캔배선(121)과 연결되어 그 말단에 패드부(132)를 이루고 형성되어 있다.
- <30> 한편, 도 1b와 도 1c는 도 1a의 A부분의 배선과 도 1b의 B부분의 패드부를 확대하여 도시한 것이다.
- <31> 도 1b를 참조하면, 종래 데이터배선 및 스캔배선(121)은 기판(110) 상에 보통 다층으로 형성되어 있는데, 자세하게는 기판(110) 상에 제1도전층(121a)으로 인듐 주석 산화물 (Indium Tin Oxide; ITO) 등을 이용하여 배선을 증착 형성하고, 제2도전층(121b)으로 몰리브덴(Molybdenum; Mo) 등이 ITO 상에 추가로 증착 형성되어 있다.
- <32> 그리고 이러한 제1도전층(121a)과 제2도전층(121b)은 절연막(121c)으로 절연되어 있었다. 여기서, 추가로 증착된 제2도전층(121b) 상에는 도시되어 있지는 않지만, 알루미늄(Al)을 추가로 더 증착하고, 다시 몰리브덴(Mo)을 증착하여 형성하기도 한다.
- <33> 그러나 다층으로 형성된 데이터배선 및 스캔배선(121a, 121b)은 절연막(121c)으로 덮여 있더라도, 절연막(121c) 밑에 형성된 제2도전층(121b)이 부식되어 배선에 높은 저항을 형성하고, 각 신호를 전달함에 있어 적지 않은 노이즈가 동반된다.
- <34> 도 1c를 참조하면, 데이터배선 및 스캔배선(121)의 말단에 형성된 패드부(132)는 기판(110) 상에 형성된 제1도전층(132a) 상에 제2도전층(132b)이 형성되어 있다. 여기서, 제2도전층(132b) 상에는 도시되어 있지는 않지만, 알루미늄(Al)을 추가로 더 증착하고, 다시 몰리브덴(Mo)을 증착하여 형성하기도 한다. 게다가, 제2도전층(132b) 상에는 제3도전층(132d)으로 구리(Cu)가 추가로 증착되어 있다.
- <35> 그러나 패드부(132)의 제3도전층(132d) 하부에 형성된 제2도전층(132b) 또한 부식에 의해 높은 저항을 형성하고, 각 신호를 전달함에 있어 적지 않은 노이즈를 동반하게 된다.

발명이 이루고자 하는 기술적 과제

- <36> 상술한 문제점을 해결하기 위한 본 발명의 목적은, 배선과 패드부를 다층의 도전층으로 형성시, 배선 및 패드부의 부식을 방지하고 최상부막의 필링 현상을 방지할 수 있는 전계발광표시장치를 제공한다.

발명의 구성 및 작용

- <37> 상술한 과제를 해결하기 위한 본 발명에 따른 전계발광표시장치는, 기판, 상기 기판 상에 위치하며 두 개의 전극 및 상기 두 개의 전극 사이에 형성된 발광층을 포함하는 픽셀회로부, 전극들에 일단이 연결되며, 제1도전층 및 상기 제1도전층의 일부 영역을 노출시키도록 상기 제1도전층 상에 형성된 제2도전층을 포함하는 배선들 및 노출된 제1도전층 및 상기 제2도전층 상에 형성된 절연막을 포함한다.
- <38> 상기 전계발광표시장치는 배선들의 타단과 연결되며, 제1도전층, 상기 제1도전층의 일부 영역을 노출시키도록 상기 제1도전층 상에 형성된 제2도전층 및 상기 노출된 제1도전층 및 상기 제2도전층 상에 형성된 제3도전층을 포함하는 패드들을 더 포함할 수 있다.
- <39> 여기서, 제2도전층은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 또는 ITZO(Indium Tin Zinc Oxide) 중 어느 하나이고, 제1도전층은 제2도전층보다 저항이 적은 금속일 수 있다.
- <40> 제2도전층은 상기 제1도전층의 양쪽을 감싸며 상기 제1도전층의 일부를 노출시키는 홈을 포함할 수 있다.

- <41> 여기서, 제3도전층은 Cu 또는 Ag 중 어느 하나일 수 있다.
- <42> 여기서, 발광층은 유기물을 포함하는 것을 특징으로 한다.
- <43> 한편, 본 발명에 따른 전계발광표시장치는, 기판, 기판 상에 위치하며 두 개의 전극 및 상기 두 개의 전극 사이에 형성된 발광층을 포함하는 픽셀회로부, 전극들에 일단이 연결되는 배선들 및 배선들의 타단과 연결되며, 제1도전층, 제1도전층의 일부 영역을 노출시키도록 상기 제1도전층 상에 형성된 제2도전층 및 상기 노출된 제1도전층 및 상기 제1도전층 상에 형성된 제3도전층을 포함하는 패드들을 포함할 수 있다.
- <44> 여기서, 제2도전층은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 또는 ITZO(Indium Tin Zinc Oxide) 중 어느 하나이고, 제1도전층은 제2도전층보다 저항이 적은 금속이고, 제3도전층은 Cu 또는 Ag 중 어느 하나로 형성될 수 있다.
- <45> 여기서, 발광층은 유기물을 포함할 수 있다.
- <46> 기타 실시 예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.
- <47> 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시 예를 상세히 설명하기로 한다.
- <48> <제1실시예>
- <49> 도 2a는 본 발명에 따른 전계발광표시장치를 나타낸 도면이고, 도 2b는 도 2a의 C부분을 측면에서 확대한 확대도이고, 도 2c는 도 2a의 D부분을 정면에서 확대한 확대도이다.
- <50> 도시된 바와 같이, 본 발명에 따른 전계발광표시장치(200)는, 기판(210)상에 형성된 애노드(212)는 인듐 주석 산화물(Indium Tin Oxide; ITO)로 형성되어 투명한 전극을 갖고, 절연층은 애노드(212) 간의 도전성분을 절연하는 목적으로 형성된다.
- <51> 여기서, 절연층에는 화소가 형성될 수 있도록 애노드(212)가 형성된 영역에 오픈부를 갖도록 패턴되고, 패턴된 오픈부에 발광부가 형성되어 있다.
- <52> 한편, 공정의 편의상 기판(210) 상에는 역 마름모형태의 격벽을 더 형성하여 발광층 또는 캐소드(220)를 형성할 때, 색도 마스킹 등을 이용하지 않고, 형성된 격벽에 의해 발광층과 캐소드(220)가 기판(210) 상에 분리 형성될 수 있게 된다.
- <53> 여기서, 발광층은 유기물을 포함할 수 있으며, 정공의 주입을 원활하게 하기 위해 정공주입층(hole injection layer)과 주입된 정공을 발광층으로 수송하는 정공수송층(hole transport layer)을 이루는 하부공통막이 발광층과 애노드(212) 사이에 형성되어 있다.
- <54> 또한, 전자의 주입을 원활하게 하기 위해 전자주입층(electron injection layer)과 주입된 전자를 발광층으로 수송하는 전자수송층(electron transport layer)을 이루는 상부공통막이 발광층과 캐소드(220) 사이에 형성되어 있다.
- <55> 한편, 하부공통막과 상부공통막 사이에는 애노드(212)와 캐소드(220)에 의해 공급된 정공과 전자의 재결합이 이루어지면서 빛이 발광하는 발광층(emitting layer)을 포함하는 구조로 발광부를 포함하여 픽셀회로부(V)가 구성된다. 여기서, 발광층은 유기물층을 포함할 수 있으며, 그 외의 층은 무기물층으로 구성될 수 있음을 물론이다.
- <56> 한편, 애노드(212) 및 캐소드(220)는 데이터배선 및 스캔배선(221)의 일단과 연결되며, 그 타단은 패드부(232)에 연결된다.
- <57> 여기서, 도 2b를 참조하면, 배선을 이루는 데이터배선 및 스캔배선(221)의 일부 영역 또는 모든 영역이 기판(210) 상에 하나 이상의 제1도전층(221a)과 제1도전층(221a) 양쪽을 감싸고 함몰된 홈(H)을 갖도록 형성된 제2도전층(221b)을 포함하여 다층으로 형성되어 있다.
- <58> 이러한 배선은, 제2도전층(221b) 상에 형성된 홈(H)을 채우며 절연막(221c)이 형성되어 있다. 여기서, 제2도전층(221b)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 또는 ITZO(Indium Tin Zinc Oxide) 중 어느 하나이고, 제1도전층(221a)은 제2도전층(221b) 보다 저항이 적은 금속으로, Mo(Molybdenum) 또는 Mo/Al/Mo로 형성된 것이다.
- <59> 여기서, 기판(210) 상에 형성된 제1도전층(221a)은 제2도전층(221b)이 양쪽을 감싸도록 분리 형성되어 있어 그 상부에는 자연적으로 함몰된 홈(H)을 갖게 되며, 제2도전층(221b)이 제1도전층(221a)의 상부 일부분을 덮도록

형성되어 있다.

<60> 이에 따라, 제1도전층(221a)는 외부로부터 침투된 수분이나 산소에 의해 쉽게 부식되지 않도록 제2도전층(221b)인 산화물이 금속층을 감싸 보호막을 형성하게 된다. 또한, 제2도전층(221b) 상에 형성된 흄(H)을 채우며 절연막(221c)가 형성되어 있어, 제1도전층(221a)과 제2도전층(221b)을 효과적으로 절연하면서, 흄(H)에 깊이 형성되어 높은 접착률을 갖게 되어 절연막(221c) 필링(peeling)이 쉽게 일어나지 않게 된다.

<61> 여기서, 도 2c를 참조하면, 상술한 배선에 연장되어 다층으로 형성된 패드부(232)는, 하나 이상의 제1도전층(232a)과, 제1도전층(232a) 양쪽을 감싸고 함몰된 흄(H)을 갖도록 제2도전층(232b)이 형성되어 있다. 여기서, 제2도전층(232b) 상에는 제2도전층(232b)의 흄(H)을 채우며 제3도전층(232d)이 형성되어 있다.

<62> 여기서, 제2도전층(232b)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 또는 ITZO(Indium Tin Zinc Oxide) 중 어느 하나이고, 제1도전층(232a)은 제2도전층(232b)보다 저항이 적은 금속으로 Mo(Molybdenum) 또는 Mo/AI/Mo로 형성된 것 중 어느 하나이고, 제3도전층(232d)은 Cu 또는 Ag 중 어느 하나로 형성된 것이다.

<63> 여기서, 패드부(232) 또한 기판(210) 상에 형성된 제1도전층(232a)을 제2도전층(232b)이 양쪽을 감싸도록 분리 형성되어 있어 그 상부에 자연적으로 함몰된 흄(H)을 갖게 되며, 제2도전층(232b)이 제1도전층(232a)의 상부 일부분을 덮도록 형성되어 있다.

<64> 상술한 설명에 따르면, 배선과 연장된 패드부(232)는 제1도전층(232a)과 제2도전층(232b)이 같은 구조를 갖고 연결되어 있음을 알 수 있고, 배선 최상부에는 절연막(221c)이 형성되어 있으나, 패드부(232)의 최상부에는 구리(Cu)와 같은 제3도전층(232d)이 형성되어 있다. 이에 따라, 패드부(232) 또한 외기로부터 쉽게 부식되지 않게 되며, 제2도전층(232b)으로 형성된 보호막을 갖게 된다.

<65> 한편, 배선은 애노드(212)과 캐소드(220)에 연결되어 각각 데이터배선 및 스캔배선(221)을 이루게 되며, 패드부(232)에 구동부를 실장하여 데이터배선 및 스캔배선(221)에 데이터신호와 스캔신호를 인가할 수 있게 된다.

<66> 상술한 바와 같이, 배선의 일부 영역 또는 모든 영역을 비롯한 패드부가 금속층 상부에 제2도전층이 형성되어 있고, 금속층을 감싸도록 배선구조가 형성되어 있기 때문에, 배선과 패드부는 외부 조건에 의해 부식이 되는 것을 방지할 수 있는 효과가 있게 된다.

<67> 이상 첨부된 도면을 참조하여 본 발명의 실시 예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

발명의 효과

<68> 상술한 본 발명의 구성에 따르면, 배선과 패드부를 다층으로 형성할 때, 부식 및 필링을 방지할 수 있는 효과가 있다.

도면의 간단한 설명

<1> 도 1a는 종래의 유기전계발광소자를 나타낸 도면.

<2> 도 1b는 도 1a의 A부분을 측면에서 확대한 확대도.

<3> 도 1c는 도 1a의 A부분을 정면에서 확대한 확대도.

<4> 도 2a는 본 발명에 따른 전계발광표시장치를 나타낸 도면.

<5> 도 2b는 도 2a의 C부분을 측면에서 확대한 확대도.

<6> 도 2c는 도 2a의 D부분을 정면에서 확대한 확대도.

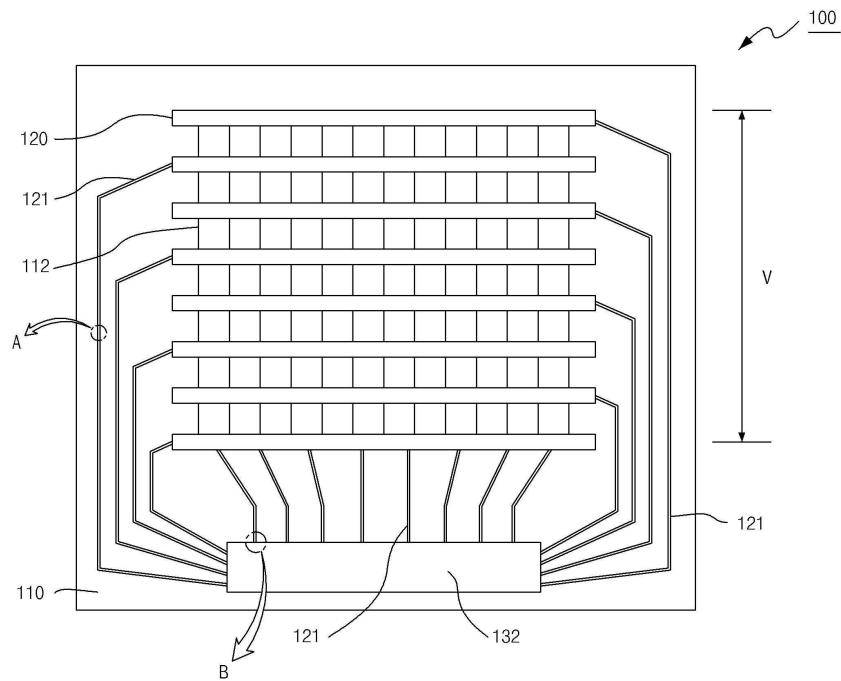
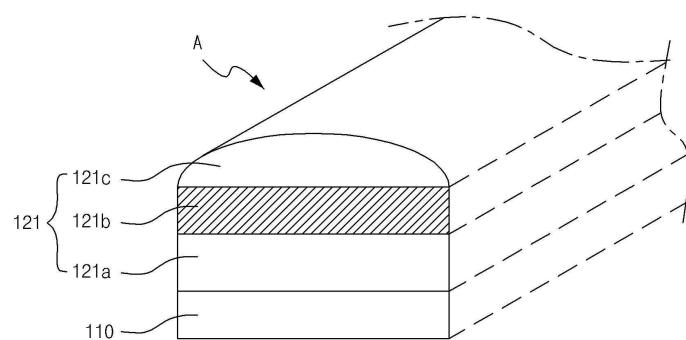
<7> <도면의 주요 부분에 관한 부호의 설명>

<8> 210: 기판 212: 애노드

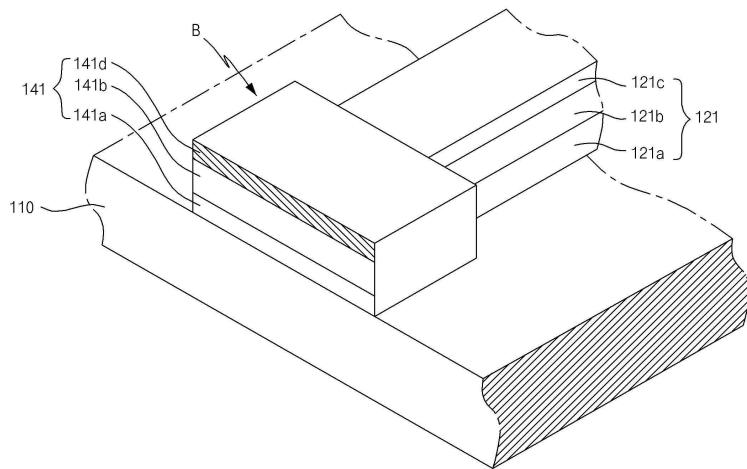
<9> 220: 캐소드

<10> 221a: 제1도전층 221b: 제2도전층

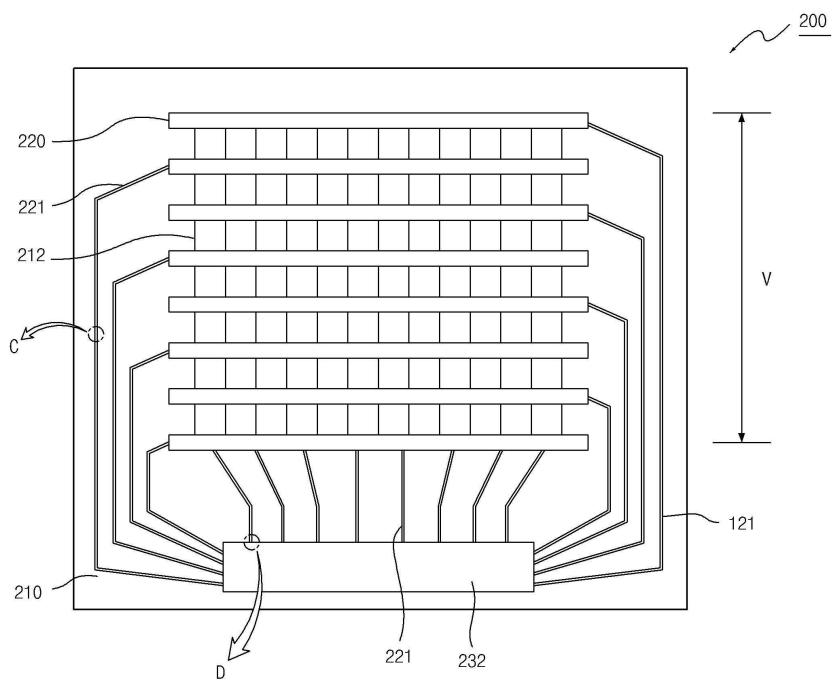
<11> 221c: 절연막 221d: 제3도전층

도면**도면1a****도면1b**

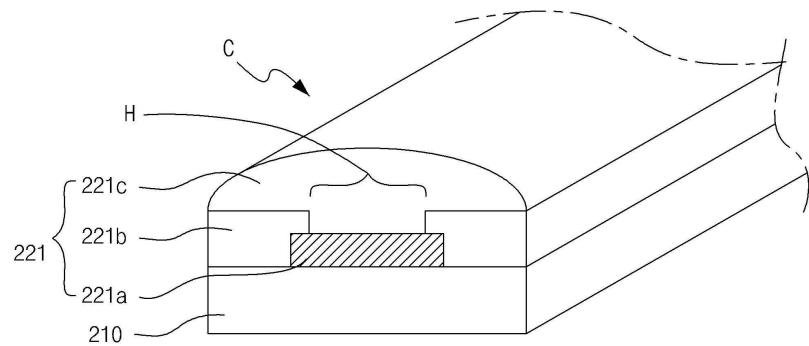
도면1c



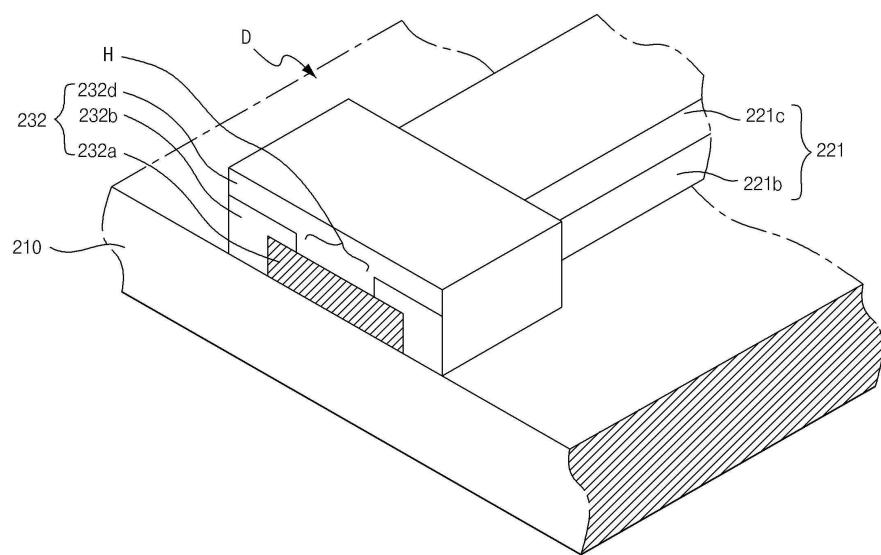
도면2a



도면2b



도면2c



专利名称(译)	电致发光显示器		
公开(公告)号	KR100761110B1	公开(公告)日	2007-09-21
申请号	KR1020050131239	申请日	2005-12-28
申请(专利权)人(译)	LG电子公司		
当前申请(专利权)人(译)	LG电子公司		
[标]发明人	LEE CHUN TAK		
发明人	LEE, CHUN TAK		
IPC分类号	H05B33/26		
CPC分类号	H01L27/3241 H01L51/5203		
代理人(译)	李, SOO WOONG		
其他公开文献	KR1020070069294A		
外部链接	Espacenet		

摘要(译)

提供一种发光显示装置，以通过封闭其上形成有导电层的金属层来防止电线和焊盘单元被腐蚀。发光显示装置包括像素电路单元，电线(221)，第一金属层(221a)和导电层(221b)。像素电路单元包括布置在基板上的两个电极之间的发光单元。电线连接到两个电极。第一金属层形成在电线的一部分或全部区域上。导电层包围第一金属层的两端并包括凹槽。导电层选自由ITO(氧化铟锡)，IZO(氧化铟锌)和ITZO(氧化铟锡锌)组成的组。

