

(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H05B 33/04 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년08월18일 10-0612814 2006년08월08일
---	-------------------------------------	--

(21) 출원번호	10-2003-0034280	(65) 공개번호	10-2003-0094003
(22) 출원일자	2003년05월29일	(43) 공개일자	2003년12월11일

(30) 우선권주장 JP-P-2002-00158178 2002년05월30일 일본(JP)

(73) 특허권자 산요덴키가부시킴이샤  
일본 오사카후 모리구치시 게이한 혼도오리 2쵸메 5반 5고

(72) 발명자 니시카와류지  
일본기후켄기후시히노미나미8-41-7

스즈끼고지  
일본아이찌켄기소가와쵸미쯔호우지쯔지마에1-501

이찌카와신지  
일본기후켄하시마시후쿠주쵸1-56-1403

(74) 대리인 주성민  
이중희  
구영창

심사관 : 손희수

(54) 유기 EL 패널

요약

유기 EL 소자의 상부 공간에 대한 수분의 침입을 효과적으로 방지하는 것을 과제로 한다. TFT의 드레인 전극(22), 소스 전극(24)을 덮도록 SiNx 등의 실리콘계 질화막이나 TEOS막에 의해 형성되는 수분 블로킹층(26)을 전면에 형성한다. 그리고, 주변부에서, 이 수분 블로킹층(26)에 대하여 시일재(52)에 의해 밀봉 유리(50)를 접합한다. 수분 블로킹층(26)에 의해서 외부로부터의 수분의 침입을 효과적으로 방지할 수 있다.

대표도

도 1

색인어

유기 EL 패널, 수분 블로킹층, 드레인 전극, 소스 전극, 시일재

명세서

도면의 간단한 설명

도 1은 실시예의 구성을 도시한 주요부의 단면도.

도 2는 다른 실시예의 시일재 부분의 단면도.

도 3은 또 다른 실시예의 시일재 부분의 단면도.

<도면의 주요 부분에 대한 부호의 설명>

10 : 유리 기판

20 : 층간 절연막

26 : 수분 블로킹층

28 : 제1 평탄화막

32 : 제2 평탄화막

50 : 밀봉 유리

52 : 시일재

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 매트릭스 배치된 유기 EL 소자와, 이들 유기 EL 소자를 구동하기 위한 복수의 박막 트랜지스터가 기판 상에 제공되고, 이 기판의 주변 부분에, 유기 EL 소자가 배치되는 화소 에리어의 상측을 밀폐하는 밀봉 패널을 접합하는 유기 EL 패널에 관한 것이다.

종래부터, 플랫 디스플레이 패널의 하나로서, 유기 EL 디스플레이 패널이 알려져 있다. 이 유기 EL 디스플레이 패널은 액정 디스플레이 패널(LCD)과는 달리, 자발광이며, 밝고 보기 쉬운 플랫 디스플레이 패널로서 그 보급이 기대되고 있다.

이 유기 EL 디스플레이는 유기 EL 소자를 화소로 하여, 이것을 다수 매트릭스 형상으로 배치하여 구성된다. 또한, 이 유기 EL 소자의 구동 방법으로서, LCD와 마찬가지로 패시브 방식과 액티브 방식이 있지만, LCD와 마찬가지로 액티브 매트릭스 방식이 바람직한 것으로 되어 있다. 즉, 화소마다 스위치 소자(통상적으로 스위칭용과 구동용의 2개)를 구비하고, 그 스위치 소자를 제어하여, 각 화소의 표시를 컨트롤하는 액티브 매트릭스 방식 쪽이, 화소마다 스위치 소자를 갖고 있지 않은 패시브 방식보다 고정밀의 화면을 실현할 수 있어 바람직하다.

여기서, 유기 EL 소자는 유기 발광층에 전류를 흘림으로써, 유기 EL 소자를 발광시킨다. 또한, 이 유기 발광층에 인접하여 발광을 돕기 위해서, 유기 재료로 이루어지는 정공 수송층이나, 전자 수송층을 형성하는 경우도 많다. 이들 유기층은 수분에 의해 열화하기 쉽다.

따라서, 유기 EL 디스플레이에서는, 유기 EL 소자의 상측을 금속제의 음극으로 덮음과 함께, 유기 EL 소자를 배치하는 표시 영역(화소가 존재하는 영역)의 상측 공간을 기밀의 공간으로 하여, 이 공간에 건조제를 배치하여, 수분을 제거하고 있다.

**발명이 이루고자 하는 기술적 과제**

그러나, 이러한 종래의 유기 EL 디스플레이 패널에서는, 그 수명이 충분하지 않은 경우도 많다. 이것에 대한 검토 결과, 유기 EL 소자의 상부 공간에서의 건조가 충분하지 않은 경우가 많다는 것을 알 수 있었다. 즉, 외부로부터의 수분의 침입을 충분히 효과적으로 방지할 수 없다는 것을 알 수 있었다.

본 발명은, 상기 과제를 감안하여 이루어진 것으로, 유기 EL 소자의 상부 공간에 대한 수분의 침입을 효과적으로 방지할 수 있는 유기 EL 패널을 제공하는 것을 목적으로 한다.

**발명의 구성 및 작용**

본 발명은, 매트릭스 배치된 유기 EL 소자와, 이들 유기 EL 소자를 구동하기 위한 복수의 박막 트랜지스터가 기판 상에 제공되고, 이 기판의 주변 부분에, 유기 EL 소자가 배치되는 화소 에리어의 상측을 밀폐하는 밀봉 패널을 접합하는 유기 EL 패널로서, 상기 기판의 상면에 실리콘계 질화막 또는 실리콘계 산화막을 형성하고, 이 실리콘계 질화막 또는 실리콘계 산화막을 시일재에 의해 밀봉 패널에 접착함으로써, 기판과 밀봉 패널과의 밀봉을 행하는 것을 특징으로 한다.

이와 같이, 본 발명에 따르면, 실리콘계 질화막 또는 실리콘계 산화막을 형성하고, 이것과 시일재에 의해 유기 EL 패널의 내부 공간을 외부로부터 차단하였다. 종래에는, 박막 트랜지스터 상에 형성되는 유기 물질로 이루어지는 평탄화막이 시일재의 하측에 존재하고 있었기 때문에, 이 부분을 개재하여 외부로부터 수분이 침입할 우려가 있었지만, 본 발명에 따르면 실리콘계 질화막에 의해 이러한 문제를 확실히 해결할 수 있다.

또한, 상기 유기 EL 소자는, 기판 상에서의 상기 박막 트랜지스터보다 상측에 형성되어 있으며, 상기 실리콘계 질화막 또는 실리콘계 산화막은 상기 박막 트랜지스터의 상측을 덮도록 형성되어 있는 것이 적합하다.

또한, 상기 시일재의 하측에 박막 트랜지스터의 소스 혹은 드레인 전극이 존재하는 경우에는, 그 상측을 덮는 전극 보호층을 형성하고, 이것을 시일재로 덮는 것이 적합하다.

이와 같이, 완충재에 의해 박막 트랜지스터를 덮음으로써, 박막 트랜지스터의 전극에 의해 실리콘계 질화막 또는 실리콘계 산화막에 생기는 단차의 악영향을 해소할 수 있다.

이하, 본 발명의 실시예에 대하여, 도면에 기초하여 상세히 설명한다.

도 1은 일 실시예의 주요부를 도시한 단면도이다. 유리 기판(10) 상에는, 유리 기판(10)으로부터의 불순물의 진입을 방지하기 위해 SiO<sub>2</sub>, SiONx의 순으로 적층된 2층의 절연층(12)이 전면에서 형성되어 있다. 이 절연막(12) 상의 주요부에는, 박막 트랜지스터가 다수 형성된다. 도 1은 전원 라인으로부터 유기 EL 소자로의 전류를 제어하는 박막 트랜지스터인 제2 TFT를 도시한다. 또, 각 화소에는, 데이터 라인으로부터의 전압을 용량에 축적하는 것을 제어하는 제1 TFT도 제공되어 있으며, 제2 TFT는 용량에 축적된 전압에 따라서 온 상태로 되어 전원 라인으로부터 유기 EL 소자로 흐르는 전류를 제어한다.

절연막(12) 상에는, 폴리실리콘으로 이루어져 활성층을 형성하는 반도체층(14)이 형성되고, 이것을 덮도록 SiO<sub>2</sub>, SiNx의 순으로 적층된 2층막으로 이루어지는 게이트 절연막(16)이 형성되어 있다. 반도체층(14)의 중간 부분의 상측에는, 게이트 절연막(16)을 통하여 Mo 등으로 이루어지는 게이트 전극(18)이 형성되어 있으며, 이들을 덮도록 SiNx, SiO<sub>2</sub>의 순으로 적층된 2층의 절연막으로 이루어지는 층간 절연막(20)이 형성되어 있다. 또한, 반도체층(14)의 양단측에는, 층간 절연막(20) 및 게이트 절연막(16)에 콘택트홀을 형성하고, 예를 들면 알루미늄의 드레인 전극(22)과 소스 전극(24)이 형성되어 있다.

그리고, 층간 절연막(20) 및 드레인 전극(22), 소스 전극(24)을 덮도록, SiNx 또는 TEOS막으로 이루어지는 수분 블로킹층(26)이 전면에서 형성되어 있다.

또한, 이 수분 블로킹층(26) 상에는, 아크릴 수지 등의 유기 재료로 이루어지는 제1 평탄화막(28)이 형성되고, 그 위에 화소마다의 유기 EL 소자의 양극으로서 ITO 등의 투명 전극(30)이 형성되어 있다.

이 투명 전극(30)은, 그 일부가 소스 전극(24) 상에 도달하며, 여기에 형성된 소스 전극의 상단을 노출하는 콘택트홀의 내면에도 형성된다. 이것에 의해서, 소스 전극(24)과 투명 전극(30)이 직접 접촉되어 있다.

투명 전극(30)의 발광 영역 이외의 화소 영역의 주변부는 제1 평탄화막(28)과 마찬가지로 유기 물질로 이루어지는 제2 평탄화막(32)으로 커버된다.

그리고, 제2 평탄화막(32) 및 투명 전극(30) 상에는 정공 수송층(34)이 전면에 형성된다. 여기서, 제2 평탄화막(32)은 발광 영역에서 개구되어 있기 때문에, 정공 수송층(34)은 발광 영역에서 양극인 투명 전극(30)과 직접 접촉한다. 또한, 이 정공 수송층(34) 상에는, 발광 영역보다 약간 크게 화소마다 분할된 발광층(36), 전자 수송층(38)이 이 순서로 적층되고, 그 위에 알루미늄 등의 음극(40)이 형성되어 있다.

따라서, 제2 TFT가 온 상태로 되면, 소스 전극(24)을 개재하여 전류가 유기 EL 소자의 투명 전극(30)에 공급되고, 투명 전극(30), 음극(40) 사이에 전류가 흘러, 유기 EL 소자가 전류에 따라서 발광한다.

그리고, 본 실시예에서는 절연막(12), 게이트 절연막(16), 층간 절연막(20), 및 수분 블로킹층(26)은 유리 기판(10) 상의 주변까지 이르도록 전면에 형성되어 있지만, 제1 평탄화막(28), 제2 평탄화막(32), 정공 수송층(34), 및 음극(40)은 주변에 이르기 전에 중단되어 있다. 즉, 도 1에 도시한 바와 같이, 유리 기판(10)에 대하여, 밀봉 유리(50)를 접합하는 시일재(52)는 유리 기판(10) 상의 수분 블로킹층(26)에 접합되어 있다.

시일재(52)에는, 에폭시 수지 등의 UV 경화 수지가 이용되고, 이것이 수분 블로킹층(26)에 직접 접촉된다. 이 수분 블로킹층(26)은, SiNx 등 실리콘계 질화막으로 형성되어 있으며, 외부로부터의 수분을 내측으로 전달하지 않는다.

이것에 의해, 밀봉 유리(50)의 내부 공간에 외부로부터의 수분이 침입해 오는 것을 효과적으로 방지할 수 있다.

종래의 구성에서는, 제1, 제2 평탄화막(28, 32)도 유리 기판(10) 상에서 시일재(52)의 하측에까지 형성되어 있었다. 이들 제1, 제2 평탄화막(28, 32)은, 아크릴 수지 등 유기 물질로 형성되어 있으며, 이들은 흡습성이 SiNx 등에 비하여 크기 때문에, 수분을 꽤널 내부에 도입하기 용이하였다. 본 실시예에서는, 방수성이 높은 SiNx 등의 실리콘계 질화막에 의해 내부의 박막 트랜지스터(TFT)를 덮고, 이것에 의해 유기 EL 소자가 존재하는 공간을, 기본적으로 이 수분 블로킹층(26), 시일재(52), 밀봉 유리(50)로 둘러싸고, 이 유기 EL 소자로 수분이 이르는 것을 효과적으로 방지하고 있다.

도 2는 다른 실시예의 구성을 도시한다. 이 실시예에서는, 시일재(52)의 내부에 제1 평탄화막(28)의 일부를 존재시키고 있다. 즉, 시일재(52)가 배치되는 유리 기판(10)의 주변 부분에는, 드라이버 회로가 배치되는 경우가 많아, 이 드라이버 회로도 다수의 박막 트랜지스터(TFT)를 포함하고 있다. 이 드라이버용의 박막 트랜지스터는, 통상 화소마다 제공되는 제1 TFT 및 제2 TFT와 동일 공정으로 유리 기판(10) 상에 형성된다. 따라서, 시일재(52)의 하측에는, 박막 트랜지스터가 존재하는 경우가 많고, 그 경우에는 박막 트랜지스터의 전극(60)은 층간 절연막(20) 상으로 돌출되어 있으며, 이것을 덮는 수분 블로킹층(26)에도 단차가 생긴다. 수분 블로킹층(26)을 충분히 두껍게 형성하면 문제는 없지만, 실용상 그렇게 두껍게 하는 것은 불가능하여, 전극(60)의 형상에 따른 단차가 생겨, 이 단차부에서 전극(60)을 충분히 커버할 수 없는 경우도 생긴다.

따라서, 본 실시예에서는, 수분 블로킹층(26)의 단차를 덮도록, 전극(60)의 공간에 대하여 제1 평탄화막(28)의 일부를 전극 보호층으로서 형성한다. 이것에 의해 수분 블로킹층(26)의 단차부를 제1 평탄화막(28)에 의해 덮을 수 있어, 전극(60)에 의해 생기는 수분 블로킹층(26)의 구조 결함을 보상할 수 있다.

또한, 도 3은, 또 다른 실시예의 구성을 도시한다. 이 구성에서는, 수분 블로킹층(26)의 전극(60)에 의한 단차부를 덮기 위해 투명 전극(30)의 일부를 전극 보호층으로서 남기고 있다. 즉, 투명 전극(30)을 형성하는 경우에, 전극(30)의 주위 상측의 수분 블로킹층(26)을 덮는 부분을 형성한다. 이것에 의해서도, 전극(60)에 의해 생기는 수분 블로킹층(26)의 구조 결함을 보상할 수 있다.

### 발명의 효과

이와 같이, 본 발명에 따르면, 실리콘계 질화막 또는 실리콘계 산화막을 형성하고, 이것과 시일재에 의해 유기 EL 패널의 내부 공간을 외부로부터 차단하였다. 종래에는, 박막 트랜지스터 상에 형성되는 유기 물질로 이루어지는 평탄화막이 시일재의 하측에 존재하고 있었기 때문에, 이 부분을 개재하여 외부로부터 수분이 침입할 우려가 있었지만, 본 발명에 따르면 실리콘계 질화막 또는 실리콘계 산화막에 의해서 이러한 문제를 확실하게 해결할 수 있다.

또한, 완충재에 의해 박막 트랜지스터를 덮음으로써, 박막 트랜지스터의 전극에 의해 실리콘계 질화막 또는 실리콘계 산화막에 생기는 단차의 악영향을 해소할 수 있다.

### (57) 청구의 범위

#### 청구항 1.

매트릭스 배치된 유기 EL 소자와, 이들 유기 EL 소자를 구동하기 위한 복수의 박막 트랜지스터가 기판 상에 제공되고, 이 기판의 주변 부분에, 유기 EL 소자가 배치되는 화소 에리어의 상측을 밀폐하는 밀봉 패널을 접합하는 유기 EL 패널에 있어서,

상기 박막 트랜지스터의 상측에 실리콘계 질화막 또는 실리콘계 산화막을 형성하고, 이 실리콘계 질화막 또는 실리콘계 산화막을 시일재에 의해 밀봉 패널에 접촉함으로써, 기판과 밀봉 패널과의 밀봉을 행하며,

상기 시일재의 하측에 박막 트랜지스터의 소스 혹은 드레인 전극이 존재하고, 그 상측을 덮는 전극 보호층을 형성하며, 이것을 시일재로 덮는 것을 특징으로 하는 유기 EL 패널.

#### 청구항 2.

매트릭스 배치된 유기 EL 소자와, 이들 유기 EL 소자를 구동하기 위한 복수의 박막 트랜지스터가 기판 상에 제공되고, 이 기판의 주변 부분에, 유기 EL 소자가 배치되는 화소 에리어의 상측을 밀폐하는 밀봉 패널을 접합하는 유기 EL 패널에 있어서,

상기 유기 EL 소자는, 기판 상에서의 상기 박막 트랜지스터보다 상측에 형성되어 있으며, 상기 박막 트랜지스터의 상측에 실리콘계 질화막 또는 실리콘계 산화막을 형성하고, 이 실리콘계 질화막 또는 실리콘계 산화막을 시일재에 의해 밀봉 패널에 접촉함으로써, 기판과 밀봉 패널과의 밀봉을 행하며,

상기 시일재의 하측에 박막 트랜지스터의 소스 혹은 드레인 전극이 존재하고, 그 상측을 덮는 전극 보호층을 형성하며, 이것을 시일재로 덮는 것을 특징으로 하는 유기 EL 패널.

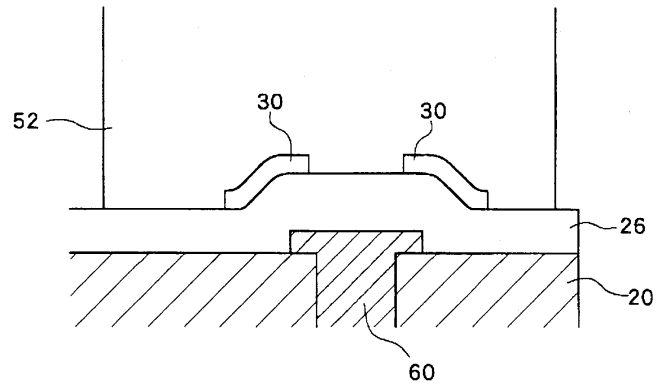
#### 청구항 3.

삭제

도면



도면3



专利名称(译)	有机EL面板		
公开(公告)号	<a href="#">KR100612814B1</a>	公开(公告)日	2006-08-18
申请号	KR1020030034280	申请日	2003-05-29
[标]申请(专利权)人(译)	三洋电机株式会社 山洋电气株式会社		
申请(专利权)人(译)	三洋电机有限公司是分租		
当前申请(专利权)人(译)	三洋电机有限公司是分租		
[标]发明人	NISHIKAWA RYUJI 니시카와류지 SUZUKI KOJI 스즈끼고지 ICHIKAWA SHINJI 이찌카와신지		
发明人	니시카와류지 스즈끼고지 이찌카와신지		
IPC分类号	H05B33/04 H01L27/32 H01L51/50 H01L51/52		
CPC分类号	H01L27/3244 H01L51/5237 H01L27/3258 H01L51/524		
代理人(译)	LEE, JUNG HEE CHU,晟敏		
优先权	2002158178 2002-05-30 JP		
其他公开文献	KR1020030094003A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明的一个目的是有效地防止水分侵入有机EL器件的上部空间。在整个表面上形成由诸如SiNx或TEOS膜的氮化硅膜形成的防潮层26，以覆盖TFT的漏电极22和源电极24。密封玻璃50通过周边部分处的密封材料52粘合到水分阻挡层26。水分阻挡层26可以有效地防止水分从外部进入。 1 指数方面 有机EL面板，水分阻挡层，漏电极，源电极，

