

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/20 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년07월20일 10-0603275 2006년07월13일
----------------------------------------	-------------------------------------	------------------------------------------

(21) 출원번호	10-2000-0051818	(65) 공개번호	10-2002-0018485
(22) 출원일자	2000년09월02일	(43) 공개일자	2002년03월08일

(73) 특허권자	삼성에스디아이 주식회사 경기 수원시 영통구 신동 575
(72) 발명자	조성현 서울특별시광진구구의동126-16 이경수 경기도안양시동안구범계동선경아파트102동1701호
(74) 대리인	리엔목특허법인 이해영

심사관 : 박부식

(54) 전계발광 표시 패널의 구동방법 및 회로

요약

본 발명에 따른 전계발광 표시 패널의 구동 방법은, 복수의 비트들의 계조 데이터 신호를 처리하여 전계발광 표시 패널의 상응하는 데이터 전극 라인에 인가하는 구동 방법이다. 이 방법은 변환, 출력, 조정 및 인가 단계들을 포함한다. 변환 단계에서는, 계조 데이터 신호중에서 적어도 2 비트들의 데이터 신호가 아날로그 신호로 변환된다. 출력 단계에서는, 계조 데이터 신호중에서 나머지 비트들의 데이터 신호에 따라 그 펄스폭이 조정된다. 조정 단계에서는, 아날로그 신호에 의하여 표시구동 신호의 출력 레벨이 조정된다. 인가 단계에서는, 출력 레벨이 조정된 표시구동 신호가 상응하는 데이터 전극 라인에 인가된다.

대표도

도 3

명세서

도면의 간단한 설명

도 1은 일반적인 전계발광 표시 장치를 보여주는 블록도이다.

도 2는 본 발명의 일 실시예에 따른 제어논리부의 내부 구성을 보여주는 블록도이다.

도 3은 본 발명의 일 실시예에 따른 한 바이어싱 회로의 내부 구성을 보여주는 도면이다.

도 4는 본 발명의 일 실시예에 따른 한 스위칭 회로의 내부 구성을 보여주는 도면이다.

<도면의 주요 부분에 대한 부호의 설명>

- 1...제어논리부, 201, 274...바이어싱 회로,
- 301, 399...스위칭 회로, 401, 474...데이터 전극 라인,
- 501, 599...주사 전극 라인, 101...데이터 래치,
- 102...디지털/아날로그 변환부, 103...비교부,
- 104...논리부, 201a...전류 소오스,
- 201b...레벨 변환부, 201c, 201d...출력 트랜지스터,
- Ssync...동기 신호, Sscan...주사 신호,
- Sd...표시 구동 신호.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 전계발광(Electroluminescent) 표시 패널의 구동 방법에 관한 것으로서, 보다 상세하게는, 유기(有機) 형광체가 강한 전계에 의하여 빛을 발생시키는 전계발광 표시 패널의 구동 방법에 관한 것이다.

전계발광 표시 패널의 구동은 선택된 셀의 유기 형광체에 강한 전계가 인가됨에 의하여 이루어진다. 여기서, 유기 형광체는 전기적인 항복(breakdown) 상태가 되며, 이때 항복 전류가 흐르면서 여기된 형광 물질로부터 빛이 발생된다.

도 1은 일반적인 전계발광 표시 장치의 구성을 보여준다.

도 1을 참조하면, 일반적인 전계발광 표시 장치에는 제어논리부(1), 바이어싱 회로(201, ..., 274), 스위칭 회로(301, ..., 399), 데이터 전극 라인들(401, ..., 474) 및 주사 전극 라인들(501, ..., 599)이 마련된다. 전계발광 표시 패널에 포함되는 데이터 전극 라인들(401, ..., 474) 및 주사 전극 라인들(501, ..., 599)은 서로 직교하여 각각의 전계발광 표시 셀을 형성한다. 제어논리부(1), 바이어싱 회로(201, ..., 274) 및 스위칭 회로(301, ..., 399)는 소정의 구동 방법에 의하여 구성되는 구동 회로에 포함된다.

제어논리부(1)는, 외부로부터의 표시 데이터 신호 및 클럭 신호를 입력받아 처리하여, 각각의 바이어싱 회로(201, ..., 274)에 표시 패턴 신호를 인가하고, 각각의 스위칭 회로(301, ..., 399)에 동기 신호를 인가한다. 이에 따라, 각각의 바이어싱 회로(201, ..., 274)는 상응하는 데이터 전극 라인(401, ..., 474)에 표시 구동 전압을 인가하고, 각각의 스위칭 회로(301, ..., 399)는 상응하는 주사 전극 라인(501, ..., 599)에 주사 신호를 인가한다.

상기와 같은 일반적인 전계발광 표시 장치의 계조 표시 방식에 있어서, 종래에는, 전류 제어 또는 펄스폭 변조 방식이 적용된다. 그러나, 전류 제어 방식에 의하면, 입력 데이터 신호의 모든 비트들을 입력받는 아날로그/디지털 변환기들이 구비되어야 하므로 구동 회로가 복잡하다. 또한, 낮은 계조 영역에서는 낮은 전류량에 의하여 구동되므로, 낮은 계조 영역에서의 표시의 정확도가 떨어진다. 한편, 펄스폭 변조 방식이 적용되는 경우, 정상적 구동을 위한 하한 펄스폭, 또는 정상적 표시를 위한 상한 펄스폭이 존재함에 따라 계조 표시의 확장성이 떨어진다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은, 전계발광 표시 패널의 구동에 있어서 계조 표시의 확장성 및 정확도를 높일 수 있는 구동 방법 및 회로를 제공하는 것이다.

발명의 구성 및 작용

상기 목적을 이루기 위한 본 발명의 구동 방법은, 복수의 비트들의 계조 데이터 신호를 처리하여 전계발광 표시 패널의 상응하는 데이터 전극 라인에 인가하는 구동 방법이다. 이 방법은 변환, 출력, 조정 및 인가 단계들을 포함한다. 상기 변환 단계에서는, 상기 계조 데이터 신호중에서 적어도 2 비트들의 데이터 신호가 아날로그 신호로 변환된다. 상기 출력 단계에서는, 상기 계조 데이터 신호중에서 나머지 비트들의 데이터 신호에 따라 그 펄스폭이 조정된다. 상기 조정 단계에서는, 상기 아날로그 신호에 의하여 상기 표시구동 신호의 출력 레벨이 조정된다. 상기 인가 단계에서는, 출력 레벨이 조정된 상기 표시구동 신호가 상응하는 데이터 전극 라인에 인가된다.

상기 목적을 이루기 위한 본 발명의 구동 회로는, 복수의 비트들의 계조 데이터 신호를 처리하여 전계발광 표시 패널의 상응하는 데이터 전극 라인에 인가하는 구동 회로이다. 이 회로는 디지털-아날로그 변환기, 펄스폭 변조부 및 전류 소오스를 포함한다. 상기 디지털-아날로그 변환기는 상기 계조 데이터 신호중에서 적어도 2 비트들의 데이터 신호를 아날로그 신호로 변환시킨다. 상기 펄스폭 변조부는, 상기 계조 데이터 신호중에서 나머지 비트들의 데이터 신호에 따라 그 펄스폭이 조정되는 표시구동 신호를 출력하여, 상응하는 데이터 전극 라인에 인가한다. 상기 전류 소오스는 상기 디지털-아날로그 변환기로부터의 아날로그 신호에 의하여 상기 펄스폭 변조부로부터의 표시구동 신호의 출력 레벨을 조정한다.

본 발명의 상기 구동 방법 및 회로에 의하면, 상기 표시구동 신호의 레벨이 일부 비트들의 데이터 신호에 의하여 조정되고, 상기 표시구동 신호의 폭이 상기 나머지 비트들의 데이터 신호에 의하여 조정된다. 이에 따라, 펄스폭 변조 및 전류 제어가 복합적으로 수행되므로, 계조 표시의 확장성 및 정확도가 높아질 수 있다.

이하 본 발명에 따른 바람직한 실시예를 상세히 설명한다.

도 2는 본 발명의 일 실시예에 따른 제어논리부(도 1의 1)의 내부 구성을 보여준다. 도 3은 본 발명의 일 실시예에 따른 한 바이어싱 회로(도 1의 201)를 보여준다.

도 2 및 3을 참조하면, 본 발명에 따른 구동 회로는 데이터 래치(101), 디지털-아날로그 변환기(102), 펄스폭 변조부(101, 103, 104, 201b, 201c, 201d) 및 전류 소오스(201a)를 포함한다.

데이터 래치(101)는 입력되는 클럭 신호에 따라 n 비트들의 계조 데이터 신호를 일시 저장한 후 출력한다. 디지털-아날로그 변환기(102)는 n 비트들의 계조 데이터 신호중에서 상위 n/2 비트들의 데이터 신호를 아날로그 신호(S_{C1})로 변환시킨다. 펄스폭 변조부(101, 103, 104, 201b, 201c, 201d)는, n 비트들의 계조 데이터 신호중에서 하위 n/2 비트들의 데이터 신호에 따라 그 펄스폭이 조정되는 표시구동 신호(S_d)를 출력하여, 상응하는 데이터 전극 라인(도 1의 401, ..., 또는 474)에 인가한다. 전류 소오스(201a)는 디지털-아날로그 변환기(102)로부터의 아날로그 신호(S_{C1})에 의하여 상기 펄스폭 변조부(101, 103, 104, 201b, 201c, 201d)로부터의 표시구동 신호(S_d)의 출력 레벨을 조정한다.

펄스폭 변조부(101, 103, 104, 201b, 201c, 201d)는 비교부(103), 논리부(104) 및 출력부(201b, 201c, 201d)를 포함한다. 비교부(103)는 데이터 래치(101)로부터의 하위 n/2 비트들의 값을 기준 값과 비교하여 그 결과 신호를 출력한다. 논리부(104)는 비교부(103)로부터의 결과 신호에 따른 펄스폭 제어 신호(S_{C2})를 출력한다. 출력부(201b, 201c, 201d)는 논리부(104)로부터의 펄스폭 제어 신호(S_{C2})에 따라 동작하되, 전류 소오스(201a)로부터 전원을 공급받아 표시구동 신호(S_d)를 출력한다.

출력부(201b, 201c, 201d)는 레벨 변환부(201b), 상부 트랜지스터(201c) 및 하부 트랜지스터(201d)를 포함한다. 레벨 변환부(201b)는 논리부(104)로부터의 펄스폭 제어 신호(S_{C2})의 레벨을 일정한 비율로 높인다. 상부 트랜지스터(201c) 및 하부 트랜지스터(201d)는, 레벨 변환부(201b)로부터의 제어 신호들에 따라 결정되는 펄스폭의 표시구동 신호(S_d)를 출력

한다. 여기서, 전류 소오스(201a)로부터 상부 트랜지스터(201c)에 인가되는 바이어스 전류의 양이 디지털-아날로그 변환기(102)로부터의 아날로그 신호(S_{C1})에 의하여 변한다. 따라서, 표시구동 신호(Sd)의 폭이 하위 $n/2$ 비트들의 데이터 신호에 의하여 조정되고, 표시구동 신호(Sd)의 레벨이 상위 $n/2$ 비트들의 데이터 신호에 의하여 조정된다.

도 4를 참조하면, 본 발명에 따른 각각의 스위칭 회로(도 1의 301, ..., 399)는 스위칭 트랜지스터를 포함한다. 이 스위칭 트랜지스터의 베이스에는 동기 신호(Ssync)가 입력되고, 컬렉터 단자는 상응하는 주사 전극 라인(도 1의 501)에 연결된다. 따라서, 이 스위칭 트랜지스터의 동작 상태에 따라 주사 신호(Sscan)가 발생된다. 즉, 동기 신호(Ssync)가 로우(Low) 상태이면, 주사 신호(Sscan)가 하이(High) 상태이므로 상응하는 주사 전극 라인(501)이 주사되지 않는다. 이와 반대로, 동기 신호(Ssync)가 하이(High) 상태이면, 주사 신호(Sscan)가 하이(Low) 상태이므로 상응하는 주사 전극 라인(501)이 주사된다.

발명의 효과

이상 설명된 바와 같이, 본 발명에 따른 전계발광 표시 패널의 구동 방법 및 회로에 의하면, 표시구동 신호의 레벨이 일부 비트들의 데이터 신호에 의하여 조정되고, 이 표시구동 신호의 폭이 나머지 비트들의 데이터 신호에 의하여 조정된다. 이에 따라, 펄스폭 변조 및 전류 제어가 복합적으로 수행되므로, 계조 표시의 확장성 및 정확도가 높아질 수 있다.

본 발명은, 상기 실시예에 한정되지 않고, 첨부된 청구범위에서 정의된 발명의 사상 및 범위 내에서 당업자에 의하여 변형 및 개량될 수 있다.

(57) 청구의 범위

청구항 1.

복수의 비트들의 계조 데이터 신호를 처리하여 전계발광 표시 패널의 상응하는 데이터 전극 라인에 인가하는 구동 방법에 있어서,

상기 계조 데이터 신호중에서 적어도 2 비트들의 데이터 신호를 아날로그 신호로 변환시키는 단계,

상기 계조 데이터 신호중에서 나머지 비트들의 데이터 신호에 따라 그 펄스폭이 조정되는 표시구동 신호를 출력하는 단계,

상기 아날로그 신호에 의하여 상기 표시구동 신호의 출력 레벨을 조정하는 단계, 및

출력 레벨이 조정된 상기 표시구동 신호를 상응하는 데이터 전극 라인에 인가하는 단계를 포함한 구동 방법.

청구항 2.

복수의 비트들의 계조 데이터 신호를 처리하여 전계발광 표시 패널의 상응하는 데이터 전극 라인에 인가하는 구동 회로에 있어서,

상기 계조 데이터 신호중에서 적어도 2 비트들의 데이터 신호를 아날로그 신호로 변환시키는 디지털-아날로그 변환기,

상기 계조 데이터 신호중에서 나머지 비트들의 데이터 신호에 따라 그 펄스폭이 조정되는 표시구동 신호를 출력하여, 상응하는 데이터 전극 라인에 인가하는 펄스폭 변조부, 및

상기 디지털-아날로그 변환기로부터의 아날로그 신호에 의하여 상기 펄스폭 변조부로부터의 표시구동 신호의 출력 레벨을 조정하는 전류 소오스를 포함한 구동 회로.

청구항 3.

제2항에 있어서, 상기 펄스폭 변조부가,

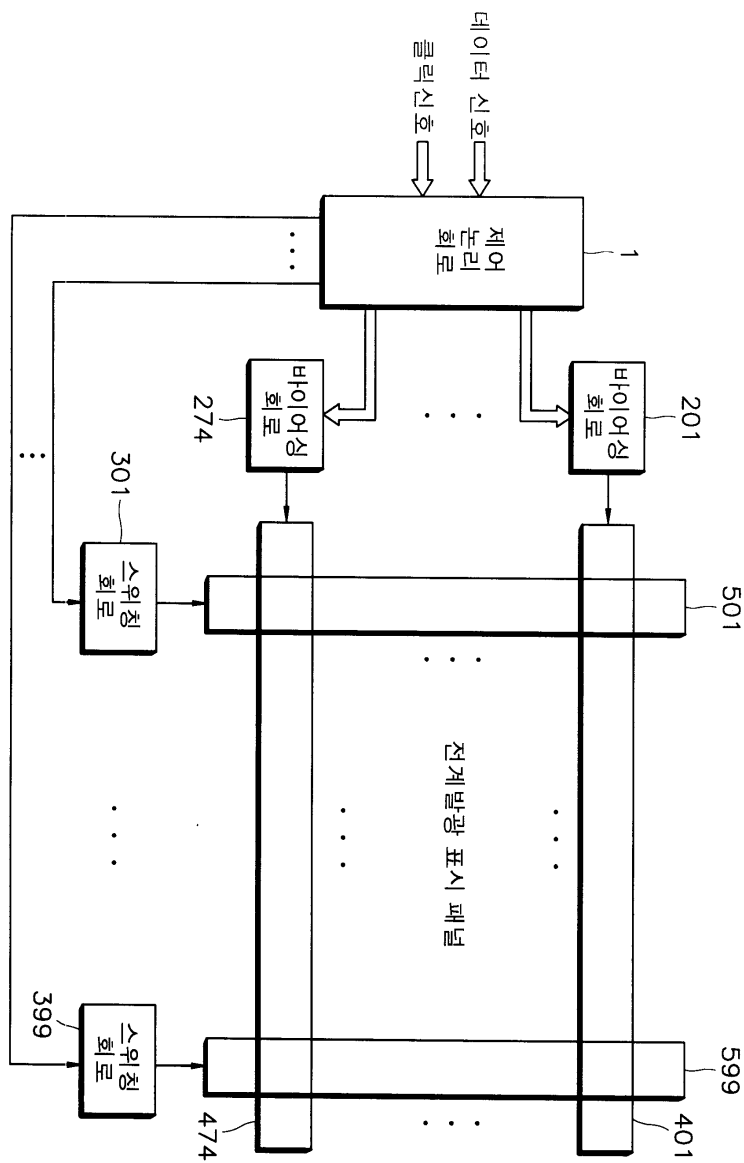
상기 나머지 비트들의 값을 기준 값과 비교하여 그 결과 신호를 출력하는 비교부,

상기 비교부로부터의 결과 신호에 따른 펄스폭 제어 신호를 출력하는 논리부, 및

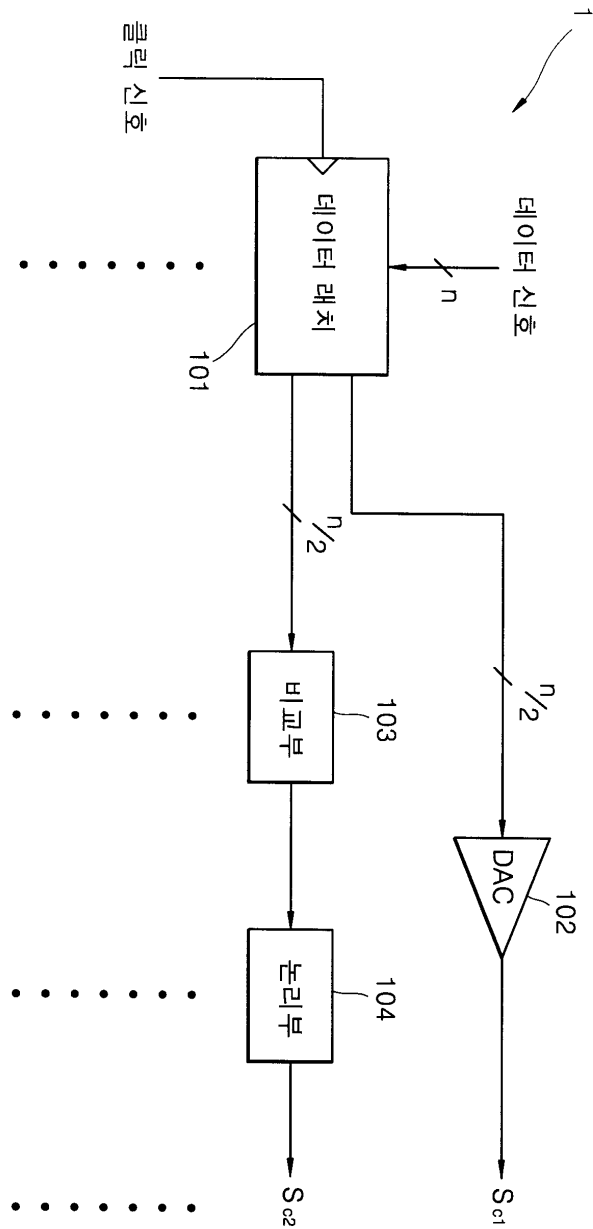
상기 논리부로부터의 펄스폭 제어 신호에 따라 동작하되, 상기 전류 소오스로부터 전원을 공급받아 상기 표시구동 신호를 출력하는 출력부를 포함한 구동 회로.

도면

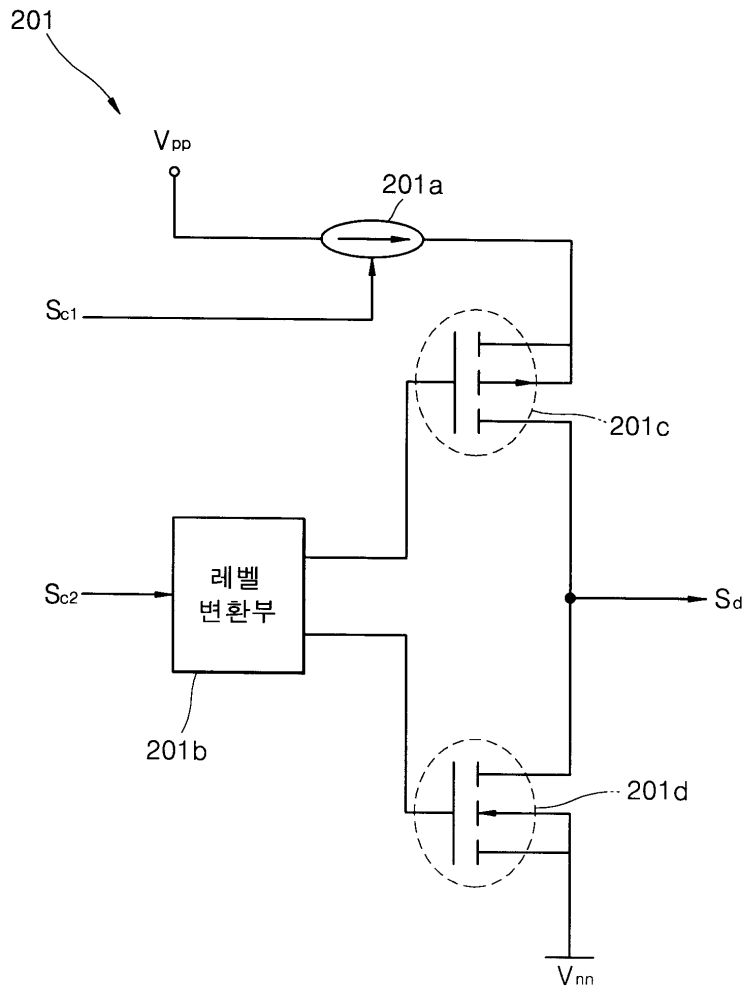
도면1



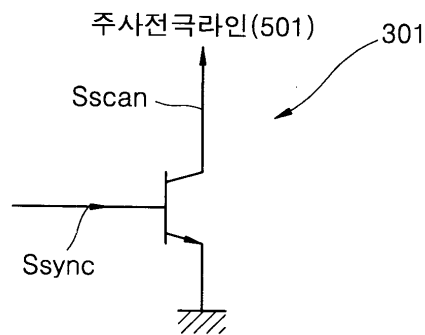
도면2



도면3



도면4



专利名称(译)	用于驱动电致发光显示板的方法和电路		
公开(公告)号	KR100603275B1	公开(公告)日	2006-07-20
申请号	KR1020000051818	申请日	2000-09-02
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	CHO SUNGHYUN 조성현 LEE KYOUNGSOO 이경수		
发明人	조성현 이경수		
IPC分类号	G09G3/20		
代理人(译)	李, 杨HAE		
其他公开文献	KR1020020018485A		
外部链接	Espacenet		

摘要(译)

根据本发明的电致发光显示板的驱动方法是一种驱动方法，其中处理多个位的灰度数据信号并将其施加到电致发光显示板的相应数据电极线。该方法包括转换，输出，调整和应用步骤。在转换步骤中，灰度数据信号中的至少两位的数据信号被转换为模拟信号。在输出步骤中，根据灰度数据信号中的剩余比特的数据信号调整脉冲宽度。在调整步骤中，通过模拟信号调整显示驱动信号的输出电平。在施加步骤中，将其输出电平被调节的显示驱动信号施加到相应的数据电极线。 3

