

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.  
G09G 3/30 (2006.01)  
G09F 9/30 (2006.01)

(11) 공개번호 10-2006-0050204  
(43) 공개일자 2006년05월19일

(21) 출원번호 10-2005-0064047  
(22) 출원일자 2005년07월15일

(30) 우선권주장 JP-P-2004-00210729 2004년07월16일 일본(JP)  
JP-P-2005-00199419 2005년07월07일 일본(JP)

(71) 출원인 산요덴키가부시키키가이샤  
일본 오사카후 모리구치시 게이한 혼도오리 2쵸메 5반 5고

(72) 발명자 이께다 교우지  
일본 기후켄 요로군 요로쵸 오바 835-33

(74) 대리인 장수길  
이중희  
구영창

심사청구 : 있음

(54) 반도체 장치, 표시 장치 및 표시 장치의 구동 방법

요약

본원 발명은, 최소한의 회로 소자로 피구동 소자를 구동 가능한 구성의 실현을 목적으로 한다. 매트릭스 형상으로 배치된 각 화소는, 피구동 소자(50), 스위칭용 TFT, 소자 구동용 TFT, 축적 용량 Cs를 구비한다. 축적 용량 Cs는 소자 구동용 TFT의 게이트 소스 사이에 접속되며, 데이터 라인 DL에는, 데이터 신호의 출력 전에, 소자 구동용 TFT를 온시키는 프리차지 신호를 출력하고, 온한 소자 구동용 TFT를 통해, 피구동 소자(50)에 전력을 공급하는 전원 라인 VL에는 세트 신호를 출력하며, 축적 용량 Cs의 한쪽의 전극에 데이터 신호를 인가하기 전에, 세트 신호에 의해 소자 구동용 TFT의 소스 및 축적 용량 Cs의 다른쪽의 전극을 방전하여 일정 전위로 고정한다. 이와 같이 제어함으로써, 최소한의 회로 소자에 의해 피구동 소자(50)의 구동을 행한다.

대표도

도 1

색인어

피구동 소자, 축적 용량, 유기 EL 소자, 스위칭용 트랜지스터, 소자 구동용 트랜지스터

명세서

## 도면의 간단한 설명

- 도 1은 본 발명의 실시 형태에 따른 유기 EL 소자를 구동하는 1화소당의 회로 구성을 도시하는 도면.  
 도 2는 본 발명의 실시 형태에 따른 액티브 매트릭스형의 유기 EL 표시 장치의 회로 구성을 도시하는 도면.  
 도 3은 도 1의 회로의 동작을 도시하는 타이밍차트.  
 도 4는 Cp/Cs의 Cv-Ioled 특성을 도시하는 도면.  
 도 5는 본 발명의 실시 형태에 따른 유기 EL 표시 장치의 전체적인 동작을 도시하는 타이밍차트.  
 도 6은 종래의 액티브 매트릭스형의 유기 EL 표시 장치의 회로 구성을 도시하는 도면.  
 도 7은 종래의 액티브 매트릭스형의 유기 EL 표시 장치의 다른 회로 구성을 도시하는 도면.

### <도면의 주요 부분에 대한 부호의 설명>

- 10 : 제1 TFT(스위칭용 박막 트랜지스터)  
 12 : 제2 TFT(소자 구동용 박막 트랜지스터)  
 50 : 유기 EL 소자  
 100 : 표시부  
 200 : 구동부(드라이버)  
 210 : H 드라이버  
 220 : V 드라이버  
 Cs : 축적 용량  
 Cp : 전위 시프트용 용량

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 일렉트로루미네센스 표시 소자 등의 피구동 소자를 제어하기 위한 회로 구성에 관한 것이다.

자발광 소자인 일렉트로루미네센스(Electroluminescence : 이하 EL) 소자를 각 화소에 발광 소자로서 이용한 EL 표시 장치는, 자발광형임과 함께, 얇고 소비 전력이 작은 등의 유리한 점이 있어, 액정 표시 장치(LCD)나 CRT 등의 표시 장치를 대체할 표시 장치로서 주목받아, 연구가 진행되고 있다.

또한, 그 중에서도, EL 소자를 개별로 제어하는 박막 트랜지스터(TFT) 등의 스위치 소자를 각 화소에 설치하고, 화소마다 EL 소자를 제어하는 액티브 매트릭스형 EL 표시 장치는, 고정밀한 표시 장치로서 기대되고 있다.

도 6은 n행 m열의 액티브 매트릭스형 EL 표시 장치에서의 각 화소의 회로 구성을 도시하고 있다. 이 EL 표시 장치에서는, 기관 상에 복수개의 게이트 라인 GL이 행 방향으로 연장되며, 복수개의 데이터 라인 DL 및 구동 전원 라인 VL이 열 방향으로 연장되어 있다. 또한 각 화소는 유기 EL 소자(50)와, 스위칭용 TFT(제1 TFT)(10), EL 소자 구동용 TFT(제2 TFT)(21) 및 축적 용량 Cs를 구비한다.

제1 TFT(10)는, 게이트 라인 GL과 데이터 라인 DL에 접속되며, 게이트 전극에 게이트 신호(선택 신호)를 받아 온한다. 이때 데이터 라인 DL에 공급되어 있는 데이터 신호는 제1 TFT(10)와 제2 TFT(21) 사이에 접속된 축적 용량 Cs에 유지된다. 제2 TFT(21)의 게이트 전극에는, 상기 제1 TFT(10)를 통해 공급된 데이터 신호에 따른 전압이 공급되며, 제2 TFT(21)는, 그 전압값에 따른 전류를 전원 라인 VL로부터 유기 EL 소자(50)에 공급한다. 유기 EL 소자(50)는 양극으로부터 주입되는 정공과 음극으로부터 주입되는 전자가 발광층 내에서 재결합하여 발광 분자가 여기되며, 이 발광 분자가 여기 상태에서 기저 상태로 되돌아갈 때에 발광한다. 유기 EL 소자(50)의 발광 휘도는 유기 EL 소자(50)에 공급되는 전류에 거의 비례하고 있으며, 상술한 바와 같이 화소마다 데이터 신호에 따라 유기 EL 소자(50)에 흐리는 전류를 제어함으로써, 그 데이터 신호에 따른 휘도로 유기 EL 소자를 발광하여, 표시 장치 전체에서 원하는 이미지 표시가 행해진다.

유기 EL 표시 장치에서, 높은 표시 품질을 실현하기 위해서는, 유기 EL 소자(50)를 데이터 신호에 따른 휘도로 확실하게 발광시킬 필요가 있다. 따라서, 액티브 매트릭스형에서는, 구동 전원 라인 VL과, 유기 EL 소자(50) 사이에 배치되는 제2 TFT(21)에 대해서는, 유기 EL 소자(50)에 전류가 흘러 그 EL 소자(50)의 양극 전위가 변동되어도 그 드레인 전류가 변동되지 않는 것이 요구된다.

이 때문에, 도 6에 도시한 바와 같이, 제2 TFT(21)로서는, 구동 전원 라인 VL에 소스가 접속되고, 유기 EL 소자(50)의 양극측에 드레인이 접속되며, 데이터 신호에 따른 전압이 인가되는 게이트와, 상기 소스와 전위차 Vgs에 따라 소스 드레인 간 전류를 제어하는 것이 가능한 pch-TFT가 채용되어 있는 경우가 많다.

그러나, pch-TFT를 제2 TFT(21)에 채용한 경우에는, 상술한 바와 같이 구동 전원 라인 VL에 소스가 접속되며, 이 소스와 게이트와의 전위차에 따라 드레인 전류, 즉 유기 EL 소자(50)에 공급되는 전류가 제어되기 때문에, 구동 전원 라인 VL의 전압이 변동되면 각 소자(50)에서의 발광 휘도가 변동될 가능성이 높다.

예를 들면 임의의 프레임 기간에 표시되는 이미지가 고휘도인 경우 등(일례로서 전면 백색 등), 기관 상의 많은 유기 EL 소자(50)에 대하여, 단일의 구동 전원 Pvdd로부터 각 구동 전원 라인 VL을 통해 한번에 많은 전류가 흐르면, 구동 전원 라인 VL의 전위가 변동되는 경우가 있다. 따라서, 이러한 경우에 발광 휘도의 변동이 발생하기 쉬운 것이다.

따라서, 본 출원인은, 도 7에 도시한 바와 같이 소자 구동용의 제2 TFT(20)로서 nch-TFT를 채용한 화소 회로를 제안하고 있다(하기 특허 문헌1 참조). 이 회로에서는, 전원 라인 VL과 유기 EL 소자(50) 사이에 nch-TFT의 제2 TFT(20)를 설치함과 함께, 또한, 제2 TFT(20)의 게이트 소스간을 데이터 신호에 따른 전위차 Vgs로 유지하기 위해, 그 게이트 소스간에 축적 용량 Cs를 설치하고 있다. 또한, 제2 TFT(20)의 소스 전위(유기 EL 소자(50)의 양극)를 리세트(디스차지)하기 위한 리세트용 TFT(30)가, 축적 용량 Cs 및 제2 TFT(20)의 소스와, 저전위의 전원 Vss 사이에 접속되며, 이 TFT(30)는, 게이트에 리세트용 펄스가 공급된다.

이러한 구성에서, 축적 용량 Cs의 제1 및 제2 전극의 전위, 다시 말하면, 제2 TFT(20)의 게이트 전위와 소스 전위를, 데이터 신호에 따라 동시에 설정할 필요가 있다. 따라서, 선택 라인 GL에 H 레벨의 선택 신호를 출력하고, 데이터 라인 DL에 데이터 신호를 출력함과 함께, 리세트 라인 RSL에 리세트용 펄스를 출력함으로써 TFT(30)를 온시킨다. 이에 의해, 제2 TFT(20)의 게이트를 데이터 신호에 따른 전위로 하고, 또한 소스를 전원 Vss 전위로 떨어뜨린다. 또한, 제1 TFT(10) 및 제3 TFT(30)를 오프시키면, 축적 용량 Cs에는, 데이터 신호에 따른 전위차가 유지되며, 이에 따라 전원 라인 VL로부터 제2 TFT(20)를 통해 유기 EL 소자(50)에 전류를 공급할 수 있다.

### 발명이 이루고자 하는 기술적 과제

상기 도 7에 도시한 바와 같은 회로 구성에 의해, 1화소 회로 중에 설치하는 트랜지스터로서 모두 nch-TFT를 채용하는 것이 가능하게 된다. 그러나, 제2 TFT(20)의 소스 전위를 설정하기 위해, 방전용의 제3 TFT(30)도 필요하며, 1화소당 3개의 트랜지스터를 설치해야만 한다. 또한, 리세트용 전원 Vss가 필요로 되며, 또한, 선택 라인 GL 및 데이터 라인 DL 및 전원 라인 VL 외에, 또한 전원 Vss를 각 화소에 공급하기 위한 리세트용의 전원 라인 및 리세트 라인 RSL이 필요로 된다. 이 때문에, 1화소당의 면적의 저감에 한도가 있어, 1화소 면적이 작은 EVF(전자 뷰 파인더) 등의 소형이며 고정밀한 표시 장치 등에의 적용이 어렵다.

본 발명에서는, 피구동 소자에의 공급 전력이 구동 전원의 전압 변동의 영향을 받기 어렵고, 또한 소형화가 용이한 표시 장치의 실현에 관한 것이다.

### 발명의 구성 및 작용

본 발명은, 선택 신호를 게이트에 받아 동작하고, 데이터 신호를 수신하는 스위칭용 트랜지스터와, 전원 라인에 드레인이 접속되며, 피구동 소자에 소스가 접속되고, 상기 스위칭용 트랜지스터로부터 공급되는 데이터 신호를 게이트에 받아, 상기 전원 라인으로부터 상기 피구동 소자에 공급되는 전력을 제어하는 소자 구동용 트랜지스터와, 상기 소자 구동용 트랜지스터의 상기 게이트와 소스 사이에 접속되며, 상기 데이터 신호에 따른 게이트 소스간 전압을 유지하는 축적 용량을 구비하고, 상기 전원 라인에는, 상기 피구동 소자가 동작 가능한 전원 신호와, 상기 소자 구동용 트랜지스터의 소스 전위를 설정하기 위한 세트 신호가 주기적으로 인가된다.

본 발명의 다른 양태에서는, 매트릭스 형상으로 배치된 복수의 화소를 구비하는 표시 장치로서, 각 화소는, 피구동 소자와, 선택 라인에 접속되어 선택 신호를 게이트에 받아 동작하고, 데이터 신호를 수신하는 스위칭용 트랜지스터와, 전원 라인에 드레인이 접속되며, 상기 피구동 소자에 소스가 접속되고, 상기 스위칭용 트랜지스터로부터 공급되는 데이터 신호를 게이트에 받아, 상기 전원 라인으로부터 상기 피구동 소자에 공급하는 전력을 제어하는 소자 구동용 트랜지스터와, 상기 소자 구동용 트랜지스터의 상기 게이트와 상기 소스 사이에 접속되며, 상기 데이터 신호에 따른 전압을 유지하는 축적 용량을 구비하고, 상기 전원 라인, 상기 소자 구동용 트랜지스터의 소스 전위를 설정하기 위한 세트 신호를 라인마다 출력 가능하게, 매트릭스의 행 또는 열마다 인접하는 전원 라인과 독립하여 설치되어 있다.

또한, 축적 용량과 함께, 제1 전극이 상기 소자 구동용 트랜지스터의 상기 게이트에 접속되며, 제2 전극에는 상기 선택 신호가 인가되고, 그 선택 신호의 레벨에 따라 상기 소자 구동용 트랜지스터의 게이트 전위를 시프트시키는 전위 시프트용 용량을 적극적으로 이용하는 것도 가능하다.

이와 같이, 피구동 소자를 제어하는 회로 소자로서, 상기한 바와 같은 구성을 채용함으로써, 1화소 영역 내에서, 통상적으로, 표시 영역으로서 이용할 수 없는 이들 회로 소자의 면적을 최소한으로 하는 것이 가능하게 된다. 또한, 전원 라인을 매트릭스의 행 또는 열마다 독립 제어 가능하게 함으로써, 2개의 트랜지스터를 n채널형의 박막 트랜지스터로 구성하고, 또한 소자 구동용 트랜지스터의 피구동 소자에 접속되는 소스의 전위(축적 용량의 한쪽의 전극 전위)를 충분히 낮은 전위로 설정하고 나서, 이 소자 구동용 트랜지스터의 게이트에 데이터 신호를 인가할 수 있다. 따라서, 축적 용량(소자 구동용 트랜지스터의 게이트-소스간)을 데이터 신호에 따라 충전하여, 확실하게 유지시킬 수 있다.

본 발명의 다른 양태에서는, 각 화소의 피구동 소자를 구동하여 표시를 행하는 표시 장치에 대한 구동 방법으로, 데이터 라인에 표시 내용에 따른 데이터 신호를 출력하기 전에, 그 데이터 라인을 소정 프리차지 전위로 설정하고, 상기 전원 라인을 상기 소자 구동용 트랜지스터의 소스를 상기 피구동 소자의 비동작 전위로 설정하기 위한 세트 전위로 하며, 또한, 상기 선택 라인에 선택 신호를 출력하여 온 제어된 상기 스위칭용 트랜지스터를 통해 상기 소자 구동용 트랜지스터를 동작시키며, 상기 소자 구동용 트랜지스터의 상기 소스를, 상기 전원 라인을 통해 상기 피구동 소자의 비동작 전위로 설정한 후에, 상기 데이터 라인에 데이터 신호를 출력한다.

본 발명의 다른 양태에서는, 상기 구동 방법에서, 상기 선택 라인에 출력한 상기 선택 신호를 하강시켜, 상기 스위칭용 트랜지스터를 온시키고, 또한, 소자 구동용 트랜지스터의 게이트와 상기 게이트 라인 사이에 설치된 전위 시프트용 용량에 의해 상기 소자 구동용 트랜지스터의 게이트 전위를 그 트랜지스터의 오프 방향으로 시프트시키고 나서, 상기 전원 라인을 상기 피구동 소자의 동작 전위로 상승시켜, 상기 축적 용량에 설정된 전위차에 따라 상기 소자 구동용 트랜지스터가, 상기 피구동 소자에 상기 전원 라인으로부터의 전력을 공급한다.

### <실시예>

이하, 도면을 이용하여 본 발명의 적합한 실시 형태에 대하여 설명한다.

도 1은 본 발명의 실시 형태에 따른 반도체 장치의 1단위에 대한 회로 구성, 도 2는 각 화소에 도 1의 회로 구성을 채용한 표시 장치의 전체 구성을 도시한 개략도이다. 본 실시 형태에서, 표시 장치는, 구체적으로는 액티브 매트릭스형의 유기 EL 표시 장치로서, 복수의 화소가 패널 기관 상에 매트릭스 형상으로 배치되어 있다. 이 패널 기관의 매트릭스의 행 방향으로, 순차적으로 선택 신호가 출력되는 선택 라인 GL과, 주기적으로 피구동 소자에 동작 전원(Pvdd)을 공급하기 위한 전원 라인 VL이 형성되어 있고, 열 방향으로, 데이터 신호가 출력되는 데이터 라인 DL이 형성되어 있다.

각 화소는, 대략 이들 라인에 의해 구획되는 영역에 설치되어 있고, 피구동 소자로서 유기 EL 소자(50)를 구비하며, 또한, 이 소자의 발광 동작을 제어하기 위한 2개의 트랜지스터로서, 모두 nch-TFT로 구성된 스위칭용 박막 트랜지스터(제1 TFT)(10), 소자 구동용 박막 트랜지스터(제2 TFT)(12)를 갖는다. 또한, 데이터 신호에 따른 전압을 유지하기 위한 축적 용량 Cs, 제2 TFT(12)의 게이트 전위를 시프트시키기 위한 전위 시프트용 용량 Cp를 구비한다.

제1 TFT(10) 및 제2 TFT(12) 모두, 능동층에, 예를 들면 레이저 어닐링 등에 의해 다결정화된 다결정 실리콘 등, 결정성 실리콘이 이용되며, 또한 불순물로서 n도전형이 도핑된 n채널형 박막 트랜지스터로 구성할 수 있다. 또한, 동일 도전형이 기 때문에, 2개의 TFT는 동일 공정(적어도 동일한 불순물 도핑 공정)을 거쳐 형성할 수 있다.

제1 TFT(10)는, 선택 라인 GL에 게이트가 접속되고 데이터 라인 DL에 드레인이 접속되어 있으며, 선택 신호를 게이트에 받아 온하고, 그 소스가 데이터 라인 DL의 전위에 따른 전위로 된다.

제2 TFT(12)는, 전원 라인 VL에 드레인이 접속되고, 유기 EL 소자(50)의 양극측에 소스가 접속되어 있다. 또한 게이트는, 상기 제1 TFT(10)의 소스, 축적 용량 Cs 및 전위 시프트용 용량 Cp와 접속되어 있다.

축적 용량 Cs는, 제2 TFT(12)의 게이트와 소스 사이에 접속되며, 데이터 신호에 따라 게이트 소스간 전압을 유지한다. 구체적으로는, 제2 TFT(12)의 게이트에 접속된 제1 전극과, 제2 TFT(12)의 소스(및 유기 EL 소자(50)의 양극)에 접속된 제2 전극을 구비하고, 제1, 제2 전극간에, 데이터 신호에 따른 전압(Vsig)을 유지한다.

전위 시프트용 용량 Cp는, 제2 TFT(12)의 게이트와 선택 라인 GL 사이에 접속되며, 선택 신호의 하강에 따라 제2 TFT(12)의 게이트 전위를 억지한다. 구체적으로는, 그 제1 전극이 선택 라인 GL에 접속되고, 제2 전극이 제2 TFT(12)의 게이트 및 축적 용량 Cs의 제1 전극에 접속되어 있다.

도 2에 도시한 바와 같이, 패널 기관 상에, 표시부(100)와 구동부(200)를 구비한다. 표시부는, 상술한 바와 같은 구성의 복수의 화소가 매트릭스 형상으로 배치되어 있다. 구동부(200)는, 이 표시부(100)의 주변에 설치되어, 표시부(100)의 각 화소를 구동하기 위한 구동 신호나 전원을 출력한다. 구체적으로는, 구동부(200)는, H 드라이버(수평 방향 구동부)(210)와, V 드라이버(수직 방향 구동부)(220)를 갖고, H 드라이버(210)는, 매트릭스의 열 방향으로 연장되는 복수의 데이터 라인 DL에 대하여 대응하는 데이터 신호 및 후술하는 프리차지 신호를 출력한다. V 드라이버(220)는, 매트릭스의 행 방향으로 연장되는 복수의 선택 라인 GL에 대하여, 1수평 주사 기간마다 제1 TFT(10)를 온시키기 위한 선택 신호를 순차적으로 출력하는 출력부를 구비한다. 또한, 본 실시 형태에서는, 이 V 드라이버(220)는, 매트릭스의 행 방향으로 선택 라인 GL과 병설된 전원 라인 VL에 대하여 전원 신호 및 세트 신호 출력부를 구비한다. 또한, 전원 신호는, 유기 EL 소자의 발광 동작 기간 중에 출력되어 그 유기 EL 소자를 동작시키는 전위(Pvdd)이다. 세트 신호는, 상기 발광 동작 기간에 앞서서 1수평 주사 기간 중의 데이터 세트 기간 중에 출력되어, 유기 EL 소자(50)의 양극 및 제2 TFT(12)의 소스를 방전하여, 유기 EL 소자(50)의 양극 전위를 비동작 전위로 하기 위한 낮은 정전위(예를 들면 0V)이다.

다음으로, 이상과 같은 회로 구성의 구동 방법 및 동작에 대하여, 도 3을 또한 참조하여 설명한다. 도 3은, 1수평 주사 기간에서 1화소의 동작 타이밍을 설명하는 도면이다.

본 실시 형태에서는, 도 3의 (b)에 도시한 선택 신호가, 비선택 전위(L 레벨)로부터 선택 전위(H 레벨)로 되는 타이밍 t2보다 전의 기간 P1에서, 도 3의 (a)에 도시한 바와 같이 대응하는 화소의 데이터 라인 DL에 고전위의 프리차지 신호를 출력한다.

타이밍 t1에서, 도 3의 (c)에 도시한 바와 같이, 전원 라인 VL에 세트 신호를 출력한다. 구체적으로는, 예를 들면 9V의 높은 동작 전위(전원 신호 레벨)로부터, EL 소자(50)의 음극과 동일한 정도의 예를 들면 0V의 낮은 세트 전위로 내린다. 이에 의해 기간 P2에서, 전원 라인 VL은 방전된다.

타이밍 t2로 되면, 선택 신호가 비선택 전위로부터 선택 전위로 상승하여, 제1 TFT(10)가 온한다. 이와 같이, 선택 신호가 H 레벨로 되어 제1 TFT(10)가 온할 때(t2), 데이터 라인 DL에는, 이미 프리차지 신호가 출력되어 있다. 이 프리차지 신호의 전위는, 제2 TFT(12)를 풀 온(삼극관 영역, 다시 말하면 선행 영역에서의 온 동작)시킬 수 있는 충분히 높은 전위이다. 즉, 소스 드레인간 전압 VSD에 의하지 않고, 드레인 전류 Id가 일정하게 되도록 동작할 수 있는 높은 전위이다.

따라서, 기간 P3에는, 제1 TFT(10)의 드레인-소스간을 통해 제2 TFT(12)의 게이트에 프리차지 신호가 인가되어, 제2 TFT(12)는 온한다. 이 때 전원 라인 VL에는 L 레벨의 세트 신호가 출력되어 있다.

따라서, 온 상태의 제2 TFT(12)의 드레인-소스간을 통해, 제2 TFT(12)의 소스는 방전되어 세트 신호와 동일한 낮은 전위(예를 들면 0V)로 된다. 상술한 바와 같이 제2 TFT(12)의 소스에는, 유기 EL 소자(50)의 양극이 접속되어 있고, 세트 신호의 전위는, 다이오드 구조의 유기 EL 소자(50)가 동작하지 않는 L 레벨로 설정되어 있다. 이 때문에, 지금까지의 유기 EL 소자(50)의 동작 상황(온 오프 상태 및 소자에 흐르고 있는 전류량)에 상관없이, 양극(제2 TFT(12)의 소스)의 전하가 제2 TFT(12)를 통해 방전되어, 유기 EL 소자(50)는 비동작 상태로 된다. 또한, 제2 TFT(12)의 소스에는, 축적 용량 Cs의 제2 전극이 접속되어 있어, 축적 용량 Cs의 제2 전극 전위(제2 TFT의 소스 전위)가, 이 세트 신호에 따른 세트 전위로 고정된다.

축적 용량 Cs의 제1 전극은, 제2 TFT(12)의 게이트에 접속되어 있어, 선택 신호가 H 레벨인 기간에는, 제1 TFT(10)가 온하고 있기 때문에, 이 축적 용량 Cs의 제1 전극에는 데이터 라인 DL을 통해 일정 전위의 프리차지 신호가 인가된다. 따라서, 축적 용량 Cs에는, 프리차지 신호와 세트 신호의 전위차에 따른 전하가 프리셋되게 된다.

축적 용량 Cs가 프리셋되어, 소정의 타이밍 t3으로 되면, 데이터 라인 DL에 실제의 표시 내용에 따른 데이터 신호(Vsig)가 출력된다. 따라서, 타이밍 t3으로부터 t4까지의 데이터 기입 기간 P4에는, 제2 전극이 세트 전위로 고정된 축적 용량 Cs의 제1 전극에, 이 데이터 신호(Vsig)가 인가되어, 축적 용량 Cs에는, 데이터 신호에 따른 전압이 유지된다.

기간 P4 종료 후, 타이밍 t4에서, 선택 신호는 H 레벨로부터 L 레벨로 하강하여, 제1 TFT(10)가 오프하고, 축적 용량 Cs에의 데이터 신호에 따른 전압의 기입(Vsig의 설정)이 완료된다.

타이밍 t4에서, 선택 신호를 비선택 레벨로 하강시켜, TFT(10)를 오프시킨 후에는, 데이터의 취득 여유를 고려하여, 즉 확실하게 데이터를 취득하고 나서 제1 TFT(10)를 오프시키기 위해 소정 길이의 기간 P5가 설정되어 있다. 이 기간 P5의 경과 후, 타이밍 t5에서, 도 3의 (a)와 같이 데이터 라인 DL에는 프리차지 신호를 출력한다. 다시 말하면 데이터 신호 전위(Vsig)로부터 프리차지 전위로 변경된다. 또한, 전원 라인 VL의 전원 신호를 세트 전위로부터 H 레벨의 동작 전위로 상승시킨다. 이에 의해, 축적 용량 Cs에 전압 Vgs를 유지한 상태 그대로, 전원 라인 VL이 동작 전위로 전환되며, 유지된 전압 Vgs에 따라 전원 라인 VL로부터 제2 TFT(12)의 드레인 소스간에 전류가 흐르며, 이 전류가 유기 EL 소자(50)의 양극에 공급된다. 이와 같이 하여, 유기 EL 소자(50)에는, 다음 필드에서 화소가 다시 선택될 때까지, 축적 용량 Cs에 유지된 데이터 전압(제2 TFT(12)의 게이트-소스간 전압)에 따른 전류가 흐르며, 전류량에 따른 휘도에서의 발광이 계속된다.

여기서, 전위 시프트용 용량 Cp가, 제2 TFT(12)의 게이트와, 이 화소에 선택 신호를 공급하는 선택 라인 GL 사이에 접속되어 있기 때문에, 타이밍 t4에서, 선택 신호가 L 레벨로 하강하면, 이에 따라, 용량 Cp가 제2 TFT(12)의 게이트 전위를 억지하고자 한다. 예를 들면 표시 내용이 「흑」 이고, 제2 TFT(12)를 오프시켜 유기 EL 소자(50)를 비발광으로 하는 경우, 축적 용량 Cs의 유지 전위차가 제2 TFT(12)의 동작 임계값 이하이면 된다. 프리차지 기간에는, 제2 TFT(12)는, 풀 온하고 있기 때문에, 선택 신호의 하강 타이밍에서, 제2 TFT(12)의 게이트 전위를 저하시키는 방향으로 시프트시킬 수 있기 때문에, 보다 신속하게 제2 TFT(12)를 컷오프시킬 수 있다. 이 때문에, 흑 레벨의 실현을 신속하게 또한 확실하게 할 수 있다.

또한, 전위 시프트용 용량 Cp는, 제2 TFT(12)의 게이트와 드레인 사이에 형성되는 소위 기생 용량을 이용할 수 있다. 물론, 이 기생 용량 외에, 이것과는 별도로, 기생 용량과 전기적으로 병렬 접속된 용량을 형성해도 된다. 이 기생 용량의 용량값은 0이 아니며, 전위 시프트용 용량 Cp와, 축적 용량 Cs의 용량비  $rc(=Cp/Cs)$ 는,  $0 < rc$ 이고, 상기 전위 시프트용 용량 Cp의 시프트 기능을 충분히 발휘시키기 위해서는,  $rc$ 는 0.3 이상, 일례로서 0.3 정도나 0.5 정도로 설정한다.

데이터 신호의 흑 레벨 전위가 제한되어 있는 경우, 즉, 데이터 신호 처리측의 회로의 동작 레인지 등의 요구에 따라 흑 레벨 전위를 어느 정도 이상은 낮게 할 수 없는 경우에는, 상기한 바와 같이  $rc$ 가 0.3 정도 이상, 예를 들면 0.5로 되도록, 전위 시프트용 용량 Cp의 용량값을 크게 하는 것이 바람직하다. 반대로, 데이터 신호의 흑 레벨 전위를 내리는 것이 가능한 경우, 또는 후술하는 바와 같이 EL 소자의 수명을 중시하는 경우에는, 전위 시프트용 용량 Cp의 용량값은 작게 하는 것이 바람직하고, 예를 들면  $rc$ 가 0.1 정도로 되도록 설정한다.  $rc$ 가 0.1 정도로 되도록 하면, 전위 시프트용 용량 Cp의 시프트 기능은 매우 작아지지만, 데이터 신호의 흑 레벨 전위를 낮게 함으로써, 신속하고 또한 확실한 흑 레벨의 실현을 도모할 수 있다. 전위 시프트용 용량 Cp가 크면, 타이밍 t4에서 제2 TFT(12)를 확실하게 컷오프시킬 수 있지만, EL 소자의 캐소드 전압 CV가 선택 신호에 대하여 상대적으로 낮아지면, Cp가 존재하는 것에 의해, (특히 선택 신호의 H 레벨 기간에서) 제2 TFT(12)의 게이트 전위가 캐소드 전압 CV에 대하여 상대적으로 높아져, EL 소자(50)에 흐르는 전류량이 많아지는 경향을 갖는다. 도 4는, 캐소드 전압 CV를 변화시켰을 때의 EL 소자에 흐르는 전류 Ioled의 특성에 대하여,  $Cp/Cs(=rc)$ 를 1/10로 한 경우와, 3/10으로 한 경우에서, 각각 캐소드 전압 CV와 EL 소자에 흐르는 전류(동작 전류) Ioled와의 특성의 변화를 나타내고 있다. 도 4에 도시한 바와 같이 CV가 낮아졌을 때 Cp/Cs가 3/10인 쪽이, CV의 전압 변화에 대한 동작 전류

Ioled의 변화가 크다. 예를 들면, EL 소자의 경년 변화에 의해, 그 동작 임계값이 변화되는 경우가 있고, EL 소자의 동작 임계값의 변화란, 제2 TFT(12)의 게이트로부터 빠져 도 4에서의 CV의 변화와 동등하게 생각할 수 있다. 즉, 도 4로부터 EL 소자의 동작 임계값이 변화되었을 때 구동 전류 Ioled의 변화가 커진다. 공급 전류량이 많아지면 많아질수록 열화가 빨라지는 EL 소자(50)의 수명을 연장시키는 것을 우선할 필요가 높은 경우에는, 이 CV 변화에 대한 구동 전류 Ioled의 변화가 작은 것이 바람직하므로, Cp를 작게 하는 것이 바람직하다.

다음으로, 도 5를 참조하여, 복수의 화소를 순차적으로 구동하여 소자를 발광시키기 위한 표시 장치의 전체적인 동작을 설명한다.

각 행당의 화소의 동작은 상기한 바와 같으며, 1행째의 선택 라인 GL에 H 레벨의 선택 신호를 출력하기 전에, 각 데이터 라인 DL에 프리차지 신호를 출력하고, 또한 1행째의 전원 라인 VL에 세트 신호를 출력한다. 계속해서 데이터 라인 DL(도 5에서는 m열째의 DL을 예시)에, 1행째의 화소의 표시 내용에 따른 전위의 데이터 신호를 출력하고, 축적 용량 Cs에 데이터 신호에 따른 전압을 유지시킨다. 다음으로, 1행째의 선택 라인 GL의 선택 신호를 L 레벨로 하고 나서, 데이터 라인 DL을 프리차지 전위로 하며, 동시에 1행째의 전원 라인 VL을 H 레벨의 동작 전위로 한다. 여기서, 1수평 주사(1H) 기간은, 예를 들면, 데이터 라인 DL이 프리차지 전위로 되고 나서 다시 프리차지 전위로 되기까지의 기간이다. 또한, 설명을 위해 도면에서 프리차지 기간은, 1H 기간 중의 비교적 긴 기간을 차지하고 있지만, 실제로는, 예를 들면 수평 귀선 기간 정도의 짧은 기간으로 할 수 있으며, (1H-프리차지 기간)이, 축적 용량 Cs의 데이터 신호 Vsig의 기입을 충분히 행할 수 있는 가능한 기간으로 되도록 그 프리차지 기간을 설정한다.

여기서, 1행째의 선택 라인 GL은, 1행째의 수평 주사 기간이 종료된 후, 다음 필드에서, 다시 1행째의 선택 라인 GL이 선택될 때까지 비선택 전위로 된다. 한편, 1행째의 전원 라인 VL은, 1행째의 수평 주사 기간 종료로부터, 다음 필드에서 다시 1행째가 선택되기까지의 동안, 계속해서 EL 소자를 발광시키는 것이 가능한 H 레벨의 동작 전위를 유지한다.

1행째의 수평 주사 기간이 종료되고, 2행째의 수평 주사 기간으로 되면, 우선, 도 5의 (a)에 도시한 바와 같이 데이터 라인 DL은 다시 프리차지 전위로 되어, 도 5의 (e)에 도시한 바와 같이 2행째의 전원 라인 VL에 L 레벨의 세트 신호가 출력된다. 그 후, 도 5의 (d)에 도시한 바와 같이 2행째의 선택 라인 GL에 H 레벨의 선택 신호가 출력되어, 2행째의 화소의 제2 TFT(12)의 소스(유기 EL 소자(50)의 양극)가 방전된다. 다음으로, 도 5의 (a)에 도시한 바와 같이, 데이터 라인 DL에는 프리차지 전위로부터 2행째의 각 화소의 표시 내용에 따른 전위의 데이터 신호가 출력되어, 2행째의 화소의 축적 용량 Cs에 기입된다. 2행째의 선택 라인 GL이 L 레벨로 되어 기입이 종료되면, 데이터 라인 DL이 프리차지 전위로 상승하고, 또한 2행째의 전원 라인 VL이 동작 전위로 되면 2번째의 수평 주사 기간이 종료된다.

계속되는 3행째의 수평 주사 기간도 상기 1행째, 2행째와 마찬가지로, 데이터 라인 DL, 3행째 전원 라인 VL(도 5의 (g) 참조) 및 3행째 선택 라인 GL(도 5의 (f) 참조)이 제어되어, 데이터 라인 DL의 프리차지, 전원 라인 VL의 세트 전위로의 전환(라인 VL의 방전), 제2 TFT 소스의 방전 및 축적 용량의 프리차지, 데이터 기입, 제1 TFT의 오프 제어 및 유기 EL 소자(50)의 발광 개시(전원 라인 VL의 동작 전위로의 하강)가 행해지고, 이후, m열 n행 매트릭스의 n번째의 행까지 마찬가지로의 구동이 행해져 1필드분의 데이터의 기입과 표시가 행해져, 임의의 이미지에 따른 발광 표시가 달성된다.

이상과 같이, 본 실시 형태에서는, 전원 라인 VL을 행마다 제어하고 있지만, 전원 라인 VL에 주기적으로 출력하는 전원 신호 및 세트 신호는, 예를 들면 선택 신호를 순차적으로 출력하는 V 드라이버(220)에서, 수직 스타트 펄스 STV 및 수직 시프트 클럭 CKV 외, 각 수평 귀선 기간 등을 데이터 출력 금지 기간으로 하기 위한 인에이블 신호 등을 이용하여 논리 게이트, 인버터 등의 조합 등에 의해 작성할 수 있다. 또한, 패널 외부에 설치되는 표시용 제어 드라이버 IC 등에서 작성하여, 이것을 V 드라이버(220)로부터 출력해도 된다.

여기서, 각 신호의 전위의 일례를 나타내면, 전원 신호의 동작 전위는 7V, 세트 전위는 0V로 할 수 있고, 데이터 신호의 프리차지 전위는 7V, 신호 전위의 최소 전위(후 전위)는 1V로 한다. 또한, 이 때의 선택 신호의 비선택 전위와 선택 전위와의 전위차는, 제1 TFT(10)의 게이트 소스 전위차 Vgs가 반드시 그 TFT의 동작 임계값보다 충분히 크게 되도록 설정하고, 예를 들면 12.5V(8.5V~-4V)로 한다. 유기 EL 소자(50)의 음극 전위 Cv는, 예를 들면 -3V~-2V 정도로 한다. 각 신호의 전위나 전위차를 이러한 관계로 설정하고, 또한 상술한 바와 같은 타이밍에서 출력함으로써, 본 실시 형태에 따른 화소 회로를 확실하게 구동할 수 있다.

또한, 전원 라인 VL은, 행마다 제어하는 구성에 한정되지 않고, 열 방향으로 공통으로 해도 된다. 단, 열마다 공통으로 하는 경우에는, 상기 도 3, 도 5에 도시한 바와 같은 구동 방법이 아니라, 1필드 기간 중에 각 화소를 순차적으로 선택하여 데이터를 기입하는 기간(어드레스 기간)과, 이것에 계속되는 소자 발광 기간을 설정한다. 그리고, 어드레스 기간 전에 모든

전원 라인 VL을 세트 전위로 하고 나서 데이터를 기입하고, 소자 발광 기간에 동작 전위로 상승시키는 제어를 하는 것이 바람직하다. 이러한 구동 방법은, 상기한 바와 같이 전원 라인 VL이 행 방향으로 공통으로 접속된 회로 구성에도 채용할 수 있다.

이상과 같이, 본 실시 형태에 따르면, 소자의 발광 기간 중에서, 유기 EL 소자(50)에 전류가 흘러 제2 TFT(12)의 소스 전위가 상승해도, 축적 용량 Cs의 기능에 의해 유기 EL 소자(50)에는 데이터 신호(V<sub>sjg</sub>)에 따른 전류가 안정적으로 공급된다. 또한, 제2 TFT(12)에 nch-TFT를 채용하기 위해, 비디오 신호와 동일 극성의 데이터 신호를 이용할 수 있다.

또한, 축적 용량 Cs에의 데이터 신호의 기입 기간 중에는, 전원 라인 VL에 충분히 낮은 정전위의 세트 신호를 출력함으로써, 축적 용량 Cs에 확실하게 데이터 신호를 기입하는 것이 가능하게 된다.

여기서, 모두 n채널형으로 구성된 제1 및 제2 TFT(10, 12)는, 모두 채널과 소스·드레인간에 저농도 불순물 주입 영역을 갖는 소위 LD 구조를 채용할 수 있다. 또한, 제1 및 제2 TFT(10, 12) 모두 소스 드레인간의 캐리어 이동 경로에 대하여 복수의 채널 영역을 직렬로 형성한 소위 더블 게이트 구조를 채용해도 된다. 특히, 축적 용량 Cs에 기입한 데이터 신호의 누설을 방지하기 위해, 제1 TFT(10)에 대해서는, 더블 게이트 구조로 하는 것이 바람직하다.

유기 EL 소자가 형성된 패널 기관(소자 기관)측으로부터 유기 EL 소자로부터의 광을 사출하는 보텀 에미션형의 표시 장치에서는, 통상적으로, 차광성인 상기 회로 소자 수가 많으면 발광 면적의 저감을 피할 수 없다. 그러나, 본 실시 형태의 표시 장치를 이 보텀 에미션형의 표시 장치에 적용하면, 1화소에 2개의 트랜지스터와, 2개의 용량을 설치함으로써 유기 EL 소자를 구동할 수 있어, 1화소 영역 내에서의 회로 소자 수 및 배선 수를 최소한으로 하는 것이 가능하다. 이 때문에, 1화소 영역 내에서의 발광 면적을 최대한 크게 하는 것이 가능하게 되어, 개구율이 높은 표시 장치를 실현할 수 있다. 따라서, 예를 들면 디지털 스틸 카메라나, 소형 비디오 카메라 등의 뷰 파인더 등, 소형이며 고정밀한 것이 요구되며, 1화소 면적이 작은 패널로서, 본 실시 형태에 따른 표시 장치는 매우 유리하다. 또한, 소형 패널이기 때문에, 절대적인 배선 길이가 짧고, 전원 라인 VL의 전위를 소위 온 오프 제어해도, 이것에 의한 파형 둔화를 최소한으로 억제할 수 있다. 따라서, 배선 수가 적고 또한 최소한의 화소 회로 소자에 의해, 표시 품질의 저하없이, 소형, 고정밀, 고개구율의 표시 장치를 실현할 수 있다. 또한, 상기 패널 기관과는 반대측으로부터 외부로 광을 사출하는 탑 에미션형에 채용하는 것도 가능하며, 이 경우라도, 동일 공정에서 2개의 TFT를 효율적으로 형성할 수 있어, 휘도 변동이 작은 소형, 고정밀의 표시 장치를 실현할 수 있다.

### 발명의 효과

본 발명에서는, 최소한의 회로 소자 수와 배선 수에 의해 피구동 소자를 확실하게 구동할 수 있다. 이 때문에, 1화소 영역 내에서 회로 소자 수 등이 차지하는 면적을 최소한으로 할 수 있어, 1화소 면적이 작은 소형 표시 장치나 고정밀 표시 장치에 채용해도 고개구율을 달성하고, 또한 표시 품질이 우수한 표시 장치를 실현하는 것이 용이하다.

또한, 트랜지스터를 모두 예를 들면 동일한 n채널형의 트랜지스터로 구성할 수 있으며, 1화소 회로의 트랜지스터를 동일 공정에서 형성할 수 있어, 공정 수를 삭감할 수 있다. 이 때문에, 특성 변동의 저감에도 효과가 있다.

### (57) 청구의 범위

#### 청구항 1.

반도체 장치로서,

선택 신호를 게이트에 받아 동작하고, 데이터 신호를 수신하는 스위칭용 트랜지스터와,

전원 라인에 드레인이 접속되며, 피구동 소자에 소스가 접속되고, 상기 스위칭용 트랜지스터로부터 공급되는 데이터 신호를 게이트에 받아, 상기 전원 라인으로부터 상기 피구동 소자에 공급되는 전력을 제어하는 소자 구동용 트랜지스터와,

상기 소자 구동용 트랜지스터의 상기 게이트와 소스 사이에 접속되며, 상기 데이터 신호에 따른 게이트 소스간 전압을 유지하는 축적 용량

을 구비하고,

상기 전원 라인에는, 상기 피구동 소자가 동작 가능한 전원 신호와, 상기 소자 구동용 트랜지스터의 소스 전위를 설정하기 위한 세트 신호가 주기적으로 인가되는 것을 특징으로 하는 반도체 장치.

## 청구항 2.

제1항에 있어서,

제1 전극이 상기 소자 구동용 트랜지스터의 상기 게이트에 접속되며, 제2 전극에는 상기 선택 신호가 인가되고, 그 선택 신호의 레벨에 따라 상기 소자 구동용 트랜지스터의 게이트 전위를 시프트시키는 전위 시프트용 용량을 더 구비하는 것을 특징으로 하는 반도체 장치.

## 청구항 3.

매트릭스 형상으로 배치된 복수의 화소를 구비하는 표시 장치로서,

각 화소는,

피구동 소자와,

선택 라인에 접속되어 선택 신호를 게이트에 받아 동작하고, 데이터 신호를 수신하는 스위칭용 트랜지스터와,

전원 라인에 드레인이 접속되며, 상기 피구동 소자에 소스가 접속되고, 상기 스위칭용 트랜지스터로부터 공급되는 데이터 신호를 게이트에 받아, 상기 전원 라인으로부터 상기 피구동 소자에 공급하는 전력을 제어하는 소자 구동용 트랜지스터와,

상기 소자 구동용 트랜지스터의 상기 게이트와 상기 소스 사이에 접속되며, 상기 데이터 신호에 따른 전압을 유지하는 축적 용량

을 구비하고,

상기 전원 라인은, 상기 소자 구동용 트랜지스터의 소스 전위를 설정하기 위한 세트 신호를 라인마다 출력 가능하게, 매트릭스의 행 또는 열마다 인접하는 전원 라인과 독립하여 설치되어 있는 것을 특징으로 하는 표시 장치.

## 청구항 4.

제3항에 있어서,

기관 상에는, 상기 복수의 화소가 매트릭스 형상으로 배치된 표시부와, 그 표시부의 주변에, 상기 표시부의 각 화소의 동작을 제어하기 위한 구동부가 설치되고,

상기 구동부는, 상기 선택 라인에의 선택 신호 출력부, 데이터 라인에의 데이터 신호 출력부, 상기 전원 라인에의 상기 세트 신호 및 상기 피구동 소자가 동작 가능한 전원 신호의 출력부를 구비하는 것을 특징으로 하는 표시 장치.

## 청구항 5.

제3항 또는 제4항에 있어서,

상기 선택 라인 및 상기 전원 라인, 매트릭스의 행 방향으로, 행마다 배열되며,

대응하는 상기 스위칭용 트랜지스터에 데이터 신호를 공급하는 데이터 라인은, 매트릭스의 열 방향으로, 열마다 배열되어 있는 것을 특징으로 하는 표시 장치.

#### 청구항 6.

제3항 또는 제4항에 있어서,

상기 화소는,

상기 소자 구동용 트랜지스터의 상기 게이트와, 상기 선택 라인 사이에 접속되어, 공급되는 선택 신호의 레벨에 따라 상기 소자 구동용 트랜지스터의 게이트 전위를 시프트시키는 전위 시프트용 용량을 더 구비하는 것을 특징으로 하는 표시 장치.

#### 청구항 7.

제1항 또는 제2항에 있어서,

상기 스위칭용 트랜지스터 및 상기 소자 구동용 트랜지스터는, 능동층에 결정성 실리콘을 이용한 n채널형 박막 트랜지스터인 것을 특징으로 하는 반도체 장치.

#### 청구항 8.

제3항 또는 제4항에 있어서,

상기 스위칭용 트랜지스터 및 상기 소자 구동용 트랜지스터는, 능동층에 결정성 실리콘을 이용한 n채널형 박막 트랜지스터인 것을 특징으로 하는 표시 장치.

#### 청구항 9.

제1항 또는 제2항에 있어서,

상기 세트 신호는, 상기 소자 구동용 트랜지스터의 소스 전위를 상기 피구동 소자의 비동작 전위로 하는 전위인 것을 특징으로 하는 반도체 장치.

#### 청구항 10.

제3항 또는 제4항에 있어서,

상기 세트 신호는, 상기 소자 구동용 트랜지스터의 소스 전위를 상기 피구동 소자의 비동작 전위로 하는 전위인 것을 특징으로 하는 표시 장치.

#### 청구항 11.

매트릭스 형상으로 배치된 복수의 화소를 구비하고,

각 화소는, 선택 라인에 게이트가 접속되며, 데이터 라인에 드레인이 접속된 스위칭용 트랜지스터와,

전원 라인에 드레인, 피구동 소자에 소스가 접속되며, 게이트가 상기 스위칭용 트랜지스터의 소스에 접속되고, 상기 전원 라인으로부터 상기 피구동 소자에 공급하는 전력을 제어하는 소자 구동용 트랜지스터와,

상기 소자 구동용 트랜지스터의 게이트 소스간에 접속된 축적 용량을 구비하는 표시 장치의 구동 방법으로서,

상기 데이터 라인에 표시 내용에 따른 데이터 신호를 출력하기 전에,

그 데이터 라인을 소정 프리차지 전위로 설정하고,

상기 전원 라인을 상기 소자 구동용 트랜지스터의 소스를 상기 피구동 소자의 비동작 전위로 설정하기 위한 세트 전위로 하며,

또한, 상기 선택 라인에 선택 신호를 출력하여 온 제어된 상기 스위칭용 트랜지스터를 통해 상기 소자 구동용 트랜지스터를 동작시키고,

상기 소자 구동용 트랜지스터의 상기 소스를, 상기 전원 라인을 통해 상기 피구동 소자의 비동작 전위로 설정한 후에, 상기 데이터 라인에 데이터 신호를 출력하는 것을 특징으로 하는 표시 장치의 구동 방법.

## 청구항 12.

제11항에 있어서,

상기 각 화소는, 상기 선택 라인과, 상기 소자 구동용 트랜지스터의 상기 게이트 사이에 접속된 전위 시프트용 용량을 더 구비하고,

상기 선택 라인에 출력한 상기 선택 신호를 하강시켜, 상기 스위칭용 트랜지스터를 오프시키고, 또한, 상기 전위 시프트용 용량에 의해 상기 소자 구동용 트랜지스터의 게이트 전위를 그 트랜지스터의 오프 방향으로 시프트시키고 나서,

상기 전원 라인을 상기 피구동 소자의 동작 전위로 상승시키고, 상기 축적 용량에 설정된 전위차에 따라 상기 소자 구동용 트랜지스터가, 상기 피구동 소자에 상기 전원 라인으로부터의 전력을 공급하는 것을 특징으로 하는 표시 장치의 구동 방법.

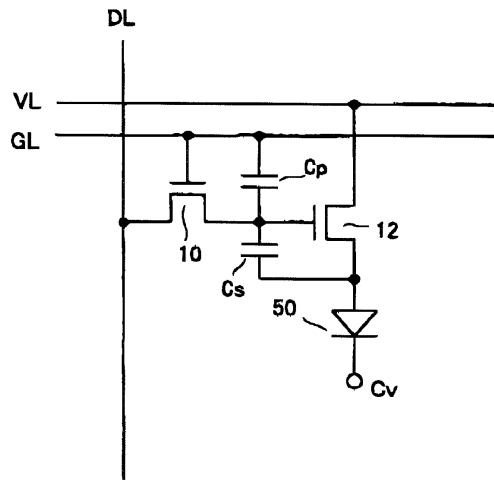
## 청구항 13.

제11항 또는 제12항에 있어서,

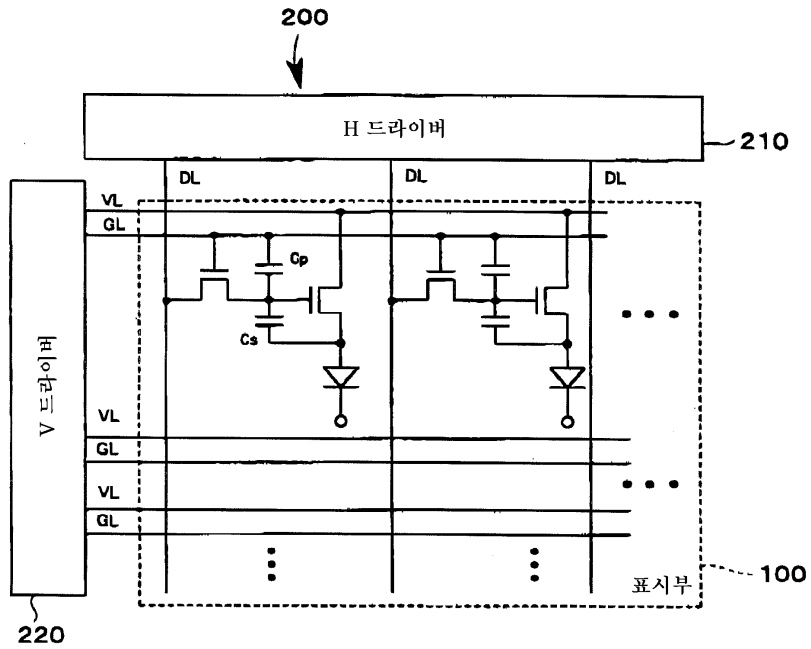
상기 프리차지 전위는, 상기 소자 구동용 트랜지스터를 그 리니어 영역에서 동작시킬 수 있는 전위로 설정되어 있는 것을 특징으로 하는 표시 장치의 구동 방법.

**도면**

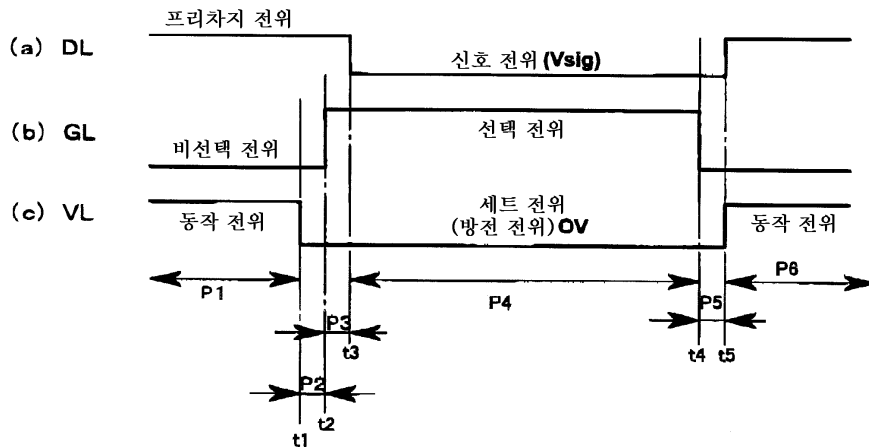
도면1



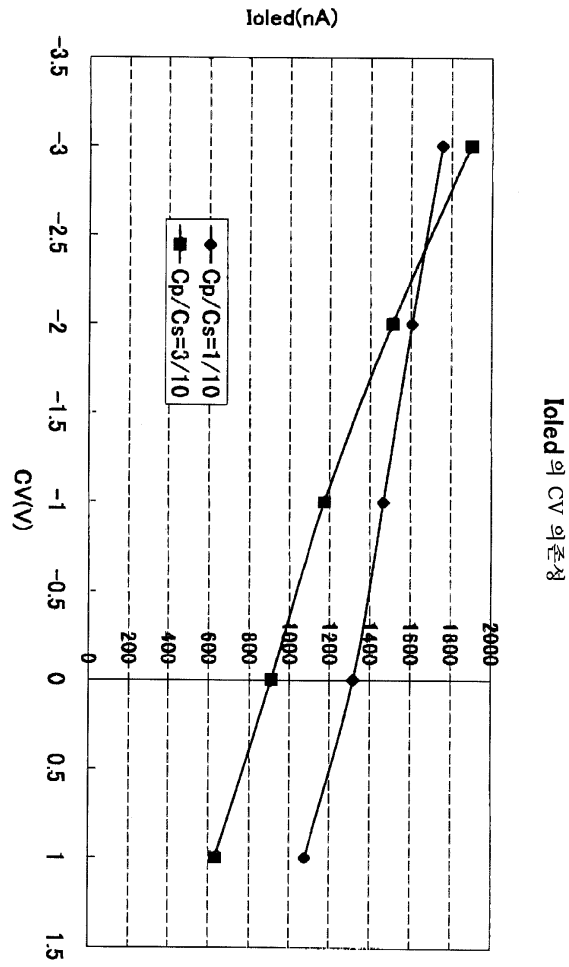
도면2



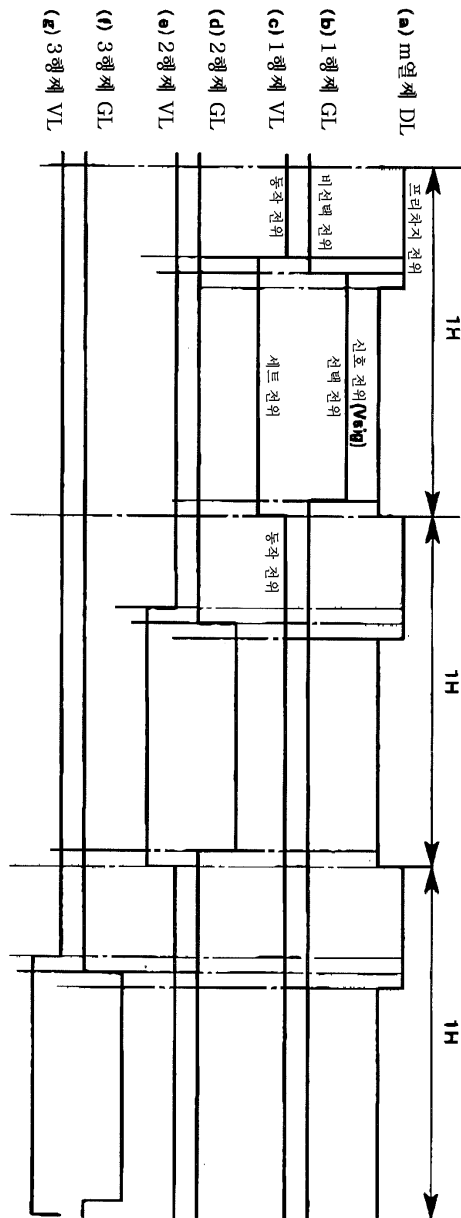
도면3



도면4

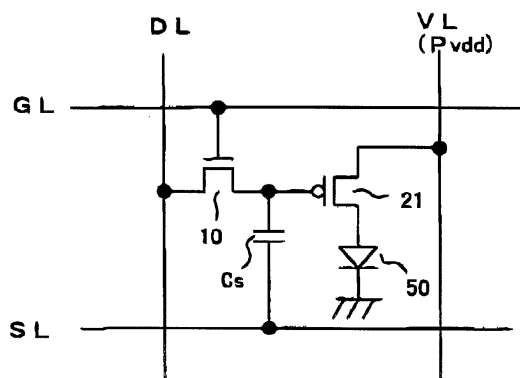


도면5



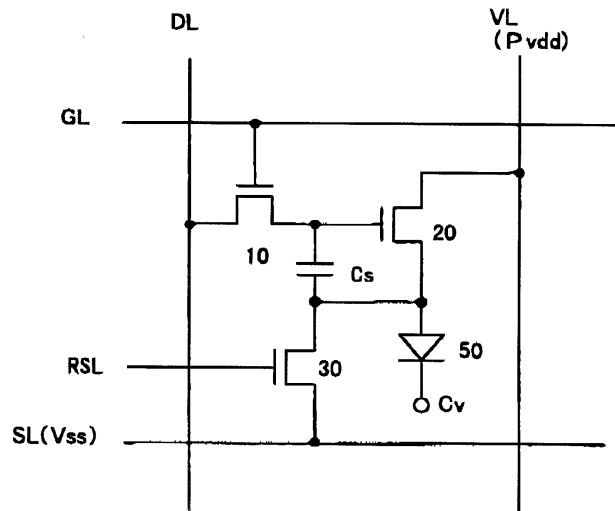
도면6

(종래 기술)



도면7

(종래 기술)



专利名称(译)	半导体器件，显示器件和显示器件的驱动方法		
公开(公告)号	<a href="#">KR1020060050204A</a>	公开(公告)日	2006-05-19
申请号	KR1020050064047	申请日	2005-07-15
[标]申请(专利权)人(译)	三洋电机株式会社 山洋电气株式会社		
申请(专利权)人(译)	三洋电机有限公司是分租		
[标]发明人	IKEDA KYOUJI		
发明人	이케다교우지		
IPC分类号	G09G3/30 G09F9/30		
CPC分类号	G09G3/3233 G09G3/3291 G09G2300/0852 G09G2300/0866 G09G2310/0248 G09G2320/0238		
代理人(译)	Jangsugil Yijunghui		
优先权	2005199419 2005-07-07 JP 2004210729 2004-07-16 JP		
其他公开文献	KR100767175B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明旨在实现能够用最少的电路元件驱动被驱动元件的配置。以矩阵形式布置的每个像素包括驱动元件50，开关TFT，器件驱动TFT和存储电容器Cs。存储电容器Cs连接在元件驱动TFT的栅极源之间，用于导通元件驱动TFT的预充电信号在输出数据信号之前输出到数据线DL，设定信号输出到电源线VL，用于向元件50供电，并且在数据信号施加到存储电容器Cs的一个电极，元件驱动TFT的源极和存储电容器Cs之前。另一个电极放电并固定在固定电位。通过以这种方式控制，从动元件50由最小电路元件驱动。1 指数方面 驱动器件，存储电容器，有机EL器件，开关晶体管，器件驱动晶体管

